

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 1 月 10 日 (10.01.2019)



(10) 国际公布号
WO 2019/007310 A1

(51) 国际专利分类号:
H03M 1/46 (2006.01)

(21) 国际申请号: PCT/CN2018/094185

(22) 国际申请日: 2018 年 7 月 3 日 (03.07.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710533735.4 2017 年 7 月 3 日 (03.07.2017) CN

(71) 申请人: 无锡华润上华科技有限公司 (CSMC TECHNOLOGIES FAB2 CO., LTD.) [CN/CN]; 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。

(72) 发明人: 李有慧 (LI, Youhui); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。

(74) 代理人: 广州华进联合专利商标代理有限公司 (ADVANCE CHINA IP LAW OFFICE); 中国广东省广州市天河区花城大道 85 号 3901 房, Guangdong 510623 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告 (条约第 21 条 (3))。

(54) Title: COMMON MODE VOLTAGE GENERATION DEVICE AND SUCCESSIVE APPROXIMATION REGISTER TYPE ANALOGUE-TO-DIGITAL CONVERTER

(54) 发明名称: 共模电压产生装置及逐次逼近寄存器型模数转换器

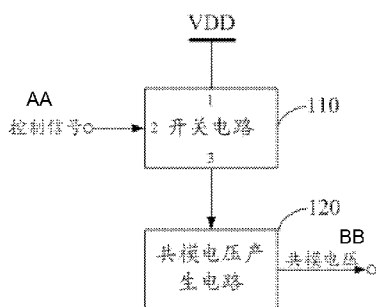


图 1

110 Switch circuit
120 Common mode voltage generation circuit
AA Control signal
BB Common mode voltage

(57) Abstract: A common mode voltage generation device, for outputting a common mode voltage to a comparator (200) in a successive approximation register type analogue-to-digital converter; comprising: a switching circuit (110), a first end of the switching circuit (110) being connected to a power source; a second end of the switch circuit (110) being used for receiving a control signal, for controlling a sampling and holding circuit (300) so that same switches between a sampling state and a holding state, in the successive approximation register type analogue-to-digital converter; and a common mode voltage circuit (120), an input end of the common mode voltage generation circuit (120) being connected to a third end of the switch circuit (110), and an output end of the common mode voltage generation circuit (120) being used to connect the comparator (200), wherein the switch circuit (110) is used for turning on a power supply circuit of the power source for the common mode voltage generation circuit (120) when the control signal is a command corresponding to controlling the sampling and holding circuit (300) so that same switches to the sampling state; the switch circuit (110) is used for turning off the power supply circuit of the power source for the common mode voltage generation circuit (120) when the control signal is a command corresponding to controlling the sampling and holding circuit (300) so that same switches to the holding state; and the common mode voltage generation circuit (120) is used for outputting the common mode voltage to the comparator (200).

(57) 摘要：一种共模电压产生装置，用于向逐次逼近寄存器型模数转换器内的比较器(200)输出共模电压；包括：开关电路(110)，所述开关电路(110)的第一端接入电源；所述开关电路(110)的第二端用于接收所述逐次逼近寄存器型模数转换器内用于控制采样保持电路(300)在采样状态和保持状态之间进行切换的控制信号；及共模电压产生电路(120)，所述共模电压产生电路(120)的输入端连接所述开关电路(110)的第三端，所述共模电压产生电路(120)的输出端用于连接所述比较器(200)；其中，所述开关电路(110)用于在所述控制信号为将要控制所述采样保持电路(300)切换至采样状态对应的命令时，接通所述电源对所述共模电压产生电路(120)的供电电路；所述开关电路(110)用于在所述控制信号为将要控制所述采样保持电路(300)切换至保持状态对应的命令时，断开所述电源对所述共模电压产生电路(120)的供电电路；所述共模电压产生电路(120)用于向所述比较器(200)输出所述共模电压。

共模电压产生装置及逐次逼近寄存器型模数转换器

技术领域

本发明涉及模数转换技术领域，特别是涉及一种共模电压产生装置及逐次逼近寄存器型模数转换器。

5 背景技术

逐次逼近寄存器型模数转换器（Successive Approximation Register Analog to Digital Converter，简称 SAR ADC）具有低功耗，高精度、较大的工作带宽及电路设计简单等优点，被广泛应用于各种便携设备中。SAR ADC 的工作原理为：使用一系列阶段将模拟电压转换成数字比特，其中每个阶段将一个模拟电压和一个参考电压进行比较，以产生一个数字比特。

其中，比较器是 SAR ADC 中的关键模块之一，它的性能决定着整个 ADC 的性能。比较器将采样保持电路输出的模拟输入信号与数/模转换器（Digital to analog converter，简称 DAC）提供的参考电压进行比较，得出相应的高电平或低电平，并发送至逐次逼近寄存器。并且，比较器需要一个共模电压（VCM）方能正常工作，该共模电压用于设置比较器内各级放大电路的静态工作点，从而使比较器内部的各级放大电路在没有输入信号前处于最佳的工作状态。

发明内容

基于此，有必要提供一种共模电压产生装置及逐次逼近寄存器型模数转换器。

一种共模电压产生装置，用于向逐次逼近寄存器型模数转换器内的比较器输出共模电压；包括：

开关电路，所述开关电路的第一端接入电源；所述开关电路的第二端用

于接收所述逐次逼近寄存器型模数转换器内用于控制采样保持电路在采样状态和保持状态之间进行切换的控制信号；及

共模电压产生电路，所述共模电压产生电路的输入端连接所述开关电路的第三端，所述共模电压产生电路的输出端用于连接所述比较器；

5 其中，所述开关电路用于在所述控制信号为将要控制所述采样保持电路切换至采样状态对应的命令时，接通所述电源对所述共模电压产生电路的供电电路；所述开关电路用于在所述控制信号为将要控制所述采样保持电路切换至保持状态对应的命令时，断开所述电源对所述共模电压产生电路的供电电路；所述共模电压产生电路用于向所述比较器输出所述共模电压。

10 本申请的一个或多个实施例的细节在下面的附图和描述中提出。本申请的其它特征、目的和优点将从说明书、附图以及权利要求书变得明显。

另一方面，还提供一种逐次逼近寄存器型模数转换器，包括共模电压产生装置；所述共模电压产生装置用于向所述逐次逼近寄存器型模数转换器内的比较器输出共模电压；所述共模电压产生装置包括：

15 开关电路，所述开关电路的第一端接入电源；所述开关电路的第二端用于接收所述逐次逼近寄存器型模数转换器内用于控制采样保持电路在采样状态和保持状态之间进行切换的控制信号；及

共模电压产生电路，所述共模电压产生电路的输入端连接所述开关电路的第三端，所述共模电压产生电路的输出端用于连接所述比较器；

20 其中，所述开关电路用于在所述控制信号为将要控制所述采样保持电路切换至采样状态对应的命令时，接通所述电源对所述共模电压产生电路的供电电路；所述开关电路用于在所述控制信号为将要控制所述采样保持电路切换至保持状态对应的命令时，断开所述电源对所述共模电压产生电路的供电电路；所述共模电压产生电路用于向所述比较器输出所述共模电压。

25

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他实施例的附图。

图 1 为一实施例中提供的共模电压产生装置的组成框图；

图 2 为一实施例中逐次逼近寄存器型模数转换器的一种组成框图；

图 3 为图 1 所示实施例中的共模电压产生装置的其中一种具体电路图。

具体实施方式

为了便于理解本发明，下面将参照相关附图对本发明进行更全面的描述。附图中给出了本发明的较佳实施例。但是，本发明可以以许多不同的形式来实现，并不限于本文所描述的实施例。相反地，提供这些实施例的目的是使对本发明的公开内容的理解更加透彻全面。

除非另有定义，本文所使用的所有的技术和科学术语与属于发明的技术领域中的技术人员通常理解的含义相同。本文中在发明的说明书中所使用的术语只是为了描述具体的实施例的目的，不是旨在限制本发明。本文所使用的术语“和 / 或”包括一个或多个相关的所列项目的任意的和所有的组合。

在传统的 SAR ADC 共模电压的处理方法中，通常要利用带隙基准电压产生电路产生一个高精度的带隙电压，并经过放大器或者缓冲器后再提供至比较器使用。其中，带隙基准电压产生电路通常比较复杂，有时还需要用到微调（trimming）技术，占用面积比较大，功耗较大。另外，由于带隙电压一般是高阻输出，几乎没有任何驱动能力，不能直接为 SAR ADC 内的比较器提供所需的共模电压，因此放大器或缓冲器是必不可少的。而且，由于比较器的性能对整个 SAR ADC 来说都是至关重要的，因此，对共模电压的要求也较高：首先，共模电压要稳定，否则会恶化 SAR ADC 的性能；其次，共模电压要有足够快的响应速度，并且，共模电压必须在比较器开始进行比较前足够稳定；再次，共模电压要有较小的噪声。基于共模电压的这些特点，

对于上述放大器或者缓冲器也提出了较高的要求，即需要具备稳定、低噪声、高增益和大带宽等特点，而具备这些特点的放大器或者缓冲器通常功耗大，芯片面积大，成本较高。因此，传统的 SAR ADC 共模电压的处理方法具有功耗大、芯片面积大、成本较高等缺陷。

5 请参考图 1 和图 2，一实施例提供了一种共模电压产生装置，用来向逐次逼近寄存器型模数转换器（SAR ADC）内的比较器 200 输出共模电压。其中，共模电压用于设置比较器 200 内各级放大电路的静态工作点，从而使比较器 200 内部的各级放大电路在没有输入信号前处于最佳的工作状态。

逐次逼近寄存器型模数转换器通常包括采样保持电路 300、比较器 200、
10 逐次逼近寄存器 400、数/模转换器 500 及逻辑控制单元 600，请参考图 2。采样保持电路 300 的输出端连接比较器 200 的同相输入端。比较器 200 的输出端连接逐次逼近寄存器 400。逐次逼近寄存器 400 还分别与数/模转换器 500、逻辑控制单元 600 连接。数/模转换器 500 的输出端连接比较器 200 的反相输入端。

15 其中，模拟输入电压 V_{IN} 由采样保持电路 300 保持。为实现二进制搜索算法，逻辑控制单元 600 首先控制逐次逼近寄存器 400 的最高有效位为“1”电平，而其余位均为“0”电平。此时，数/模转换器 500 的输出电压 V_{DAC} 为 $V_{REF}/2$ ，其中， V_{REF} 是基准电压。然后，比较判断 V_{IN} 与 V_{DAC} ，若 $V_{IN} > V_{DAC}$ ，则比较器 200 输出“1”电平，逐次逼近寄存器 400 的最高有效位保持“1”
20 电平；反之，若 $V_{IN} < V_{DAC}$ ，则比较器 200 输出“0”电平，逐次逼近寄存器 400 的最高有效位被置为“0”电平。随后，逻辑控制单元 600 控制逐次逼近寄存器 400 移至下一位，并将该位设置为“1”电平，进行下一次比较，直至最低有效位比较完毕。整个过程结束后，即完成了一次模拟量到数字量的转换，转换结果储存在逐次逼近寄存器 400 内。

25 本发明实施例中，请继续参考图 1，共模电压产生装置包括开关电路 110 及共模电压产生电路 120。开关电路 110 的第一端（1）接入电源（VDD）。开关电路 110 的第二端（2）用于接收逐次逼近寄存器型模数转换器内用于控

制采样保持电路 300 在采样状态和保持状态之间进行切换的控制信号。其中，当处于采样状态时，采样保持电路 300 的输出信号跟随输入信号变化而变化；当处于保持状态时，采样保持电路 300 的输出信号保持为接到保持命令的瞬间的输入信号电平值。另外，开关电路 110 的第三端（3）连接共模电压产生电路 120 的输入端。共模电压产生电路 120 的输出端用于连接比较器 200。

共模电压产生电路 120 在通过开关电路 110 接入电源后向比较器 200 输出共模电压。因此，共模电压产生电路 120 在接入电源后能够产生共模电压，例如可以通过电压转换的方式将电源电压转换为共模电压。

开关电路 110 具有断开和导通两种状态。本发明实施例中，开关电路 110 在控制信号为将要控制采样保持电路 300 切换至采样状态对应的命令时，接通电源（VDD）对共模电压产生电路 120 的供电电路。并且，开关电路 110 在控制信号为将要控制采样保持电路 300 切换至保持状态对应的命令时，断开电源（VDD）对共模电压产生电路 120 的供电电路。

换言之，在逐次逼近寄存器型模数转换器内，控制信号同时输入至两个端口：一个端口为采样保持电路 300 的控制端，另一个端口为开关电路 110 的第二端。并且，控制信号可以由逻辑控制单元 600 或其他类型的控制器输出。

因此，本发明实施例中，开关电路 110 根据控制信号的不同状态而相应地在断开状态和导通状态之间进行切换，使得共模电压产生电路 120 不是一直都处于工作状态的。具体为：当控制器输出的控制信号为采样状态对应的命令之后，采样保持电路 300 将会切换至采样状态，比较器 200 将会进行复位并需要共模电压以进入比较状态，与此同时，在共模电压产生装置内，开关电路 110 导通，使得电源能够对共模电压产生电路 120 进行供电，从而使得共模电压产生电路 120 向比较器 200 输出共模电压，以保证比较器 200 在进行比较前处于最佳的工作状态；当控制器输出的控制信号为保持状态对应的命令之后，采样保持电路 300 将会切换至保持状态，并且这时比较器 200 已经比较完毕将无需使用共模电压，与此同时，在共模电压产生装置内，开关

电路 110 断开，这时电源无法对共模电压产生电路 120 进行供电，共模电压产生电路 120 则停止运行。

综上所述，本发明实施例中，共模电压产生电路 120 只有在比较器 200 需要共模电压时才正常运行，而在比较器 200 不需要共模电压时则停止运行。

5 并且，由于在逐次逼近寄存器型模数转换器的整个运行期间，采样时间只占整个工作时间的较少部分，因此可以有效降低功耗。

具体地，控制信号为低电平时，采样保持电路 300 将切换至采样状态；而控制信号为高电平时，采样保持电路 300 将切换至保持状态。例如：采样保持电路 300 可以由模拟开关、存储元件和缓冲放大器组成。在采样时刻，
10 加到模拟开关上的控制信号为低电平，此时模拟开关被接通，使存储元件两端的电压随着采样信号变化。当采样间隔终止时，控制信号则变为高电平，这时模拟开关断开，存储元件两端的电压则保持在断开瞬间的值不变。

基于控制信号的上述控制方式，开关电路 110 在控制信号为第一电平时，接通电源对共模电压产生电路 120 的供电电路。并且，开关电路 110 在控制
15 信号为第二电平时，断开电源对共模电压产生电路 120 的供电电路。第一电平对应的电压值低于第二电平对应的电压值，第一电平小于第二电平。在一个实施例中，第一电平是低电平，第二电平是高电平。其中，低电平对应的电压值低于高电平对应的电压值。例如：低电平对应的电压值可以为 0V，高电平对应的电压值可以为 5V。

20 可以理解的是，开关电路 110 的运行方式不限于上述情况，如果控制信号更换了控制方式后，开关电路 110 的运行方式将会根据控制信号而发生相应的变化。例如：如果控制信号为高电平时，采样保持电路 300 将切换至保持状态；而控制信号为低电平时，采样保持电路 300 将切换至采样状态，那么此时，开关电路 110 则在控制信号为高电平时，接通电源对共模电压产生
25 电路 120 的供电电路，在控制信号为低电平时，开关电路 110 断开电源对共模电压产生电路 120 的供电电路。

具体地，请参考图 3，开关电路 110 包括 PMOS 管。并且，PMOS 管的

源极、栅极、漏极分别为第一端、第二端、第三端。因此，当控制信号为低电平时，加在 PMOS 管栅极的电压为低电平，这时 PMOS 管导通；当控制信号为高电平时，加在 PMOS 管栅极的电压为高电平，这时 PMOS 管断开。

另外，共模电压产生电路 120 为分压电路。其中，分压电路通过电阻分压原理得到共模电压。此时，共模电压产生电路 120 在通过开关电路 110 接入电源后，对电源进行分压得到共模电压，并向比较器 200 输出共模电压。另外，通过调节分压电路的分压比例，可以使得共模电压适用于不同型号的比较器 200，从而扩大了该共模电压产生装置的应用范围。

具体地，请参考图 3，上述分压电路包括第一电阻 R1 和第二电阻 R2。

第一电阻 R1 的一端连接开关电路 110 的第三端，具体地，当开关电路 110 为 PMOS 管时，电阻 R1 的一端连接 PMOS 管的漏极。第一电阻 R1 的另一端通过第二电阻 R2 接地。第一电阻 R1 与第二电阻 R2 的公共端为共模电压产生电路 120 的输出端，即用于与比较器 200 连接。并且，第一电阻 R1 和第二电阻 R2 的阻值均大于开关电路 110 导通后的阻值。

在一个实施例中，第一电阻 R1 和第二电阻 R2 的阻值可以介于 2000 欧姆至 5000 欧姆之间。这时，若开关电路 110 为 PMOS 管，PMOS 管导通后其电阻较小，通常在几十欧姆的量级，因此，共模电压的值（记为 VCM）和电源电压的值（VDD）之间具有如下关系：

$$VCM/VDD \approx R2 / (R1 + R2)$$

这时只要改变第一电阻 R1 和第二电阻 R2 的阻值，就可以得到不同的共模电压，从而适用于多种型号的比较器 200。

因此，本发明实施例提供的上述共模电压产生装置，通过选择合适的电阻，即可使得输出的共模电压能够直接应用到比较器 200，而无需另外设置放大器，从而省去了传统复杂的带隙基准电压产生电路以及更为复杂的共模电压缓冲电路，电路结构简单，易于实现，芯片面积小，成本低，同时进一步降低了功耗低。

在另一实施例中，提供了一种逐次逼近寄存器型模数转换器，包括共模

电压产生装置。所述共模电压产生装置用来向所述逐次逼近寄存器型模数转换器内的比较器输出共模电压。所述共模电压产生装置包括：开关电路及共模电压产生电路。所述开关电路的第一端接入电源。所述开关电路的第二端用于接收所述逐次逼近寄存器型模数转换器内用于控制采样保持电路在采样状态和保持状态之间进行切换的控制信号。所述开关电路的第三端连接所述共模电压产生电路的输入端。所述共模电压产生电路的输出端用于连接所述比较器。

所述开关电路在所述控制信号为将要控制所述采样保持电路切换至采样状态对应的命令时，接通所述电源对所述共模电压产生电路的供电电路。并且，所述开关电路在所述控制信号为将要控制所述采样保持电路切换至保持状态对应的命令时，断开所述电源对所述共模电压产生电路的供电电路。所述共模电压产生电路在通过所述开关电路接入所述电源后向所述比较器输出所述共模电压。

在其中一个实施例中，所述开关电路在所述控制信号为低电平时，接通所述电源对所述共模电压产生电路的供电电路；并且，所述开关电路在所述控制信号为高电平时，断开所述电源对所述共模电压产生电路的供电电路；其中，所述低电平对应的电压值低于所述高电平对应的电压值。

在其中一个实施例中，所述开关电路包括 PMOS 管；所述 PMOS 管的源极、栅极、漏极分别为所述第一端、所述第二端、所述第三端。

在其中一个实施例中，所述共模电压产生电路为分压电路；并且，所述共模电压产生电路在通过所述开关电路接入所述电源后，对所述电源进行分压得到所述共模电压，并向所述比较器输出所述共模电压。

在其中一个实施例中，所述分压电路包括第一电阻和第二电阻；所述第一电阻的一端连接所述开关电路的第三端，所述第一电阻的另一端通过所述第二电阻接地；所述第一电阻与所述第二电阻的公共端用于与所述比较器连接；并且，所述第一电阻和所述第二电阻的阻值均大于所述开关电路导通后的阻值。

需要说明的是，上述逐次逼近寄存器型模数转换器的具体原理与上述实施例提供的共模电压产生装置相应结构的原理相同，这里就不再赘述。

以上所述实施例的各技术特征可以进行任意的组合，为使描述简洁，未对上述实施例中的各个技术特征所有可能的组合都进行描述，然而，只要这
5 些技术特征的组合不存在矛盾，都应当认为是本说明书记载的范围。

以上所述实施例仅表达了本发明的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对发明专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本发明构思的前提下，还可以做出若干变形和改进，这些都属于本发明的保护范围。因此，发明专利的保护范围
10 应以所附权利要求为准。

权利要求书

1. 一种共模电压产生装置，用于向逐次逼近寄存器型模数转换器内的比较器输出共模电压；包括：

开关电路，所述开关电路的第一端接入电源；所述开关电路的第二端用于接收所述逐次逼近寄存器型模数转换器内用于控制采样保持电路在采样状态和保持状态之间进行切换的控制信号；及

共模电压产生电路，所述共模电压产生电路的输入端连接所述开关电路的第三端，所述共模电压产生电路的输出端用于连接所述比较器；

其中，所述开关电路用于在所述控制信号为将要控制所述采样保持电路切换至采样状态对应的命令时，接通所述电源对所述共模电压产生电路的供电电路；所述开关电路用于在所述控制信号为将要控制所述采样保持电路切换至保持状态对应的命令时，断开所述电源对所述共模电压产生电路的供电电路；所述共模电压产生电路用于向所述比较器输出所述共模电压。

2. 根据权利要求 1 所述的共模电压产生装置，其特征在于，所述开关电路在所述控制信号为第一电平时，接通所述电源对所述共模电压产生电路的供电电路；所述开关电路在所述控制信号为第二电平时，断开所述电源对所述共模电压产生电路的供电电路；其中，所述第一电平对应的电压值低于所述第二电平对应的电压值，所述第一电平小于所述第二电平。

3. 根据权利要求 2 所述的共模电压产生装置，其特征在于，所述开关电路包括 PMOS 管；所述 PMOS 管的源极、栅极、漏极分别为所述第一端、所述第二端、所述第三端。

4. 根据权利要求 1 所述的共模电压产生装置，其特征在于，所述共模电压产生电路为分压电路；所述共模电压产生电路在通过所述开关电路接入所述电源后，对所述电源进行分压得到所述共模电压，并向所述比较器输出所述共模电压。

5. 根据权利要求 4 所述的共模电压产生装置，其特征在于，所述分压电

路包括第一电阻和第二电阻；所述第一电阻的一端连接所述开关电路的第三端，所述第一电阻的另一端通过所述第二电阻接地；所述第一电阻与所述第二电阻的公共端用于与所述比较器连接；并且，所述第一电阻和所述第二电阻的阻值均大于所述开关电路导通后的阻值。

5 6. 根据权利要求5所述的共模电压产生装置，其特征在于，所述共模电压产生电路输出的所述共模电压和所述电源的电压比值为所述第二电阻的阻值与所述第一电阻和第二电阻的阻值之和的比值，从而可以通过调节所述第一电阻和第二电阻的阻值来调节所述共模电压。

10 7. 根据权利要求5所述的共模电压产生装置，其特征在于，所述第一电阻和第二电阻的阻值介于2000欧姆至5000欧姆之间。

8. 一种逐次逼近寄存器型模数转换器，包括共模电压产生装置；所述共模电压产生装置用于向所述逐次逼近寄存器型模数转换器内的比较器输出共模电压；所述共模电压产生装置包括：

15 开关电路，所述开关电路的第一端接入电源；所述开关电路的第二端用于接收所述逐次逼近寄存器型模数转换器内用于控制采样保持电路在采样状态和保持状态之间进行切换的控制信号；及

 共模电压产生电路，所述共模电压产生电路的输入端连接所述开关电路的第三端，所述共模电压产生电路的输出端用于连接所述比较器；

20 其中，所述开关电路用于在所述控制信号为将要控制所述采样保持电路切换至采样状态对应的命令时，接通所述电源对所述共模电压产生电路的供电电路；所述开关电路用于在所述控制信号为将要控制所述采样保持电路切换至保持状态对应的命令时，断开所述电源对所述共模电压产生电路的供电电路；所述共模电压产生电路用于向所述比较器输出所述共模电压。

25 9. 根据权利要求8所述的逐次逼近寄存器型模数转换器，其特征在于，所述开关电路在所述控制信号为第一电平时，接通所述电源对所述共模电压产生电路的供电电路；所述开关电路在所述控制信号为第二电平时，断开所述电源对所述共模电压产生电路的供电电路；其中，所述低电平对应的电压

值低于所述高电平对应的电压值，所述第一电平小于所述第二电平。

10. 根据权利要求 9 所述的逐次逼近寄存器型模数转换器，其特征在于，所述开关电路包括 PMOS 管；所述 PMOS 管的源极、栅极、漏极分别为所述第一端、所述第二端、所述第三端。

5 11. 根据权利要求 8 所述的逐次逼近寄存器型模数转换器，其特征在于，所述共模电压产生电路为分压电路；所述共模电压产生电路在通过所述开关电路接入所述电源后，对所述电源进行分压得到所述共模电压，并向所述比较器输出所述共模电压。

12. 根据权利要求 11 所述的逐次逼近寄存器型模数转换器，其特征在于，
10 所述分压电路包括第一电阻和第二电阻；所述第一电阻的一端连接所述开关电路的第三端，所述第一电阻的另一端通过所述第二电阻接地；所述第一电阻与所述第二电阻的公共端用于与所述比较器连接；并且，所述第一电阻和所述第二电阻的阻值均大于所述开关电路导通后的阻值。

13. 根据权利要求 12 所述的逐次逼近寄存器型模数转换器，其特征在于，
15 所述共模电压产生电路输出的所述共模电压和所述电源的电压比值为所述第二电阻的阻值与所述第一电阻和第二电阻的阻值之和的比值，从而可以通过调节所述第一电阻和第二电阻的阻值来调节所述共模电压。

14. 根据权利要求 12 所述的逐次逼近寄存器型模数转换器，其特征在于，所述第一电阻和第二电阻的阻值介于 2000 欧姆至 5000 欧姆之间。

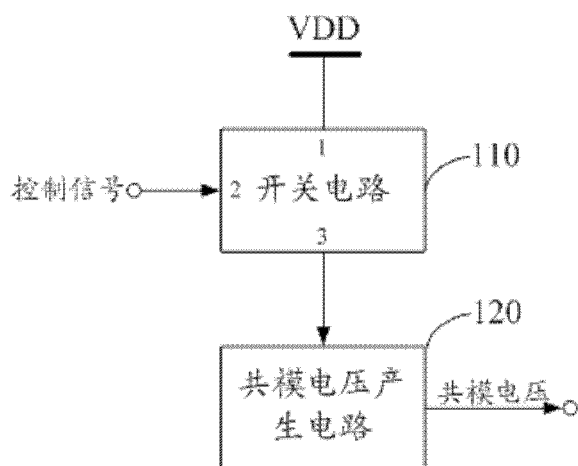


图 1

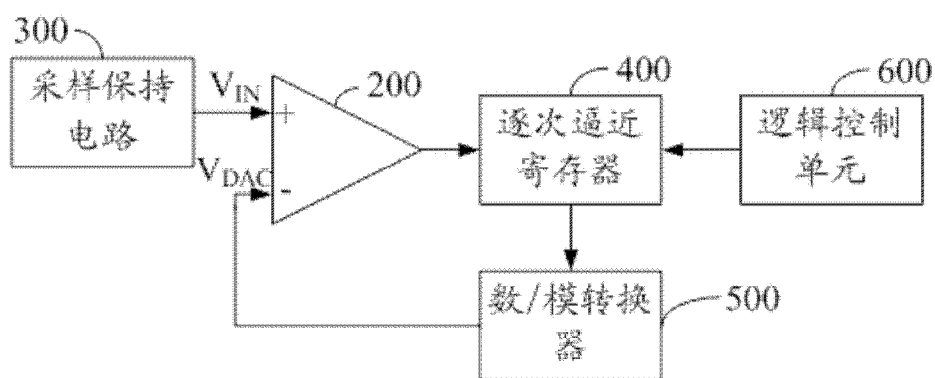


图 2

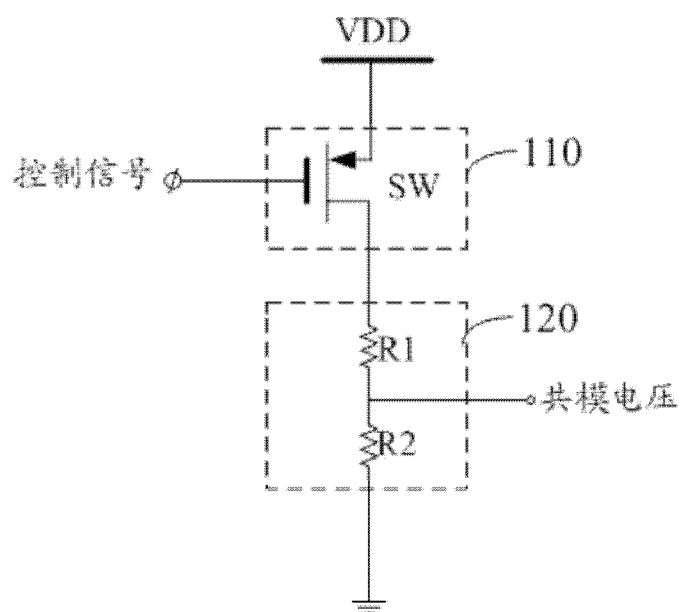


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/094185

A. CLASSIFICATION OF SUBJECT MATTER

H03M 1/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; TWTXT; TWABS; VEN; USTXT; EPTXT; WOTXT; CNKI: 逐次逼近型模数转换器, 模数转换器, 放大器, 比较器, 采样, 保持, 共模, 偏置, 电源, 电压, 分压电阻, 能耗, successive approximation analog to digital converter, SAR, ADC, amplifier, comparator, sample, hold, keep, common mode, bias, power, voltage, divider resistance, energy consumption

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103166644 A (SOUTHEAST UNIVERSITY) 19 June 2013 (2013-06-19) description, paragraphs 1 and 24-30, and figures 1-2	1-14
Y	CN 101325401 A (SHANGHAI SANDHILL MICROELECTRONICS CO., LTD.) 17 December 2008 (2008-12-17) description, page 1, penultimate paragraph to page 4, last paragraph, and figures 1-4	1-14
A	US 2007115159 A1 (FUJITSU LTD.) 24 May 2007 (2007-05-24) entire document	1-14
A	CN 102006075 A (FUDAN UNIVERSITY) 06 April 2011 (2011-04-06) entire document	1-14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 September 2018

Date of mailing of the international search report

30 September 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/094185

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103166644	A	19 June 2013	CN	103166644	B	13 January 2016
CN	101325401	A	17 December 2008	CN	101325401	B	02 May 2012
US	2007115159	A1	24 May 2007	JP	2007142863	A	07 June 2007
				JP	4652214	B2	16 March 2011
				US	7233273	B2	19 June 2007
				JP	5182351	B2	17 April 2013
				JP	2011035944	A	17 February 2011
CN	102006075	A	06 April 2011	CN	102006075	B	09 May 2012

国际检索报告

国际申请号

PCT/CN2018/094185

A. 主题的分类

H03M 1/46(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H03M

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;TWTXT;TWABS;VEN;USTXT;EPTXT;WOTXT;CNKI: 逐次逼近型模数转换器, 模数转换器, 放大器, 比较器, 采样, 保持, 共模, 偏置, 电源, 电压, 分压电阻, 能耗, successive approximation analog to digital converter, SAR, ADC, amplifier, comparator, sample, hold, keep, common mode, bias, power, voltage, divider resistance, energy consumption

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 103166644 A (东南大学) 2013年 6月 19日 (2013 - 06 - 19) 说明书第1、24-30段, 附图1-2	1-14
Y	CN 101325401 A (上海沙丘微电子有限公司) 2008年 12月 17日 (2008 - 12 - 17) 说明书第1页倒数第2段至第4页倒数第1段, 附图1-4	1-14
A	US 2007115159 A1 (FUJITSU LTD) 2007年 5月 24日 (2007 - 05 - 24) 全文	1-14
A	CN 102006075 A (复旦大学) 2011年 4月 6日 (2011 - 04 - 06) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 9月 14日

国际检索报告邮寄日期

2018年 9月 30日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

常柯阳

电话号码 86-(20)-28950414

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2018/094185

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103166644	A	2013年 6月 19日	CN	103166644	B	2016年 1月 13日
CN	101325401	A	2008年 12月 17日	CN	101325401	B	2012年 5月 2日
US	2007115159	A1	2007年 5月 24日	JP	2007142863	A	2007年 6月 7日
				JP	4652214	B2	2011年 3月 16日
				US	7233273	B2	2007年 6月 19日
				JP	5182351	B2	2013年 4月 17日
				JP	2011035944	A	2011年 2月 17日
CN	102006075	A	2011年 4月 6日	CN	102006075	B	2012年 5月 9日

表 PCT/ISA/210 (同族专利附件) (2015年1月)