

HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

of the semiconductor substrate; a color filter layer including color filters formed for each pixel; and an intermediate layer formed between the light shielding layer and the color filter layer. The present invention has, as marks for positional alignment, a first mark part provided inside the intermediate layer and a second mark part which is formed on the color filter layer and of which the positional relationship with the first mark part is measured.

(57) 要約：光漏れのリスクを回避しながらの位置合わせ用のマークの形成を可能とし、回路設計の自由度の低下を抑制する。画素毎に形成されたフォトダイオードを含む半導体基板と、前記半導体基板の一方の面側に形成され、画素トランジスタおよび配線を含む配線層と、前記半導体基板の他方の面側に設けられた遮光膜と、画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、前記遮光膜と前記カラーフィルタ層との間に形成された中間層と、を備え、位置合わせ用のマークとして、前記中間層内に設けられた第1のマーク部と、前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計測される第2のマーク部と、を有する。

明 細 書

発明の名称：

固体撮像素子、電子機器、および固体撮像素子の製造方法

技術分野

[0001] 本技術は、固体撮像素子、電子機器、固体撮像素子の製造方法に関する。

背景技術

[0002] 従来、固体撮像素子の製造におけるフォトリソグラフィの工程において、露光領域を複数の領域に分割し、各分割領域を個別に露光する分割露光（継ぎ合わせ露光）の技術が知られている。分割露光は、例えば、固体撮像素子のチップサイズと露光装置の露光範囲（露光画角）との関係等により、チップサイズが露光装置の一括露光範囲よりも大きい場合に用いられる（例えば、特許文献 1 参照。）。分割露光によれば、各分割領域に対応したパターンを有するフォトマスクが用いられて分割領域ごとに露光が行われ、これらの領域を継ぎ合わせることで、チップ面全体のパターンが得られる。

[0003] 特許文献 1 には、分割領域間の継ぎ目による画質特性への影響を無くするため、撮像部（画素領域）に分割領域間の継ぎ目が存在しなくなるように、露光領域の分割方法を工夫した技術が開示されている。具体的には、特許文献 1 には、長方形形状のチップの中央部に設けられた矩形形状の領域部分である撮像部と、その周囲の周辺回路部とからなる構成において、露光領域を、撮像部の全体を含む中央の領域と、中央の領域の周囲の領域を左右に二分割した領域との 3 つの領域に分割する技術が開示されている。

[0004] また、分割露光においては、分割領域同士を継ぎ合わせるためや、固体撮像素子の積層構造における層同士の位置関係を計測するため、各分割領域の所定の部位に位置合わせ用のマークが設けられる。特許文献 1 の技術では、撮像部を含む中央の領域の四隅の部分や側辺部等にマークが設けられている。

先行技術文献

特許文献

[0005] 特許文献1：特開2003-249640号公報

発明の概要

発明が解決しようとする課題

[0006] 上述したような分割露光は、例えば、固体撮像素子において画素毎に形成されるカラーフィルタ（いわゆるオンチップカラーフィルタ）を含むカラーフィルタ層を形成する際に用いられる。そして、カラーフィルタ層を形成するための分割露光において、位置合わせ用のマークを形成する層としては、例えば、カラーフィルタ層を形成する際の下地の層構造に存在する遮光膜が考えられる。

[0007] この遮光膜は、タングステン（W）やアルミニウム（Al）等の金属材料により形成される層であり、例えば、複数の画素が行列状に2次元配置された画素アレイ部における有効画素領域の周囲の領域や画素アレイ部の周囲の周辺回路領域に設けられる。このような遮光膜において、位置合わせ用のマークが、例えばスリット状の開口部として形成される。しかしながら、このように遮光膜にマークを形成する構成によれば、次のような問題がある。

[0008] マークが形成される遮光膜は、固体撮像素子において画素毎にフォトダイオードが形成される半導体基板に対する上層として形成される。このため、固体撮像素子に対する入射光の一部が遮光膜のマークとしての開口部から斜め光等として有効画素領域の画素に入射する光漏れのリスクが懸念される。光漏れは、画素特性（撮像特性）を悪化させる原因となる。

[0009] また、光漏れは、半導体基板の光の入射側と反対側に設けられフォトダイオードに蓄積された電荷の読み出し等を行う画素トランジスタや周辺回路用のトランジスタ等の回路の駆動にも悪影響を及ぼす。したがって、遮光膜に開口部を設ける構成は、光漏れの影響を避ける観点から、トランジスタ等についての回路設計の自由度を低下させる原因となる。

[0010] 本技術の目的は、光漏れのリスクを回避しながら位置合わせ用のマークを形成することができ、回路設計の自由度の低下を抑制することができる固体

撮像素子、電子機器、および固体撮像素子の製造方法を提供することである。

課題を解決するための手段

- [0011] 本技術に係る固体撮像素子は、画素毎に形成されたフォトダイオードを含む半導体基板と、前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、前記半導体基板の他方の面側に設けられた遮光膜と、画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、前記遮光膜と前記カラーフィルタ層との間に形成された中間層と、を備え、位置合わせ用のマークとして、前記中間層内に設けられた第1のマーク部と、前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計測される第2のマーク部と、を有するものである。
- [0012] また、本技術に係る固体撮像素子の他の態様は、前記固体撮像素子において、前記中間層は、画素間に形成された遮光壁を有し、前記第1のマーク部は、前記遮光壁をなす材料により前記遮光壁の少なくとも一部と同層の部分として形成されているものである。
- [0013] また、本技術に係る固体撮像素子の他の態様は、前記固体撮像素子において、前記遮光壁は、複数段に積層形成されており、前記第1のマーク部は、複数段の前記遮光壁のうちのいずれかの層部分であるものである。
- [0014] また、本技術に係る固体撮像素子の他の態様は、前記固体撮像素子において、前記中間層は、画素単位で形成されたインナーレンズを有し、前記第1のマーク部は、前記インナーレンズをなす材料により前記インナーレンズと同層の部分として形成されているものである。
- [0015] 本技術に係る固体撮像素子は、画素毎に形成されたフォトダイオードを含む半導体基板と、前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、前記半導体基板の他方の面側に設けられた遮光膜と、画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、を備え、位置合わせ用のマークとして、前記遮光膜に形成された第1のマーク部と、前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計

測される第2のマーク部と、を有し、前記第1のマーク部は、前記半導体基板の板面方向について所定の領域形状を有するマーク領域に形成されており、前記マーク領域は、複数の画素が2次元配置された画素アレイ部の有効画素領域の周囲の領域に設けられており、前記マーク領域は、その領域形状として、前記有効画素領域側を凹側とする切欠部を有するものである。

[0016] 本技術に係る固体撮像素子は、画素毎に形成されたフォトダイオードを含む半導体基板と、前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、前記半導体基板の他方の面側に設けられた遮光膜と、画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、を備え、位置合わせ用のマークとして、前記遮光膜に形成された第1のマーク部と、前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計測される第2のマーク部と、を有し、前記第1のマーク部は、前記半導体基板の板面方向について所定の領域形状を有するマーク領域に形成されており、前記マーク領域は、その領域形状として、前記トランジスタとの領域的な重複を避けるための切欠部を有するものである。

[0017] 本技術に係る電子機器は、画素毎に形成されたフォトダイオードを含む半導体基板と、前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、前記半導体基板の他方の面側に設けられた遮光膜と、画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、前記遮光膜と前記カラーフィルタ層との間に形成された中間層と、を備え、位置合わせ用のマークとして、前記中間層内に設けられた第1のマーク部と、前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計測される第2のマーク部と、を有する固体撮像素子を備えたものである。

[0018] 本技術に係る固体撮像素子の製造方法は、画素毎に形成されたフォトダイオードを含む半導体基板を形成する工程と、前記半導体基板の上層として遮光膜を形成する工程と、前記遮光膜の上に中間層を形成する工程と、前記中間層の上に、画素毎に形成されるカラーフィルタを含むカラーフィルタ層を形成する工程と、を備え、前記中間層を形成する工程は、第1のマークを形

成する工程を有し、前記カラーフィルタ層を形成する工程は、第2のマークを形成する工程を有し、前記第1のマークと前記第2のマークとの位置関係を計測することで、前記カラーフィルタ層の重ね合わせ精度を測定するものである。

発明の効果

[0019] 本技術によれば、光漏れのリスクを回避しながら位置合わせ用のマークを形成することができ、回路設計の自由度の低下を抑制することができる。

図面の簡単な説明

[0020] [図1]本技術の一実施形態に係る固体撮像素子の概略構成を示す図である。

[図2]本技術の一実施形態に係る固体撮像素子の領域構成を示す図である。

[図3]本技術の一実施形態に係る固体撮像素子の有効画素領域の層構造を示す断面図である。

[図4]本技術の一実施形態に係る固体撮像素子のOPB領域の層構造を示す断面図である。

[図5]本技術の一実施形態に係る固体撮像素子の周辺回路部の層構造を示す断面図である。

[図6]本技術の一実施形態に係る固体撮像素子の製造方法の一例についての説明図である。

[図7]本技術の一実施形態に係る固体撮像素子の製造方法の一例についての説明図である。

[図8]本技術の一実施形態に係る固体撮像素子の製造方法の一例についての説明図である。

[図9]本技術の一実施形態に係る固体撮像素子の製造方法の一例についての説明図である。

[図10]本技術の一実施形態に係る固体撮像素子の分割露光についての説明図である。

[図11]本技術の一実施形態に係る固体撮像素子の分割露光についての説明図である。

[図12]本技術の一実施形態に係る位置合わせ用マークの第1構成例のマーク領域を示す平面図である。

[図13]本技術の一実施形態に係る位置合わせ用マークの第1構成例を示す平面図である。

[図14]本技術の一実施形態に係る位置合わせ用マークの第1構成例を示す断面図である。

[図15]本技術の一実施形態に係る位置合わせ用マークの副尺についての説明図である。

[図16]本技術の一実施形態に係る位置合わせ用マークの第2構成例を示す断面図である。

[図17]本技術の一実施形態に係る位置合わせ用マークの第3構成例を示す断面図である。

[図18]本技術の一実施形態に係る位置合わせ用マークの第4構成例を示す断面図である。

[図19]本技術の一実施形態に係る位置合わせ用マークの第5構成例を示す断面図である。

[図20]本技術の一実施形態に係る位置合わせ用マークの第5構成例を示す平面図である

[図21]本技術の一実施形態に係る位置合わせ用マークの第5構成例についての固体撮像素子における領域形状を示す図である。

[図22]本技術の一実施形態に係る位置合わせ用マークの第5構成例のマーク領域を示す平面図である。

[図23]本技術の一実施形態に係る位置合わせ用マークの第6構成例のマーク領域を示す平面図である。

[図24]本技術の実施形態に係る固体撮像素子を備えた電子機器の構成例を示すブロック図である。

発明を実施するための形態

[0021] 本技術は、固体撮像素子の製造におけるフォトリソグラフィの工程で複数

の領域に分割された露光領域による分割露光（継ぎ合わせ露光）が行われて形成される層を備えた構成において、位置合わせ用のマークの構造を工夫することにより、光漏れによる特性悪化を回避し、回路設計の自由度を確保しようとするものである。

[0022] 以下、図面を参照して、本技術を実施するための形態（以下「実施形態」と称する。）を説明する。なお、実施形態の説明は以下の順序で行う。

1. 固体撮像素子の構成例
2. 固体撮像素子の製造方法
3. 分割露光について
4. 位置合わせ用マークの第1構成例
5. 位置合わせ用マークの第2構成例
6. 位置合わせ用マークの第3構成例
7. 位置合わせ用マークの第4構成例
8. 位置合わせ用マークを有する固体撮像素子の製造方法
9. 位置合わせ用マークの第5構成例
10. 位置合わせ用マークの第6構成例
11. 電子機器の構成例

[0023] <1. 固体撮像素子の構成例>

まず、本実施形態に係る固体撮像素子1の概略構成について、図1および図2を用いて説明する。固体撮像素子1は、CMOS（Complementary Metal Oxide Semiconductor）イメージセンサである。

[0024] 図1に示すように、固体撮像素子1は、例えばシリコン（Si）等の半導体により構成された半導体基板2を有する。固体撮像素子1は、半導体基板2に、複数の画素3が行列状に2次元配置された画素領域（撮像領域）をなす画素アレイ部4と、画素アレイ部4の周囲に設けられた周辺回路領域（ロジック領域）をなす周辺回路部5とを備える。画素3は、半導体基板2に形成される。なお、複数の画素3の配列の形態は特に限定されない。

[0025] 図2に示すように、画素アレイ部4は、各画素3における光電変換により信号電荷の生成、増幅、および読み出しを行う有効画素領域6と、有効画素領域6の周囲に形成された領域としてのOPB (Optical Black) 領域7とを有する。本実施形態では、矩形状の画素アレイ部4において、その中央部に矩形状の有効画素領域6が設けられており、有効画素領域6の四方を囲むようにOPB領域7が設けられている。

[0026] OPB領域7は、信号電荷を有効な画素信号として出力する有効画素領域6に対して、黒レベルの基準となる信号（光学的黒）を出力する領域である。OPB領域7に形成された画素3は遮光膜（図4、OPB形成遮光膜40B）によって遮光されており、この遮光された画素3からの信号が、黒レベルの基準に用いられる。

[0027] 画素3は、光電変換機能を有する光電変換部としてのフォトダイオードと、複数の画素トランジスタとを有する。フォトダイオードは、受光面を有し、その受光面に入射した光の光量（強度）に応じた量の信号電荷を生成する。複数の画素トランジスタは、例えば、フォトダイオードにより生成された信号電荷の増幅、転送、選択、およびリセットをそれぞれ受け持つMOSトランジスタを有する。

[0028] なお、複数の画素3に関しては、複数の単位画素を構成するフォトダイオードおよび転送トランジスタが、他の1つずつの画素トランジスタを共有して構成される共有画素構造のものであってもよい。共有画素構造は、複数のフォトダイオードと、複数の転送トランジスタと、共有される1つのフローティングディフュージョン（浮遊拡散領域）と、共有される1つずつの他の画素トランジスタとから構成される。

[0029] 周辺回路部5は、垂直駆動回路8と、カラム信号処理回路9と、水平駆動回路10と、出力回路11と、制御回路12とを備える。

[0030] 垂直駆動回路8は、例えばシフトレジスタによって構成され、所定の画素駆動配線13を選択し、選択した画素駆動配線13に画素3を駆動するための駆動パルスを供給し、行単位で画素3を駆動する。垂直駆動回路8は、画

素アレイ部 4 の各画素 3 を行単位で順次垂直方向に選択走査し、各画素 3 のフォトダイオードにおいて生成された信号電荷に基づく画素信号を、垂直信号線 1 4 を通してカラム信号処理回路 9 に供給させる。

[0031] カラム信号処理回路 9 は、各画素 3 からの出力信号の処理を行う信号処理回路である。例えば、画素 3 の列ごとに設けられており、1 行分の画素 3 から出力される信号を 1 列ごとに処理する。カラム信号処理回路 9 が行う信号処理としては、例えば、画素 3 固有の固定パターンノイズを低減するための CDS (Correlated Double Sampling : 相関 2 重サンプリング) や、信号増幅や、AD (アナログ／デジタル) 変換等が挙げられる。

[0032] 水平駆動回路 1 0 は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することにより、カラム信号処理回路 9 を順番に選択し、カラム信号処理回路 9 の各々から画素信号を水平信号線 1 5 に出力させる。

[0033] 出力回路 1 1 は、カラム信号処理回路 9 のそれぞれから水平信号線 1 5 を通じて順次供給される信号に対し、所定の信号処理を行って出力する。出力回路 1 1 により行われる信号処理としては、例えば、バッファリング、黒レベル調整、列ばらつき補正、各種デジタル信号処理等が挙げられる。

[0034] 制御回路 1 2 は、動作モード等を指令するデータや入力クロック等の受取りや、固体撮像素子 1 の内部情報等のデータの出力等を行う。制御回路 1 2 は、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路 8、カラム信号処理回路 9、および水平駆動回路 1 0 の動作の基準となるクロック信号や制御信号を生成し、生成した信号をこれらの回路に入力する。

[0035] 続いて、本実施形態に係る固体撮像素子 1 の層構造について、図 3、図 4 および図 5 を用いて説明する。図 3 は有効画素領域 6 の層構造を示す断面図であり、図 4 は OPB 領域 7 の層構造を示す断面図であり、図 5 は周辺回路部 5 の一部の層構造を示す断面図である。

[0036] 画素 3 が有するフォトダイオード 2 1 は、半導体基板 2 の厚さ方向につい

て大部分に形成される。フォトダイオード 21 は、第 1 導電型としての n 型の半導体領域 23 と、半導体基板 2 の表裏両面に臨むように形成される第 2 導電型としての p 型の半導体領域 24 とを有し、pn 接合型のフォトダイオードとし画素単位で形成されている。p 型の半導体領域 24 は、暗電流抑制のための正孔電荷蓄積領域を兼ねる。

[0037] 画素 3 が有する複数の画素トランジスタ 22 は、フォトダイオード 21 に蓄積された信号電荷の読出し等を行うものであり、図示せぬソース・ドレイン領域と、ゲート電極 25 とを有する。ソース・ドレイン領域は、半導体基板 2 の一方の板面側である表面 2a 側に形成された p 型半導体ウェル領域 26 において n 型の領域として形成される。ゲート電極 25 は、ソース・ドレイン領域の両領域間における半導体基板 2 の表面 2a 上にゲート絶縁膜を介して形成される。このようにフォトダイオード 21 および複数の画素トランジスタ 22 からなる各画素 3 は、p 型半導体領域として形成された素子分離領域 27 により分離される。

[0038] 半導体基板 2 の表面 2a 側には、積層配線層 28 が形成されている。積層配線層 28 は、層間絶縁膜 29 を介して積層される複数の配線 30 を有する。層間絶縁膜 29 は、例えば、二酸化ケイ素 (SiO_2) により形成されるシリコン酸化膜により形成される。複数の配線 30 は、例えば異なる金属により形成される。なお、半導体基板 2 の表面 2a 側に設けられる配線層は、単層構造の配線層であってもよい。

[0039] 一方、半導体基板 2 の他方の板面である裏面 2b 上には、光学的に反射防止膜として機能する絶縁膜 31 が形成されている。絶縁膜 31 は、互いに屈折率が異なる複数の膜が積層された積層構造を有する。絶縁膜 31 は、例えば、シリコン酸化膜 32 とハフニウム酸化膜 33 とからなる 2 層構造を有する。絶縁膜 31 上には、光透過性を有する平坦化膜 34 が形成されている。平坦化膜 34 は、例えば、樹脂などの有機材料や酸化膜で形成される。

[0040] 平坦化膜 34 上には、遮光膜 40 が形成されている。遮光膜 40 は、有効画素領域 6 においては、平坦化膜 34 上における画素境界部分に画素間遮光

膜40Aとして形成されている（図3参照）。画素間遮光膜40Aは、隣り合う画素3間の境界に沿って形成された線状の層部分であり、平面視で格子状に形成されている。画素間遮光膜40Aは、画素間において光学的な混色等を抑制する。

[0041] これに対し、遮光膜40は、OPB領域7においては、平坦化膜34上を全体的に覆うOPB形成遮光膜40Bとして形成されている（図4参照）。OPB形成遮光膜40Bにより、暗時出力の基準となる黒レベルを検出する領域が形成される。なお、画素間遮光膜40AとOPB形成遮光膜40Bは、遮光膜40として同時に形成される同一層である構成に限らず、互いに異なる層として個別に形成されたものであってもよい。

[0042] 遮光膜40は、光を遮光する材料により形成される。遮光膜40を形成する材料としては、遮光性が強く、例えばエッチングで精度良く加工できるように、微細加工に適した材料が好ましい。遮光膜40を形成する材料は、例えば、タングステン（W）、アルミニウム（Al）、銅（Cu）等の金属である。

[0043] 平坦化膜34上あるいは遮光膜40上には、遮光壁41および平坦化膜42からなる遮光壁層43が、複数段（本実施形態では2段）形成されている。遮光壁41は、隣接画素からの斜め光の入射等を防止するための構成である。遮光壁41は、遮光膜40上において、隣り合う画素3間の境界に沿って画素境界部分に形成され、平面視で格子状をなす。遮光壁41は、遮光膜40と同様に例えばタングステンやアルミニウム等の金属材料により形成される。平坦化膜42は、例えばSiO₂等の無機材料により形成される。

[0044] 上下2段の遮光壁層43のうち、下段遮光壁層43Lについては、画素間遮光膜40A上、あるいはOPB形成遮光膜40B上に、第1の遮光壁部41Lが形成されている。下段遮光壁層43Lにおいて、第1の遮光壁部41L間には、第1の平坦化膜42Lが形成されている。

[0045] また、上下2段の遮光壁層43のうち、上段遮光壁層43Hについては、第1の遮光壁部41L上に、第2の遮光壁部41Hが形成されている。上段

遮光壁層 4 3 H において、第 2 の遮光壁部 4 1 H 間には、第 2 の平坦化膜 4 2 H が形成されている。

[0046] 上段遮光壁層 4 3 H には、層内レンズであるインナーレンズ 4 5 が形成されている。インナーレンズ 4 5 は、画素 3 を構成するフォトダイオード 2 1 に対応して、画素 3 ごとに形成されている。インナーレンズ 4 5 は、例えば、S i N（窒化シリコン）等の無機材料により形成される。なお、インナーレンズ 4 5 を持たない画素 3 があってもよい。

[0047] 本実施形態では、遮光壁層 4 3 は 2 段構成となっているが、遮光壁層 4 3 は 1 段構成あるいは 3 段以上の構成であってもよい。また、本実施形態では、インナーレンズ 4 5 は、上段遮光壁層 4 3 H に形成されているが、インナーレンズ 4 5 を形成する遮光壁層 4 3 は特に限定されず、また、インナーレンズ 4 5 は複数段の遮光壁層 4 3 に形成されてもよい。

[0048] 上段遮光壁層 4 3 H 上には、カラーフィルタ層 4 6 が形成されている。カラーフィルタ層 4 6 は、各画素 3 に対応して形成される複数のカラーフィルタ 4 7 に区分されている。カラーフィルタ 4 7 は、例えば、赤色（R）、緑色（G）、および青色（B）のいずれかの色のフィルタ部分であり、各色の成分の光を透過させる。カラーフィルタ 4 7 は、いわゆるオンチップカラーフィルタであり、例えばベイヤ（B a y e r）配列等の所定の配列に従って形成される。なお、上段遮光壁層 4 3 H の第 2 の遮光壁部 4 1 H は、隣り合うカラーフィルタ 4 7 間を遮光するため、カラーフィルタ層 4 6 内に突出するように形成されてもよい。

[0049] カラーフィルタ層 4 6 上には、複数のマイクロレンズ 4 9 を有するレンズ層 4 8 が形成されている。マイクロレンズ 4 9 は、いわゆるオンチップレンズであり、画素 3 を構成するフォトダイオード 2 1 に対応して、画素 3 ごとに形成されている。つまり、マイクロレンズ 4 9 は、各カラーフィルタ 4 7 上に形成されている。マイクロレンズ 4 9 は、例えば、樹脂系の有機材料あるいは S i N（窒化シリコン）等の無機材料により形成される。O P B 領域 7 において、レンズ層 4 8 は、マイクロレンズ 4 9 をなす材料により形成さ

れた平坦状の層部分 48 a となっている（図 4 参照）。

[0050] また、図 5 に示すように、周辺回路部 5 においては、例えば画素アレイ部 4 の周囲の部分等、少なくともその一部に、半導体基板 2 の表面 2 a 側および裏面 2 b 側の層構造について、画素アレイ部 4 と同様にアレイ展開された層構造を有する部分（以下「アレイ展開部」という。）が設けられている。周辺回路部 5 のアレイ展開部において、レンズ層 48 は、OPB 領域 7 と同様の平坦状の層部分 48 a となっている。

[0051] 図 5 に示すように、周辺回路部 5 においては、遮光膜 40 は、OPB 領域 7 と同様に、平坦化膜 34 上を全体的に覆うベタ遮光膜 40 C として形成されている。なお、ベタ遮光膜 40 C は、画素間遮光膜 40 A および OPB 形成遮光膜 40 B との関係において、遮光膜 40 として同時に形成される同一層である構成に限らず、互いに異なる層として個別に形成されたものであってもよい。

[0052] また、周辺回路部 5 においては、画素アレイ部 4 における画素トランジスタ 22 と同様、半導体基板 2 の表面 2 a 側に、周辺回路用のトランジスタ 20 が設けられている。つまり、固体撮像素子 1 は、周辺回路部 5 において、半導体基板 2 の表面 2 a 側に形成され、トランジスタ 20 および配線 30 を含む積層配線層 28 を有する。

[0053] 以上のように、本実施形態の固体撮像素子 1 は、半導体基板 2 に対して、積層配線層 28 が設けられる表面 2 a 側と反対側である裏面 2 b 側にカラーフィルタ層 46 およびマイクロレンズ 49 を有し、裏面 2 b 側を光の入射側とする裏面照射型の構造を有する。裏面照射側の構造によれば、半導体基板 2 に対して光の入射側と反対側（表面 2 a 側）に積層配線層 28 が設けられることから、積層配線層 28 を構成する配線 30 等のレイアウトについて高い自由度を得ることができる。

[0054] また、固体撮像素子 1 において、入射光は、カラーフィルタ 47 上のマイクロレンズ 49 により集光され、カラーフィルタ層 46 を透過し、上段遮光壁層 43 H 内のインナーレンズ 45 によってさらに集光され、フォトダイオ

ード21により受光される。これにより、フォトダイオード21に対する高い集光効率が得られ、良好な感度を得られる。

[0055] <2. 固体撮像素子の製造方法>

本実施形態に係る固体撮像素子1の製造方法の一例について、図6から図9を用いて説明する。なお、図6から図9の各図においては、左側に画素アレイ部4における有効画素領域6の層構造を示しており、右側に周辺回路部5におけるアレイ展開部を示している。

[0056] まず、図6Aに示すように、画素アレイ部4においては、半導体基板2のp型の半導体領域24に、n型の半導体領域23を画素3ごとに形成することにより、フォトダイオード21が画素単位で形成される。次に、半導体基板2の表面2a側に、画素トランジスタ22と、複数の配線30と層間絶縁膜29とを含む積層配線層28が形成される。周辺回路部5においては、積層配線層28に、周辺回路用のトランジスタ20が形成される。また、半導体基板2の裏面2b側に、絶縁膜31をなすシリコン酸化膜32およびハフニウム酸化膜33、並びに平坦化膜34が形成される。

[0057] 次に、図6Bに示すように、平坦化膜34上に、遮光膜40が形成される。すなわち、有効画素領域6においては、平坦化膜34上の画素境界部分に、画素間遮光膜40Aが形成され、周辺回路部5においては、平坦化膜34を覆うように、ベタ遮光膜40Cが形成される。なお、OPB領域7においては、周辺回路部5と同様に、平坦化膜34を覆うように、OPB形成遮光膜40Bが形成される（図4参照）。画素間遮光膜40A、OPB形成遮光膜40B、およびベタ遮光膜40Cは、遮光膜40として同一材料で同時に形成される。

[0058] 遮光膜40は、平坦化膜34上に、タングステン等の所定の金属材料によって膜を形成する成膜工程と、この成膜工程によって形成した金属層上に選択的にレジストマスクを形成するマスク工程と、レジストマスクを介して金属層を選択的に除去する除去工程とを含む方法により形成される。

[0059] 具体的には、成膜工程では、例えば、スパッタリング法、CVD（Che

m i c a l V a p o r D e p o s i t i o n) 法、メッキ処理等が用いられ、平坦化膜 3 4 上に、所定の金属材料による膜（金属層）が形成される。マスク工程では、フォトリソグラフィ技術を用いたパターニングにより金属層上にレジストマスクが形成される。レジストマスクは、有効画素領域 6 においては、画素間遮光膜 4 0 A に対応する部位、つまり複数の画素 3 間の境界部分に沿って形成され、O P B 領域 7 および周辺回路部 5 においては、それぞれ O P B 形成遮光膜 4 0 B、ベタ遮光膜 4 0 C に対応する部位に平坦化膜 3 4 を覆うように形成される。除去工程では、ウェットエッチングまたはドライエッチング等のエッチングにより、レジストマスクが除去されるとともに、金属層が選択的にエッチング除去される。

[0060] 遮光膜 4 0 が形成された後、図 7 A に示すように、第 1 の平坦化膜 4 2 L が形成される。有効画素領域 6 においては、平坦化膜 3 4 上および画素間遮光膜 4 0 A 上に、第 1 の平坦化膜 4 2 L が形成され、周辺回路部 5 においては、ベタ遮光膜 4 0 C 上に、第 1 の平坦化膜 4 2 L が形成される。なお、O P B 領域 7 においては、O P B 形成遮光膜 4 0 B 上に、第 1 の平坦化膜 4 2 L が形成される。具体的には、例えばシリコン酸化膜（ SiO_2 ）等の無機材料を成膜した後、CMP（Chemical Mechanical Polishing）等によって平坦化することにより、第 1 の平坦化膜 4 2 L となる平坦化層 4 2 X が形成される。

[0061] その後、平坦化層 4 2 X において、第 1 の遮光壁部 4 1 L を形成する部分が開口され、開口部 4 2 a が形成される。開口部 4 2 a は、複数の画素 3 間の境界部分に沿って形成される。したがって、有効画素領域 6 においては、開口部 4 2 a は、画素間遮光膜 4 0 A 上に形成される。開口部 4 2 a は、平坦化層 4 2 X に対するエッチング加工により形成される。

[0062] 次に、図 7 B に示すように、開口部 4 2 a にタングステン等の所定の金属材料を埋め込んだ後、表面全体を CMP 等によって平坦化することにより、第 1 の遮光壁部 4 1 L が形成される。開口部 4 2 a の内周面には、例えば窒化チタン（ TiN ）からなる密着層が形成される。

[0063] 以上のようにして、下段遮光壁層43Lが形成される。なお、下段遮光壁層43Lの形成に関し、第1の遮光壁部41Lをなす金属材料の種類等によっては、先に第1の遮光壁部41Lを形成し、その後、第1の平坦化膜42Lを形成することもできる。この場合、第1の遮光壁部41Lとなる金属材料により成膜された金属層に対し、フォトリソグラフィでパターニングを行うことで、第1の遮光壁部41Lが形成される。その後、第1の遮光壁部41Lの間に第1の平坦化膜42Lとなる無機材料を埋め込み、表面全体をCMP等によって平坦化することにより、下段遮光壁層43Lが形成される。

[0064] 続いて、図8Aに示すように、下段遮光壁層43L上に、インナーレンズ45が形成される。具体的には、まず、下段遮光壁層43L上に、インナーレンズ45の材料であるSiN（窒化シリコン）等の無機材料からなる層が成膜される。その後、成膜された層の上に、所定の感光性材料からなるフォトレジストが所定の熱処理等によってレンズ形状に形成される。そして、このレンズ形状のフォトレジストをマスクとして、ドライエッチング等のエッチング加工により、レンズ形状をインナーレンズ45の材料からなる層にパターン転写させることにより、インナーレンズ45が形成される。なお、図8A、図8B、図9Aおよび図9Bは、有効画素領域6の断面図を示しているが、OPB領域7および周辺回路部5のアレイ展開部においても同様の工程が行われる。

[0065] 次に、図8Bに示すように、インナーレンズ45の上に、第1の平坦化膜42Lと同様の手法により第2の平坦化膜42Hが形成される。すなわち、まず、インナーレンズ45の上に、SiO₂等の無機材料による成膜およびその平坦化が行われ、第2の平坦化膜42Hとなる平坦化層42Yが形成される。次に、平坦化層42Yに対し、第2の遮光壁部41Hを形成するための開口部42bがエッチング加工により形成される。ここで、開口部42bは、第1の遮光壁部41Lの平面形状に対応して複数の画素3間の境界部分に沿って形成される。また、開口部42bは、平坦化層42Yおよびその下側のインナーレンズ45の形成材料部分を貫通する。

[0066] そして、図9Aに示すように、開口部42bにタングステン等の所定の金属材料を埋め込んで平坦化することにより、第2の遮光壁部41Hが形成される。以上のようにして、上段遮光壁層43Hが形成される。なお、遮光壁層43を3段以上に形成する場合は、上述したような遮光壁層43の形成工程と同様の工程が段数に応じて繰り返される。

[0067] 次に、図9Bに示すように、上段遮光壁層43Hの上に、カラーフィルタ層46が形成される。具体的には、例えば顔料や染料などの色素を含んだ感光性樹脂を回転塗布することにより各色のカラーフィルタ47が形成され、複数のカラーフィルタ47に区分されたカラーフィルタ層46が形成される。

[0068] 詳細には、赤色（R）、緑色（G）、および青色（B）のカラーフィルタ47の色ごとに、所定の順番で、感光性樹脂を塗布する塗布工程、露光工程、および現像工程が行われる。すなわち、例えば、まず、緑色（G）のカラーフィルタ47を形成するための塗布工程、露光工程、および現像工程が行われ、次に、青色（B）のカラーフィルタ47を形成するための塗布工程、露光工程、および現像工程が行われ、その後に、赤色（R）のカラーフィルタ47を形成するための塗布工程、露光工程、および現像工程が行われる。ただし、カラーフィルタ47の色による形成の順番は特に限定されない。

[0069] 塗布工程では、形成するカラーフィルタ47の色に対応する感光性樹脂が塗布され、対応する色のフィルタ膜が形成される。露光工程では、露光装置が用いられ、塗布工程において形成したフィルタ膜の上方に配置されたフォトマスクを透過する光により、フィルタ膜の露光が行われ、フィルタ膜のうちカラーフィルタ47として残る部分が硬化させられる。フォトマスクには、形成するカラーフィルタ47に応じたパターンが形成されている。現像工程では、露光工程において遮光され、硬化しなかった部分が現像液を用いたエッチングにより除去される。これにより、例えばベイア配列等の所定の配列に従った位置に、対応した色のカラーフィルタ47が形成される。

[0070] なお、上述したように第2の遮光壁部41Hをカラーフィルタ層46内に

突出形成した場合は、第2の遮光壁部41Hの突出部分の間に、カラーフィルタ47が埋め込まれる。また、OPB領域7および周辺回路部5のアレイ展開部については、カラーフィルタ47の形成の有無や色は限定されない。

[0071] そして、図9Bに示すように、カラーフィルタ層46の上に、公知の手法によってレンズ層48が形成される。具体的には、例えば、カラーフィルタ層46上に成膜されたマイクロレンズ49の材料の上に、感光性材料からなるフォトレジストが所定の熱処理等によってレンズ形状に形成され、エッチング加工によりフォトレジストのレンズ形状がパターン転写させることにより、マイクロレンズ49が形成される。レンズ層48の形成態様の一例として、有効画素領域6においては、画素3ごとにマイクロレンズ49が形成され、OPB領域7および周辺回路部5のアレイ展開部においては、平坦状の層部分48aが形成される。

[0072] 以上のようにして、本実施形態に係る固体撮像素子1が製造される。なお、固体撮像素子1は、一般に円板状の半導体基板2のウエハにおいて、互いに直交する方向に等間隔に規則的に配列・形成され、ダイシングの工程で所定のスクライプ領域に沿って切断されることで、個片化された半導体チップとして得られる。

[0073] 以上のように、本実施形態に係る固体撮像素子1は、画素3毎に形成されたフォトダイオード21を含む半導体基板2と、半導体基板2の一方の面（表面2a）側に形成され、トランジスタ（画素トランジスタ22、周辺回路用のトランジスタ20）および配線30を含む配線層としての積層配線層28と、半導体基板2の他方の面（裏面2b）側に設けられた遮光膜40と、画素3毎に形成されるカラーフィルタ47を含むカラーフィルタ層46と、遮光膜40とカラーフィルタ層46との間に形成された中間層とを備える。本実施形態において、遮光膜40とカラーフィルタ層46との間に形成された中間層は、複数段設けられた遮光壁層43のうちの少なくとも1つの遮光壁層43である。

[0074] <3. 分割露光について>

本実施形態に係る固体撮像素子 1 は、その製造過程におけるフォトリソグラフィの工程で複数の領域に分割された露光領域による分割露光が行われて形成される層として、カラーフィルタ層 4 6 およびレンズ層 4 8 を含む。すなわち、上述したようなカラーフィルタ層 4 6 およびレンズ層 4 8 を形成する工程における露光工程では、その一括露光領域（露光画角）を固体撮像素子 1 のチップサイズよりも小さい領域とした露光装置が用いられ、チップサイズ全体の面積に相当する被露光範囲が複数の領域に分割される。そして、各分割領域に対応したパターンを有するフォトマスクが用いられて分割領域ごとに露光が行われ、これらの領域を継ぎ合わせるにより、チップ面全体のパターンが得られる。

[0075] 本実施形態では、カラーフィルタ層 4 6 およびレンズ層 4 8 を形成する工程において、図 10 に示すように、固体撮像素子 1 の外形に対応する長方形のチップ面 5 0 に対し、露光装置による露光領域が、第 1 の露光領域である左側露光領域 5 1、第 2 の露光領域である右側露光領域 5 2、および第 3 の露光領域である中央露光領域 5 3 の 3 つの領域に分割されている。なお、チップ面 5 0 の長手方向（図 10 における左右方向）を左右方向とする。

[0076] 分割露光においては、分割領域間の継ぎ目による画質特性への影響を無くするため、有効画素領域 6 には分割領域間の継ぎ目が存在しない方が望ましい。このため、図 10 に示すように、中央露光領域 5 3 は、長手方向を左右方向としてチップ面 5 0 の中央部に位置し、画素アレイ部 4 の形成部位の全体を含む。これにより、有効画素領域 6 全体の露光が一括して行われる。中央露光領域 5 3 の画素アレイ部 4 よりも外側の領域部分は、周辺回路部 5 となる（図 2 参照）。

[0077] また、チップ面 5 0 を左右に略 2 等分した領域が、それぞれ左側露光領域 5 1 および右側露光領域 5 2 となる。これらの領域 5 1、5 2 は、長手方向を、チップ面 5 0 の短手方向（図 10 における上下方向）としている。

[0078] このように 3 つの分割領域が用いられる分割露光においては、フォトマスクとして、各分割領域に対応したパターンを有するフォトマスクが用いられ

て分割領域ごとに露光が行われ、これらの領域を継ぎ合わせるにより、チップ面50全体のパターンが得られる。したがって、本実施形態に係る分割露光においては、フォトマスクとして、図10に示すように、左側露光領域51の露光で用いられる第1マスク61、右側露光領域52の露光で用いられる第2マスク62、および中央露光領域53の露光で用いられる第3マスク63の3つのフォトマスクが用いられる。

[0079] 図11に、一括露光領域である露光画角65における各マスクのレイアウトのイメージ図を示す。図11Aは、露光画角65における第1マスク61のレイアウトを示している。図11Bは、露光画角65における第3マスク63のレイアウトを示している。図11Cは、露光画角65における第2マスク62のレイアウトを示している。露光画角65は、チップ面50の面積よりも小さく、上述した各露光領域51、52、53について、各マスク61、62、63を用いた露光が行われる。なお、以下では、分割露光に関し、カラーフィルタ層46を形成する場合について説明する。

[0080] このような3枚のフォトマスクによる3枚つなぎの露光工程としては、カラーフィルタ47の色ごとに、所定の順番で、各マスクによる露光が行われる。例えば、緑色（G）のカラーフィルタ47を形成するための露光工程では、まず、第1マスク61を用いた左側露光領域51についての第1の露光が行われ、次に、第2マスク62を用いた右側露光領域52についての第2の露光が行われ、その後、第3マスク63を用いた中央露光領域53についての第3の露光が行われる。

[0081] ここで、例えば露光画角65の形状等によっては、第2の露光と第3の露光との間で、露光装置が備える光学系あるいはウエハを載置するステージの動作により、照射光とウエハとの位置関係が相対的に90回転させられる場合がある。ただし、本実施形態では、図11に示すように、第1～第3の露光についての露光画角65の向きは共通であるため、第1～第3の露光において、照射光とウエハとの位置関係は一定である。また、第1の露光、第2の露光、および第3の露光の順番は特に限定されない。こうした3つのフォ

トマスクを用いた露光工程が、互いに形成パターンが異なるカラーフィルタ 47 の色ごとに行われる。したがって、カラーフィルタ 47 の色ごとに、3 つのフォトマスクが準備される。

[0082] 第1～第3の露光の露光画角 65 の重なり部分を加味すると、各フォトマスクによる有効な露光領域の形状は、図 10 および図 11 に示すような形状となる。すなわち、中央露光領域 53 の露光に用いられる第3マスク 63 は、その全体の長方形の領域形状が有効な露光領域の形状となる。また、中央露光領域 53 の左半分が重なる左側露光領域 51 の露光に用いられる第1マスク 61 は、中央露光領域 53 の重なり部分を除いた、右側を開口側とする略「コ」字状あるいは略「U」字状の領域形状が有効な露光領域の形状となる。また、中央露光領域 53 の右半分が重なる右側露光領域 52 の露光に用いられる第2マスク 62 は、中央露光領域 53 の重なり部分を除いた、左側を開口側とする略「コ」字状あるいは略「U」字状の領域形状が有効な露光領域の形状となる。

[0083] <4. 位置合わせ用マークの第1構成例>

位置合わせ用マークの第1構成例について説明する。上述のような分割露光においては、3つの露光領域 51, 52, 53 同士を継ぎ合わせるためや、固体撮像素子 1 の積層構造における層同士の位置関係を計測するため、同積層構造における各露光領域の所定の部位に対応する部位に、位置合わせ用のマークが設けられている。本実施形態の固体撮像素子 1 では、長方形状である露光領域 51, 52, 53 の各領域の四隅の部分に対応する部位に、位置合わせ用のマークの形成領域であるマーク領域 68, 69, 70 が設けられている（図 2、図 10 参照）。各マーク領域 68, 69, 70 には、位置関係の計測の基準となるマーク部が形成されている。

[0084] 本実施形態では、マーク領域 68, 69, 70 のうち、中央露光領域 53 に含まれる部位に形成されたマーク領域 70 について説明する。マーク領域 70 の形成部位は、中央露光領域 53 の四隅に対応する部位であり、マーク領域 70 は、周辺回路部 5 において、画素アレイ部 4 の四隅の外側近傍の領域

に形成されている（図 2 参照）。

- [0085] 図 1 2 に示すように、マーク領域 7 0 は、例えば長方形形状の領域であり、複数の単位マーク領域 7 1 を有する。図 1 2 に示す例では、マーク領域 7 0 は、2 行 3 列に配列された 6 個の単位マーク領域 7 1 を有する。単位マーク領域 7 1 の領域形状は、略正方形形状である。また、1 つの単位マーク領域 7 1 の領域の大きさは、例えば数十個の画素 3 が含まれる大きさである。
- [0086] 図 1 3 および図 1 4 に示すように、各単位マーク領域 7 1 は、位置合わせ用のマークとして、上述した中間層としての上段遮光壁層 4 3 H 内に設けられた第 1 のマーク部としての主尺 8 1 と、カラーフィルタ層 4 6 に形成され、主尺 8 1 との位置関係が計測される第 2 のマーク部としての副尺 8 2 とを有する。カラーフィルタ層 4 6 は、遮光壁層 4 3 の上側に形成される層であるため、副尺 8 2 は、主尺 8 1 に対して上方に形成されている。
- [0087] なお、複数の単位マーク領域 7 1 の 2 行 3 列の配列から、図 1 4 に示すような断面視においては本来 2 個あるいは 3 個の単位マーク領域 7 1 が並ぶが、図 1 4 においては便宜上、1 箇所の単位マーク領域 7 1 のみを示している。また、図 1 4 は、固体撮像素子 1 の層構造を示すものであり、単位マーク領域 7 1 と画素 3 との大小関係や各部の寸法の比率等は現実のものとは必ずしも一致しない。
- [0088] 図 1 3 に示すように、単位マーク領域 7 1 において、副尺 8 2 は、中央部に形成されており、平面視において正方形形状の外形を有する。図 1 4 に示すように、副尺 8 2 は、カラーフィルタ層 4 6 のうちのいずれかの色のカラーフィルタ 4 7 と同じ材料によりカラーフィルタ層 4 6 の一部としてカラーフィルタ 4 7 と同時に形成される。
- [0089] 図 1 3 に示すように、平面視において、主尺 8 1 は、正方形形状の副尺 8 2 に対してその各辺をなす側面 8 2 a の外側の位置に、副尺 8 2 の四方を囲むように 4 箇所に設けられている。主尺 8 1 は、平面視形状として、副尺 8 2 の各側面 8 2 a に沿うように、つまり副尺 8 2 の各側面 8 2 a に対して平行状に形成された細長い長方形形状の外形を有する。

- [0090] すなわち、平面視において、4箇所の主尺81は、その長手方向を副尺82の各側面82aに沿わせ、副尺82の外周を囲む正形状のうち四隅を除いた各辺部をなし、副尺82の外周を略正形状に囲むように配置形成されている。各主尺81は、平面視形状として、副尺82側の辺をなす側面を、副尺82の側面82aに平行に対向する側壁面81aとする。
- [0091] 本構成例において、主尺81は、遮光壁層43を構成する遮光壁41と同層の部分として形成されている。すなわち、本実施形態に係る固体撮像素子1において、中間層としての遮光壁層43は、画素3間に形成された遮光壁41を有し、主尺81は、遮光壁41をなす材料により遮光壁41の少なくとも一部と同層の部分として形成されている。
- [0092] 本実施形態では、遮光壁41は、下段遮光壁層43Lおよび上段遮光壁層43Hにより2段に積層形成されている。そして、本構成例では、図14に示すように、主尺81は、2段の遮光壁41のうちの第1の遮光壁部41Lの層部分として形成されている。
- [0093] したがって、主尺81は、下段遮光壁層43Lにおいて、第1の遮光壁部41Lと同様に、第1の平坦化膜42L内に、第1の遮光壁部41Lを形成するタングステン等の金属材料により、壁状の部分として形成されている。そして、主尺81は、ベタ遮光膜40Cの上面40dに対して垂直状に立設した態様で形成された壁状の部分であって、第1の遮光壁部41Lと同様、下段遮光壁層43Lの膜厚に対応した高さを有する。
- [0094] このように壁状の部分として形成された主尺81において、主尺81の側壁面81aおよびその反対側の側壁面81bは、ベタ遮光膜40Cの上面40dに対して垂直状の壁面となる。このように、本構成例では、主尺81は、ベタ遮光膜40Cの直上に形成されている。
- [0095] 主尺81は、第1の遮光壁部41Lと同一の層部分として第1の遮光壁部41Lと同時に形成される。すなわち、図7Aに示すように、第1の平坦化膜42Lとなる平坦化層42Xにおいて、第1の遮光壁部41Lを形成するための開口部42aの形成と同時に、主尺81を形成する部分に開口部42

c（図14参照）が形成される。そして、図7Bに示すように、開口部42cに、第1の遮光壁部41Lを形成するタングステン等の所定の金属材料を埋め込んだ後、表面全体をCMP等によって平坦化することにより、第1の遮光壁部41Lと同時に主尺81が形成される。

[0096] 開口部42cの内周面には、第1の遮光壁部41Lと同様に、例えば窒化チタン（TiN）からなる密着層が形成される。また、第1の遮光壁部41Lをなす金属材料の種類等によって第1の平坦化膜42Lよりも先に第1の遮光壁部41Lが形成される場合も、第1の遮光壁部41Lと同時に主尺81が形成される。なお、主尺81は、第1の遮光壁部41Lと同時に形成される同一層である構成に限らず、第1の遮光壁部41Lとは個別に形成されたものであってもよい。

[0097] 以上のように主尺81および副尺82を有する単位マーク領域71においては、主尺81と副尺82の位置関係として、例えば、図13に示すように、各主尺81の側壁面81aと、副尺82の各側面82aとの間の寸法d1～d4が計測される。これらの計測値に基づき、上述したような複数の露光領域間の継ぎ合わせの状態や、カラーフィルタ層46をなすカラーフィルタ47の形成位置等の重ね合わせ精度が測定される。測定された内容は、例えば他の色のカラーフィルタ47の形成にフィードバックされる。なお、主尺81と副尺82の位置関係としては、上記の例に限らず、例えば主尺81と副尺82との平面的な中心位置の座標差等が計測されてもよい。

[0098] マーク領域70が有する各単位マーク領域71は、カラーフィルタ層46をなす複数色のカラーフィルタ47のうち、いずれかの色のカラーフィルタ47を形成する際に、これと同時に副尺82が形成されて用いられる。つまり、副尺82は、いずれかの色のカラーフィルタ47を形成する際に用いられる単位マーク領域71において、その色のカラーフィルタ47と同じ材料によりカラーフィルタ層46の一部として形成される。

[0099] 具体的には、例えば、緑色（G）のカラーフィルタ47を形成する工程では、マーク領域70が有する複数の単位マーク領域71のうちのある1つの

単位マーク領域 7 1 G が用いられる。ここでは、図 1 2 に示すように、2 行 3 列に配列された 6 個の単位マーク領域 7 1 のうち、図 1 2 における右上の単位マーク領域 7 1 を、緑色 (G) 用の単位マーク領域 7 1 G とする。また、緑色 (G) 用の単位マーク領域 7 1 G の左隣りの単位マーク領域 7 1 を、青色 (B) のカラーフィルタ 4 7 を形成する工程で用いられる青色 (B) 用の単位マーク領域 7 1 B とし、そのさらに左隣りの単位マーク領域 7 1 を、赤色 (R) のカラーフィルタ 4 7 を形成する工程で用いられる赤色 (R) 用の単位マーク領域 7 1 R とする。また、ここでは、画素配列をベイヤ配列とし、緑色 (G)、青色 (B)、赤色 (R) の順にカラーフィルタ 4 7 が形成される場合を例にとって説明する。

[0100] このような場合、まず、緑色 (G) のカラーフィルタ 4 7 を形成するための単位マーク領域 7 1 G において、副尺 8 2 が形成される。すなわち、図 1 5 A に示すように、単位マーク領域 7 1 G においては、緑色 (G) のカラーフィルタ 4 7 G を形成する工程のうち、第 3 マスク 6 3 を用いた中央露光領域 5 3 についての第 3 の露光を含む工程により、緑色 (G) のカラーフィルタ 4 7 G と同時に、副尺 8 2 として、緑色 (G) のカラーフィルタ 4 7 G と同じ材料による副尺 8 2 G が形成される。

[0101] 単位マーク領域 7 1 G が用いられた (副尺 8 2 G が形成された) 後、青色 (B) のカラーフィルタ 4 7 を形成するための単位マーク領域 7 1 B において、副尺 8 2 が形成される。すなわち、図 1 5 B に示すように、単位マーク領域 7 1 B においては、青色 (B) のカラーフィルタ 4 7 B を形成する工程のうち、第 3 マスク 6 3 を用いた中央露光領域 5 3 についての第 3 の露光を含む工程により、青色 (B) のカラーフィルタ 4 7 B と同時に、副尺 8 2 として、青色 (B) のカラーフィルタ 4 7 B と同じ材料による副尺 8 2 B が形成される。その後、同様にして、図 1 5 C に示すように、赤色 (R) のカラーフィルタ 4 7 R を形成するための単位マーク領域 7 1 R において、赤色 (R) のカラーフィルタ 4 7 R と同時に、副尺 8 2 として、赤色 (R) のカラーフィルタ 4 7 R と同じ材料による副尺 8 2 R が形成される。なお、残りの

単位マーク領域 7 1 は、例えば予備として設けられる。

[0102] 以上のように各単位マーク領域 7 1 が用いられるため、マーク領域 7 0 は、少なくともカラーフィルタ 4 7 の色の種類の数の単位マーク領域 7 1 を有する。

[0103] なお、主尺 8 1 および副尺 8 2 の形状や数等は、本実施形態に限定されるものではない。主尺 8 1 および副尺 8 2 としては、平面視において互いの位置関係が計測できるものであれば、適宜の構成を採用することができる。

[0104] 以上のような構成を備えた固体撮像素子 1 によれば、光漏れのリスクを回避しながら位置合わせ用のマークを形成することができ、回路設計の自由度の低下を抑制することができる。

[0105] すなわち、本構成例において、主尺 8 1 は、ベタ遮光膜 4 0 C の上側において第 1 の遮光壁部 4 1 L と同一の層部分として形成され、その上方のカラーフィルタ層 4 6 に副尺 8 2 が形成されている。このような構成によれば、ベタ遮光膜 4 0 C による遮光機能が確保されるため、固体撮像素子 1 に対する入射光の一部が斜め光等として有効画素領域 6 の画素 3 に入射する光漏れを防止することができる。結果として、光漏れによる画素特性（撮像特性）の悪化を回避することが可能となる。

[0106] また、有効画素領域 6 の画素 3 に対する光漏れは、半導体基板 2 の光の入射側と反対側に設けられフォトダイオード 2 1 に蓄積された電荷の読み出し等を行う画素トランジスタ 2 2 等の回路の駆動にも悪影響を及ぼす。したがって、上述のとおり光漏れが防止できることで、画素トランジスタ 2 2 等の配置について光漏れの影響を避ける必要がなくなるため、画素トランジスタ 2 2 等についての回路設計の自由度を向上させることができる。

[0107] また、本構成例では、主尺 8 1 が、2 段構成の遮光壁層 4 3 を構成する上下の遮光壁 4 1 の一部と同層の部分として形成されている。このような構成によれば、遮光壁 4 1 を形成する工程において主尺 8 1 を同時に形成することができるので、工程数を増やしたり別途材料を準備したりすることなく、容易に主尺 8 1 を形成することが可能となる。

[0108] 特に、本構成例では、主尺 8 1 は、2 段構成の遮光壁層 4 3 のうち下段遮光壁層 4 3 L を構成する第 1 の遮光壁部 4 1 L の層部分として形成されている。このような構成によれば、第 1 の遮光壁部 4 1 L と同様の方法により第 1 の遮光壁部 4 1 L と同時に主尺 8 1 を形成することが可能となり、容易かつ確実に主尺 8 1 を形成することが可能となる。

[0109] <5. 位置合わせ用マークの第 2 構成例>

位置合わせ用マークの第 2 構成例について、図 1 6 を用いて説明する。なお、以下に説明する各構成例では、共通または対応する構成については同一の符号を付して適宜説明を省略する。

[0110] 本構成例では、図 1 6 に示すように、主尺 8 1 は、2 段の遮光壁 4 1 のうちの第 2 の遮光壁部 4 1 H の層部分として形成されている。したがって、主尺 8 1 は、上段遮光壁層 4 3 H において、第 2 の遮光壁部 4 1 H と同様に、第 2 の平坦化膜 4 2 H 内に、第 2 の遮光壁部 4 1 H を形成する金属材料により、壁状の部分として形成されている。そして、主尺 8 1 は、第 1 の平坦化膜 4 2 L の上面 4 2 d に対して垂直状に立設した態様で形成された壁状の部分であって、第 2 の遮光壁部 4 1 H と同様、上段遮光壁層 4 3 H の膜厚に対応した高さを有する。

[0111] このように壁状の部分として形成された主尺 8 1 において、主尺 8 1 の側壁面 8 1 a およびその反対側の側壁面 8 1 b は、第 1 の平坦化膜 4 2 L の上面 4 2 d に対して垂直状の壁面となる。このように、本構成例では、主尺 8 1 は、ベタ遮光膜 4 0 C の上方の部位に、上下方向（層構造の積層方向）についてベタ遮光膜 4 0 C と副尺 8 2 との間に形成されている。なお、主尺 8 1 の平面視についての形状・配置は、第 1 構成例と共通である。

[0112] 主尺 8 1 は、第 2 の遮光壁部 4 1 H と同一の層部分として第 2 の遮光壁部 4 1 H と同時に形成される。すなわち、図 8 B に示すように、第 2 の平坦化膜 4 2 H となる平坦化層 4 2 Y において、第 2 の遮光壁部 4 1 H を形成するための開口部 4 2 b の形成と同時に、主尺 8 1 を形成する部分に開口部 4 2 e（図 1 6 参照）が形成される。そして、開口部 4 2 e に、第 2 の遮光壁部

4 1 Hを形成する所定の金属材料を埋め込んだ後、表面全体をCMP等によって平坦化することにより、第2の遮光壁部4 1 Hと同時に主尺8 1が形成される。なお、主尺8 1は、第2の遮光壁部4 1 Hと同時に形成される同一層である構成に限らず、第2の遮光壁部4 1 Hとは個別に形成されたものであってもよい。

[0113] 本構成例においても、第1構成例の場合と同様に、主尺8 1と副尺8 2の位置関係として、例えば、図13に示すように、各主尺8 1の側壁面8 1 aと、副尺8 2の各側面8 2 aとの間の寸法d 1～d 4が計測される。

[0114] 以上のような構成によっても、第1構成例と同様の作用効果を得ることができる。特に、本構成例によれば、主尺8 1は、2段構成の遮光壁層4 3のうち上段遮光壁層4 3 Hを構成する第2の遮光壁部4 1 Hの層部分として形成されていることから、第2の遮光壁部4 1 Hと同様の方法により第2の遮光壁部4 1 Hと同時に主尺8 1を形成することが可能となり、容易かつ確実に主尺8 1を形成することが可能となる。

[0115] また、第2構成例では、第1構成例との比較において、主尺8 1が上下方向について副尺8 2に近付くので、その分、主尺8 1と副尺8 2の位置関係の計測について、高い精度での計測が可能となる。

[0116] <6. 位置合わせ用マークの第3構成例>

位置合わせ用マークの第3構成例について、図17を用いて説明する。

[0117] 本構成例では、図17に示すように、主尺8 1は、2段の遮光壁4 1のうちの第1の遮光壁部4 1 Lおよび第2の遮光壁部4 1 Hの層部分として形成されている。すなわち、本構成例では、主尺8 1は、第1の遮光壁部4 1 Lの層部分である下段主尺部8 1 xと、第2の遮光壁部4 1 Hの層部分である上段主尺部8 1 yとにより、上下2段の一体的な壁状の部分として形成されている。

[0118] 下段主尺部8 1 xは、第1の遮光壁部4 1 Lと同一の層部分として第1の遮光壁部4 1 Lと同時に形成される。また、上段主尺部8 1 yは、第2の遮光壁部4 1 Hと同一の層部分として第2の遮光壁部4 1 Hと同時に形成され

る。

[0119] 本構成例によれば、第2構成例と同様の作用効果を得ることができる。また、主尺81を構成する上段主尺部81yの形成に関し、下段主尺部81x上に上段主尺部81yを形成することになるので、第1の遮光壁部41L上に形成される第2の遮光壁部41Hと同様の形成条件によって上段主尺部81yを形成することができる。このため、主尺81をより簡単に形成することができる。

[0120] <7. 位置合わせ用マークの第4構成例>

位置合わせ用マークの第4構成例について、図18を用いて説明する。

[0121] 本構成例において、主尺81は、インナーレンズ45の形成材料により、ベタ遮光膜40Cと副尺82との間に形成されている。すなわち、本実施形態に係る固体撮像素子1において、中間層としての遮光壁層43は、画素3単位で形成されたインナーレンズ45を有し、主尺81は、インナーレンズ45をなす材料によりインナーレンズ45と同層の部分として形成されている。

[0122] 本構成例では、図18に示すように、主尺81は、インナーレンズ45が形成されている上段遮光壁層43Hにおいて、第2の平坦化膜42H内に、インナーレンズ45を形成するSiN（窒化シリコン）等の無機材料により、壁状の部分として形成されている。そして、主尺81は、第1の平坦化膜42Lの上面42dに対して垂直状に立設した態様で形成された壁状の部分であって、インナーレンズ45の膜厚に対応した高さを有する。

[0123] このように壁状の部分として形成された主尺81において、主尺81の側壁面81aおよびその反対側の側壁面81bは、第1の平坦化膜42Lの上面42dに対して垂直状の壁面となる。このように、本構成例では、主尺81は、ベタ遮光膜40Cの上方の部位に、上下方向についてベタ遮光膜40Cと副尺82との間に形成されている。なお、主尺81の平面視についての形状・配置は、第1構成例と共通である。

[0124] 主尺81は、インナーレンズ45と同一の層部分としてインナーレンズ4

5と同時に形成される。すなわち、下段遮光壁層43L上に、インナーレンズ45の形成材料により成膜された層に対し、主尺81に対応する部位にフォトリソが形成される。そして、インナーレンズ45を形成するためのエッチング加工により、インナーレンズ45と同時に、インナーレンズ45の形成材料による主尺81が形成される。なお、主尺81は、インナーレンズ45と同時に形成される同一層である構成に限らず、インナーレンズ45とは個別に形成されたものであってもよい。

[0125] 以上のような構成によっても、第1構成例と同様の作用効果を得ることができる。特に、本構成例によれば、主尺81は、インナーレンズ45の層部分として形成されていることから、インナーレンズ45と同様の方法によりインナーレンズ45と同時に主尺81を形成することが可能となり、容易かつ確実に主尺81を形成することが可能となる。

[0126] また、第4構成例では、第1構成例との比較において、主尺81が上下方向について副尺82に近付くので、その分、主尺81と副尺82の位置関係の計測について、高い精度での計測が可能となる。

[0127] <8. 位置合わせ用マークを有する固体撮像素子の製造方法>

以上のように位置合わせ用のマークを有する固体撮像素子1の製造方法としては、次のような工程が行われる。

[0128] まず、画素3毎に形成されたフォトダイオード21を含む半導体基板2を形成する工程が行われる。次に、半導体基板2の上層として遮光膜40を形成する工程が行われる。ここでは、遮光膜40として画素間遮光膜40A、OPB形成遮光膜40Bおよびベタ遮光膜40Cが同時に形成される。

[0129] 次に、遮光膜40の上に中間層として下段遮光壁層43Lおよび上段遮光壁層43Hを形成する工程が行われる。ここで、中間層を形成する工程は、主尺81を形成する工程を有する。

[0130] すなわち、第1構成例では、中間層を形成する工程において、下段遮光壁層43Lを形成する工程で、第1の遮光壁部41Lと同層の部分として主尺81が形成される。第2構成例では、中間層を形成する工程において、上段

遮光壁層 4 3 H を形成する工程で、第 2 の遮光壁部 4 1 H と同層の部分として主尺 8 1 が形成される。第 3 構成例では、中間層を形成する工程において、下段遮光壁層 4 3 L および上段遮光壁層 4 3 H を形成する工程で、第 1 の遮光壁部 4 1 L と同層の下段主尺部 8 1 x、第 2 の遮光壁部 4 1 H と同層の上段主尺部 8 1 y がそれぞれ形成され、これらの主尺部により、主尺 8 1 が形成される。また、第 4 構成例では、上段遮光壁層 4 3 H を構成するインナーレンズ 4 5 と同層の部分として主尺 8 1 が形成される。

[0131] 中間層が形成された後、中間層の上に、画素 3 毎に形成されるカラーフィルタ 4 7 を含むカラーフィルタ層 4 6 を形成する工程が行われる。ここで、カラーフィルタ層 4 6 を形成する工程は、副尺 8 2 を形成する工程を有する。

[0132] すなわち、上述したように、各色のカラーフィルタ 4 7 を形成する際に用いられる単位マーク領域 7 1 において、その色のカラーフィルタ 4 7 と同じ材料によりカラーフィルタ層 4 6 の一部として副尺 8 2 が形成される。

[0133] そして、カラーフィルタ層 4 6 を形成する工程において、主尺 8 1 と副尺 8 2 の位置関係を計測することで、カラーフィルタ層 4 6 の重ね合わせ精度が測定される。主尺 8 1 と副尺 8 2 の位置関係としては、上述したように、例えば図 1 3 に示すように、各主尺 8 1 の側壁面 8 1 a と、副尺 8 2 の各側面 8 2 a との間の寸法 $d_1 \sim d_4$ が計測される。

[0134] 以上のような固体撮像素子 1 の製造方法によれば、上述のとおり、光漏れのリスクを回避しながら位置合わせ用のマークを形成することができ、回路設計の自由度の低下を抑制することができる。

[0135] < 9. 位置合わせ用マークの第 5 構成例 >

位置合わせ用マークの第 5 構成例について、図 1 9 から図 2 2 を用いて説明する。

[0136] 本構成例では、主尺 9 1 が、ベタ遮光膜 4 0 C にスリット状の開口部として形成されている。すなわち、図 1 9 に示すように、本構成例において、各単位マーク領域 1 0 1 は、位置合わせ用のマークとして、遮光膜であるベタ

遮光膜 40C に形成された開口状の主尺 91 と、カラーフィルタ層 46 に形成された副尺 82 とを有する。

[0137] 図 20 に示すように、平面視において、主尺 91 は、正形状の副尺 82 に対してその各辺をなす側面 82a の外側の位置に、副尺 82 の四方を囲むように 4 箇所形成されている。主尺 91 は、平面視形状として、副尺 82 の各側面 82a に沿うように、つまり副尺 82 の各側面 82a に対して平行状に形成された細長い長形状の開口形状を有する。

[0138] すなわち、平面視において、4 箇所主尺 91 は、その長手方向を副尺 82 の各側面 82a に沿わせ、副尺 82 の外周を囲む正形状のうち四隅を除いた各辺部をなし、副尺 82 の外周を略正形状に囲むように配置形成されている。各主尺 91 は、平面視形状として、副尺 82 側の辺をなす面を、副尺 82 の側面 82a と平行な内側面 91a とする。

[0139] 主尺 91 は、遮光膜 40 をベタ状に形成したベタ遮光膜 40C において、これを上下方向に貫通する開口部として形成されている。このように開口部として形成された主尺 91 において、主尺 91 の内側面 91a およびその他の内側面は、平坦化膜 34 の上面 34c に対して垂直状の面となる。

[0140] 主尺 91 は、遮光膜 40 の一部分として遮光膜 40 と同時に形成される。すなわち、図 6B に示すように、画素間遮光膜 40A、OPB 形成遮光膜 40B およびベタ遮光膜 40C を形成する際のマスク工程において、主尺 91 の形成部位がベタ遮光膜 40C におけるレジストマスクの形成部位から除かれ、その後の除去工程においてベタ遮光膜 40C における主尺 91 の形成部位の金属層部分が除去され、主尺 91 としての開口部が形成される。なお、主尺 91 としての開口部内は、遮光膜 40 上に形成される下段遮光壁層 43L の第 1 の平坦化膜 42L により埋まっている。

[0141] 以上のように主尺 91 および副尺 82 を有する単位マーク領域 101 においては、主尺 91 と副尺 82 の位置関係として、例えば、図 20 に示すように、各主尺 91 の内側面 91a と、副尺 82 の各側面 82a との間の寸法 $e_1 \sim e_4$ が計測される。これらの計測値に基づき、上述したような複数の露

光領域間の継ぎ合わせの状態や、カラーフィルタ層46をなすカラーフィルタ47の形成位置等が把握される。

[0142] 本構成例のように、ベタ遮光膜40Cに開口部として主尺91を形成する構成によれば、次のような問題がある。主尺91が形成される遮光膜40は、画素3毎にフォトダイオード21が形成される半導体基板2に対する上層として形成される。また、各マーク領域100は、周辺回路部5において、有効画素領域6の近傍に位置する。これらのことから、固体撮像素子1に対する入射光の一部が主尺91としての開口部から斜め光等として有効画素領域6の画素3に入射する光漏れのリスクが懸念される。光漏れは、上述したように画素特性の悪化や画素トランジスタ22等についての回路設計の自由度の低下を招く。また、主尺91からの光漏れは、その下方に位置する周辺回路用のトランジスタ20等のついての回路設計の自由度の低下を招く。そこで、本構成例では、マーク領域100の領域形状（平面視形状）について工夫が施されている。

[0143] 本実施形態に係る固体撮像素子1において、主尺91は、半導体基板2の板面方向（水平方向）について所定の領域形状を有するマーク領域100に形成されている。具体的には、マーク領域100は、複数（本構成例では5個）の単位マーク領域101を有し、各単位マーク領域101に、主尺91および副尺82が形成されている。なお、単位マーク領域101の領域形状は、略正形状であり、1つの単位マーク領域101の領域の大きさは、例えば数十個の画素3が含まれる大きさである。

[0144] 図21に示すように、マーク領域100は、有効画素領域6の周囲の領域に設けられている。本実施形態では、マーク領域100は、有効画素領域6に対して、OPB領域7を介して、周辺回路部5における画素アレイ部4近傍の部位であるアレイ展開部に設けられている。つまり、周辺回路部5において、画素アレイ部4の四隅の外側近傍の部位に、マーク領域100が形成されている。マーク領域100の形成部位は、中央露光領域53の四隅に対応する部位となる。

[0145] そして、本構成例では、マーク領域100は、その領域形状として、有効画素領域6側を凹側とする切欠部102を有する。具体的には、図21および図22に示すように、マーク領域100は、複数の単位マーク領域101が一行に並んだ2つの直線状の領域部100a, 100bを有し、これらの領域部100a, 100bにより、略「L」字状の領域形状を有する。つまり、2つの直線状の領域部100a, 100bは、略同じ長さを有し、互いに直角をなすように配置されている。

[0146] 本構成例では、図22に示すように、マーク領域100の角部分の単位マーク領域101を両領域部100a, 100bに共通の単位マーク領域101Aとした場合、各領域部100a, 100bの長手方向について3個の単位マーク領域101が一行に並んでおり、合計5個の単位マーク領域101がマーク領域100に設けられている。

[0147] このような単位マーク領域101の配列構成において、2つの領域部100a, 100bからなる略「L」字状の領域形状における内側の部分が、切欠部102となっている。詳細には、図20に示すように、マーク領域100の領域形状は、2つの領域部100a, 100bの外側の長辺103sと、各領域部100a, 100bの端部側の短辺103tと、2つの短辺103tとともに2つの長辺100sによる角の対角側をなす仮想線（二点鎖線）103uとで形成される正形状の外形に対して、2つの仮想線103uにより形成される角側を正形状に切り欠いた態様の形状となっている。すなわち、切欠部102は、互いに直角をなす2つの領域部100a, 100bの内側の長辺103vにより形成された凹部となっている。

[0148] そして、図21に示すように、画素アレイ部4の四隅の外側近傍に設けられた各マーク領域100は、切欠部102側を有効画素領域6側（画素アレイ部4側）に向けるように形成されている。つまり、各マーク領域100は、その領域形状として、有効画素領域6側に切欠部102を有する。

[0149] 具体的には、マーク領域100は、各領域部100a, 100bの長手方向を、長形状の画素アレイ部4の各辺に対して平行とするとともに、2つ

の領域部 100a, 100b からなる角部分を、画素アレイ部 4 の角部分に沿わせるように設けられている。4 つのマーク領域 100 は、図 21 に示すように平面視において画素アレイ部 4 の長手方向（図 21 における左右方向）および短手方向（図 21 における上下方向）について対称となるように配置形成されている。

[0150] このようなマーク領域 100 のレイアウトにより、各マーク領域 100 は、平面視形状における切欠部 102 を有効画素領域 6 側に向けている。なお、図 22 に示すマーク領域 100 は、図 21 において 4 つのマーク領域 100 のうち右上に位置するマーク領域 100A である。

[0151] 以上のような第 5 構成例によれば、例えばマーク領域 100 が長方形状である場合との比較において、切欠部 102 が形成されている分、各単位マーク領域 101 の主尺 91 としての開口箇所を、有効画素領域 6 から遠ざけることができる。つまり、主尺 91 としての開口箇所と有効画素領域 6 との間の距離を大きくすることができる。これにより、主尺 91 から漏れ込んだ光の撮像特性への影響を可及的に小さくすることが可能となる。結果として、光漏れのリスクを回避しながら位置合わせ用のマークを形成することができる、回路設計の自由度の低下を抑制することができる。

[0152] なお、第 5 構成例において、切欠部 102 の形状、および切欠部 102 を含むマーク領域 100 全体の形状は上述した例に限定されない。マーク領域 100 の領域形状としては、凹状をなす切欠部を有し、その切欠部の凹側を有効画素領域 6 側とすることで、主尺 91 の開口箇所が有効画素領域 6 から遠ざかるような形状であればよい。

[0153] <10. 位置合わせ用マークの第 6 構成例>

位置合わせ用マークの第 6 構成例について、図 23 を用いて説明する。

[0154] 本構成例では、第 5 構成例と同様に、図 19 および図 20 に示すように、主尺 91 が、ベタ遮光膜 40C にスリット状の開口部として形成されている。そして、本構成例では、マーク領域 120 の領域形状（平面視形状）について第 5 構成例とは異なる観点から工夫が施されている。

[0155] 本構成例のように、ベタ遮光膜40Cに開口部として主尺91を形成する構成によれば、次のような問題がある。主尺91が形成される遮光膜40は、画素3毎にフォトダイオード21が形成される半導体基板2に対する上層として形成される。また、半導体基板2の光の入射側と反対側（表面2a側）には、周辺回路用のトランジスタ20等の回路が設けられている。これらのことから、例えば周辺回路用のトランジスタ20の真上に主尺91が存在する場合、固体撮像素子1に対する入射光のうち主尺91としての開口部から漏れた光が、トランジスタ20の特性を変動させることが懸念される。そこで、本構成例では、マーク領域120の領域形状について工夫が施されている。

[0156] 本構成例では、マーク領域120は、その領域形状として、トランジスタ20との領域的な重複を避けるための切欠部122を有する。具体的には、本構成例では、図23に示すように、上側の行に横方向に並んだ3個の単位マーク領域101と、下側の行に横方向に並んだ2個の単位マーク領域101との合計5個の単位マーク領域101がマーク領域120に設けられている。下側の2個の単位マーク領域121は、上側の行の右側の2個の単位マーク領域101に対して、横方向の位置を共通とする。

[0157] このような単位マーク領域101の配列構成において、上側の行の左側の単位マーク領域101Bの下側、つまり下側の行の左側の単位マーク領域101Cの左側の部分が、切欠部122となっている。詳細には、図23に示すように、マーク領域120の領域形状は、2行3列に配列された6個の単位マーク領域101を有する場合の領域形状（例えば、図12に示すマーク領域70参照）として仮想される長方形形状の外形に対して、右上側の角の対角をなす仮想線（二点鎖線）120aにより形成される角部を矩形状に切り欠いた態様の形状となっている。すなわち、切欠部122は、マーク領域120の左下側において互いに直角をなす辺120bにより形成された凹部となっている。

[0158] そして、図23に示すように、マーク領域120は、その下方に位置する

トランジスタ 20 に対し、切欠部 122 により領域的に重複しないように、つまり平面視で重ならないように設けられている。図示の例では、マーク領域 120 は、その領域形状として、トランジスタ 20 側に切欠部 122 を有し、平面視において、切欠部 122 による領域的な欠切部分を、トランジスタ 20 (20A) の真上に位置させるように形成されている。

[0159] 具体的には、マーク領域 120 は、切欠部 122 をなす 2 つの辺 120b と、仮想線 120a とにより形成される矩形状の領域内に、トランジスタ 20 (20A) の形成領域を位置させている。また、他のトランジスタ 20 の形成領域は、平面視でマーク領域 120 に重ならない位置に複数箇所に設けられている。

[0160] 以上のような第 6 構成例によれば、切欠部 122 により、マーク領域 120 のレイアウトに関し、主尺 91 としての開口箇所がトランジスタ 20 の真上に位置することを容易に避けることが可能となる。これにより、主尺 91 としての開口部から漏れた光によるトランジスタ 20 の特性への影響を可及的に小さくすることが可能となる。結果として、光漏れのリスクを回避しながら位置合わせ用のマークを形成することができ、トランジスタ 20 の回路設計の自由度を向上させることができる。そして、切欠部 122 の形成部位をトランジスタ 20 の形成部位に対応させることで、例えばマーク領域 120 が長形状である場合との比較において、トランジスタ 20 を避けながらその近傍にマーク領域 120 を配置することができるので、周辺回路部 5 のスペースを有効利用することができる。

[0161] なお、第 6 構成例において、切欠部 122 の形状、および切欠部 122 を含むマーク領域 120 全体の形状は上述した例に限定されない。マーク領域 120 の領域形状としては、凹状をなす切欠部を有し、その切欠部をトランジスタ 20 の形成部位の上方あるいはその近傍に位置させることで、トランジスタ 20 との領域的な重複を避けた形状であればよい。また、第 6 構成例において、第 5 構成例のマーク領域 100 と同様に、切欠部 122 を有効画素領域 6 側に向けてマーク領域 120 をレイアウトすることにより、上述し

たように、主尺 91 としての開口箇所を有効画素領域 6 から遠ざけることができ、主尺 91 から漏れ込んだ光の撮像特性への影響を可及的に小さくすることが可能となる。

[0162] < 11. 電子機器の構成例 >

本実施形態に係る固体撮像素子 1 の電子機器への適用例について、図 24 を用いて説明する。固体撮像素子 1 は、デジタルスチルカメラやビデオカメラ等の撮像装置や、撮像機能を有する携帯端末装置や、画像読取部に固体撮像素子を用いる複写機など、画像取込部（光電変換部）に固体撮像素子を用いる電子機器全般に対して適用可能である。固体撮像素子は、ワンチップとして形成された形態のものであってもよいし、撮像部と信号処理部または光学系とがまとめてパッケージングされた撮像機能を有するモジュール状の形態のものであってもよい。

[0163] 図 24 に示すように、電子機器としての撮像装置 200 は、光学部 202 と、固体撮像素子 1 と、カメラ信号処理回路である DSP (Digital Signal Processor) 回路 203 と、フレームメモリ 204 と、表示部 205 と、記録部 206、操作部 207 と、電源部 208 とを備える。DSP 回路 203、フレームメモリ 204、表示部 205、記録部 206、操作部 207 および電源部 208 は、バスライン 209 を介して相互に接続されている。

[0164] 光学部 202 は、複数のレンズを含み、被写体からの入射光（像光）を取り込んで固体撮像素子 1 の撮像面上に結像する。固体撮像素子 1 は、光学部 202 によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。

[0165] 表示部 205 は、例えば、液晶パネルや有機 EL (Electro Luminescence) パネル等のパネル型表示装置からなり、固体撮像素子 1 で撮像された動画または静止画を表示する。記録部 206 は、固体撮像素子 1 で撮像された動画または静止画を、ハードディスクや半導体メモリ等の記録媒体に記録する。

[0166] 操作部 207 は、ユーザによる操作の下に、電子機器 200 が持つ様々な機能について操作指令を発する。電源部 208 は、DSP 回路 203、フレ

ームメモリ204、表示部205、記録部206および操作部207の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

[0167] 以上のような撮像装置200によれば、固体撮像素子1において、光漏れのリスクを回避しながら位置合わせ用のマークを形成することができ、回路設計の自由度の低下を抑制することができ、高画質な撮像画像を得ることができる。

[0168] 上述した実施形態の説明は本技術の一例であり、本技術は上述の実施形態に限定されることはない。このため、上述した実施形態以外であっても、本開示に係る技術的思想を逸脱しない範囲であれば、設計等に応じて種々の変更が可能であることは勿論である。また、本開示に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0169] 上述した実施形態の固体撮像素子1は、遮光膜40上に形成される遮光壁層43に関し、2段の遮光壁層43を有する構成であるが、1段の遮光壁層43あるいは3段以上の遮光壁層43を有する構成であってもよい。また、インナーレンズ45は、少なくともいずれか1つの遮光壁層43に形成されればよい。そして、上述した位置合わせ用マークの第1～第3構成例に関し、主尺81は、3段以上の遮光壁層43において、複数段の遮光壁41の少なくともいずれか1つの層部分として形成することができる。また、位置合わせ用マークの第4構成例に関し、主尺81は、少なくともいずれか1つの遮光壁層43に形成されたインナーレンズ45と同層の部分として形成することができる。

[0170] また、上述した実施形態では、マーク領域(70, 100, 120)は、周辺回路部5に設けられているが、マーク領域を設ける部位としては、有効画素領域6の周囲の(外側の)領域であればよく、例えば、画素アレイ部4のうち、有効画素領域6の周囲に形成されたOPB領域7であってもよい。この場合、マーク領域は、例えば、画素アレイ部4の四隅に設けられる。マーク領域をOPB領域7に設けた構成においては、マーク領域を周辺回路部5に設けた構成と比べて、マーク領域の形成部位が有効画素領域6に近いこ

とから、上述したような光漏れによるリスクを効果的に回避することができる。

[0171] また、上述した実施形態では、固体撮像素子 1 として CMOS 型のイメージセンサを例にとって説明したが、本技術は、CMOS 型の他、例えば CCD 型等の他のタイプの固体撮像素子において適用することができる。

[0172] なお、本技術は、以下のような構成を取ることができる。

(1)

画素毎に形成されたフォトダイオードを含む半導体基板と、
前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、
前記半導体基板の他方の面側に設けられた遮光膜と、
画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、
前記遮光膜と前記カラーフィルタ層との間に形成された中間層と、を備え、
位置合わせ用のマークとして、
前記中間層内に設けられた第 1 のマーク部と、
前記カラーフィルタ層に形成され、前記第 1 のマーク部との位置関係が計測される第 2 のマーク部と、を有する
固体撮像素子。

(2)

前記中間層は、画素間に形成された遮光壁を有し、
前記第 1 のマーク部は、前記遮光壁をなす材料により前記遮光壁の少なくとも一部と同層の部分として形成されている
前記 (1) に記載の固体撮像素子。

(3)

前記遮光壁は、複数段に積層形成されており、
前記第 1 のマーク部は、複数段の前記遮光壁のうちのいずれかの層部分である

前記（２）に記載の固体撮像素子。（４）

前記中間層は、画素単位で形成されたインナーレンズを有し、

前記第１のマーク部は、前記インナーレンズをなす材料により前記インナーレンズと同層の部分として形成されている

前記（１）に記載の固体撮像素子。

（５）

画素毎に形成されたフォトダイオードを含む半導体基板と、

前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、

前記半導体基板の他方の面側に設けられた遮光膜と、

画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、を備え、位置合わせ用のマークとして、

前記遮光膜に形成された第１のマーク部と、

前記カラーフィルタ層に形成され、前記第１のマーク部との位置関係が計測される第２のマーク部と、を有し、

前記第１のマーク部は、前記半導体基板の板面方向について所定の領域形状を有するマーク領域に形成されており、

前記マーク領域は、複数の画素が２次元配置された画素アレイ部の有効画素領域の周囲の領域に設けられており、

前記マーク領域は、その領域形状として、前記有効画素領域側を凹側とする切欠部を有する

固体撮像素子。

（６）

画素毎に形成されたフォトダイオードを含む半導体基板と、

前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、

前記半導体基板の他方の面側に設けられた遮光膜と、

画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、を備え、

位置合わせ用のマークとして、
前記遮光膜に形成された第１のマーク部と、
前記カラーフィルタ層に形成され、前記第１のマーク部との位置関係が計測される第２のマーク部と、を有し、
前記第１のマーク部は、前記半導体基板の板面方向について所定の領域形状を有するマーク領域に形成されており、
前記マーク領域は、その領域形状として、前記トランジスタとの領域的な重複を避けるための切欠部を有する
固体撮像素子。

(７)

画素毎に形成されたフォトダイオードを含む半導体基板と、
前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、
前記半導体基板の他方の面側に設けられた遮光膜と、
画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、
前記遮光膜と前記カラーフィルタ層との間に形成された中間層と、を備え、
位置合わせ用のマークとして、
前記中間層内に設けられた第１のマーク部と、
前記カラーフィルタ層に形成され、前記第１のマーク部との位置関係が計測される第２のマーク部と、を有する
固体撮像素子を備えた
電子機器。

(８)

画素毎に形成されたフォトダイオードを含む半導体基板を形成する工程と、
前記半導体基板の上層として遮光膜を形成する工程と、 前記遮光膜の上に中間層を形成する工程と、

前記中間層の上に、画素毎に形成されるカラーフィルタを含むカラーフィルタ層を形成する工程と、を備え、

前記中間層を形成する工程は、第１のマークを形成する工程を有し、

前記カラーフィルタ層を形成する工程は、第２のマークを形成する工程を有し、

前記第１のマークと前記第２のマークとの位置関係を計測することで、前記カラーフィルタ層の重ね合わせ精度を測定する

固体撮像素子の製造方法。

符号の説明

[0173]	1	固体撮像素子
	2	半導体基板
	2 a	表面
	2 b	裏面
	3	画素
	4	画素アレイ部
	2 0	トランジスタ
	2 1	フォトダイオード
	2 2	画素トランジスタ
	2 8	積層配線層
	3 0	配線
	4 0	遮光膜
	4 0 A	画素間遮光膜
	4 0 B	O P B 形成遮光膜
	4 0 C	ベタ遮光膜
	4 1	遮光壁
	4 1 L	第１の遮光壁部
	4 1 H	第２の遮光壁部
	4 2	平坦化膜

- 4 2 L 第 1 の平坦化膜
- 4 2 H 第 2 の平坦化膜
- 4 3 遮光壁層
- 4 3 L 下段遮光壁層
- 4 3 H 上段遮光壁層
- 4 5 インナーレンズ
- 4 6 カラーフィルタ層
- 4 7 カラーフィルタ
- 7 0 マーク領域
- 7 1 単位マーク領域
- 8 1 主尺（第 1 のマーク部）
- 8 2 副尺（第 2 のマーク部）
- 9 1 主尺（第 1 のマーク部）
- 1 0 0 マーク領域
- 1 0 1 単位マーク領域
- 1 0 2 切欠部
- 1 2 0 マーク領域
- 1 2 2 切欠部
- 2 0 0 撮像装置（電子機器）

請求の範囲

- [請求項1] 画素毎に形成されたフォトダイオードを含む半導体基板と、
前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、
前記半導体基板の他方の面側に設けられた遮光膜と、
画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、
前記遮光膜と前記カラーフィルタ層との間に形成された中間層と、
を備え、
位置合わせ用のマークとして、
前記中間層内に設けられた第1のマーク部と、
前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計測される第2のマーク部と、を有する
固体撮像素子。
- [請求項2] 前記中間層は、画素間に形成された遮光壁を有し、
前記第1のマーク部は、前記遮光壁をなす材料により前記遮光壁の少なくとも一部と同層の部分として形成されている
請求項1に記載の固体撮像素子。
- [請求項3] 前記遮光壁は、複数段に積層形成されており、
前記第1のマーク部は、複数段の前記遮光壁のうちのいずれかの層部分である
請求項2に記載の固体撮像素子。
- [請求項4] 前記中間層は、画素単位で形成されたインナーレンズを有し、
前記第1のマーク部は、前記インナーレンズをなす材料により前記インナーレンズと同層の部分として形成されている
請求項1に記載の固体撮像素子。
- [請求項5] 画素毎に形成されたフォトダイオードを含む半導体基板と、
前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、

前記半導体基板の他方の面側に設けられた遮光膜と、
画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、を
備え、
位置合わせ用のマークとして、
前記遮光膜に形成された第1のマーク部と、
前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計測される第2のマーク部と、を有し、
前記第1のマーク部は、前記半導体基板の板面方向について所定の領域形状を有するマーク領域に形成されており、
前記マーク領域は、複数の画素が2次元配置された画素アレイ部の有効画素領域の周囲の領域に設けられており、
前記マーク領域は、その領域形状として、前記有効画素領域側を凹側とする切欠部を有する
固体撮像素子。

[請求項6]

画素毎に形成されたフォトダイオードを含む半導体基板と、
前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、
前記半導体基板の他方の面側に設けられた遮光膜と、
画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、を
備え、
位置合わせ用のマークとして、
前記遮光膜に形成された第1のマーク部と、
前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計測される第2のマーク部と、を有し、
前記第1のマーク部は、前記半導体基板の板面方向について所定の領域形状を有するマーク領域に形成されており、
前記マーク領域は、その領域形状として、前記トランジスタとの領域的な重複を避けるための切欠部を有する

固体撮像素子。

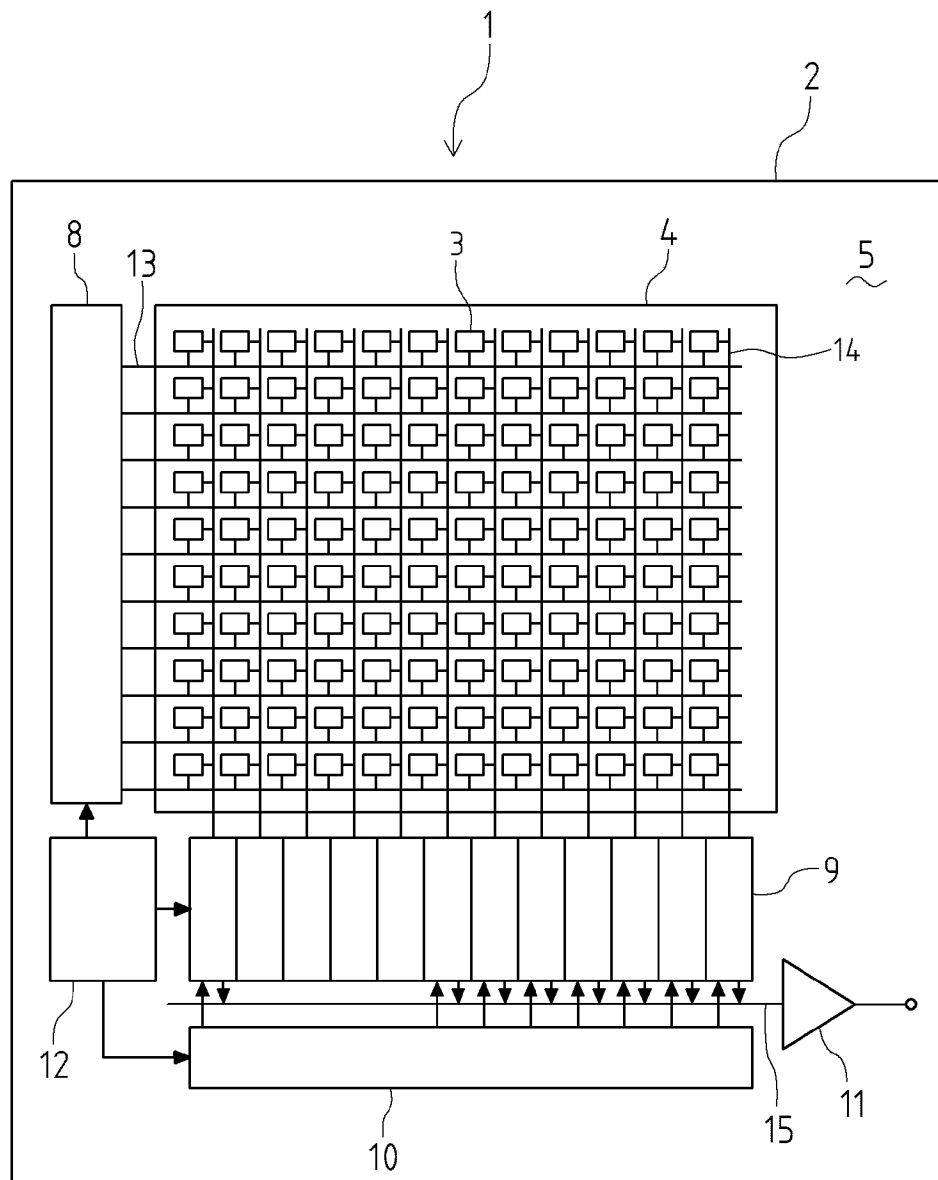
[請求項7]

画素毎に形成されたフォトダイオードを含む半導体基板と、
前記半導体基板の一方の面側に形成され、トランジスタおよび配線を含む配線層と、
前記半導体基板の他方の面側に設けられた遮光膜と、
画素毎に形成されるカラーフィルタを含むカラーフィルタ層と、
前記遮光膜と前記カラーフィルタ層との間に形成された中間層と、
を備え、
位置合わせ用のマークとして、
前記中間層内に設けられた第1のマーク部と、
前記カラーフィルタ層に形成され、前記第1のマーク部との位置関係が計測される第2のマーク部と、を有する
固体撮像素子を備えた
電子機器。

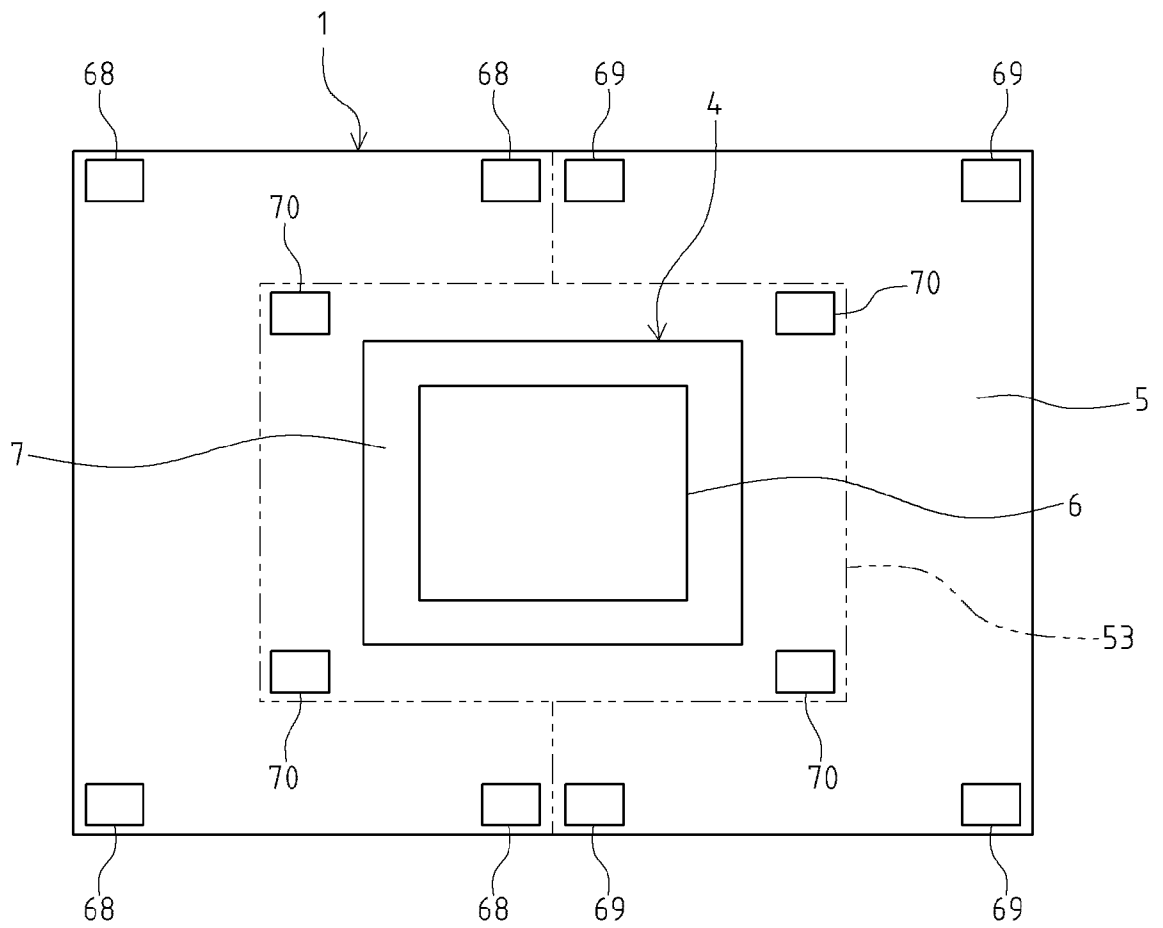
[請求項8]

画素毎に形成されたフォトダイオードを含む半導体基板を形成する工程と、
前記半導体基板の上層として遮光膜を形成する工程と、
前記遮光膜の上に中間層を形成する工程と、
前記中間層の上に、画素毎に形成されるカラーフィルタを含むカラーフィルタ層を形成する工程と、を備え、
前記中間層を形成する工程は、第1のマークを形成する工程を有し、
前記カラーフィルタ層を形成する工程は、第2のマークを形成する工程を有し、
前記第1のマークと前記第2のマークとの位置関係を計測することで、前記カラーフィルタ層の重ね合わせ精度を測定する
固体撮像素子の製造方法。

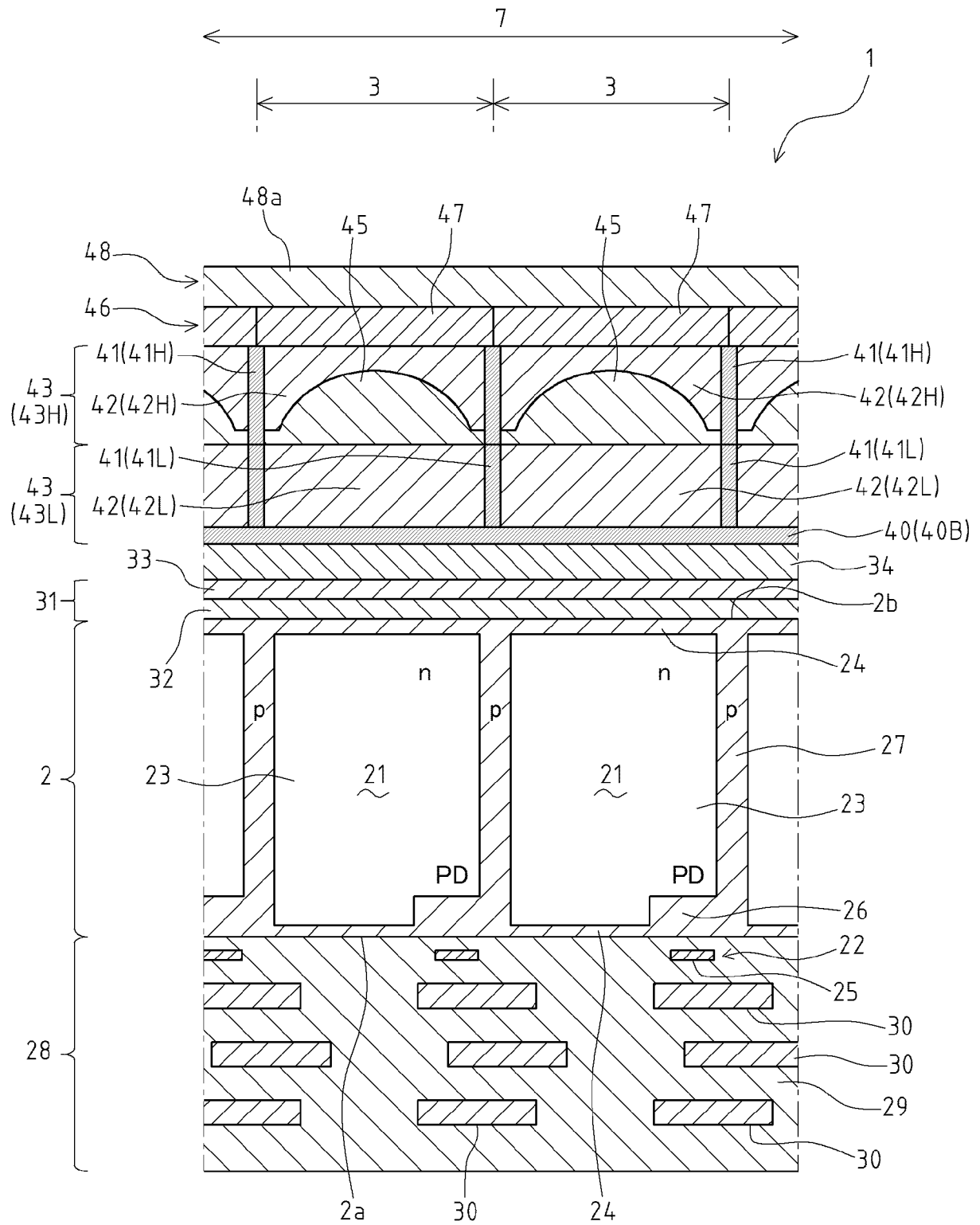
[図1]

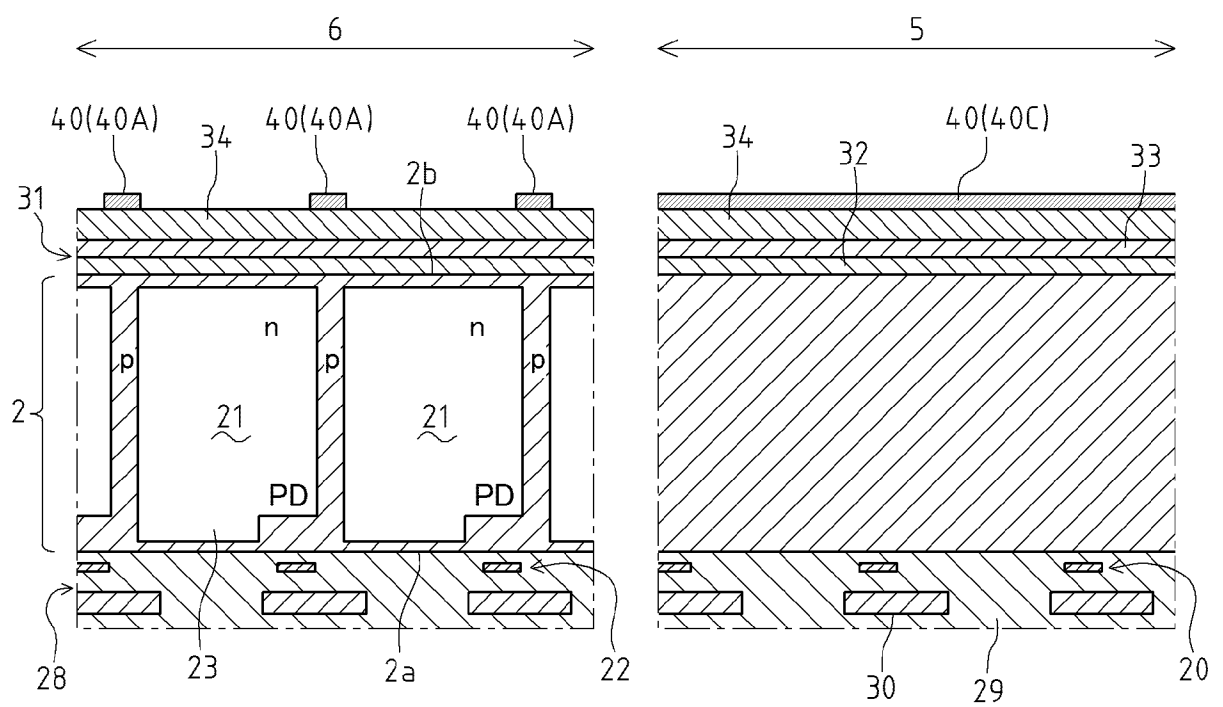


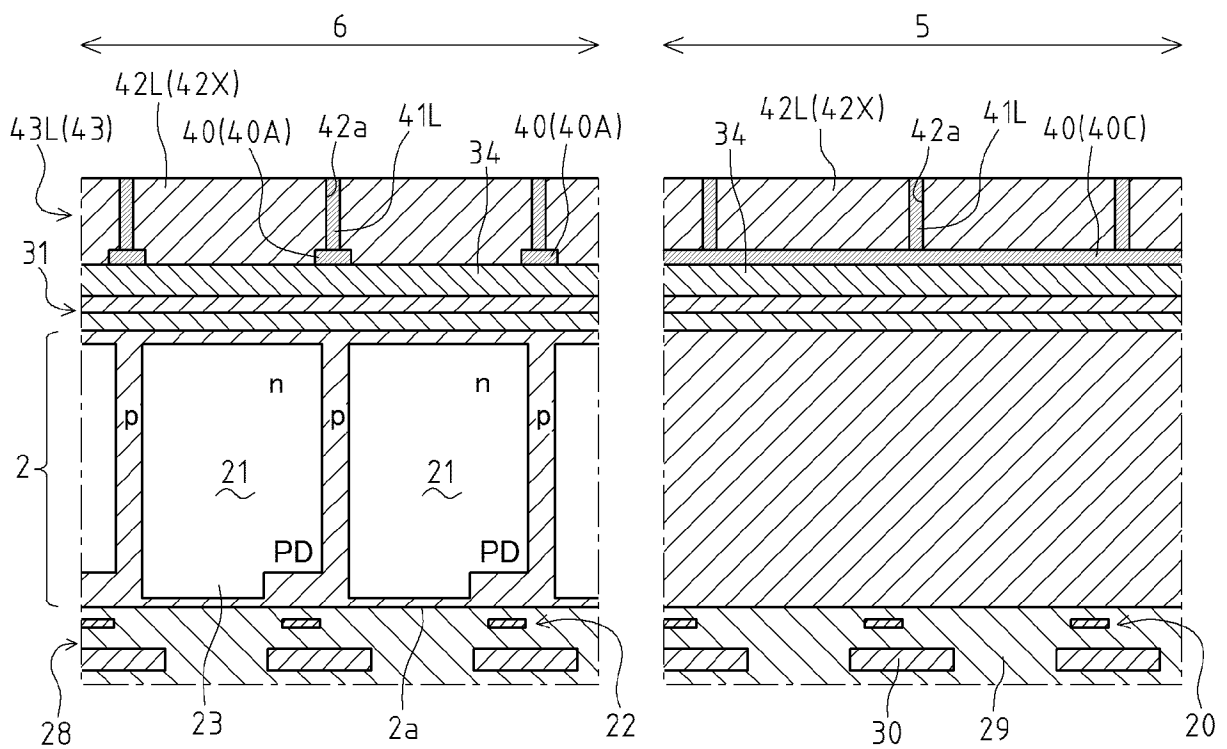
[図2]



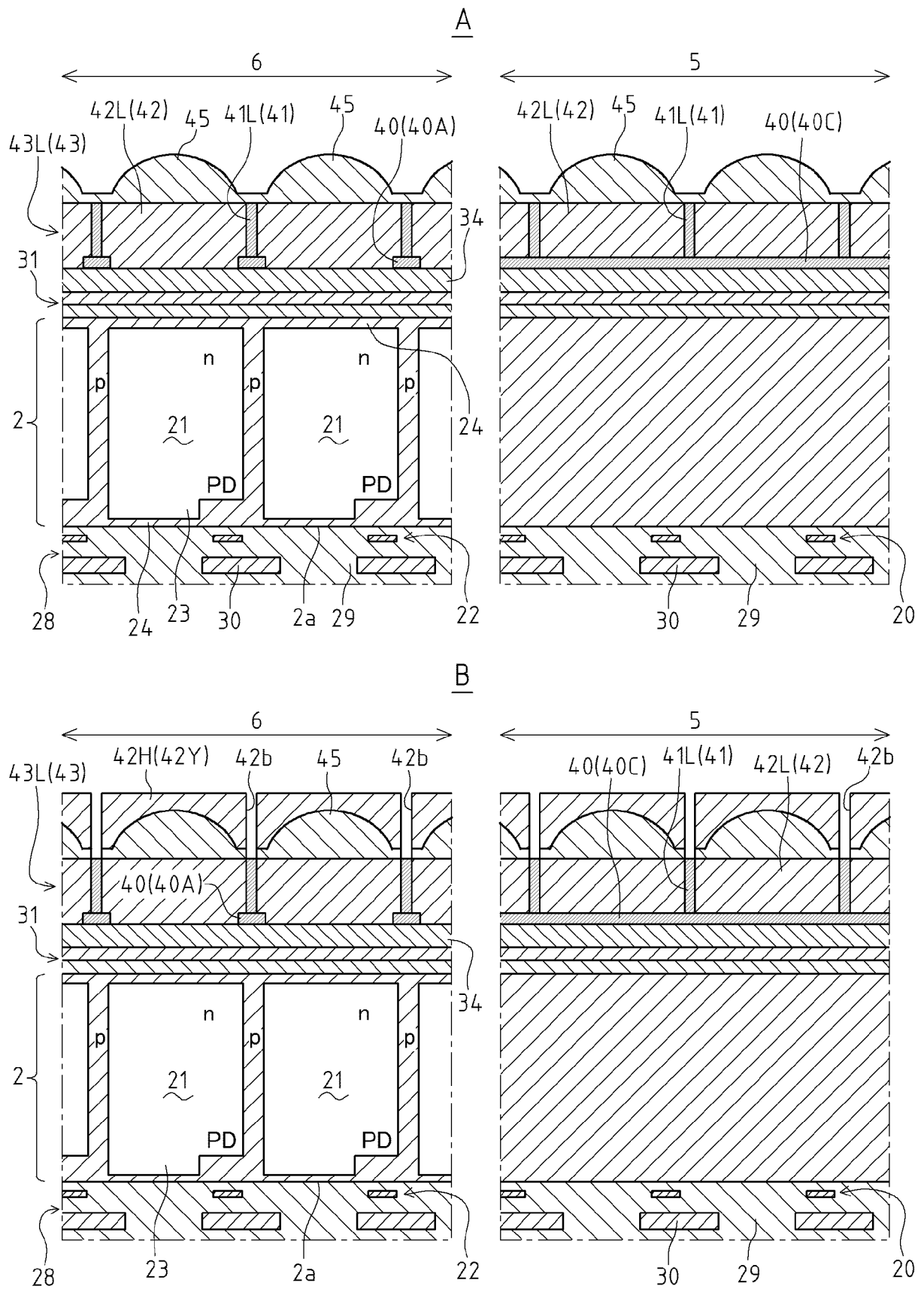
[図4]



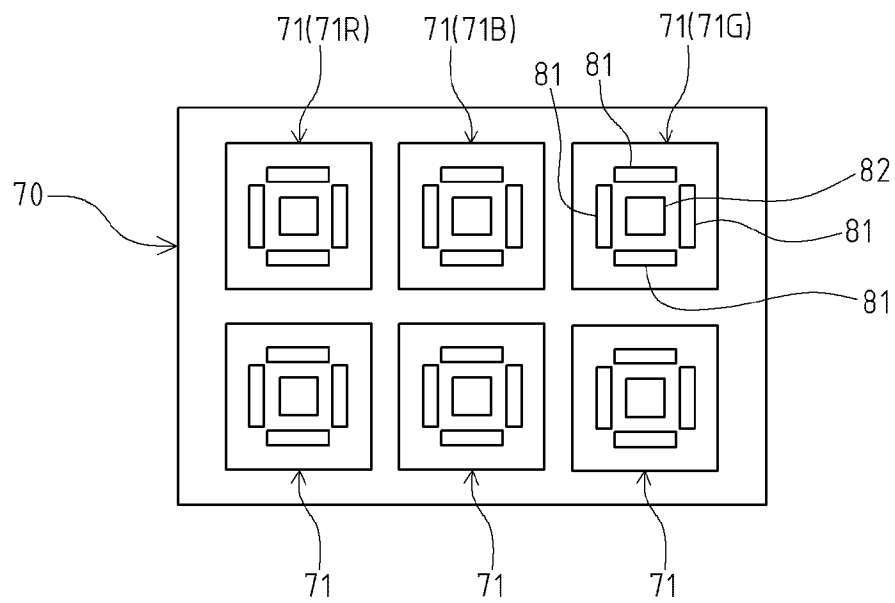
A

A

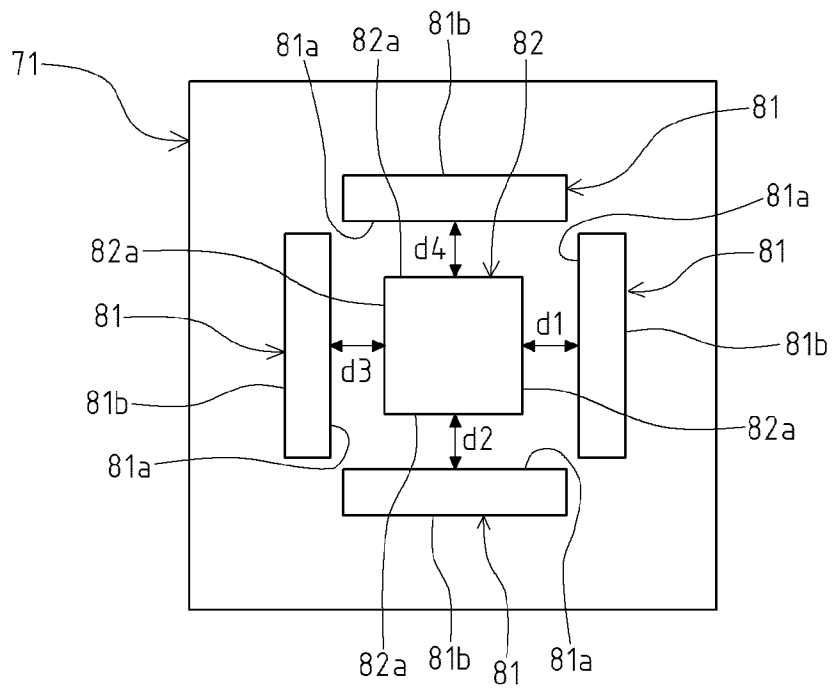
[図8]



[図12]

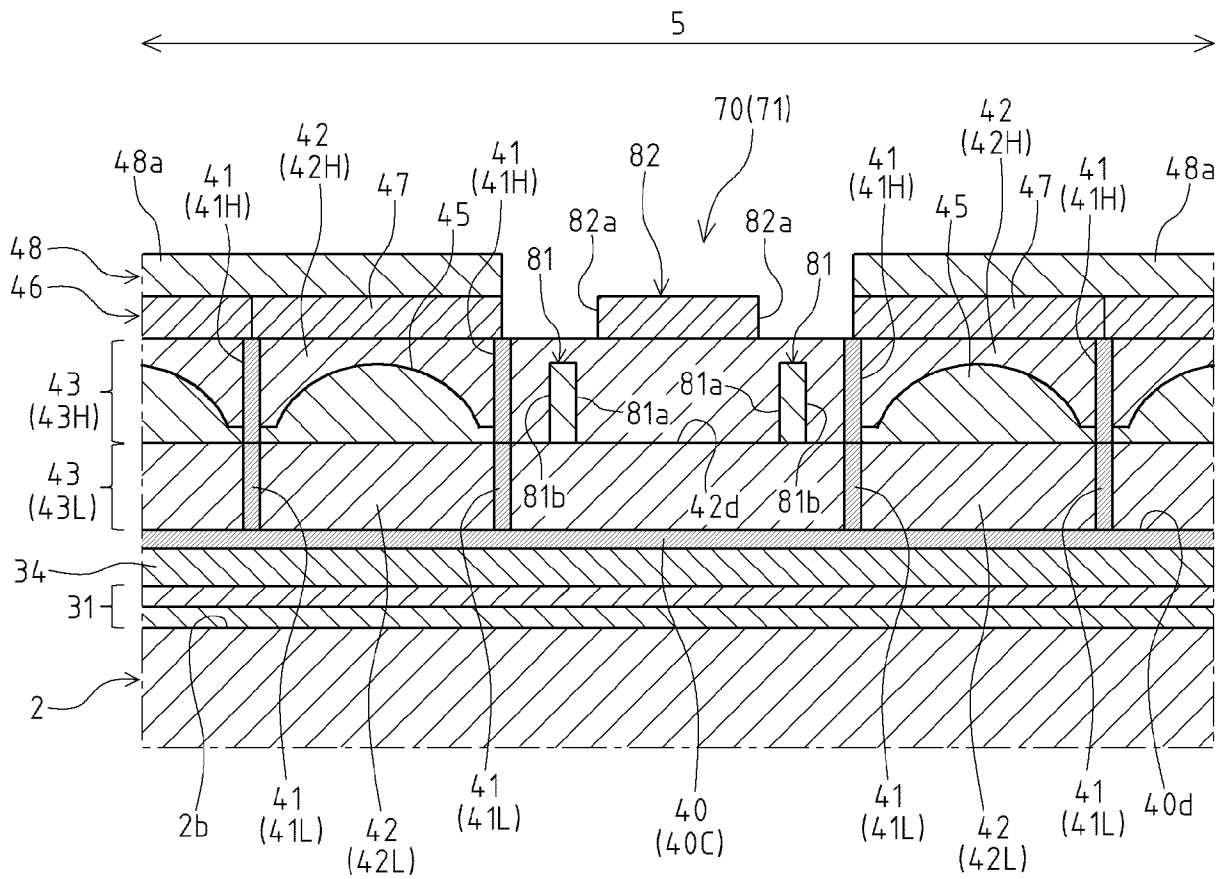


[図13]

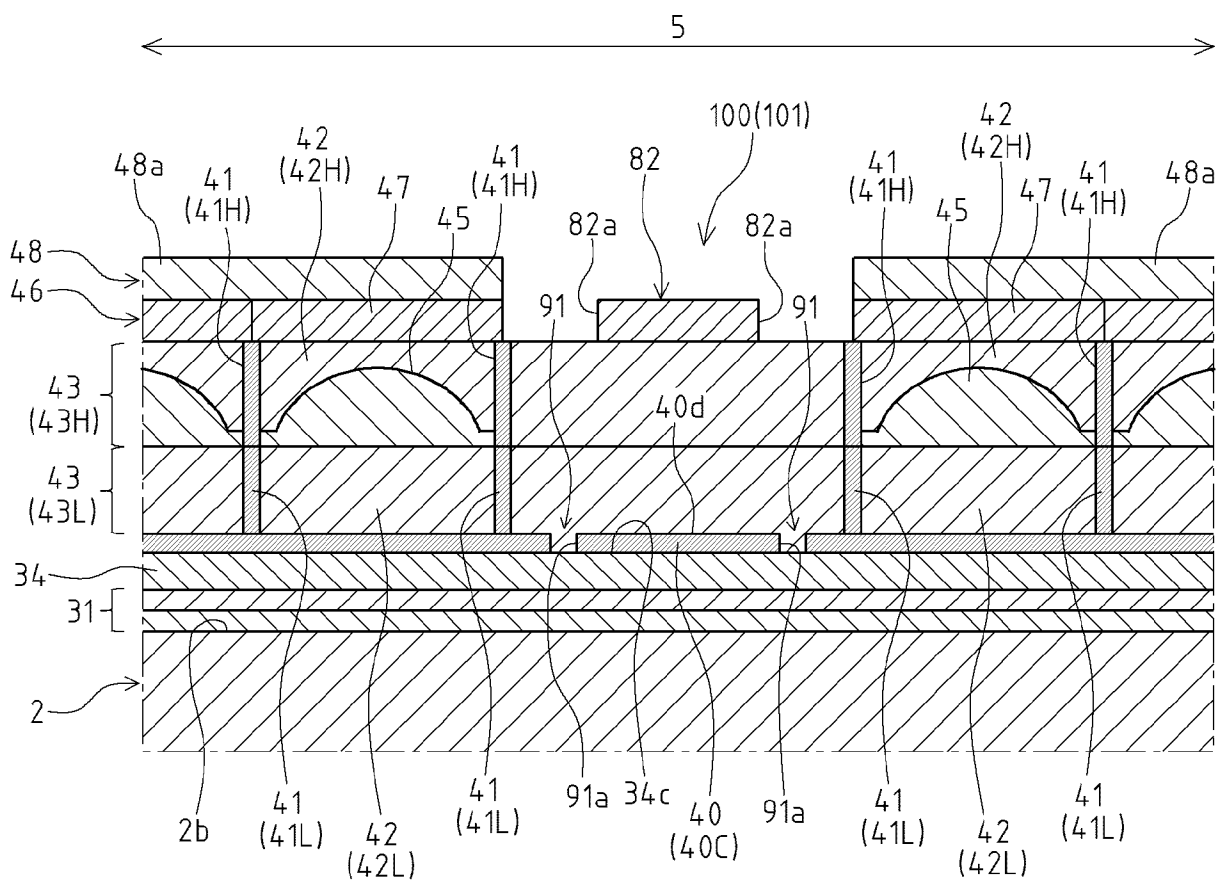


[illegible][illegible]

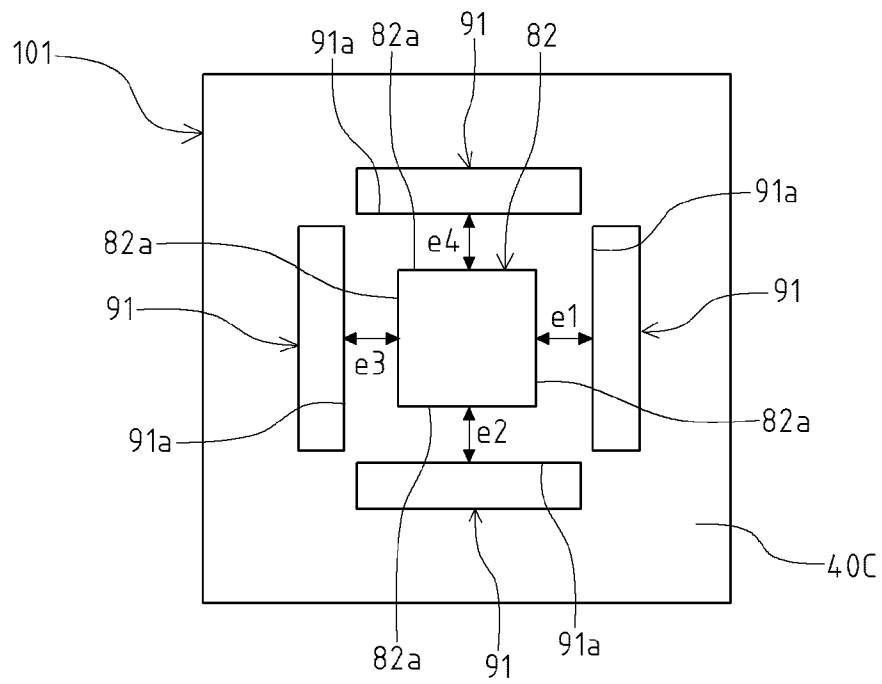
[図18]



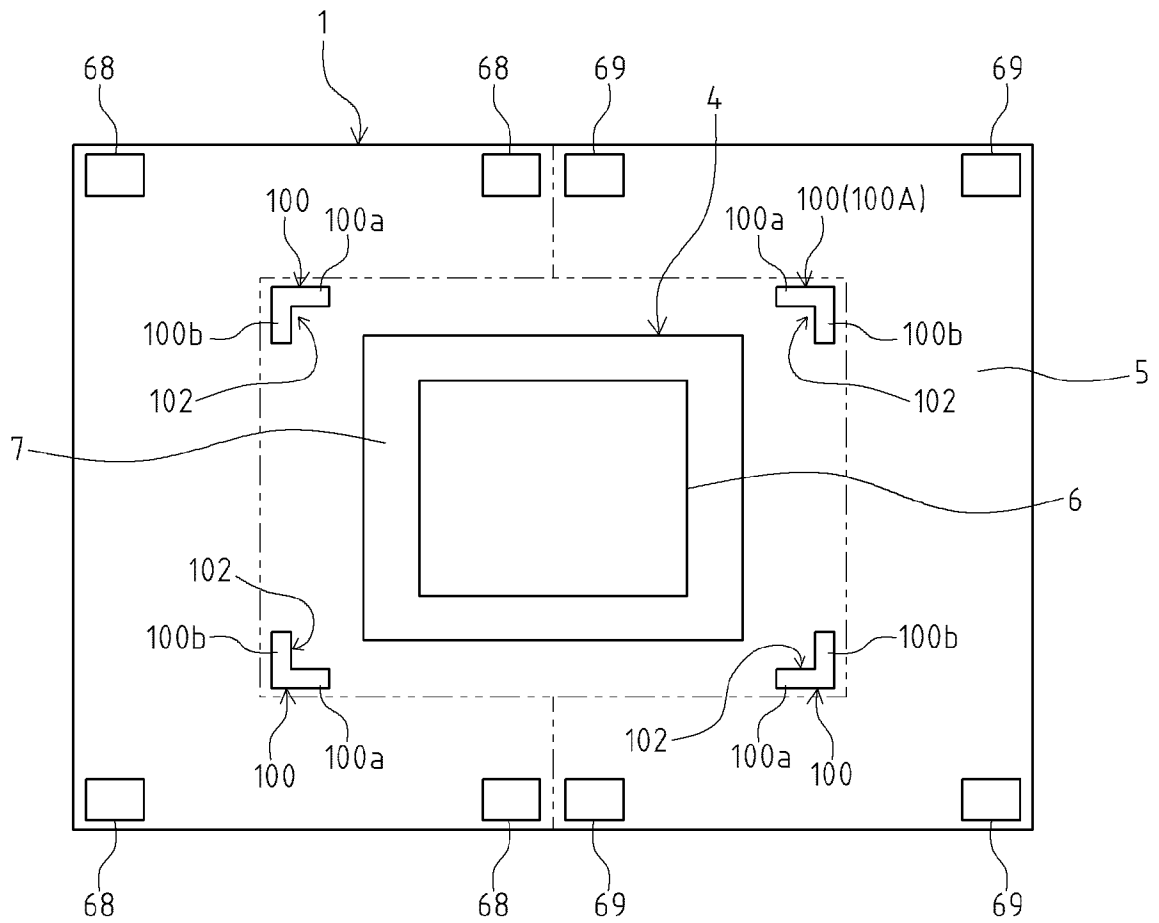
[図19]



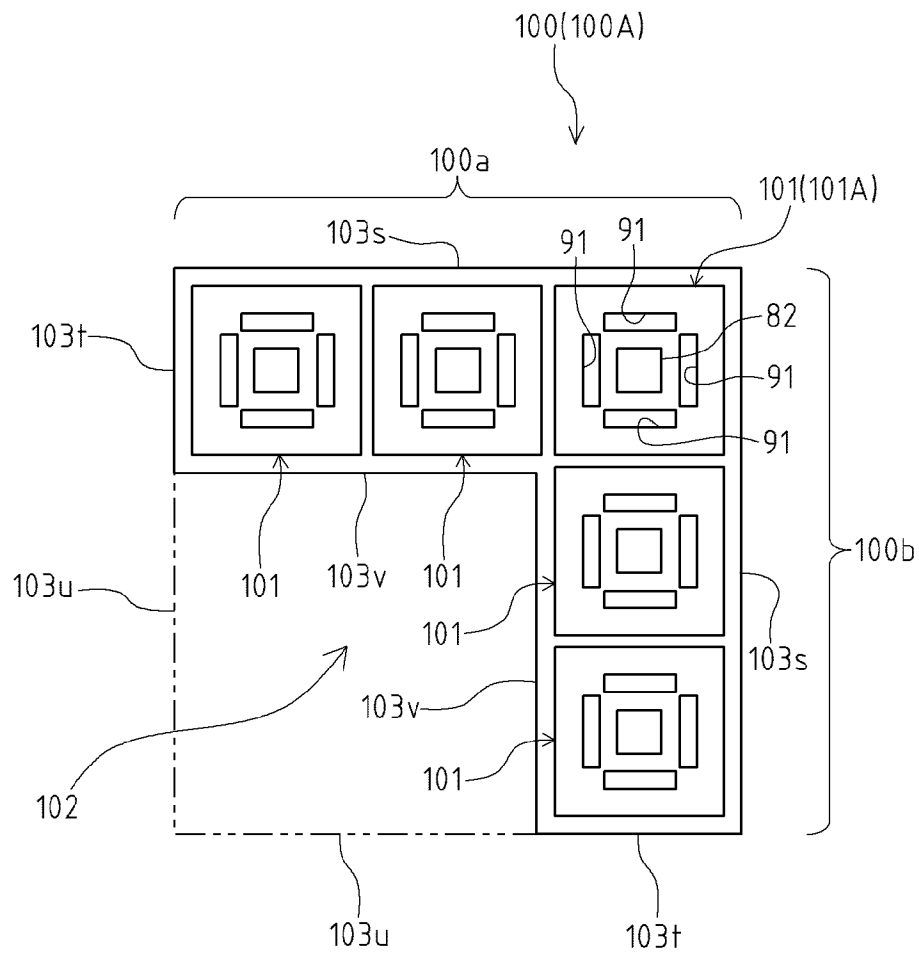
[図20]



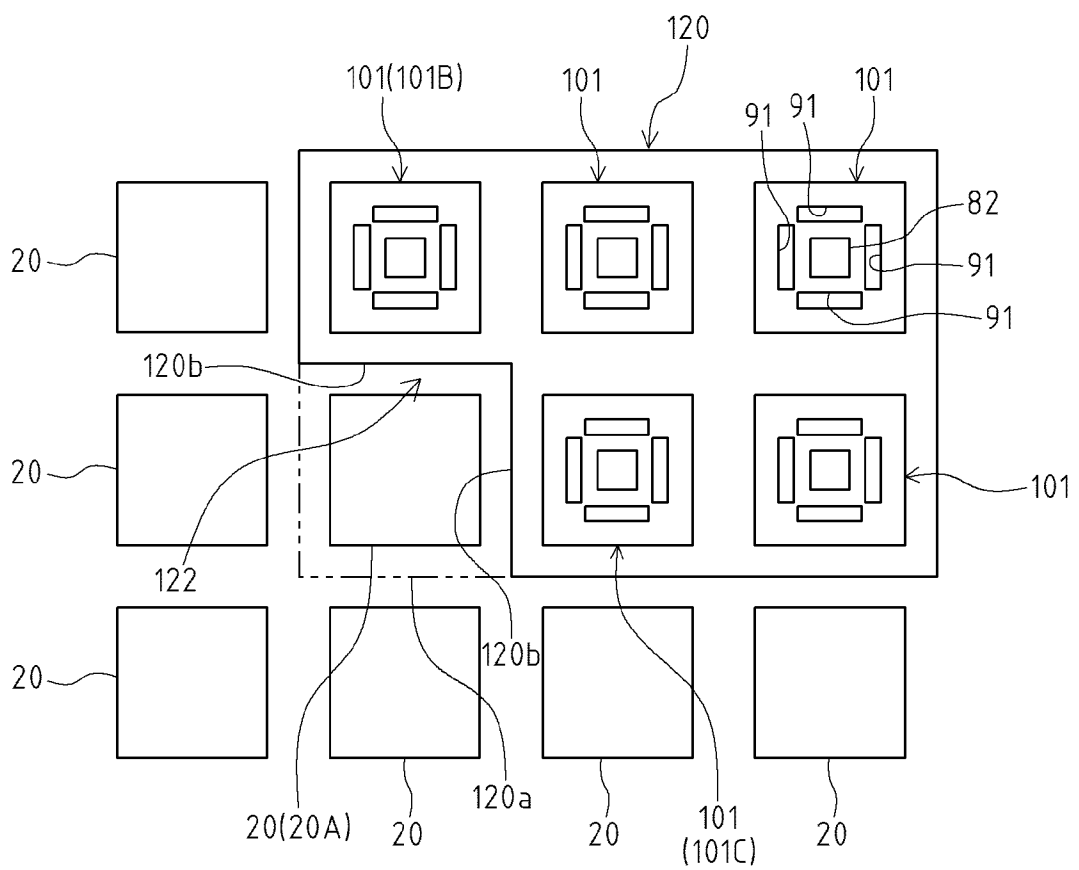
[図21]



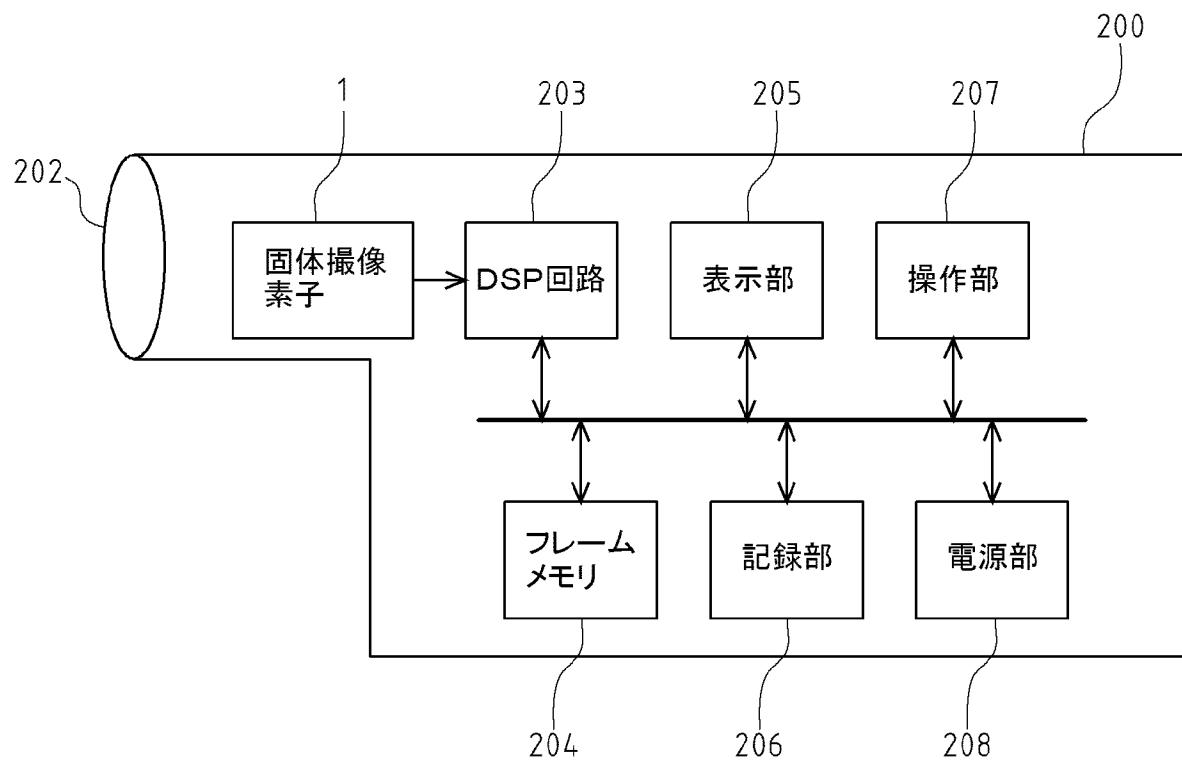
[図22]



[図23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/008183

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L27/146 (2006.01) i, G03F7/20 (2006.01) i, G03F9/00 (2006.01) i, H04N9/07 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L27/146, G03F7/20, G03F9/00, H04N9/07

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2016/114154 A1 (SONY CORP.) 21 July 2016, entire text, all drawings & US 2017/0338265 A1, entire text, all drawings & CN 106068563 A & KR 10-2017-0103624 A	1-8
A	JP 2003-249640 A (SONY CORP.) 05 September 2003, entire text, all drawings (Family: none)	1-8
A	JP 2008-300614 A (FUJIFILM CORP.) 11 December 2008, entire text, all drawings & US 2008/0297634 A1, entire text, all drawings	1-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20.05.2019

Date of mailing of the international search report
28.05.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/008183

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-4859 A (TOSHIBA CORP.) 07 January 2013, entire text, all drawings & US 2012/0318962 A1, entire text, all drawings & CN 102842589 A & KR 10-2012-0140221 A & TW 201316499 A	1-8
A	JP 2006-128371 A (FUJI PHOTO FILM CO., LTD.) 18 May 2006, entire text, all drawings (Family: none)	1-8
A	JP 2014-27123 A (RENESAS ELECTRONICS CORP.) 06 February 2014, entire text, all drawings & US 2014/0027873 A1, entire text, all drawings & CN 103579269 A & TW 201417253 A	1-8

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L27/146(2006.01)i, G03F7/20(2006.01)i, G03F9/00(2006.01)i, H04N9/07(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L27/146, G03F7/20, G03F9/00, H04N9/07

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2016/114154 A1（ソニー株式会社）2016.07.21, 全文, 全図 & US 2017/0338265 A1, 全文, 全図 & CN 106068563 A & KR 10-2017-0103624 A	1-8
A	JP 2003-249640 A（ソニー株式会社）2003.09.05, 全文, 全図 （ファミリーなし）	1-8
A	JP 2008-300614 A（富士フイルム株式会社）2008.12.11, 全文, 全図 & US 2008/0297634 A1, 全文, 全図	1-8

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

20.05.2019

国際調査報告の発送日

28.05.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

柴山 将隆

5 F

3035

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-4859 A (株式会社東芝) 2013.01.07, 全文, 全図 & US 2012/0318962 A1, 全文, 全図 & CN 102842589 A & KR 10-2012-0140221 A & TW 201316499 A	1-8
A	JP 2006-128371 A (富士写真フイルム株式会社) 2006.05.18, 全文, 全図 (ファミリーなし)	1-8
A	JP 2014-27123 A (ルネサスエレクトロニクス株式会社) 2014.02.06, 全文, 全図 & US 2014/0027873 A1, 全文, 全図 & CN 103579269 A & TW 201417253 A	1-8