

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 4 月 2 日 (02.04.2015)



(10) 国际公布号
WO 2015/043065 A1

- (51) 国际专利分类号:
G02F 1/1343 (2006.01) G02F 1/1362 (2006.01)
G02F 1/1368 (2006.01)
- (21) 国际申请号: PCT/CN2013/088582
- (22) 国际申请日: 2013 年 12 月 5 日 (05.12.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310446733.3 2013 年 9 月 26 日 (26.09.2013) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。
- (72) 发明人: 王孝林 (WANG, Xiaolin); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市海淀区彩和坊路 10 号 1 号楼 10 层, Beijing 100080 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE, LIQUID CRYSTAL PANEL, AND DISPLAY APPARATUS

(54) 发明名称: 阵列基板、液晶面板及显示装置

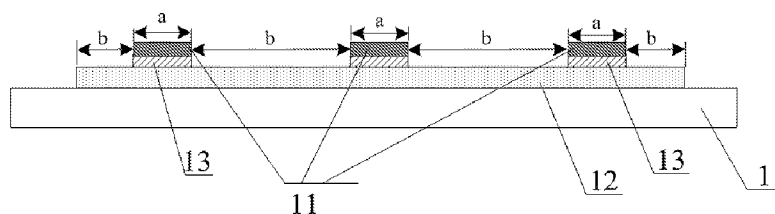


图 1/ Fig.1

(57) Abstract: An array substrate comprises a base substrate (1), a sub-pixel region, and an insulation layer (13). The sub-pixel region is located on the base substrate (1). The sub-pixel region is provided with a first electrode (11) and a second electrode (12). One of the first electrode (11) and the second electrode (12) is a common electrode, and the other one is a pixel electrode. The insulation layer (13) is located between the first electrode (11) and the second electrode (12). The sub-pixel region comprises an opposite overlapped region (a) and a non-opposite overlapped region (b) between the first electrode (11) and the second electrode (12) that are located on different layers. A hollow-out region that is at least corresponding to the non-opposite overlapped region (b) is disposed on the insulation layer (13). The array substrate is used for providing a low-power consumption liquid crystal panel.

(57) 摘要: 一种阵列基板, 包括: 基板 (1); 位于基板 (1) 上的亚像素区域, 亚像素区域设置有第一电极 (11) 和第二电极 (12), 第一电极 (11) 和第二电极 (12) 其中之一为公共电极, 另一为像素电极; 位于第一电极 (11) 和第二电极 (12) 之间的绝缘层 (13)。亚像素区域包括位于不同层的第一电极 (11) 和第二电极 (12) 之间正对交叠区域 (a) 和非正对交叠区域 (b); 在绝缘层 (13) 上至少与非正对交叠区域 (b) 相对应的区域设置有镂空区域。该阵列基板用以提供一种低功耗液晶面板。

WO 2015/043065 A1

阵列基板、液晶面板及显示装置

技术领域

5 本发明的实施例涉及一种阵列基板、液晶面板及显示装置。

背景技术

薄膜晶体管液晶显示器 (Thin Film Transistor Liquid Crystal Display, TFT-LCD) 具有体积小、功耗低、无辐射等特点, 在当前的平板显示器市场
10 中占据了主导地位。

液晶显示器按照显示模式可以分为: 扭曲向列 (Twisted Nematic, TN) 型, 平面转换 (In Plane Switching, IPS) 型和高级超维场开关 (Advanced Super Dimension Switch, ADS) 型等。ADS 模式液晶显示器通过液晶显示器中同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与面状电极层间产生的
15 电场形成多维电场, 该多维电场主要为水平电场, 该水平电场使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转, 从而提高了液晶工作效率并增大了透光效率。高级超维场开关技术可以提高 TFT-LCD 的画面品质, 具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹 (push Mura) 等优点。

20 针对不同应用, ADS 技术的改进技术有高透过率 I-ADS 技术、高开口率 H-ADS 和高分辨率 S-ADS 技术等。

ADS 模式液晶显示器的像素中, 像素电极和公共电极位于不同层, 二者之间通过绝缘层相绝缘, 像素电极和公共电极之间的形成的多维电场, 电场线经过所述绝缘层, 所述绝缘层对电场强度造成一定衰减, 使得实际作用在
25 液晶分子上的电场强度小于像素电极和公共电极之间施加的驱动电压对应的电场强度, 液晶分子可能无法正常偏转或偏转效果不太理想。那么, 要想达到理想偏转状态的液晶分子, 就需要在像素电极和公共电极之间施加更大的驱动电压。因此, 现有结构的液晶面板的功耗较高。

30 发明内容

本发明的实施例公开了一种阵列基板、液晶面板及显示装置，用以提供一种低功耗液晶面板。

本发明的一个实施例提供的阵列基板包括：基板；位于所述基板上的亚像素区域，所述亚像素区域设置有第一电极和第二电极，所述第一电极和第二电极其中之一为公共电极，另一为像素电极；位于第一电极和第二电极之间的绝缘层。所述亚像素区域包括位于不同层的第一电极和第二电极之间正对交叠区域和非正对交叠区域；在所述绝缘层上至少与所述非正对交叠区域相对应的区域设置有镂空区域。

例如，所述第二电极位于所述基板上，所述绝缘层位于所述第二电极上，所述第一电极位于所述绝缘层上；所述第一电极为狭缝状电极，所述第二电极为板状电极或狭缝状电极。

例如，所述第一电极为狭缝状电极，所述第二电极为板状电极，在所述绝缘层上与所述狭缝状第一电极的狭缝对应的区域设置镂空区域。例如，所述镂空区域在基板的投影与所述狭缝状第一电极的狭缝在基板上的投影重叠。

较佳地，所述第一电极为狭缝状电极，所述第二电极为狭缝状电极，在所述绝缘层上与所述第一电极的狭缝和第二电极的狭缝对应的区域设置镂空区域。例如，狭缝状第一电极和狭缝状第二电极错位重叠，至少一侧的狭缝状第一电极和狭缝状第二电极裸露在外。

例如，所述阵列基板还可以包括栅线和数据线，所述绝缘层还位于所述栅线和数据线之间且位于栅线和数据线正对交叠对应的区域，栅线与第一电极和第二电极之间的区域不设置绝缘层；和/或数据线与第一电极和第二电极之间的区域不设置绝缘层。

例如，该阵列基板还可以包括位于所述亚像素区域与所述像素电极相连的薄膜晶体管，所述绝缘层为单层绝缘层，所述绝缘层与所述薄膜晶体管的钝化层或栅极绝缘层位于同一层。

例如，该阵列基板还可以包括位于所述亚像素区域与所述像素电极相连的薄膜晶体管，所述绝缘层为双层绝缘层，所述双层绝缘层的其中之一与所述薄膜晶体管的钝化层位于同一层，所述双层绝缘层中的另一与所述薄膜晶体管的栅极绝缘层位于同一层。

本发明的另一个实施例提供的一种液晶面板，包括上述阵列基板。

本发明的再一个实施例提供的一种显示装置，包括上述液晶面板。

综上所述，本发明实施例提供的阵列基板，降低了驱动液晶分子正常工作时驱动电压，降低了液晶面板的功耗。

5

附图说明

为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

10 图 1 为本发明实施例提供的阵列基板截面示意图；

图 2 为图 1 所示的阵列基板俯视示意图之一；

图 3 为图 1 所示的阵列基板俯视示意图之二；

图 4 为本发明实施例提供的液晶面板结构示意图；

图 5 为本发明实施例提供的另一种阵列基板截面示意图；

15 图 6 为图 1 所示的阵列基板结构俯视示意图之三；

图 7 为本发明实施例提供的包括薄膜晶体管的阵列基板截面示意图；

图 8 为本发明实施例提供的狭缝状第一电极或第二电极的其中一种结构示意图。

20 具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

25 本发明的实施例公开了一种阵列基板、液晶面板及显示装置，用以提供一种低功耗液晶面板。

本发明的实施例公开了一种阵列基板、液晶面板及显示装置，用以提供一种低功耗液晶面板。

本发明实施例基于宽视角、高透过率的液晶面板，更具体地，基于像素电极和公共电极都位于阵列基板上不同层且通过绝缘层相绝缘的液晶面板。

30 例如，像素电极和/或公共电极为狭缝状电极，相邻狭缝之间设置有条状电极。

通过在绝缘层上至少与所述相邻两个条状电极之间的狭缝相对应区域设置镂空区域，减小绝缘层对公共电极和像素电极之间电场强度的衰减，从而实现低功耗液晶面板。

液晶面板通常包括多个像素构成的像素阵列，每个像素包括多个亚像素，例如红色、绿色或蓝色亚像素。本发明实施例将以液晶面板中的一个亚像素（如红色、绿色或蓝色亚像素区域等）对应的阵列基板的局部结构示意图为例说明。

图 1 为本发明一个实施例提供的阵列基板的截面示意图。如图 1 所示，该阵列基板包括：基板 1；位于基板 1 上的亚像素区域，其中所述亚像素区域设置有第一电极 11 和第二电极 12，以及位于第一电极 11 和第二电极 12 之间的绝缘层 13，并且第一电极 11 和第二电极 12 其中之一为公共电极，而另一为像素电极；该亚像素区域包括位于不同层的第一电极 11 和第二电极 12 之间正对交叠区域 a 和非正对交叠区域 b。在绝缘层 13 中至少与非正对交叠区域 b 相对应区域设置有镂空区域，使得第一电极 11 的至少一侧裸露在外。

所述镂空区域可以是具有一定图案的镂空区域，例如，绝缘层与非正对交叠区域 b 相对应的所有区域为镂空区域，即与非正对交叠区域 b 相对应的所有区域都不设置绝缘层；或者在与非正对交叠区域 b 相对应的部分区域设置镂空区域，而其余区域中保留绝缘层。

图 2 为图 1 所示的阵列基板俯视示意图；图 2 所示的绝缘层与非正对交叠区域 b 相对应的所有区域设置镂空区域。即镂空区域在第一基板上的投影面积等于第一电极和第二电极之间的非正对交叠区域 b 在基板上的投影面积。

图 3 所示的绝缘层与非正对交叠区域 b 相对应的部分区域设置镂空区域，镂空区域的图案可以为圆、椭圆、多边形，狭缝等。图 3 所示的镂空区域 b 为狭缝状。即镂空区域在第一基板上的投影面积小于第一电极和第二电极之间的非正对交叠区域 b 在基板上的投影面积。

参见图 4，当为第一电极和第二电极之间施加电压，例如为第一电极施加数据线号电压 V_{Data} ，为第二电极施加公共电压 V_{com} 时，在二者之间形成电场，该电场作用于阵列基板和彩膜基板之间的液晶分子上，使得液晶分子发生一定偏转，以用于显示。

下面以包括彩膜基板（Color Filter Substrate）和阵列基板的液晶面板为例说明，如图 4 所示，该液晶面板包括第一基板 1 和与第一基板 1 相对设置的第二基板 2，还包括位于第一基板 1 和第二基板 2 之间的液晶层 3；第二基板 2 上靠近液晶层 3 一侧设置有彩色树脂层 21。这里第一基板 1 为阵列基板，而第二基板 2 为彩膜基板。附图中的彩色树脂层仅是示意性说明，并不代表真实的彩色树脂层的设置方式。此外，彩膜基板不仅包括彩色树脂层，还可以包括黑矩阵等其他膜层。

如图 4 中带箭头的线段为电场线。绝缘层 13 仅位于第一电极 11 和第二电极 12 之间的正对交叠区域，在第一电极 11 和第二电极 12 之间的非正对交叠区域未设置绝缘层 13。电场经过第一电极 11 与第二电极 12 之间的非正对交叠区域时，不经过绝缘层 13，降低了绝缘层 13 对电场强度的衰减作用，从而可实现低功耗液晶面板。

上述阵列基板的一种优选的示例如下所述。参见图 1，第二电极 12 位于基板 1 上，绝缘层 13 位于第二电极 12 上，第一电极 11 位于绝缘层 13 上；第一电极 11 为狭缝状电极，第二电极 12 为板状电极或狭缝状电极。

当然本发明的实施例不限于第一电极为板状电极，第二电极为狭缝状电极。

当第一电极和第二电极均为狭缝状时，第一电极和第二电极可以设置为在二者之间存在正对交叠区域，也可以设置为二者之间不存在正对交叠区域。

以下将通过附图具体说明上述优选的实施方式。

参见图 1，在一个示例中，第一电极 11 为狭缝状电极，相应的第一电极 11 由多个条状电极组成，该多个条状电极例如可通过连接电极（未示出）彼此电连接。第二电极 12 为板状电极，即无任何图案的面状电极。在绝缘层 13 上与狭缝状第一电极 11 的狭缝对应的区域设置镂空区域。优选地，镂空区域 b 在基板 1 上的投影与狭缝状第一电极 11 的狭缝在基板 1 上的投影重叠。

参见图 5，在另一个示例中，第一电极 11 为狭缝状电极，第一电极 11 由多个条状电极组成，该多个条状电极例如可通过连接电极（未示出）彼此电连接。第二电极 12 为狭缝状电极，第二电极 12 由多个条状电极组成，该多个条状电极例如可通过连接电极（未示出）彼此电连接。在绝缘层 13 上与第一电极 11 的狭缝和第二电极 12 的狭缝对应的区域设置镂空区域。优选地，

镂空区域在基板 1 的投影与狭缝状第一电极 11 和狭缝状第二电极 12 的狭缝在基板 1 上的投影重叠。

5 优选的，如图 5 所示，狭缝状第一电极 11 和狭缝状第二电极 12 之间的绝缘层与两个电极部分重叠，且狭缝状第一电极 11 和狭缝状第二电极 12 错位重叠（非完全正对），即绝缘层的设置使得至少有一侧的狭缝状第一电极 11 和狭缝状第二电极裸露在外。这样同一侧裸露在外的狭缝状第一电极 11 和狭缝状第二电极 12 不经过绝缘层 13，降低了绝缘层 13 对电场强度的衰减作用，从而实现低功耗液晶面板。

10 图 1 和图 5 所示的阵列基板可以适用于高级超维场开关(Advanced Super Dimension Switch, ADS)模式的液晶面板或者其变型，ADS 模式或者其变型的液晶面板中的第一电极和第二电极之间可以形成多维电场，该多维电场可以提高了液晶工作效率并增大了透光效率。

15 此外，所述阵列基板还可以包括栅线和数据线，优选地，所述绝缘层还位于所述栅线和数据线之间且位于栅线和数据线正对交叠对应的区域，栅线与第一电极和第二电极之间的区域不设置绝缘层或者设置部分绝缘层；和/或数据线与第一电极和第二电极之间的区域不设置绝缘层或者设置部分绝缘层。

20 参见图 6，本发明实施例提供的阵列基板俯视示意图，包括位于第一基板（图 6 中未示出）上交叉排列的多条栅线 4 和多条数据线 5。一个亚像素区域由相邻的两条栅线 4 和相邻的两条数据线 5 围设而成。以下以第一电极为像素电极，第二电极为公共电极为例说明。请注意，为了便于理解，该亚像素区域的示意图中未示出薄膜晶体管。每个亚像素区域包括像素电极 11 和公共电极 12。

25 为了更进一步降低绝缘层对电场强度的衰减作用，参见图 6，栅线 4 与像素电极 11 和公共电极 12 之间的区域不设置绝缘层，即也设置镂空区域；数据线 5 与像素电极 11 和公共电极 12 之间的区域不设置绝缘层，即也设置镂空区域。

30 同理，数据线与条状电极之间的镂空区域可以是具有一定图案的镂空区域，即镂空区域在第一基板上的投影面积小于数据线与条状电极之间的狭缝在第一基板上的投影面积。或者，数据线与条状电极之间的镂空区域为与数

据线与条状电极之间的狭缝大小和形状一致的镂空区域，即数据线与条状电极之间的镂空区域在第一基板上的投影面积等于数据线与条状电极之间的狭缝在第一基板上的投影面积，且二者的投影重叠。

图 6 所示的第一电极 11 包括多个条状电极 111 沿数据线 5 延伸的方向设置，该亚像素区域中的多个条状电极 111 通过连接电极彼此电连接。或者，例如条状电极 111 还可以沿栅线 4 延伸的方向设置。

较佳地，参见图 7，所述亚像素区域还设置有与所述像素电极相连的薄膜晶体管，薄膜晶体管包括栅极 71、栅极绝缘层 72、有源层 73、源极和漏极 74、刻蚀阻挡层 75（该层为可选项，对于金属氧化物薄膜晶体管可以设置刻蚀阻挡层）和钝化层 76。

绝缘层为单层绝缘层，绝缘层与钝化层位于同一层、或者与栅极绝缘层位于同一层，或者还可以与刻蚀阻挡层（如果存在）位于同一层等。

图 7 所示的阵列基板的示例中，绝缘层 13 与栅极绝缘层 72 位于同一层。在制作薄膜晶体管的栅极绝缘层时，同时保留位于第一电极 11 和第二电极 12 之间正对交叠区域的绝缘层，去除亚像素区域内其他区域的绝缘层。

较佳地，所述绝缘层为双层绝缘层，所述双层绝缘层的其中之一与所述薄膜晶体管的钝化层位于同一层，所述双层绝缘层中的另一与所述薄膜晶体管的栅极绝缘层位于同一层。

所述狭缝状的第一电极和第二电极包括多个条状电极。

较佳地，所述第一电极中的各条状电极和第二电极中的各条状电极为直线型电极，例如图 6 所示，第一电极 11 中的各条状电极 111 为直线型电极。直线型条状电极构成的像素电极或公共电极可以使得液晶分子呈单畴排列。

较佳地，所述第一电极或第二电极中的各条状电极的中间区域具有弯折点，各条状电极朝向同一设定方向弯折，使得条状电极的两端点和弯折点构成一个以弯折点为顶点的等腰三角形。具有弯折点的各条状电极组成的像素电极或公共电极可以使得液晶分子双单畴排列，这样的设置方式可以增加液晶面板的视角，提高图像的显示品质。

以第一电极为例说明，如图 8 所示，第一电极 11 包括多个排列方向一致的条状电极 111 每一条状电极 111 的中间区域朝向第一设定方向弯折，使得条状电极 111 的两端（图 8 中的 a 端和 b 端）和弯折点（图 8 中的 o 点）构

成一个以弯折点为顶点的等腰三角形（如图 8 中闭合的虚线构成的等腰三角形所示）。

较佳地，所述第一电极和第二电极中的各条状电极的形状为尖括弧“<”或“>”或圆括弧状“（”或“）”。

- 5 本发明实施例提供的绝缘层可以是单独制作的一层绝缘层，也可以是制作薄膜晶体管中的某一或某几层绝缘层时保留公共电极和像素电极之间正对交叠处的绝缘层，其他区域的绝缘层去除。

- 10 本发明实施例还提供一种液晶面板，包括上述任一种方式的阵列基板。所述液晶显示面板还可以包括彩膜基板，二者彼此相对设置；或者，所述液晶显示面板可以包括设置在阵列基板上的彩膜层，而与该阵列基板相对设置的对置基板上则无需再包括彩膜层。本发明实施例的液晶显示面板只要包括上述实施例提供的阵列基板即可，彩膜层的设置不做限制。

本发明实施例还提供一种显示装置，包括所述液晶面板，该显示装置可以为液晶面板、液晶显示器、液晶电视等。

- 15 综上所述，本发明实施例提供的液晶面板，包括：位于第一基板上的像素阵列；所述像素阵列中所述亚像素区域设置有由一个或多个沿第一方向延伸的条状电极组成的第一电极，还包括位于像素电极下方通过绝缘层相绝缘的面状第二电极；其中，在绝缘层上至少与所述相邻两个条状电极之间的狭缝相对应区域设置有镂空区域。在第一电极和第二电极之间施加电压，第一电极和第二电极之间形成电场，所述电场的电场线经过相邻两个条状电极之间的区域。由于绝缘层与相邻两个条状电极之间的狭缝对应区域为镂空区域，电场线经过该区域时不受绝缘层的影响，避免了绝缘层与相邻两个条状电极之间的狭缝对应区域设置有绝缘层导致电场衰减的问题，降低了驱动液晶分子正常工作时驱动电压，降低了液晶面板的功耗。
- 20

- 25 以上所述仅是本发明的示范性实施方式，而非用于限制本发明的保护范围，本发明的保护范围由所附的权利要求确定。

权利要求书

1、一种阵列基板，包括：

基板；

5 位于所述基板上的亚像素区域，所述亚像素区域设置有第一电极和第二电极，所述第一电极和第二电极其中之一为公共电极，另一为像素电极；

位于第一电极和第二电极之间的绝缘层；

其中，所述亚像素区域包括位于不同层的第一电极和第二电极之间正对交叠区域和非正对交叠区域；在所述绝缘层上至少与所述非正对交叠区域相
10 对应的区域设置有镂空区域。

2、根据权利要求1所述的阵列基板，其中，所述第二电极位于所述基板上，所述绝缘层位于所述第二电极上，所述第一电极位于所述绝缘层上；所述第一电极为狭缝状电极，所述第二电极为板状电极或狭缝状电极。

3、根据权利要求2所述的阵列基板，其中，所述第一电极为狭缝状电极，
15 所述第二电极为板状电极，在所述绝缘层上与所述狭缝状第一电极的狭缝对应的区域设置镂空区域。

4、根据权利要求3所述的阵列基板，其中，所述镂空区域在基板的投影与所述狭缝状第一电极的狭缝在基板上的投影重叠。

5、根据权利要求2所述的阵列基板，其中，所述第一电极为狭缝状电极，
20 所述第二电极为狭缝状电极，在所述绝缘层上与所述第一电极的狭缝和第二电极的狭缝对应的区域设置镂空区域。

6、根据权利要求5所述的阵列基板，其中，狭缝状第一电极和狭缝状第二电极错位重叠，至少一侧的狭缝状第一电极和狭缝状第二电极裸露在外。

7、根据权利要求1-6任一所述的阵列基板，其中，所述阵列基板还包括
25 栅线 and 数据线，所述绝缘层还位于所述栅线 and 数据线之间且位于栅线 and 数据线正对交叠对应的区域，栅线 with 第一电极 and 第二电极之间的区域不设置绝缘层；和/或

数据线 with 第一电极 and 第二电极之间的区域不设置绝缘层。

8、根据权利要求1-7任一所述的阵列基板，还包括位于所述亚像素区域
30 与 said 像素电极相连的薄膜晶体管，所述绝缘层为单层绝缘层，所述绝缘层

与所述薄膜晶体管的钝化层或栅极绝缘层位于同一层。

9、根据权利要求 1-7 任一所述的阵列基板，还包括位于所述亚像素区域与所述像素电极相连的薄膜晶体管，所述绝缘层为双层绝缘层，所述双层绝缘层的其中之一与所述薄膜晶体管的钝化层为位于同一层，所述双层绝缘层

5 中的另一与所述薄膜晶体管的栅极绝缘层位于同一层。

10、一种液晶面板，包括权利要求 1-9 任一权项所述的阵列基板。

11、一种显示装置，包括权利要求 10 所述的液晶面板。

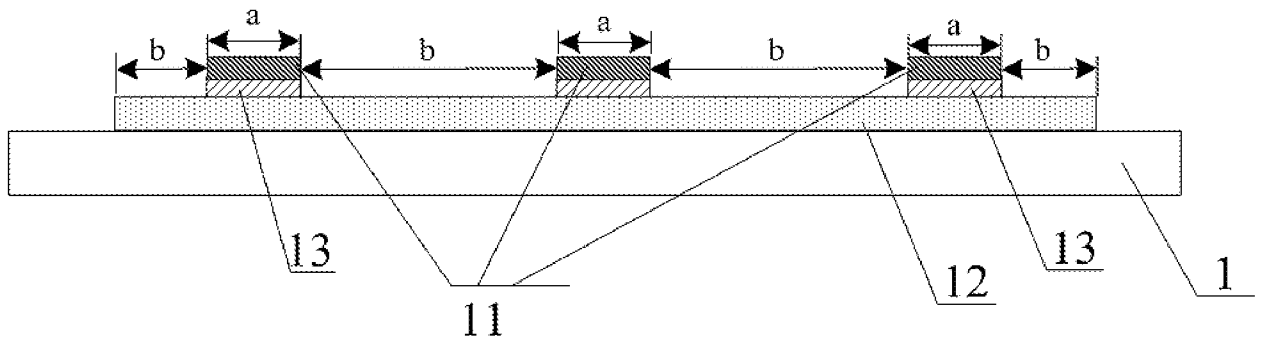


图 1

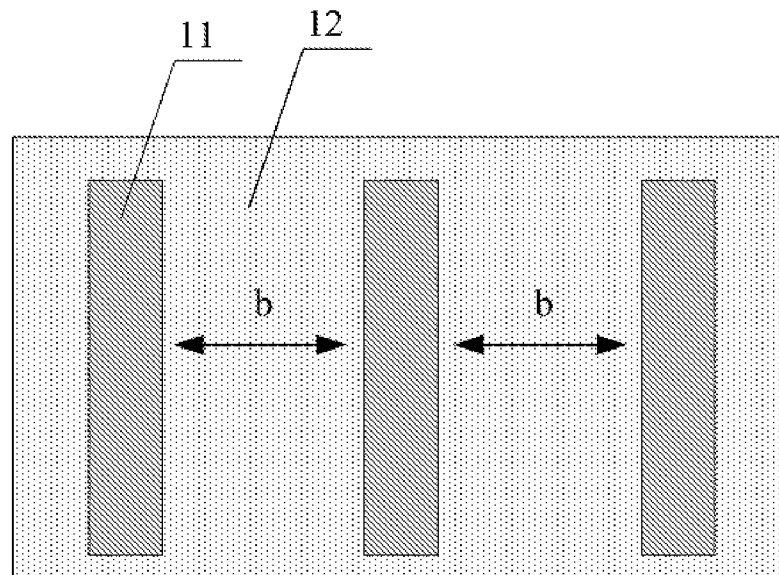


图 2

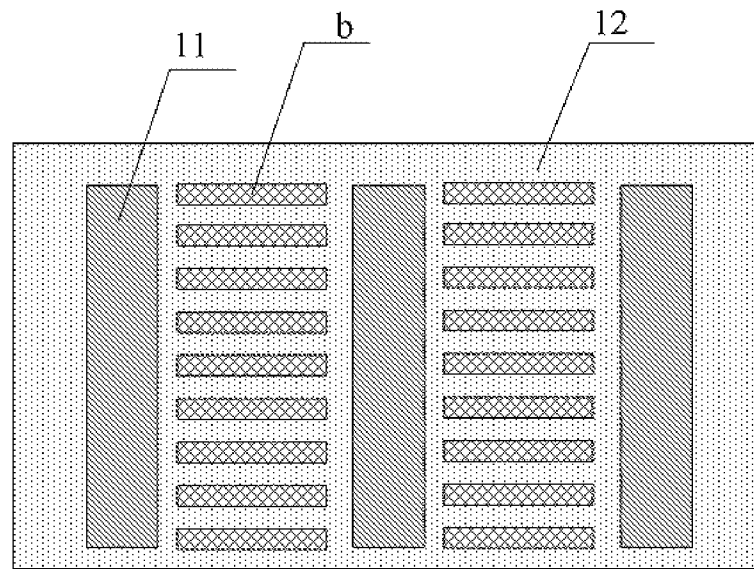


图 3

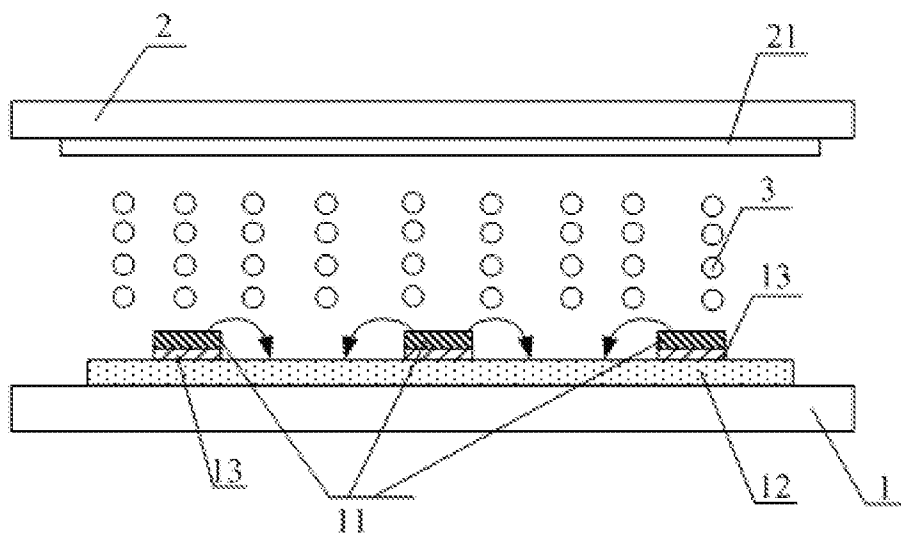


图 4

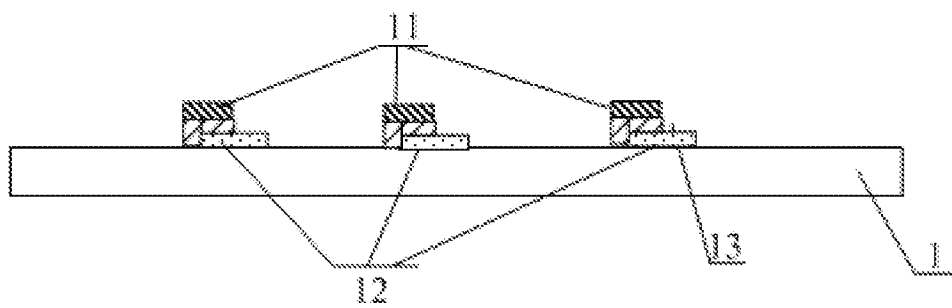


图 5

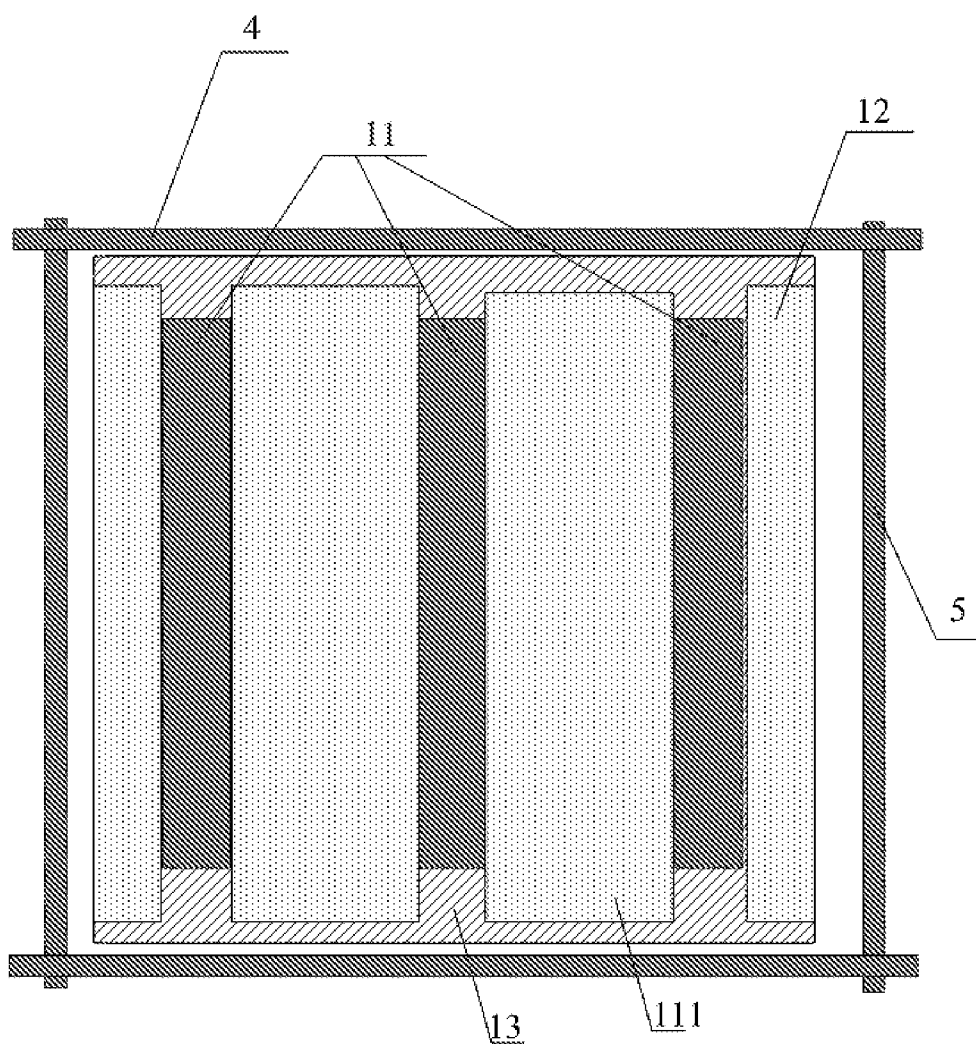


图 6

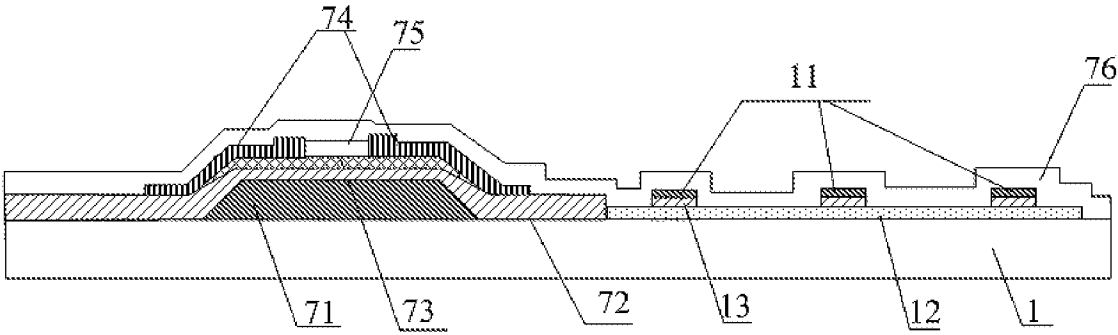


图 7

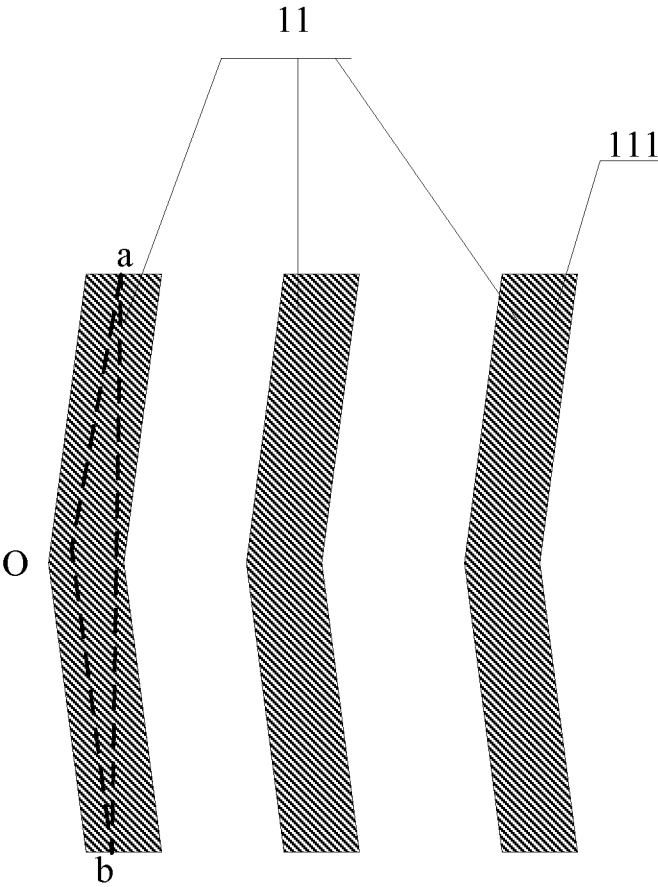


图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2013/088582

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1343 (2006.01) i; G02F 1/1368 (2006.01) i; G02F 1/1362 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, VEN: SLOT?, GROOVE?, OPENING?, CARV+, INSULAT+, HOLLOW+, THROUGH, PIXEL, COMMON, TRENCH??.
ELECTODE?, H01L 29/786, 5F110/BB01, 5F110/BB02, G02F1/1362, G02F1/1343, G02F1/1368, G02F1/1333I, G02F1/1343A8,
5F110AA09, 5F110/HM18, G02F1/1333, 5F110/NN06, overlay, cross, power consumption, voltage

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 101625491 A (LG DISPLAY CO., LTD.) 13 January 2010 (13.01.2010) description, page 3, line 20 to page 5, line 15 and figure 2	1-11
Y	US 6506617 B1 (HANNSTAR DISPLAY CORP.) 14 January 2003 (14.01.2003) description, page 4, line36 to page 5, line 24 and figure 6	1-11
A	CN 102629606 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY) 08 Aug.2012(08.08.2012) the whole document	1-11
A	WO 0227392 A1 (MATSUSHITA ELECTRIC IND CO., LTD.) 04 April 2002 (04.04.2002) the whole document	1-11

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	"&"document member of the same patent family

Date of the actual completion of the international search 30 May 2014	Date of mailing of the international search report 30 June 2014
--	--

Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LIU, Le Telephone No. (86-10) 62411579
---	---

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/088582

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101625491 A	13 January 2010	KR 2010007075 A	22 January 2010
		US 2010007836 A1	14 January 2010
		JP 2010020277 A	28 January 2010
		US 7924386 B2	12 April 2011
		JP 4881368 B2	22 February 2012
US 6506617 B1	14 January 2003	US 2003085406 A1	08 May 2003
		JP 2003149680 A	21 May 2003
		US 6642071 B2	04 November 2003
		JP 3811663 B2	23 August 2006
		TW 522570 B	01 March 2003
CN 102629606 A	08 August 2012	US 2014054617 A1	27 February 2014
		WO 2013044783 A1	04 April 2013
WO 0227392 A1	04 April 2002	TWI 284240 B	21 July 2007
		US 2002171779 A1	21 November 2002
		US 6850303 B2	01 February 2005
		CN 1164971 C	01 September 2004
		CN 1392965 A	22 January 2003

A. 主题的分类		
G02F 1/1343(2006.01)i; G02F 1/1368(2006.01)i; G02F 1/1362(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
G02F; H01L		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNABS;VEN:开, SLOT?, 镂, GROOVE?, 公共, OPENING?, G02F1/1362A, CARV+, 叉, 重, H01L29/786, 5F110/BB01, 5F110/BB02, INSULAT+, 孔, 5F110/NN06, 驱动, 功耗, G02F1/1362, 绝缘, HOLLOW+, G02F1/1343, G02F1/1368, 叠, 口, 交, THROUGH, PIXEL, COMMON, TRENCH??. G02F1/1333I, 电极, 像素, ELECTRODE?, G02F1/1343A8, 电压, 5F110/AA09, 空, 5F110/HM18, G02F1/1333		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 101625491A (乐金显示有限公司) 2010年 1月 13日 (2010 - 01 - 13) 说明书第3页第20行至第5页第15行, 附图2	1-11
Y	US 6506617B1 (HANNSTAR DISPLAY CORP) 2003年 1月 14日 (2003 - 01 - 14) 说明书第4栏第36行至第5栏第24行, 附图6	1-11
A	CN 102629606A (北京京东方光电科技有限公司) 2012年 8月 08日 (2012 - 08 - 08) 全文	1-11
A	WO 0227392A1 (MATSUSHITA ELECTRIC IND CO LTD) 2002年 4月 04日 (2002 - 04 - 04) 全文	1-11
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 5月 30日		2014年 6月 30日
ISA/CN的名称和邮寄地址		受权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		刘乐
传真号 (86-10)62019451		电话号码 (86-10)62411579

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/088582

检索报告引用的专利文件		公布日 (年/月/日)	同族专利		公布日 (年/月/日)
CN	101625491A	2010年 1月 13日	KR	20100007075A	2010年 1月 22日
			US	2010007836A1	2010年 1月 14日
			JP	2010020277A	2010年 1月 28日
			US	7924386B2	2011年 4月 12日
			JP	4881368B2	2012年 2月 22日
US	6506617B1	2003年 1月 14日	US	2003085406A1	2003年 5月 08日
			JP	2003149680A	2003年 5月 21日
			US	6642071B2	2003年 11月 04日
			JP	3811663B2	2006年 8月 23日
			TW	522570B	2003年 3月 01日
CN	102629606A	2012年 8月 08日	US	2014054617A1	2014年 2月 27日
			WO	2013044783A1	2013年 4月 04日
WO	0227392A1	2002年 4月 04日	TW	I284240B	2007年 7月 21日
			US	2002171779A1	2002年 11月 21日
			US	6850303B2	2005年 2月 01日
			CN	1164971C	2004年 9月 01日
			CN	1392965A	2003年 1月 22日