

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成23年7月14日 (2011.7.14)

【公表番号】特表2010-532016(P2010-532016A)

【公表日】平成22年9月30日 (2010.9.30)

【年通号数】公開・登録公報2010-039

【出願番号】特願2010-514918(P2010-514918)

【国際特許分類】

G 0 2 F 1/1333 (2006.01)

G 0 2 F 1/13 (2006.01)

【F I】

G 0 2 F 1/1333

G 0 2 F 1/13 1 0 1

【手続補正書】

【提出日】平成23年5月24日 (2011.5.24)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 高分子基材と第 2 高分子基材との間に配置された液晶材料の層を含む液晶セル物品であって、

前記第 1 高分子基材は、第 1 方向に延びかつ前記液晶材料の層と前記第 1 基材との間に配置された複数個の第 1 平行導電トレースと、前記第 1 高分子基材上に配置された第 1 剥離ライナーとを含み、

前記第 2 高分子基材は、前記第 1 方向と直交する第 2 方向に延びかつ前記液晶材料の層と前記第 2 基材との間に配置された複数個の第 2 平行導電トレースを含み、

前記第 1 高分子基材は、前記液晶材料の層の一部又は前記第 2 平行導電トレースの一部を露出させるために、前記第 1 剥離ライナーと共に前記第 1 高分子基材から分離できる取り外し可能な部分を更に含む、液晶セル物品。

【請求項 2】

液晶セルを製造する方法であって、

第 1 高分子基材と第 2 高分子基材との間に配置された液晶材料の層と、

第 1 方向に延びかつ前記液晶材料の層と前記第 1 基材との間に配置された複数個の第 1 平行導電トレースと、前記第 1 高分子基材上に配置された第 1 剥離ライナーと、更に取り外し可能な部分と、を含む前記第 1 高分子基材と、

前記第 1 方向と直交する第 2 方向に延びかつ前記液晶材料の層と前記第 2 基材との間に配置された複数個の第 2 平行導電トレースを含む前記第 2 高分子基材と、を含む液晶セル物品を提供する工程と、

前記液晶材料の層の一部又は前記第 2 平行導電トレースの一部を露出させるために、前記第 1 剥離ライナー及び前記取り外し可能な部分を分離する工程と、を含む製造方法。

【請求項 3】

液晶セルを製造する方法であって、

液晶セルを形成する第 1 高分子基材と第 2 高分子基材との間に液晶材料の層を配置する工程であって、

前記第 1 高分子基材は、第 1 方向に延びかつ前記液晶材料の層と前記第 1 基材との間に

配置された複数個の第 1 平行導電トレースと、前記第 1 高分子基材上に配置された第 1 剥離ライナーと、更に取り外し可能な部分とを含み、また

前記第 2 高分子基材は、前記第 1 方向と直交する第 2 方向に延びかつ前記液晶材料の層と前記第 2 基材との間に配置された複数個の第 2 平行導電トレースを含む、配置工程と、前記液晶材料の層の一部又は前記第 2 平行導電トレースの一部を露出させるために、前記第 1 剥離ライナー及び前記取り外し可能な部分を分離する工程と、を含む製造方法。