

公告本

申請日期	89 年 9 月 27 日
案 號	89120014
類 別	HeIL $\frac{2}{10}$; $\frac{2}{50}$; $\frac{3}{10}$; $\frac{3}{50}$

A4
C4

492067

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	薄膜裝置及其製造方法
	英 文	Thin film device and method of manufacturing the same
二、發明 創作人	姓 名	(1) 山内一志 (2) 松下孟史
	國 籍	(1) 日本 (2) 日本
	住、居所	(1) 日本國東京都品川區北品川六一七-三五 蘇妮股份有限公司 內 (2) 日本國東京都品川區北品川六一七-三五 蘇妮股份有限公司 內
三、申請人	姓 名 (名稱)	(1) 蘇妮股份有限公司 ソニー株式会社
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都品川區北品川六丁目七番三五號
	代 表 人 姓 名	(1) 出井伸之

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C分類：

A6
B6

本案已向：

國 (地區) 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權

日本 1999 年 9 月 28 日 11-274062 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (1)

發明領域：

本發明係關於一種包含多層裝置層之薄膜裝置的製造方法。

發明背景：

包含多層裝置層之層疊的薄膜裝置是已知的。此一薄膜裝置是藉由將多層裝置層依序層疊於一基材上而製成的。在製造過程中，該等裝置層是用低溫處理，如電漿 C V D (化學氣相沉積)，層疊在一起。如果一高溫處理，如熱 C V D，被用來層疊該等裝置層的話，則已形成之裝置層會因為熱擴散或類此者而受到損壞。

然而，電漿 C V D 或類此者很難如熱 C V D 般快速地沉積。其需要時間來形成每一裝置層，因此讓一薄膜裝置的製造處理的產出率無法獲得提升。

發明目的及概述：

本發明係針對上述的問題而提出。本發明的一項目的即是要提供一種可以改善製程的產出率的薄膜裝置及其製造方法。一根據本發明之薄膜裝置的製造方法包括以下的步驟：形成多個裝置單元，其中一支撐基材支撐一裝置層；及藉由將該等裝置單元結合在一起而形成一薄膜裝置。

根據本發明之另一薄膜裝置的製造方法包括以下的步驟：形成多個裝置單元，其中一支撐基材支撐一裝置層；及藉由將該等裝置單元中的兩個裝置單元以面對彼此的裝置層的方式黏在一起。

經濟部智慧財產局員工消費合作社印製

五、發明說明 (2)

根據本發明之另一薄膜裝置的製造方法包括以下的步驟：在一具有一對表面之半導體層中形成一由絕緣材質所製成之內側絕緣層；形成一第一裝置層於該半導體層的一側上；及形成一第二裝置層於該半導體層的層的另一側上。

本發明的一薄膜裝置包含一體形成之用來發射光線的一光線發射裝置層及一用來接收光線之光偵測層。

根據本發明之一薄膜裝置的製造方法及一薄膜裝置的另一製造方法，多個裝置單元被事先製造其中一支撐基材支撐該裝置層及一薄膜裝置是藉由將裝置單元結合在一起而製成的。該裝置層是同時由每一裝置單元所形成。這能夠減少形成該裝置層的時間。此外，熱 C V D 的快速沉積可被使用，其在依序層疊裝置層之傳統方法中是無法使用的。這能夠進一步減少形成該裝置層的時間。因為該裝置層是被該支撐基材所支撐，所以 1 微米厚的一薄膜裝置層可被結合。

根據本發明之另一薄膜裝置的製造方法該等裝置層分別被形成於該半導體層的兩表面上。其結果為，獲得一包含多層裝置層之薄膜裝置。該等裝置層在每一半導體層表面上的形成在形成該裝置層的方法中是沒有限制的，這與藉由依序層疊來形成該等裝置層的方法是不同的。因此，在短時間內形成一裝置層的方法，如快速磊晶生長，可被選用。被提供於該半導體層中之該內側絕緣層電氣地隔離兩裝置層。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (3)

根據本發明的一薄膜裝置，一第二裝置層可偵測從該第一裝置層發出的光線，當該光線被一物件所反射或回返。

本發明之其它及進一步的目的，特徵及優點由以下的說明中將會更加完整。

圖式簡單說明：

第 1 圖顯示本發明之一薄膜裝置的一第一實施例的結構；

第 2 圖為一流程表其顯示根據本發明的一薄膜裝置的製造方法的一第一實施例的一第一裝置單元的製造方法；

第 3 A 至 3 D 圖為剖面圖，其顯示第 2 圖之製造方法的一個步驟；

第 4 A 至 4 D 圖為剖面圖，其顯示接著第 3 A 至 3 D 圖的步驟之後的步驟；

第 5 A 至 5 C 圖為剖面圖，其顯示接著第 4 A 至 4 D 圖的步驟之後的步驟；

第 6 A 及 6 B 圖為剖面圖，其顯示接著第 5 A 至 5 C 圖的步驟之後的步驟；

第 7 A 至 7 D 圖為剖面圖，其顯示根據本發明的一薄膜裝置的製造方法的一第一實施例的一第二裝置單元的製造方法；

第 8 A 至 8 C 圖為剖面圖，其顯示接著第 7 A 至 7 D 圖的步驟之後的步驟；

經濟部智慧財產局員工消費合作社印製

五、發明說明(4)

第 9 A 及 9 B 圖為剖面圖，其顯示接著第 8 A 至 8 C 圖的步驟之後的步驟；

第 10 A 及 10 B 圖為剖面圖，其顯示一具有三層結構之薄膜裝置的製造方法；

第 11 圖為一立體圖，其顯示根據第一實施例的一第一變化例的表面支撐基材；

第 12 圖為一立體圖，其顯示根據第一實施例的一第二變化例的表面支撐基材；

第 13 圖為一剖面圖，其顯示根據第一實施例的一第三變化例的表面支撐基材；

第 14 圖為一流程圖，其顯示根據本發明的第二實施例之一薄膜裝置的製造方法；

第 15 A 至 15 C 為一剖面圖其顯示第 14 圖之製造方法的一個步驟；

第 16 圖為一流程圖，其顯示一根據第二實施例之薄膜裝置的製造方法的第一變化例；

第 17 A 及 17 B 圖顯示一根據第二實施例之薄膜裝置的製造方法的第二變化例；

第 18 A 及 18 B 圖顯示一根據第二實施例之薄膜裝置的製造方法的第三變化例；

第 19 圖顯示重疊該半導體基材與第 18 A 及 18 B 圖中之表面支撐基材的一狀態；

第 20 圖為一流程圖，其顯示一根據第三實施例之薄膜裝置的製造方法；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (5)

第 2 1 A 至 2 1 D 圖 為 剖 面 圖 ， 其 顯 示 第 2 0 圖 之 製 造 方 法 的 一 個 步 驟 ；

第 2 2 A 及 2 2 B 圖 為 剖 面 圖 ， 其 顯 示 接 在 第 2 1 A 至 2 1 D 圖 之 後 的 步 驟 ；

第 2 3 A 至 2 3 D 圖 為 剖 面 圖 ， 其 顯 示 根 據 本 發 明 的 第 四 實 施 例 之 一 薄 膜 裝 置 的 製 造 方 法 之 一 第 一 裝 置 單 元 的 製 造 方 法 ；

第 2 4 A 至 2 4 C 圖 為 剖 面 圖 ， 其 顯 示 接 在 第 2 3 A 至 2 3 D 圖 之 後 的 步 驟 ；

第 2 5 A 至 2 5 E 圖 為 剖 面 圖 ， 其 顯 示 根 據 本 發 明 的 第 四 實 施 例 之 一 薄 膜 裝 置 的 製 造 方 法 之 一 第 二 裝 置 單 元 的 製 造 方 法 ；

第 2 6 A 至 2 6 E 圖 為 剖 面 圖 ， 其 顯 示 接 在 第 2 5 A 至 2 5 E 圖 之 後 的 步 驟 ； 及

第 2 7 A 及 2 7 B 圖 為 剖 面 圖 ， 其 顯 示 根 據 本 發 明 的 第 四 實 施 例 之 第 一 裝 置 單 元 與 第 二 裝 置 單 元 的 黏 合 處 理 。

主 要 元 件 對 照 表

1	薄 膜 裝 置
2 0	第 一 裝 置 層
4 0	第 二 裝 置 層
1 3	半 導 體 層
2 1	隔 離 的 絕 緣 膜 層
2 0 a	p 通 道 型 電 晶 體

五、發明說明 (6)

- 2 0 b n 通 道 行 電 晶 體
- 1 3 a n 井
- 2 5 1 p 型 雜 質 區
- 2 5 2 n 型 雜 質 區
- 2 3 a 閘 - c u m - 字 元 線
- 2 2 a 閘 極 絕 緣 膜 層
- 2 3 b 閘 - c u m - 字 元 線
- 2 5 3 n 型 雜 質 區
- 2 5 4 n 型 雜 質 區
- 2 6 第 一 層 間 絕 緣 層
- 2 8 第 二 層 間 絕 緣 層
- 2 9 a 表 面 接 線 層
- 2 9 b 表 面 接 線 層
- 2 9 c 表 面 接 線 層
- 2 7 a 中 間 接 線 層
- 2 7 b 中 間 接 線 層
- 2 7 c 中 間 接 線 層
- 4 1 隔 離 的 絕 緣 膜 層
- 3 3 半 導 體 層
- 4 0 a p 通 道 型 電 晶 體
- 4 0 b n 通 道 行 電 晶 體
- 4 5 1 p 區
- 4 5 2 p 區
- 4 3 a 閘 極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (7)

- 3 3 a n 井
- 4 2 a 閘極絕緣膜層
- 4 5 3 n 區
- 4 5 4 n 區
- 4 2 b 閘極絕緣膜層
- 4 6 第一層間絕緣層
- 4 8 第二層間絕緣層
- 4 9 a 表面接線層
- 4 9 b 表面接線層
- 4 9 c 表面接線層
- 4 7 a 中間接線層
- 4 7 b 中間接線層
- 4 7 c 中間接線層
- 9 7 a 導線
- 9 7 b 導線
- 9 7 c 導線
- 3 9 黏劑
- 1 7 背側支撐基材
- 1 8 黏劑
- 9 5 a 插塞
- 9 5 b 插塞
- 9 5 c 插塞
- 2 第一裝置單元
- 4 第二裝置單元

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (8)

- 1 1 半 導 體 層
- 1 2 多 孔 層
- 1 2 a 低 多 孔 性 層
- 1 2 b 中 度 多 孔 性 層
- 1 2 c 高 度 多 孔 性 層
- 2 4 a 側 壁
- 2 4 b 側 壁
- 1 5 黏 劑
- 3 1 半 導 體 基 材
- 3 2 多 孔 層
- 3 3 半 導 體 層
- 4 4 a 側 壁
- 4 4 b 側 壁
- 3 6 表 面 支 撐 基 材
- 3 5 黏 劑
- 3 7 背 側 支 撐 基 材
- 3 9 黏 劑
- 2 - 1 第 三 裝 置 層
- 2 0 - 1 裝 置 層
- 1 6 A 表 面 支 撐 基 材
- 1 6 0 孔
- 1 5 A 黏 劑
- 1 6 B 表 面 支 撐 基 材
- 1 5 B 黏 劑

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (9)

- 1 6 C 表面支撐基材
- 2 A 第一裝置單元
- 1 1 A 半導體基材
- 3 6 A 表面支撐基材
- 1 1 B 半導體基材
- 3 6 B 表面支撐基材
- 4 0 A 第二裝置層
- 5 1 半導體基材
- 5 2 多孔層
- 5 3 半導體層
- 5 3 a n 區
- 5 3 b p 區
- 5 4 保護層
- 5 5 電極層
- 5 6 黏劑
- 5 7 表面支撐基材
- 5 8 背側支撐基材
- 5 9 背側支撐基材
- 6 0 黏劑
- 6 1 焊球
- 5 0 光學二極體
- 8 0 雷射二極體
- 7 1 半導體基材
- 7 2 多孔層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (10)

- 7 3 半 導 體 層
- 8 1 主 動 層
- 8 2 罩 幕
- 8 6 I n P 層
- 8 3 p 層
- 8 7 n 層
- 8 4 蓋 層
- 8 5 電 極 層
- 8 8 第 一 反 射 器
- 7 6 表 面 支 撐 基 材
- 7 5 黏 劑
- 8 9 電 極 層
- 9 0 第 二 反 射 器
- 7 3 a 孔
- 8 第 二 裝 置 單 元
- 5 第 一 裝 置 單 元
- 9 薄 膜 裝 置

發 明 詳 細 說 明：

本發明的實施例現將參照附圖於下文中詳細說明。

〔 第 一 實 施 例 〕

參照第 1 至 1 2 圖，其顯示根據本發明的第一實施例之一薄膜裝置及其製造方法。

五、發明說明 (11)

< 薄膜裝置的結構 >

第 1 圖顯示根據本發明之一薄膜裝置 1 的基本結構。該薄膜裝置 1 包含多層，如兩層，裝置層。每一裝置層構成一電路元件，如電晶體，電容器，雷射二極體及光學二極體或整合電路，如 C P U（中央處理器）及 D R A M（動態隨機存取記憶體）。在此實施例中，該薄膜裝置 1 包含兩層裝置層其構成 C M O S（互補金氧半導體）電晶體。

該薄膜裝置 1 包含一第一裝置層 2 0 及一第二裝置層 4 0。該第一裝置層 2 0 係形成在一由 p 型單晶矽所製成之半導體層 1 3 的一表面上。一用來隔離相鄰的裝置之隔離絕緣膜層 2 1 以預定的圖案被形成於該半導體層 1 3 上。一 p 通道型電晶體 2 0 a 及一 n 通道型電晶體 2 0 b 被形成在該半導體層 1 3 之沒有被該隔離絕緣層 2 1 所覆蓋的表面上。

一 n 井 1 3 a，其為一低濃度之 n 型雜質擴散區，被形成於該半導體層 1 3 之該表面的區域上以形成該 p 通道型電晶體 2 0 a。該 p 通道型電晶體 2 0 a 包含 p 型雜質區（下文中成為 p 區）2 5 1 及 2 5 2，其是藉由植入一 p 型雜質於該 n 井 1 3 a 上而形成的及一閘 - c u m - 字元線 2 3 a 被形成於該 p 區 2 5 1 及 2 5 2 上夾一閘極絕緣膜層 2 2 a。該 n 通道型電晶體 2 0 b 包含 n 型雜質區（下文中稱為 n 區）2 5 3 及 2 5 4 其是藉由植入 n 型雜

（請先閱讀背面之注意事項再填寫本頁）

訂

線

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

質於該半導體層 1 3 的表面上而形成的及一閘 - c u m - 字元線 2 3 b 被形成於該 n 區 2 5 3 及 2 5 4 上夾一閘極絕緣膜層 2 2 b 。電晶體 2 0 a 及 2 0 b 被絕緣材質所製成之一第一層間絕緣層 2 6 及一第二層間絕緣層 2 8 所覆蓋。由金屬製成之表面接線層 2 9 a , 2 9 b 及 2 9 c 被形成於該第二層間絕緣層 2 8 上。

p 區 2 5 1 經由未示出之中間接線層 2 7 a (見第 4 C 圖) 而連接至該表面接線層 2 9 a 。 n 區 2 5 4 經由未示出之中間接線層 2 7 b (見第 4 C 圖) 而連接至該表面接線層 2 9 b 。 p 區 2 5 2 及 n 區 2 5 3 連接至中間接線層 2 7 c , 其連接至表面接線層 2 9 c 。

該第二裝置層 4 0 具有與第一裝置層 2 0 相同的結構。詳言之, 一隔離絕緣膜層 4 1 被形成於一由 p 型單晶矽所製成的半導體層 3 3 的一表面上。一 p 通道型電晶體 4 0 a 及一 n 通道型電晶體 4 0 b 被形成在該半導體層 3 3 之沒有被該隔離絕緣層 4 1 所覆蓋的表面上。

該 p 通道型電晶體 4 0 a 包含 p 區 4 5 1 及 4 5 2 其迎成在該半導體層 3 3 的一 n 井 3 3 a 上及一閘極 4 3 a 被形成於該 p 區 4 5 1 及 4 5 2 上夾一閘極絕緣膜層 4 2 a 。 n 通道型電晶體 4 0 b 包含 n 區 4 5 3 及 4 5 4 其形成於該半導體層 3 3 的表面上及一閘極 4 3 b 被形成於該 n 區 4 5 3 及 4 5 4 上夾一閘極絕緣膜層 4 2 b 。電晶體 4 0 a 及 4 0 b 被絕緣材質所製成之一第一層間絕緣層 4 6 及一第二層間絕緣層 4 8 所覆蓋。由金屬製成之表

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

面接線層 4 9 a , 4 9 b 及 4 9 c 被形成於該第二層間絕緣層 4 8 上。

p 區 4 5 1 經由未示出之中間接線層 4 7 a (見第 7 A 圖) 而連接至該表面接線層 4 9 a 。 n 區 4 5 4 經由未示出之中間接線層 4 7 b (見第 7 A 圖) 而連接至該表面接線層 4 9 b 。 p 區 4 5 2 及 n 區 4 5 3 連接至中間接線層 4 7 c , 其連接至表面接線層 4 9 c 。表面接線層 4 9 a , 4 9 b 及 4 9 c 分別經由導電 9 7 a , 9 7 b 及 9 7 c 連接至電源供應電位 , 地極電位及輸出電位。

第一裝置層 2 0 及第二裝置層 4 0 被一由環氧樹脂所製成的黏劑黏 3 9 黏在一起。一塑膠薄膜之背側支撐基材 1 7 被黏在該第一裝置層 2 0 之與面向該第二裝置層 4 0 相反的一側上 (第 1 圖的下側) , 將該由環氧樹脂所製成的黏劑 1 8 夾在中間。該第一裝置層 2 0 及第二裝置層 4 0 約 1 微米厚及該背側支撐基材 1 7 約 1 微米厚。因此 , 該背側支撐基材 1 7 支撐整個薄膜裝置 1 。在第 1 圖中 , 該第一裝置層 2 0 及第二裝置層 4 0 比該背側支撐基材 1 7 厚。

該第一裝置層 2 0 的表面接線層 2 9 a , 2 9 b 及 2 9 c 分別經由焊球 (solder bump) 1 9 a , 1 9 b 及 1 9 c 而連接至表面接線層 4 9 a , 4 9 b 及 4 9 c 。該第二裝置層 4 0 的表面接線層 4 9 a , 4 9 b 及 4 9 c 經由穿透該半導體層 3 3 , 該隔離絕緣層 4 1 , 該第一層間絕緣層 4 6 及第二層間絕緣層 4 8 之插塞 9 5 a , 9 5 b

五、發明說明 (14)

及 9 5 c 而分別連接至焊球 1 9 a , 1 9 b 及 1 9 c 。其結果為，該第一裝置層 2 0 的表面接線層 2 9 a , 2 9 b 及 2 9 c 分別經由焊球 1 9 a , 1 9 b 及 1 9 c , 插塞 9 5 a , 9 5 b 及 9 5 c , 及導線 9 7 a , 9 7 b 及 9 7 c 而連接至電源供應電位，地極電位及輸出電位。

< 製造第一裝置單元的方法 >

首先，裝描述第一裝置單元 2 的製造方法。第 3 A 至 3 D 圖及第 6 A 與 6 B 圖為剖面圖，其顯示第一裝置單元 2 製造方法的每一步驟。如第 3 A 圖中所示，一具有 1 0 0 個晶面之 p 型單晶矽的半導體基材 1 1 被使用。被沉積了一 p 型雜質，如硼 (B) ，且具有 0 . 0 1 至 0 . 0 2 Ω c m 的電阻率 (specific resistance) 之單晶矽被使用。

一多孔層 1 2 藉由陽極化而被形成於該半導體基材 1 1 的表面上 (S 1 0) 。陽極化代表一種方法，在該方法中發生該半導體基材 1 1 被用作為一陽極形成電流通路通過一氫氟酸溶液。陽極化可用描述於由 Itoh 等人發表在 Surface Finishing 期刊 V o l . 4 6 , N o . 5 第 8 - 1 3 頁中 “ Anodization of Porous Silicon ” 一文中的雙槽方法來實施。在此方法中，其上被形成一多孔層的該半導體基材 1 1 被置於在該槽的兩個室之間且連接至直流電源之白金電極被置於兩室中。然後，兩個室被注入電解液且直流電壓被施加於該白金電極上。該半導體基材 1 1

五、發明說明 (15)

被陽極化及白金電極變為陰極。因此，該半導體基材 1 1 的一側被腐蝕而變成多孔。

詳言之，一包含 1 : 1 比例 H F (氫氟酸) 及 C₂ H₅ O H (乙醇) (體積比例為 4 9 % 的 H F 溶液對 9 5 % 的 C₂ H₅ O H 溶液) 被用作為一電解液 (一陽極化溶液) 。第一步驟陽極化在 1 m A / c m² 的電流密度下實施 8 分鐘用以形成一低多孔性之多孔層 1 2 a 其在 1 . 7 微米的厚度中具有約 1 6 % 的低多孔性，如第 3 B 圖所示。然後，第二步驟陽極化在 7 m A / c m² 的電流密度下實施 8 分鐘用以形成一中度多孔性之多孔層 1 2 b 其在 6 . 3 微米的厚度中具有約 2 6 % 的中度多孔性，如第 3 C 圖所示。再來，第三步驟陽極化在 2 0 0 m A / c m² 的電流密度下實施數秒鐘用以形成一高度多孔性之多孔層 1 2 c 其在 0 . 0 5 微米的厚度中具有約 6 0 至 7 0 % 的高度多孔性，如第 3 D 圖所示。包含三層不同多孔性之多孔層 1 2 a ， 1 2 b 及 1 2 c 之約 8 微米厚的多孔層 1 2 因而被形成。

接下來，氫氣回火於 1 1 0 0 ° C 的溫度下實施約 3 0 分鐘藉以填補在多孔層 1 2 的表面上之孔洞。然後，單晶矽於 1 0 7 0 ° C 的溫度下藉由使用像是 S i H₄ (矽烷) ，而被磊晶生長於該多孔層 1 2 上，藉此如第 4 A 圖所示之半導體層 1 3 被形成 (S 1 1) 。在該半導體層 1 3 之用來形成 p 通道型電晶體 2 0 a (見第 1 圖) 之區域中，一 n 型雜質離子被植入且該 n 井 1 3 a 被形成。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

如第 4 B 圖所示，該第一裝置層 2 0 被形成於該半導體層 1 3 的 n 井 1 3 a 上 (S 1 2) 。詳言之，首先，該隔離的絕緣膜層 2 1 藉由 L O C O S (矽的局部氧化) 而被形成於該半導體層 1 3 的該表面上。該閘極絕緣膜層 2 2 a 被形成於一區域中，該電晶體 2 0 a 藉由該半導體層 1 3 的表面熱氧化而被形成於該區域中。該閘極 (字元線) 2 3 a 被形成在該閘極絕緣膜層 2 2 a 上。在藉由 C V D (化學氣相沉積) 而在該閘極絕緣膜層 2 2 a 的整個表面上形成多晶線矽之後，藉由微影成像蝕刻而形成之圖案形成該閘極 2 3 a 。

藉由使用閘極 2 3 a 為一罩幕，該具有低濃度之 p 型雜質區之該 p 區 2 5 1 及 2 5 2 藉由植入具有相對低的濃度之 p 型雜質而被形於該半導體層 1 3 中。p 區 2 5 1 及 2 5 2 分別變成為源極與汲極。一由二氧化矽 (S i O 2) 所製成之側壁 2 4 a 被形成於閘極 2 3 a 的側邊上。藉由使用該側壁 2 4 a 作為罩幕，一 p 型雜質離子被以高濃度離子植入於側壁 2 4 a 的兩邊中。其結果為，獲得一 L D D (輕微摻雜的汲極) 結構，其中 p 區 2 5 1 及 2 5 2 在遠離閘極 2 3 a 的區域中之雜質濃度高於靠近閘極 2 3 a 的區域。藉此，該 p 通道型電晶體 2 0 a 被形成。

該 n 通道型電晶體 2 0 b 如 p 通道型電晶體 2 0 a 般被形成。詳言之，該閘極絕緣膜層 2 2 b 被形成於一區域中，該電晶體 2 0 b 藉由該半導體層 1 3 的表面熱氧化而

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (17)

被形成於該區域中。該閘極 (字元線) 2 3 b 被形成在該閘極絕緣膜層 2 2 b 上。藉由使用閘極 2 3 b 為一罩幕，該具有低濃度之 n 型雜質區之該 n 區 2 5 3 及 2 5 4 藉由植入具有相對低的濃度之 n 型雜質而被形於該半導體層 1 3 中。n 區 2 5 3 及 2 5 4 分別變成為源極與汲極。一由 SiO_2 所製成之側壁 2 4 b 被形成於閘極 2 3 b 的側邊上。藉由使用該側壁 2 4 b 作為罩幕，一 n 型雜質離子被以高濃度離子植入於側壁 2 4 b 的兩邊中。其結果為，獲得一如上所述之 L D D 結構。

如第 4 C 圖中所示的，中間接線層 2 7 a，2 7 b 及 2 7 c 是在由 SiO_2 所製成之第一層間絕緣層 2 6 沉積及平坦化之後被形成的。中間接線層 2 7 a 及 2 7 b 分別經由在該第一層間絕緣層 2 6 中之接點孔而電氣地連接至 p 區 2 5 1 (電晶體 2 0 a 的源極) 及 n 區 2 5 4 (電晶體 2 0 b 的汲極)。中間接線層 2 7 c 經由在該第一層間絕緣層 2 6 中之接點孔而電氣地連接至 p 區 2 5 2 (電晶體 2 0 a 的汲極) 及 n 區 2 5 3 (電晶體 2 0 b 的源極)。

如第 4 D 圖中所示，由 SiO_2 所製成之第二層間絕緣層 2 8 沉積及平坦化於該第一層間絕緣層 2 6 之上，然後表面接線層 2 9 a，2 9 b 及 2 9 c 被形成於其上。表面接線層 2 9 a，2 9 b 及 2 9 c 分別經由在該第二層間絕緣層 2 8 中之接點孔而電氣地連接至中間接線層 2 7 a，2 7 b 及 2 7 c。該第一裝置層 2 0 因而被形成。

如第 5 A 圖中所示，一塑膠基材之表面支撐基材 1 6

經濟部智慧財產局員工消費合作社印製

五、發明說明 (18)

藉由使用一熔點約 70 °C 之黏劑而被黏至該第一裝置層 20 的表面上 (S 1 4) 。接下來，如第 5 B 圖中所示，該第一裝置層 20 及該表面支撐基材 16 從該半導體基材 11 上被剝下來 (S 1 6) 。有三種方法可被用來剝離。第一個方法是施加外力於將該表面支撐基材 16 與該半導體基材 11 彼此分離開的方向上。第二個方法是藉由將該半導體基材 11 浸泡在像是水或乙醇之溶液中然後對其施加超音波來減弱該多孔層 12 的強度。第三種方法為藉由施加離心力於該半導體基材 11 上以減弱該多孔層 12 的強度。該多孔層 12 之高度多孔性之多孔層 12 c 及其附近，即一撕裂層，被分離及該表面支撐基材 16 與該第一裝置層 20 一起從該半導體基材 11 上被剝離下來。介於該表面支撐基材 16 與該第一裝置層 20 之間的黏劑 15 具有黏性，以避免在表面支撐基材 16 與第一裝置層 20 從該半導體基材 11 上剝離期間，該表面支撐基材 16 與第一裝置層 20 剝離。

爲了要藉由形成撕裂層於其中來剝離該半導體基材 11，一種俗稱爲智慧切段方法可被使用，其中在氬 (H) 被植入該半導體基材 11 的表面附近之後，該撕裂層藉由在 500 °C 的溫度下的熱處理而被形成於該單晶矽基材之半導體基材 11 的表面的附近。在此例子中，該第一裝置層 20 於熱處理溫度或低於該溫度下，如 500 °C，被形成以形成該撕裂層。

附著於該第一裝置層 20 的背側上之剩下的多孔層

五、發明說明 (19)

1 2 係藉由蝕刻而被去除掉。如第 5 C 圖中所示，由一塑膠基材所製成之背側支撐基材 1 7 藉由使用熔點約為

1 0 0 °C 之黏劑 1 8 而被黏附到該第一裝置層 2 0 的背側上 (S 1 8) 。接下來，整個裝置於 9 0 °C 的溫度下被加熱且介於該表面支撐基材 1 6 與該第一裝置層 2 0 之間的黏劑 1 5 被熔化。外力被施加於將該表面支撐基材 1 6 與該背側支撐基材 1 7 分開來的方向上，該表面支撐基材

1 6 因而從該第一裝置層 2 0 上被剝離 (S 2 0) ，如第 6 A 圖所示。

如第 6 B 圖中所示，在清潔及去除掉附在該第一裝置層 2 0 的表面上之剩餘的黏劑 1 5 之後，焊球 1 9 a ，

1 9 b ，及 1 9 c 被形成於表面接線層 2 9 a ， 2 9 b 及 2 9 c 上 (S 2 1) 。因此，可獲得由該背側支撐基材

1 7 支撐該第一裝置層 2 0 之第一裝置單元 2 。

< 第二裝置單元的製造方法 >

第 7 A 至 7 D 圖及第 8 A 至 8 C 圖為剖面圖，其顯示第二裝置單元 4 的製造方法的每一步驟。第二裝置單元 4 的製造方法包括與第一裝置單元 2 的製造方法的步自驟 (S 1 0 至 S 2 0 相同的步驟 (S 2 2 至 S 3 2)) 。詳言之，一多孔層 3 2 藉由陽極化而被形成於一由多晶矽製成半導體基材 3 1 上 (S 2 2) 。由單晶矽所製成之半導體層 3 3 藉由磊晶生長而被形成 (S 2 3) 。第二裝置層 4 0 被形成於該半導體層 3 3 的一表面上 (S 2 4) 。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (20)

一種形成步驟 S 2 4 中之第二裝置層 4 0 的方法與形成步驟 S 1 2 中的第一裝置層 2 0 的方法相似，除了添加了插塞 9 5 a，9 5 b 及 9 5 c 的製造步驟之外。首先，該隔離的絕緣膜層 4 1 藉由部分氧化而被形成於該半導體層 3 3 的一表面上。該閘極絕緣膜層 4 2 a 及 4 2 b 被形成於一區域中，該電晶體亦藉由該半導體層 3 3 的表面熱氧化被形成於該區域中。閘極 4 3 a 藉由 C V D 及微影成像而被形成於閘極絕緣膜層 4 2 a 及 4 2 b 上。p 區

4 5 1 及 4 5 2 是藉由植入 p 型雜質於該半導體層 3 3 的閘極 4 3 a 的底側上而被形成。n 區 4 5 3 及 4 5 4 是藉由植入 n 型雜質於該半導體層 3 3 的閘極 4 3 b 的底側上而被形成。由由 S i O₂ 所製成之側壁 4 4 a 及 4 4 b 被形成於該閘極 4 3 a 及 4 3 b 上。由 S i O₂ 所製成之第一層間絕緣層 4 6 及及中間接線層 4 7 a，4 7 b 及 4 7 c 被形成於其上。此外，由 S i O₂ 所製成之第二層間絕緣層 4 8 及表面接線層 4 9 a，4 9 b 及 4 9 c 被形成於其上。

插塞 9 5 a，9 5 b 及 9 5 c 是在形成第二層間絕緣層 4 8 之後但在表面接線層 4 9 a，4 9 b 及 4 9 c 形成之前被形成的。詳言之，藉由蝕刻孔 9 6 a，9 6 b 及 9 6 c 被形成穿透該第一層間絕緣層 4 6，該第二層間絕緣層 4 8 及該半導體層 3 3，然後由金屬製成之插塞 9 5 a，9 5 b 及 9 5 c 被形成於孔內穿過一絕緣層。

在形成該第二裝置層 4 0 之後，如第 7 B 圖所示，一

經濟部智慧財產局員工消費合作社印製

五、發明說明 (21)

塑膠基材之表面支撐基材 3 6 藉由一熔點約為 7 0 ℃ 之黏劑 3 5 而黏合於該第二裝置層 4 0 的表面上 (S 2 6) 。
接下來，該第二裝置層 4 0 及該表面支撐基材 3 6 從該半導體基材 3 1 上被剝離下來 (S 2 8) 。有三種方法可被用來剝離。第一個方法是施加外力於將該表面支撐基材 3 6 與該半導體基材 3 1 彼此分離開的方向上。第二個方法是藉由將該半導體基材 3 1 浸泡在像是水或乙醇之溶液中然後對其施加超音波來減弱該多孔層 3 2 的強度。第三種方法為藉由施加離心力於該半導體基材 3 1 上以減弱該多孔層 3 2 的強度。

如第 7 C 圖所示，由一塑膠基材所製成之背側支撐基材 3 7 藉由使用熔點約為 1 0 0 ℃ 之黏劑 3 8 而被黏附到該第二裝置層 4 0 的背側上 (S 3 0) 。如第 7 D 圖所示，介於該表面支撐基材 3 6 與該第二裝置層 4 0 之間的黏劑 3 5 於 9 0 ℃ 的溫度下被加熱且被熔化。在此同時，外力被施加於將該表面支撐基材 3 6 與該背側支撐基材 3 7 分開來的方向上，該表面支撐基材 3 6 因而從該第二裝置層 4 0 上被剝離 (S 3 2) 。

接下來，在清潔及去除掉附在該第二裝置層 4 0 的表面上之剩餘的黏劑 3 5 之後，一表面電極的置放處理即被進行 (S 3 4) 。詳言之，示於第 1 圖中之第二裝置層 4 0 上的表面接線層 4 9 a ， 4 9 b 及 4 9 c 與導線 9 7 a ， 9 7 b 及 9 7 c 藉由使用鋼的焊接而分別被連接。如第 8 A 圖中所示，表面支撐基材 3 6 藉由使用由環氧

五、發明說明 (22)

樹脂所製成且熔點約為 120℃ 的黏劑 35A 而被再黏合於該第二裝置層 40 的表面上 (S36)。介於該背側支撐基材 37 與該第二裝置層 40 之間的黏劑 38 在 110℃ 的溫度下被加熱並熔化。在此同時，外力被施加於將該表面支撐基材 36 與該背側支撐基材 37 分開來的方向上，該表面支撐基材 37 因而從該第二裝置層 40 上被剝離 (S38)，如第 8B 圖所示。因而獲得如第 8C 圖中所示之由表面支撐基材 36 支撐該第二裝置層 40 之第二裝置單元 4。

< 黏合裝置單元 2 及 4 的方法 >

如上述處理所製成之第一裝置單元 2 及第二裝置單元 4 被黏合在一起讓該第一裝置層 20 與該第二裝置層 40 彼此面對面，如第 9A 圖中所示 (S40)。用來黏合該第一裝置單元 2 與該第二裝置單元 4 (見第 9B 圖) 的黏劑 39 是由環氧樹脂所製成。

因此獲得如第 9B 圖所示之具有層疊該第一裝置層 20 與該第二裝置層 40 結構之薄膜裝置 1。該薄膜裝置 1 可被該表面支撐基材 36 或該背側支撐基材 17 其中之一者所支撐。其結果為，表面支撐基材 36 或該背側支撐基材 17 其中之一者可被離。

第一裝置層 20 與該第二裝置層 40 對應於本發明之“裝置層”的一特定例子。該表面支撐基材 36 及該背側支撐基材 17 對應於本發明之“支撐基材”及“黏著基材”

五、發明說明（²³）

”的特定例子。再者，第一裝置單元 2 與該第二裝置單元 4 對應於本發明之“裝置單元”的一特定例子。半導體基材 1 1 及 3 1 對應於本發明之“半導體基材”的一特定例子。

第 1 0 A 及 1 0 B 圖顯示具有一三層結構之薄膜裝置的製造方法。在製造此種薄膜裝置中，首先，如第 1 0 A 圖所示，該背側支撐基材 1 7 從該具有兩層結構的薄膜裝置 1 上被剝離，及殘留在該該薄膜裝置 1 的背側上之黏劑 1 8 用乙醇清潔並去除掉。如第 1 0 B 圖中所示，一具有與第一裝置單元 2 相同結構（見第 6 B 圖）之第三裝置單元 2 - 1 被黏附到該薄膜裝置 1 的背側上，即該第一裝置層 2 0 的背側上。該第一裝置層 2 0 及該第三裝置單元 2 - 1 的一以標號 2 0 - 1 表示之裝置層彼此面對面地被黏合。因此可獲得具有一三層結構的一薄膜裝置。具有多於三層的薄膜裝置可藉由重復上述的程序而被獲得，特別是，該薄膜裝置之背側支撐基材或表面支撐基材被剝離及其它裝置單元被黏上。被層疊的裝置層可以是相同的也可以是不同的。

如上所述，根據第一實施例的一薄膜裝置的的製造方法，具有多層裝置層 2 0 及 4 0 之薄膜裝置 1 藉由將第一裝置單元 2 與第二裝置單元 4 黏合在一起而被製成。其結果為，與依序形成多層裝置層之前技不同的，本發明之形成裝置層的方法沒有限制。因此，快速沉積可被用來形成裝置層。這使得一薄膜裝置的製造處理的產出率得以獲得

五、發明說明 (24)

提高。不同的薄膜裝置可藉由預先製備包含裝置層及支撐基材並根據其用途而將它們黏在一起而被輕易地製造。當在裝置層上發現瑕疵時，具有該瑕疵之裝置層之裝置單元即不會被黏合。這減少了材料的浪費。

此外，該第一裝置層 20 及第二裝置層 40 分別被該支撐基材 17 及 36 支撐於第一裝置單元 2 及第二裝置單元 4 中。其結果為，約 1 微米厚的第一裝置層 20 及第二裝置層 40 可被黏合。再者，具有多於兩層的薄膜裝置可容易藉由從該已被層疊的薄膜裝置 1 上剝除該背側支撐基材 17 或該表面支撐基材 36 然後黏上其它的裝置單元來製造。

〔第一變化例〕

此實施例的一第一變化例將參照第 11 圖來說明，其顯示此變化例的一表面支撐基材 16A 的形狀。該表面支撐基材 16A 可取代表面支撐基材 16 (見第 5A 圖)。許多孔 160 被形成於整個表面支撐基材 16A 上以穿透其表面及背側。一可溶解於一特定的溶液，如丙酮，中之黏劑 15A 被塗覆於該表面支撐基材 16A 的整個表面上 (第 11 圖的底部) 及該黏劑 15A 將表面支撐基材 16A 與該第一裝置層 20 的表面黏在一起 (見第 5A 圖)。

在該表面支撐基材 16A 從該第一裝置層 20 上剝離的期間，一流體，如丙酮，被加至該表面支撐基材 16A

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (25)

之與該黏劑 1 5 A 所在之面相反的面上以藉由毛細管現象經由孔 1 6 0 來溶解黏劑 1 5 A 。形成於該表面支撐基材 1 6 A 的整個表面上之孔 1 6 0 能夠將該流體均勻地散佈於該黏劑 1 5 A 的整個面上及該黏劑 1 5 A 因而可被有效率地溶解。這讓該表面支撐基材 1 6 A 從該第一裝置層上剝離可以只用很小的外力來達成。示於第 1 1 圖中之該表面支撐基材 1 6 A 的結構可被應用於該第一裝置單元 2 的背側支撐基材 1 7 (見第 5 c 圖) 及該第二裝置單元 4 的表面支撐基材 3 6 與背側支撐基材 3 7 (見第 8 a 圖) 上。

[第二變化例]

此實施例的一第二變化例將參照第 1 2 圖來說明，其顯示此變化例的一表面支撐基材 1 6 B 的形狀。該表面支撐基材 1 6 B 可取代表面支撐基材 1 6 (見第 5 A 圖) 。一可溶解於一特定的溶液，如丙酮，中之黏劑 1 5 B 被星散地散佈於該表面支撐基材 1 6 B 的黏著面上 (第 1 2 圖的底部) 及該黏劑 1 5 B 將表面支撐基材 1 6 B 與該第一裝置層 2 0 的表面黏在一起 (見第 5 A 圖) 。

在該表面支撐基材 1 6 B 從該第一裝置層 2 0 上剝離的期間，一流體，如丙酮，被加至該表面支撐基材 1 6 B 與該第一裝置層 2 0 之間的空間上。在該表面支撐基材 1 6 B 的黏著表面上之黏劑 1 5 B 的不規則空間讓該流體能夠輕易地到達整個黏劑 1 5 B 。其結果為該黏劑 1 5 B

經濟部智慧財產局員工消費合作社印製

五、發明說明 (26)

可快速地被溶解及可用很下的外力將該表面支撐基材

1 6 B 從該第一裝置層 2 0 上剝除。示於第 1 2 圖中之該表面支撐基材 1 6 A 的結構可被應用於該第一裝置單元 2 的背側支撐基材 1 7 (見第 5 C 圖) 及該第二裝置單元 4 的表面支撐基材 3 6 與背側支撐基材 3 7 (見第 8 a 圖) 上。

[第三變化例]

此實施例的一第二變化例將參照第 1 3 圖來說明，其顯示此變化例的一表面支撐基材 1 6 C 的形狀。該表面支撐基材 1 6 C 可取代表面支撐基材 1 6 (見第 5 A 圖)。該表面支撐基材 1 6 C 是由織有薄線不銹鋼之網狀布料所製成。在此例子中，該表面支撐基材 1 6 C 先被浸泡於水中然後被置於該第一裝置層 2 0 (見第 5 A 圖) 上。之後，整個裝置被冷卻至約 -2°C 的溫度。被浸入到該表面支撐基材 1 6 C 中的水被固化且變成冰，因此該表面支撐基材 1 6 C 藉由冰黏附著力而黏附於該第一裝置層 2 0 上。

在該表面支撐基材 1 6 C 黏附於該第一裝置層 2 0 上之後，該裝置藉由使用液態氮或類此者被進一步冷卻。這藉由將該表面支撐基材 1 6 C 進一步固化而縮小體積。如果該表面支撐基材 1 6 C 被收縮，則該第一裝置層 2 0 將會隨著該表面支撐基材 1 6 C 被改變而被改變，因為該第一裝置層 2 0 非常的薄。然而，半導體積材 1 1 (見第 5 A 圖) 並沒有被改變。其結果為，介於該裝置層 2 0 與

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (27)

該半導體基材 1 1 之間的多孔層 1 2 被破壞並剝離。再者，介於該表面支撐基材 1 6 C 與該第一裝置層 2 0 之間之冰的黏著藉由將該表面支撐基材 1 6 C 加熱至 2 0 ℃ 的溫度而被溶解。因此，該表面支撐基材 1 6 C 可從該第一裝置層 2 0 上剝除。

根據此變化例，該表面支撐基材 1 6 C 可藉由使用水而黏著於該第一裝置層 2 0 上。其結果為，可單純藉由溫度控制而將該表面支撐基材 1 6 C 黏著於該第一裝置層 2 0 上或與其分離，及從該半導體基材 1 1 上剝除。示於第 1 3 圖中之該表面支撐基材 1 6 C 的結構可被應用於該第一裝置單元 2 的背側支撐基材 1 7 (見第 5 C 圖) 及該第二裝置單元 4 的表面支撐基材 3 6 與背側支撐基材 3 7 (見第 8 a 圖) 上。該表面支撐基材 1 6 C 的材料並不侷限於布料，可以浸入液體的材質，如紙，亦可被使用。

[第四變化例]

第四變化例將參照第 5 A 圖來說明。在此變化例中，一可溶於水中的黏劑，如漿糊，被用作為將表面支撐基材 1 6 黏於該第一裝置層 2 0 上的黏劑 1 5。在將該該表面支撐基材 1 6 從該第一裝置層 2 0 上剝掉之後之該第一裝置層 2 0 的表面清潔較為容易，因為漿糊可用水來清係並去除。然而，漿糊的黏性相對較差。其結果為，在將該第一裝置層 2 0 從該半導體基材 1 1 上剝除的期間，一需要較小的外力施加至該該表面支撐基材 1 6 與該第一裝置層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (28)

20 上的方法被使用，其中該多孔層 12 在乙醇中被超音波所破壞。

〔第五變化例〕

第五變化例將參照第 5 A 圖來說明。在此變化例中，一在室溫（如 20℃）下具有高黏性及在高溫下具有低黏性的特性之黏劑被用作為將該表面支撐基材 16 黏著於該第一裝置層 20 上的黏劑 15。此一黏劑的一個例子為由美國的 Landec 公司所研發之溫感黏劑 Interlimer（商標名；Nitta 公司）。此黏劑在室溫時表現出高的黏性（例如 30 g/mm）；然而該黏性在 50℃ 或更高的溫度下被降低十分之一（例如，在 60℃ 的溫度時為 3 g/mm）。

在使用上述黏劑的例子中，該表面支撐基材 16 是在室溫下，即該黏劑被保持在高黏性時，被黏著於該第一裝置層 20 上。在另一方面，該表面基材 16 是在 60℃ 的溫度時，即該黏劑的黏性被降低的溫度，從該第一裝置層 20 上被剝除。因此，可藉由在一很窄的溫度範圍內之溫度控制而將該表面支撐基材 16 黏著於該第一裝置層 20 上或與其分離。

〔第六變化例〕

第六變化例將參照第 5 A 圖來說明。在此變化例中，軟化點溫度為 49℃ 之蠟被用作為將該表面支撐基材 16

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (29)

黏著於該第一裝置層 20 上的黏劑 15。該蠟被加熱到至少該軟化點溫度以供黏著。在黏著之後，該蠟被降溫至室溫時，蠟即被硬化藉此將該表面支撐基材 16 穩穩地黏附於該第一裝置層 20 上。在剝除時，該蠟被再加熱到至少其軟化點溫度以減繞其黏性。這使得該表面支撐基材 16 能夠輕易地從該第一裝置層 20 上剝離。

由松香製成的天然蠟，由合成樹脂或類此者所製成的固態蠟都可被用作為上述的蠟。若考慮後者所描述之將該表面支撐基材 16 從該第一裝置層 20 上剝離的處理，具有相對低的軟化點之水溶性的蠟是較佳的。

[第七變化例]

第七變化例將參照第 5 A 圖加以說明。在此變化例中，一黏性膠帶被用作為將該表面支撐基材 16 黏著於該第一裝置層 20 上的黏劑 15，該膠帶的黏性可藉由紫外線照射而被降低。此種黏性膠帶的例子為由 Lintec 公司所發展之 UV 硬化式 BG 保護膠帶 E-2142 (商標)，UV 硬化式小方塊膠帶 (商標)。在剝除時，用紫外線照射該黏性膠帶以減若其黏性。這使得該表面支撐基材 16 可易輕易地從第一裝置層 20 上剝除。

[第二實施例]

將參至第 14 圖及 15 A 至 15 C 圖來描述本發明的第二實施例。在此實施例中，一第一裝置單元 2 A 被黏附

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (30)

於該第二裝置單元 4 上。該第二裝置單元 4 具有與第一實施例相同的結構。在另一方面，該第一裝置單元 2 A 與第一實施例之第一裝置單元不同地是藉由將該第一裝置層 2 0 形成於該半導體基材 1 1 上而形成的。與第一實施例相同的構件被標以相同的標號，且其說明將被省略。

第 1 4 圖為一流程圖，其顯示製造根據本發明的第二實施例之一裝置層的方法及第 1 5 A 至 1 5 C 圖為剖面圖，其顯示第 1 4 圖之製造方法的每一步驟。首先，該第一裝置單元 2 A 用第一實施例之步驟 S 1 0 至 S 1 6 來製造。詳言之，多孔層 1 2 被形成於該半導體基材 1 1 上 (S 1 0)，然後該半導體層 1 3 被形成於其上 (S 1 1)。該第一裝置層 2 0 被形成於該半導體基材 1 3 上 (S 1 2)。然而，沒有第一實施例中的步驟 S 1 4 至 S 2 1 被實施，其為表面支撐基材 1 6 黏附於該第一裝置層 2 0 上及類此者的步驟。焊球被形成於該第一裝置層 2 0 的表面上 (S 1 3)。因而獲得半導體基材 1 1 支撐該第一裝置層 2 0 之第一裝置單元 2 A。

接下來，該第二裝置單元 4 以與第一實施例之步驟 S 2 2 至 S 3 8 相同的步驟來製造。

如第 1 5 A 圖中所示，該第一裝置單元 2 A 及該第二裝置單元 4 是以第一裝置層 2 0 與第二裝置層 4 0 彼此面對的方式被黏在一起 (S 5 0)。用來黏合該第一及第二裝置單元 2 A 及 4 的黏劑 3 9 是由環氧樹脂所製成的。因此可獲得裝置層 2 0 及 4 0 層疊於半導體基材 1 1 上的結

經濟部智慧財產局員工消費合作社印製

五、發明說明 (31)

構。

如第 1 5 B 圖中所示，該第一裝置層 2 0 與該第二裝置層 4 0 及表面支撐基材 3 6 一起從該半導體基材 1 1 上被剝除 (S 5 2)。與第一實施例相同的，有三種方法可被用來剝離。第一個方法是施加外力於將該表面支撐基材 1 6 與該半導體基材 1 1 彼此分離開的方向上。第二個方法是藉由將該半導體基材 1 1 浸泡在像是水或乙醇之溶液中然後對其施加超音波來減弱該多孔層 1 2 的強度。第三種方法為藉由施加離心力於該半導體基材 1 1 上以減弱該多孔層 1 2 的強度。

如第 1 5 C 圖所示的，在藉由蝕刻將附著於該第一裝置層 2 0 的背側上之殘餘的多孔層 1 2 清除掉之後，用環氧樹脂製成的黏劑將該背側支撐基材 1 7 黏著於該第一裝置層 2 0 的背側上 (S 5 4)。如此可獲得第一裝置層 2 0 與第二裝置層 4 0 層疊在一起之薄膜裝置。

該表面支撐基材 3 6 及該半導體基材 1 1 對應於本發明之“支撐基材”的一特定例子。該第一裝置單元 2 A 及該第二裝置單元 4 對應於本發明的“裝置單元”的一特定例子。

在上述的第二實施例中，裝置單元 2 A 包含該第一裝置層 2 0 及該半導體基材 1 1 及在該第一裝置單元 2 A 被黏合於該第二裝置單元 4 上之後從該半導體基材 1 1 上被剝除。其結果為，不需將該表面支撐基材黏至該第一裝置層 2 0 上。與第一實施例比較起來，在製造期間所使用的

五、發明說明 (32)

材料較少。

[第一變化例]

此第二實施例的一第一變化例參照第 1 6 圖被描述，該圖為一流程圖其顯示製造根據本發明的第二實施例之一裝置層的方法的一變化例。在此變化例中，在形成該第一裝置單元 2 A 期間，該第一裝置層 2 0 被形成於該半導體基材 1 1 之上，它們之間沒有多孔層 1 2 (S 1 2)。該焊球與第二實施例相同第被形成於該第一裝置層 2 0 的表面上 (S 1 3)，藉以獲得該第一裝置單元 2 A。該第二裝置單元 4 用與第二實施例之步驟 S 2 2 至 S 3 8 相同的步驟來製造。

與第二實施例相同地，該第一裝置單元 2 A 及該第二裝置單元 4 是以第一裝置層 2 0 與第二裝置層 4 0 彼此面對的方式被黏在一起 (S 5 0)。與第二實施例不同地，該第一裝置單元 2 A 及該第二裝置單元 4 沒有從該半導體基材 1 1 上被剝除。因而可獲得裝置層 2 0 及 4 0 層疊於半導體基材 1 1 上的結構。

根據此變化例，製造該裝置較容易，因為該第一裝置層 2 0 被形成於該半導體基材 1 1 上。

[第二變化例]

參照第 1 7 A 及 1 7 B 圖，該第二實施例的一第二變化例被說明。第 1 7 A 及 1 7 B 圖分別顯示根據此第二變

五、發明說明 (33)

化例的一半導體基材 1 1 A 及一表面支撐基材 3 6 A 。如第 1 7 A 圖所示，該半導體基材 1 1 A 相當的大且多層第一裝置層 2 0 (如 9 0 層) 可被形成於其上。如第 1 7 B 圖所示，該表面支撐基材 3 6 A 的大小幾乎與該半導體基材 1 1 A 相同且多層第二裝置層 4 0 (如 9 0 層) 可被黏著於其背側上。每一第一裝置層 2 0 及第二裝置層 4 0 都具有相同的面積。在該半導體基材 1 1 上的第一裝置層與黏著於該表面支撐基材 3 6 A 上的第二裝置層 4 0 的每一部分都彼此相符合。

根據此變化例，多個第一裝置層 2 0 與第二裝置層 4 0 的層疊 (如 9 0 疊) 係將該半導體基材 1 1 A 黏著於該表面支撐基材 3 6 A 上重疊在一起而形成的。該第一裝置層 2 0 與第二裝置層 4 0 係經由未示出的焊球而彼此電氣地連接在一起。當切斷該半導體基材 1 1 及該表面支撐基材 3 6 A 以分離相鄰的層疊時，即可製成包含該第一裝置層 2 0 及該第二裝置層 4 0 之多個薄膜裝置 1 (如 9 0 個) 。換言之，使用根據此變化例之簡單方法可製成許多個薄膜裝置 1 。

[第三變化例]

一第三變化例參照第 1 8 A 及 1 8 B 圖加以說明。第 1 8 A 及 1 8 B 圖分別顯示一半導體基材 1 1 B 及一表面支撐基材 3 6 B 。與第二變化例相同的，多層第一裝置層 2 0 被形成於該半導體基材 1 1 上 (見第 1 8 A 圖) 及多

五、發明說明 (34)

層第二裝置層 4 0 被黏著於該表面支撐基材 3 6 B 上 (見第 1 8 B 圖) 。在上述的第二變化例中，雖然該第一裝置層 2 0 與該第二裝置層 4 0 具有相同的面積，但在此變化例中第二裝置層 4 0 A 則大於該第一裝置層 2 0 。在此例子中，當該第一裝置層 2 0 黏著於該第二裝置層 4 0 A 上時，該第二裝置層 4 0 A 的周邊從該第一裝置層 2 0 伸出來，如第 1 9 圖所示。其結果為，第 1 9 圖中以 W 表示之接線連結被應用於該第一裝置層 2 0 的周邊及該第二裝置層 4 0 A 之伸出來的周邊上。

根據此變化例，在黏合該第一裝置層 2 0 與該第二裝置層 4 0 A 時就不需要使用焊球。這讓黏合變得較容易。與第 1 8 A 及 1 8 B 圖相反地，該第一裝置層 2 0 可被形成為大於該第二裝置層 4 0 A 。

[第三實施例]

本發明的一第三實施例將參照第 2 0 至第 2 2 A 及 2 2 B 圖加以說明。在此實施例中，裝置層分別被形成於一半導體基材的表面及背側上。第 2 0 圖為一流程圖其顯示根據本發明的一第三實施例之一裝置層的製造方法及第 2 1 A 至 2 1 D 圖為剖面圖其顯示第 2 0 圖中之方法的每一步驟。此說明將針對不同於第一及第二實施例之處，其它的說明將被省略。

如第 2 1 A 圖所示，與第一實施例相同地，該多孔層 1 2 藉由陽極化而被形成於該半導體基材 1 1 的表面上 (

五、發明說明 (35)

S 7 0) 。該半 導 體 層 1 3 藉 由 磊 晶 生 長 而 被 形 成 於 該 多
孔 層 1 2 上 (S 7 2) 。如 第 2 1 B 圖 所 示 的 ， 一 由 絕 緣
材 質 所 製 成 之 內 側 絕 緣 層 1 3 0 藉 由 使 用 與 形 成
S I M O X (以 植 入 氧 來 分 離) 晶 圓 相 同 的 方 法 之 離 子 植
入 而 被 形 成 於 該 半 導 體 層 1 3 上 (S 7 4) 。如 第 2 1 C
圖 所 示 的 ， 具 有 與 第 一 實 施 例 相 同 的 結 構 之 第 一 裝 置 層
2 0 被 形 成 於 該 半 導 體 層 1 3 之 上 (S 7 6) 。該 第 一 裝
置 2 0 的 結 構 說 明 將 被 省 略 。

如 第 2 D 圖 所 示 ， 一 由 抗 熱 塑 膠 基 材 或 玻 璃 基 材 製 成
的 表 面 支 撐 基 材 1 6 係 用 環 氧 樹 脂 製 成 的 黏 劑 1 5 或 用 玻
璃 融 合 而 被 黏 著 於 該 第 一 裝 置 層 2 0 的 表 面 上 (S 7 8)
。 接 下 來 ， 該 表 面 支 撐 基 材 1 6 與 該 第 一 裝 置 層 2 0 從 該
半 導 體 基 材 1 1 上 被 剝 除 (S 8 0) 。 有 三 種 方 法 可 被 用
來 剝 離 。 第 一 個 方 法 是 施 加 外 力 於 將 該 表 面 支 撐 基 材 1 6
與 該 半 導 體 基 材 1 1 彼 此 分 離 開 的 方 向 上 。 第 二 個 方 法 是
藉 由 將 該 半 導 體 基 材 1 1 浸 泡 在 像 是 水 或 乙 醇 之 溶 液 中 然
後 對 其 施 加 超 音 波 來 減 弱 該 多 孔 層 1 2 的 強 度 。 第 三 種 方
法 為 藉 由 施 加 離 心 力 於 該 半 導 體 基 材 1 1 上 以 減 弱 該 多 孔
層 1 2 的 強 度 。

如 第 2 2 A 圖 所 示 ， 附 著 在 該 半 導 體 層 1 3 的 背 側 上
之 殘 餘 多 孔 層 1 2 是 藉 由 蝕 刻 或 類 此 者 來 加 以 去 除 。 如 第
2 2 B 圖 中 所 示 ， 具 有 與 第 一 實 施 例 相 同 結 構 之 第 二 裝 置
層 4 0 被 形 成 於 該 半 導 體 層 1 3 的 背 側 上 (S 8 2) 。 藉
此 可 獲 得 該 薄 膜 裝 置 1 ， 其 中 該 第 一 裝 置 層 2 0 及 該 第 二

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (36)

裝置層 40 係被形成於該半導體基材 11 的背側上。

該半導體層 13 係動應於本發明之“半導體層”的一特定例子及該內側絕緣層 130 係對應於本發明之“內側絕緣層”的一特定的例子。此外，該第一裝置層 20 及該第二裝置層 40 係分別對應於本發明之“第一裝置層”及“第二裝置層”的特定例子。

根據此實施例，一半導體層 13 包含該第一裝置層 20 及該第二裝置層 40 於其表面及背側上。其結果為，可以很容易形成具有多層的結構之薄膜裝置。裝置層 20 及 40 係經由設置於該半導體層 13 中之內側絕緣層 130 而彼此電氣地隔開來。

[第四實施例]

本發明的一第四實施例將參照第 23A - 23D 圖至 27A 與 27B 圖來加以說明。第四實施例之薄膜裝置整合一光學二極體及一雷射二極體。

第 23A 至 23D 圖為剖面圖，其顯示一光學二極體 50 的製造方法的每一步驟。如第 23A 圖所示，一具有約 $0.01 \Omega \text{ cm}$ 的電阻率之 p + 型單晶矽基材被用作為一半導體基材 51。一多孔層 52 係藉由與第一實施例相同的陽極化而被形成於該半導體基材 51 的表面上。接下來，氫氣回火於 1100°C 的溫度下實施約 30 分鐘藉以填補在多孔層 52 的表面上之孔洞。然後，單晶矽於 1070°C 的溫度下藉由使用像是 SiH_4 (矽烷) 的氣體，而

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (37)

被磊晶生長於該多孔層 5 2 上，藉此一具有 1 0 微米厚的半導體層 5 3 被形成。如第 2 3 B 圖所示，一 n 區 5 3 a 係藉由植入一 n 型雜質，如磷 (P)，至該半導體層 5 3 而被形成。一 p 區 5 3 b 係藉由透過一預定的圖案 (未示出) 植入一 p 型雜質，硼 (B)，至該半導體層 5 3 而被形成。

由透明的環氧樹脂製成的保護層 5 4 及一金屬的電極層 5 5 以一預定的圖案形成於該 p 區 5 3 b 上。該電極層 5 5 係經由形成在該保護層 5 4 上的接點孔而與 p 區 5 3 b 的表面接觸。如第 2 3 C 圖所示，一塑膠膜層製成的表面支撐基材 5 7 係用一黏劑 5 6 來黏著，該黏劑係藉由冷卻至一低溫，例如低於室溫，來降低其黏性。此一黏劑的一個例子為由美國的 Landec 公司所研發之溫感黏劑 Interlimer (商標名； Nitta 公司)。

如第 2 3 D 圖所示的，該表面支撐基材 5 7 及該半導體基材 5 3 從該半導體基材 5 1 上被剝除。有三種方法可被用來剝離。第一個方法是施加外力於將該表面支撐基材 5 7 與該半導體基材 5 1 彼此分離開的方向上。第二個方法是藉由將該半導體基材 5 1 浸泡在像是水之溶液中然後對其施加超音波來減弱該多孔層 5 2 的強度。第三種方法為藉由施加離心力於該半導體基材 5 1 上以減弱該多孔層 5 2 的強度。附著於該半導體層 5 3 的背側上之殘餘的多孔層 5 2 是藉由使用氫氟酸，硝酸及醋酸之水溶液蝕刻而被清除掉。

五、發明說明 (38)

如第 2 4 A 圖所示，一作為金屬製的熱幅射板用的背側電極藉由沉積而被形成該半導體層 5 3 的背側上。一塑膠薄膜之背側支撐基材 5 9 係使用一在室溫下具有黏性之黏劑 6 0，如環氧樹脂，而被黏著於該表面支撐基材 5 7 上。該表面支撐基材 5 7 被冷卻至約 5℃ 的溫度用以降低黏劑 6 0 的黏性且從該半導體層 5 3 上被剝除。一焊球 6 1 被形成於該電極 5 5 的表面上。因而可獲得該背側支撐基材 5 9 支撐該光學二極體 5 0 的第一裝置單元 5。

第 2 5 A 至 2 5 E 及第 2 6 A 至 2 6 E 為剖面圖，其顯示一雷射二極體 8 0 的製造方法的每一步驟。一植入硫 (S) 或錫 (S n) 之 n 型銦磷 (I n P) 半導體基材 7 1 被使用。一多控層 7 2 被藉由與第一實施例相同之陽極化而形成於該半導體基材 7 1 的表面上。如第 2 5 a 圖中所示的，一 n 型 I n P 的半導體層 7 3 被磊晶生長於該多孔層 7 2 上。如第 2 5 B 圖所示，一 p 型 I n G a A s P (銦鎵砷磷) 主動層 8 1 被磊晶生長於該半導體層 7 3 之上。一由 S i O 2 所製成之罩幕 8 2 被形成於該主動層 8 1 的一預定部分上。如第 2 5 C 圖中所示，該主動層 8 1 及該半導體層 7 3 藉由使用罩幕 8 2 之 R I E (反應離子蝕刻) 而被蝕刻。

如第 2 5 D 圖所示，在去除掉在半導體層 7 3 上的罩幕 8 2 之後，一包含了 p 型雜質之 I n P 層 (下文中被稱為一 p 層) 8 6 及一包含了 n 型雜質之 I n P (下文中被稱為一 n 層) 8 7 如標號的順序被磊晶生長。一包含了 p

五、發明說明 (39)

型雜質之 In P 層的 p 層 8 3 被形成於 n 層 8 7 之上。一由包含了 p 型雜質之 In Ga As P 所製成的蓋層 8 4 被沉積於 p 層 8 3 之上及一電極層 8 5 亦被形成於其上。

如第 2 5 e 圖所示，一第一反射器 8 8 被形成於該 p 層 8 3 之上。該反射器 8 8 是藉由層疊六至十層的介電質薄膜，如單晶矽，SiN₄ 及 MgO（氧化鎂），而被形成的。這些介電質薄膜是藉由沉積來形成。如第 2 6 A 圖所示，一塑膠膜層製成之表面支撐基材 7 6 是用一黏劑 7 5 而被著於該第一反射器 8 8 及該電極層 8 5 上，該黏劑冷卻至室溫或低於室溫時黏性會降低。

如第 2 6 B 圖所示，該表面支撐基材 7 6 及該半導體層 7 3 從該半導體基材 7 1 上被剝除。剝除的方法與第 2 3 D 圖所示之光學二極體 5 0 的方法相同。在剝除之後，附著在該半導體層 7 3 的背側上之殘餘的多孔層 7 2 是藉由使用氫氟酸，硝酸及醋酸之水溶液蝕刻而被清除掉。如第 2 6 C 圖所示，一金屬電極層 8 9 以一預定的圖案被形成於該半導體層 7 3 的背側上。如第 2 6 D 圖所示，該半導體層 7 3 使用該電極層 8 9 作為一罩幕而由其背側被蝕刻及一第二反射器 9 0 則是被形成於一用蝕刻處理所形成的孔 7 3 a 中。

該第二反射器 9 0 是藉由層疊六至十層的介電質薄膜，如單晶矽，SiO₂，MgO，而形成的。每一健電質薄膜都是用沉積形成的。該第二反射器 9 0 為一發射光線的鏡子且其反射係數小於該第一反射器 8 8。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (40)

如第 2 6 E 圖所示，一塑膠膜製成的背側支撐基材 7 7 被黏著於該半導體層 7 3 的背側上用以蓋住該第二反射器 9 0 及該電極層 8 9。一用來將該半導體層 7 3 黏著於該背側支撐基材 7 7 上的黏劑 7 8 其黏性在其被冷卻至室溫或更低時會被降低。該表面支撐基材 7 6 然後藉由將其冷卻至 5℃ 的溫度以降低黏劑 7 5 的黏性而從該半導體層 7 3 上剝除下來。因而形成該雷射二極體 8 0 及由該背側支撐基材 7 7 來支撐該雷射二極體 8 0 之第二裝置單元 8。具有此一結構之雷射二極體 8 0 被稱為發光雷射二極體，其發射光線至一反射器的垂直方向上。

該光學二極體 5 0 及雷射二極體 8 0 對應於本發明之“裝置層”的一特定例子及該背側支撐基材 5 9 與 7 7 對應於本發明之“支撐基材”的一特定的例子。再者，該雷射二極體 8 0 對應於本發明之“發光裝置層”的一特定的例子及該光學二極體 5 0 對應於本發明之“光偵測器裝置層”的一特定的例子。

第 2 7 A 及 2 7 B 圖為剖面圖，其顯示將如上所述地製成之第一裝置單元 5 與第二裝置單元 8 黏合在一起之步驟。如第 2 7 A 圖所示，該第一裝置單元 5 與第二裝置單元 8 係以該光學二極體 5 0 與該雷射二極體 8 0 彼此面對的方式黏在一起。在此時，在該光學二極體 5 0 的電極層 5 5 上之焊球 6 1 亦面向該雷射二極體 8 0 的電極層 8 5。一用來將該第一裝置單元 5 與第二裝置單元 8 黏合在一起之黏劑 7 9（見第 2 7 B 圖）是用環氧樹脂製成的。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (41)

該表面支撐基材 7 8 在介於該表面支撐基材 7 8 與該雷射二極體 8 0 之間的該黏劑 7 7 的黏性因冷卻至室溫而減低時即由該雷射二極體 8 0 上被剝除。藉由此步驟，該雷射二極體 8 0 與該光學二極體 5 0 被層疊且可獲得一被該背側支撐基材 5 9 所支撐之薄膜裝置 9。該雷射二極體 8 0 的面積小於該光學二極體 5 0 的面積以避免該雷射二極體 8 0 完全地攔截了入射到該光學二極體 5 0 的光線且被設置成靠在該光學二極體 5 0 的表面的一側上。

參照第 2 7 B 圖，其顯示如上所述地製造的薄膜裝置 9 的效果。當電流送經該雷射二極體 8 0，經過該電極層 8 9 及 8 5 時，在該主動層 8 1 所產生的光線被該第一反射器 8 8 及第二反射器 9 0 重復地反射並產生俗稱雷射振盪之光諧振。藉由雷射振盪而造成之光線放大被發射穿過該第二反射器 9 0 如第 2 7 B 圖中之 L 1 所示。

在該光學二極體 5 0 中，反向電壓經由負電極的電極層 5 5 及正電極的電極層 5 8 而被施加至該 p 層 5 3 b 及該 n 層 5 3 a。當光線穿過透明的保護層 5 4 如第 2 7 B 圖中的 L 2 所示，時，電流因為在 p 層 5 3 b 與 n 層 5 3 a 的接合表面中之光電效應而流動且該電流變成輸出訊號。

自採實施例的薄膜裝置中，該雷射二極體 8 0 與該光學二極體 5 0 被一體形成。其結果為，該光學二極體 5 0 可偵測由該雷射二極體 8 0 發射出的光線，其是被一物體所反射而被回送的。因此，該薄膜裝置可被用作為一感應

五、發明說明 (42)

器來偵測一物體的存在與否。

該雷射二極體 8 0 與該光學二極體 5 0 被電氣地串聯中間夾著該焊球 6 1。其結果為，當該光學二極體 5 0 的電極層 5 8 及該雷射二極體 8 0 的電極層 8 9 分別被連接至一外部的電源電位及大地電位時，即可供應電能給該雷射二極體 8 0 與該光學二極體 5 0 兩者。

雖然本發明已用某些實施例及例子加以描述，但本發明並不侷限於前述之實施例及例子，而是可被不同的變化。例如，在上述的實施例中，表面及背側支撐基材可以是由 E V A (乙 烯 乙 烯 醋 酸 酯) 所製成的，其在高溫時表現出黏性。在此例子中，藉由使用有黏性的表面極背側支撐基材，所以就不需要黏劑。

在第一至第三實施例中，其是用 C M O S 式電晶體的裝置層 2 0 及 4 0 來說明。然而，裝置層 2 0 及 4 0 可以是主動裝置，如除了 C M O S 及二極體之外的電晶體，被動裝置，如電阻及電容，及光電轉換元件，如光學二極體及雷射二極體。其亦可以是 C P U (中央處理單元)。

D R A M (動態隨機存取記憶體) 或類此者。

在第一至第三實施例中，半導體層 1 3 是磊晶生長於該矽半導體基材 1 1 上中間夾一多孔層 1 2。然而，該半導體基材 1 1 可由 G e (鍺) 製成及半導體層 1 3 係雜磊晶生長於其上。此外，一材質可被雜磊晶生長於該矽的半導體基材 1 1 上，該材質具有一小的矽錯位 (mismatch) 及晶格常數。例如，S i G e (矽鍺)，G e，G a A s

五、發明說明 (43)

(鎵 砷) 或類此者可以以提到的順序被雜磊晶於該矽的半導體基材 1 1 上。

在上述的實施例中，表面及背側支撐基材是由一塑膠板或類此者所製成。除了塑膠板之外，金屬，包括金屬纖維，多孔金屬或類此者，陶瓷，包括陶瓷纖維，多孔陶瓷或類此者，或其它纖維，如紙，麻，棉花，亦可被使用。

在上述的實施例中，如示於第 5 A 及 5 B 中者，該裝置層被形成於該半導體基材上及在該表面支撐基材黏著於該裝置層之後，該半導體基材從該多孔層上被剝除掉。然而，在該表面支撐基材被黏著於該半導體基材及該半導體基材從該多孔層上被剝除掉之後，該裝置層可形了被形成於殘留在該表面支撐基材側上的多孔層上。在此例子中，一具有絕佳的抗熱性及與矽相同的線膨脹係數之材質被用作為一黏劑來將該表面支撐基材黏著於該半導體基材上。該裝置層是在該黏劑的抗熱溫度下被形成。

如上所述的，根據本發明之一薄膜裝置的製造方法，該薄膜裝置是藉由結合多個裝置單元而形成的。其結果為，與多個裝置層依序地被層疊的方法不同的是，本發明之形成該裝置層的方法不受限制。這使得形成一裝置層的方法可以選擇短時間的方法。其結果為，一薄膜裝置層的製造的產出率得以提升。因為該支撐基材支撐該裝置層，所以可以結合 1 微米厚的薄裝置層。

根據本發明之一薄膜裝置的製造方法，該半導體層分別包含裝置層於其表面及背側上。這使得包含多層裝置層

五、發明說明 (44)

的薄膜裝置得以輕易地被製造。

根據本發明的薄膜裝置，該光偵測器層偵測從該發光裝置層發出的光，該光線是被一物體所反射而送回的。其結果為，單一裝置可偵測一物體的通過，而這通常是用兩個獨立的裝置來實施的。

很顯然地，本發明的許多變化及修改在以上的教導之下是可能的。因此，應被瞭解的是，在本案申請專利範圍所定的範圍之內，本發明可不同於所述之例子地被實施。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要 (發明之名稱： 薄膜裝置及其製造方法)

一 第一裝置單元是藉由將一背側支撐基材黏附於一第一裝置層的背側上而形成的。一第二裝置單元是藉由將一表面支撐基材黏附於一第二裝置層的表面上而形成的。一包含該第一及第二裝置層之薄膜裝置是藉由將該第一及第二裝置單元黏在一起讓該第一裝置層與該第二裝置層彼此面對而製造成的。該第一及第二裝置層被獨立地形成於該第一及第二裝置單元的製造處理中。這與以依序層疊的方式形成多層裝置層的例子不同的是，在形成該裝置層的方法上是沒有限制的。

英文發明摘要 (發明之名稱： **Thin film device and method of manufacturing the same.**)

A first device unit is formed by adhering a backside support substrate to a backside of a first device layer. A second device unit is formed by adhering a surface support substrate to a surface of a second device layer. A thin film device comprising the first and the second device layers is manufactured by adhering the first and the second device units to face the first device layer and the second device layer each other. The first and the second device layers are individually formed in the manufacturing process of the first and the second device units. This has no limitation in a method of forming the device layer unlike the case where forming a plurality of device layers by stacking in order.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

錄

六、申請專利範圍

附件一： 第89120014號專利申請案

中文申請專利範圍修正本

民國91年3月修正

1. 一種薄膜裝置的製造方法，包含以下的步驟：

在一第一基材的一面形成一多孔層；

在該多孔層上形成一半導體層；

在該半導體層形成一第一裝置單元；

在該第一裝置單元上形成一第一配線層；

在該第一配線層上黏合一支撐基材；

藉由該多孔層，將該第一基材與該第一裝置單元分離；以及

在一第二基材對該第一配線層的一面上形成一第二裝置單元以及一第二配線層，且藉由一中介的導電性構件及黏著劑黏將該第二基材黏合於該第一裝置單元。

2. 如申請專利範圍第1項所述之薄膜裝置的製造方法，其中該導電元件為一焊球。

3. 如申請專利範圍第1項所述之薄膜裝置的製造方法，其中該第一裝置單元以及第二裝置單元中的至少之一者為一主動裝置或一被動裝置。

4. 如申請專利範圍第1項所述之薄膜裝置的製造方法，其中該第一裝置單元以及第二裝置單元中的至少之一者為一發射光線的光發射裝置。

5. 如申請專利範圍第1項所述之薄膜裝置的製造方

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

法，其中該第一裝置單元以及第二裝置單元中的至少之一者為接收光線之光偵測裝置。

6．如申請專利範圍第1項所述之薄膜裝置的製造方法，其中該黏性基材的黏性會隨著其被使用的溫度而改變。

7．如申請專利範圍第1項所述之薄膜裝置的製造方法，其中該第一基材是由矽（Si）或鍺（Ge）所製成。

8．如申請專利範圍第1項所述之薄膜裝置的製造方法，其中該黏劑是由一絕緣材質所製成。

9．如申請專利範圍第1項所述之薄膜裝置的製造方法，其中穿孔被提供於該支撐基材上用以讓流體通過以溶解該黏劑。

10．一種薄膜裝置的製造方法，其包含以下的步驟：

在一半導體基材表面上形成一多孔層；

在該多孔層上形成一半導體層；

在該半導體層內部形成一層內絕緣層；

在該半導體層形成一第一裝置單元；

在該第一裝置單元上形成一第一配線層；

藉由該多孔層，將該第一裝置單元與該半導體基材分離；

在該層內絕緣層上的一面上形成一第二裝置單元，該面是在該分離的步驟時所形成的；以及

六、申請專利範圍

在該第二裝置單元上形成一第二配線層。

1 1 . 如申請專利範圍第 1 0 項所述之薄膜裝置的製造方法，其中形成該內側絕緣層的步驟包括離子植入該半導體層中的步驟。

1 2 . 如申請專利範圍第 1 0 項所述之薄膜裝置的製造方法，其中該多孔層係藉由陽極化而被形成於該半導體基材上。

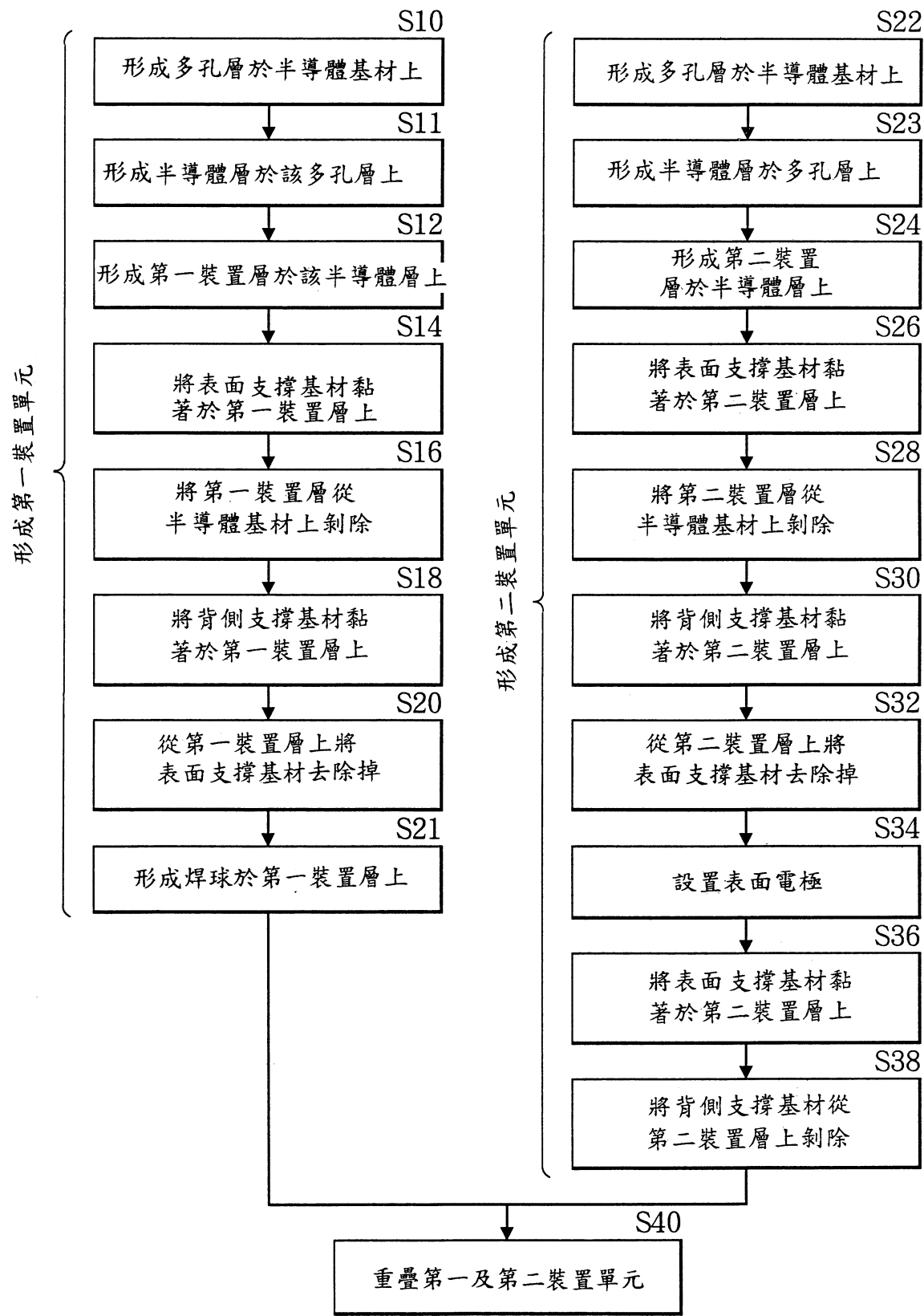
1 3 . 如申請專利範圍第 1 0 項所述之薄膜裝置的製造方法，其中該半導體層是藉由磊晶生長而被形成於該半導體基材上。

(請先閱讀背面之注意事項再填寫本頁)

裝

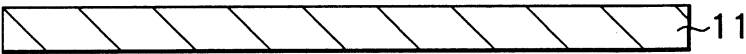
訂

第 1 圖

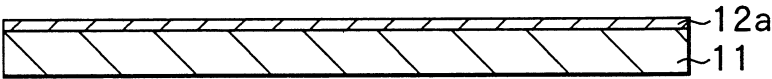


第 2 圖

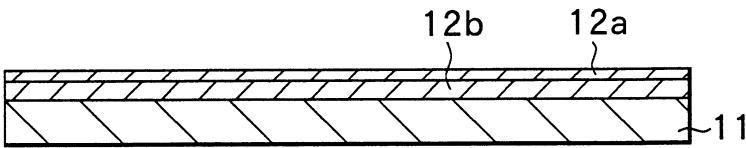
第 3A 圖



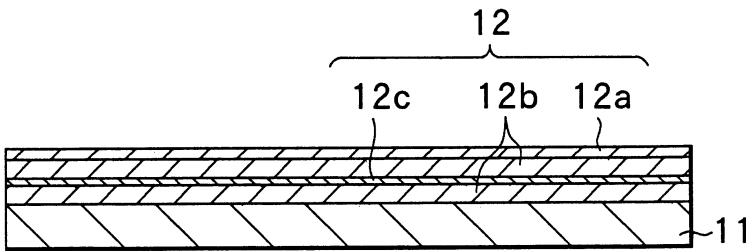
第 3B 圖



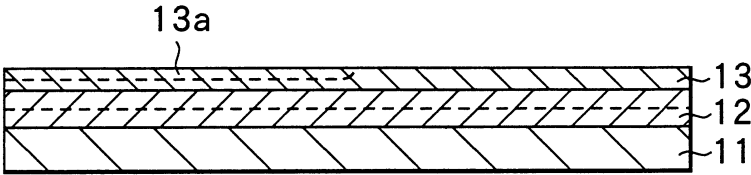
第 3C 圖



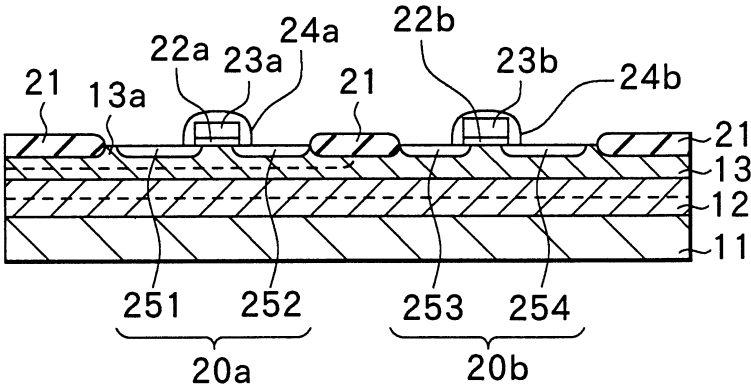
第 3D 圖



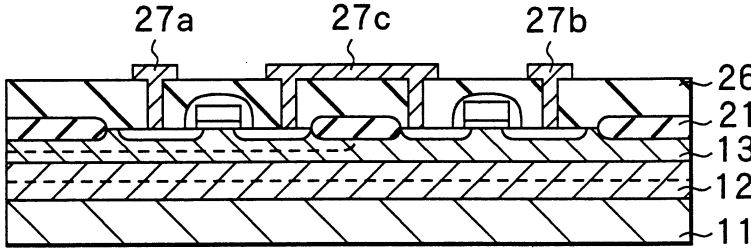
第 4A 圖



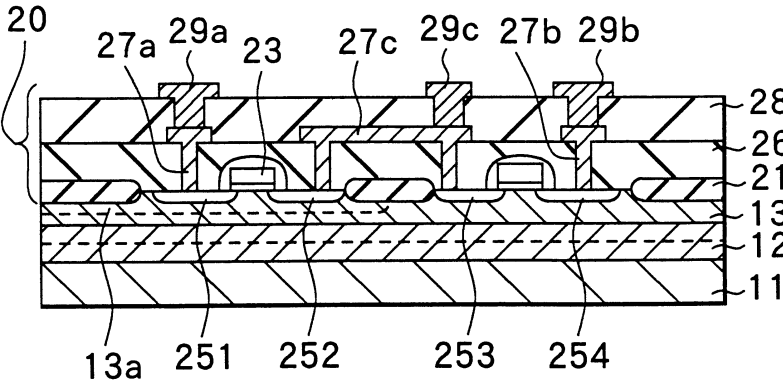
第 4B 圖



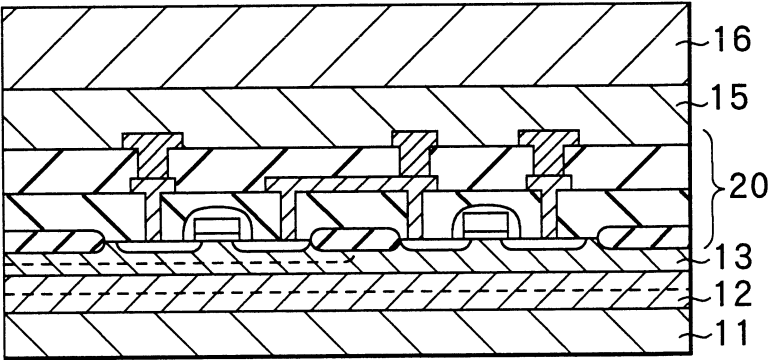
第 4C 圖



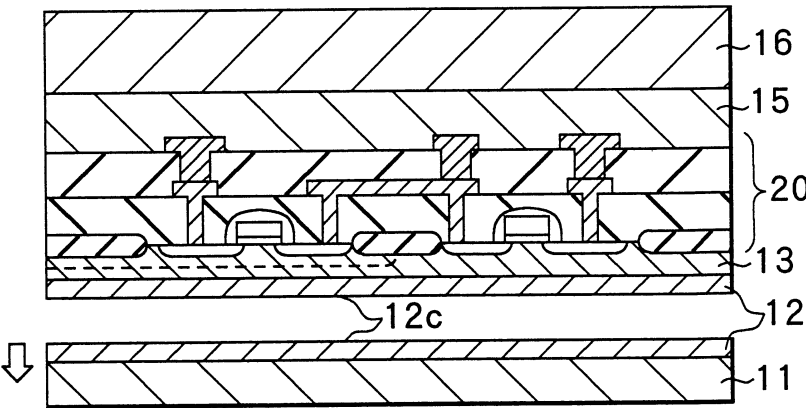
第 4D 圖



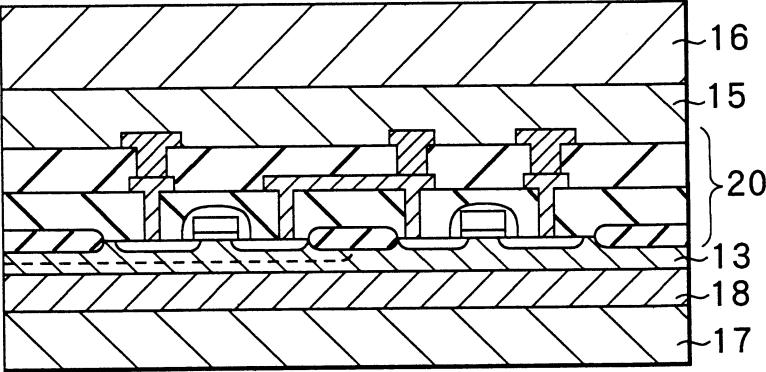
第 5A 圖



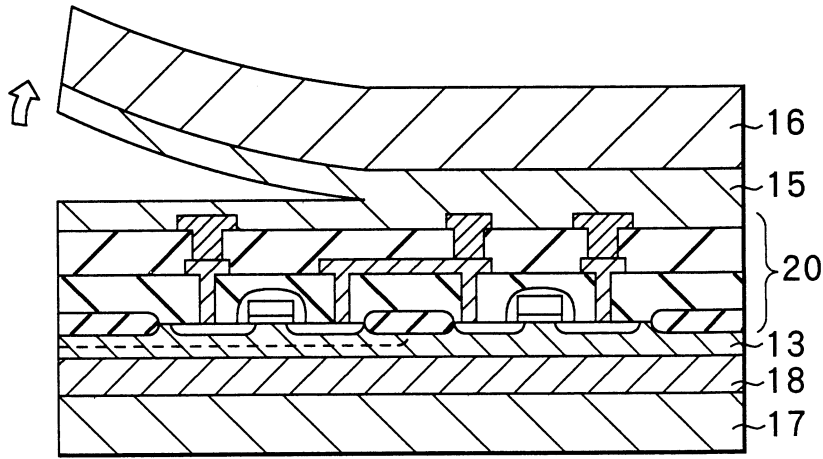
第 5B 圖



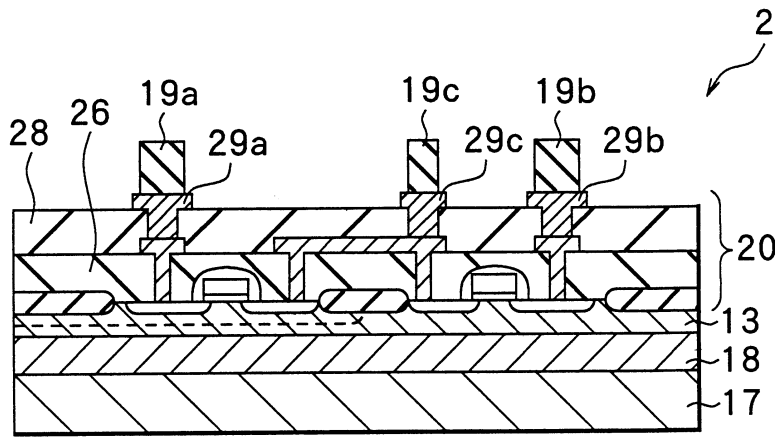
第 5C 圖



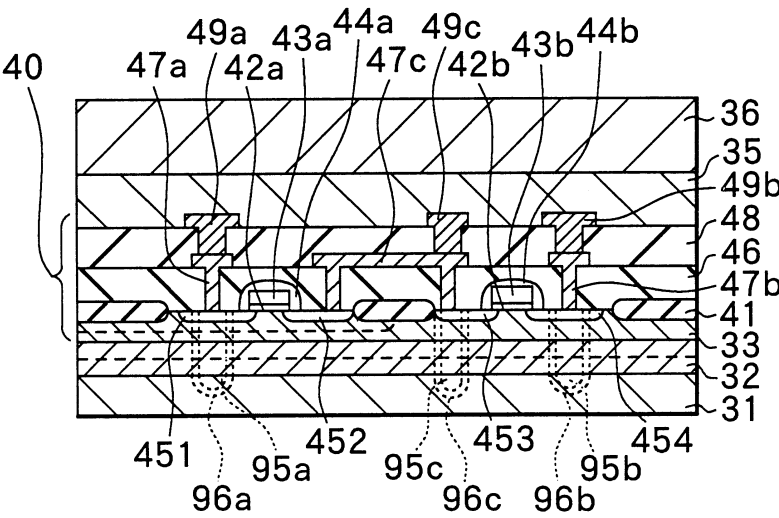
第 6A 圖



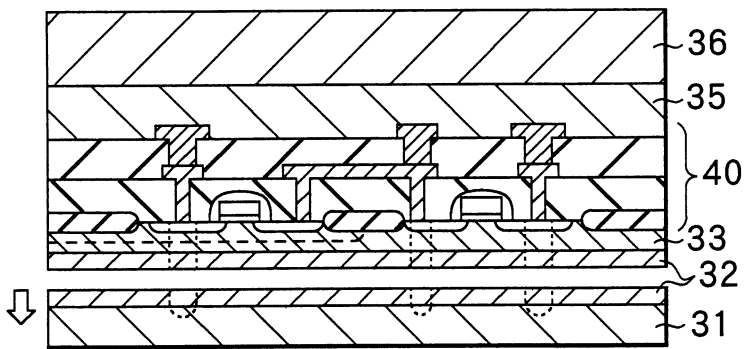
第 6B 圖



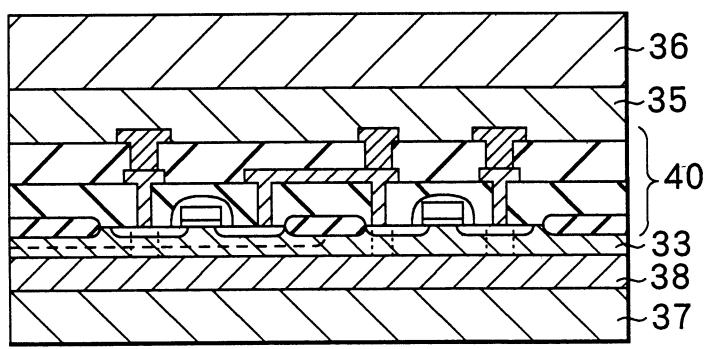
第 7A 圖



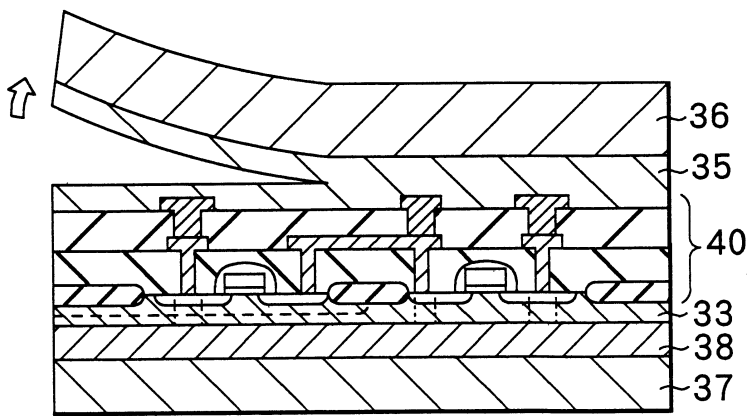
第 7B 圖



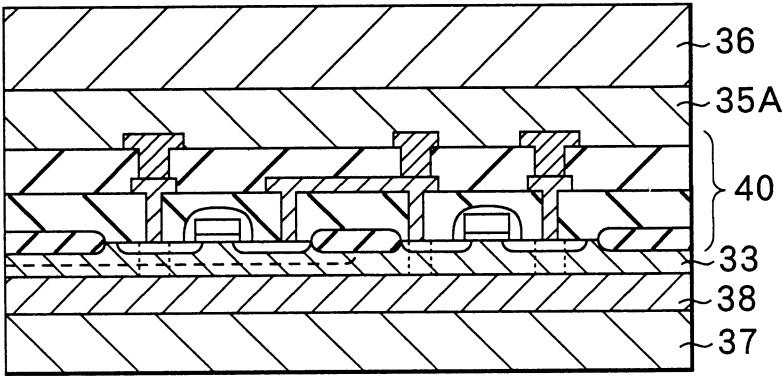
第 7C 圖



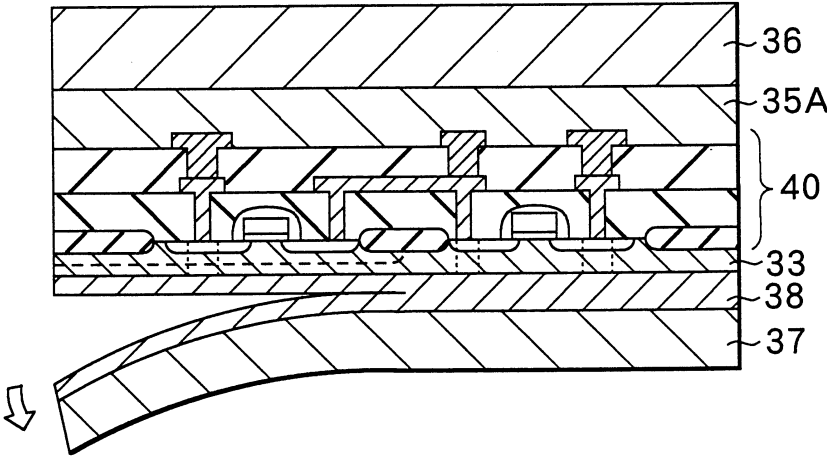
第 7D 圖



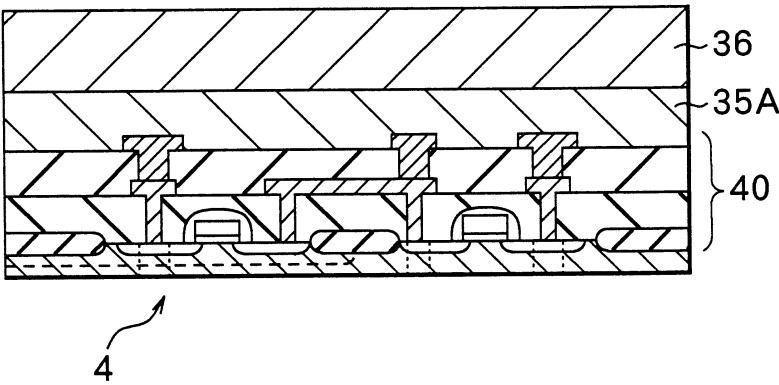
第 8A 圖



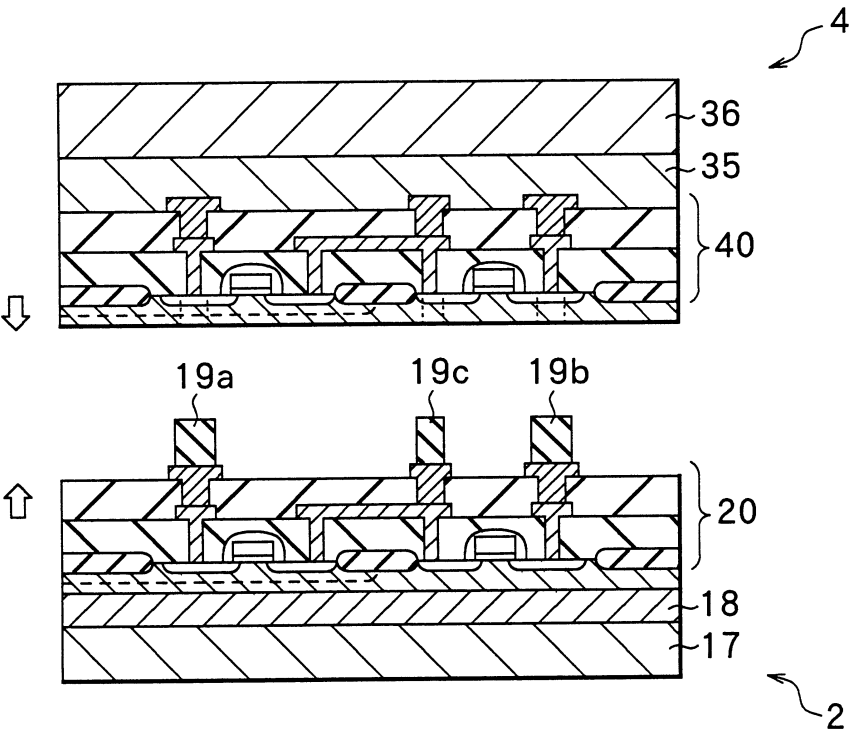
第 8B 圖



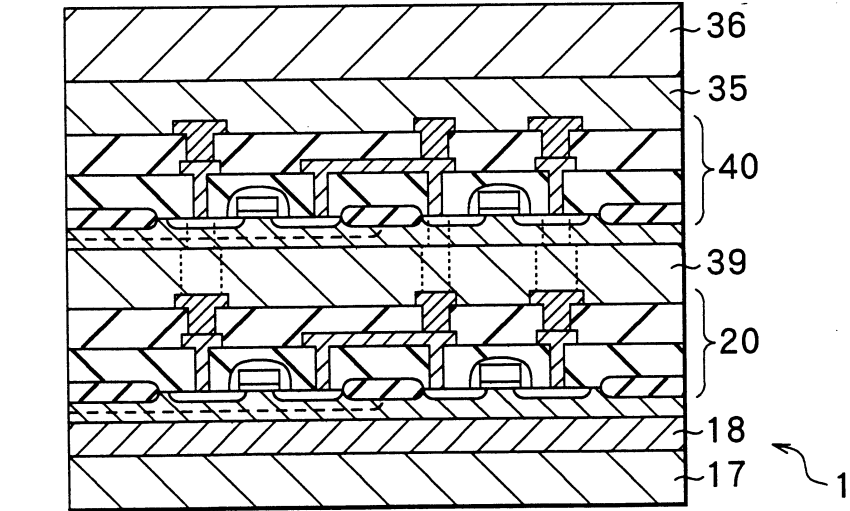
第 8C 圖



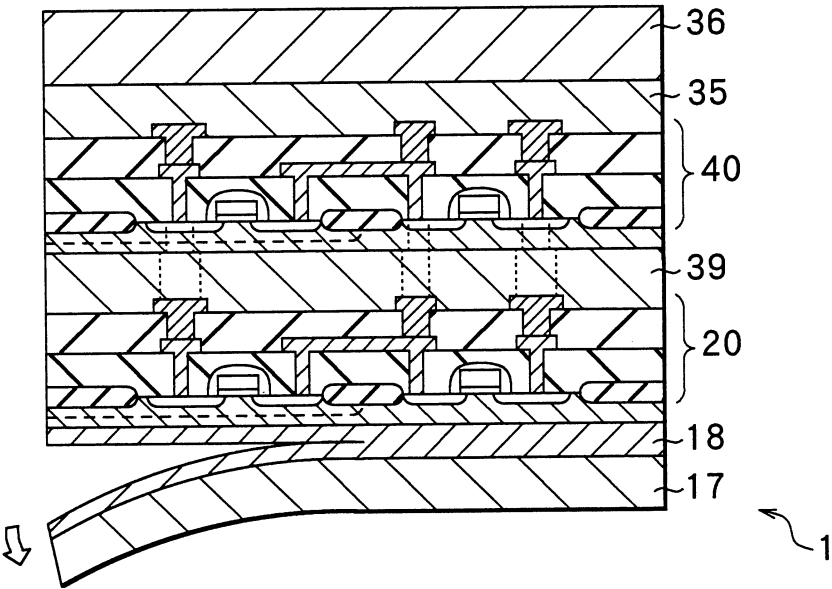
第 9A 圖



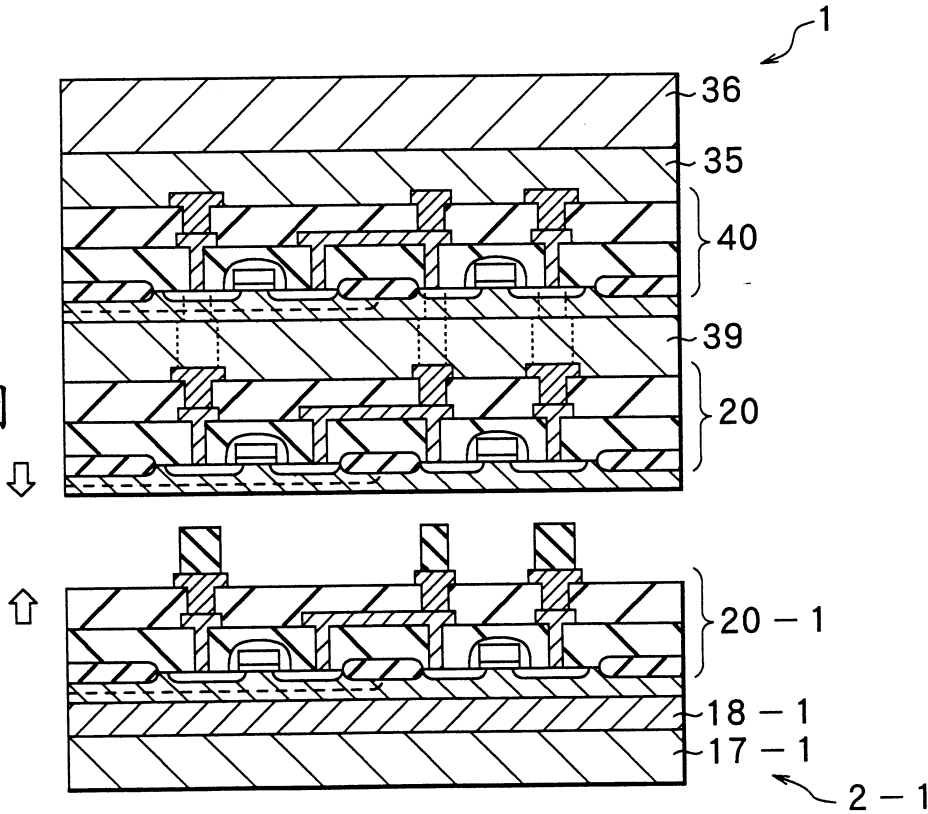
第 9B 圖



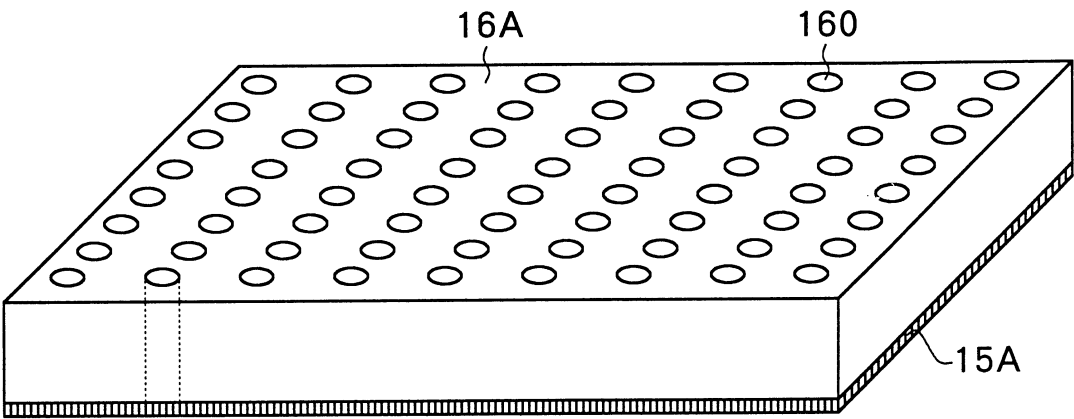
第 10A 圖



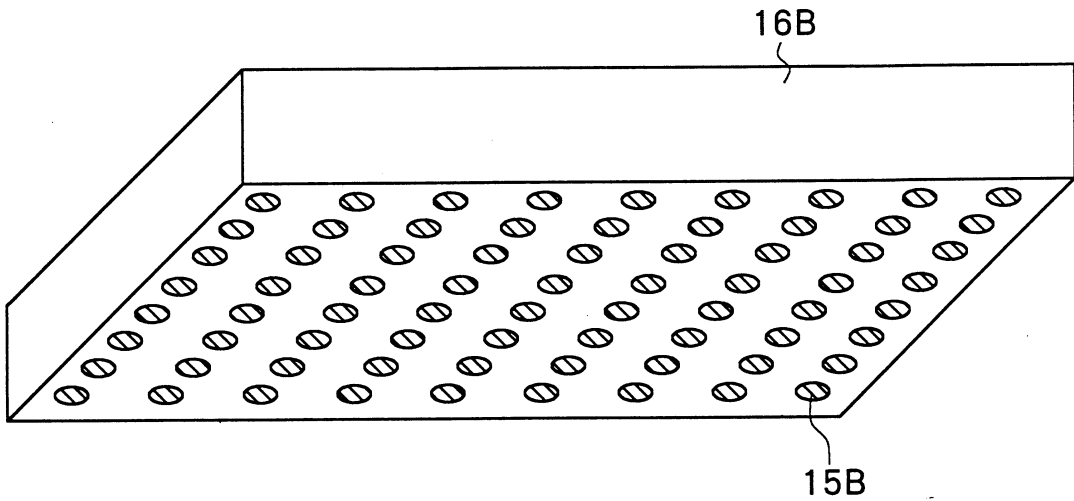
第 10B 圖



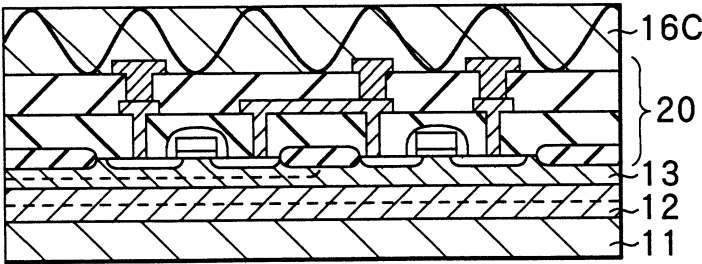
11/24



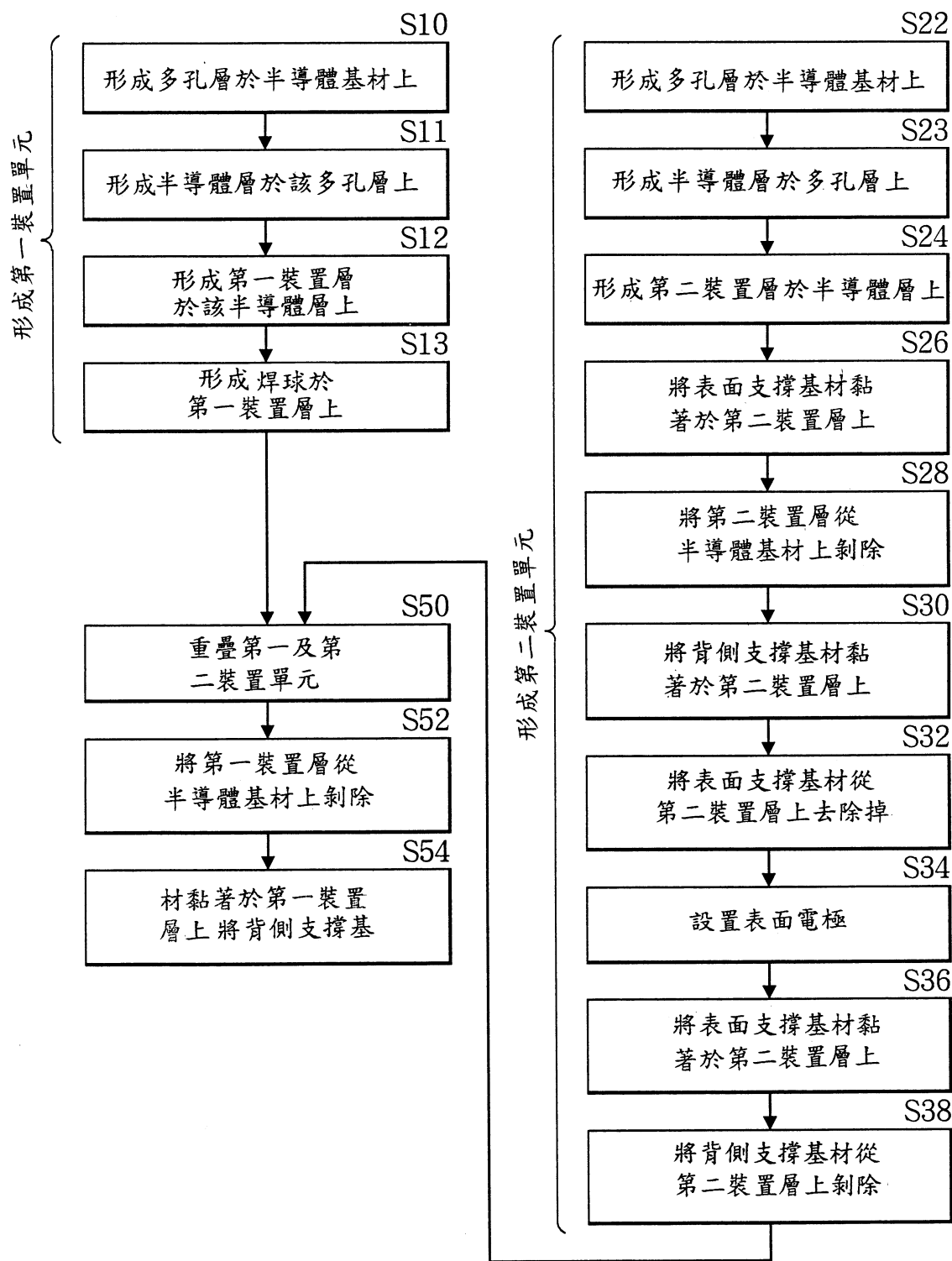
第 11 圖



第 12 圖

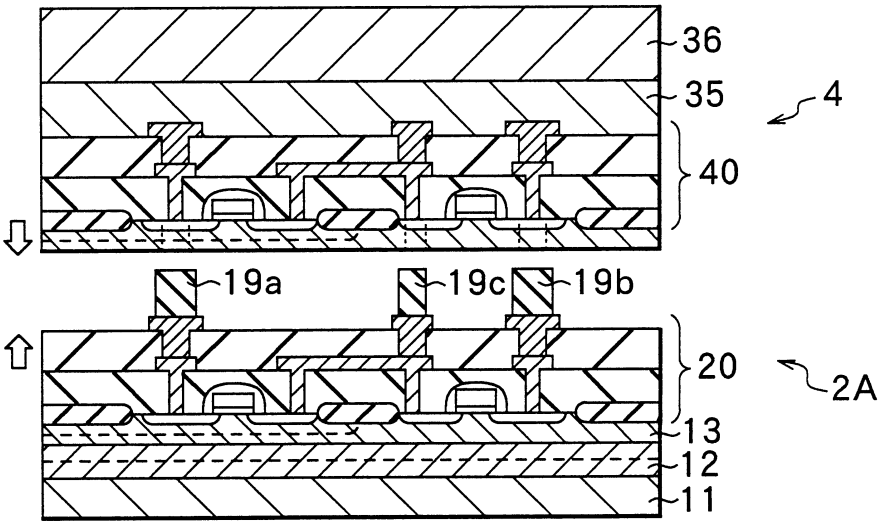


第 13 圖

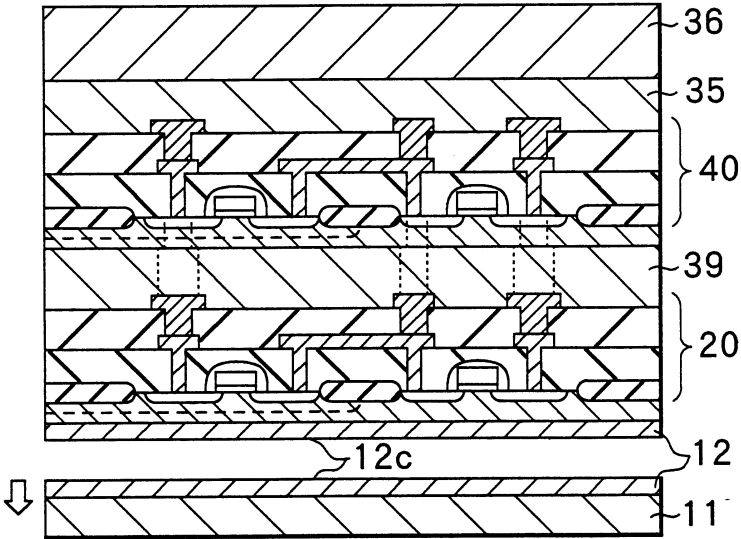


第 14 圖

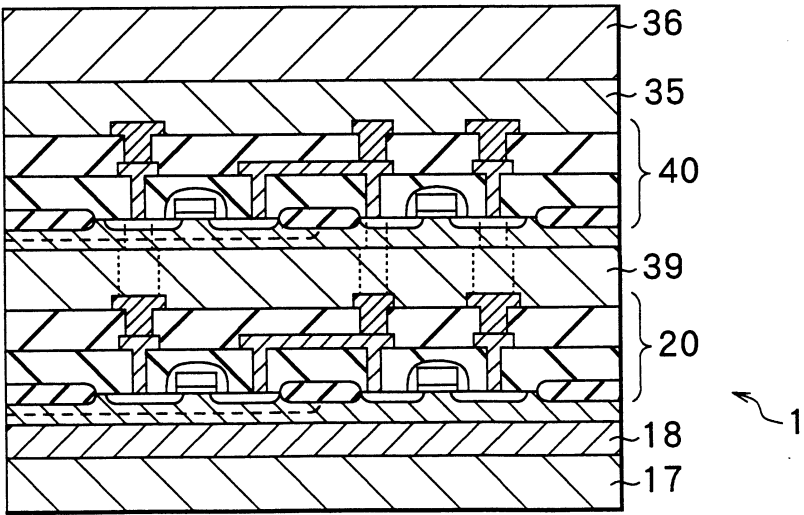
第 15A 圖

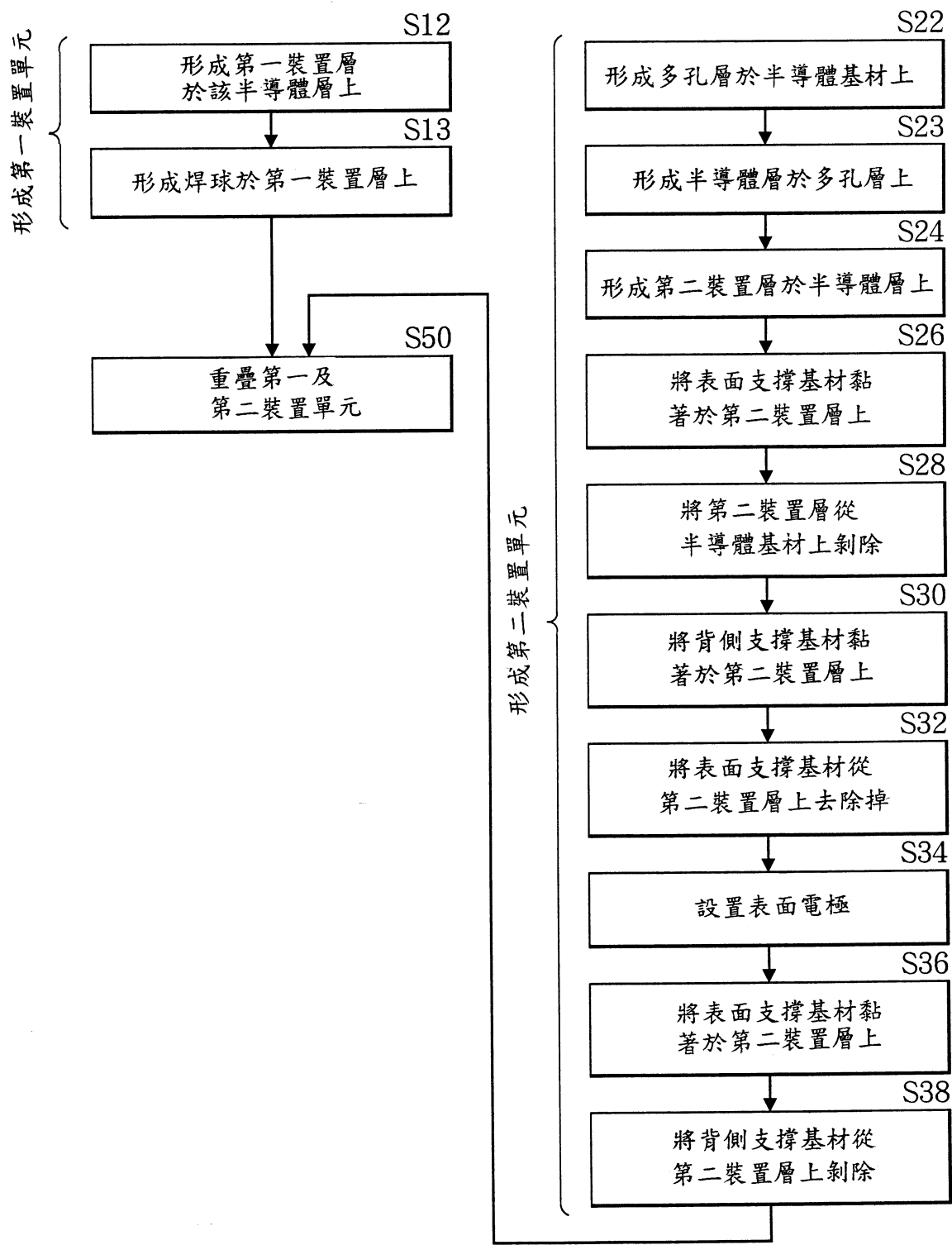


第 15B 圖



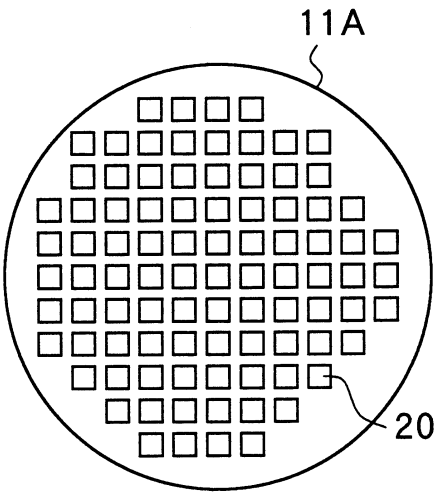
第 15C 圖



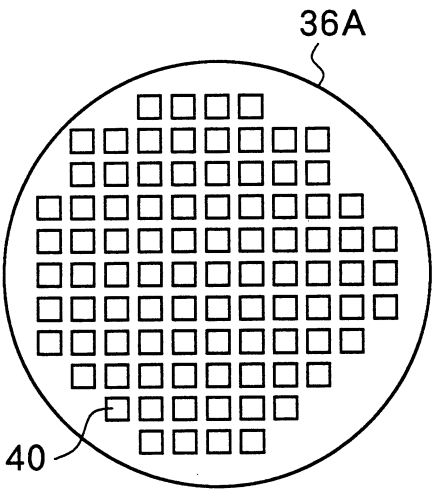


第 16 圖

第 17A 圖

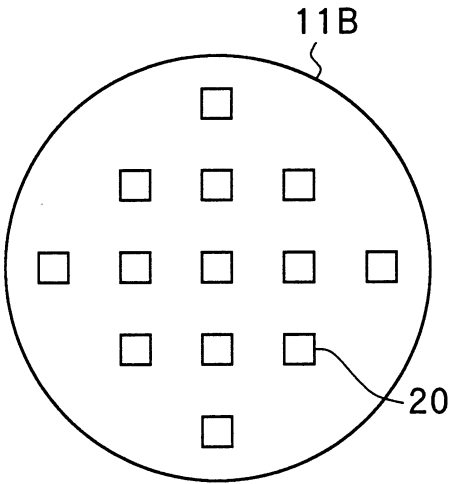


第 17B 圖

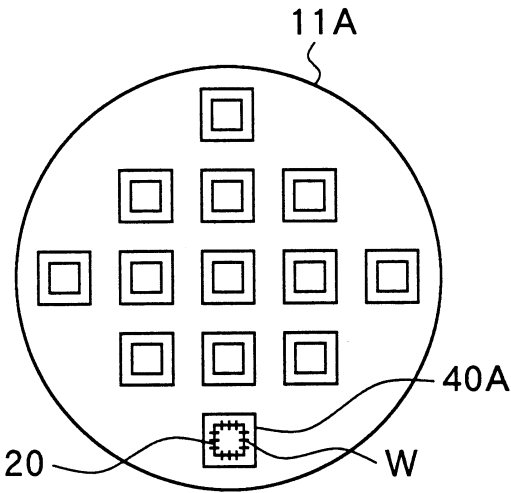
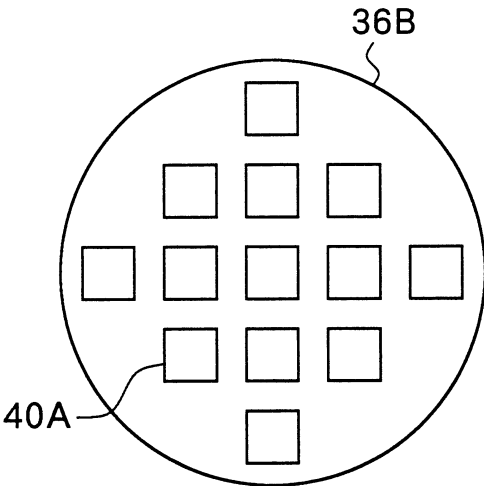


16/24

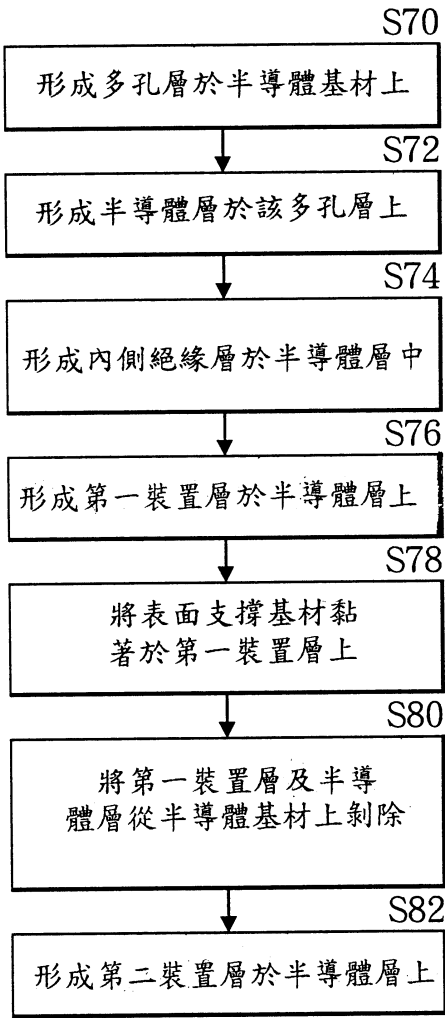
第 18A 圖



第 18B 圖

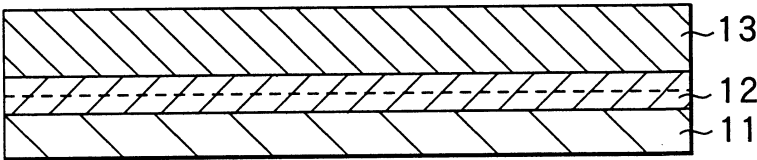


第 19 圖

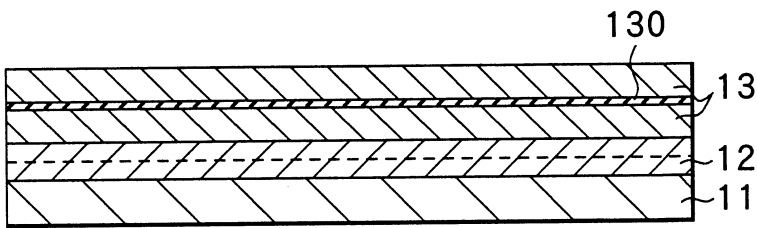


第 20 圖

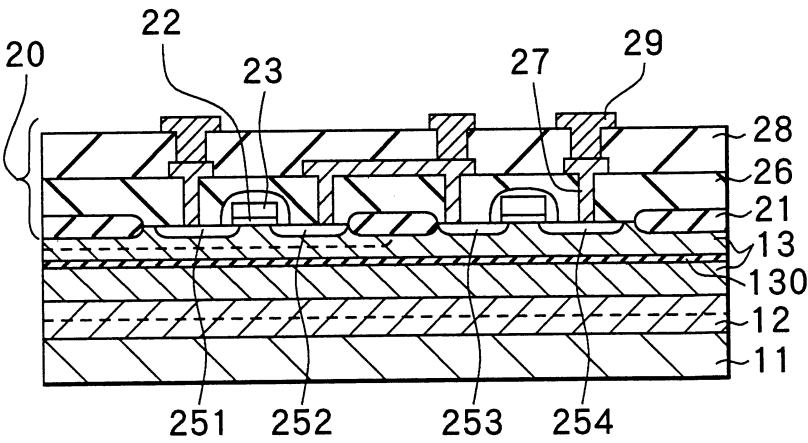
第 21A 圖



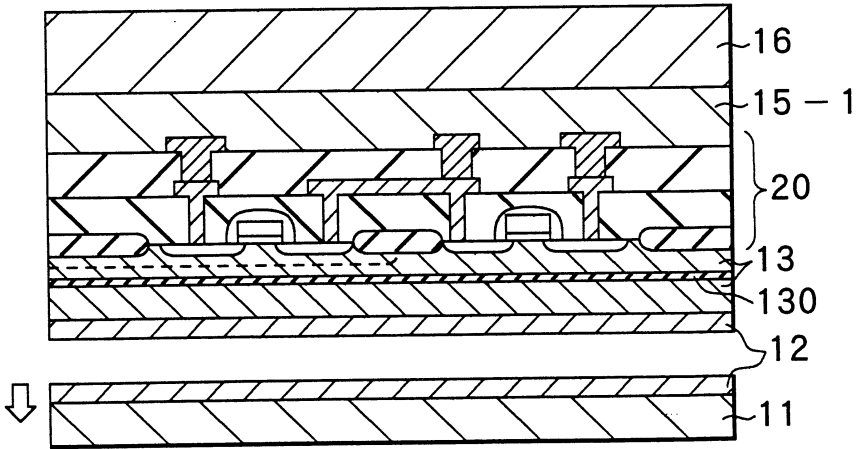
第 21B 圖



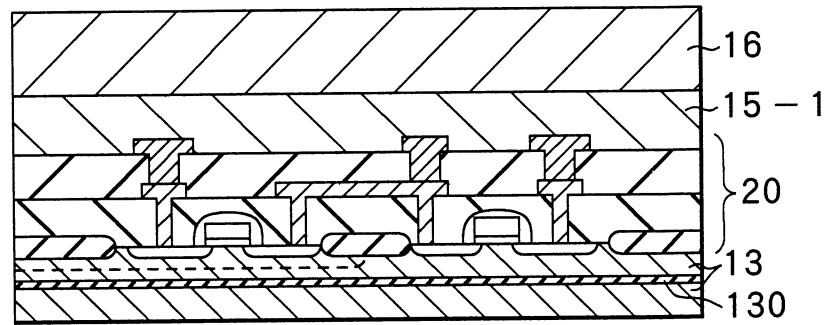
第 21C 圖



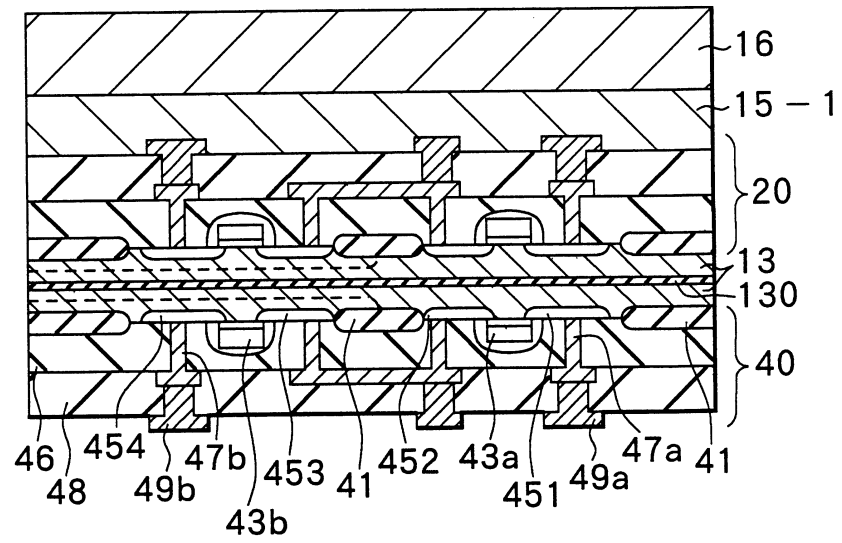
第 21D 圖



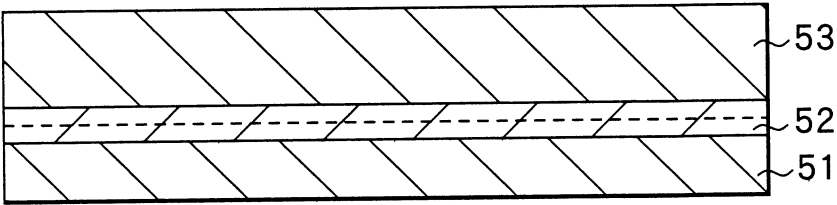
第 22A 圖



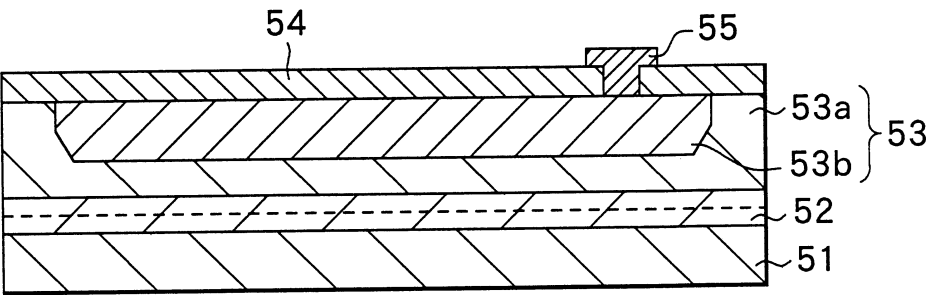
第 22B 圖



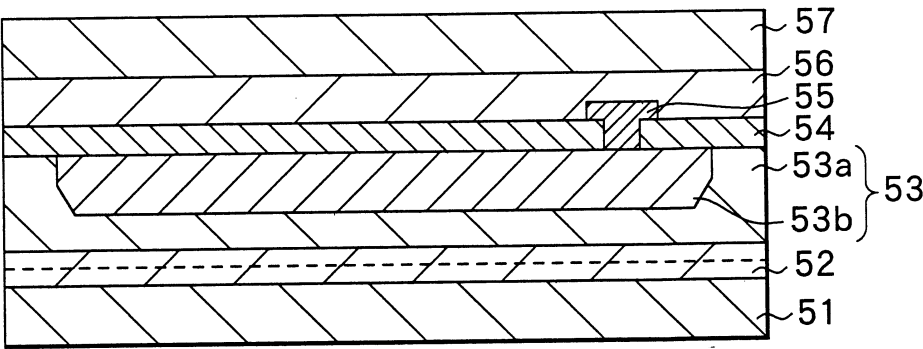
第 23A 圖



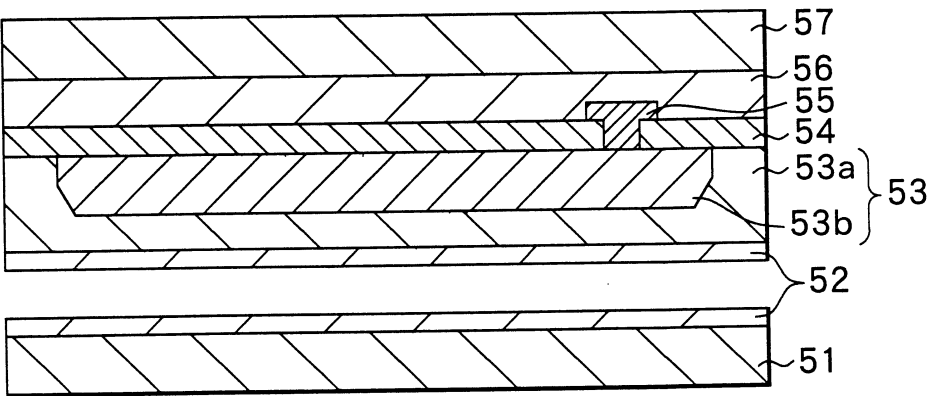
第 23B 圖



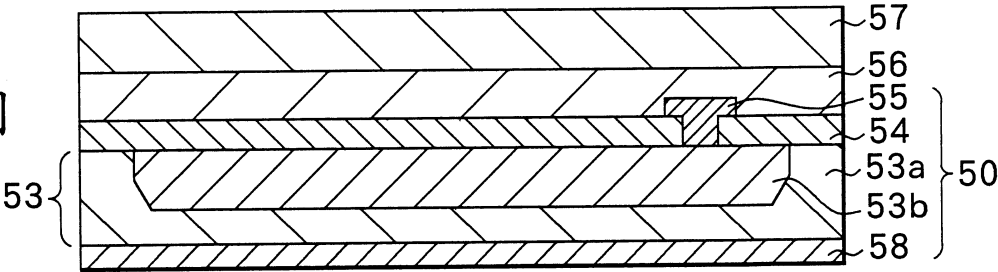
第 23C 圖



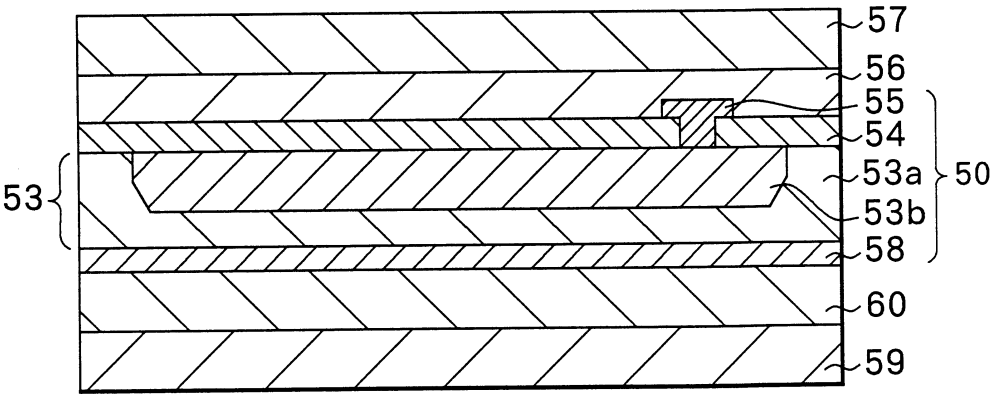
第 23D 圖



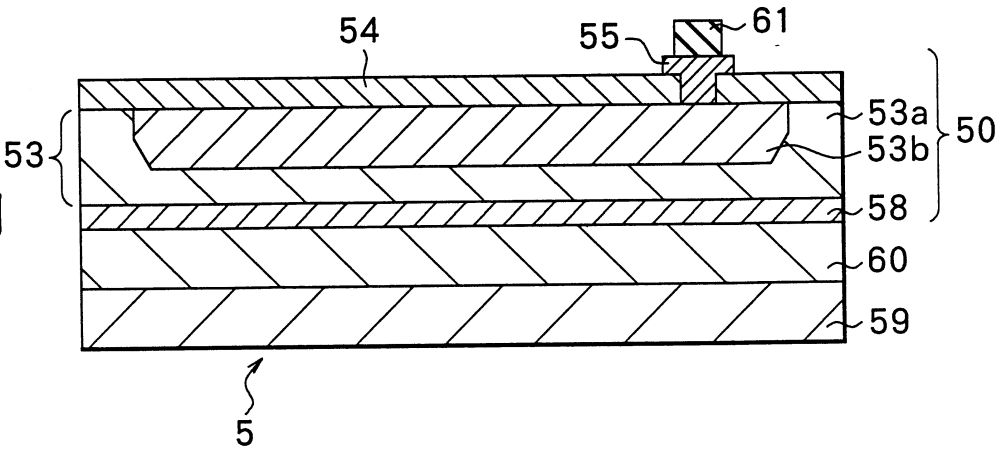
第 24A 圖



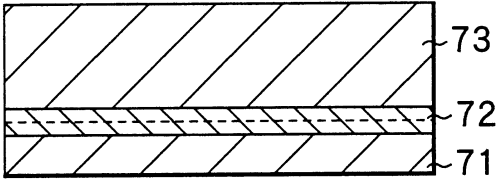
第 24B 圖



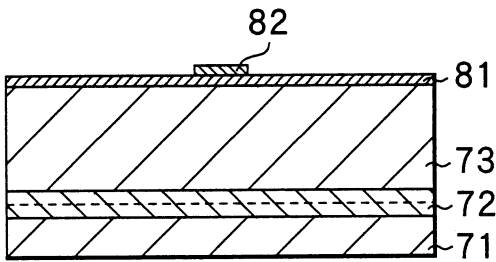
第 24C 圖



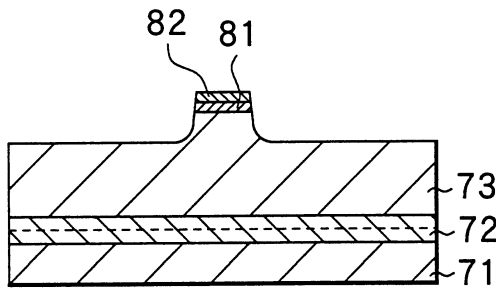
第 25A 圖



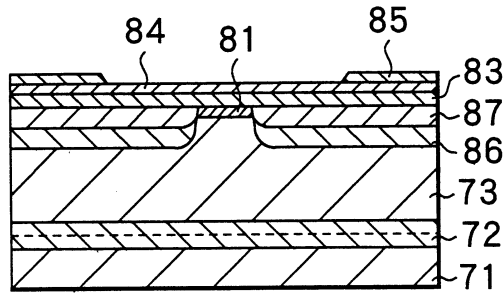
第 25B 圖



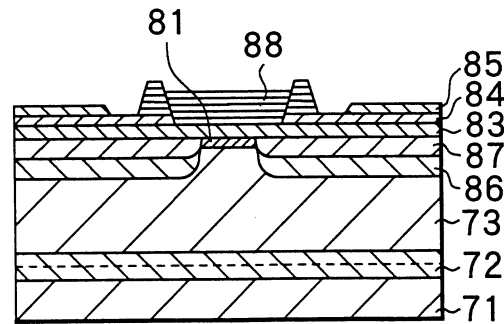
第 25C 圖



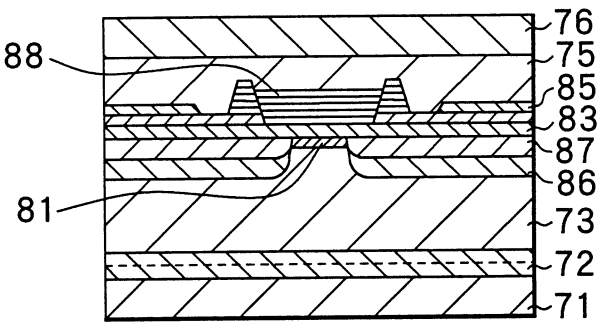
第 25D 圖



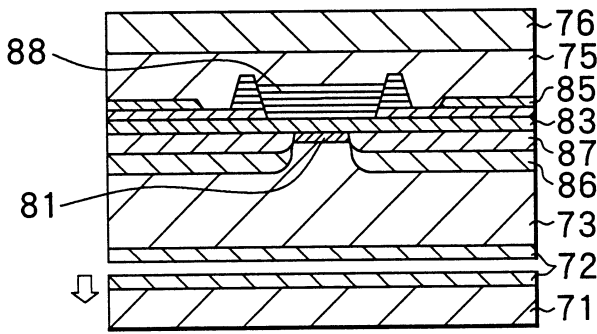
第 25E 圖



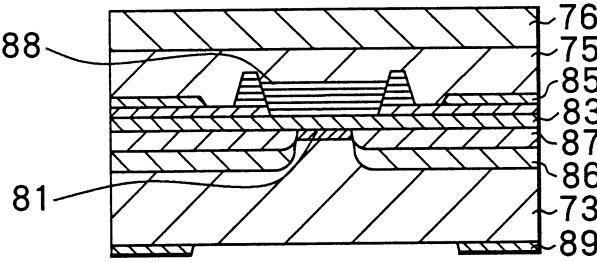
第 26A 圖



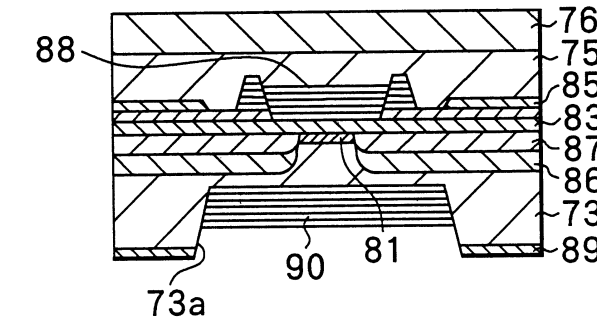
第 26B 圖



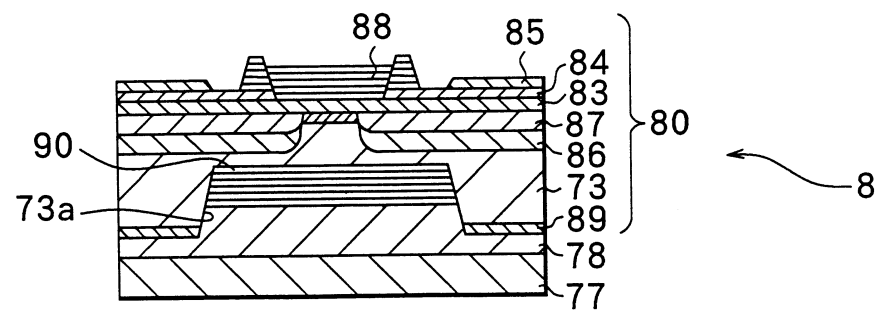
第 26C 圖



第 26D 圖



第 26E 圖



24/24

