

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2023年4月20日(20.04.2023)



(10) 国際公開番号

WO 2023/063078 A1

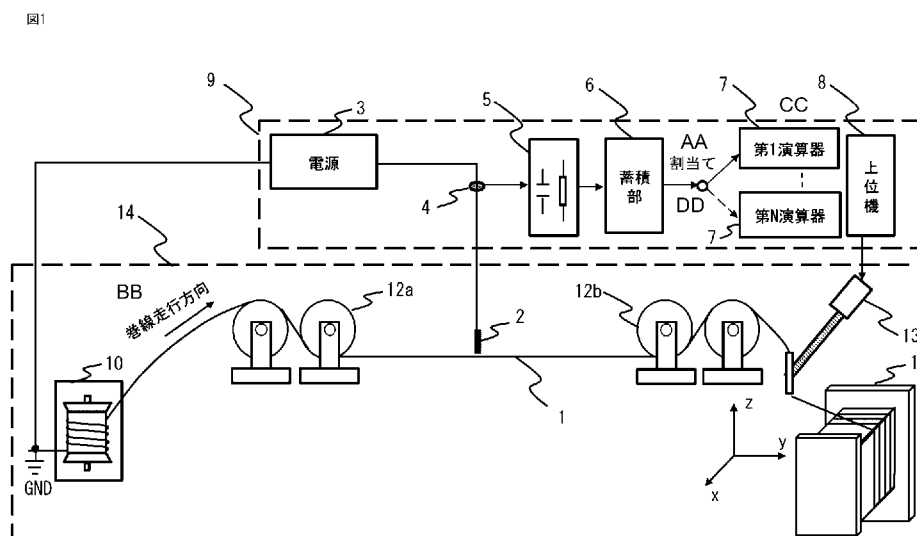
- (51) 国際特許分類:  
G01R 31/59 (2020.01) H01F 41/06 (2016.01)  
H01F 41/00 (2006.01) H02K 15/04 (2006.01)
- (21) 国際出願番号: PCT/JP2022/036142
- (22) 国際出願日: 2022年9月28日(28.09.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2021-167870 2021年10月13日(13.10.2021) JP
- (71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東

京都千代田区丸の内二丁目7番3号 Tokyo (JP).

- (72) 発明者:李旭涛(LI Xutao); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 高橋 貞治(TAKAHASHI Teiji); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 鳥居 博之(TORII Hiroyuki); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 三澤 貴浩(MISAWA Takahiro); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 猿渡 秀憲(SARUWATARI Hidenori); 〒1008310

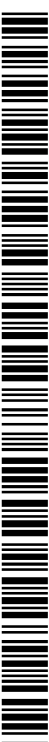
(54) Title: WINDING DEFECT INSPECTING DEVICE, METHOD FOR MANUFACTURING ELECTRIC MACHINE EMPLOYING WINDING DEFECT INSPECTING DEVICE, AND WINDING DEFECT INSPECTING METHOD

(54) 発明の名称: 巻線欠陥検査装置、巻線欠陥検査装置を使用した電気機械の製造方法、及び巻線欠陥検査方法



- 3 Power supply  
6 Accumulating unit  
8 Higher-level machine  
AA Allocation  
BB Direction of travel of winding  
CC First computing unit  
DD Nth computing unit

(57) Abstract: In the manufacture of a winding component performed by winding a winding (1) around a wound member (11), a sensor (2) is disposed midway along a pathway leading from one end of the winding (1) to the wound member (11), wherein: an electric discharge detecting unit (5) detects a variation in a discharge current, an amount of charge, or



WO 2023/063078 A1

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

- (74) 代理人: 弁理士法人ぱるも特許事務所(PALMO PATENT FIRM, P.C.); 〒6610033 兵庫県尼崎市南武庫之荘3丁目35番8号 Hyogo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

a voltage generated by means of a voltage applied between the sensor (2) and a defective portion of the winding (1); an accumulating unit (6) accumulates an inspection signal, which is an output from the electric discharge detecting unit (5); the inspection signal accumulated in the accumulating unit (6) is allocated to computing units (7) which calculate a time for identifying a defect position in the winding (1) by analyzing the frequency characteristics of the inspection signal.

(57) 要約: 巻線 (1) を被巻装部材 (11) に巻回して巻線部品を製造する際に、巻線 (1) の一端から被巻装部材 (11) に至る経路の途中にセンサ (2) を配置し、放電検出部 (5) はセンサ (2) と巻線 (1) の欠陥部との間に印加された電圧によって発生する放電電流、電荷量、または電圧の変動を検出し、蓄積部 (6) は放電検出部 (5) からの出力である検査信号を蓄積し、演算器 (7) は蓄積部 (6) に蓄積された検査信号が割り当てられるとともに、検査信号の周波数特性の解析を行うことにより巻線 (1) における欠陥位置を特定するための時間を算出する。

## 明 細 書

発明の名称：

巻線欠陥検査装置、巻線欠陥検査装置を使用した電気機械の製造方法、及び巻線欠陥検査方法

### 技術分野

[0001] 本願は、巻線欠陥検査装置、巻線欠陥検査装置を使用した電気機械の製造方法、及び巻線欠陥検査方法に関するものである。

### 背景技術

[0002] 回転電機の巻線の絶縁層に傷又はピンホール等の欠陥がある場合、巻線と巻線コア間、又は巻線と接地間の絶縁性が低下すると共に、巻線を形成するコイルの隣り合う巻線間に絶縁破壊を生じることによって、回転電機の性能低下、又は焼損、漏電などの問題を引き起こす可能性があるため、回転電機には巻線の欠陥検査が必要である。

[0003] 従来の巻線の欠陥検査技術は、巻線の周囲に配置された電極に電圧を印加し、巻線と電極との間の放電電流または電荷量を検出し、その大きさを閾値と比較することで欠陥の有無を判定するものがあった（例えば、特許文献1参照）。

[0004] 更には従来技術として、回転機への電圧印加により発生する部分放電信号およびノイズ信号を受けるセンサ部と、回転機の駆動電圧の周期に同期した同期信号を生成する同期信号発生部と、センサ部で受けたセンサ信号を同期信号の周期で積算して積算波形を生成する積算処理部と、センサ信号の積算波形から部分放電とノイズを分離して部分放電量を算出する部分放電検出部と、部分放電量をもとに回転機の異常を判定する判定部とを備えた部分放電検出装置があった（例えば、特許文献2参照）。

### 先行技術文献

#### 特許文献

[0005] 特許文献1：特開2009-236887号公報

特許文献2：特許第6345803号

## 発明の概要

### 発明が解決しようとする課題

[0006] 特許文献1に開示されている技術によれば、巻線の周囲に配置された電極に電圧を印加し、走行中の巻線の放電電流または電荷量を検出し、検出信号の大きさを閾値と比較することで、巻線の欠陥有無を判断できるが、放電電流または電荷量が微小であり、且つ放電電流または電荷量は電極と巻線との間の距離の変化に影響されるので、走行中の巻線の揺れより放電電流または電荷量が大きく変動することがあり得、高信頼性の欠陥有無判断ができない問題があった。

[0007] 特許文献2に開示されている技術によれば、静止中の巻線（既製品の巻線）にセンサを配置し、複数周期分の検査信号を蓄積し、蓄積した検出信号を積分したり足し合わせたりする処理を行った後、処理後の信号の大きさを閾値と比較することで、巻線の欠陥有無を判断できるが、複数周期分の検査信号の積分と足し合わせの処理は時間が相当長くかかり、走行中の巻線（例えば500mm/s）の欠陥をリアルタイムに検査することができない問題があった。

[0008] また、上記の特許文献1と特許文献2に開示されている技術によれば、巻線の欠陥の有無しか判断できず、巻線に欠陥がある時の欠陥位置を確定することができない問題があった。

[0009] 本願は、上記のような課題を解決するための技術を開示するものであり、走行中の巻線の欠陥位置を精度よく、かつ高い信頼性を確保して確定することを目的としている。

### 課題を解決するための手段

[0010] 本願に開示される巻線欠陥検査装置は、巻線を被巻装部材に巻回して巻線部品を製造する際の巻線の欠陥を検査するものであって、前記巻線の一端から前記被巻装部材に至る経路の途中に配置されるセンサと

、  
前記センサと前記巻線の欠陥部との間に印加された電圧によって発生する放電電流、電荷量、または前記電圧の変動を検出する放電検出部と、  
前記放電検出部からの出力である検査信号を蓄積する蓄積部と、  
前記蓄積部に蓄積された前記検査信号が割り当てられるとともに、前記検査信号の周波数特性の解析を行うことにより前記巻線における欠陥位置を特定するための時間を算出する演算器を備えたものである。

[0011] 又本願に開示される巻線欠陥検査装置を使用した電気機械の製造方法は、巻線欠陥検査装置を使用して絶縁欠陥がないことが確認された巻線を固定子鉄心に巻回することにより、固定子鉄心を備えた電気機械を製造するものである。

[0012] 更に本願に開示される巻線欠陥検査方法は、巻線の一端から被巻装部材に至る経路の途中に配置されるセンサと、  
前記センサと前記巻線の欠陥部との間に印加された電圧によって発生する放電電流、電荷量、または前記電圧の変動を検出する放電検出部と、  
前記放電検出部からの出力である検査信号を蓄積する蓄積部と、  
前記蓄積部に蓄積された前記検査信号に基づき演算を行う複数の演算器を備えることにより、前記巻線を前記被巻装部材に巻回して巻線部品を製造する際の前記巻線の欠陥を検査する巻線欠陥検査方法であって、  
前記蓄積部が一定時間をかけて前記検査信号を蓄積し、蓄積した前記検査信号を1番目の前記演算器に割り当てることにより、1番目の前記演算器は前記検査信号の周波数特性の解析を行う演算を開始し、それと同時に、前記蓄積部は2番目の一定時間をかけて前記検査信号の蓄積を開始し、前記蓄積部が2番目の前記検査信号の蓄積を完成すると、2番目の前記演算器に蓄積した前記検査信号を割り当てることにより、2番目の前記演算器は前記検査信号の周波数特性の解析を行う演算を開始し、上記の動作を複数の前記演算器の数だけ繰り返すことにより、最後の前記演算器に前記検査信号を割り当てた後、前記検査信号の割り当てを1番目の前記演算器に切り替え、更に複数

の前記演算器は前記検査信号の周波数特性の解析を行うことにより前記巻線における欠陥位置を特定するための時間を算出するものである。

## 発明の効果

[0013] 本願に開示される巻線欠陥検査装置及び巻線欠陥検査方法によれば、走行中の巻線の欠陥位置を精度よく、かつ高い信頼性を確保して確定することができる。

## 図面の簡単な説明

- [0014] [図1]実施の形態1による巻線欠陥検査装置の構成を示すブロック図である。  
[図2]実施の形態1による巻線欠陥検査装置における蓄積部の構造を示すブロック図である。  
[図3]実施の形態1による巻線欠陥検査装置における演算器の構造を示すブロック図である。  
[図4]巻線の欠陥部における放電状態を示す拡大図である。  
[図5]放電が起きる時に流れる電流の状態を示す図である。  
[図6]実施の形態1による巻線の欠陥検査装置の動作を説明するフローチャートである。  
[図7]蓄積部による蓄積と演算器による演算のタイミングチャートを示す図である。  
[図8]図8A、図8B、図8Cは巻線の欠陥位置の確定原理を説明するための簡略図である。  
[図9]放電が起きる時に流れる電流の状態を示す図である。  
[図10]検査信号の模擬を示す図である。  
[図11]周波数特性の解析結果を示す図である。  
[図12]被巻装部材に巻線を巻回する状態を示す斜視図である。  
[図13]被巻装部材である固定子鉄心を備えた電気機械を示す断面図である。  
[図14]ノズル制御部を使用して固定子鉄心のティースに巻線を巻回している状態を示す斜視図である。  
[図15]実施の形態2による巻線欠陥検査装置の構成を示すブロック図である

- 。
- [図16]実施の形態3による巻線欠陥検査装置の構成を示すブロック図である
- 。
- [図17]実施の形態3による巻線欠陥検査装置の動作を説明するフローチャートである。
- [図18]実施の形態4による巻線欠陥検査装置の構成を示すブロック図である
- 。
- [図19]実施の形態5による巻線欠陥検査装置の構成を示すブロック図である
- 。
- [図20]実施の形態6による巻線欠陥検査装置の構成を示すブロック図である
- 。
- [図21]図21A、図21Bは電源電圧の変化を示す図である。

### 発明を実施するための形態

#### [0015] 実施の形態1.

図1は実施の形態1による巻線欠陥検査装置の構成を示すブロック図であり、本実施の形態として、回転電機における巻線の欠陥検査装置を例として説明する。実施の形態1による巻線欠陥検査装置は、巻線1を被巻装部材11に巻回させて回転電機の巻線部品を製造する巻線機本体14と、巻線1の欠陥検出部9とを備えている。欠陥検出部9は、センサ2と、電源3と、放電検出部5と、蓄積部6と、第1演算器から第N演算器までのN個（Nは2以上の自然数）の複数の演算器7より構成される。尚以下演算器については第1演算器から第N演算器までの個々の演算器を総称して演算器7として説明する。センサ2は、巻線の一端部10から被巻装部材11に至る経路の途中に配置されている。電源3はセンサ2と巻線1との間に電圧を印加する。放電検出部5は、センサ2の近傍を通過する巻線1の絶縁層の欠陥に起因し、センサ2と巻線1の欠陥部との間に発生する放電電流または電荷量4を検出する。蓄積部6は、放電検出部5からの出力を受取り検出信号を蓄積する。複数の演算器7には、蓄積された検出信号が割り当てられる。

[0016] 又巻線機本体14は、巻線の一端部10、テンショナー12a、12b、ノズル制御部13、被巻装部材11から構成される。テンショナー12a、12bは巻線の一端部10から被巻装部材11に至る巻線1に張力を加えることにより巻線1の揺れを抑えるものである。ノズル制御部13にはモータが備えられ、図1に示すx、y、z方向においてノズル32（図12参照）がモータにより制御され、巻線1の巻き付け位置を変えるものである。

図2は蓄積部6の構造を示すブロック図であり、蓄積部6の構成部材として、入出力端子6A、CPU（CENTRAL PROCESSING UNIT）6B、カード6C、A/D変換器6D、メモリ6E、通信部6Fがある。図2において、入出力端子6Aがアナログの入力信号を受け取り、A/D変換器6Dによりアナログ信号からデジタル信号に変換し、更にメモリ6Eまたはカード6Cに信号を保存する。そして通信部6Fを介して演算器7に保存されたデータを渡す。これらの動作はCPU6Bにより管理される。

[0017] 又図3は演算器7の構造を示すブロック図であり、演算器7の構成部材として、入出力端子7A、CPU7B、A/D変換器7C、メモリ7D、周囲回路7Eがある。図3において、入出力端子7Aが入力信号を受け取り、メモリ7Dに信号を保存する。そしてCPU7Bが演算をする。周囲回路7Eとしては信号の通信回路がある。以下に説明する動作においてはA/D変換器7Cは使用しないが、A/D変換器7Cは必要に応じて使用する。

[0018] また、欠陥検出部9では、検出信号の蓄積、割当、並びに周波数特性の解析を繰り返して行い、走行中の巻線1の欠陥位置をリアルタイムにかつ正確に算出し、上位機8に演算結果を送信する。巻線1はx、y、z方向で位置を変えながら巻き付けられ、x、y、z方向の位置変更には前述のようにモータが使われる。上位機8の1つの役割としては、上記x、y、z方向のモータに指令を出すことである。上位機8の内部構造としては、CPUを含めて様々な計算部により構成されている。

[0019] 更に上位機8は検査結果に基づいて警告を出力する。また上位機8は、ノ

ズル制御部 13 に指示信号を出力して巻線 1 の走行を変更する。ここで走行を変更するとは、巻線 1 の巻付け位置を変えることに該当する。後述の図 12 に示すように、欠陥が隣り合わないよう、上位機 8 から位置偏向指令を出し、x、y、z 方向を担当するそれぞれのモータはこの指令を受ける。これに基づきノズル 32（図 12 参照）の x、y、z 位置が変わり、巻線 1 の巻き付け位置が変わる。被巻装部材 11 は固定されている一方、ノズル 32 は可動状態となっている。

[0020] 次に巻線 1 とセンサ 2 の間の放電について説明する。図 4 は巻線の欠陥部における放電状態を示す拡大図である。図 4 において、巻線 1 の絶縁層 16 を剥がした一端に、電源 3 の GND 端子を繋ぎ、電源 3 の電圧出力端子とセンサ 2 を繋ぐ。センサ 2 に適切な電圧を印加したとき、巻線 1 の表面の絶縁層 16 に傷又はピンホール等による欠陥部 17 がある場合、巻線 1 の芯（銅線）15 とセンサ 2 との間に放電 18 が発生し、これにより電源 3、センサ 2 及び巻線 1 からなる回路に電流が流れる。図 5 は、放電が起きる時に流れる電流の状態を示す図である。

[0021] 次に巻線 1 の欠陥を検査する際の困難点について説明する。図 1 に示すように、テンショナー 12a、12b により巻線 1 に張力を加えることにより巻線 1 の揺れを抑えることができる。しかし過大な張力を加えると巻線 1 が断線することがあり得るため、巻線 1 には適切な張力しか付け加えることができず、巻線 1 の揺れを完全に抑え込むことができない。しかも図 5 に示す放電電流 19 の大きさはかなり微小なので、巻線 1 がわずかに揺れても、放電電流 19 の大きさが大きく変わる。

[0022] 上述の原因のため、図 5 の放電電流 19 の周波数（時間間隔  $\Delta t$  の逆数）特性の解析による検査は、巻線 1 の欠陥部 17 の検査において高い信頼性を発揮することが出来る。しかし、図 5 の検査信号の周波数特性の解析の一般的な方法としては、図 5 に示された検査信号を収集し、周波数特性の解析用の高速フーリエ変換（FFT）を用いて放電電流 19 の周波数を算出する。従って、データの収集と FFT 変換を行うためには長い時間がかかり、高速

走行の巻線 1 の欠陥をリアルタイムに検査することができない。例えば巻線 1 の走行速度が  $500 \text{ mm/s}$ 、センサ 2 の水平方向の幅（巻線 1 の走行方向と平行な方向における幅）を  $10 \text{ mm}$  とすると、巻線 1 の欠陥部 17 を検査する場合、 $0.02 \text{ s}$  以内に FFT 変換を完了する必要がある、これを実現することは困難である。

[0023] 次に実施の形態 1 による巻線 1 の欠陥検査方法の原理について説明する。図 6 は実施の形態 1 による巻線の欠陥検査装置の動作を説明するフローチャートである。電源 3 からセンサ 2 に電圧を印加して巻線 1 の欠陥検査が開始する。まず、放電検査と信号蓄積ステップ（ステップ S 6 0 1）では、放電検出部 5 はセンサ 2 と巻線 1 との間の放電を検査する。巻線 1 に欠陥がなければ、電源 3 から電流が流れず、放電検出部 5 の出力は、図 5 に示される直線状の信号 20 となる（ノイズが存在しないことを仮定する）。巻線 1 に欠陥部 17 があれば、センサ 2 と巻線 1 との間に放電が起き、電源 3 とセンサ 2 と巻線 1 の芯 15 により循環回路が形成され、図 5 に示される放電電流 19 が流れ、放電検出部 5 により検出される。蓄積部 6 は、絶え間なく放電検出部 5 の出力を読み込みながら検査信号を蓄積する。蓄積部 6 としては、データロガー、オシロスコープ、メモリハイコーダ等が用いられる。

[0024] 図 7 は蓄積部 6 による蓄積と演算器 7 による演算のタイミングチャートを示す図である。蓄積部 6 がある時間長さ（一定時間） $\Delta t_1$ （例えば  $5 \text{ ms}$ ）の検査信号を収集すると、蓄積が完了されたと判断され（YES）（ステップ S 6 0 2）、1 番目の演算器である第 1 演算器に収集した検査信号を割り当てる（ステップ S 6 0 3）。蓄積が完了されていない場合（NO）は蓄積をし続ける。第 1 演算器は受け取り時間 42 をかけて蓄積部 6 からの検査信号を受け取り、検査信号の周波数特性の解析を始め、演算時間 43 をかけて第 1 演算器は演算を行う（ステップ S 6 0 4）。これと同時に、蓄積部 6 は引き続き 2 回目の同じ時間長さ  $\Delta t_1$  をかけての検査信号の蓄積を開始する（ステップ S 6 0 5）。

[0025] 2 回目の検査信号の蓄積が終わると、上記と同様にして 2 番目の第 2 演算

器に検査信号を割り当て、検査信号の解析を始める。上記の操作を繰り返して行い（ステップS605～ステップS607）、最後の第N演算器に検査信号を割り当てた後（ステップS608）、即ち第N演算器に蓄積信号を割り当てた後に、蓄積部6は第1演算器への割り当てに切り替える。第1演算器～第N演算器の個数Nは、蓄積部6の蓄積時間と演算器7の演算にかかる時間で決められる。例えば、蓄積部6の1回の蓄積時間は5msであり、第1演算器～第N演算器の受け取り時間42と演算時間43の和が同じでそれぞれ30msであるとすれば、 $\Delta t 1 \times N > (\text{受け取り時間} 42) + (\text{演算時間} 43)$ 、となるので、 $30 \div 5 = 6$ となり、演算器7の個数Nを6個以上にすれば良い。

[0026] また、演算器7として、デジタルプロセッサであるマイクロコントローラユニット（MCU）を複数個用いても良いし、フィールド・プログラマブル・ゲート・アレイ（FPGA）を1個または複数個を用いても良い。演算器7の演算工程では、検査信号の周波数特性を解析し、巻線1の走行速度を考慮することにより欠陥位置を算出し、上位機8に演算結果を送信する（ステップS609、ステップS610）。

[0027] 次に、図8に基づいて巻線1の欠陥位置の確定原理について説明する。図8は巻線の欠陥位置の確定原理を説明するための簡略図であり、巻線1が被巻装部材11に巻回される状態を示す斜視図である。図8Aに示すように、巻線1の位置Oから位置Pまで、時間長さとして $\Delta t 1$ の検査信号を蓄積部6が蓄積する場合を考える。巻線1は位置Oから位置Pまでの部分がセンサ2の下を通過すると、図9に示す位置Oから位置Pまでの信号が蓄積される。巻線1の位置Qに欠陥がある場合、位置Qがセンサ2の下を通過する時、センサ2と巻線1との間に放電が起き、図9に示す放電電流である検査信号19が検出される。図9において、 $\Delta t 2$ が判明すれば、巻線1の走行速度を元にして欠陥位置Qが特定されることとなる。

[0028] 巻線1の位置Oから位置Pまでの部分がセンサ2の下を通過した後、位置Oと位置Pは図8Bに示すような位置関係になる。上記のように位置Oから

位置 P までの検査信号を蓄積した後、蓄積部 6 から第 1 演算器～第 N 演算器のいずれかに検査信号を渡し、検査信号を受領した演算器 7 の演算が開始する。図 8 C に示すように、演算器 7 の受け取り時間  $\Delta t_2$  と演算時間  $\Delta t_3$  の和を  $\Delta t_3$  とする。巻線 1 の走行速度が一定であり、更にセンサ 2 から被巻装部材 1 1 の位置 d までの距離が一定とすると、巻線 1 がセンサ 2 から位置 d までに達するための走行時間が決まり、これを  $\Delta t_0$  とする。

[0029] そして、位置 O と位置 P の間にある欠陥位置 Q の位置を特定できれば、即ち図 9 に示す時間  $\Delta t_2$  (巻線 1 における欠陥位置を特定するための時間) を算出できれば、巻線 1 の走行速度は一定であるので、巻線 1 の走行中の欠陥位置 Q を特定できる。

第 1 演算器～第 N 演算器は毎回検査信号が引き渡され始める度の時刻を自分の基準時刻 0 とする。即ち、図 8 B に示すように、蓄積部 6 が k 番目の蓄積を完成し、第 1 演算器～第 N 演算器の k 番目 ( $1 \leq k \leq N$ ) の演算器 7 に検査信号を引き渡す時刻を、k 番目の演算器の基準時刻 0 とする。第 1 演算器～第 N 演算器の k 番目の演算器 7 で欠陥を検出した場合の検出時刻を  $\Delta t_2$  とすると、k 番目の演算器 7 の基準時刻 0 (蓄積部 6 から検査信号を引き渡され始める時刻) より、欠陥位置 Q が被巻装部材 1 1 の位置 d に到着する時刻  $t_d$  を以下の式 (1) により算出できる。

$$[0030] \quad t_d = \Delta t_0 - \Delta t_3 - (\Delta t_1 - \Delta t_2) \cdot \cdot \cdot \cdot \cdot \cdot (1)$$

[0031] 第 1 演算器～第 N 演算器は、欠陥を検出した場合、自己の計算式 (1) で計算した時刻において、第 1 演算器～第 N 演算器からそれぞれ上位機 8 に通信する。例えば、欠陥がない場合は通信信号をローにする。欠陥を検出した場合は通信信号をハイにし、通信後に通信信号をローに引き戻す。

上記の他にも巻線 1 の位置 P がセンサ 2 の下部を通過する時を基準にし (図 8 B の状態)、欠陥位置 Q が被巻装部材 1 1 の位置 d に到着する時刻を  $\Delta t_0 - (\Delta t_1 - \Delta t_2)$  として求めても良い。以上要するに  $\Delta t_2$  が判明すれば、巻線 1 の走行速度は一定であるので、 $\Delta t_0$  より欠陥位置 Q が被巻装部材 1 1 の位置 d に到着する時刻が求められる。

[0032] 次に上記の欠陥位置Qを特定するための時間 $\Delta t 2$ の算出方法について説明する。図9に示す検査信号19の周波数特性を解析することにより、欠陥位置Qを特定するための時間 $\Delta t 2$ を算出できる。検査信号19の周波数特性を解析する方法の一例としては、以下に示す式(2)によるウェーブレット変換が用いられる。

[0033] [数1]

式1

$$W_{\phi}(b, a) = \frac{1}{\sqrt{a}} \int f(x) \phi(x, a, b) dx \quad \dots(2)$$

[0034] 式(2)において、 $f(x)$ は検査信号19、 $\phi(x, a, b)$ はウェーブレット、符号aとbはウェーブレットのパラメータである。 $W_{\phi}(b, a)$ は変換結果であり、変換結果に検査信号19の周波数成分と各周波数の出現時刻が入る。

次に式(2)の検査信号の周波数特性の解析例を図10、図11に基づいて説明する。図10は検査信号の模擬を示している。ここで模擬信号とは、実際の検出した信号ではなく、実際の信号をイメージして、プログラムで作成した信号である。図11は式(2)を用いて図10に示された周波数特性を解析した結果を示すものである。図10において、時刻 $t = 2.5 \text{ ms}$ 前後に $15 \text{ kHz}$ の放電電流が検出されたとする。図11における周波数解析結果においては、時刻 $t = 2.5 \text{ ms}$ に $15 \text{ kHz}$ 前後の周波数が検出されたことが示されている。図11において、網目状で示された部分において、 $15 \text{ kHz}$ 前後の周波数の信号が集中していることが判る。

[0035] 次に模擬信号ではなく実際に検査信号を検出した場合の処理について説明する。模擬信号の場合と同様に、図9に示された検査信号を式(2)により解析し、得られた周波数成分の中において、ある周波数(例えば、 $20 \text{ MHz}$ )があれば、巻線1に欠陥があったことにする。即ち図11に示したような模擬信号の場合と同様に、実際の検査においては、 $20 \text{ MHz}$ 前後の周波数が検出された場合には、巻線1に欠陥があったことにする。実際の検査し

た信号の周波数は、20MHzでも、100MHzでも、15kHzでもよく、どのような周波数であっても欠陥信号の発生タイミングを算出できる。当該周波数（例えば、20MHz）の発生時刻より $\Delta t_2$ が特定され（例えば図10、図11の場合であれば $\Delta t_2$ は2.5msとなる）、この $\Delta t_2$ を用いることにより、上述の式（1）に示すように、欠陥が被巻装部材11の位置dに到達する時刻 $t_d$ を算出できる。

[0036] 次に、第1演算器～第N演算器のうちのある演算器が演算を完成した後、欠陥があったと判明した場合の動作例について説明する。図12は被巻装部材に巻線を巻回する状態を示す斜視図である。図12に示すように、巻線1に欠陥33aと欠陥33bとが隣り合うように発生し、そのまま巻回して部品として回転電機に組み込まれた場合を想定する。この場合、巻線1に電流を流すと、欠陥33aと欠陥33bとの間に放電が発生し、欠陥33aと欠陥33bとの間の絶縁層の破壊が広がり、回転電機を壊すことがあり得る。

[0037] そのため、上述の欠陥位置の特定方法を用いて、巻線1に欠陥があった場合の動作の一例について説明する。第1演算器～第N演算器から、1回目の欠陥を検出した通信信号により通信された時刻を $t_{k1}$ 、2回目に通信された時刻を $t_{k2}$ とする。この2回の時刻の差（ $\Delta t = t_{k2} - t_{k1}$ ）を計算し、巻線1の走行速度Vと、被巻装部材11の縦幅Hと、横幅Wとを用い、被巻装部材11に巻線1を巻き付けたときに欠陥33aと欠陥33bが隣り合うかを判断する。即ち、上記の2回の時刻の差 $\Delta t$ が、巻線1を被巻装部材11に1周巻付けるのに掛かる時間に近ければ近いほど、欠陥33aと欠陥33bが隣り合う可能性が高くなる。

[0038] 欠陥33aと欠陥33bが隣り合う場合、上位機8は警告を出すとともに、巻線1の走行状態を変更することができる。巻線1の欠陥を3回目に検出したような場合（例えば第1演算器が欠陥を検出した後、第3演算器が欠陥を検出したような場合）、上記と同様にして、第1演算器～第N演算器から1回目と3回目に通信された時刻の差を計算することにより、1回目の欠陥と3回目の欠陥が隣り合うかを判断できる。N回目に欠陥が検出されたよう

な場合、N回目の欠陥と1回目の欠陥の距離41は、巻線1の直径とNとの掛け算で計算できる。この距離41が適切な距離（放電が起こらない距離）であれば、上位機8は警告を出さない。また、N+1回目に欠陥が検出された場合、2回目の欠陥の検出時刻と比較することにより、欠陥が隣り合うかを判断することができる。

- [0039] また、巻線1を被巻装部材11に1周巻付けにかかる時間を精度よく計算するには、被巻装部材11に巻き付けた巻線1の巻層による厚みを考慮して、図12に示した縦幅Hと横幅Wに足し合わせて計算しても良い。例えば、巻線1の直径が0.5mmであり、被巻装部材11に巻線1を10層巻き付けた時、巻層の厚みは5mmとなり、縦幅Hと横幅Wに5mmを足すことにより計算することができる。また、巻線1に付加した張力による巻線1の伸びを考慮して式(1)に補正項を入れることもできる。例えば、張力がない場合と比べて、巻線1が約0.1%長く伸びるとして、以下の式(3)の計算結果を足して補正することができる。

[0040]  $M \times 0.1\% / V \dots \dots \dots (3)$

ここでM：センサ2から被巻装部材11までの距離

V：巻線1の走行速度

- [0041] 図1の構成図は1つの例に過ぎない。即ちセンサ2を含めた欠陥検出部9を複数配置することにより、巻線1の欠陥検査の信頼性を高めることもできる。

このように、巻線1の検査信号の蓄積及び割り当てを繰り返し行うことにより、巻線1が高速に走行しても、巻線1の欠陥位置を連続的にしかも高い信頼性を確保しながら確定することができる。

- [0042] 図13は、被巻装部材である固定子鉄心を備えた電気機械を示す断面図であり、上記の巻線欠陥検査装置を使用して、絶縁欠陥がないことが確認された巻線1が固定子鉄心に巻回された状態を示している。又図14はノズル制御部13を使用して固定子鉄心81のティースに巻線1を巻回している状態を示す斜視図である。図13においては、電気機械80の例として、回転電

機を記載しているが、電気機械 80 は直動機であってもよい。

この電気機械 80 においては、上記の巻線欠陥検査装置を使用して絶縁欠陥がないことが確認された巻線 1 が巻回された固定子鉄心 81 を用いて、この固定子鉄心 81 を備えた電気機械 80 を製造しており、電気機械の製造方法において、このような製造ステップを備えることにより、電気機械を製造することができる。

[0043] 以上説明したように、本実施の形態の巻線欠陥検査装置は、電気機械の例として、回転電機または直動機の電機子である固定子の巻線工程に適用したものである。

したがって、本実施の形態による巻線欠陥検査装置によれば、巻線 1 が高速に走行しても、巻回する前の巻線 1 全体において、巻線 1 の欠陥位置を連続的に、しかも高い信頼性を確保して確定することができる。又信頼性の優れた巻線 1 を使用した回転電機または直動機の電機子である固定子を供給できる。

[0044] 実施の形態 2.

図 15 は実施の形態 2 による巻線欠陥検査装置の構成を示すブロック図である。図 15 において、図 1 と同一の符号は、同一部分または相当部分を示している。

実施の形態 2 による巻線欠陥検査装置は、巻線 1 の上方にセンサ 2 a を配置するとともに、下方にセンサ 2 b を配置し、センサ 2 a とセンサ 2 b により巻線 1 の周囲の欠陥を検査する。本実施の形態による巻線欠陥検査装置の動作のうち、放電検出部 5 と、第 1 演算器～第 N 演算器と、上位機 8 の動作は、実施の形態 1 で説明したものと同一である。

[0045] 蓄積部 6 の動作について説明する。蓄積部 6 は、放電検出部 5 を介してセンサ 2 a とセンサ 2 b からの検出信号を同時に受取りながら、この 2 つの検出信号を別々に蓄積して第 1 演算器～第 N 演算器にデータを割り当てる。この場合の割り当て方法の例としては、センサ 2 a からの検査信号を第 1 演算器～第 N 演算器の前半分に割り当てるとともに、センサ 2 b からの検査信号

を第1演算器～第N演算器の後半分に割り当てることが考えられる。例えば10個（ $N = 10$ ）の演算器7があるとして、前半分は第1演算器～第5演算器となり、後半分は第6演算器～第10演算器となる。

[0046] 図15の構成は一例に過ぎない。即ち巻線1の周囲に任意の角度間隔で3個以上の複数のセンサ2を配置することもできる。また、センサ2aとセンサ2bを含めた欠陥検出部9を複数配置することにより、巻線1の欠陥検査の信頼性を高めることができる。

このように、巻線1の周囲に複数のセンサ2を配置し、巻線1の周囲の欠陥を検査することで、巻線1が高速に走行しても、巻線1の欠陥位置を連続的に、しかも実施の形態1の場合と比べて更に高い信頼性を確保して確定することができる。

[0047] 実施の形態3.

図16は実施の形態3による巻線欠陥検査装置の構成を示すブロック図である。図16において、図1と同一の符号は、同一部分または相当部分を示している。

実施の形態3による巻線欠陥検査装置は、巻線1の走行方向に沿ってセンサ2aとセンサ2bを配置するものである。本実施の形態による巻線欠陥検査装置の動作のうち、放電検出部5と演算器7と上位機8の動作は、実施の形態1で説明したものと同一である。

[0048] 図17は実施の形態3による巻線欠陥検査装置の動作を説明するフローチャートである。電源3からセンサ2a（第1のセンサ）とセンサ2b（第2のセンサ）に電圧を印加して巻線1の欠陥検査が開始する。まず、放電検査と1番目のセンサの信号蓄積ステップ（ステップS701）では、放電検出部5はセンサ2aと巻線1との間の放電を検査し、蓄積部6は放電検出部5からの出力（第1の検査信号）を讀込ながら当該検査信号を蓄積する。蓄積部6がある時間長さ（例えば30ms）のデータを収集すると、蓄積完了ステップ（ステップS702）において「YES」となり、演算器7に蓄積信号を渡す（ステップS703）。

[0049] 演算器 7 は蓄積部 6 からの検査信号を受け取ると演算器 7 による演算ステップに入り（ステップ S 7 0 4）、検査信号の周波数特性の解析を始める。それと同時に、蓄積部 6 は引き続きセンサ 2 b からの同じ時間長さ（例えば 3 0 m s）による検査信号（第 2 の検査信号）の蓄積を開始する（ステップ S 7 0 5）。センサ 2 b からの検査信号の蓄積が終わると（ステップ S 7 0 6）、演算器 7 に検査信号を渡し（ステップ S 7 0 7）、また演算器 7 による演算ステップ（ステップ S 7 0 4）に入り、検査信号の周波数特性の解析を始める。それと同時に、蓄積部 6 は再びセンサ 2 a からの検査信号の蓄積を始める。

[0050] 次にセンサ 2 a とセンサ 2 b との間の配置距離 L の決定方法について説明する。センサ 2 a とセンサ 2 b との間の配置距離 L は、巻線 1 の走行速度と演算器 7 の検査信号の受け取り時間及び演算にかかる時間とにより決められる。

巻線 1 の走行速度を V、演算器 7 による検査信号の受け取り時間及び演算にかかる時間を T とすると、配置距離 L は以下の式（4）により算出する。ここで演算器 7 による検査信号の受け取り時間及び演算にかかる時間 T に余裕を入れても良い。

[0051]  $L = V \times T \dots \dots \dots (4)$

[0052] 例えば、巻線 1 の走行速度を  $V = 5 0 0 \text{ mm} / \text{s}$ 、演算器 7 の受け取り時間と演算時間の和を  $T = 3 0 \text{ m s}$  とすると、配置距離 L は  $L = 1 5 \text{ mm}$  となる。

[0053] 図 1 6 の構成は一例に過ぎない。即ち巻線 1 の走行方向に沿って 2 つ以上の複数のセンサを配置することもできる。また、センサ 2 a とセンサ 2 b を含めた欠陥検出部 9 を複数配置することにより、巻線 1 の欠陥検査の信頼性を高めることもできる。

このように、巻線 1 の走行方向に沿って複数のセンサ 2 を配置し、巻線 1 の欠陥を検査することで、巻線 1 が高速に走行しても、巻線 1 の欠陥位置を連続的に、しかも実施の形態 1 の場合と比べて更に高い信頼性を確保して確

定することができる。

[0054] 実施の形態 4.

図 18 は実施の形態 4 による巻線欠陥検査装置の構成を示すブロック図である。図 18 において、図 16 と同一の符号は、同一部分または相当部分を示している。

実施の形態 4 による巻線欠陥検査装置は、巻線 1 の上方と下方に複数のセンサ 2 a ~ 2 d を配置し、複数のセンサ 2 a ~ 2 d により巻線 1 の周囲の欠陥を検査するものである。

本実施の形態による巻線欠陥検査装置の動作のうち、放電検出部 5、演算器 7 及び上位機 8 の動作は、実施の形態 3 で説明したものと同一である。

[0055] 次に蓄積部 6 の動作について説明する。蓄積部 6 は、放電検出部 5 を介してセンサ 2 a ~ 2 d からの検査信号を同時に受取りながら、センサ 2 a とセンサ 2 b からの検査信号を 1 つの蓄積領域に蓄積するとともに、センサ 2 c とセンサ 2 d からの検査信号を他の 1 つの蓄積領域に蓄積し、別々に蓄積して第 1 演算器及び第 2 演算器に割り当てる。この場合の割り当て方法の一例として、センサ 2 a とセンサ 2 b からの検査信号を第 1 演算器に割り当て、センサ 2 c とセンサ 2 d からの検査信号を第 2 演算器に割り当てることができる。

[0056] 図 18 の構成は一例に過ぎない。即ち巻線 1 の周囲に任意の角度間隔で 3 個以上の複数のセンサ 2 を配置することができる。また、センサ 2 a ~ センサ 2 d を含めた欠陥検出部 9 を複数配置することにより、巻線 1 の欠陥検査の信頼性を高めることもできる。

このように、巻線 1 の周囲に複数のセンサ 2 a ~ 2 d を配置し、巻線 1 の周囲の欠陥を検査することで、巻線 1 が高速に走行しても、巻線 1 の欠陥位置を連続的に、しかも実施の形態 1 の場合と比べて更に高い信頼性を確保して確定することができる。

[0057] 実施の形態 5.

図 19 は実施の形態 5 による巻線欠陥検査装置の構成を示すブロック図で

ある。図19において、図1と同一の符号は、同一部分または相当部分を示している。

実施の形態5による巻線欠陥検査装置は、巻線1の上方に1つのセンサ2を配置する。演算器7として1つの演算器7aを配置する。

本実施の形態による巻線欠陥検査装置の動作のうち、放電検出部5、蓄積部6及び上位機8の動作は、実施の形態1で説明したものと同一である。

[0058] 蓄積部6は、放電検出部5を介してセンサ2からの検査信号を受取りながら蓄積領域に蓄積した後、演算器7aに引き渡す。

本実施の形態は、巻線1の走行速度が遅い場合、例えば50mm/sに適用できる。巻線1の速度が遅い場合、演算器7aにおける演算にかかる時間は、実施の形態1と同じで30msとして、蓄積部6の蓄積時間を30msにすれば、蓄積部6の検出信号の蓄積が完成するまでに、演算器7の演算も完了するため、巻線1の欠陥を検査することができる。

[0059] 図19の構成は一例に過ぎない。巻線1の周囲に複数のセンサ2を配置することができる。また、欠陥検出部9を複数配置することにより、巻線1の欠陥検査の信頼性を高めることもできる。

このように、巻線1の周囲にセンサ2を配置し、巻線1が低速に走行する場合、巻線1の欠陥位置を連続的に精度よく、かつ高い信頼性を確保して確定することができる。

[0060] 実施の形態6.

図20は実施の形態6による巻線欠陥検査装置の構成を示すブロック図である。図20において、図1と同一の符号は、同一部分または相当部分を示している。

実施の形態6による巻線欠陥検査装置は、電源3の電圧を検出する電圧検出部44を配置し、センサ2と巻線1との放電電流を検出する代わりに、センサ2と巻線1との間に放電が発生した際の電源3の電圧変化、即ちセンサ2と巻線1との間に印可された電圧の変動を検出することにより、巻線1の欠陥を検査するものである。本実施の形態による巻線欠陥検査装置の動作の

うち、放電検出部 5、演算器 7 及び上位機 8 の動作は、実施の形態 1 で説明したものと同一である。

[0061] 次に、電源 3 の電圧変化の検出による巻線 1 の欠陥検査方法の原理について説明する。電源 3 から巻線 1 に交流電圧、例えば周波数 60 Hz の交流電圧を巻線 1 に印加した場合を考える。図 21A は巻線に欠陥がない場合の電源電圧の変化を示す図であり、図 21B は巻線に欠陥がある場合の電源電圧の変化を示す図である。電源 3 の電圧が電圧検出部 44 の抵抗 45、46 により検出され、放電検出部 5 でノイズ処理等を行い、蓄積部 6 に処理後の信号を渡す。巻線 1 に欠陥がない時、電源 3 の電圧が変化しないため、図 21A に示す通常電圧信号 47 が検出される。通常電圧信号 47 が実施の形態 1 に述べた (式 2) のウェーブレット変換で処理された場合、周波数 60 Hz しか検出されない。それに対し、巻線 1 に欠陥がある時、電源 3 の電圧のピークの近くに放電が発生し易く、放電の発生時に電源 3 の電圧出力端子とグラウンド端子 (GND) がショートし、電源 3 の出力電圧が急激に変化するため、図 21B に示す欠陥時電圧信号 48 のような電圧信号が検出される。時刻  $t_1 \sim t_2$  と  $t_3 \sim t_4$  の間の電圧信号の周波数が高く、例えば 10 MHz であるとして、欠陥時電圧信号 48 が実施の形態 1 に述べた (式 2) のウェーブレット変換で処理された場合、周波数 60 Hz 以外に 10 MHz も検出されるので、巻線 1 に欠陥があったことを判断できる。

このように、検出が容易な電源 3 の電圧降下を検出することで、巻線 1 が高速に走行しても、巻線 1 の欠陥位置を連続的に精度良く検出できるのみならず、更に高い信頼性を確保して確定することができる。又信頼性の優れた巻線 1 を使用した回転電機または直動機の電機子である固定子を供給できる。

[0062] 本願は、様々な例示的な実施の形態及び実施例が記載されているが、一つ、または複数の実施の形態に記載された様々な特徴、態様、及び機能は特定の実施の形態の適用に限られるのではなく、単独で、または様々な組み合わせで実施の形態に適用可能である。

従って、例示されていない無数の変形例が、本願明細書に開示される技術の範囲内において想定される。例えば、少なくとも1つの構成要素を変形する場合、追加する場合または省略する場合、さらには、少なくとも1つの構成要素を抽出し、他の実施の形態の構成要素と組み合わせる場合が含まれるものとする。

### 符号の説明

[0063] 1 巻線、2 センサ、3 電源、4 放電電流または電荷量、5 放電検出部、6 蓄積部、7 演算器、11 被巻装部材、17 欠陥部、80 電気機械、81 固定子鉄心。

## 請求の範囲

- [請求項1] 巻線を被巻装部材に巻回して巻線部品を製造する際の前記巻線の欠陥検査装置であって、前記巻線の一端から前記被巻装部材に至る経路の途中に配置されるセンサと、  
前記センサと前記巻線の欠陥部との間に印加された電圧によって発生する放電電流、電荷量、または前記電圧の変動を検出する放電検出部と、  
前記放電検出部からの出力である検査信号を蓄積する蓄積部と、  
前記蓄積部に蓄積された前記検査信号が割り当てられるとともに、前記検査信号の周波数特性の解析を行うことにより前記巻線における欠陥位置を特定するための時間を算出する演算器を備えた巻線欠陥検査装置。
- [請求項2] 前記演算器を複数備える請求項1に記載の巻線欠陥検査装置。
- [請求項3] 前記演算器は、欠陥位置を特定するための前記時間と前記巻線の走行速度により前記巻線の欠陥位置を確定する請求項1又は請求項2に記載の巻線欠陥検査装置。
- [請求項4] 前記センサを前記巻線の周囲に複数配置し、複数の前記検査信号を前記放電検出部で検出する請求項1から請求項3のいずれか1項に記載の巻線欠陥検査装置。
- [請求項5] 前記センサを前記巻線の走行方向に沿って複数配置し、前記蓄積部は第1のセンサからの第1の検査信号を蓄積し、蓄積された第1の検査信号を前記演算器に渡すことにより前記演算器は演算を行い、  
前記蓄積部が前記第1の検査信号を前記演算器に渡した後、前記蓄積部は第2のセンサからの第2の検査信号を蓄積し、蓄積された第2の検査信号を前記演算器に渡すことにより前記演算器は演算を行う請求項1から請求項4のいずれか1項に記載の巻線欠陥検査装置。
- [請求項6] 前記演算器は、前記巻線の走行速度と、前記被巻装部材の縦幅及び横幅に基づいて、前記被巻装部材に前記巻線を巻き付けた時に前記巻線

の欠陥位置が隣り合うかを判断する請求項1から請求項5のいずれか1項に記載の巻線欠陥検査装置。

[請求項7] 請求項1から請求項6のいずれか1項に記載の巻線欠陥検査装置を使用して絶縁欠陥がないことが確認された前記巻線を固定子鉄心に巻回することにより、前記固定子鉄心を備えた電気機械を製造する電気機械の製造方法。

[請求項8] 巻線の一端から被巻装部材に至る経路の途中に配置されるセンサと、前記センサと前記巻線の欠陥部との間に印加された電圧によって発生する放電電流、電荷量、または前記電圧の変動を検出する放電検出部と、  
前記放電検出部からの出力である検査信号を蓄積する蓄積部と、  
前記蓄積部に蓄積された前記検査信号に基づき演算を行う複数の演算器を備えることにより、前記巻線を前記被巻装部材に巻回して巻線部品を製造する際の前記巻線の欠陥を検査する巻線欠陥検査方法であって、  
前記蓄積部が一定時間を掛けて前記検査信号を蓄積し、蓄積した前記検査信号を1番目の前記演算器に割り当てることにより、1番目の前記演算器は前記検査信号の周波数特性の解析を行う演算を開始し、それと同時に、前記蓄積部は2番目の一定時間を掛けて前記検査信号の蓄積を開始し、前記蓄積部が2番目の前記検査信号の蓄積を完成すると、2番目の前記演算器に蓄積した前記検査信号を割り当てることにより、2番目の前記演算器は前記検査信号の周波数特性の解析を行う演算を開始し、上記の動作を複数の前記演算器の数だけ繰り返すことにより、最後の前記演算器に前記検査信号を割り当てた後、前記検査信号の割り当てを1番目の前記演算器に切り替え、更に複数の前記演算器は前記検査信号の周波数特性の解析を行うことにより前記巻線における欠陥位置を特定するための時間を算出する巻線欠陥検査方法。

[図1]

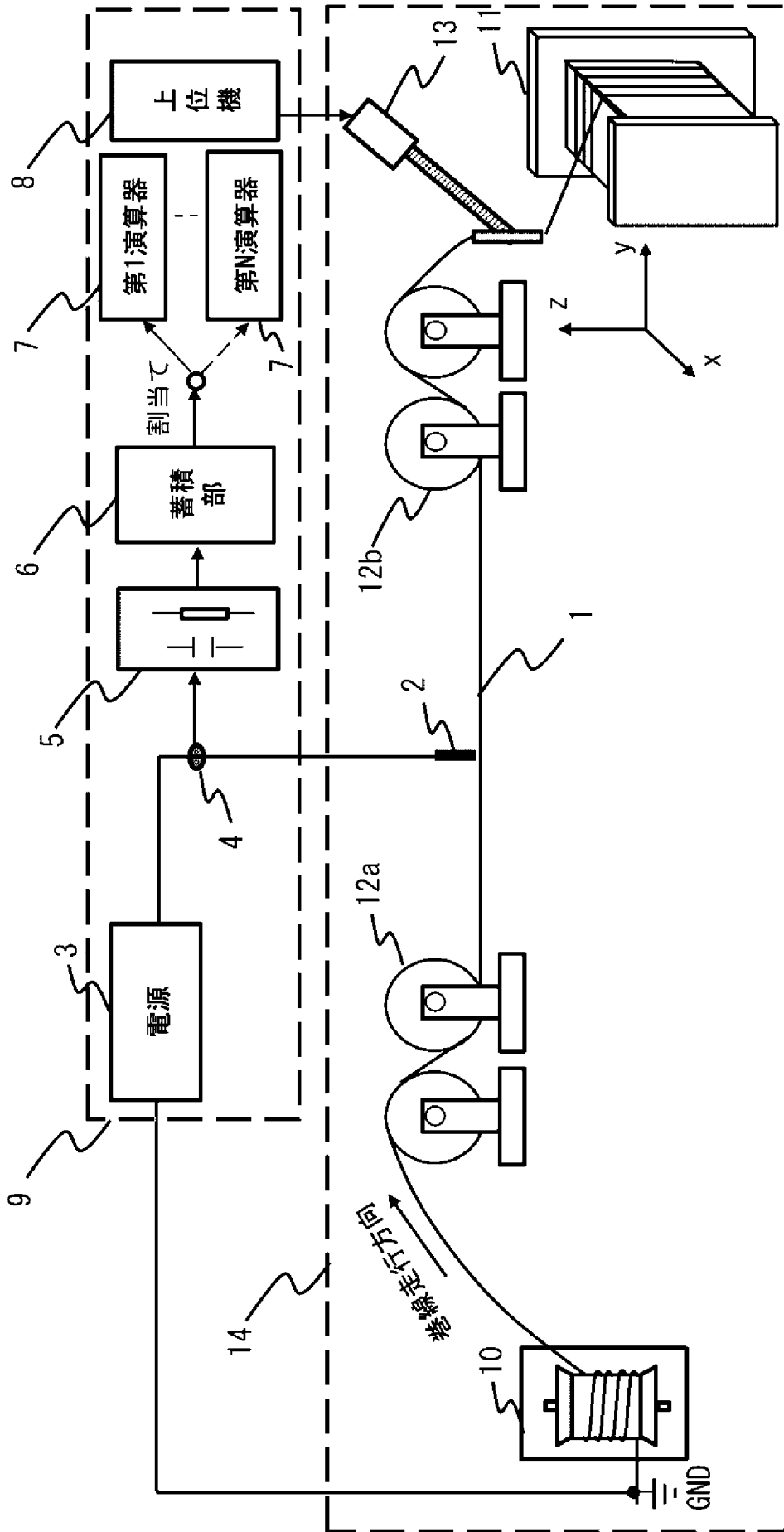
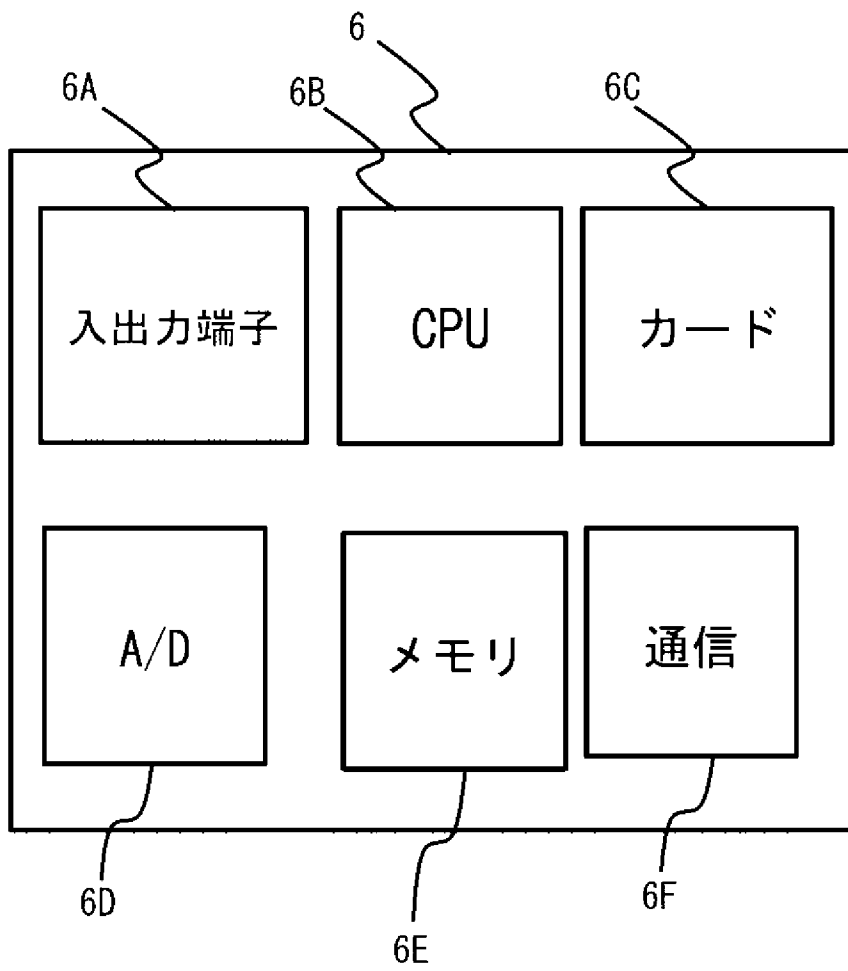


図1

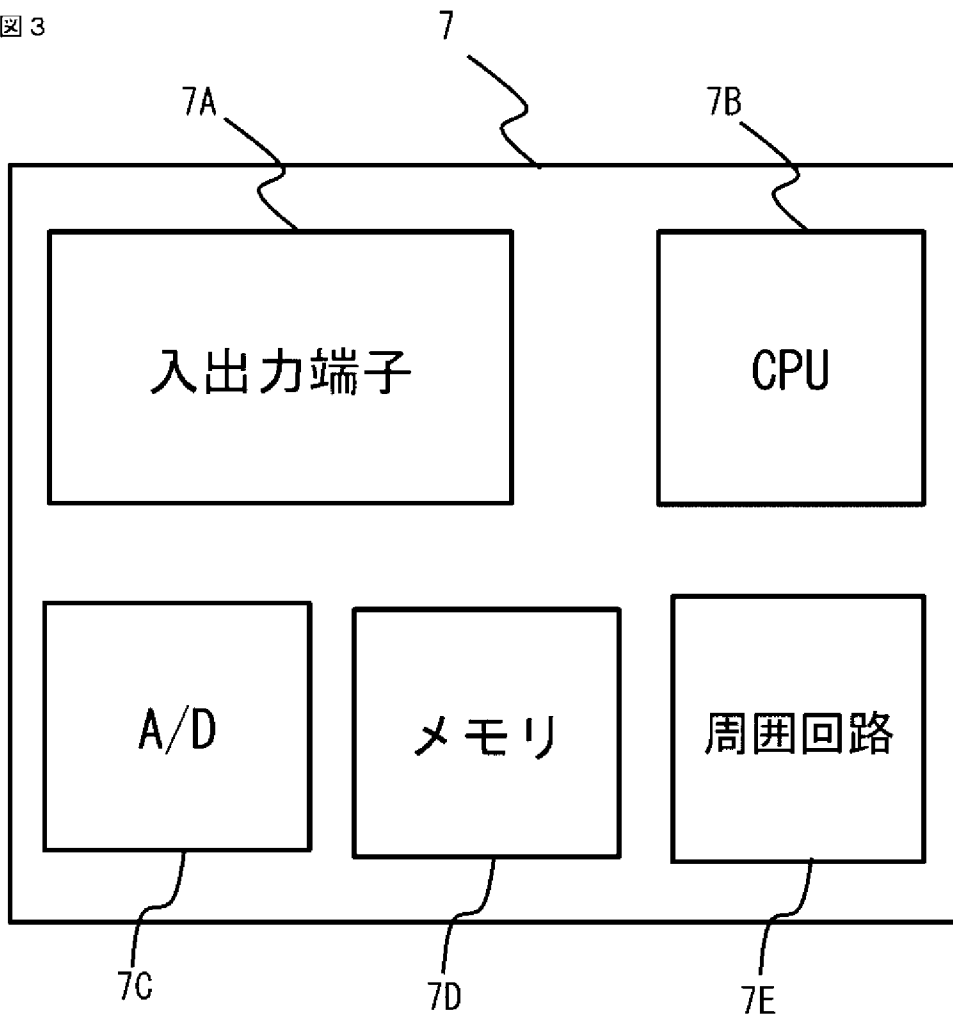
[図2]

図 2



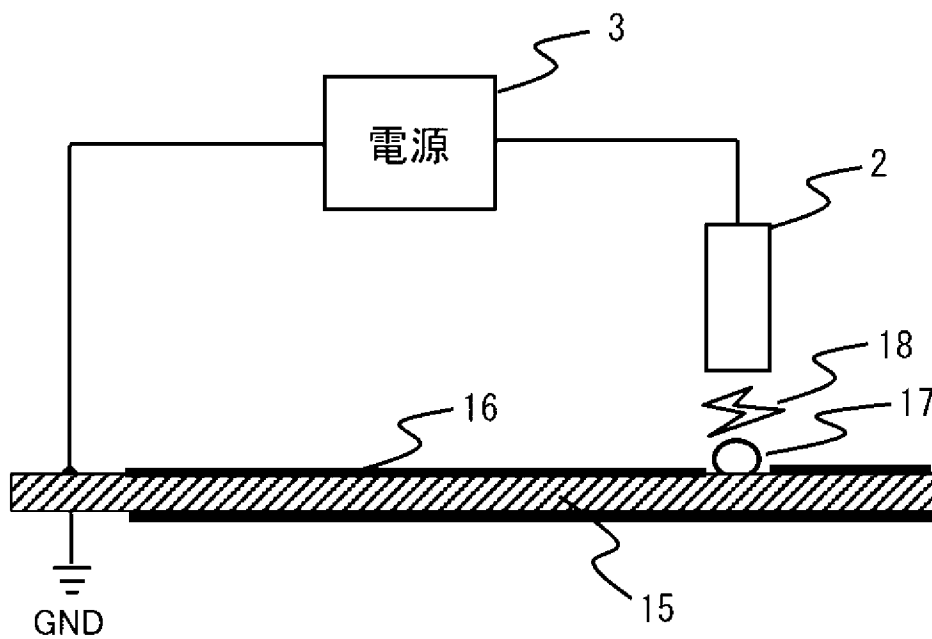
[図3]

図 3



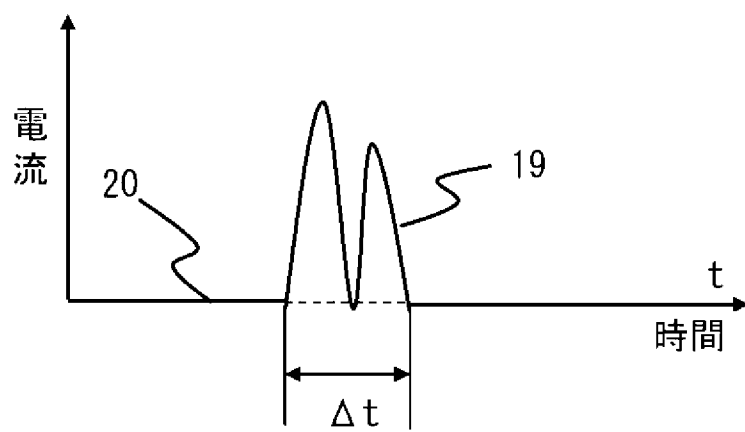
[図4]

図 4



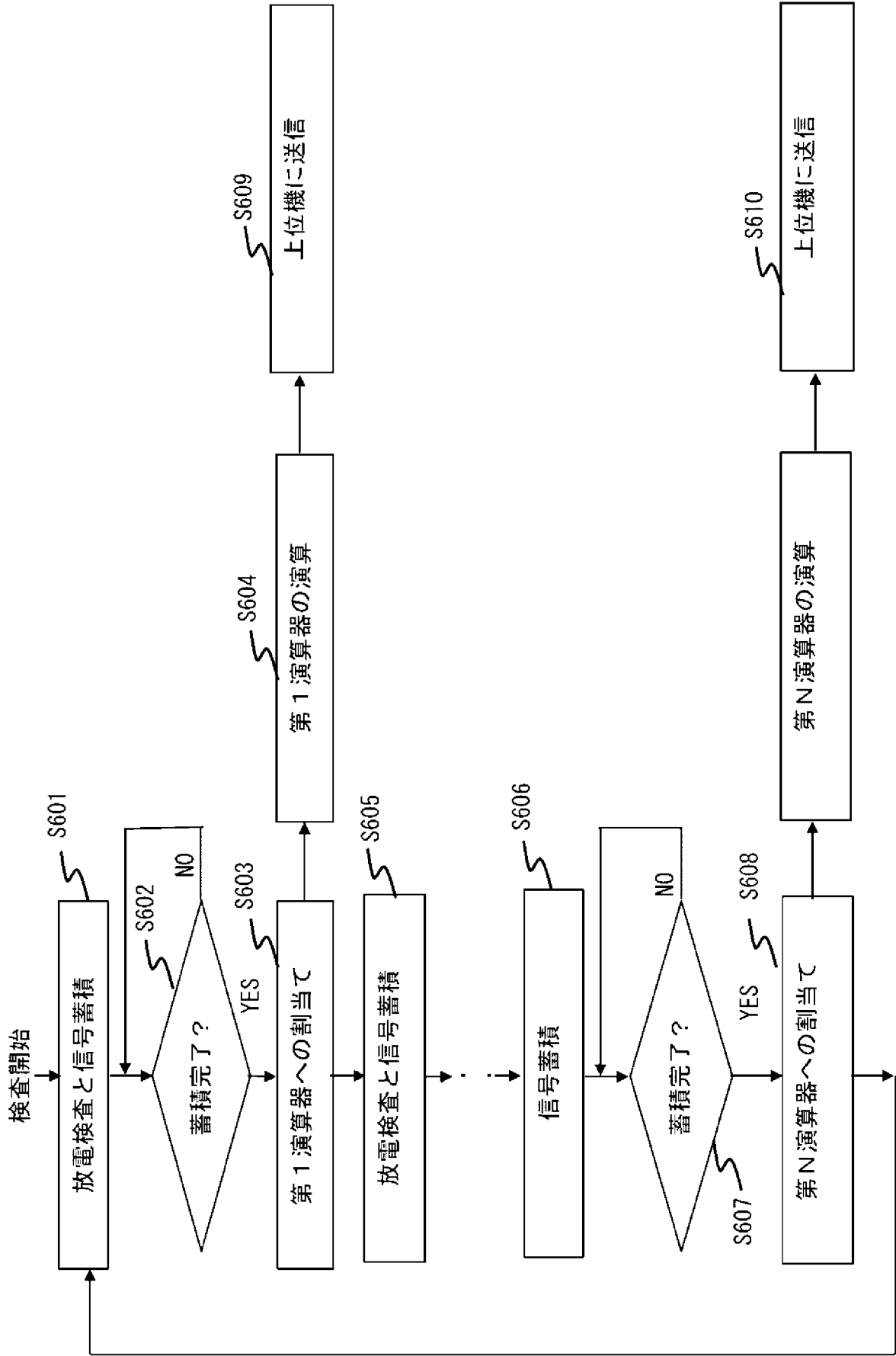
[図5]

図5



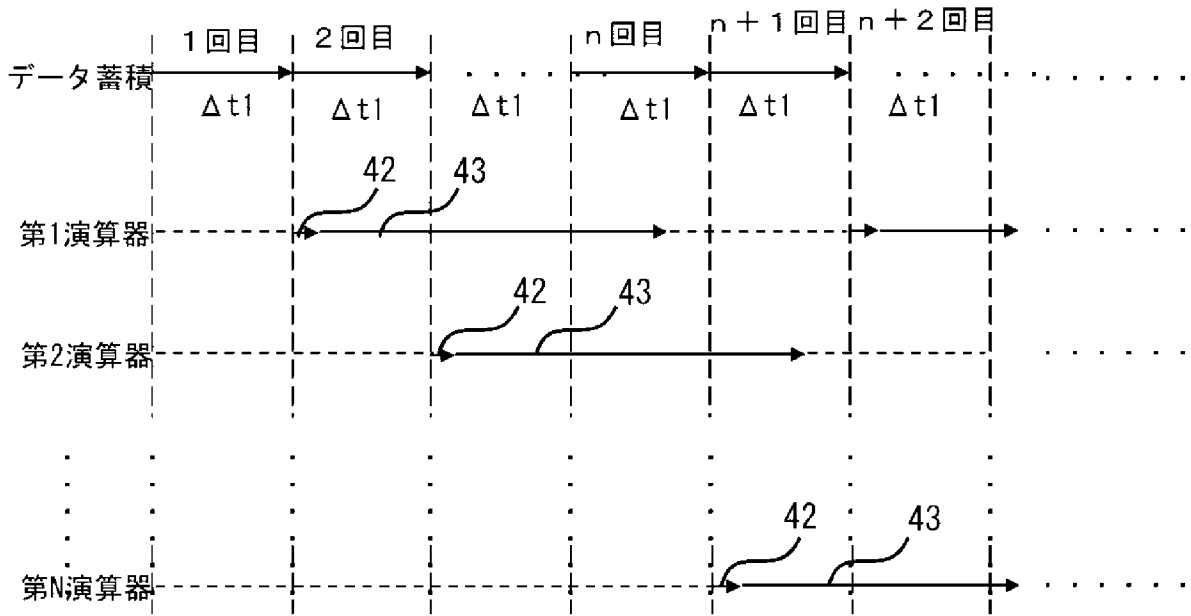
[図6]

図6



[図7]

図7



[図8]

図8

図8A

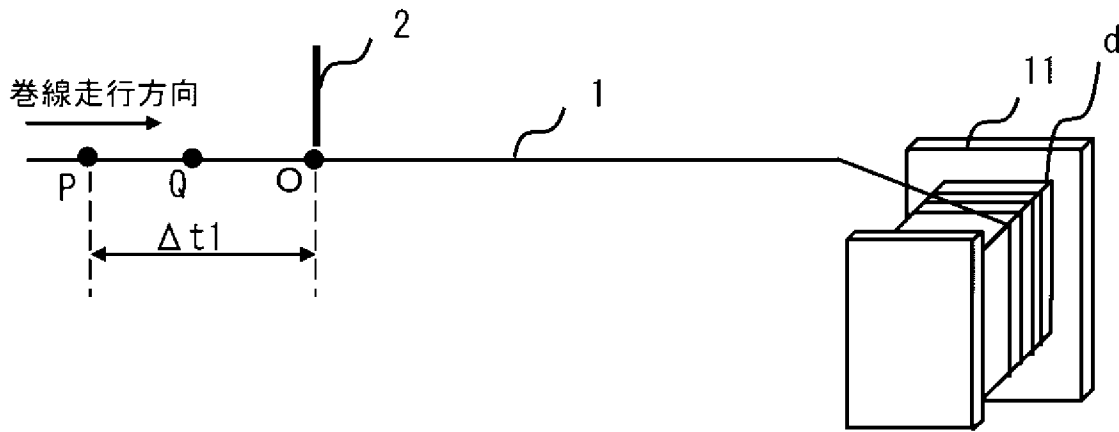


図8B

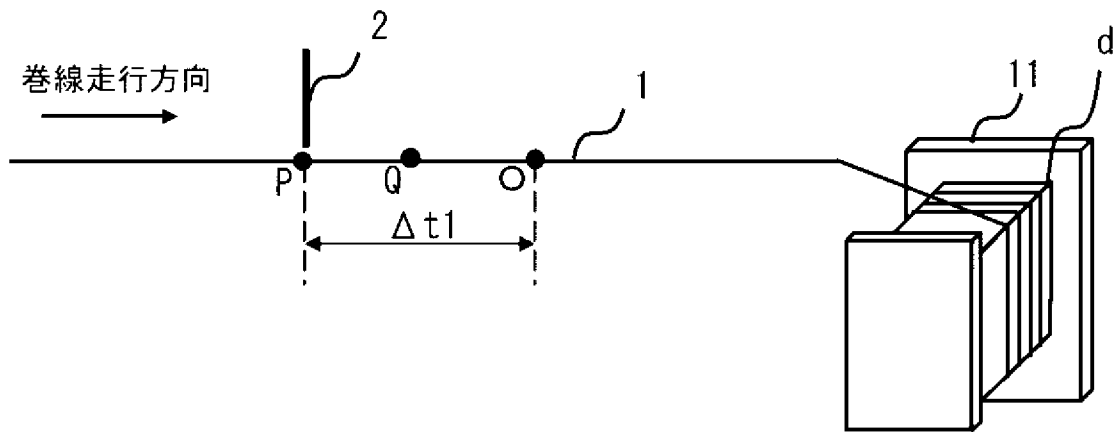
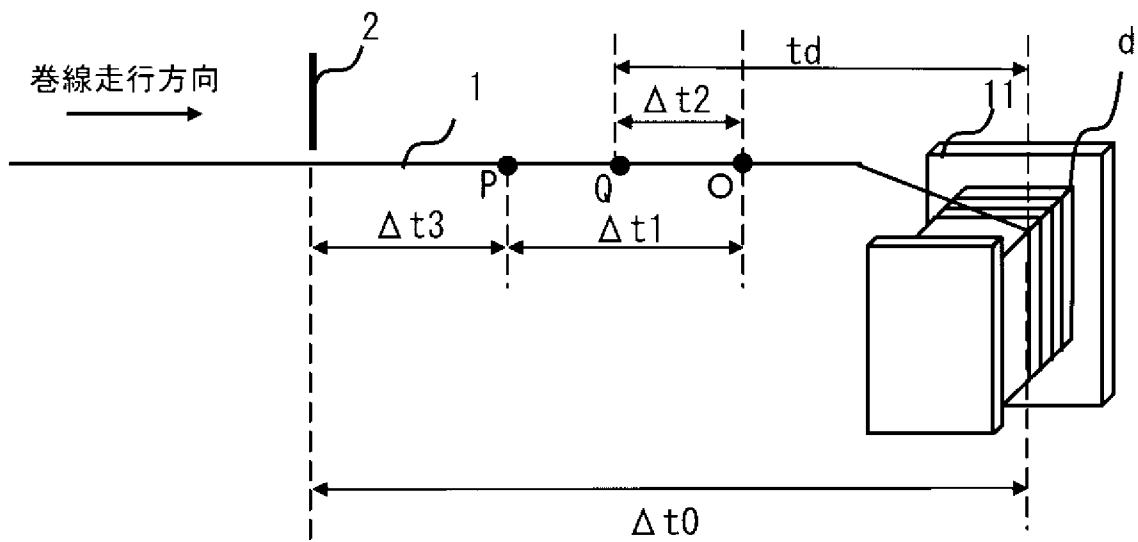
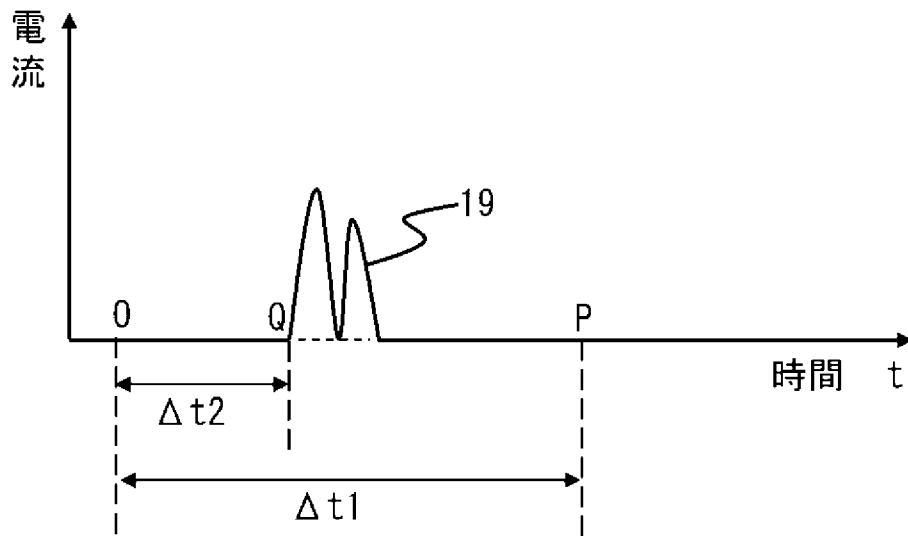


図8C



[図9]

図9



[図10]

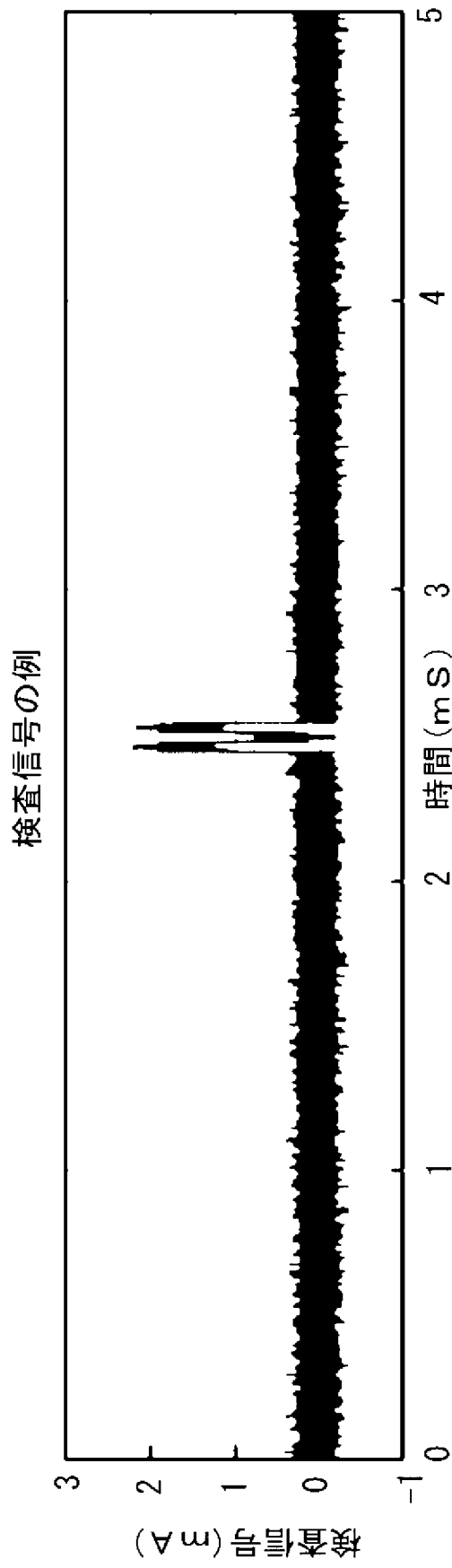


図10

[図11]

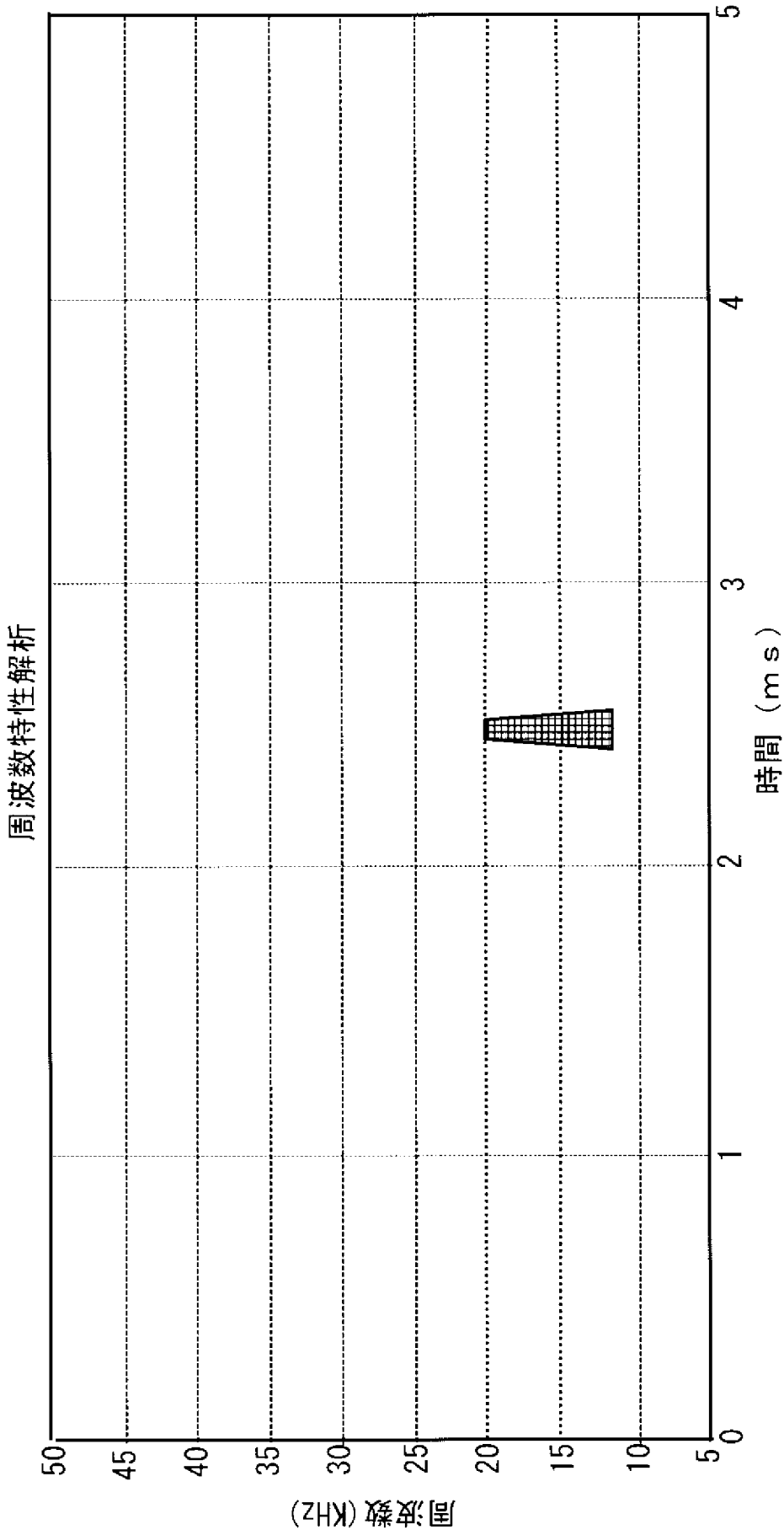
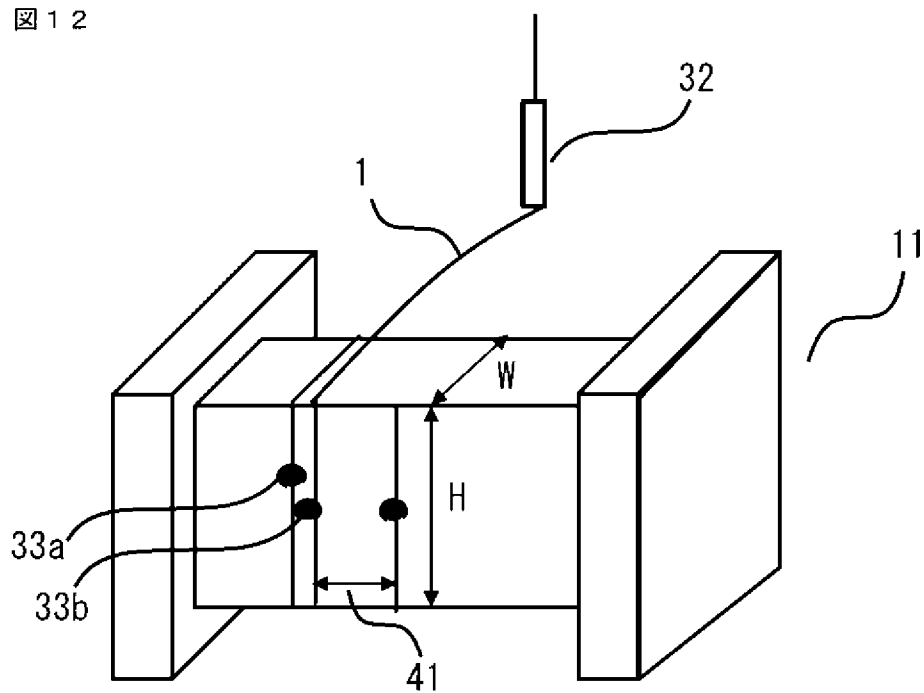


図 1 1

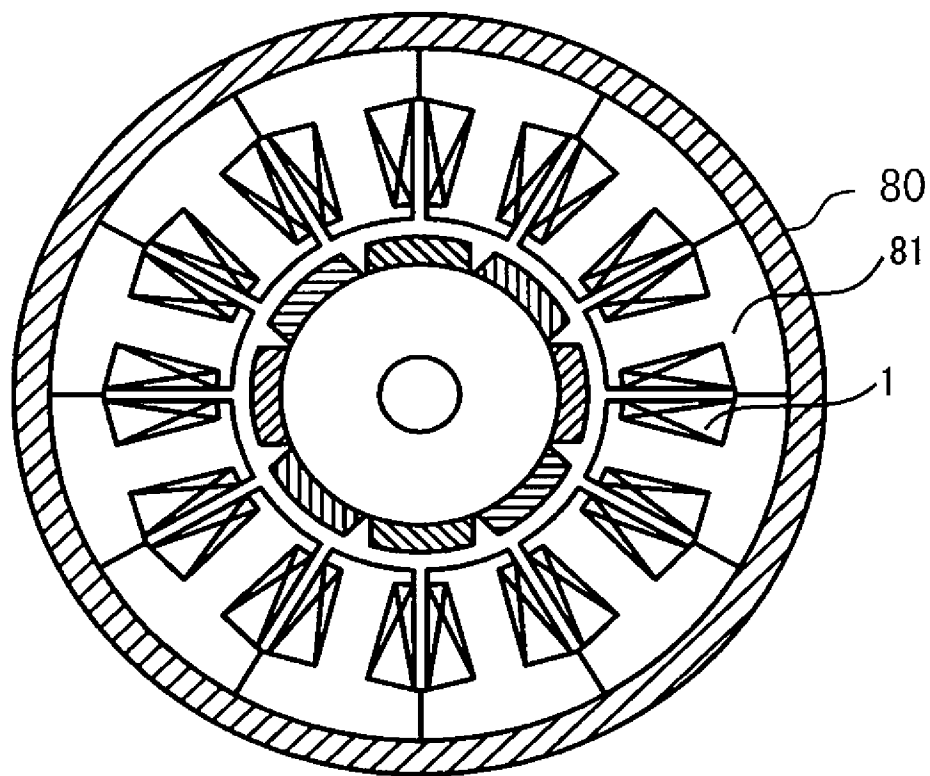
[図12]

図 1 2



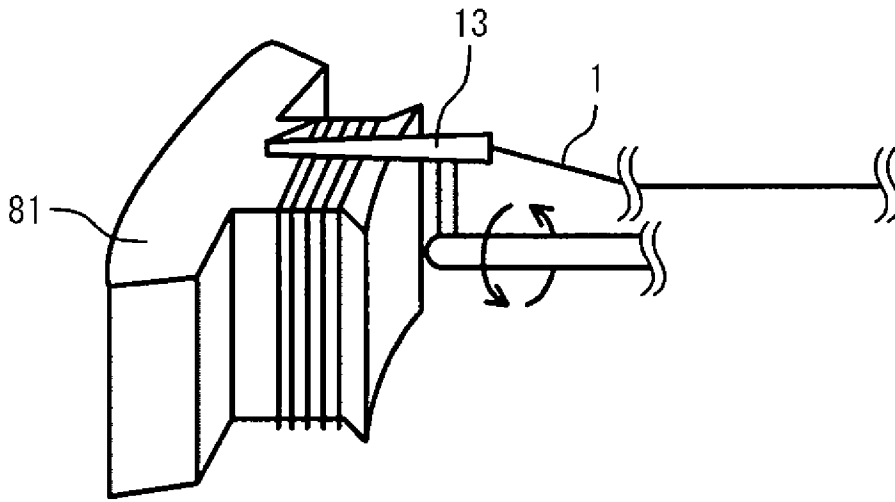
[圖13]

圖 13



[図14]

図 1 4



[图15]

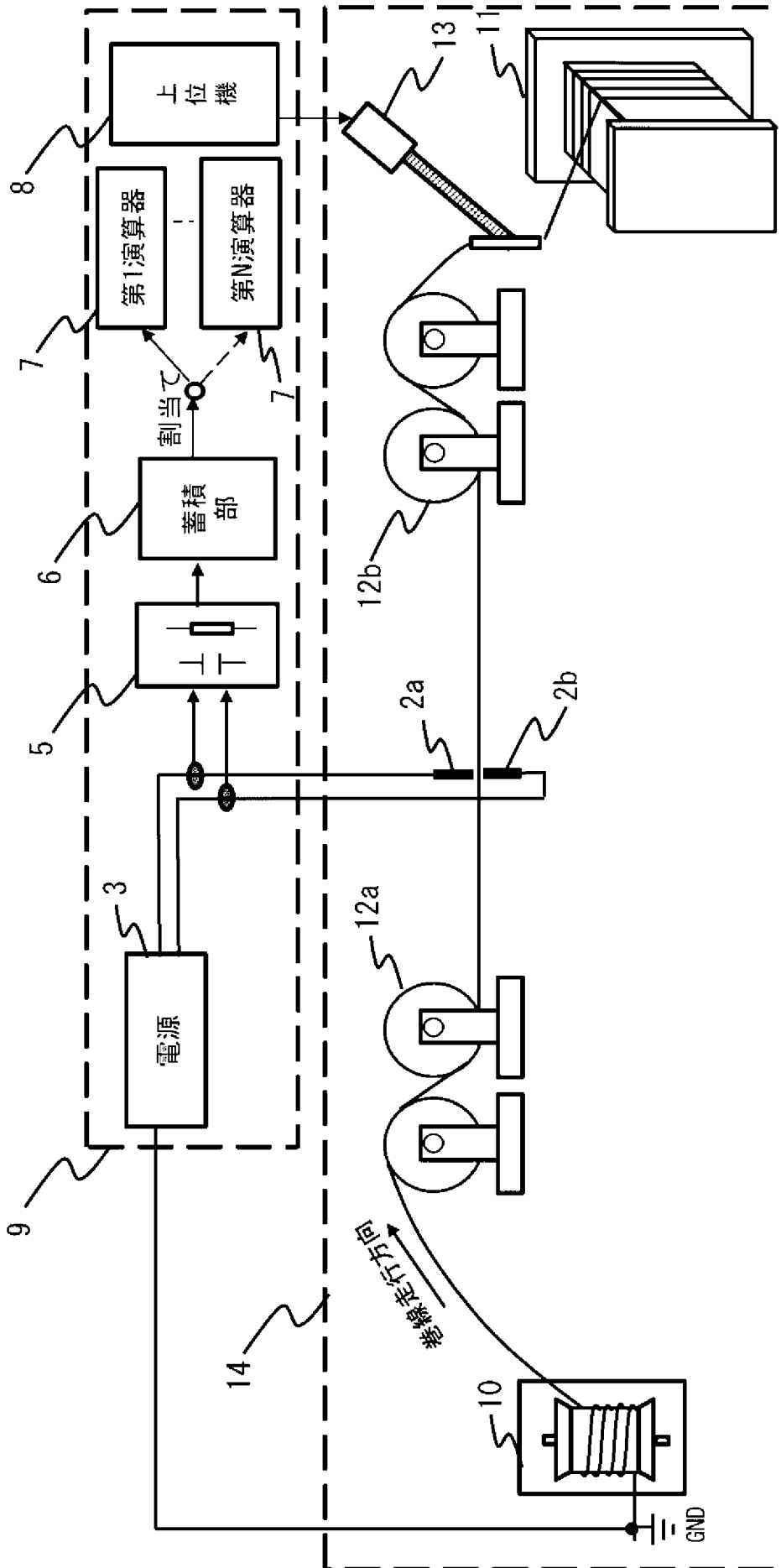


图15

[図16]

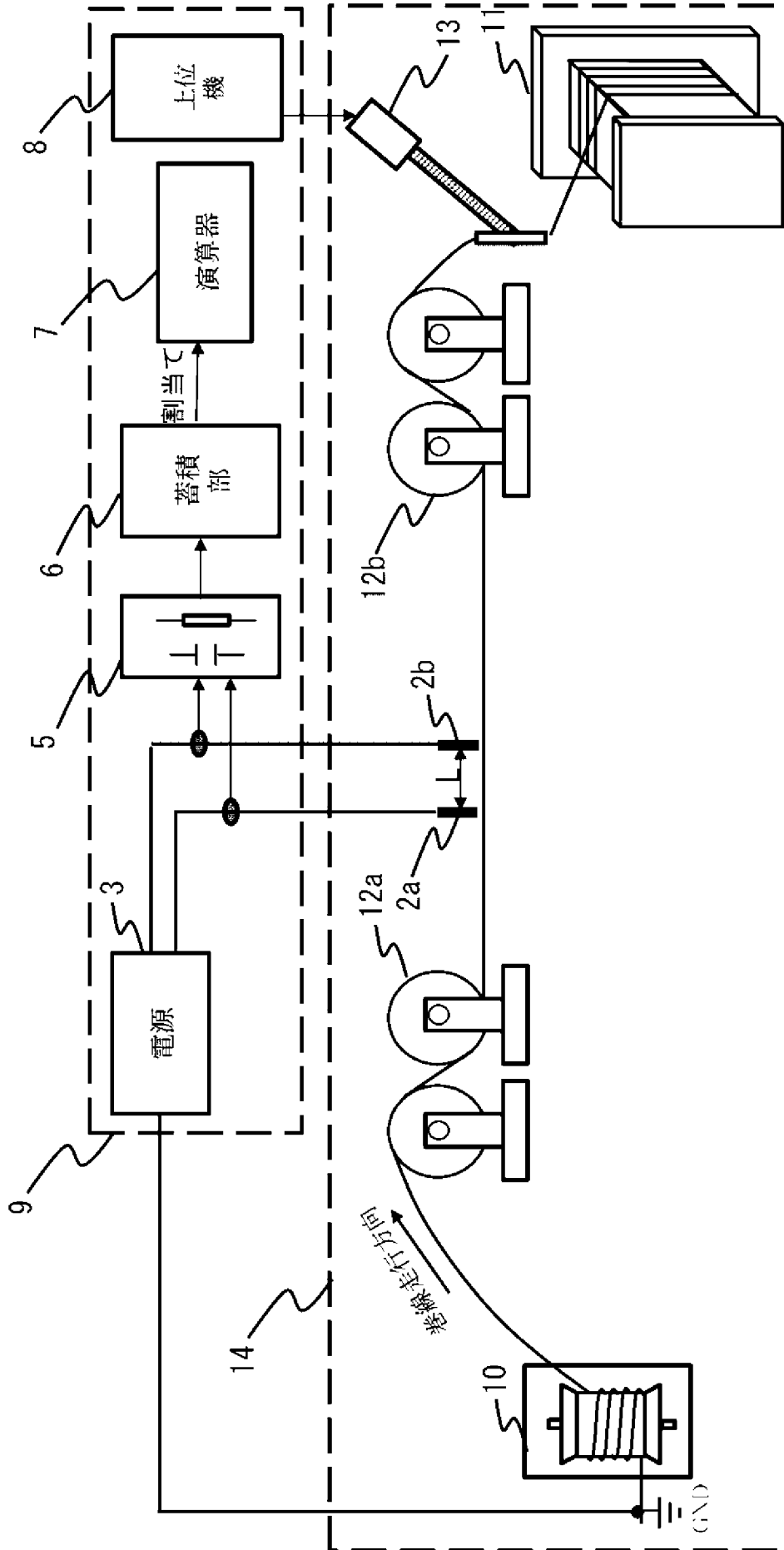


図16

[図17]

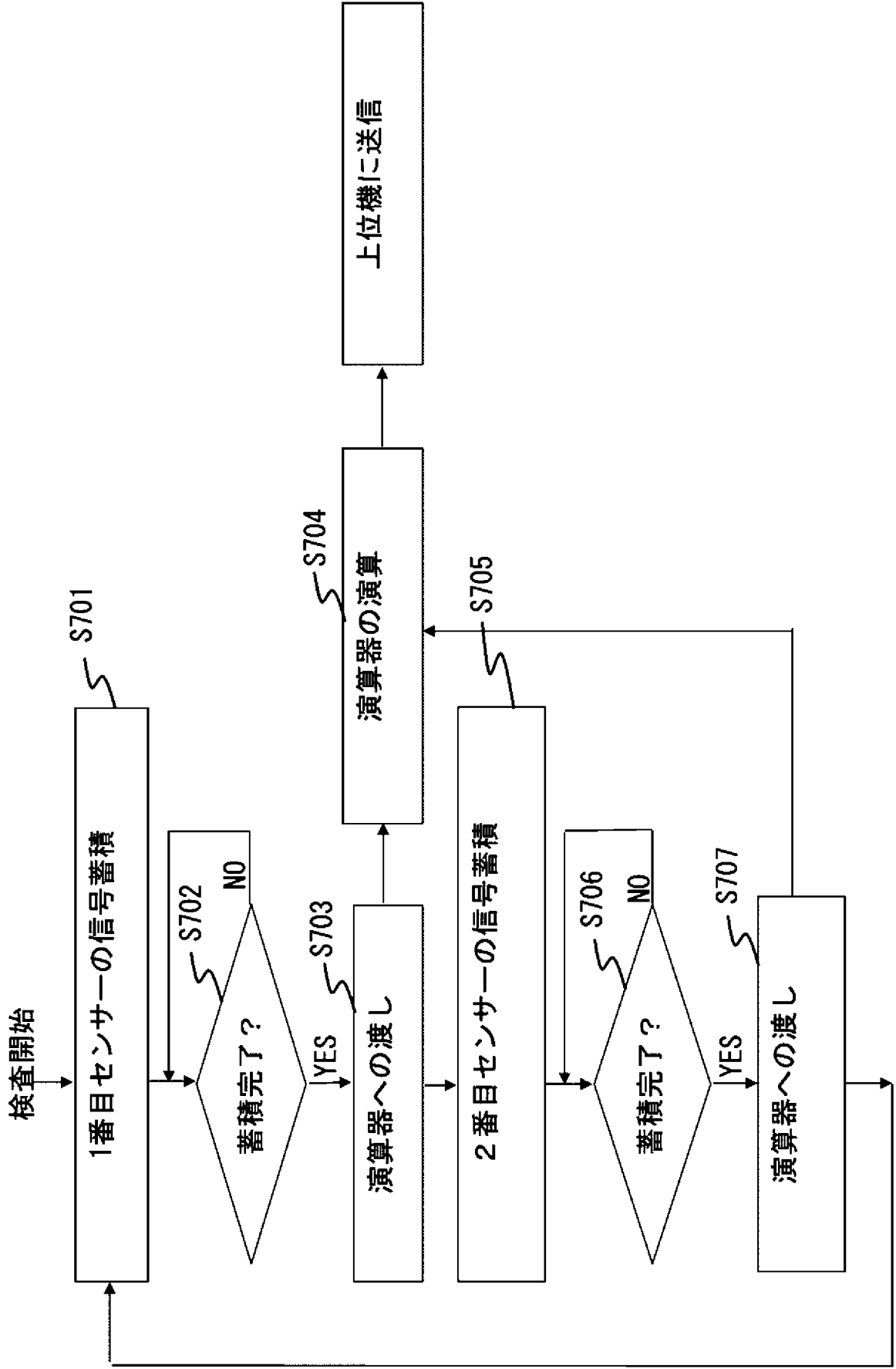


図17

[图18]

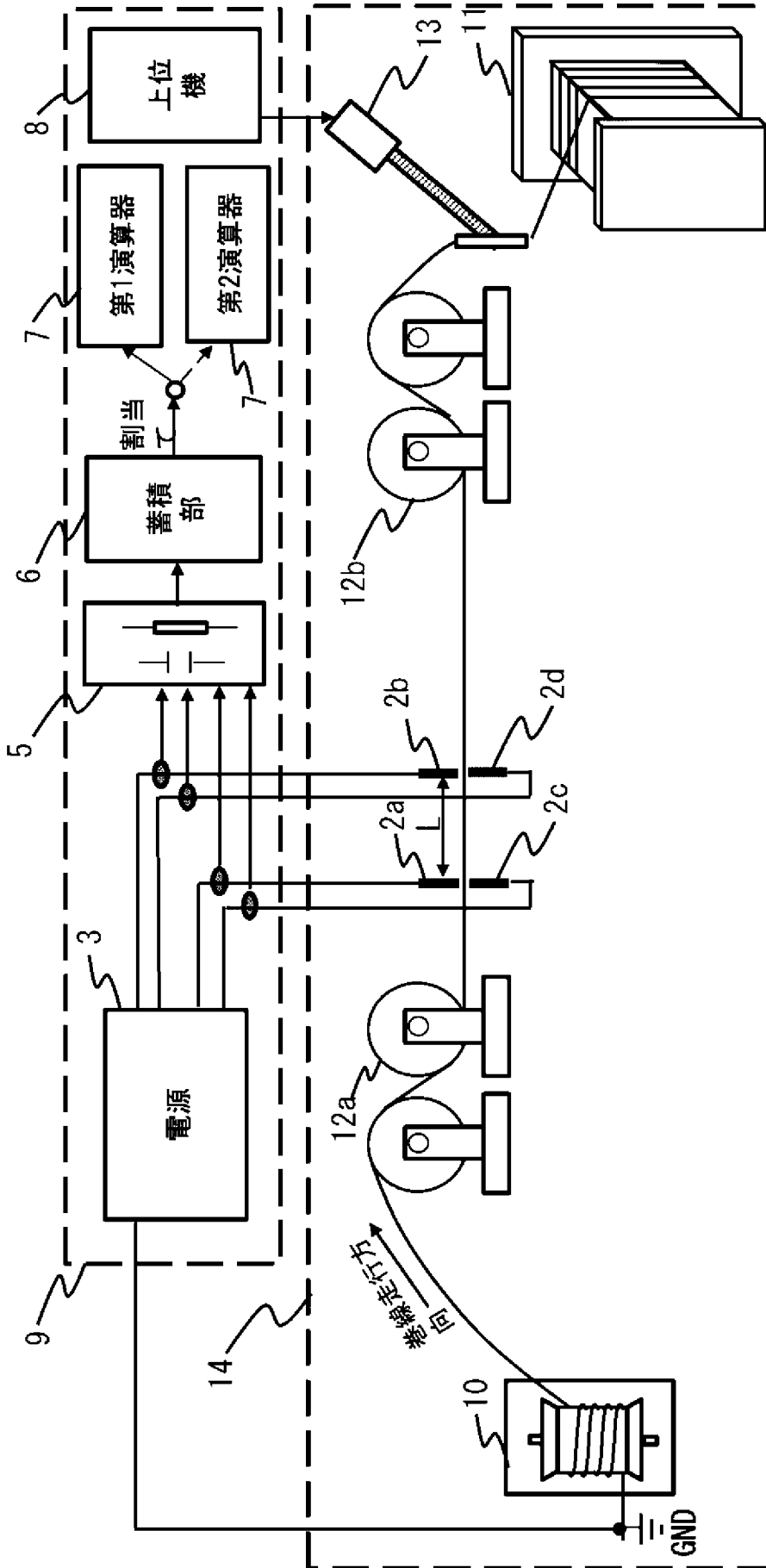


图 18

[圖19]

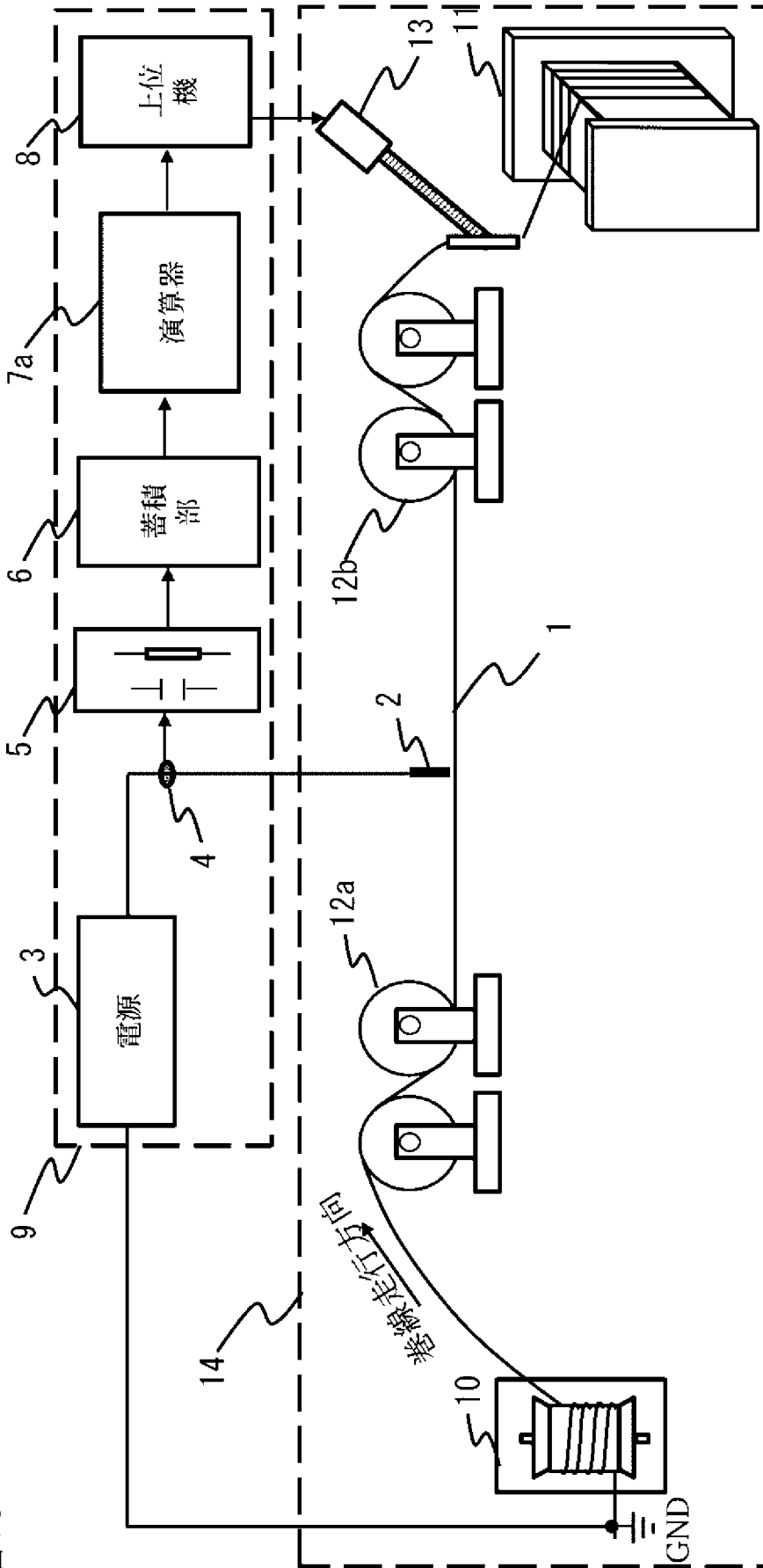


圖 19

[图20]

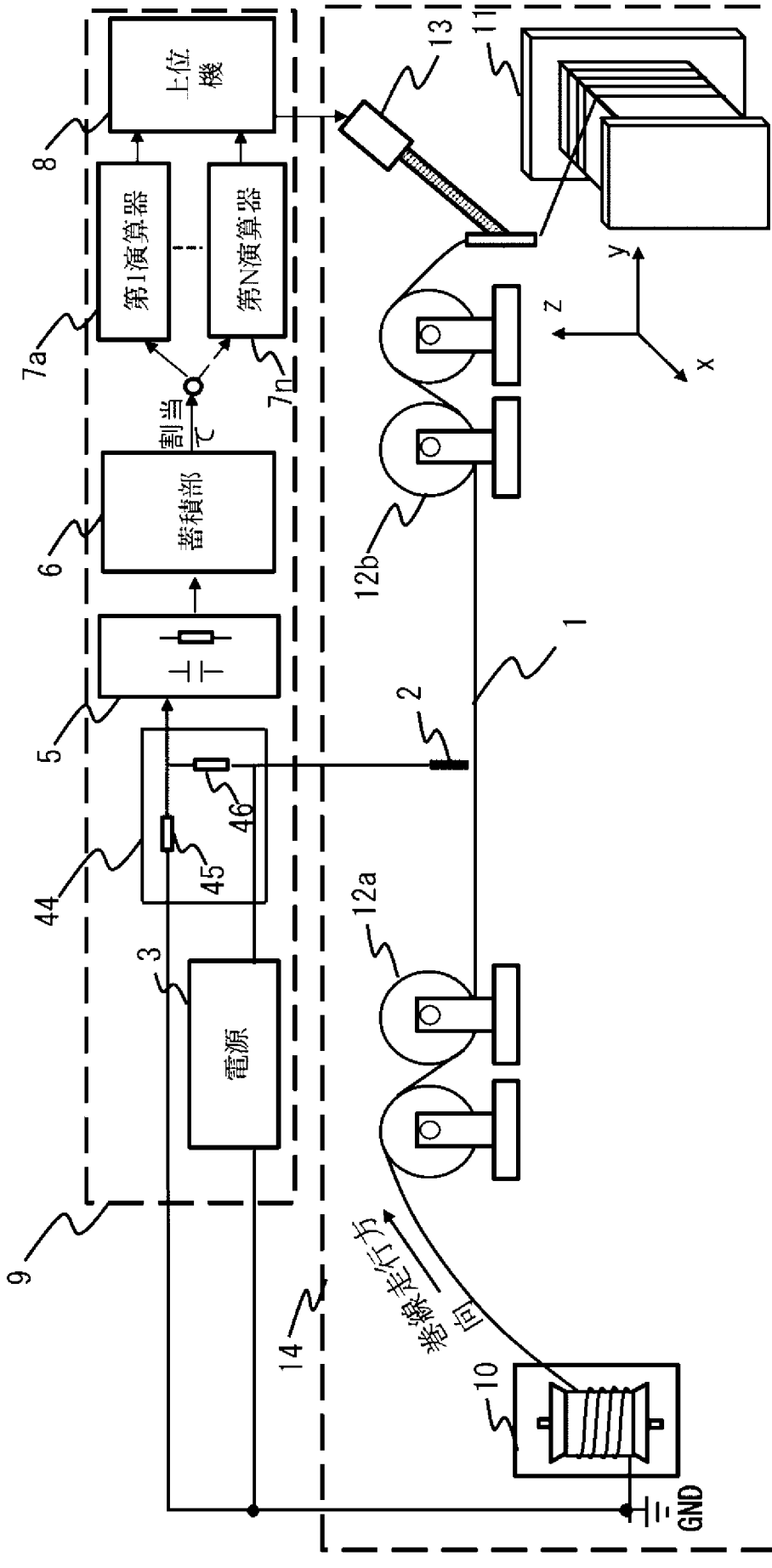
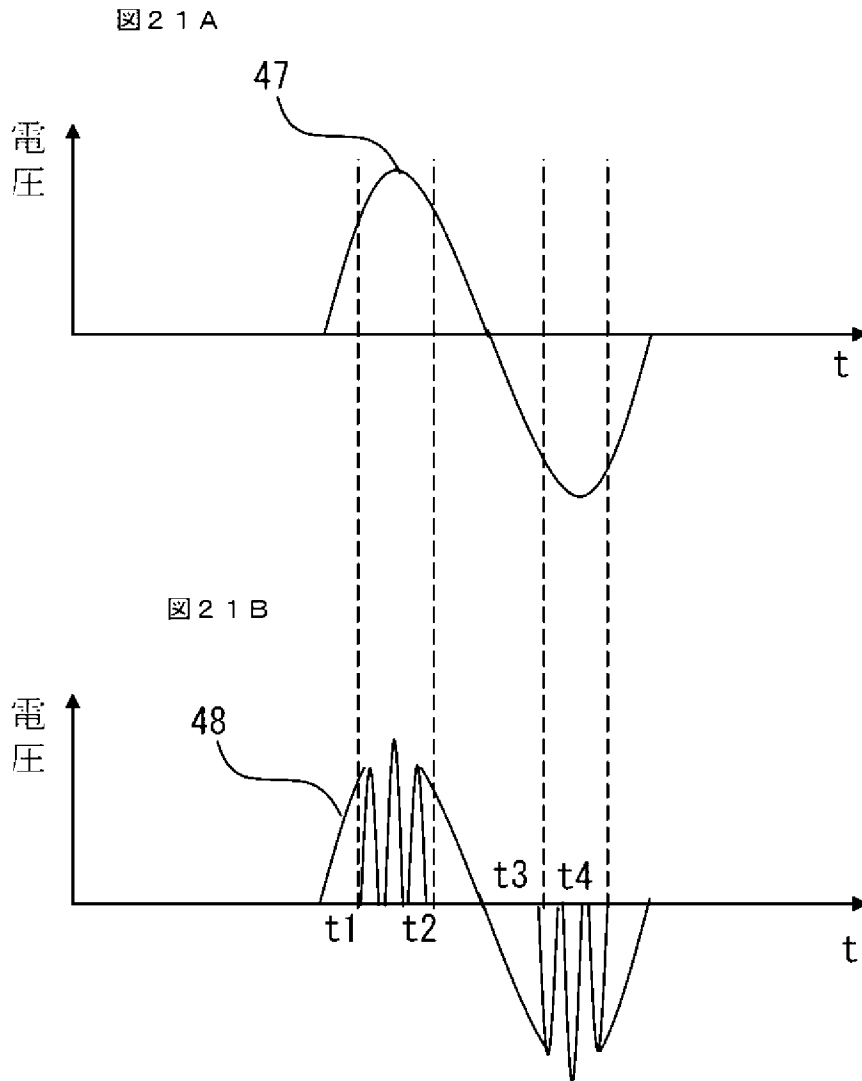


图20

[図21]

図 2 1



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/036142

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>G01R 31/59</i> (2020.01); <i>H01F 41/00</i> (2006.01); <i>H01F 41/06</i> (2016.01); <i>H02K 15/04</i> (2006.01); FI: G01R31/59; H01F41/00 F; H01F41/06; H02K15/04 B		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) G01R31/59; H01F41/00; H01F41/06; H02K15/04		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2014-53340 A (AISIN SEIKI CO LTD) 20 March 2014 (2014-03-20) paragraphs [0016], [0019], [0022], [0031], fig. 1-2	1-5, 7
A	paragraphs [0016], [0019], [0022], [0031], fig. 1-2	6, 8
Y	JP 2008-42147 A (HIOKI EE CORP) 21 February 2008 (2008-02-21) paragraphs [0015], [0020], fig. 1	1-5, 7
A	paragraphs [0015], [0020], fig. 1	6, 8
Y	JP 2002-131366 A (TOSHIBA CORP) 09 May 2002 (2002-05-09) paragraphs [0039], [0078]-[0079]	1-5, 7
A	paragraphs [0039], [0078]-[0079]	8
Y	JP 2015-62009 A (SHIBAURA INST TECHNOLOGY) 02 April 2015 (2015-04-02) paragraphs [0002]-[0003], [0039]-[0040]	1-5, 7
A	US 2015/0276880 A1 (EATON CORPORATION) 01 October 2015 (2015-10-01)	1-8
A	US 2020/0343795 A1 (THYSSENKRUPP AG) 29 October 2020 (2020-10-29)	1-8
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>21 October 2022</b>		Date of mailing of the international search report <b>08 November 2022</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No. <b>PCT/JP2022/036142</b>
---

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2014-53340	A	20 March 2014	(Family: none)	
JP	2008-42147	A	21 February 2008	(Family: none)	
JP	2002-131366	A	09 May 2002	(Family: none)	
JP	2015-62009	A	02 April 2015	(Family: none)	
US	2015/0276880	A1	01 October 2015	CN	106133538 A
US	2020/0343795	A1	29 October 2020	DE	102017125887 A1
				CN	111357176 A

A. 発明の属する分野の分類（国際特許分類（IPC）） G01R 31/59(2020.01)i; H01F 41/00(2006.01)i; H01F 41/06(2016.01)i; H02K 15/04(2006.01)i FI: G01R31/59; H01F41/00 F; H01F41/06; H02K15/04 B		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G01R31/59; H01F41/00; H01F41/06; H02K15/04 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2014-53340 A (アイシン精機株式会社) 20.03.2014 (2014-03-20) 段落0016、0019、0022、0031、図1-2	1-5,7
A	段落0016、0019、0022、0031、図1-2	6,8
Y	JP 2008-42147 A (日置電機株式会社) 21.02.2008 (2008-02-21) 段落0015、0020、図1	1-5,7
A	段落0015、0020、図1	6,8
Y	JP 2002-131366 A (株式会社東芝) 09.05.2002 (2002-05-09) 段落0039、0078-0079	1-5,7
A	段落0039、0078-0079	8
Y	JP 2015-62009 A (学校法人 芝浦工業大学) 02.04.2015 (2015-04-02) 段落0002-0003、0039-0040	1-5,7
A	US 2015/0276880 A1 (EATON CORPORATION) 01.10.2015 (2015-10-01)	1-8
A	US 2020/0343795 A1 (THYSSENKRUPP AG) 29.10.2020 (2020-10-29)	1-8
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
21.10.2022	08.11.2022	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官）  島▲崎▼ 純一 2S 2577  電話番号 03-3581-1101 内線 3216	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/036142

引用文献	公表日	パテントファミリー文献	公表日
JP 2014-53340 A	20.03.2014	(ファミリーなし)	
JP 2008-42147 A	21.02.2008	(ファミリーなし)	
JP 2002-131366 A	09.05.2002	(ファミリーなし)	
JP 2015-62009 A	02.04.2015	(ファミリーなし)	
US 2015/0276880 A1	01.10.2015	CN 106133538 A	
US 2020/0343795 A1	29.10.2020	DE 102017125887 A1	
		CN 111357176 A	