(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
H04B 1/69 (2006.01)
H04B 7/204 (2006.01)

(11) 공개번호 10-2007-0087450
(43) 공개일자 2007년08월28일

(21) 출원번호 10-2006-0017870
(22) 출원일자 2006년02월23일
심사청구일자 2006년02월23일

(71) 출원인 인하대학교 산학협력단
인천 남구 용현동 253 인하대학교

(72) 발명자 장경희
서울 양천구 목6동 목동신시가지아파트 220-702
노정호
인천 연수구 동춘동 삼성아파트 1동 205호
선태형
광주 남구 월산3동 덕림제일파크맨션 102동 506호

(74) 대리인 이원희

전체 청구항 수 : 총 7 항

(54) OFDM-FDMA/CDMA/TDMA 시스템의 타이밍추정 성능 향상을 위한 동기화 장치 및 방법

(57) 요약

본 발명은 프리앰블의 보호 구간을 이용하여 정확한 심볼 타이밍 추정이 가능토록 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치 및 방법을 제공한다.

이러한 본 발명은 수신된 신호와 수신된 신호가 지연된 신호와의 자기 상관값을 구하는 자기 상관부; 수신신호의 전력 크기를 계산하는 전력 검출부; 상기 자기 상관값을 수신신호의 전력 크기로 나누어 정규화하여 타이밍 메트릭을 얻는 타이밍 메트릭/정규화부; 및 임의의 시작점 이후부터 한 샘플씩 이동하며 한 프레임을 측정하여 상기 타이밍 메트릭의 최대값을 찾아 프레임 시작 위치 및 초기 심볼 타이밍을 추정하는 피크 검출부;를 포함하며, 상기 자기 상관부는 상기 시간영역에서 반복되는 프리앰블의 특성을 고려하여 자기 상관의 길이를 보호구간 길이만큼 길게 계산하며, 초기 심볼 타이밍은 상기 타이밍 메트릭이 최대가 되는 지점에 상기 보호 구간 길이만큼 더하고, 예상되는 채널의 딜레이 확산(delay spread)의 최대값 만큼 빼준 위치로 설정함에 의해 달성될 수 있다.

대표도

도 4

특허청구의 범위

청구항 1.

시간 영역에서 패턴이 3번 반복되는 프리앰블 구조를 갖는 이동통신 시스템의 심볼 타이밍 동기를 위한 동기화 장치에 있어서,

수신된 신호와 상기 수신된 신호가 Np(Np : FFT 사이즈(Size)인 N_{FFT}의 1/3) 만큼 지연된 신호와의 자기 상관값을 구하는 자기 상관부;

상기 자기 상관값을 정규화하기 위해 수신신호의 전력 크기를 계산하는 전력 검출부;

상기 자기 상관값을 수신신호의 전력 크기로 나누어 정규화하여 타이밍 메트릭을 얻는 타이밍 메트릭/정규화부; 및

임의의 시작점 이후부터 한 샘플씩 이동하며 한 프레임을 측정하여 상기 타이밍 메트릭의 최대값을 찾아 프레임 시작 위치 및 초기 심볼 타이밍을 추정하는 피크 검출부;

를 포함하는 것을 특징으로 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치.

청구항 2.

제 1 항에 있어서, 상기 자기 상관부는

상기 시간영역에서 반복되는 프리앰블의 특성을 고려하여 자기 상관의 길이를 $(2N_P-1)+N_{CP}$(Np : FFT 사이즈(Size)인 N_{FFT}의 1/3, N_{CP} :보호 구간의 길이)로 보호구간 길이만큼 길게 계산하는 것을 특징으로 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치.

청구항 3.

제 2 항에 있어서, 상기 자기 상관부는

r(d)는 입력신호이며, d는 수신된 신호의 샘플 인덱스(Sample Index)이고, m은 상관(Corellation) 길이 인덱스(0 ~ (2Np-1)+ Ncp)일 때, $P(d)=\sum_{m=0}^{(2N_p-1)+N_{CP}} r(d+m)r^*(d+m+N_p)$ 에 의해 자기 상관값을 구하는 것을 특징으로 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치.

청구항 4.

제 1 항에 있어서, 상기 초기 심볼 타이밍은

상기 타이밍 메트릭이 최대가 되는 지점에 보호 구간 길이만큼 더하고, 예상되는 채널의 딜레이 확산(delay spread)의 최대값 만큼 빼준 위치로 설정하는 것을 특징으로 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치.

청구항 5.

제 4 항에 있어서, 상기 타이밍 메트릭의 최대값이 기 정해진 문턱값을 넘는 경우에 한해 심볼 타이밍 값으로 설정하도록 된 것을 특징으로 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치.

청구항 6.

수신된 신호와 상기 수신된 신호의 지연 신호와의 자기 상관값을 구하는 자기 상관부; 상기 수신신호의 전력 크기를 계산하는 전력 검출부; 상기 자기 상관값을 수신신호의 전력 크기로 나누어 정규화하여 타이밍 메트릭을 얻는 타이밍 메트릭/정규화부; 및 상기 타이밍 메트릭의 최대값을 찾아 프레임 시작 위치 및 초기 심볼 타이밍을 추정하는 피크 검출부;를 구비하며, 시간 영역에서 패턴이 3번 반복되는 프리앰블 구조를 갖는 이동통신 시스템의 심볼 타이밍 동기를 위한 동기화 방법에 있어서,

상기 시간 영역에서 반복되는 프리앰블의 특성을 고려하여 상기 자기 상관의 길이를 $(2N_P-1)+N_{CP}$(Np : FFT 사이즈(Size)인 N_{FFT}의 1/3, N_{CP} :보호 구간의 길이)로 보호 구간 길이만큼 길게 계산하고,

상기 초기 심볼 타이밍은 상기 타이밍 메트릭이 최대가 되는 지점에 상기 보호 구간 길이만큼 더하고, 예상되는 채널의 딜레이 확산(delay spread)의 최대값 만큼 빼준 위치로 설정하는 것을 특징으로 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 방법.

청구항 7.

제 6 항에 있어서, 상기 자기 상관값은

r(d)는 입력신호이며, d는 수신된 신호의 샘플 인덱스(Sample Index)이고, m은 상관(Corellation) 길이 인덱스(0 ~ (2Np-1)+ Ncp)일 때,

$$P(d)=\sum_{m=0}^{(2N_p-1)+N_{CP}} r(d+m)r^*(d+m+N_p)$$

에 의해 얻어지는 것을 특징으로 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 OFDM-FDMA/CDMA/TDMA 시스템의 동기화 장치 및 방법에 관한 것으로, 특히 프리앰블의 보호 구간을 이용하여 보다 정확한 타이밍 메트릭을 유도하여 정확한 심볼 타이밍 추정이 가능토록 하는 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치 및 방법에 관한 것이다.

차세대 통신 시스템인 4세대(4th Generation; 이하 '4G'라 함) 통신 시스템에서는 약 100Mbps의 전송속도를 가지며, 다양한 서비스 품질(Quality of Service; 이하 'QoS'라 함)을 가지는 서비스들을 사용자들에게 제공하기 위한 활발한 연구가 진행되고 있다.

현재 3세대(3rd Generation; 이하 '3G'라 칭하기로 한다) 통신 시스템은 일반적으로 비교적 열악한 채널 환경을 가지는 실외 채널 환경에서는 약 384Kbps의 전송 속도를 지원하며, 비교적 양호한 채널 환경을 가지는 실내 채널 환경에서도 최대 2Mbps 정도의 전송 속도를 지원한다.

한편, 무선 근거리 통신 네트워크(Local Area Network; 이하 'LAN'이라 함) 시스템 및 무선 도시 지역 네트워크(Metropolitan Area Network; 이하 'MAN'이라 함) 시스템은 일반적으로 20Mbps ~ 50Mbps의 전송 속도를 지원한다.

따라서, 현재 4G 통신 시스템에서는 비교적 높은 전송 속도를 보장하는 무선 LAN 시스템 및 무선 MAN 시스템에 이동성(mobility)과 QoS를 보장하는 형태로 새로운 통신 시스템을 개발하여 상기 4G 통신 시스템에서 제공하고자 하는 고속 서비스를 지원하도록 하는 연구가 활발하게 진행되고 있다.

이에 대한 방안으로서 OFDM(Orthogonal Frequency Division Multiplexing) 및 OFDMA(Orthogonal Frequency Division Multiple Access) 방식이 고려되고 있다.

OFDM은 멀티캐리어 변조 방식의 일종으로, 멀티패스(Multi-path) 및 이동수신 환경에서 우수한 성능을 발휘한다. 이 때문에 지상파 디지털 TV 및 디지털 음성방송에 적합한 변조방식으로 주목을 받고 있다.

기존의 IEEE 802.11 무선 랜은 직접 확산방식(DSSS, Direct Sequence Spread Spectrum), 주파수 도약방식(FHSS, Frequency Hopping Spread Spectrum), IR(Infrared) 방식을 사용하여 2.4GHz ISM(Industrial, Scientific, and Medical) 대역에서 2Mbps의 전송률을 지원하였다.

그러나 이러한 규격으로는 증가해 가는 높은 전송속도에 대한 요구를 만족시킬 수 없어, 1999년 IEEE 802.11a와 IEEE 802.11b의 새로운 물리계층 표준안이 확정되었다.

IEEE 802.11b는 2.4GHz 대역에서 기존의 DSSS방식을 확장한 CCK(Complementary Code Keying) 방식을 사용하여 11Mbps의 전송률을 지원하며 현재 상품화가 되어 널리 보급이 이루어지고 있다.

한편, IEEE 802.11a는 5GHz대의 U-NII(Unlicenced National Information Infrastructure) 비면허 대역에서 DSSS방식의 한계를 극복하고 더 높은 전송속도를 얻기 위하여 OFDM 변조방식을 채택하였다.

에러 정정을 위하여는 부호율 1/2, 2/3, 3/4의 컨볼루션 부호기와 컨볼루션 코드를 디코딩 하기 위해 1/2비터비 복호기를 사용하며, 부반송파 변조에는 BPSK(Binary Phase Shift Keying), QPSK(Quadrature Phase Shift Keying), 16-QAM (Quadrature Amplitude Modulation), 64-QAM을 사용한다.

이와 같은 OFDM 시스템의 경우, 송신 신호를 정확히 복조하기 위해서는 주파수 옵셋과 심볼 동기를 고려하여야 한다. 심볼 시작점을 제대로 찾지 못하면 심볼간 간섭(Inter-symbol Interference : ISI)이 발생하여 전송신호를 올바르게 복원할 수 없다.

일반적으로 수신 신호열들 사이의 상관값을 이용하여 심볼의 시작점을 찾으며, 상관값을 구하기 위하여 특정한 프리앰블의 신호열을 사용한다.

프리앰블은 네트워크 통신에서 두 개 이상의 시스템간에 전송타이밍을 동기화하기 위해 사용되는 신호로, 적절한 타이밍은 모든 시스템들이 정보 전달의 시작을 올바르게 해석할 수 있도록 보장한다.

프리앰블은 통상 대략적 동기(coarse synchronization)를 수행하기 위해 필요한 짧은 프리앰블과 미세 주파수 동기를 수행하기 위해 필요한 긴 프리앰블을 연결하여 사용한다.

도 1은 WiBro 및 802.16 d/e 시스템의 프리앰블 구조를 나타낸 것이다.

OFDMA를 기반으로 한 휴대 인터넷 시스템의 하향 링크 프리앰블은 초기시간 동기, 주파수 옵셋 추정, 셀 탐색에 사용되고, 역고속 퓨리에 변환(Inverse Fourier Transform : IFFT) 통과 이후 시간 영역에서 3번 반복되는 고조를 가진다.

프리앰블을 구성하는 부반송파들은 특정 PN(Pseudorandom Noise)코드가 BPSK변조되어 전송되며 시간영역에서 Np (Np = FFT의 크기(Size)인 N_{FFT}의 1/3)의 길이만큼 반복되는 특성을 갖고 있다.

도 2는 종래 심볼 타이밍 추정 알고리즘에 따른 타이밍 메트릭(Timing Metric)을 나타낸 것으로, 보호 구간 길이만큼 평탄한 구간을 가지는 형태로 나타나게 된다.

프레임 시작 위치 및 초기 심볼 타이밍은 타이밍 메트릭이 최대가 되는 지점에서 획득되게 되는데, 채널이나 간섭신호의 영향이 없는 이상적인 경우 프레임 시작 위치 및 초기 심볼 타이밍은 타이밍 메트릭의 평탄한 부분, 즉 보호구간 내에서 획득이 되지만 채널이나 간섭 신호에 의한 영향으로 타이밍 메트릭의 경계 부분에서의 불확실성으로 인해 보호 구간의 밖에서 프레임 타이밍이 잘못 획득될 가능성이 매우 크게 된다.

도 3은 종래 심볼 타이밍 추정 알고리즘에 따른 심볼 타이밍 추정을 사용한 트래픽 채널의 성상도를 나타낸 것이다.

종래 알고리즘을 사용하여 보호 구간 내에서 심볼 타이밍이 획득되더라도, 추정되는 타이밍의 정확도는 떨어뜨리게 된다.

타이밍 추정 오차는 위상 회전으로 나타나게 되고, 채널 추정기를 통해 그 오차가 보상되어 무시될 수 있지만, 오차의 크기가 크게 되면 채널 추정기를 통해 그 오차를 전부 보상 할 수 없게 되어 도 3과 같은 형태의 성상도로 나타나게 되며, 수신 신호의 SNR을 저하시키는 요인이 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 이러한 점을 감안한 것으로, 본 발명의 목적은 역고속 퓨리에 변환 통과 이후 시간 영역에서 패턴이 일정회수 반복되는 프리앰블 구조를 이용하여 정확한 심볼 타이밍 위치에서 피크를 생성시키는 타이밍 메트릭을 유도하여 정확한 타이밍 지점을 획득함으로써 정확한 심볼 타이밍을 획득할 수 있도록 한 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치 및 방법을 제공함에 있다.

발명의 구성

상기 본 발명의 목적을 달성하기 위한 본 발명에 따른 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치는, 시간 영역에서 패턴이 3번 반복되는 프리앰블 구조를 갖는 이동통신 시스템의 심볼 타이밍 동기를 위한 동기화 장치에 있어서, 수신된 신호와 상기 수신된 신호가 Np(Np : FFT 사이즈(Size)인 N_{FFT}의 1/3) 만큼 지연된 신호와의 자기 상관값을 구하는 자기 상관부; 상기 자기 상관값을 정규화하기 위해 수신신호의 전력 크기를 계산하는 전력 검출부; 상기 자기 상관값을 수신신호의 전력 크기로 나누어 정규화하여 타이밍 메트릭을 얻는 타이밍 메트릭/정규화부; 및 임의의 시작점 이후부터 한 샘플씩 이동하며 한 프레임을 측정하여 상기 타이밍 메트릭의 최대값을 찾아 프레임 시작 위치 및 초기 심볼 타이밍을 추정하는 피크 검출부;를 포함하는 것을 특징으로 한다.

상기 자기 상관부는 상기 시간영역에서 반복되는 프리앰블의 특성을 고려하여 자기 상관의 길이를 $(2N_P-1)+N_{CP}$(Np : FFT 사이즈(Size)인 N_{FFT}의 1/3, N_{CP} :보호 구간의 길이)로 보호구간 길이만큼 길게 계산한다.

또한, 상기 자기 상관부는 r(d) : 입력신호, d : 수신된 신호의 샘플 인덱스(Sample Index), m : 상관(Corellation) 길이 인덱스(0 ~ (2Np-1)+ Ncp)일 때,

$$P(d)=\sum_{m=0}^{(2N_p-1)+N_{CP}} r(d+m)r^*(d+m+N_p)$$

에 의해 자기 상관값을 구한다.

그리고 상기 초기 심볼 타이밍은 상기 타이밍 메트릭이 최대가 되는 지점에 보호 구간 길이만큼 더하고, 예상되는 채널의 딜레이 확산(delay spread)의 최대값 만큼 빼준 위치로 설정되며, 상기 타이밍 메트릭의 최대값이 기 정해진 문턱값을 넘는 경우에 한해 심볼 타이밍 값으로 설정하도록 된다.

상기 본 발명의 목적을 달성하기 위한 본 발명에 따른 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 방법은, 수신된 신호와 상기 수신된 신호의 지연 신호와의 자기 상관값을 구하는 자기 상관부; 상기 수신신호의 전력 크기를 계산하는 전력 검출부; 상기 자기 상관값을 수신신호의 전력 크기로 나누어 정규화하여 타이밍 메트릭을 얻는 타이밍 메트릭/정규화부; 및 상기 타이밍 메트릭의 최대값을 찾아 프레임 시작 위치 및 초기 심볼 타이밍을 추정하는 피크 검출부;를 구비하며, 시간 영역에서 패턴이 3번 반복되는 프리앰블 구조를 갖는 이동통신 시스템의 심볼 타이밍 동기를 위한 동기화 방법에 있어서, 상기 시간 영역에서 반복되는 프리앰블의 특성을 고려하여 상기 자기 상관의 길이를

$(2N_P-1)+N_{CP}$(Np : FFT 사이즈(Size)인 N_{FFT}의 1/3, N_{CP} :보호 구간의 길이)로 보호 구간 길이만큼 길게 계산하고, 상기 초기 심볼 타이밍은 상기 타이밍 메트릭이 최대가 되는 지점에 상기 보호 구간 길이만큼 더하고, 예상되는 채널의 딜레이 확산(delay spread)의 최대값 만큼 빼준 위치로 설정하는 것을 특징으로 한다.

이하, 본 발명의 바람직한 실시 예를 첨부된 도면을 참조하여 보다 상세하게 설명한다. 단, 하기 실시 예는 본 발명을 예시하는 것일 뿐 본 발명의 내용이 하기 실시 예에 한정되는 것은 아니다.

도 4는 본 발명에 따른 OFDM-FDMA/CDMA/TDMA 시스템의 타이밍 추정 성능 향상을 위한 동기화 장치의 블록 구성도를 도시한 것으로, 이는 수신된 OFDM 신호의 매 프레임의 첫번째 심볼은 시간영역에서 세번 반복되는 구조를 갖는 프리앰블로 이루어져 있으며, 이러한 프리앰블 구조를 이용한 자기상관으로 초기 심볼 타이밍 위치를 추정하도록 구성된다.

도시한 바와 같이, 본 발명은 크게 자기 상관부(110), 전력 검출부(120), 타이밍 메트릭/정규화부(130), 피크 검출부(140)로 구성된다.

상기 자기 상관부(Auto-Correlator)(110)에서 수신된 신호와 N_p(Np : FFT 사이즈(Size)인 N_{FFT}의 1/3) 만큼 지연된 신호와의 자기 상관값(P(d))을 구한다.

전력 검출부(120)에서는 상기 자기 상관값(P(d))을 정규화하기 위해 수신신호의 전력 크기(R(d))를 계산하며, 상기 타이밍 메트릭/정규화부(130)에서 상기 자기 상관값(P(d))을 수신신호의 전력 크기(R(d))로 나누어 정규화하여 타이밍 메트릭(M(d))을 얻는다.

그리고 피크 검출부(140)에서 임의의 시작점 이후부터 한 샘플씩 이동하며 한 프레임을 측정하여 타이밍 메트릭의 최대값을 찾아 프레임 시작 위치 및 초기 심볼 타이밍을 추정한다.

상기 자기 상관부(110)는 딜레이부(111)에서 수신된 신호를 N_p만큼 딜레이 시키며, 복소수부(112)에서 상기 딜레이부(111)를 통해 N_p만큼 딜레이된 수신신호의 공액 복소(Conjugation) 샘플들을 발생하고, 승산기(113)에서 상기 수신신호와 복소수부(112)의 출력을 승산하여 자기 상관값(P(d))을 출력한다.

그리고 상기 초기 심볼 타이밍 추정과정은 다음과 같다.

FFT 크기를 N_{FFT}라 하고, N_{FFT} /3을 N_p , 보호 구간의 길이를 N_{cp}라 할때, 프리앰블 심볼의 첫$(2N_P + N_{cp})$길이의 샘플과 N_P 지연된$((2N_P-1) + N_{cp})$길이의 샘플의 자기 상관값(P(d))은 수학식 1과 같이 표현된다.

$$P(d)=\sum_{m=0}^{(2N_p-1)+N_{CP}} r(d+m)r^{*}(d+m+N_p)$$

.....(수학식 1)

수학식 1에서 r(d) : 입력신호, d : 수신된 신호의 샘플 인덱스(Sample Index), m : 상관(Corellation) 길이 인덱스(0 ~ (2Np-1)+ Ncp)이다.

그리고 상기 자기 상관값(P(d))을 정규화하기 위한 수신 신호 전력의 크기를 수학식 2와 같이 계산하며, 이는 상기 전력 검출부(120)에서 행해진다.

$$R(d)=\sum_{m=0}^{(2N_p-1)+N_{CP}} |r(d+m)|^2$$

.....(수학식 2)

계산된 자기 상관값(P(d))을 수신 신호의 전력(R(d))으로 나누어 정규화 하여 최종적으로 타이밍 메트릭(M(d))를 얻게 되며, 이는 상기 타이밍 메트릭/정규화부(130)에서 행해진다. 이러한 과정은 수학식 3과 같이 표현된다.

$$M(d) = \frac{|P(d)|^2}{(R(d))^2}$$ .....(수학식3)

채널이나 간섭신호의 영향이 없는 이상적인 경우 프레임 시작 위치 및 초기 심볼 타이밍은 심볼의 시작 위치에서 획득되므로 FFT 윈도우 위치는 획득된 위치에 보호 구간 길이만큼 더해준 곳이 된다.

그러나 채널의 딜레이 확산(delay spread)이나 간섭 신호에 의한 영향으로 타이밍 메트릭이 이상적인 경우 보다 뒤에 획득될 가능성이 매우 크다.

따라서 초기 심볼 타이밍은 타이밍 메트릭이 최대가 되는 지점에 보호 구간 길이만큼 더하고, 예상되는 채널의 딜레이 확산(delay spread)의 최대값만큼 빼준 위치로 설정한다.

본 발명의 심볼 타이밍 추정을 위한 알고리즘 역시 기존의 알고리즘과 같이 문턱값(λ_T)을 설정하여 추정된 타이밍 메트릭의 최대값이 문턱값(λ_T)을 넘는 경우에 한해 심볼 타이밍 값으로 설정하도록 한다. 여기서, 상기 문턱값(λ_T)은 상기 피크 검출부(140)에 설정되어 있게 된다.

도 5는 본 발명에 따른 심볼 타이밍 추정을 위한 알고리즘의 타이밍 메트릭을 나타내는 도이다.

기존 알고리즘의 타이밍 메트릭을 나타낸 도 3과 본 발명에 따른 도 5를 비교하면, 도 3은 보호 구간의 길이 만큼 평탄한 특성을 갖는 반면에 도 5는 보호 구간이 시작되는 점에서 최대값을 갖는 뾰족한 형태로 나타남을 알 수 있다.

이는 본 발명이 종래의 심볼 타이밍 추정 알고리즘 보다 정확한 위치에서 타이밍을 획득할 수 있음을 나타낸다.

도 6는 본 발명에 따른 심볼 타이밍 추정 알고리즘을 사용한 트랙픽 채널의 성상도를 나타낸 것으로, 기존 알고리즘을 사용한 도 4와 비교할 때, 보다 정확한 성상도를 갖고 있음을 알 수 있다.

또한, 동기화 오차로 인한 수신신호의 SNR 저하가 감소되었음을 나타낸다.

도 7은 타이밍 옵셋에 의한 트래픽 채널의 성능 저하를 나타낸 것으로, 트래픽 채널이 16 QAM CTC(Convolutional Turbo Code) 1/2, 64QAM CTC 2/3인 경우 각각 타이밍 옵셋 5와 64가 인가되었을때, 어느 정도의 성능 저하가 일어나는지를 나타낸 도이다.

무선 채널은 ITU-R Vehicular A 60km/h를 사용하였다.

16QAM과 64QAM 모두 타이밍 오차가 5인 경우는 Ideal한 경우와 거의 유사한 성능을 보이고 있지만, 타이밍 오차가 64인 경우 16QAM의 경우 Target PER 10^{-2}에서 0.5dB 가량의 성능 저하가 발생함을 알 수 있다.

그러나 64QAM의 경우는 Error Flow가 나타나 원하는 성능을 얻을 수 없음을 보여 주고 있다. 64QAM의 경우 신호의 유클리디언(Euclidian) 거리가 16QAM 에 비해 짧기 때문에 신호의 위상 회전 특성에 민감함을 알 수 있다.

이러한 실험 결과는 기존의 타이밍 추정 알고리즘의 경우 FTS(Fine Timing Synchronization) 과정을 거치지 않는다고 가정할 경우 16QAM의 사용에는 크게 문제가 되지 않지만 64QAM은 사용할 수 없음을 의미한다.

반면, 본 발명의 심볼 타이밍 추정 알고리즘의 경우 별도의 FTS(Fine Timing Synchronization) 과정 없이도 우수한 성능을 나타냄을 알 수 있다.

상술한 바와 같이, 본 발명의 바람직한 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 또는 변형하여 실시할 수 있다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명은 OFDM-FDMA/CDMA/TDMA 시스템을 기반으로 한 시스템의 하향 링크 프리앰블의 심볼 타이밍 추정시 역고속 퓨리에 변환(IFFT) 통과 이후 시간 영역에서 패턴이 3번 반복되는 프리앰블 구조를 이용하여 정확한 심볼 타이밍 위치에서 피크를 생성시키는 타이밍 메트릭을 얻을 수 있게 되며, 이에 따라 기존 심볼 타이밍 추정 알고리즘의 모호성을 제거할 수 있어 정확한 타이밍 지점을 획득함으로써 동기화 오차에 의한 트래픽 채널의 성능 저하를 막는 효과가 있다.

도면의 간단한 설명

도 1은 종래 802.16a/d/e 및 WiBro시스템의 프리앰블의 시간영역에서의 구조를 나타낸 도.

도 2는 종래 심볼 타이밍 추정 알고리즘의 타이밍 메트릭을 나타낸 도.

도 3은 종래 심볼 타이밍 추정 알고리즘을 사용한 트랙픽 채널의 성상도를 나타낸 도.

도 4는 본 발명에 따른 타이밍 추정 성능 향상을 위한 동기화 장치의 블록 구성도.

도 5는 본 발명에 따른 심볼 타이밍 추정 알고리즘의 타이밍 메트릭을 나타낸 도.

도 6은 본 발명에 따른 심볼 타이밍 추정 알고리즘을 사용한 트랙픽 채널의 성상도를 나타낸 도.

도 7은 타이밍 옵셋에 따른 트랙픽 채널의 성능을 나타낸 도.

<도면의 주요 부분에 대한 부호의 설명>

110 : 자기 상관부 111 : 딜레이부

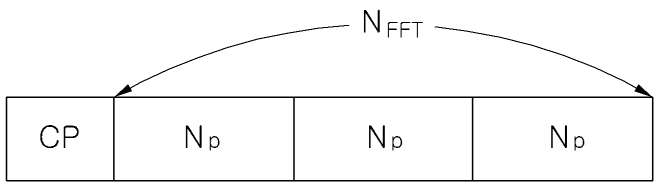
112 : 복소수부 113 : 승산기

120 : 전력 검출부 130 : 타이밍 메트릭/정규화부

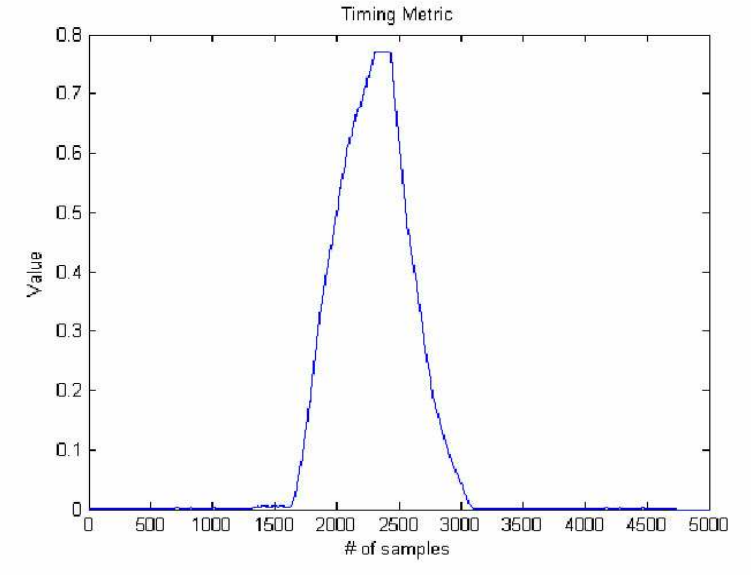
140 : 피크 검출부

도면

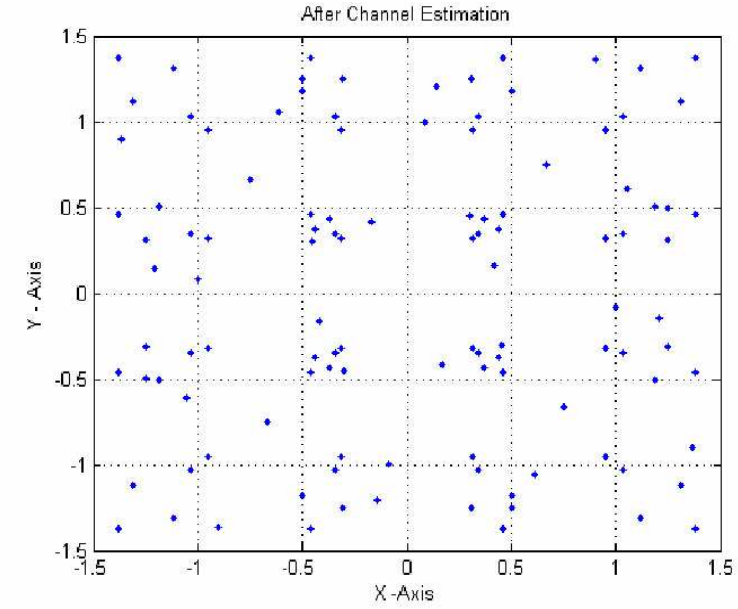
도면1



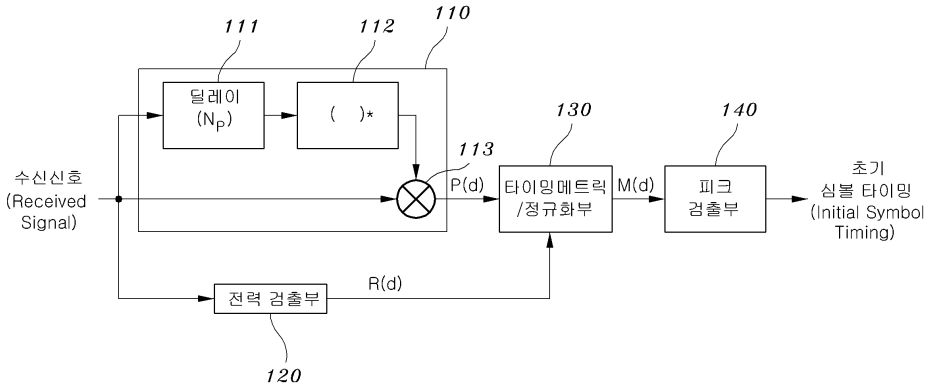
도면2


Timing Metric
Value
# of samples
0
0.1
0.2
0.3
0.4
0.5
0.6
0.7
0.8
0
500
1000
1500
2000
2500
3000
3500
4000
4500
5000

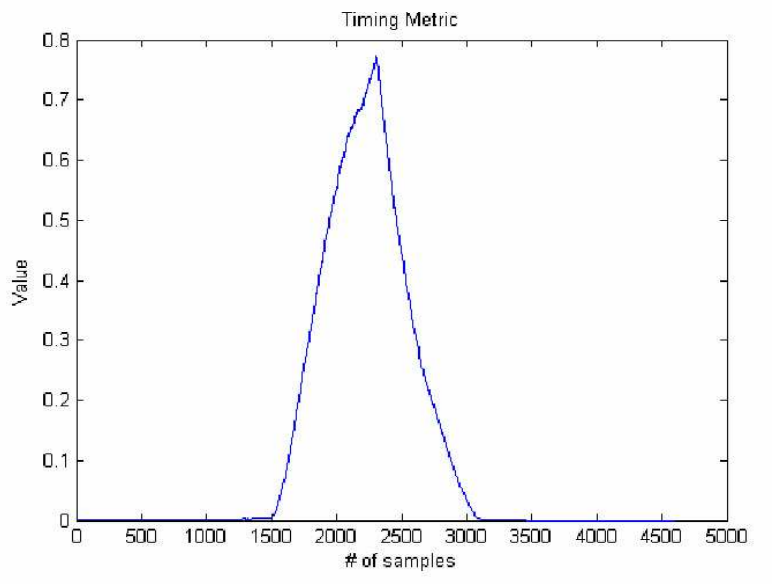
도면3


After Channel Estimation
Y - Axis
X -Axis
1.5
1
0.5
0
-0.5
-1
-1.5

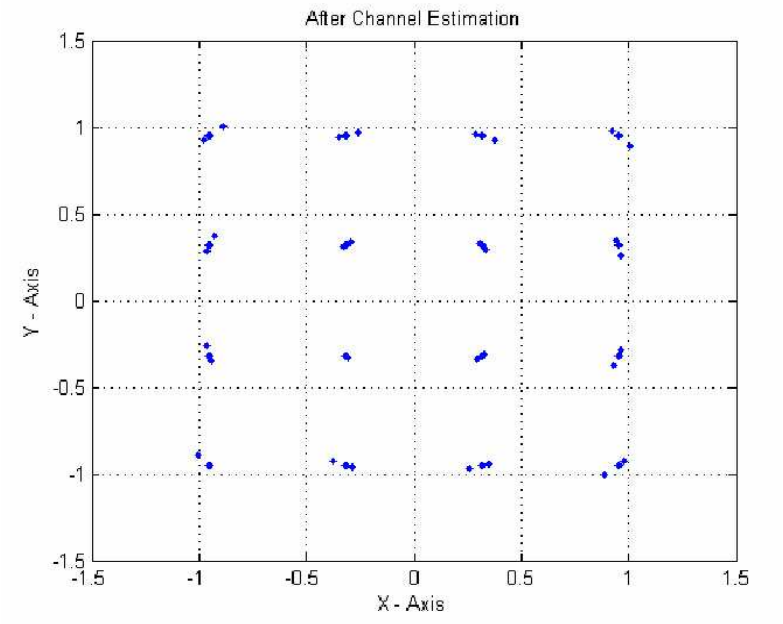
도면4


111
112
110
딜레이
(NP)
( )*
113
P(d)
130
타이밍메트릭
/정규화부
M(d)
140
피크
검출부
초기
심볼 타이밍
(Initial Symbol
Timing)
수신신호
(Received
Signal)
R(d)
전력 검출부
120

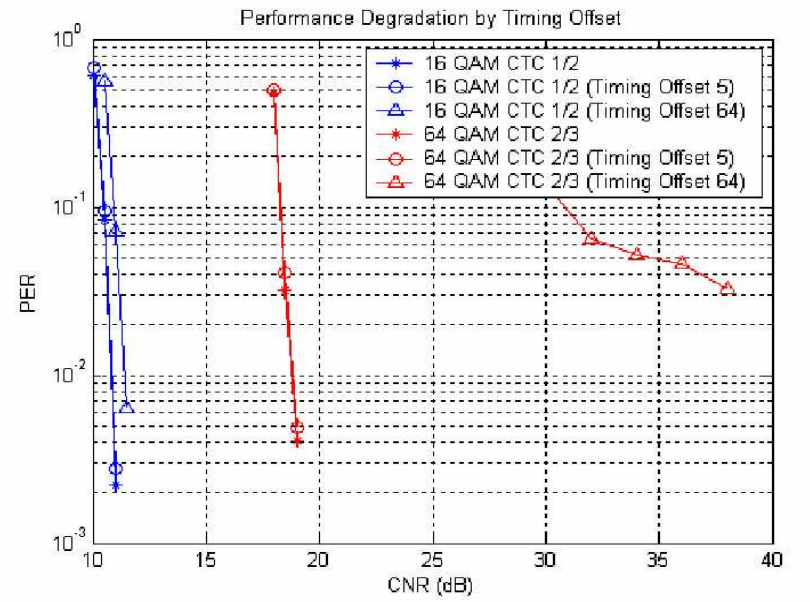
도면5


Timing Metric
Value
# of samples
0
0.1
0.2
0.3
0.4
0.5
0.6
0.7
0.8
0
500
1000
1500
2000
2500
3000
3500
4000
4500
5000

도면6


After Channel Estimation
Y - Axis
X - Axis
1.5
1
0.5
0
-0.5
-1
-1.5
-1.5
-1
-0.5
0
0.5
1
1.5

도면7


Performance Degradation by Timing Offset
16 QAM CTC 1/2
16 QAM CTC 1/2 (Timing Offset 5)
16 QAM CTC 1/2 (Timing Offset 64)
64 QAM CTC 2/3
64 QAM CTC 2/3 (Timing Offset 5)
64 QAM CTC 2/3 (Timing Offset 64)
PER
CNR (dB)
10^0
10^-1
10^-2
10^-3
10
15
20
25
30
35
40