

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 12 月 2 日(02.12.2010)

PCT

(10) 国際公開番号
WO 2010/137158 A1

(51) 国際特許分類:

H01L 27/04 (2006.01) H01L 21/76 (2006.01)
H01L 21/00 (2006.01) H01L 27/088 (2006.01)
H01L 21/336 (2006.01) H01L 29/78 (2006.01)

(21) 国際出願番号: PCT/JP2009/059816

(22) 国際出願日: 2009 年 5 月 28 日(28.05.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地 Aichi (JP). 株式会社豊田中央研究所 (KABUSHIKI KAISHA TOYOTA CHUO KENKYUSHO) [JP/JP]; 〒4801192 愛知県愛知郡長久手町大字長湫字横道 4 1 番地の 1 Aichi (JP).

(72) 発明者: および

(75) 発明者/出願人 (米国についてのみ): 高谷 秀史 (TAKAYA Hidefumi) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地 トヨタ自動車株式会社内 Aichi (JP). 浜田 公守 (HAMADA Kimimori) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地

トヨタ自動車株式会社内 Aichi (JP). 西部 祐司 (NISHIBE Yuji) [JP/JP]; 〒4801192 愛知県愛知郡長久手町大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP).

(74) 代理人: 特許業務法人 快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4500002 愛知県名古屋市中村区名駅二丁目 4 5 番 1 4 号 日石名駅ビル 7 階 Aichi (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ

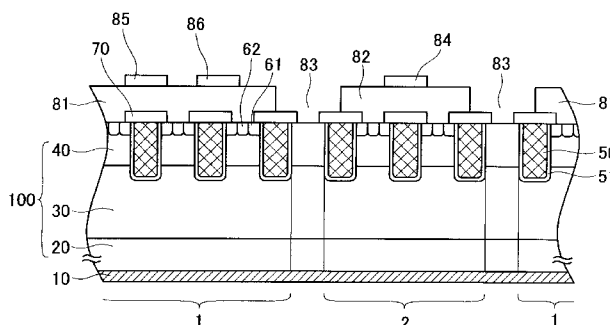
[続葉有]

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

$$\left[\sum_{i=1}^n (R_{Mi} \times k_{Mi}) - \sum_{i=1}^n (R_{Si} \times k_{Si}) \right] / \sum_{i=1}^n (R_{Mi} \times k_{Mi})$$

[図2]



(57) Abstract: Provided is a semiconductor device capable of precisely sensing an electric current by reducing the temperature-induced fluctuation rate of the current sense ratio, wherein when the rate of temperature change of the resistance of an i-th ($i=1 \sim n$) semiconductor layer of a main element region is taken as R_{Mi} , the resistance ratio of the i-th semiconductor layer of the main element region to the entire semiconductor region of the main element region is taken as K_{Mi} , the rate of temperature change of the resistance of an i-th semiconductor layer of a sense element region is taken as R_{Si} , and the resistance ratio of the i-th semiconductor layer of the sense element region to the entire semiconductor region of the sense element region is taken as K_{Si} , at least one of the thickness or impurity concentration of each of the semiconductor layers is adjusted so that the value calculated by formula is less than a predetermined value.

(57) 要約: 本明細書は、電流センス比の温度変動率を小さくし、電流を精度良く検出することができる半導体装置を提供する。この半導体装置は、メイン素子領域の第 i 番目 ($i=1 \sim n$) の半導体層の抵抗の温度変化率を R_{Mi} とし、メイン素子領域の半導体領域全体に対するメイン素子領域の第 i 番目の半導体層の抵抗比率を K_{Mi} とし、センス素子領域の第 i 番目の半導体層の抵抗の温度変化率を R_{Si} とし、センス素子領域の半導体領域全体に対するセンス素子領域の第 i 番目の半導

体層の抵抗比率を k_{Si} としたときに、下記の式で算出される値が所定値未満となるように、各半導体層の厚みと不純物濃度の少なくとも一方が調整されている。



(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,
NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD,
TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称 : 半導体装置

技術分野

[0001] 本発明は、電流センシング機能を有する半導体装置に関する。

背景技術

[0002] 特許文献 1 は、電流センシング機能を有する半導体装置の一例を開示する。特許文献 1 の半導体装置は、メイン素子領域と、メイン素子領域と並列に接続されるセンス素子領域を備えている。メイン素子領域には複数のメイン素子が形成され、センス素子領域には複数のセンス素子が形成される。半導体装置に流れる電流は、メイン素子領域を流れるメイン電流と、センス素子領域を流れるセンス電流に分流される。メイン電流値はメイン素子の数に対応した値となり、センス電流値はセンス素子の数に対応した値となるため、メイン電流値をセンス電流値で除した電流センス比は一定となる。従って、センス素子領域を流れるセンス電流値を測定すれば、その測定したセンス電流値と電流センス比からメイン電流値を計算することができる。

先行技術文献

特許文献

[0003] 特許文献1：日本国特許公開公報 H 1 0 - 1 0 7 2 8 2 号公報

発明の概要

発明が解決しようとする課題

[0004] この種の半導体装置では、メイン素子領域とセンス素子領域のそれぞれは、複数の半導体層が積層された半導体領域を備えている。そして、半導体装置がオンすると、メイン素子領域とセンス素子領域の半導体領域を半導体層の積層方向に電流が流れる。このため、メイン素子領域の電気抵抗とセンス素子領域の電気抵抗は、各半導体層の電気抵抗によって決まる。通常、メイン素子領域の半導体領域とセンス素子領域の半導体領域は同一構造とされる。すなわち、対応する半導体層の厚みが等しく、かつ、対応する半導体層の

不純物濃度が等しくされる。このため、半導体装置の温度が変化しても、メイン素子領域の各半導体層とセンス素子領域の各半導体層が同様に温度変化すれば、メイン素子領域とセンス素子領域の各半導体層の電気抵抗も同様に変化し、電流センス比は一定の値に維持されるはずである。

[0005] しかしながら、メイン素子領域に形成されるメイン素子の数とセンス素子領域に形成されるセンス素子の数とが大きく異なることから、メイン素子領域のサイズとセンス素子領域のサイズとが大きく異なる。その結果、電流センス比が半導体装置の温度によって変化してしまう。

すなわち、メイン素子領域とセンス素子領域の境界に沿って配置されるメイン素子では、メイン素子領域外から電流が流れ込み、また、この境界に沿って配置されたセンス素子では、センス素子領域外から電流が流れ込む。メイン素子領域では、境界に沿って配置されるメイン素子の数は、境界から離れてメイン素子領域の内部に配置されるメイン素子の数に対して少ない。このため、メイン素子領域では、メイン素子領域外から流れ込む電流の影響は小さい。その結果、メイン素子領域では、半導体層の積層方向に対して斜めに流れる電流の影響を考える必要はなく、半導体層の積層方向とほぼ平行に電流が流れると考えることができる。

一方、センス素子領域では、境界に沿って配置されるセンス素子の数が、境界から離れてセンス素子領域の内部に配置されるセンス素子の数に対して多い。このため、センス素子領域では、センス素子領域外から流れ込む電流の影響が大きい。その結果、センス素子領域では、半導体層の積層方向に対して斜めに流れる電流の影響を考える必要が生じる。半導体層を積層方向に対して斜めに電流が流れると、その半導体層を電流が通過する領域（電流経路長、通過断面積等）が変化し、その半導体層の抵抗値が変化する。

このため、メイン素子領域の全電気抵抗に対する各半導体層の抵抗比率と、センス素子領域の全電気抵抗に対する各半導体層の抵抗比率とが相違することとなる。通常、各半導体層の抵抗温度変化率は相違するため、メイン素子領域における各半導体層の抵抗比率とセンス素子領域における各半導体層

の抵抗比率が異なると、メイン素子領域全体の抵抗温度変化率とセンス素子領域全体の抵抗温度変化率とは異なることとなる。従って、メイン素子領域とセンス素子領域の各半導体層が同じ様に温度変化しても、メイン素子領域とセンス素子領域の電気抵抗は同じ様には変化せず、電流センス比が変化することとなる。

[0006] 本明細書は、電流センス比の温度変動率を小さくし、電流を精度良く検出することができる半導体装置を提供することを目的とする。

課題を解決するための手段

[0007] 本明細書が提供する半導体装置は、図 1 に示すように、メイン素子領域 4 と、メイン素子領域 4 に隣接して配置されているセンス素子領域 6 を備えている。メイン素子領域 4 とセンス素子領域 6 のそれぞれは、第 1 半導体層から第 n 半導体層まで順に積層されている半導体領域を有している。そして、半導体装置がオンすると、メイン素子領域 4 とセンス素子領域 6 のそれぞれの半導体領域を半導体層の積層方向に電流が流れるようになっている。ここで、メイン素子領域 4 の第 i 番目 ($i = 1 \sim n$) の半導体層の抵抗温度変化率を R_{Mi} とし、メイン素子領域 4 の半導体領域全体に対するメイン素子領域 4 の第 i 番目の半導体層の抵抗比率を k_{Mi} とする。センス素子領域 6 の第 i 番目の半導体層の抵抗温度変化率を R_{Si} とし、センス素子領域の半導体領域全体に対するセンス素子領域の第 i 番目の半導体層の抵抗比率を k_{Si} とする。このときに、下記の式で算出される値が所定値未満となるように、メイン素子領域 4 とセンス素子領域 6 の第 1 ~ n 半導体層の少なくとも一つにおいて、その半導体層の厚みと不純物濃度の少なくとも一方がメイン素子領域 4 とセンス素子領域 6 とで異なる。

[数1]

$$\left[\sum_{i=1}^n (R_{Mi} \times k_{Mi}) - \sum_{i=1}^n (R_{Si} \times k_{Si}) \right] / \sum_{i=1}^n (R_{Mi} \times k_{Mi})$$

[0008] 上記の半導体装置では、各半導体層の抵抗温度変化率 (R_{Mi} , R_{Si}) と、各半導体層の全半導体層に対する抵抗比率 (k_{Mi} , k_{Si}) を利用する。ここで、抵抗温度変化率は、各半導体層の不純物濃度等によって決まり、電流が流れる方向によっては変化しない。一方、抵抗比率は、半導体領域を電流が流れる方向によって変化する。すなわち、半導体領域を積層方向と平行に電流が流れる場合、各半導体層の抵抗比率は、各半導体層の積層方向の厚みに対応したものとなる。一方、半導体領域を積層方向に対して斜めに電流が流れる場合、各半導体層の抵抗比率は、各半導体層の積層方向の厚みと対応したものとはならない。このため、各半導体層の抵抗比率 (k_{Mi} , k_{Si}) を用いることで、半導体領域を積層方向に対して斜めに流れる電流の影響を考慮することができる。

上記の半導体装置では、メイン素子領域 4 とセンス素子領域 6 のそれぞれについて、各半導体層の抵抗温度変化率 (R_{Mi} 又は R_{Si}) と抵抗比率 (k_{Mi} 又は k_{Si}) を乗じ、これら乗算の和を算出する。すなわち、メイン素子領域全体の抵抗温度変化率を評価する値と、センス素子領域全体の抵抗温度変化率を評価する値を算出する。そして、メイン素子領域 4 に対して算出された乗算の和とセンス素子領域 6 に対して算出された乗算の和の差が小さくなるように、メイン素子領域 4 とセンス素子領域 6 の第 1 ~ n 半導体層の少なくとも一つにおいて、その半導体層の厚みと不純物濃度の少なくとも一方をメイン素子領域 4 とセンス素子領域 6 とで異ならせる。これによって、メイン素子領域 4 の全体の抵抗温度変化率と、センス素子領域 6 の全体の抵抗温度変化率の差が小さくなる。その結果、電流センス比の温度変動率を小さくすることができる。

[0009] なお、上記の半導体装置には、例えば、MOSFET や IGBT 等の電力用半導体装置が含まれるが、これに限られるものではない。メイン素子領域とセンス素子領域を備えている半導体装置であればよい。また、半導体層の積層方向は縦方向に積層されていてもよいし、横方向に積層されていてもよい。

また、上記の式で計算対象となる半導体層は、半導体装置をオンしたときに電流経路となる複数の半導体層の中から適宜選択することができる。例えば、電流経路上にある半導体層の中から、抵抗成分の大きなもののみを選択することができる。あるいは、電流経路上にある全ての半導体層を選択することもできる。

[0010] 上記の半導体装置の一例としては、メイン素子領域とセンス素子領域のそれぞれは、第1半導体層と、第1半導体層上に積層されている第2半導体層と、第2半導体層上に積層されている第3半導体層を有することができる。そして、第2半導体層の不純物濃度は、第1半導体層の不純物濃度よりも低くすることができる。また、半導体装置がオンすると、メイン素子領域とセンス素子領域のそれぞれの第3半導体層にチャネルが形成され、第2半導体層から第3半導体層又は第3半導体層から第2半導体層に電流が流れることができる。

上記の半導体装置では、第1半導体層の不純物濃度と第2半導体層の不純物濃度が異なる。このため、第1半導体層の抵抗温度変化率は、第2半導体層の抵抗温度変化率と異なる。その結果、第1半導体層と第2半導体層の厚み等を調整することによって、電流センス比の温度変動率を小さくすることができる。

[0011] 上記の一例に係る半導体装置では、例えば、センス素子領域の第3半導体層の不純物濃度を、メイン素子領域の第3半導体層の不純物濃度よりも低くすることができる。第3半導体層の不純物濃度が変わると、第3半導体層の抵抗温度変化率が変わる。このため、センス素子領域の第3半導体層の不純物濃度をメイン素子領域の第3半導体層の不純物濃度と異なる値とすることで、上記の式によって算出される数値を小さくすることができ、電流センス比の温度変動率を小さくすることができる。

[0012] 上記の一例に係る半導体装置では、センス素子領域の第3半導体層の厚みを、メイン素子領域の第3半導体層の厚みよりも薄くすることができる。第3半導体層の厚みを変えることで、第3半導体層の抵抗比率を変えることが

できる。このため、センス素子領域の第3半導体層の厚みをメイン素子領域の第3半導体層の厚みとは異なる値とすることで、上記の式によって算出される数値が小さくなり、電流センス比の温度変動率を小さくすることができる。

[0013] また、上記の一例に係る半導体装置では、センス素子領域の第1半導体層の厚みを、メイン素子領域の第1半導体層の厚みよりも厚くするようにしてもよい。このような構成によっても、電流センス比の温度変動率を小さくすることができる。

[0014] また、上記の一例に係る半導体装置では、センス素子領域の第2半導体層の厚みを、メイン素子領域の第2半導体層の厚みよりも薄くしてもよい。このような構成によっても、電流センス比の温度変動率を小さくすることができる。

[0015] なお、上記の半導体装置では、メイン素子領域とセンス素子領域の間にトレンチが形成されていることが好ましい。メイン素子領域とセンス素子領域の間にトレンチが形成されることで、半導体領域を斜めに電流が流れることを抑制することができる。これによって、電流センス比の温度変動率を小さくすることができる。

図面の簡単な説明

[0016] [図1]本明細書が提供する半導体装置の構成を説明するための模式図。

[図2]実施例の半導体装置の要部断面図。

[図3]実施例の半導体装置のMOSFETの断面図。

[図4]メイン素子領域を流れるメイン電流 I_m の流れと、センス素子領域を流れるセンス電流 I_s の流れを模式的に表した図。

[図5]メイン素子領域とセンス素子領域の各半導体層の厚みと不純物濃度を決定する手順を示すフローチャート。

[図6]各半導体層の抵抗温度変化率の一例を示す図。

[図7]メイン素子領域の各半導体層の抵抗比率と、センス素子領域の各半導体層の抵抗比率を算出した一例を示す表。

[図8]メイン素子領域のシミュレーションモデルを示す図。

[図9]センス素子領域のシミュレーションモデルを示す図。

[図10]各半導体層の抵抗温度変化率の他の例を示す図。

[図11]メイン素子領域の各半導体層の抵抗比率と、センス素子領域の各半導体層の抵抗比率を算出した他の例を示す表。

[図12]メイン素子領域とセンス素子領域の間にトレンチを形成した例を模式的に示す図。

[図13]メイン素子領域とセンス素子領域の間にトレンチを形成した他の例を模式的に示す図。

[図14]メイン素子領域とセンス素子領域の間にトレンチを形成した他の例を模式的に示す図。

[図15]メイン素子領域とセンス素子領域とで、ボディ領域とドリフト領域のそれぞれの厚さを変えた実施例を示す図。

[図16]メイン素子領域とセンス素子領域とで、ドリフト領域の厚さを変えた実施例を示す図。

[図17]メイン素子領域とセンス素子領域とで、半導体基板の厚さを変えた実施例を示す図。

発明を実施するための形態

[0017] 下記に詳細に説明する実施例の主要な特徴を最初に列記する。

(形態1) 半導体装置は、半導体基板の縦方向(厚み方向)に電流が流れる縦型の半導体装置である。

(形態2) メイン素子領域とセンス素子領域には、複数のスイッチング素子が形成されている。各スイッチング素子は、第1導電型の第1領域と、第2導電型のボディ領域と、第1導電型のドリフト領域と、ゲート電極を有している。第1領域は、半導体領域の第1表面に臨んでいる。ボディ領域は、半導体領域の第1表面に臨んでおり、第1領域を覆っている。ドリフト領域は、ボディ領域によって第1領域から分離されている。ゲート電極は、第1領域とドリフト領域を分離している範囲のボディ領域に絶縁膜を介して対向

している。

[0018] (実施例) 図2は、実施例の半導体装置の要部断面図を示している。図2に示すように、半導体装置は、複数の半導体層が積層された半導体領域100を有している。半導体領域100は、メイン素子領域1とセンス素子領域2に区画されている。メイン素子領域1内には、多数の縦型の電界効果型トランジスタ（以下、MOSFETという）が形成されている。メイン素子領域1内のMOSFET群をメイン電流が流れる。センス素子領域2内には、複数の縦型のMOSFETが形成されている。センス素子領域2内のMOSFET群をセンス電流が流れる。メイン素子領域1内に形成されているMOSFETの数は、センス素子領域2内に形成されているMOSFETの数よりも遥かに多い。このため、メイン素子領域1とセンス素子領域2とは、そのサイズが大きく異なる。

[0019] 半導体領域100の裏面にはドレイン電極10が形成されている。ドレイン電極10は、アルミニウムによって形成されている。ドレイン電極10は、メイン素子領域1内のMOSFETとセンス素子領域2内のMOSFETに共通とされている。

半導体領域100の表面には、メイン素子領域1上に形成されたメインソース電極81と、センス素子領域2上に形成されたセンスソース電極82が配置されている。メインソース電極81とセンスソース電極82は、アルミニウムによって形成されている。メインソース電極81とセンスソース電極82とは、絶縁領域83によって電氣的に絶縁されている。絶縁領域83では、後述するソース領域61とボディコンタクト領域62が形成されていない。

[0020] センスソース電極82には、センスパッド84が形成されている。センスパッド84は、アルミニウムの配線を介して図示しない電流検出回路に接続されている。メインソース電極81には、ソースパッド85が形成されている。ソースパッド85は、アルミニウムの配線を介して負荷（例えば、モータ等）に接続されている。また、メインソース電極81にはケルビンパッド

86が形成されている。ケルビンパッド86は、アルミニウムの配線を介して電流検出回路に接続されている。

[0021] 次に、メイン素子領域1とセンス素子領域2に形成されるMOSFETについて説明する。なお、メイン素子領域1に形成されるMOSFETとセンス素子領域2に形成されるMOSFETとは同一構造であるため、ここではメイン素子領域1に形成されるMOSFETについて説明する。

図3は、メイン素子領域1に形成されるMOSFETの断面図を示している。図3に示すように、ド레인電極10上には、 n^+ 型の半導体基板（ド레인領域）20が形成されている。半導体基板20は、単結晶シリコン基板である。 n^+ 型の半導体基板20上には、 n^- 型のドリフト領域30が形成されている。ドリフト領域30の不純物濃度は、半導体基板20の不純物濃度よりも低くされている。 n^- 型のドリフト領域30上には、 p^- 型のボディ領域40が形成されている。 p^- 型のボディ領域40の上部に、 n^+ 型のソース領域61と p^+ 型のボディコンタクト領域62が形成されている。 n^+ 型のソース領域61と p^- 型のボディ領域40を貫通するように、トレンチゲート電極50が形成されている。トレンチゲート電極50は、ドリフト領域30に達している。トレンチゲート電極50の両サイドは、ゲート絶縁膜51を介して、ソース領域61とボディ領域40に対向している。なお、メイン素子領域1内のMOSFETのトレンチゲート電極50と、センス素子領域2内のMOSFETのトレンチゲート電極50は、共通の駆動回路（図示省略）に接続されており、同一のタイミングでオン／オフされる。

n^+ 型のソース領域61と p^+ 型のボディコンタクト領域62の表面に、メインソース電極81が形成されている。メインソース電極81は、絶縁膜70によってトレンチゲート電極50から電氣的に絶縁されている。

[0022] なお、メイン素子領域1の各半導体層（半導体基板20、ドリフト領域30、ボディ領域40）の厚み及び不純物濃度と、センス素子領域2の各半導体層（半導体基板20、ドリフト領域30、ボディ領域40）の厚み及び不純物濃度を決定する手順は、後で詳述する。

- [0023] 次に、上述した半導体装置の作用を説明する。上述した半導体装置を作動するには、メイン素子領域 1 の MOSFET 群とセンス素子領域 2 の MOSFET 群のそれぞれのトレンチゲート電極 50 にオン電位（すなわち、ボディ領域 40 にチャネルが形成される最小限の電位（ゲート閾値電位）以上の電位）を印加する。トレンチゲート電極 50 にオン電位が印加されると、絶縁膜 51 近傍のボディ領域 40 にチャネルが形成される。これによって、電子は、ソース領域 61 からボディ領域 40 に形成されるチャネルとドリフト領域 30 と半導体基板 20 を経てドレイン電極 10 に流れる。すなわち、メイン素子領域 1 では、ドレイン電極 10 からメインソース電極 81 にメイン電流 I_m が流れる。センス素子領域 2 では、ドレイン電極 10 からセンスソース電極 82 にセンス電流 I_s が流れる。なお、絶縁領域 83 ではソース領域 61 が形成されていないため、電流が流れない。
- [0024] 図 4 は、メイン素子領域 1 を流れるメイン電流 I_m の流れと、センス素子領域 2 を流れるセンス電流 I_s の流れを模式的に表した図である。図 4 に示すように、メイン素子領域 1 には多数の MOSFET ($D_{M1} \sim D_{M4}$) が配置されており、センス素子領域 2 には少数の MOSFET (D_s) が配置されている。
- [0025] メイン素子領域 1 では、MOSFET ($D_{M1} \sim D_{M4}$) に電流 I_{M1} , I_{M2} , I_{M3} , I_{M4} がそれぞれ流れる。MOSFET ($D_{M1} \sim D_{M4}$) を流れたメイン電流 I_m は、メインソース電極 81 及びソースパッド 85 を介して負荷（例えば、モータ等）に流れる。なお、メインソース電極 81 の電位は、ケルビンパッド 86 及び配線を介して電流検出回路に入力される。
- [0026] 一方、センス素子領域 2 では、MOSFET (D_s) をセンス電流 I_s が流れる。MOSFET (D_s) を流れたセンス電流 I_s は、センスソース電極 82 及びセンスソースパッド 84 を介して電流検出回路に入力される。電流検出回路は、センスソースパッド 84 から入力するセンス電流 I_s の電流値を検出する。センス電流 I_s の電流値を検出すると、その検出されたセンス電流 I_s の電流値と電流センス比から、メイン素子領域 1 を流れるメイン電流 I_m が

計算される。

[0027] 次に、メイン素子領域 1 とセンス素子領域 2 の各半導体層（すなわち、半導体基板 20、ドリフト領域 30、ボディ領域 40）の厚み及び不純物濃度を決定する手順について説明する。図 5 は、メイン素子領域とセンス素子領域の各半導体層の厚み及び不純物濃度を決定する手順を示すフローチャートである。

[0028] 図 5 に示すように、まず、メイン素子領域 1 の各半導体層（半導体基板 20、ドリフト領域 30、ボディ領域 40）の厚み及び不純物濃度を仮決定すると共に、センス素子領域 2 の各半導体層（半導体基板 20、ドリフト領域 30、ボディ領域 40）の厚み及び不純物濃度を仮決定する（ステップ S 10）。具体的な決定方法の一例としては、まず、半導体装置の用途に応じて、メイン素子領域 1 の各半導体層 20、30、40 の厚みと不純物濃度を決定する。次に、決定したメイン素子領域 1 の各半導体層 20、30、40 の厚みと不純物濃度に応じて、センス素子領域 2 の各半導体層 20、30、40 の厚みと不純物濃度を決定することができる。また、第 1 回目の計算においては、センス素子領域 2 の各半導体層 20、30、40 の厚みと不純物濃度を、メイン素子領域 1 の各半導体層 20、30、40 の厚み及び不純物濃度と同一の値とすることができる。そして、後述するステップ S 18 で算出した評価値のズレが所定値未満とならないときは、その計算結果に基づいて、メイン素子領域 1 及び／又はセンス素子領域 2 の各半導体層 20、30、40 の厚み及び不純物濃度を変更することができる。

[0029] メイン素子領域 1 とセンス素子領域 2 の各半導体層 20、30、40 の不純物濃度が決まると、次に、その不純物濃度を用いて各半導体層 20、30、40 の抵抗温度変化率（ R_{Mi} 、 R_{Si} （ $i = 20, 30, 40$ ））を算出する（ステップ S 12）。ここで、抵抗温度変化率とは、温度変化に対して抵抗値が変化する程度を定量的に評価するための数値をいう。このため、抵抗値の変化率そのものでなくてもよく、例えば、抵抗値の変化に基づいて変化する物理量（例えば、電流値）の変化率を用いることができる。本実施例で

は、所定温度（例えば、半導体装置が使用される温度範囲内で最大温度）のときの電流値を基準温度（例えば、 25°C ）のときの電流値で除した値を抵抗温度変化率として用いている。

[0030] 抵抗温度変化率を計算するには、まず、基準温度（ 25°C ）とされた各半導体層 20, 30, 40 の単位体積に所定の電位を印加し、各半導体層に流れる電流値を取得する。次いで、半導体装置の使用温度範囲（例えば、 $0 \sim 150^{\circ}\text{C}$ ）内から適当な温度を選択し、その温度とされた各半導体層 20, 30, 40 の単位体積に所定の電位を印加し、各半導体層に流れる電流値を取得する。そして、選択した温度のときの電流値を基準温度のときの電流値で除して、その比（抵抗温度変化率）を算出する。各温度における電流値は、実験で求めてもよいし、計算で算出してもよい。計算で取得する場合は、公知のデバイスシミュレータ（例えば、ISE社製のTCAD（GENNESIS））を用いることができる。

[0031] 図6は、各半導体層 20, 30, 40 に所定の電位を印加したときに、各半導体層 20, 30, 40 に流れる電流値をそれぞれ示している。図6では、基準温度（ 25°C ）のときの電流値を基準とし、各温度のときの電流値を基準温度の電流値に対する比（抵抗温度変化率）で示している。図6から明らかなように、半導体装置の温度が高くなると、半導体基板 20（図中では *substrate*）とドリフト層 30（図中では *drift*）とボディ領域 40（図中では *channel*）のそれぞれを流れる電流値が小さくなる。すなわち、半導体基板 20 とドリフト層 30 とボディ領域 40 の抵抗値がそれぞれ大きくなる。また、図6より明らかなように、ドリフト層 30 とボディ領域 40 の抵抗温度変化率は略等しくなり、半導体基板 20 の抵抗温度変化率はドリフト層 30 とボディ領域 40 の抵抗温度変化率より小さくなっている。なお、図6の結果は、半導体基板 20 の不純物濃度を $2.7 \times 10^{19} \text{ cm}^{-3}$ とし、ドリフト領域 30 の不純物濃度を $2.0 \times 10^{16} \text{ cm}^{-3}$ とし、ボディ領域 40 の不純物濃度を $1.0 \times 10^{17} \text{ cm}^{-3}$ とした条件で得られた結果である。

- [0032] 次に、メイン素子領域1とセンス素子領域2の各半導体層20, 30, 40の抵抗比率を算出する（ステップS14）。ここで、抵抗比率とは、半導体領域100の全体に対して、各半導体層20, 30, 40がどれだけの抵抗成分（比率）を有しているかを意味している。抵抗比率には、基準温度における各半導体層20, 30, 40の抵抗比率を用いることができる。
- [0033] 抵抗比率の具体的な算出方法としては、例えば、公知のデバイスシミュレータ（例えば、ISE社製のTCAD（GENNESIS））を用いたシミュレーションにより算出することができる。すなわち、メイン素子領域1についてシミュレーションを行うことで、メイン素子領域1内の各部の電位等が算出でき、この算出結果からメイン素子領域1の各半導体層20, 30, 40の抵抗比率を算出することができる。また、センス素子領域2についてシミュレーションを行うことで、センス素子領域2内の各部の電位等が算出でき、この算出結果からセンス素子領域2の各半導体層20, 30, 40の抵抗比率を算出することができる。
- [0034] 図8はメイン素子領域1のシミュレーションモデルを示している。図8に示すように、メイン素子領域1のシミュレーションモデルは、1つのMOSFETのみをモデル化している。メイン素子領域1では、メイン素子領域外からの電流の流れ込みの影響が小さく、斜め方向に流れる電流を考慮する必要がないためである。なお、図8中の矢印は、電流が流れる方向を示している。
- [0035] 図9はセンス素子領域2のシミュレーションモデルを示している。図9に示すように、センス素子領域2のシミュレーションモデルは、2個のMOSFETと、これらMOSFETに隣接する非素子領域（MOSFETが形成されていない領域）がモデル化されている。センス素子領域2では、センス素子領域外から流れ込む電流の影響が大きい。このため、斜め方向に流れる電流（図9中の斜め方向に伸びる矢印）を考慮する必要があるためである。なお、シミュレーションモデルに組み込むMOSFETの個数や、非素子領域の大きさについては、メイン素子領域1とセンス素子領域2のレイアウト

に基づいて適宜決定することができる。

[0036] 図7は、上述したシミュレーションモデル（図8，9）を用いたシミュレーションにより、各半導体層20，30，40の抵抗比率を算出した結果を示している。図7から明らかなように、センス素子領域1では、半導体基板20の抵抗比率が小さく、ドリフト領域30及びボディ領域40の抵抗比率が大きくなっている。一方、メイン素子領域2では、センス素子領域1と比較して、半導体基板20の抵抗比率が大きくなっている。

[0037] 上述したように、半導体基板20の抵抗温度変化率は、ドリフト領域30やボディ領域40の抵抗温度変化率と大きく相違する（図6参照）。一方、メイン素子領域1では、半導体基板20の抵抗比率が大きいものに対して、センス素子領域2では、半導体基板20の抵抗比率が小さい。このため、半導体装置の温度が変化すると、メイン素子領域1の抵抗値とセンス素子領域2の抵抗値の差が大きくなり、電流センス比が変化することとなる。

[0038] 抵抗比率を算出すると、次に、ステップS12で算出した抵抗温度変化率と、ステップS14で算出した抵抗比率を用いて、メイン素子領域1とセンス素子領域2のそれぞれについて、抵抗温度変化率を評価するための評価値を算出する（ステップS16）。具体的には、メイン素子領域1に対して、各半導体層20，30，40の抵抗温度変化率（ R_{Mi} ）×抵抗比率（ k_{Mi} ）を算出し、これらの和を求める。同様に、センス素子領域2に対して、各半導体層20，30，40の抵抗温度変化率（ R_{Si} ）×抵抗比率（ k_{Si} ）を算出し、これらの和を求める。

[0039] 次に、ステップS16で算出したメイン素子領域1の評価値 $\Sigma(R_{Mi} \times k_{Mi})$ と、センス素子領域2の評価値 $\Sigma(R_{Si} \times k_{Si})$ とから、電流センス比の温度変動率を評価する指標値を算出し、その指標値が予め設定された所定値より小さくなるか否かを判断する（ステップS18）。具体的には、メイン素子領域1の評価値 $\Sigma(R_{Mi} \times k_{Mi})$ からセンス素子領域2の評価値 $\Sigma(R_{Si} \times k_{Si})$ を減算し、その減算値をメイン素子領域1の評価値 $\Sigma(R_{Mi} \times k_{Mi})$ で除算する。

そして、算出された指標値が所定値未満のときは、電流センス比の温度変動率が所望の範囲内に抑えられていると判断できる。このため、ステップS 10で仮決定した各半導体層20, 30, 40の厚み及び不純物濃度を最終的な厚み及び不純物濃度に決定する。一方、指標値が所定値を越えるときは、電流センス比の温度変動率が所望の範囲内に抑えられていないと判断できる。このため、ステップS 10に戻って、ステップS 10からの処理を繰り返す。すなわち、指標値が所定値未満となるように、メイン素子領域1及び／又はセンス素子領域の各半導体層20, 30, 40の厚み及び不純物濃度を変化させる。これによって、指標値が所定値未満となる条件を決定することができる。

[0040] ここで、図10, 11を参照して、ステップS 18の指標値を算出する具体例を説明する。この計算例では、半導体基板20の不純物濃度は $2.7 \times 10^{19} \text{ cm}^{-3}$ とした。ドリフト領域30の不純物濃度は $2.0 \times 10^{16} \text{ cm}^{-3}$ とした。ボディ領域40の不純物濃度は $1.0 \times 10^{17} \text{ cm}^{-3}$ とした。

図10では、100℃と150℃のそれぞれについて、各半導体層20, 30, 40の電流比（＝抵抗温度変化率）が算出されている。また、図11では、基準温度（25℃）における、メイン素子領域1の各半導体層20, 30, 40の抵抗比率と、センス素子領域2の各半導体層20, 30, 40の抵抗比率とが算出されている。

以下では、150℃のときの抵抗温度変化率を用いて指標値を算出する。図10に示すように、150℃のときの半導体基板20の抵抗温度変化率は0.78であり、ドリフト領域30の抵抗温度変化率は0.52であり、ボディ領域40の抵抗温度変化率は0.43である。このため、メイン素子領域1の抵抗温度変化率を評価する評価値は、 $0.78 \times 0.30 + 0.52 \times 0.36 + 0.43 \times 0.34 = 0.567$ となる。一方、センス素子領域2の抵抗温度変化率を評価する評価値は、 $0.78 \times 0.03 + 0.52 \times 0.43 + 0.43 \times 0.54 = 0.479$ となる。従って、電流センス比の温度変化率を評価する指標値は、 $(0.567 - 0.479) \times 0.5$

67 = 0.155 となる。従って、電流センス比の温度変動率は 15.5% と評価することができる。

[0041] ここで、上述した指標値（電流センス比の温度変動率）を小さくすることができる半導体装置の構造の一例について説明しておく。

図 11 に示すように、センス素子領域 2 では、メイン素子領域 1 と比較して、ボディ領域の抵抗比率（すなわち、チャンネルの抵抗比率）が大きい。従って、センス素子領域 2 のボディ領域の抵抗比率を小さくすることで、上述した指標値を小さくすることができる。例えば、図 15 に示すように、センス素子領域 2 のボディ領域 44 の厚みを、メイン素子領域 1 のボディ領域 42 の厚みよりも薄くする。これによって、センス素子領域 2 のボディ領域の抵抗比率が小さくなり、上述した指標値（電流センス比の温度変動率）を小さくすることができる。

なお、センス素子領域 2 のボディ領域 44 の厚みを変えることなく、センス素子領域 2 のボディ領域の不純物濃度を低くするようにしてもよい。このようにしても、センス素子領域 2 のボディ領域の抵抗比率が小さくなり、電流センス比の温度変動率を小さくすることができる。

[0042] また、図 11 に示すように、センス素子領域 2 では、メイン素子領域 1 と比較して、ドリフト領域の抵抗比率が大きい。従って、センス素子領域 2 のドリフト領域の抵抗比率を小さくすることで、上述した指標値を小さくすることができる。例えば、図 16 に示すように、センス素子領域 2 のドリフト領域 34 の厚みを、メイン素子領域 1 のドリフト領域 32 の厚みよりも薄くする。これによって、センス素子領域 2 のドリフト領域の抵抗比率が小さくなり、電流センス比の温度変動率を小さくすることができる。

この場合においても、センス素子領域 2 のドリフト領域の厚みを変えることなく、センス素子領域 2 のドリフト領域の不純物濃度を変えることで、センス素子領域 2 におけるドリフト領域の抵抗比率を小さくしてもよい。

[0043] さらに、図 11 に示すように、センス素子領域 2 では、メイン素子領域 1 と比較して、半導体基板の抵抗比率が小さい。従って、センス素子領域 2 に

おける半導体基板の抵抗比率を大きくすることで、上述した指標値を小さくすることができる。例えば、図 17 に示すように、センス素子領域 2 の半導体基板 24 の厚みを、メイン素子領域 1 の半導体基板 22 の厚みよりも厚くする。これによって、センス素子領域 2 における半導体基板 24 の抵抗比率が大きくなり、電流センス比の温度変動率を小さくすることができる。

この場合においても、センス素子領域 2 の半導体基板の厚みを変えなく、半導体基板の不純物濃度を変えることで、センス素子領域 2 における半導体基板の抵抗比率を大きくしてもよい。

[0044] なお、上述した指標値（電流センス比の温度変動率を評価する指標値）と比較されるステップ S 18 の所定値は、半導体装置に要求される性能に応じて適宜決定することができる。例えば、所定値を 0.1 とすると（差を 10 % 以内とすると）、25℃～150℃の温度範囲内で電流センス比の変動率を 15 % 以内とすることができる。また、所定値を 0.07 とすると（差を 7 % 以内とすると）、25℃～150℃の温度範囲内で電流センス比の変動率を 6 % 以内とすることができる。あるいは、所定値を 0.05 とすると（差を 5 % 以内とすると）、25℃～150℃の温度範囲内で電流センス比の変動率を 5 % 以内とすることができる。さらに、所定値を 0.02 とすると（差を 2 % 以内とすると）、25℃～150℃の温度範囲内で電流センス比の変動率を 3 % 以内とすることができる。したがって、半導体装置に要求されるセンス電流比の温度変動率に応じて所定値を設定すればよい。

[0045] 上述したことから明らかなように、本実施例の半導体装置では、各半導体層 20, 30, 40 の抵抗温度変化率と抵抗比率を用いて、メイン素子領域 1 の全体の抵抗温度変化率を評価する評価値 $\Sigma (R_{Mi} \times k_{Mi})$ と、センス素子領域 2 の全体の抵抗温度変化率を評価する評価値 $\Sigma (R_{Si} \times k_{Si})$ を算出する。ここで、センス素子領域 2 の抵抗比率を算出する際は、センス素子（MOSFET）だけでなく、センス素子に隣接する非素子領域もシュミレーションモデルに組み込む。その結果、半導体層 20, 30, 40 を斜めに流れる電流を考慮して、各半導体層 20, 30, 40 の抵抗比率が算出される。

。このため、上記のセンス素子領域 2 の抵抗温度変化率を評価する評価値 $\Sigma (R_{si} \times k_{si})$ は、半導体領域 100 を斜めに流れる電流を考慮した値となる。そして、半導体領域 100 を斜めに流れる電流を考慮した数値に基づいて、メイン素子領域 1 の全体の抵抗温度変化率とセンス素子領域 2 の全体の抵抗温度変化率の差が小さくなるように、各半導体層 20, 30, 40 の厚みと不純物濃度を変化させる。このため、電流センス比の温度変動率の小さな半導体装置を得ることができる。

[0046] また、本実施例の半導体装置は、電流センス比の温度変動率を小さくできるため、電流センス比の温度変動率が悪いことを想定して他の部品を設計する必要がなくなる。すなわち、電流センス比の温度変動率が大きいと、算出されるメイン電流値の精度が低くなる。このため、半導体装置へ流れる電流を強制的に遮断するヒューズや、半導体装置に接続されるワイヤハーネスに、大電流用のものを使用する必要が生じる。しかしながら、本実施例の半導体装置では、電流センス比の温度変動率が小さいため、算出されるメイン電流値の精度が高くなる。その結果、ヒューズやワイヤハーネスに低電流用のものを使用することができ、製造コストを低減することができる。

[0047] また、本実施例の半導体装置は、リチウム電池などの二次電池への充放電を制御する制御回路に好適に用いることができる。二次電池への充放電を精度よく行うためには、二次電池へ流れる電流の電流値や、二次電池から流れ出る電流の電流値を精度よく検出する必要がある。その一方、二次電池の充放電時には、二次電池が発熱し、その制御回路の温度も変動する。本実施例の半導体装置は、電流センス比の温度変動率が小さい。このため、二次電池への充放電時に制御回路の温度が変化しても、二次電池に流れる充電電流の電流値や、二次電池から流れ出る放電電流の電流値を精度よく検出することができる。これにより、二次電池への充放電を精度よく行うことができる。

[0048] さらに、本実施例の半導体装置は、電流センス比の温度変動率が小さいため、従来使用できなかった用途（例えば、小型 DCDC コンバータ等）に用いることもできる。これによって、従来は必要とされたシャント抵抗を不要

することができる。特に、シャント抵抗は発熱量が大きいいため、その熱対策が必要となり、熱設計も複雑となる。このため、シャント抵抗を不要とできる利点は大きい。

[0049] なお、上述した実施例では、メイン素子領域 1 とセンス素子領域 2 の間の絶縁領域 8 3 にトレンチ等の構造物が形成されていなかった。しかしながら、図 1 2 ~ 1 4 に示すように、メイン素子領域 1 とセンス素子領域 2 の間の領域に、トレンチ 1 1 4, 1 1 6, 1 1 8 を形成するようにしてもよい。トレンチ 1 1 4, 1 1 6, 1 1 8 は、センス素子領域 2 を取り囲むように形成することが好ましい。トレンチ 1 1 4, 1 1 6, 1 1 8 内には、酸化膜やポリシリコンを充填してもよいし、あるいは、 $n+$ 層を設けるようにしてもよい。いずれにしても、トレンチ 1 1 4, 1 1 6, 1 1 8 を横断して電流が流れないようにする。トレンチ 1 1 4, 1 1 6, 1 1 8 の深さは、種々の深さとすることができる。例えば、図 1 2 に示すように、ボディ領域 1 0 2 からドリフト領域 1 0 4 までの範囲にトレンチ 1 1 4 を形成してもよい。また、図 1 3 に示すように、ボディ領域 1 0 2 の範囲内にのみトレンチ 1 1 6 を形成してもよい。あるいは、図 1 4 に示すように、ボディ領域 1 0 2 とドリフト領域 1 0 4 と半導体基板 1 0 4 の範囲にトレンチ 1 1 8 を形成してもよい。トレンチ 1 1 4, 1 1 6, 1 1 8 の深さを変えることで、斜めに電流が流れることを規制する範囲を選択することができる。

上述したようにトレンチ 1 1 4, 1 1 6, 1 1 8 を形成すると、半導体領域を斜めに電流が流れることが抑制される。特に、センス素子領域 2 においては、センス素子領域 2 の外側から電流が流れ込むことが防止される。その結果、メイン素子領域 1 とセンス素子領域 2 の各半導体層 2 0, 3 0, 4 0 の抵抗比率が近くなり、電流センス比の温度変動率を小さくすることができる。

[0050] また、上述した実施例は、本発明を MOSFET に適用した例であったが、本発明は IGBT やダイオード等の他の半導体装置にも適用することができる。また、上述した実施例では、本発明を縦型の半導体装置に適用した例

であったが、本発明は横型の半導体装置にも適用することができる。

- [0051] また、本明細書は、図5に示す処理を実行する設計支援装置を提供する。このような設計支援装置は、図5に示す処理を実行するためのプログラムを記憶する記憶装置と、この記憶装置に記憶されたプログラムを実行する演算装置と、演算装置に計算条件やシミュレーションモデルを入力する入力装置と、演算装置によって算出された結果を出力する出力装置（例えば、表示装置等）によって構成することができる。設計者が設計支援装置に設計条件（各半導体層の厚みや不純物濃度）を入力すると、設計支援装置が指標値を算出し、その算出した指標値を出力装置に出力する。これによって、設計者は適切な各半導体層の厚みや不純物濃度を容易に決定することができる。

- [0052] 以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

また、本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

請求の範囲

[請求項1]

メイン素子領域と、
 メイン素子領域に隣接して配置されているセンス素子領域と、を備えており、
 メイン素子領域とセンス素子領域のそれぞれは、第1半導体層から第n半導体層まで順に積層されている半導体領域を有しており、
 半導体装置がオンすると、メイン素子領域とセンス素子領域のそれぞれの半導体領域を半導体層の積層方向に電流が流れるようになっており、
 メイン素子領域の第i番目（ $i = 1 \sim n$ ）の半導体層の抵抗の温度変化率を R_{Mi} とし、
 メイン素子領域の半導体領域全体に対するメイン素子領域の第i番目の半導体層の抵抗比率を k_{Mi} とし、
 センス素子領域の第i番目の半導体層の抵抗の温度変化率を R_{Si} とし、
 センス素子領域の半導体領域全体に対するセンス素子領域の第i番目の半導体層の抵抗比率を k_{Si} としたときに、
 下記の式で算出される値が所定値未満となるように、メイン素子領域とセンス素子領域の第1～n半導体層の少なくとも一つにおいて、その半導体層の厚みと不純物濃度の少なくとも一方がメイン素子領域とセンス素子領域とで異なる半導体装置。

[数1]

$$\left[\sum_{i=1}^n (R_{Mi} \times k_{Mi}) - \sum_{i=1}^n (R_{Si} \times k_{Si}) \right] / \sum_{i=1}^n (R_{Mi} \times k_{Mi})$$

[請求項2]

メイン素子領域とセンス素子領域のそれぞれは、第1半導体層と、第1半導体層上に積層されている第2半導体層と、第2半導体層上に積層されている第3半導体層を有しており、

第2半導体層の不純物濃度は、第1半導体層の不純物濃度よりも低くされており、

半導体装置がオンすると、メイン素子領域とセンス素子領域のそれぞれの第3半導体層にチャネルが形成され、第2半導体層から第3半導体層又は第3半導体層から第2半導体層に電流が流れる請求項1に記載の半導体装置。

[請求項3] センス素子領域の第3半導体層の不純物濃度が、メイン素子領域の第3半導体層の不純物濃度よりも低い請求項2に記載の半導体装置。

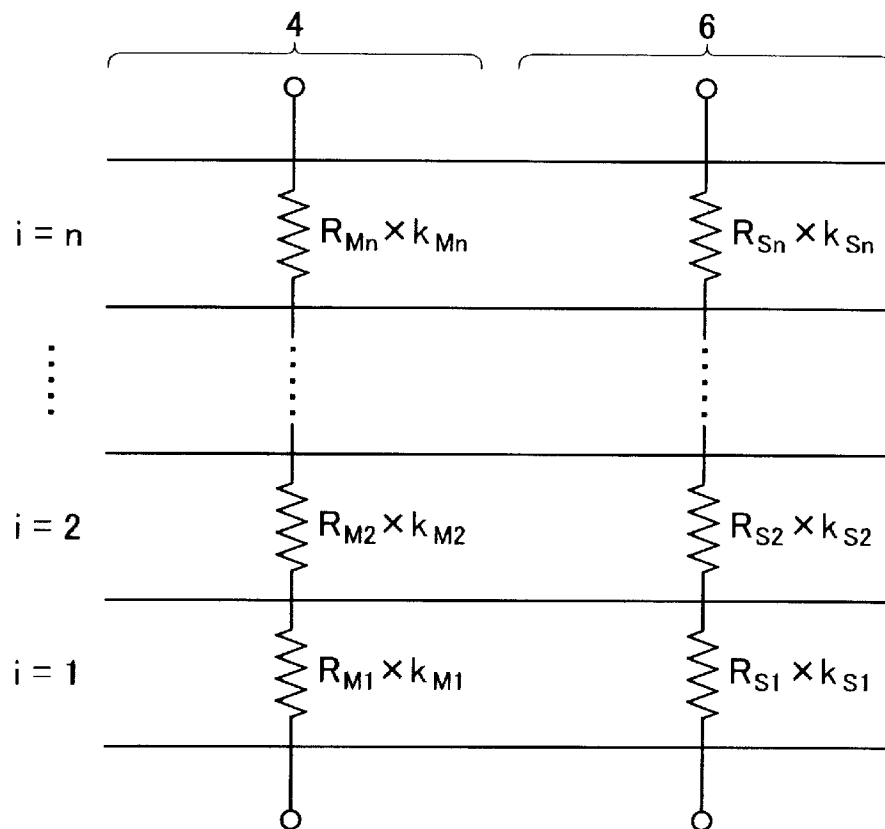
[請求項4] センス素子領域の第3半導体層の厚みが、メイン素子領域の第3半導体層の厚みよりも薄い請求項2又は3に記載の半導体装置。

[請求項5] センス素子領域の第1半導体層の厚みが、メイン素子領域の第1半導体層の厚みよりも厚い請求項2～4のいずれか一項に記載の半導体装置。

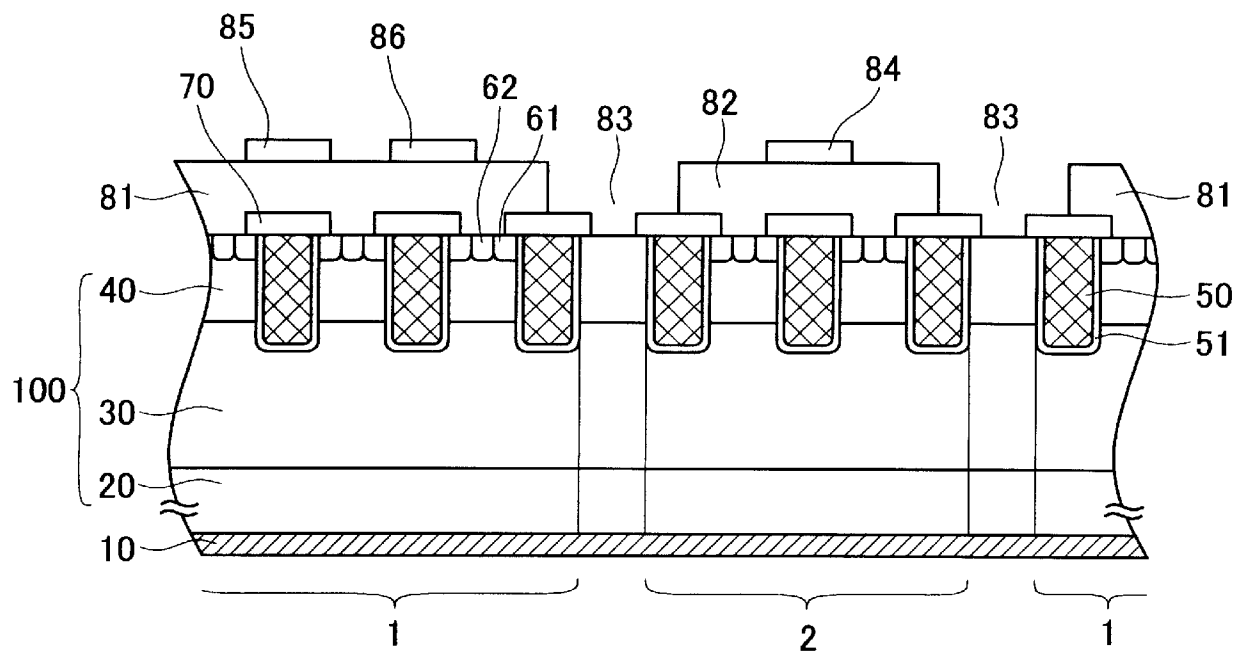
[請求項6] センス素子領域の第2半導体層の厚みが、メイン素子領域の第2半導体層の厚みよりも薄い請求項2～5のいずれか一項に記載の半導体装置。

[請求項7] メイン素子領域とセンス素子領域の間にトレンチが形成されている請求項1～6のいずれか一項に記載の半導体装置。

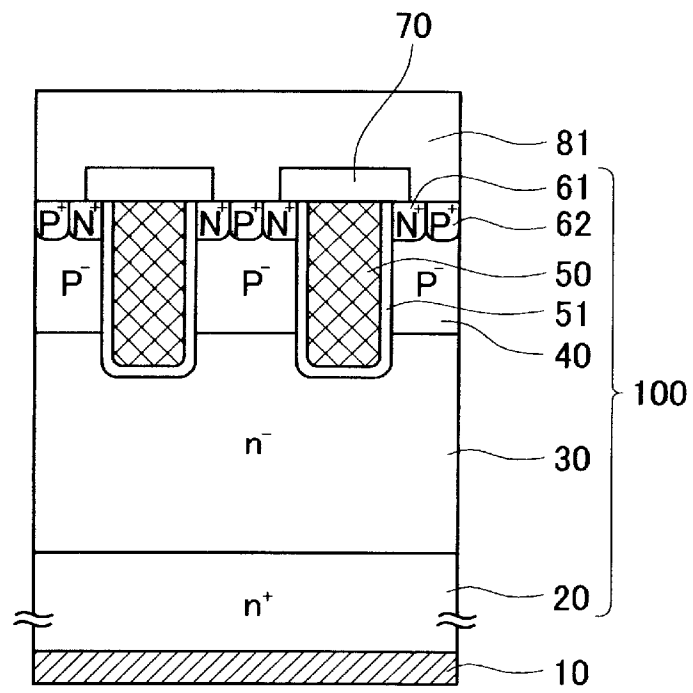
[図1]



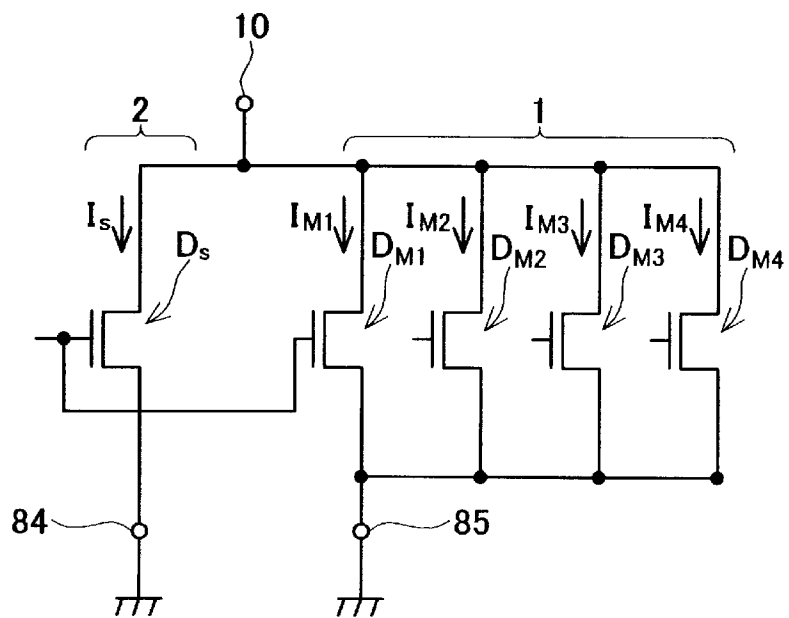
[図2]



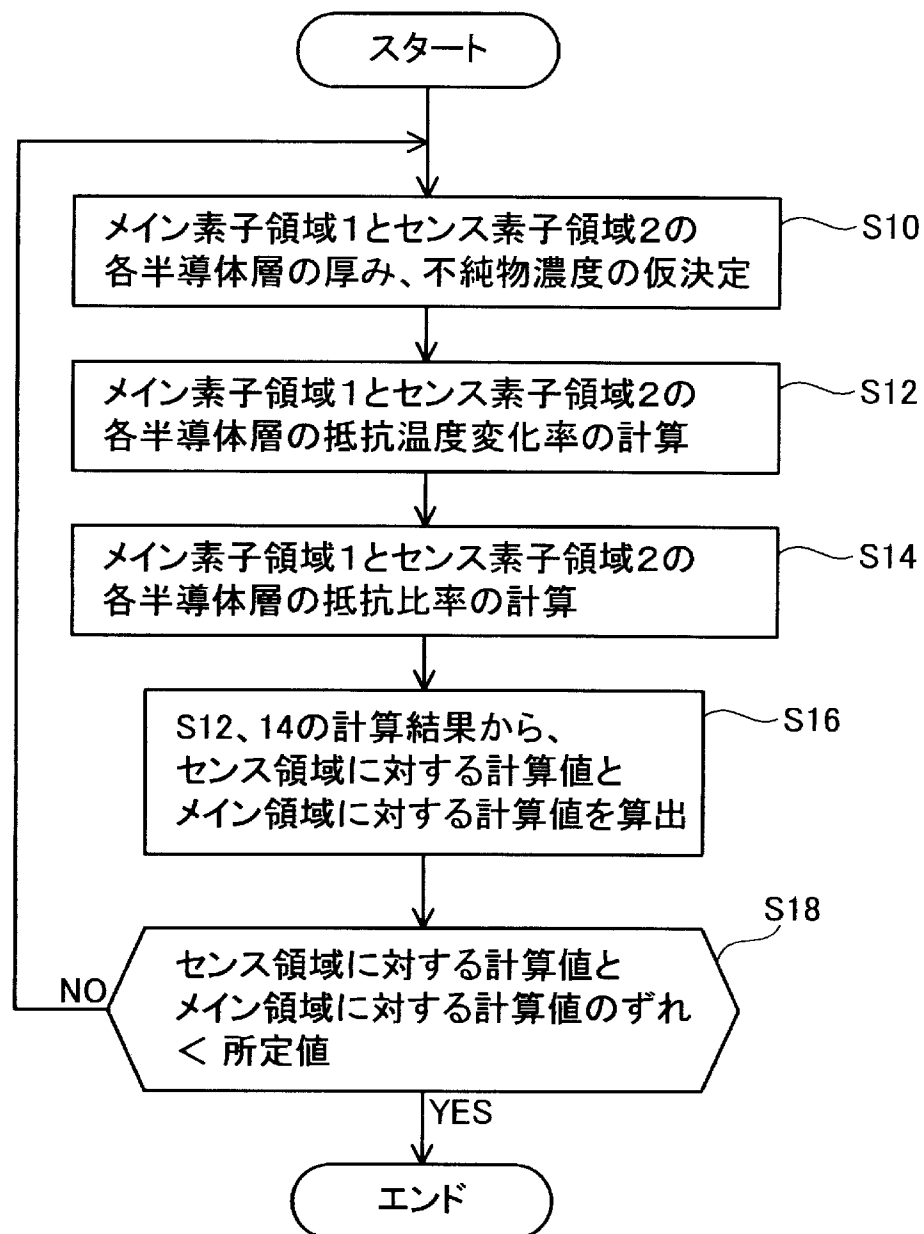
[図3]



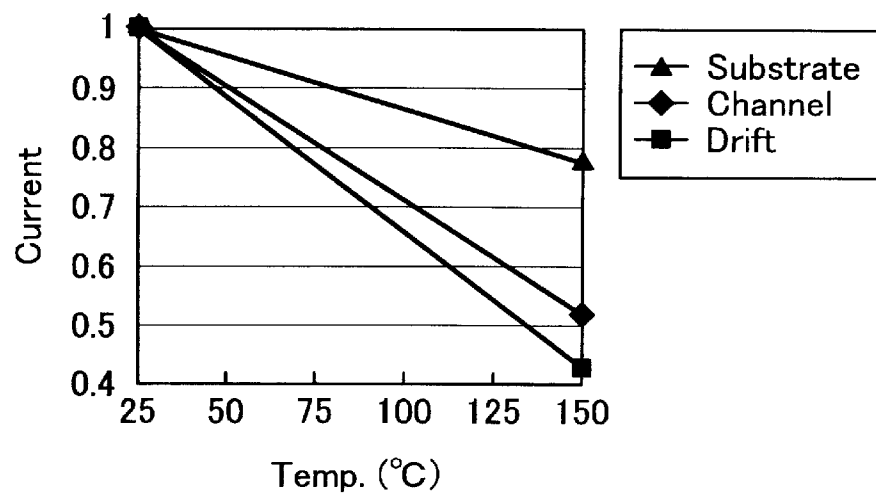
[図4]



[図5]



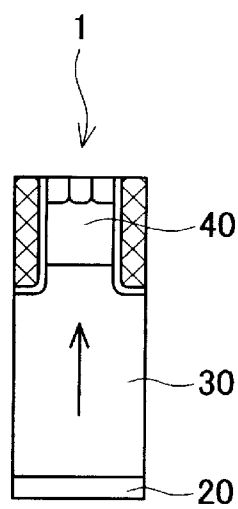
[図6]



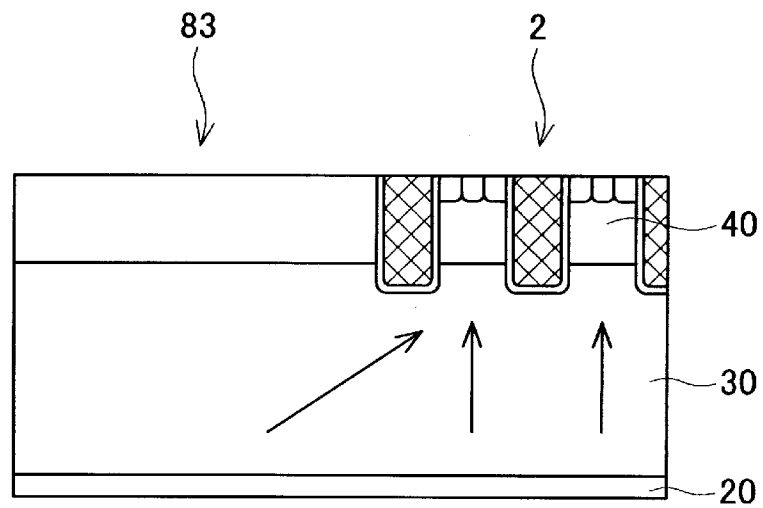
[図7]

	Substrate	Drift	Channel
Main	21%	45%	34%
Sense	4%	50%	46%

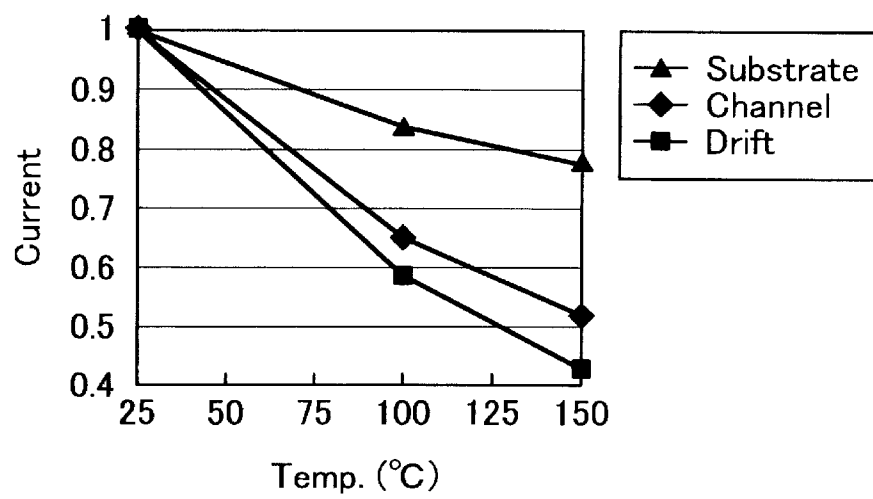
[図8]



[図9]



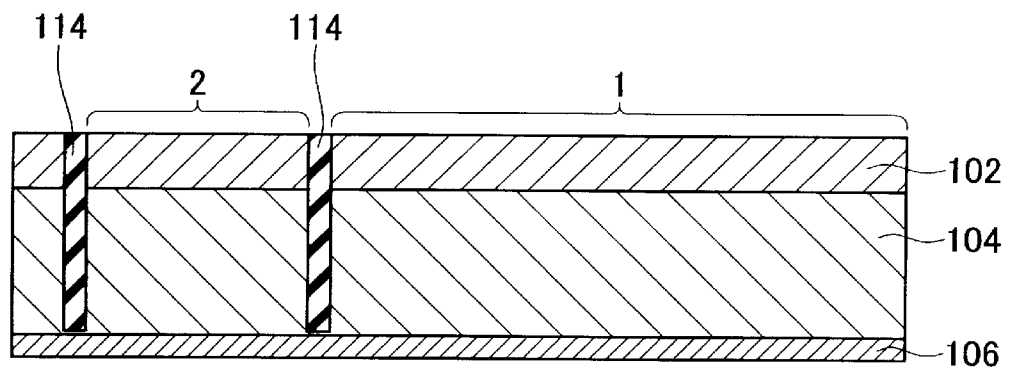
[図10]



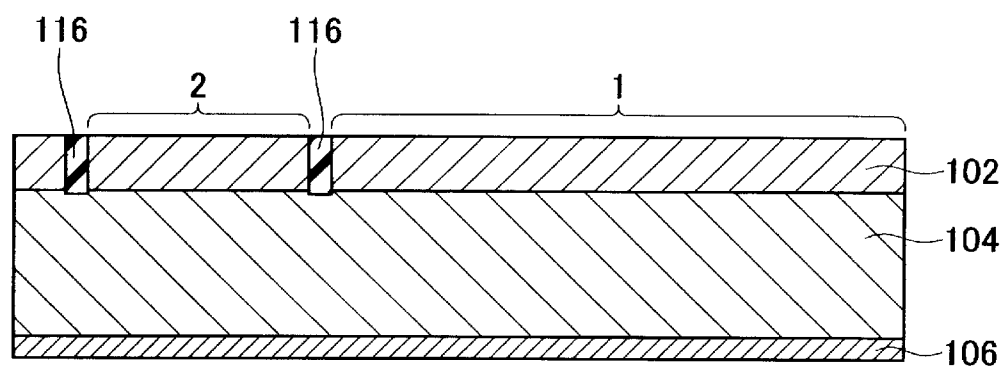
[図11]

	Substrate	Drift	Channel
Main	29.7%	36.3%	34.0%
Sense	2.9%	43.1%	54.0%

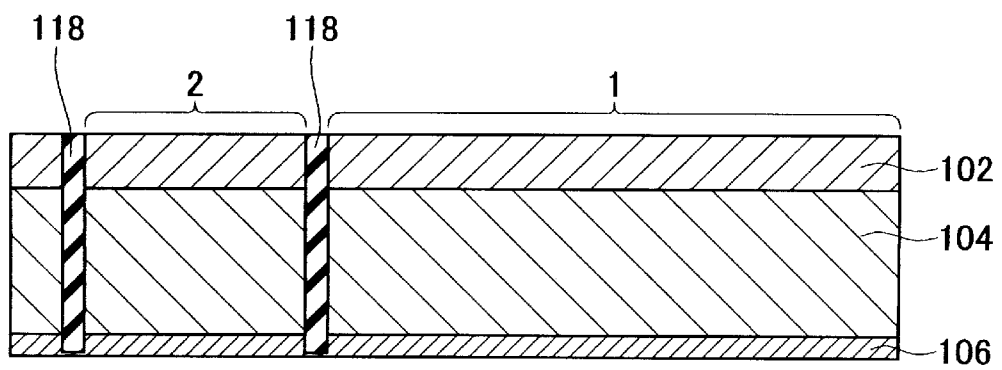
[図12]



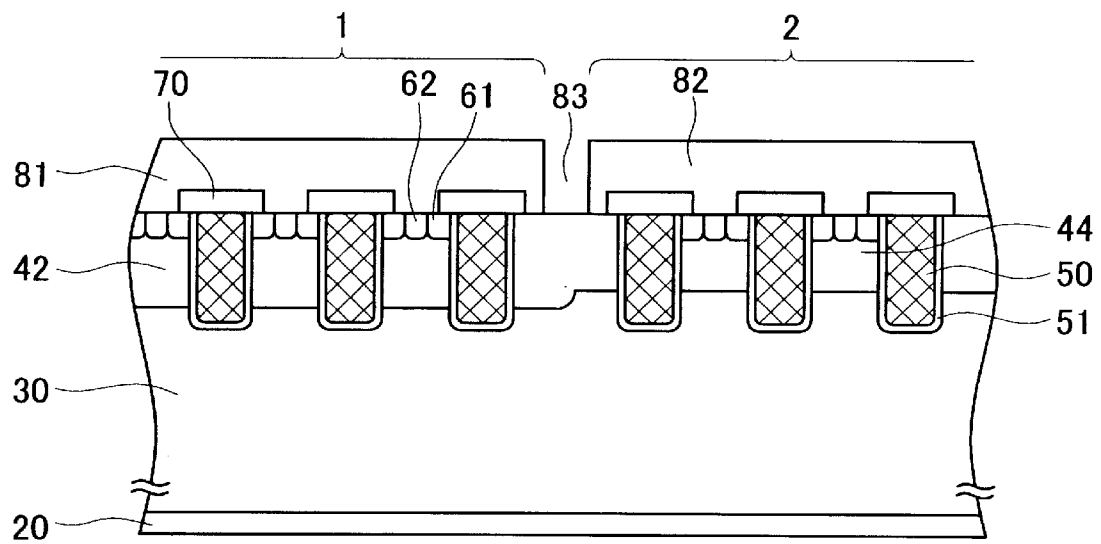
[図13]



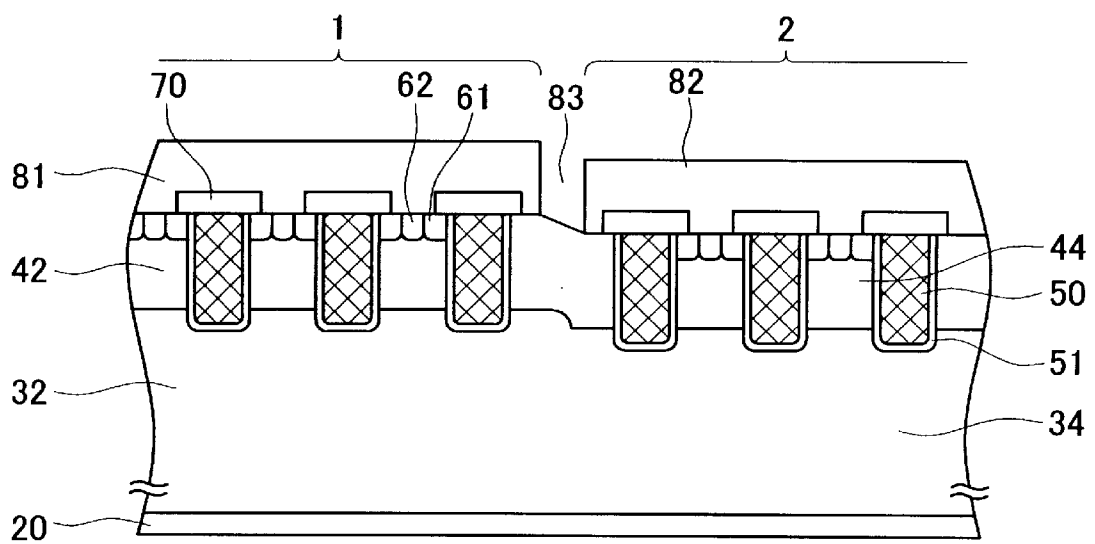
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/059816

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/04(2006.01)i, H01L21/00(2006.01)i, H01L21/336(2006.01)i, H01L21/76(2006.01)i, H01L27/088(2006.01)i, H01L29/78(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/04, H01L21/00, H01L21/336, H01L21/76, H01L27/088, H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2005-050913 A (Toyota Central Research and Development Laboratories, Inc.), 24 February, 2005 (24.02.05), Par. Nos. [0035] to [0036]; Fig. 10 (Family: none)	1, 2, 5 7 3, 4, 6
Y	JP 2008-235788 A (Sanyo Electric Co., Ltd.), 02 October, 2008 (02.10.08), Fig. 5(B) & US 2008/0230810 A1 & CN 101271899 A	7
A	JP 09-293856 A (Fuji Electric Co., Ltd.), 11 November, 1997 (11.11.97), Par. Nos. [0035] to [0038]; Fig. 5 (Family: none)	3



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

06 August, 2009 (06.08.09)

Date of mailing of the international search report

18 August, 2009 (18.08.09)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/059816

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-338146 A (Matsushita Electric Works, Ltd.), 08 December, 2000 (08.12.00), Par. No. [0015] (Family: none)	1
A	JP 2001-257348 A (Denso Corp.), 21 September, 2001 (21.09.01), Fig. 15 (Family: none)	1
A	JP 10-341016 A (NEC Corp.), 22 December, 1998 (22.12.98), Par. Nos. [0009] to [0014] (Family: none)	1

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/059816

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The matter common to the inventions of claims 1-7 is having a technical feature that is the same as or corresponding to the invention of claim 1.

However, this technical feature is publicly known as described in JP 2005-050913 A, paragraphs [0035]-[0036], Fig. 10.

Accordingly, the inventions of claims 1-7 are not considered to have a technical interrelationship expressed by the same or corresponding special technical features therebetween.

(continued to extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest
the

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/059816

Continuation of Box No.III of continuation of first sheet (2)

Therefore, the inventions of claims 1-7 cannot be a group of inventions which are so linked as to form a single general inventive concept.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L27/04(2006.01)i, H01L21/00(2006.01)i, H01L21/336(2006.01)i, H01L21/76(2006.01)i,
H01L27/088(2006.01)i, H01L29/78(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L27/04, H01L21/00, H01L21/336, H01L21/76, H01L27/088, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2005-050913 A（株式会社豊田中央研究所）	1, 2, 5
Y	2005.02.24, 段落[0035]-[0036], 図 10	7
A	（ファミリーなし）	3, 4, 6
Y	JP 2008-235788 A（三洋電機株式会社） 2008.10.02, 図 5(B) & US 2008/0230810 A1 & CN 101271899 A	7

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 6 . 0 8 . 2 0 0 9

国際調査報告の発送日

1 8 . 0 8 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

河合 俊英

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2

4 M

4 0 3 9

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 09-293856 A (富士電機株式会社) 1997. 11. 11, 段落[0035]-[0038], 図 5 (ファミリーなし)	3
A	JP 2000-338146 A (松下電工株式会社) 2000. 12. 08, 段落[0015] (ファミリーなし)	1
A	JP 2001-257348 A (株式会社デンソー) 2001. 09. 21, 図 15 (ファミリーなし)	1
A	JP 10-341016 A (日本電気株式会社) 1998. 12. 22, 段落[0009]-[0014] (ファミリーなし)	1

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるときの国際調査機関は認めた。

請求項 1-7に係る発明は、請求項 1に係る発明という同一の又は対応する技術的特徴を有する点で共通する。

しかしながら、当該技術的特徴は JP 2005-050913 A の段落[0035]-[0036]、図 10 に記載されているように公知である。

したがって、請求項 1-7に係る発明は相互に同一の又は対応する特別な技術的特徴によって表現された技術的相互関連性を有しているとは認められない。

よって、請求項 1-7に係る発明は単一の一般的発明概念を形成するように関連している一群の発明とすることはできない。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。