

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **3 022 857**

51 Int. Cl.:

H01M 50/569 (2011.01)
H01M 10/48 (2006.01)
H01M 10/44 (2006.01)
G01R 31/36 (2010.01)
H02J 7/00 (2006.01)
H01M 10/42 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 86 Fecha de presentación y número de la solicitud internacional: **11.09.2018** **PCT/KR2018/010582**
87 Fecha y número de publicación internacional: **21.03.2019** **WO19054712**
96 Fecha de presentación y número de la solicitud europea: **11.09.2018** **E 18857174 (9)**
97 Fecha y número de publicación de la concesión europea: **02.04.2025** **EP 3561941**

54 Título: **Paquete de baterías que tiene función de aislamiento de terminal de comunicación**

30 Prioridad:

15.09.2017 KR 20170118635

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
29.05.2025

73 Titular/es:

LG ENERGY SOLUTION, LTD. (100.00%)
Tower 1, 108, Yeoui-daero, Yeongdeungpo-gu
Seoul 07335, KR

72 Inventor/es:

NAM, HO CHOL;
KIM, DONG HYUN y
KIM, HAK IN

74 Agente/Representante:

VEIGA SERRANO, Mikel

ES 3 022 857 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Paquete de baterías que tiene función de aislamiento de terminal de comunicación

5 Sector de la técnica

La presente invención se refiere a un paquete de baterías y, más particularmente, a un paquete de baterías que incluye una función de aislamiento de terminal de comunicación con un sistema externo conectado al paquete de baterías.

10 Estado de la técnica

En general, varios dispositivos electrónicos portátiles (en lo sucesivo, denominados 'sistemas externos') que incluyen un ordenador portátil, un teléfono móvil y una cámara, están equipados con un paquete de baterías que incluye múltiples celdas de batería de carga y descarga.

El paquete de baterías está provisto de un terminal externo que incluye una etapa de comunicación. El paquete de baterías está conectado a un sistema externo a través del cual las celdas de batería incluidas en el paquete de baterías se cargan y descargan, y se comunican con el sistema externo.

Por otro lado, si el terminal de comunicación al cual el paquete de baterías y el sistema externo están conectados de manera comunicativa no está aislado, en un caso donde la función de protección del paquete de baterías, específicamente, el flujo de la corriente de descarga, se bloquea, se genera una sobrecorriente momentánea, y la sobrecorriente momentánea generada puede fluir hacia el sistema externo a través del terminal de comunicación, lo cual puede afectar negativamente al sistema externo.

Además, esto puede destruir la unidad de microordenador (MCU, por sus siglas en inglés) que fluye hacia el paquete de baterías a través del terminal de comunicación así como el sistema externo para llevar a cabo la función de control general del paquete de baterías y, por lo tanto, surge un problema al controlar el funcionamiento normal del paquete de baterías, lo cual resulta en un problema de seguridad del paquete de baterías.

Con el fin de evitar que ocurra dicho problema, el terminal de comunicación entre el paquete de baterías y el sistema externo debe aislarse, pero para esto, dado que componentes separados para llevar a cabo la función de aislamiento, por ejemplo, un IC de aislador, deben configurarse además para garantizar que los terminales estén aislados, existe el problema de que se incurre en un coste adicional debido a las partes adicionales.

Antecedentes de la técnica adicionales se describen en los documentos KR 2017 0021120 A y EP 2421112 A2.

40 Objeto de la invención

Problema técnico

La presente invención es para proveer un método capaz de llevar a cabo el procesamiento de aislamiento de la comunicación sin incurrir en costes adicionales.

45 Solución técnica

La invención se define por las reivindicaciones anexas. Según una realización a modo de ejemplo, un paquete de baterías configurado para incluir al menos una celda de batería incluye: una unidad de equilibrio de celdas para equilibrar las celdas de baterías; un *front end* analógico (AFE, por sus siglas en inglés) para monitorear un estado de tensión de cada una de las celdas de batería y controlar la unidad de equilibrio de celdas; una unidad de microordenador (MCU) para controlar el AFE en base a un estado de tensión de cada celda de batería monitoreada por el AFE; y un terminal externo conectado al paquete de baterías y a un sistema externo.

El terminal externo incluye: un terminal de salida para permitir que una corriente fluya entre la celda de batería y el sistema externo; un terminal de comunicación para permitir la comunicación entre la MCU y el sistema externo.

El paquete de baterías incluye además un FET de descarga para bloquear el flujo de corriente de la celda de batería a un terminal de salida, que se configura en una trayectoria de corriente entre la celda de batería y el terminal de salida. Puede incluir además un FET de carga para bloquear el flujo de corriente del terminal de salida a la celda de batería.

El FET de descarga se enciende/apaga por el AFE. El FET de carga puede encenderse/apagarse por el AFE.

Una trayectoria de comunicación se forma entre la MCU y el terminal de comunicación, y un FET de control de comunicación para bloquear una trayectoria entre el terminal de comunicación y la MCU bajo control de la MCU

puede configurarse en la trayectoria de comunicación.

La MCU incluye: una unidad de determinación de sobredescarga para generar una señal de determinación de sobredescarga y emitir la señal de determinación de sobredescarga al AFE cuando se determina que la celda de batería está sobredescargada; y una unidad de bloqueo FET de control de comunicación para detectar que la señal de determinación de sobredescarga emitida desde la unidad de determinación de sobredescarga y emitir una señal de apagado de FET de control de comunicación al FET de control de comunicación para bloquear un flujo de corriente entre la MCU y el terminal de comunicación. Puede incluir además una unidad de determinación de sobrecarga para generar una señal de determinación de sobrecarga y emitir la señal de determinación de sobrecarga al AFE cuando se determina que la celda de batería está sobrecargada.

Cuando una señal de determinación de sobrecarga se ingresa desde la MCU, el AFE puede emitir una señal de apagado de FET de carga para bloquear un flujo de una corriente de carga. Cuando se ingresa una señal de determinación de sobredescarga, el AFE emite una señal de apagado de FET de descarga para bloquear un flujo de una corriente de descarga.

La señal de apagado de FET de descarga se emite después de un tiempo predeterminado después de que se emita la señal de apagado de FET de control de comunicación.

Según una realización a modo de ejemplo, un método de control de un paquete de baterías configurado que incluye al menos una celda de batería incluye: una etapa de determinación de estado de monitoreo de un estado de tensión de cada celda de batería para determinar un estado de sobrecarga o sobredescarga de celdas de batería, en donde cuando se determina que las celdas de batería están sobredescargadas en la etapa de determinación de estado, se lleva a cabo una etapa de protección de sobredescarga, en donde la etapa de protección de sobredescarga incluye: una etapa de emisión de señal de determinación de sobredescarga de emisión de una señal de determinación de sobredescarga a un AFE para bloquear un flujo de una corriente de descarga; una etapa de bloqueo de FET de control de comunicación de bloqueo de un FET de control de comunicación configurado en una trayectoria de comunicación entre el paquete de baterías y un sistema externo; y una etapa de bloqueo de FET de descarga de bloqueo de un flujo de una corriente de descarga de las celdas de batería a un terminal externo.

El método puede además incluir, después de llevar a cabo la etapa de protección de sobredescarga, una etapa de determinación de liberación de sobredescarga de monitoreo de un estado de tensión de cada celda de batería para determinar si se libera la sobredescarga de las celdas de batería, en donde, cuando se determina que el estado de sobredescarga de las celdas de batería se libera, puede llevarse a cabo una etapa de liberación de sobredescarga de liberación de un estado de protección de sobredescarga de las celdas de batería, en donde la etapa de liberación de sobredescarga puede incluir: una etapa de liberación de bloqueo de FET de descarga de generación y emisión de una señal de encendido de FET para liberar el bloqueo de FET de descarga; y una etapa de liberación de bloqueo de FET de control de comunicación de generación y emisión de la señal de encendido de FET de control de comunicación para liberar el bloqueo de FET de control de comunicación, en donde la etapa de liberación de bloqueo de FET de control de comunicación puede llevarse a cabo después de un tiempo predeterminado después de llevar a cabo la etapa de liberación de bloqueo de FET de descarga.

La etapa de bloqueo de FET de descarga se lleva a cabo después de un tiempo predeterminado después de llevar a cabo la etapa de bloqueo de FET de control de comunicación.

Efectos ventajosos

La presente invención es ventajosa en que puede aplicarse a un producto de bajo coste ya que no incurre en costes adicionales al permitir un proceso de aislamiento de terminal de comunicación mediante el uso de un circuito generalmente constituido en un paquete de baterías.

Además, la MCU del paquete de baterías puede protegerse de modo tal que puede proveer estabilidad mejorada del paquete de baterías.

Descripción de las figuras

La FIG. 1 es un diagrama de circuito que muestra una configuración de un paquete de baterías según la presente invención; y

la FIG. 2 es un diagrama de bloques que muestra un método de control de un paquete de baterías según la presente invención.

Descripción detallada de la invención

De aquí en adelante, realizaciones de la presente invención se describirán en detalle con referencia a los dibujos anexos de modo que las personas con experiencia en la técnica puedan llevar a cabo fácilmente la presente

invención. La presente invención puede, sin embargo, realizarse en formas diferentes y no debe interpretarse como limitada a las realizaciones establecidas en la presente memoria. Partes no relacionadas con la descripción se omiten en los dibujos con el fin de describir claramente la presente invención, y numerales de referencia iguales se refieren a elementos iguales a lo largo de la memoria descriptiva.

Aunque los términos “inicial”, “segundo”, etc., pueden usarse en la presente memoria para describir varios elementos, estos elementos no deben estar limitados por estos términos. Los términos de más arriba solo se usan para diferenciar un componente de otro. Por ejemplo, un componente inicial puede denominarse un segundo componente y viceversa sin apartarse del alcance de la presente invención. Los términos usados en esta memoria descriptiva solo se usan para describir realizaciones específicas, y no pretenden limitar el alcance de la presente invención. Las expresiones singulares incluyen expresiones plurales a menos que el contexto indique claramente lo contrario.

A lo largo de la memoria descriptiva, cuando se hace referencia a una porción como “conectada” a otra porción, incluye no solo “directamente conectada” sino también “eléctricamente conectada” a otro elemento entre los mismos. Además, cuando se describe que una comprende (o incluye o tiene) algunos elementos, debe comprenderse que puede comprender (o incluir o tener) solo estos elementos, o puede comprender (o incluir o tener) otros elementos así como dichos elementos si no hay limitación específica alguna. La expresión “operación de -ando/endo” usada a lo largo de esta memoria no significa “operación para”.

Los términos usados en esta memoria descriptiva pueden ser términos generales actualmente usados de manera amplia teniendo en cuenta las funciones en la presente invención pero pueden variar según las intenciones de las personas con experiencia en la técnica, los antecedentes, o la llegada de nueva tecnología. Además, en ciertos casos, puede haber términos que el solicitante selecciona de manera arbitraria y, en este caso, sus significados se describen en una parte de descripción correspondiente de la presente invención. Por consiguiente, los términos usados en la presente invención deben definirse en base al significado del término y todos los contenidos de la presente invención en lugar del simple nombre del término.

En lo sucesivo, la presente invención se describirá en detalle con referencia a los dibujos, y en la siguiente descripción, el *front end* analógico se denominará con la abreviatura “AFE” y la unidad de microordenador se denominará “MCU” en aras de la conveniencia.

La FIG. 1 es un diagrama de circuito que muestra brevemente una configuración de un paquete de baterías según la presente invención.

Con referencia a la FIG. 1, un paquete 100 de baterías incluye una celda 110 de batería, una unidad 120 de equilibrio de celdas, un AFE 130, una MCU 140, un terminal 150 externo, un FET 160 de carga, un FET 170 de descarga, y un FET 180 de control de comunicación.

Aquí, el terminal 150 externo se configura para conectar el paquete 100 de baterías y el sistema 200 externo, y el sistema 200 externo puede ser, por ejemplo, un dispositivo capaz de fijar/separar un paquete de baterías como, por ejemplo, un ordenador portátil, un teléfono móvil, y una cámara.

Por consiguiente, las celdas 110 de batería pueden cargarse o descargarse a través del terminal 150 externo conectando un dispositivo de suministro de energía como, por ejemplo, un adaptador (unidad de carga) o un dispositivo de carga externo, al sistema 200 externo.

Dicha operación se describirá en detalle en la descripción del terminal 150 externo.

Aquí, el AFE y la MCU pueden ser un circuito integrado.

La celda 110 de batería se carga y descarga bajo control de la MCU 140, y aunque se muestra como un bloque en los dibujos en aras de la conveniencia, la celda 110 de batería puede incluir una o más celdas de batería conectadas en serie o en paralelo.

La unidad 120 de equilibrio de celdas puede conectarse a las múltiples celdas 110 de batería para llevar a cabo el equilibrio de celdas. La unidad 120 de equilibrio de celdas puede llevar a cabo el equilibrio de modo tal que las tensiones de las celdas 110 de batería se equilibran por el AFE 130 y, más precisamente, puede llevar a cabo la función de equilibrio bajo control de la MCU 140 que controla el funcionamiento del AFE 130 en su conjunto.

Aquí, la unidad 120 de equilibrio de celdas puede incluir una unidad de detección de tensión conectada a cada una de las celdas 110 de batería para detectar una tensión, o puede tener una configuración separada. La unidad de detección de tensión (no se muestra) puede detectar la tensión de cada celda 110 de batería y proveer la información al AFE 130, lo cual se describirá más adelante.

El AFE 130 puede recibir, de forma periódica, la información de tensión de cada una de las celdas 110 de batería

detectadas para monitorear el estado de tensión de las celdas 110 de batería.

Asimismo, el AFE 130 transmite información sobre el estado de tensión de las celdas 110 de batería monitoreadas a la MCU 140 y, en respuesta al comando de control de la MCU 140 que recibe la información, el AFE 130 puede operar la unidad 120 de equilibrio de celdas para encender y apagar el FET 160 de carga y el FET 170 de descarga y equilibrar las tensiones de las celdas 110 de batería.

En otras palabras, como se muestra en los dibujos, el AFE 130 se configura entre las celdas 110 de batería/la unidad 120 de equilibrio de celdas y la MCU 130 de modo que opera los FET 160 y 170 de carga y descarga y la unidad 120 de equilibrio de celdas bajo el control general de la MCU 130.

Como se describe más arriba, la MCU 140 recibe información sobre el estado de tensión de las celdas 110 de batería del AFE 130 y controla las operaciones de carga y descarga y equilibrio de celdas de las celdas 110 de batería en base a la información.

De manera más precisa, la MCU 140 provee señales/comandos de control para llevar a cabo operaciones de carga y descarga y equilibrio de celdas según el estado de tensión de las celdas 110 de batería, y el AFE 130 que recibe la señal/comando de control opera el FET 160 de carga, el FET 170 de descarga y la unidad 120 de equilibrio de celdas en respuesta a la señal/comando de control.

La MCU 140 puede comparar el estado de tensión de cada celda 110 de batería recibido del AFE 130 con un valor de determinación predeterminado para determinar si la celda 110 de batería está sobrecargada o sobredescargada. Puede configurarse para incluir una unidad 142 de determinación de sobrecarga para, si la tensión de la celda 110 de batería es igual a o mayor que el valor de determinación de sobrecarga predeterminado, determinarlo como un estado de sobrecarga, generando una señal de determinación de sobrecarga correspondiente a la misma, y emitiendo la señal de determinación de sobrecarga al AFE 130.

Además, puede configurarse para incluir una unidad 144 de determinación de sobrecarga para, si la tensión de la celda 110 de batería es igual a o menor que el valor de determinación de sobrecarga predeterminado, determinarlo como un estado de sobredescarga, generando una señal de determinación de sobredescarga correspondiente a la misma, y emitiendo la señal de determinación de sobredescarga al AFE 130.

Por lo tanto, si se ingresa una señal de determinación de sobrecarga, con el fin de evitar que una corriente de carga adicional entre en el paquete de baterías, el AFE 130 puede apagar el FET 160 de carga, y si se ingresa una señal de determinación de sobredescarga, el AFE 130 puede apagar el FET 170 de descarga para bloquear el flujo de la corriente de descarga del paquete de baterías.

Asimismo, la MCU 140 puede comunicarse con el sistema 200 externo y el paquete 100 de baterías. La MCU 140 puede comunicarse con un sistema 200 externo conectado a un terminal 150 externo a través de un SMBUS allí formado y, por ejemplo, la MCU 140 transmite datos de celda como, por ejemplo, un estado de tensión de las celdas 110 de batería recibido del AFE 130, al sistema 200 externo a través de una trayectoria de comunicación formada entre la MCU 140 y el terminal 150 externo.

En este momento, los datos de celda pueden transmitirse del SMBUS al sistema 200 externo en sincronización con la señal de reloj CLK del terminal de comunicación a través de las trayectorias de comunicación (primera y segunda trayectorias).

Por otro lado, la MCU 140 puede configurarse para incluir una unidad 146 de bloqueo de FET de control de comunicación para controlar el encendido/apagado del FET 180 de control de comunicación formado en la trayectoria de comunicación entre la MCU 140 y el terminal 154 de comunicación del terminal 150 externo. Esto se describirá en detalle en la descripción del FET 180 de control de comunicación.

Mientras tanto, el terminal 150 externo puede configurarse para incluir un terminal 152 de salida y un terminal 154 de comunicación, como se muestra en el dibujo.

El terminal 152 de salida puede cargar y descargar trayectorias con un sistema 200 externo que permite que las celdas 110 de batería se carguen y descarguen. Es decir, la corriente fluye a través de cada trayectoria entre las celdas 110 de batería y P+ y P- del terminal 150 de salida, de modo que las celdas 110 de batería puedan cargarse y descargarse. Es decir, esta trayectoria puede describirse como una trayectoria de carga/descarga.

Por ejemplo, cuando un adaptador (unidad de carga) para suministrar la tensión se conecta al sistema 150 externo conectado al terminal 150 externo del paquete 100 de baterías, una corriente de carga fluye a través del terminal 152 de salida de modo que las celdas 110 de batería se cargan.

Por otro lado, cuando el sistema 150 externo y el adaptador (unidad de carga) se separan y conectan a la carga externa, una corriente fluye de las celdas 110 de batería a la carga externa del sistema 200 externo a través del

terminal 152 de salida del terminal 150 externo, de modo tal que las celdas 110 de batería se descargan.

En este momento, el FET 160 de carga y el FET 170 de descarga se configuran en la trayectoria de carga/descarga formada entre las celdas 110 de batería y el terminal 152 de salida y, como se describe más arriba, bajo el control de la MCU 140, el AFE 130 enciende/apaga el FET 160 de carga y el FET 170 de descarga de modo tal que las operaciones de carga y descarga de las celdas de batería se pueden controlar.

Es decir, como se describe más arriba, cuando la MCU 140 emite una señal de determinación de sobrecarga, el AFE 130 emite una señal de apagado al FET 160 de carga para bloquear la corriente de carga que fluye hacia las celdas 110 de batería del adaptador (unidad de carga) del sistema 200 externo, y cuando una señal de determinación de sobredescarga se emite desde la MCU 140, el AFE 130 emite una señal de apagado al FET 170 de descarga para bloquear el flujo de la corriente de las celdas 110 de batería a la carga externa del sistema 200 externo, es decir, el flujo de la corriente de descarga.

Asimismo, cuando el estado de sobrecarga de las celdas de batería se libera, el FET 160 de carga se enciende, y cuando el estado de sobredescarga se libera, las celdas de batería pueden cargarse y descargarse a través del control para encender el FET 170 de descarga.

Aquí, el FET 160 de carga y el FET 170 de descarga están conectados en una única trayectoria, y la dirección de flujo de corriente es opuesta entre sí, limitando de este modo el flujo de corriente de carga y descarga.

Por otro lado, el terminal 154 de comunicación puede ser una trayectoria para que la MCU 140 transmita datos de las celdas 110 de batería al sistema 200 externo, por ejemplo, información de estado de tensión y similares.

Una trayectoria de comunicación para la comunicación del sistema 200 externo se forma entre la MCU 140 y el terminal 154 de comunicación, y los datos de las celdas 110 de batería pueden transferirse de la MCU 140 al sistema 200 externo a través de la trayectoria de comunicación del sistema 200 externo conectado a la misma.

En este momento, el FET 180 de control de comunicación para bloquear el flujo de corriente del terminal 154 de comunicación a la MCU 140 puede configurarse en la trayectoria de comunicación entre la MCU 140 y el terminal 154 de comunicación.

De manera más específica, como se muestra en el dibujo, la primera y segunda trayectorias pueden conectarse respectivamente al terminal de reloj (C) y al terminal de fecha (D) del terminal 154 de comunicación, y el FET 180 de control de comunicación puede configurarse con un primer FET 182 de control de comunicación y un segundo FET 184 de control de comunicación, que se configuran en la primera y segunda trayectorias, respectivamente. Cada uno del primer y segundo FET 182 y 184 de control de comunicación se controla en el mismo estado a través de una señal de la MCU 140 y, en aras de la explicación, se describirán como el FET 180 de control de comunicación en la siguiente descripción. El encendido/apagado del FET 180 de control de comunicación puede controlarse por la unidad 146 de bloqueo de FET de control de comunicación de la MCU 140 descrita más arriba.

De manera más específica, cuando una señal de determinación de sobredescarga se emite desde la unidad 144 de determinación de sobredescarga, la unidad 146 de bloqueo de FET de control de comunicación puede detectar esto y generar una señal de apagado de FET de control de comunicación y emitirla al FET 180 de control de comunicación. Por consiguiente, el apagado del FET 180 de control de comunicación se controla de modo que el flujo de corriente entre la MCU 140 y el terminal 154 de comunicación puede bloquearse.

En este momento, como la señal de determinación de sobredescarga se genera y emite, el AFE 130 emite una señal de apagado de FET de descarga para bloquear el flujo de la corriente de descarga, de modo que la señal de apagado de FET de control de comunicación se emite un tiempo predeterminado antes de la señal de apagado de FET de descarga.

Por ejemplo, aunque no se muestra por separado en los dibujos, una configuración como, por ejemplo, un búfer de retardo, se dispone entre el AFE 130 y el FET 170 de descarga para emitir una señal de apagado de FET de control de comunicación, y después de un retardo predeterminado, una señal de apagado de FET de descarga puede emitirse al FET de descarga, o para generar una señal de determinación de sobredescarga en la MCU 140 y emitir la señal de determinación de sobredescarga al AFE 130 después de un período predeterminado, de modo que una señal de apagado de FET de control de comunicación puede emitirse primero. La presente invención no se limita a un método específico y el FET 170 de descarga puede implementarse de varias maneras en las que el FET 180 de control de comunicación puede apagarse después de un tiempo predeterminado después de que se interrumpa primero.

En dicha manera, el FET 180 de control de comunicación se configura para controlarse en el mismo estado que el FET 170 de descarga, de modo tal que es posible evitar la situación peligrosa en la que la sobrecorriente momentánea generada cuando el flujo de corriente de descarga se bloquea fluye hacia el paquete de baterías a través de la trayectoria de comunicación y destruye la MCU 140.

Aunque no se describe más arriba, cuando se libera el estado de sobredescarga, es decir, cuando el FET 170 de descarga de estado apagado y el FET 180 de control de comunicación están encendidos, los dos FET se controlan en el mismo estado, y el orden se controla en el orden del FET 170 de descarga -> el FET 180 de control de comunicación, que es inverso al estado de sobredescarga. Esto se describirá en detalle en la siguiente descripción de la etapa de operación.

Aquí, el tiempo predeterminado puede establecerse en, por ejemplo, 250 ms.

La FIG. 2 es un diagrama de bloques que muestra etapas de operación de un circuito de control de un paquete de baterías según la presente invención.

Primero, se lleva a cabo una etapa (E100) de determinación de estado para monitorear el estado de tensión de cada celda de batería y determinar el estado de sobrecarga o sobredescarga de las celdas de batería. Como se describe con referencia a las FIGS. 1 y 2, dado que el AFE 130 monitorea el estado de tensión de cada celda de batería y transfiere información sobre el mismo a la MCU 140, la MCU 140 puede determinar si las celdas 110 de batería están sobrecargadas o sobredescargadas usando el valor de determinación de sobrecarga y el valor de determinación de sobredescarga preestablecidos.

Como se describe más arriba, si la MCU 140 determina que la celda 110 de batería está sobredescargada, se lleva a cabo una etapa E200 de protección de sobredescarga para llevar a cabo una operación de protección de la celda de batería para la sobredescarga.

La etapa E200 de protección de sobredescarga puede operar en el orden de una etapa E210 de emisión de señal de determinación de sobredescarga, una etapa E220 de bloqueo de FET de control de comunicación, y una etapa E230 de bloqueo de FET de descarga.

De manera más específica, si se determina a través de la etapa E100 de determinación de estado que las celdas de batería están en el estado de sobredescarga, con el fin de evitar que las celdas de batería se descarguen, debe llevarse a cabo una operación para evitar que la corriente fluya de las celdas 110 de batería al terminal 152 de salida, es decir, la carga externa del sistema 200 externo. Por lo tanto, si la MCU 140 determina que las celdas de batería están en el estado de sobredescarga, se lleva a cabo una etapa E210 de emisión de señal de determinación de sobredescarga para generar y emitir una señal de determinación de sobredescarga al AFE 130.

En este momento, la unidad 146 de bloqueo de FET de control de comunicación de la MCU 140 detecta que una señal de determinación de sobredescarga se genera y emite y lleva a cabo una etapa E220 de bloqueo de FET de control de comunicación para bloquear el FET 180 de control de comunicación en la trayectoria de comunicación.

De manera más específica, la unidad 146 de bloqueo de FET de control de comunicación detecta que una señal de determinación de sobredescarga se genera y emite, genera una señal de apagado de FET de control de comunicación, y la emite al FET 180 de control de comunicación para apagar el FET 180 de control de comunicación. Por lo tanto, es posible interrumpir el flujo de corriente en la trayectoria de comunicación entre la MCU 140 y el sistema 200 externo.

Después de llevar a cabo la etapa E220 de bloqueo de FET de control de comunicación, se lleva a cabo una etapa E230 de bloqueo de FET de descarga para bloquear el flujo de corriente de descarga a la trayectoria de carga/descarga entre las celdas 110 de batería y el terminal 152 de salida.

De manera más específica, el AFE 130 que recibe la señal de determinación de sobredescarga de la MCU 140 la reconoce como un comando para bloquear el flujo de la corriente de descarga, y genera una señal de apagado de FET de descarga que apaga el FET de descarga configurado en la trayectoria de carga/descarga entre las celdas 110 de batería y el terminal 152 de salida (P-).

En este momento, la señal de apagado de FET de descarga generada no se emite directamente al FET 170 de descarga, pero después de que se lleva a cabo la etapa E220 de bloqueo de FET de control de comunicación, luego se emite para apagar el FET 170 de descarga.

Como se describe más arriba, por ejemplo, una configuración como, por ejemplo, un búfer de retardo, puede disponerse entre el AFE 130 y el FET 170 de descarga, y en la configuración de sistema del AFE 130, a través de varios métodos para emitirla después de un tiempo predeterminado después de la generación de la señal de apagado de FET de descarga, el FET 170 de descarga puede bloquearse después del tiempo predeterminado después de que se apague el FET 180 de control de comunicación.

Es decir, durante la operación de protección de sobredescarga, el flujo de corriente en la trayectoria de comunicación se bloquea primero usando el FET 180 de control de comunicación antes de apagar el FET 170 de descarga aislando la trayectoria de comunicación con el sistema 200 externo, de modo tal que después de que se evita que la corriente fluya instantáneamente hacia la trayectoria de comunicación, se bloquea el flujo de corriente de

descarga.

Por consiguiente, cuando el FET de descarga se apaga de tal manera, es decir, se evita que la sobrecorriente momentánea generada al interrumpir el flujo de corriente de descarga destruya la MCU 140 a través de la trayectoria de comunicación, es posible proteger la MCU 140, lo cual puede mejorar aún más la seguridad del paquete de baterías.

Aquí, el tiempo predeterminado puede establecerse en, por ejemplo, 250 ms.

Después de llevar a cabo la etapa E200 de protección de sobredescarga de las celdas de batería como se describe más arriba, se llevan a cabo una etapa E300 de determinación de liberación de sobredescarga para determinar si se libera el estado de protección de sobredescarga, es decir, se determina que la sobredescarga se restablece a un estado normal, mediante el monitoreo del estado de tensión de cada celda de batería, y una etapa E400 de liberación de sobredescarga para cancelar la operación de protección de sobredescarga cuando se determina que el estado de protección de sobredescarga se libera.

Después de la operación de protección de sobredescarga, la MCU 140 determina si el estado de sobredescarga se libera comparando el estado de tensión de las celdas de batería con un valor de determinación de sobredescarga predeterminado (E300).

Por lo tanto, la MCU 140 genera una señal de liberación de sobredescarga y emite la señal de liberación de sobredescarga al AFE 130, y el AFE 130 que la recibe reconoce el flujo de la corriente de descarga bloqueada como un comando para liberarlo, y genera y emite una señal de encendido de FET de descarga, de modo tal que se lleva a cabo una etapa E410 de liberación de bloqueo de FET de descarga para liberar el bloqueo de FET de descarga.

Mientras tanto, la MCU 140 puede detectar que una señal de encendido de FET de descarga se emite, y con el fin de liberar una trayectoria de comunicación bloqueada, puede liberar el bloqueo de FET de control de comunicación generando y emitiendo la señal de encendido de FET de control de comunicación. Es decir, el flujo de corriente puede proceder en la trayectoria de comunicación entre la MCU 140 y el sistema 200 externo (E420).

Aquí, como en la etapa de protección de sobredescarga, existe cierto intervalo de tiempo entre el control de FET de descarga y el control de FET de control de comunicación.

Es decir, dado que la MCU 140 detecta la salida de la señal de ENCENDIDO de FET de descarga y genera y emite una señal de ENCENDIDO de FET de control de comunicación, esto es porque la etapa E420 de liberación de bloqueo de FET de control de comunicación se lleva a cabo después de la etapa E410 de liberación de bloqueo de FET de descarga, y el intervalo de tiempo se establece con antelación de modo que dos etapas se llevan a cabo a intervalos de tiempo predeterminados. El tiempo predeterminado puede establecerse en, por ejemplo, 250 ms.

Como resultado, puede describirse que la etapa E200 de protección de sobredescarga y la etapa E320 de liberación de sobredescarga se llevan a cabo en orden inverso como se describe más arriba.

De manera más específica, en la etapa E200 de protección de sobredescarga, después de que el FET de control de comunicación se apaga primero (E220), se configura para apagar el FET de descarga (E230) después de un tiempo predeterminado.

Por otro lado, en la etapa E320 de liberación de sobredescarga, después de que el FET de descarga se enciende primero (E322), se configura para encender el FET de control de comunicación después de un tiempo predeterminado (E324).

Es decir, durante la protección de sobredescarga, la trayectoria de comunicación se aísla/bloquea primero antes de bloquear el flujo de corriente de descarga, y cuando se libera la sobredescarga, el FET de descarga se controla para encenderse de modo que la corriente de descarga fluye, y la corriente fluye en la trayectoria de comunicación, de modo que la sobrecorriente momentánea generada cuando la corriente de descarga fluye se bloquea a través de la trayectoria de comunicación para evitar que la MCU 140 se destruya.

A través de dicha configuración de etapas, el FET 170 de descarga y el FET 180 de control de comunicación se controlan para estar en el mismo estado (encendido/apagado), y durante el bloqueo de corriente de descarga, el orden de apagado es en el orden del FET 180 de control de comunicación -> el FET 170 de descarga. Cuando se libera el bloqueo de corriente de descarga, se controla el encendido en el orden del FET 170 de descarga -> el FET 180 de control de comunicación. Dado que el flujo de corriente de descarga se bloquea, es posible evitar que la sobrecorriente momentánea fluya hacia el paquete de baterías a través del terminal 150 de comunicación y afecte de manera negativa a la MCU 140, de modo que puede proveerse un paquete de baterías con estabilidad mejorada.

Por otro lado, aunque la idea técnica de la presente invención se ha descrito específicamente con referencia a las realizaciones de más arriba, debe observarse que las realizaciones de más arriba son en aras de la explicación y no

con fines de limitación. Será evidente para las personas con experiencia en la técnica que se pueden realizar varias modificaciones y variaciones a la presente invención sin apartarse del alcance de la invención según se define en las reivindicaciones anexas.

REIVINDICACIONES

1. Un paquete de baterías configurado para incluir al menos una celda (110) de batería, el paquete de baterías comprendiendo:

una unidad (120) de equilibrio de celdas configurada para equilibrar la celda de batería;

un *front end* analógico, AFE (130), configurado para monitorear un estado de tensión de cada una de las celdas de batería y controlar la unidad de equilibrio de celdas;

una unidad (140) de microordenador, MCU, con una unidad (144) de determinación de sobredescarga y configurada para controlar el AFE según un estado de tensión de cada celda de batería monitoreada por el AFE, en donde la unidad de determinación de sobredescarga se configura para generar una señal de determinación de sobredescarga y emitir la señal de determinación de sobredescarga al AFE cuando se determina que la celda de batería está sobrecargada, en donde el AFE se configura para emitir una señal de apagado de FET de descarga para bloquear un flujo de una corriente de descarga cuando se ingresa la señal de determinación de sobredescarga;

una unidad (180) de bloqueo de FET de control de comunicación configurada para detectar la señal de determinación de sobredescarga emitida desde la unidad de determinación de sobredescarga y emitir una señal de apagado de FET de control de comunicación al FET de control de comunicación para bloquear un flujo de corriente entre la MCU y el terminal de comunicación cuando se detecta la señal de determinación de sobredescarga; y

un terminal (150) externo conectado al paquete de baterías y conectable a un sistema (200) externo y que comprende

un terminal (152) de salida configurado para permitir que una corriente fluya entre la celda de batería y el sistema externo cuando el sistema externo está conectado, y un terminal (154) de comunicación configurado para permitir la comunicación entre la MCU y el sistema externo cuando el sistema externo está conectado;

un FET (170) de descarga en una trayectoria de corriente entre la celda de batería y el terminal de salida y configurado para bloquear el flujo de corriente de la celda de batería a un terminal de salida, el AFE estando configurado para encender/apagar el FET de descarga;

una trayectoria de comunicación entre la MCU y el terminal de comunicación, y

caracterizado por que:

el paquete de baterías además comprende un FET (180) de control de comunicación en la trayectoria de comunicación y configurado para bloquear una trayectoria entre el terminal de comunicación y la MCU bajo el control de la MCU;

la MCU comprende además una unidad (146) de bloqueo de FET de control de comunicación configurada para detectar la señal de determinación de sobredescarga emitida desde la unidad de determinación de sobredescarga y emitir una señal de apagado de FET de control de comunicación al FET de control de comunicación para bloquear un flujo de corriente entre la MCU y el terminal de comunicación cuando se detecta la señal de determinación de sobredescarga;

la señal de apagado de FET de descarga emitiéndose solo después de un tiempo predeterminado después de que se emita la señal de apagado de FET de control de comunicación.

2. El paquete de baterías de la reivindicación 1, que además comprende:

un FET (160) de carga en la trayectoria de corriente entre la celda de batería y el terminal de salida y configurado para bloquear el flujo de corriente del terminal de salida a la celda de batería.

3. El paquete de baterías de la reivindicación 2, en donde el AFE se configura además para encender/apagar el FET de carga.

4. El paquete de baterías de la reivindicación 1, en donde la MCU comprende:

una unidad (142) de determinación de sobrecarga configurada para generar una señal de determinación de sobrecarga y emitir la señal de determinación de sobrecarga al AFE cuando se determina que la celda de batería está sobrecargada.

5. El paquete de baterías de la reivindicación 4, en donde el AFE se configura para emitir una señal de apagado de FET de carga para bloquear un flujo de una corriente de carga, cuando la señal de determinación de sobrecarga se

emite desde la MCU.

6. Un método de control de un paquete de baterías configurado para incluir al menos una celda de batería, el método comprendiendo:

una etapa (E100) de determinación de estado de monitoreo de un estado de tensión de cada celda de batería para determinar un estado de sobrecarga o sobredescarga de celdas de batería, en donde cuando se determina que las celdas de batería están sobredescargadas en la etapa de determinación de estado, se lleva a cabo una etapa (E200) de protección de sobredescarga,

en donde la etapa de protección de sobredescarga comprende:

una etapa (E210) de emisión de señal de determinación de sobredescarga de emisión de una señal de determinación de sobredescarga a un AFE para bloquear un flujo de una corriente de descarga;

una etapa (E220) de bloqueo de FET de control de comunicación de bloqueo de un FET de control de comunicación configurado en una trayectoria de comunicación entre el paquete de baterías y un sistema externo; y

una etapa (E230) de bloqueo de FET de descarga de bloqueo de un flujo de una corriente de descarga de las celdas de batería a un terminal externo;

en donde la etapa de bloqueo de FET de descarga se lleva a cabo después de un tiempo predeterminado después de llevar a cabo la etapa de bloqueo de FET de control de comunicación.

7. El método de la reivindicación 6, que además comprende, después de llevar a cabo la etapa de protección de sobredescarga, una etapa (E300) de determinación de liberación de sobredescarga de monitoreo de un estado de tensión de cada celda de batería para determinar si se libera la sobredescarga de las celdas de batería, en donde cuando se determina que se libera el estado de sobredescarga de las celdas de batería, se lleva a cabo una etapa (E400) de liberación de sobredescarga de liberación de un estado de protección de sobredescarga de las celdas de batería,

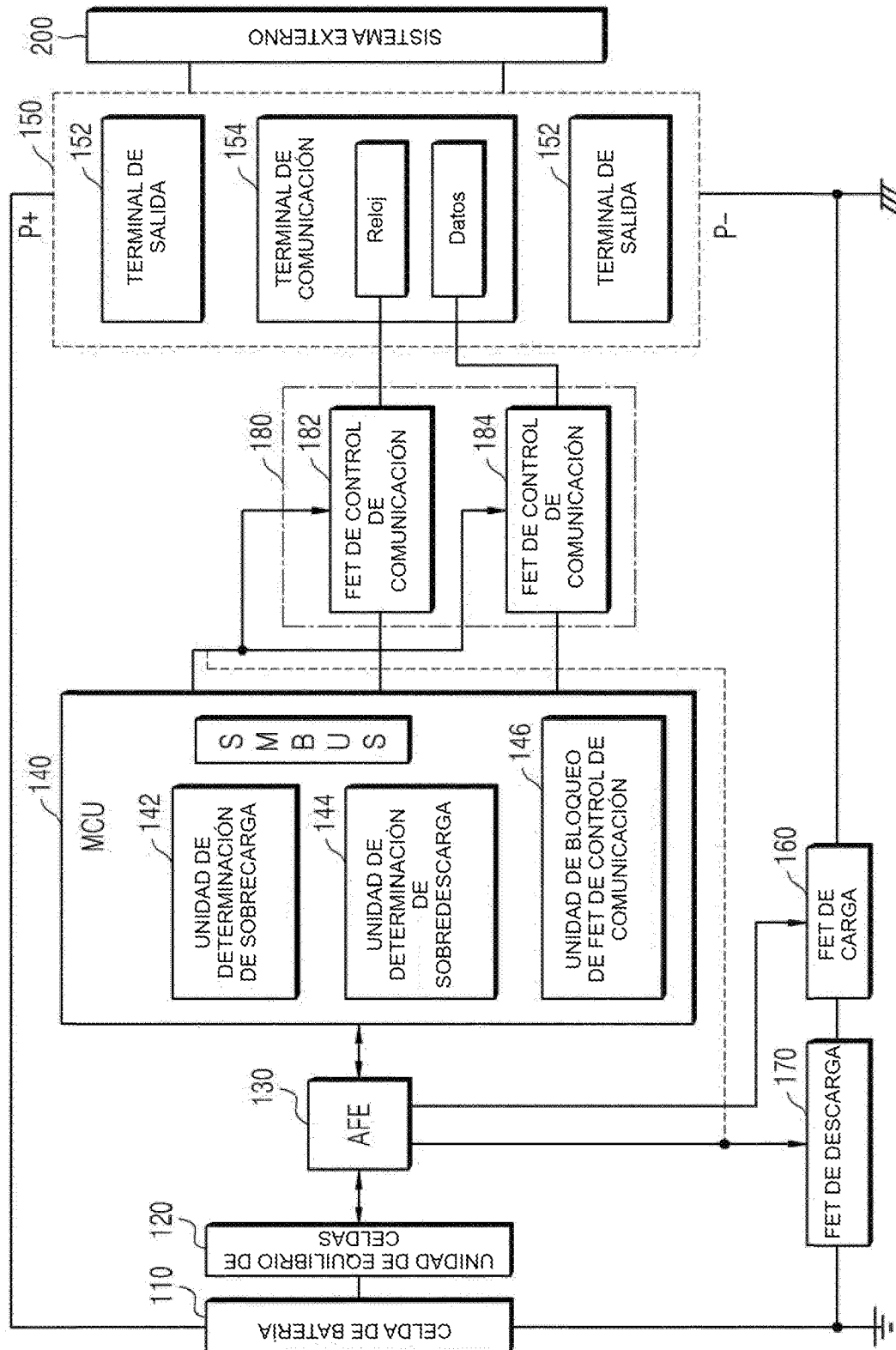
en donde la etapa de liberación de sobredescarga comprende:

una etapa (E410) de liberación de bloqueo de FET de descarga de generación y emisión de una señal de encendido de FET para liberar el bloqueo de FET de descarga; y

una etapa (E420) de liberación de bloqueo de FET de control de comunicación de generación y emisión de la señal de encendido de FET de control de comunicación para liberar el bloqueo de FET de control de comunicación,

en donde la etapa de liberación bloqueo de FET de control de comunicación se lleva a cabo después de un tiempo predeterminado después de llevar a cabo la etapa de liberación de bloqueo de FET de descarga.

【FIG 1】



【FIG 2】

