



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

219718

(11) (B1)

(51) Int. Cl.³
H 03 K 5/22

(22) Přihlášeno 29.12.80

(21) (PV 9360-80)

(40) Zveřejněno 27.08.82

(45) Vydáno 15.09.85

(75)

Autor vynálezu

SNÍŽEK JAROMÍR ing. CSc., BRNO

(54) Zapojení k výběru časového úseku sledovaného elektrického průběhu a následného amplitudového rozřídění

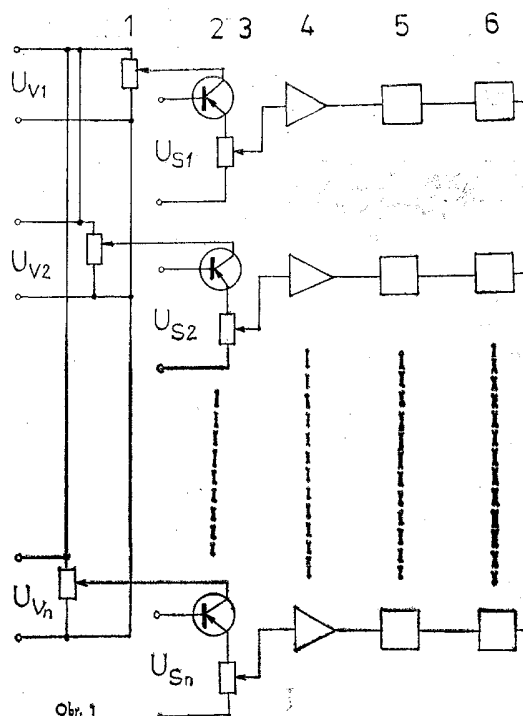
1

Vynález řeší zapojení k výběru časového úseku sledovaného elektrického průběhu a následného amplitudového rozřídění s použitím polovodičových prvků.

Podstata vynálezu spočívá v tom, že dělič napětí je připojen na kolektor tranzistoru, jehož báze je připojena ke zdroji řídicích impulsů U_s . Odpor emitorového obvodu tranzistoru je přes zesilovač spojen s rozhodovacím spouštěcím obvodem, k němuž jsou dále připojeny vyhodnocovací, signalizační, příp. výkonové prvky.

Vynález je možno využít v různých oborech, např. v měřicí technice, nedestruktivní defektoskopii atd.

2



Vynález se týká zapojení pro výběr žádaného časového úseku sledovaného elektrického průběhu a následného amplitudového roztrídění.

Pro nejruznější zařízení v různých oborech, např. v měřicí technice, nedestruktivní defektoskopii, je nutno provést výběr určitého časového úseku z daného elektrického průběhu, který je pro výsledek hodnocení rozhodující. Dřívější zařízení pro výběr části sledovaného elektrického průběhu, např. zařízení podle popisu vynálezu k čs. patentu č. 110 700, je založeno na použití elektronek, které jsou v současné době energeticky nevýhodné a neekonomické.

Uvedenou nevýhodu odstraňuje ve značné míře zapojení k výběru časového úseku sledovaného elektrického průběhu a následného amplitudového roztrídění podle vynálezu. Jeho podstata spočívá v tom, že dělič napětí, jednoduchý nebo vícenásobný, je připojen na kolektor alespoň jednoho tranzistoru, jehož báze je připojena ke zdroji impulsů. Odpor emitorového obvodu tranzistoru je přes zesilovač spojen s rozhodovacím spoušťovým obvodem, k němuž jsou dále připojeny vyhodnocovací, signalizační, příp. výkonové prvky.

Další podstata vynálezu spočívá v tom, že dva děliče napětí jsou připojeny po jednom na kolektory tranzistorů typu npn a pnp, jejichž báze jsou připojeny ke zdrojům impulsů a odpory emitorového obvodu tranzistorů jsou přes zesilovače spojeny s rozhodovacími spoušťovými obvody s následujícími vyhodnocovacími, signalizačními, příp. výkonovými prvky.

Zapojení podle vynálezu využívá polovodičových prvků, což představuje technický pokrok vzhledem k dřívějším zapojením s elektronkami, dává možnost širšího využití, jako je např. mnohonásobné rozlišení amplitudy v určitém časovém úseku či fázi, při ekonomicky a energeticky výhodnějších relacích. Zapojení podle vynálezu umožňuje automatickou signalizaci překročení amplitudy ve sledovaném časovém úseku, což je potřebné pro automatizaci kontrolních operací. Šířka časového úseku z daného elektrického průběhu a velikost amplitudy je libovolně nastavitelná.

Zapojení podle vynálezu je schematicky znázorněno na výkresech, kde obr. 1 značí blokové schéma zapojení podle vynálezu, obr. 2 blokové schéma zapojení podle vynálezu s použitím tranzistorů typu npn a pnp.

Na vstupu zapojení je zařazen napěťový dělič 1, jednoduchý nebo vícenásobný, který je připojen na kolektor jednoho, příp. více tranzistorů 2.

Počet tranzistorů 2 s patřičnými následnými obvody je určen požadovaným amplitudovým rozlišením jednotlivých částí průběhu napětí střídavého průběhu. Báze tranzistoru 2 je připojena ke zdroji U_s impulsů a odpor 3 emitorového obvodu tranzistoru 2 je přes zesilovač 4 spojen s rozhodovacím spoušťovým obvodem 5 s následně zařazenými vyhodnocovacími, signalizačními, příp. výkonovými prvky 6.

Celkový průběh elektrického napětí U_v se přivádí z napěťového děliče 1 na kolektor tranzistoru 2. Při použití více tranzistorů 2 je možné rozlišování průběhu v několika hladinách amplitudy a časového sledu. K bázi tranzistoru 2 se přivádí řídicí impuls U_r určité úrovně a délky trvání podle požadovaného programu. Když není na bázi tranzistoru 2 žádné napětí, neprochází jím žádný proud a na odporu 3 v emitorovém obvodu tranzistoru 2 nevzniká žádné elektrické napětí. Zavedením časově řízeného elektrického impulsu U_r na bázi tranzistoru 2 se tento otevře po dobu trvání impulsu.

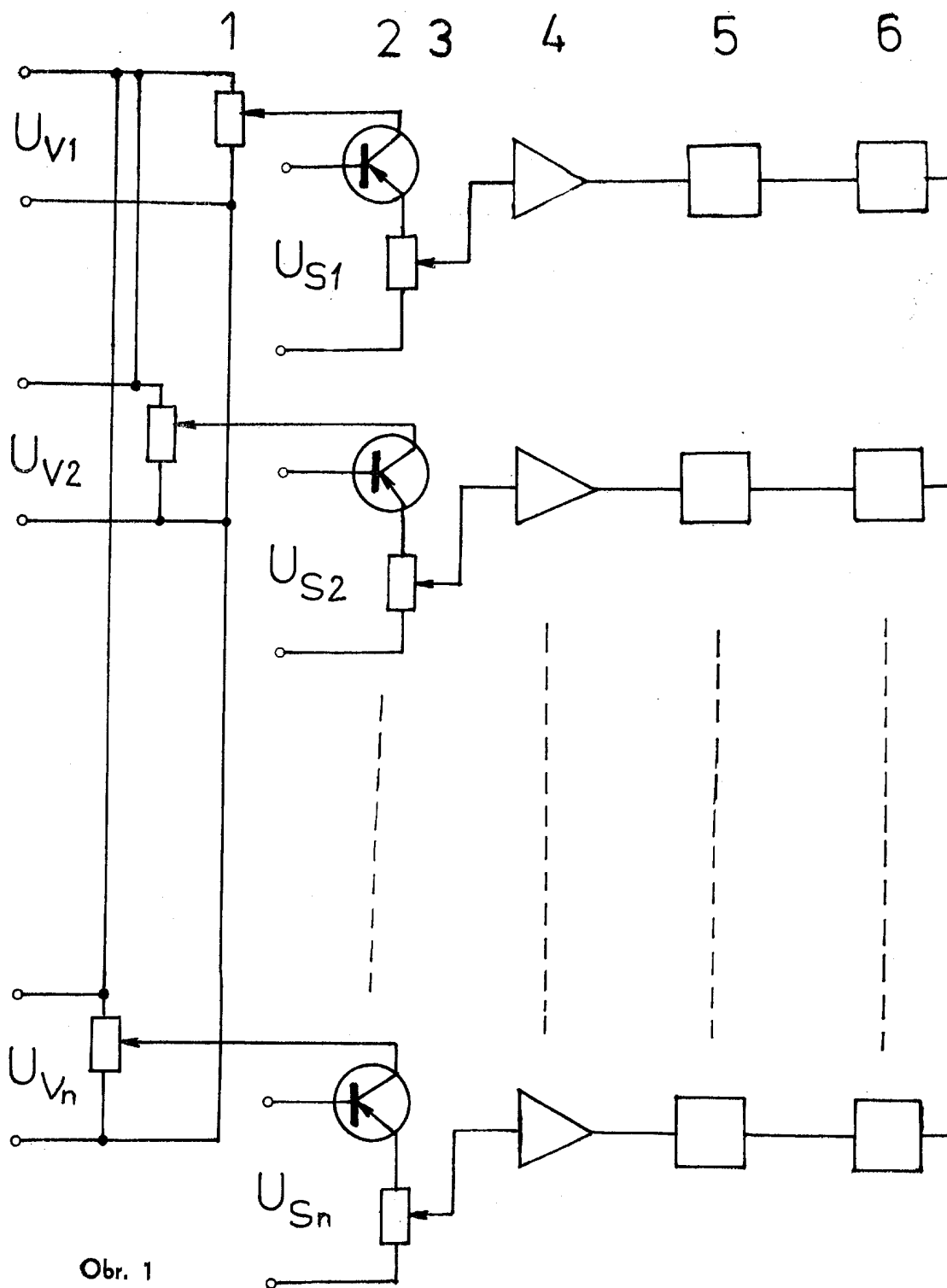
Tím protéká odporem 3 v emitorovém obvodu tranzistoru 2 proud pouze v žádaném časovém úseku elektrického průběhu. Podle velikosti amplitudy okamžitého elektrického napětí na kolektoru tranzistoru 2 objeví se amplitudově úměrné napětí na odporu 3 v emitorovém obvodu tranzistoru 2. Vzniklé napětí na odporu 3 emitorového obvodu tranzistoru 2, které je tedy amplitudově závislé na napětí na kolektoru tranzistoru 2 pouze ve sledovaném časovém úseku či fázi, se dále přivádí k zesilovači 4 s následně zařazeným spoušťovým obvodem 5, který rozhodne o překročení velikosti amplitudy. Za spoušťovým obvodem 5 uspořádané elektrické obvody konečného vyhodnocení mohou být buď s pamětovou funkcí, nebo obvody pro úpravu průběhu signálu. Na výstup je možno zařadit některá známá zařízení jako počítač impulsů, zvukové nebo signalizační prvky nebo elektrické ovládací obvody, např. výkonové spínací prvky apod. Při použití tranzistorů typu npn a pnp je možno provádět výběr časového úseku, fáze u střídavého napětí v kladné i záporné půlvlně. Řídicí impulsy U_r je možno synchronizovat při sledování určitého fázového úseku periodického průběhu napětí.

PŘEDMĚT VYNÁLEZU

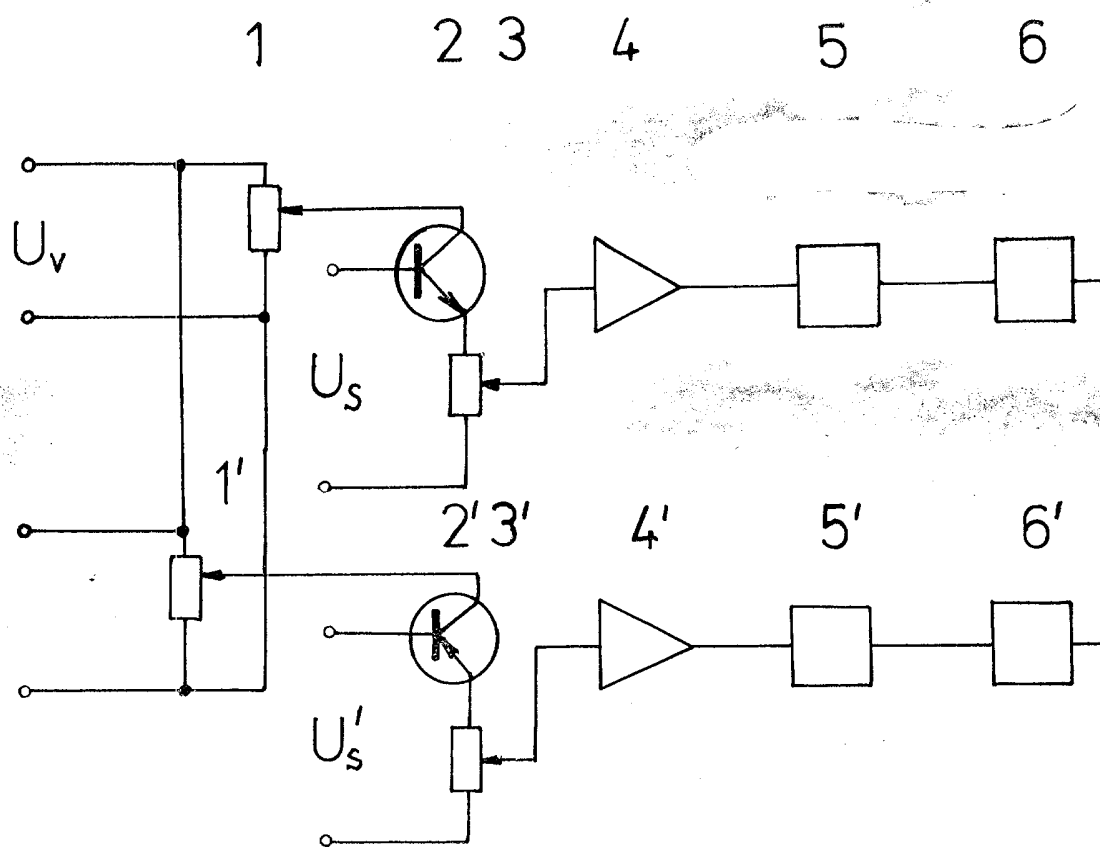
1. Zapojení k výběru časového úseku sledovaného elektrického průběhu a následného amplitudového roztrídění, vyznačené tím, že dělič napětí (1) jednoduchý nebo vícenásobný je připojen na kolektor alespoň jednoho tranzistoru (2), jehož báze je připojena ke zdroji (U_s) impulsů, a odpor (3) emitorového obvodu tranzistoru (2) je přes zesilovač (4) spojen s rozhodovacím spouštovým obvodem (5), k němuž jsou dále připojeny vyhodnocovací, signalizační, příp. výkonové prvky (6).

2. Zapojení podle bodu 1, vyznačené tím, že dva děliče napětí (1, 1') jsou připojeny po jednom na kolektory tranzistorů (2, 2') typu npn a pnp, jejichž báze jsou připojeny ke zdrojům impulsů (U_s , U_s'), a odpory (3, 3') emitorového obvodu tranzistorů (2, 2') jsou přes zesilovače (4, 4') spojeny s rozhodovacími spouštovými obvody (5, 5') s následujícími vyhodnocovacími, signalizačními, příp. výkonovými prvky (6, 6').

2 listy výkresů



Obr. 1



Obr. 2