

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-238152

(P2006-238152A)

(43) 公開日 平成18年9月7日(2006.9.7)

(51) Int. Cl.	F I	テーマコード (参考)
HO4N 5/66 (2006.01)	HO4N 5/66 Z	2H093
GO2F 1/133 (2006.01)	GO2F 1/133 575	5C006
GO9G 3/20 (2006.01)	GO9G 3/20 612U	5C058
GO9G 3/36 (2006.01)	GO9G 3/20 622N	5C080
	GO9G 3/20 632C	

審査請求 未請求 請求項の数 13 O L (全 15 頁) 最終頁に続く

(21) 出願番号 特願2005-51015 (P2005-51015)  
 (22) 出願日 平成17年2月25日 (2005.2.25)

(71) 出願人 000003078  
 株式会社東芝  
 東京都港区芝浦一丁目1番1号  
 (74) 代理人 100058479  
 弁理士 鈴江 武彦  
 (74) 代理人 100091351  
 弁理士 河野 哲  
 (74) 代理人 100088683  
 弁理士 中村 誠  
 (74) 代理人 100108855  
 弁理士 蔵田 昌俊  
 (74) 代理人 100075672  
 弁理士 峰 隆司  
 (74) 代理人 100109830  
 弁理士 福原 淑弘

最終頁に続く

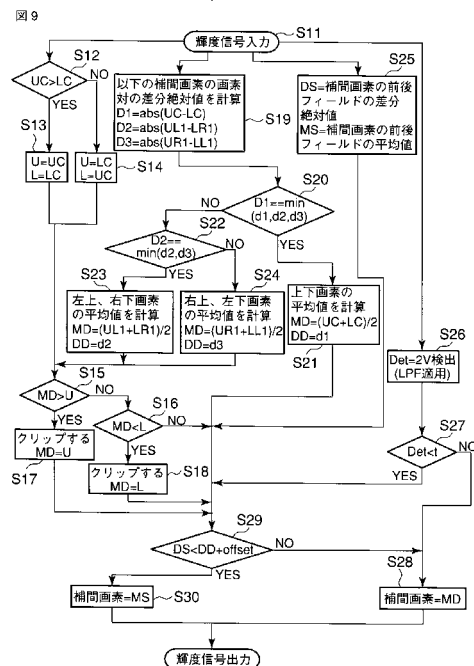
(54) 【発明の名称】 情報処理装置およびプログラム

(57) 【要約】

【課題】 ノイズによる影響を低減でき、プログレッシブ変換を少ない演算量で高精度に実行可能な情報処理装置を実現する。

【解決手段】 CPU111は、補間対象画素CCの上画素UCと下画素LCの差分絶対値D1、左上画素UL1と右下画素LR1の差分絶対値D2、右上画素UR1と左下画素LL1の差分絶対値D3を算出する(ステップS19)。次に、CPU111は、D1、D2、D3の中で最小の値を持つ画素ペアを選択し、その選択された画素ペア内の2つの画素の輝度値の平均値で補間対象画素CCを補間する。もし、上記平均値が、上画素UCと下画素LCの範囲内に存在しないならば、CPU111は、上画素UCと下画素LCの中で、上記平均値に近い方の値で、補間対象画素CCを補間する。

【選択図】 図9



## 【特許請求の範囲】

## 【請求項 1】

インターレース映像データをプログレッシブ映像データに変換して表示装置に表示する情報処理装置において、

プロセッサと、

前記プロセッサに前記インターレース映像データを前記プログレッシブ映像データに変換する画像処理を実行させるプログラムが格納された記憶装置とを備え、前記プログラムは、前記インターレース映像データの各補間対象画素毎に、前記補間対象画素を挟む 2 つの画素をそれぞれ含む複数の画素ペアの中で、2 つの画素間の相関が最も高い画素ペア内の 2 つの画素の輝度値に基づいて前記補間対象画素を補間する補間処理を前記プロセッサに実行させる手順を含むことを特徴とする情報処理装置。

10

## 【請求項 2】

前記補間処理は、前記 2 つの画素間の相関が最も高い画素ペア内の 2 つの画素の輝度値の平均値で前記補間対象画素を補間することを特徴とする請求項 1 記載の情報処理装置。

## 【請求項 3】

前記補間処理は、前記補間対象画素の上に位置する上画素の輝度値と前記補間対象画素の下に位置する下画素の輝度値の範囲内に前記平均値が存在しない場合、前記上画素の輝度値と下画素の輝度値の内、前記平均値に近い方の輝度値で、前記補間対象画素を補間する処理を含むことを特徴とする請求項 2 記載の情報処理装置。

## 【請求項 4】

前記複数の画素ペアは、少なくとも、前記補間対象画素の上に位置する上画素および前記補間対象画素の下に位置する下画素を含む第 1 画素ペア、前記補間対象画素の右上に位置する右上画素および前記補間対象画素の左下に位置する左下画素を含む第 2 画素ペア、および前記補間対象画素の左上に位置する左上画素および前記補間対象画素の右下に位置する右下画素を含む第 3 画素ペアを含むことを特徴とする請求項 1 記載の情報処理装置。

20

## 【請求項 5】

前記プログラムは、前記補間対象画素が静止領域および動領域のいずれに属するかを検出する処理を前記プロセッサに実行させる手順と、前記補間対象画素が前記動領域に属する場合、前記補間処理を前記プロセッサに実行させ、前記補間対象画素が前記静止領域に属する場合、少なくとも、前記補間対象画素の属するフィールドの一つ前のフィールド内に属する、前記補間対象画素に対応する画素の輝度値を用いて、前記補間対象画素を補間する処理を前記プロセッサに実行させる手順とを含むことを特徴とする請求項 1 記載の情報処理装置。

30

## 【請求項 6】

前記情報処理装置がバッテリーおよび外部電源のいずれによって駆動されているかを判別する手段をさらに具備し、

前記プログラムは、前記情報処理装置が前記外部電源によって駆動されている場合には、前記プロセッサに前記補間処理を実行させ、前記情報処理装置が前記バッテリーによって駆動されている場合には、前記補間対象画素の上下に位置する 2 つの画素の輝度値の平均値で前記補間対象画素を補間する処理を前記プロセッサに実行させる手順を含むことを特徴とする請求項 1 記載の情報処理装置。

40

## 【請求項 7】

放送データを受信する受信部をさらに具備し、

前記インターレース映像データは前記受信部によって受信された放送データであることを特徴とする請求項 1 記載の情報処理装置。

## 【請求項 8】

インターレース映像データをプログレッシブ映像データに変換するプログレッシブ変換処理をコンピュータに実行させるプログラムであって、

前記インターレース映像データの各補間対象画素毎に、前記補間対象画素を挟む 2 つの画素をそれぞれ含む複数の画素ペアの中で、2 つの画素間の相関が最も高い画素ペアを選

50

択する第1処理を前記コンピュータに実行させる手順と、

前記選択された画素ペア内の2つの画素の輝度値に基づいて前記補間対象画素を補間する第2処理を前記コンピュータに実行させる手順とを具備することを特徴とするプログラム。

【請求項9】

前記第2処理は、前記選択された画素ペア内の2つの画素の輝度値の平均値で前記補間対象画素を補間する処理を含むことを特徴とする請求項8記載のプログラム。

【請求項10】

前記補間対象画素の上に位置する上画素の輝度値と前記補間対象画素の下に位置する下画素の輝度値の範囲内に前記平均値が存在するか否かを判別する処理を前記コンピュータに実行させる手順と、

前記上画素の輝度値と前記下画素の輝度値の範囲内に前記平均値が存在しない場合、前記上画素の輝度値と下画素の輝度値の内、前記平均値に近い方の輝度値で、前記補間対象画素を補間する処理を前記コンピュータに実行させる手順とをさらに具備することを特徴とする請求項9記載のプログラム。

【請求項11】

前記複数の画素ペアは、少なくとも、前記補間対象画素の上に位置する上画素および前記補間対象画素の下に位置する下画素を含む第1画素ペア、前記補間対象画素の右上に位置する右上画素および前記補間対象画素の左下に位置する左下画素を含む第2画素ペア、および前記補間対象画素の左上に位置する左上画素および前記補間対象画素の右下に位置する右下画素を含む第3画素ペアを含むことを特徴とする請求項8記載のプログラム。

【請求項12】

前記補間対象画素が静止領域および動領域のいずれに属するかを検出する処理を前記コンピュータに実行させる手順と、

前記補間対象画素が前記動領域に属する場合、前記第1処理および前記第2処理を前記コンピュータに実行させ、前記補間対象画素が前記静止領域に属する場合、少なくとも、前記補間対象画素の属するフィールドの一つ前のフィールド内に属し、且つ前記補間対象画素に対応する画素の輝度値を用いて、前記補間対象画素を補間する処理を前記コンピュータに実行させる手順とをさらに具備することを特徴とする請求項8記載のプログラム。

【請求項13】

前記コンピュータがバッテリーおよび外部電源のいずれによって駆動されているかを示す情報を参照する処理を前記コンピュータに実行させる手順と、

前記情報処理装置が前記外部電源によって駆動されている場合には、前記第1処理および前記第2処理を前記コンピュータに実行させ、前記コンピュータが前記バッテリーによって駆動されている場合には、前記補間対象画素の上下に位置する2つの画素の輝度値の平均値で前記補間対象画素を補間する処理を前記コンピュータに実行させる手順とをさらに具備することを特徴とする請求項8記載のプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はパーソナルコンピュータのような情報処理装置および同装置で用いられるプログラムに関する。

【背景技術】

【0002】

近年、DVD (Digital Versatile Disc) プレーヤ、TV装置のようなオーディオ・ビデオ (AV) 機器と同様のAV機能を備えたパーソナルコンピュータが開発されている。

【0003】

一般に、TV放送番組のような映像データは、インターレース映像データから構成されている。例えば、NTSC方式のTV放送信号においては、1映像フレーム当たりのスキヤンラインの数は525本である。インターレース映像データの各映像フレームは、トッ

10

20

30

40

50

プフィールドとボトムフィールドとから構成されている。これら各フィールドに含まれるスキャンラインの数は、映像フレームのスキャンライン数の半分である。

【0004】

また、コンピュータのディスプレイモニタに表示される映像データはプログレッシブ映像データである。

【0005】

このため、インターレース映像データをコンピュータのディスプレイモニタに高画質で表示するためには、インターレース映像データの各フィールドをプログレッシブ映像データに変換することが必要となる。この変換は、通常、プログレッシブ変換またはIP変換と呼ばれている。プログレッシブ変換処理においては、インターレース映像データの各フ

10

【0006】

特許文献1には、補間処理の方法として、2つの連続するフィールド同士を合成する方法、および同一フィールド内のライン補間を用いる方法が開示されている。

【特許文献1】特開2004-120635号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかし、受信された放送番組データのようなインターレース映像データには多くのノイズが含まれており、そのノイズによって補間画素の値が大きく影響されてしまう場合がある。例えば、補間対象画素をその上下の2画素の平均値で単純に補間する方法においては、もし上下の2画素の一方がノイズであると、補間対象画素の値はそのノイズに直接的に

20

影響を受けてしまうことになる。

【0008】

特に、TVチューナを搭載したパーソナルコンピュータにおいては、そのTVチューナ内に高性能のノイズリダクション回路を設けることは通常困難である。このため、パーソナルコンピュータにおいては、インターレース映像データに含まれるノイズによる影響が比較的少ない補間処理方法を使用することが必要である。

【0009】

また、パーソナルコンピュータにおいてプログレッシブ変換をソフトウェアによって実行する場合には、できるだけ演算処理量を少なくすることが要求される。通常、TV受像機においては、画質向上を図るために、補間画素に対して逆エッジ補正、孤立点除去のようなフィルタリング処理が後処理として施される。しかし、プログレッシブ変換をソフトウェアによって実行する場合には、フィルタリング処理を含む後処理を採用すると演算処理量が増大してしまい、現実的ではない。

30

【0010】

本発明は上述の事情を考慮してなされたものであり、ノイズによる影響を低減でき、プログレッシブ変換を少ない演算量で高精度に実行可能な情報処理装置およびプログラムを提供することを目的とする。

【課題を解決するための手段】

40

【0011】

上述の課題を解決するため、本発明は、インターレース映像データをプログレッシブ映像データに変換して表示装置に表示する情報処理装置において、プロセッサと、前記プロセッサに前記インターレース映像データを前記プログレッシブ映像データに変換する画像処理を実行させるプログラムが格納された記憶装置とを備え、前記プログラムは、前記インターレース映像データの各補間対象画素毎に、前記補間対象画素を挟む2つの画素をそれぞれ含む複数の画素ペアの中で、2つの画素間の相関が最も高い画素ペア内の2つの画素の輝度値に基づいて前記補間対象画素を補間する補間処理を前記プロセッサに実行させる手順を含むことを特徴とする。

【発明の効果】

50

## 【0012】

本発明によれば、ノイズによる影響を低減でき、プログレッシブ変換を少ない演算量で高精度に実行することが可能となる。

## 【発明を実施するための最良の形態】

## 【0013】

以下、図面を参照して、本発明の実施形態を説明する。

まず、図1および図2を参照して、本発明の一実施形態に係る情報処理装置の構成について説明する。この情報処理装置は、例えば、ノートブック型パーソナルコンピュータ10として実現されている。

## 【0014】

図1はノートブック型パーソナルコンピュータ10のディスプレイユニットを開いた状態における正面図である。本コンピュータ10は、コンピュータ本体11と、ディスプレイユニット12とから構成されている。ディスプレイユニット12には、TF-TLCD (Thin Film Transistor Liquid Crystal Display) 17から構成される表示装置が組み込まれており、そのLCD17の表示画面はディスプレイユニット12のほぼ中央に位置されている。

## 【0015】

ディスプレイユニット12は、コンピュータ本体11に対して開放位置と閉塞位置との間を回動自在に取り付けられている。コンピュータ本体11は薄い箱形の筐体を有しており、その上面にはキーボード13、本コンピュータ1を電源オン/オフするためのパワー

10

20

## 【0016】

ボタン14、入力操作パネル15、およびタッチパッド16などが配置されている。

入力操作パネル15は、押されたボタンに対応するイベントを入力する入力装置であり、複数の機能をそれぞれ起動するための複数のボタンを備えている。これらボタン群には、TV起動ボタン15A、DVD/CD起動ボタン15Bも含まれている。TV起動ボタン15Aは、TV放送番組データの再生、視聴及び記録を行うためのTV機能を起動するためのボタンである。TV起動ボタン15Aがユーザによって押下された時、TV機能を実行するためのTVアプリケーションプログラムが自動的に起動される。

## 【0017】

本コンピュータにおいては、汎用の主オペレーティングシステムの他に、AV (オーディオ・ビデオ) データを処理するための専用の副オペレーティングシステムがインストールされている。TVアプリケーションプログラムは、副オペレーティングシステム上で動作するプログラムである。

30

## 【0018】

パワーボタン14がユーザによって押下された時、主オペレーティングシステムが起動される。一方、TV起動ボタン15Aがユーザによって押下された時は、主オペレーティングシステムではなく、副オペレーティングシステムが起動され、そしてTVアプリケーションプログラムが自動的に実行される。副オペレーティングシステムはAV機能を実行するための最小限の機能のみを有している。このため、副オペレーティングシステムのブートアップに要する時間は、主オペレーティングシステムのブートアップに要する時間

40

## 【0019】

DVD/CD起動ボタン15Bは、DVDまたはCDに記録されたビデオコンテンツを再生するためのボタンである。DVD/CD起動ボタン15Bがユーザによって押下された時、ビデオコンテンツを再生するためのビデオ再生アプリケーションプログラムが自動的に起動される。このビデオ再生アプリケーションプログラムも、副オペレーティングシステム上で動作するアプリケーションプログラムである。DVD/CD起動ボタン15Bがユーザによって押下された時は、主オペレーティングシステムではなく、副オペレーティングシステムが起動され、そしてビデオ再生アプリケーションプログラムが自動的に実

50

行される。

【0020】

次に、図2を参照して、本コンピュータ10のシステム構成について説明する。

【0021】

本コンピュータ10は、図2に示されているように、CPU111、ノースブリッジ112、主メモリ113、グラフィクスコントローラ114、サウスブリッジ119、BIOS-ROM120、ハードディスクドライブ(HDD)121、光ディスクドライブ(ODD)122、TVチューナ123、エンベデッドコントローラ/キーボードコントローラIC(EC/KBC)124、およびネットワークコントローラ125等を備えている。

10

【0022】

CPU111は本コンピュータ10の動作を制御するために設けられたプロセッサであり、ハードディスクドライブ(HDD)121から主メモリ113にロードされる、主オペレーティングシステム/副オペレーティングシステム、およびTVアプリケーションプログラム201のような各種アプリケーションプログラムを実行する。このCPU111は複数のパイプラインを用いて、複数の処理を並列に実行することができる。

【0023】

TVアプリケーションプログラム201は、TVチューナ123によって受信されたTV放送番組データに含まれる映像データを高画質化するための機能を有している。すなわち、このTVアプリケーションプログラム201は、映像データを高画質化するための映像処理機能として、図3に示すように、ノイズリダクションモジュール210、IP変換モジュール211、黒伸張モジュール212、白伸張モジュール213、シャープネスモジュール214、およびオーバードライブモジュール215を備えている。

20

【0024】

ノイズリダクションモジュール210は、TVチューナ123によって受信される放送番組データに含まれる映像データからノイズを除去するための処理を実行する。IP変換モジュール211は、映像データをインターレース映像からその2倍のデータ量を持つプログレッシブ映像に変換するためのプログレッシブ変換処理を動き適応型IP変換によって実行する。動き適応型IP変換では、補間対象画素が、動きを伴う動領域および動きの無い静止領域のいずれに属するかが判別される。動領域内の補間対象画素は、その補間対象画素と同一フィールド内の他の画素群を用いて補間される。一方、静止領域内の補間対象画素は、その補間対象画素の前後のフィールド内の対応する画素を用いて補間される。さらに、動領域内の補間対象画素の補間処理では、補間対象画素を挟む2つの画素をそれぞれ含む複数の画素ペアの中で、2つの画素間の相関が最も高い画素ペア内の2つの画素に基づいて補間対象画素を補間する補間処理(斜め補間)が実行される。

30

【0025】

黒伸張モジュール212および白伸張モジュール213は、それぞれ黒と白の階調を拡張補正するための処理を実行する。シャープネスモジュール214は、輪郭強調などのためのシャープネス処理を実行する。オーバードライブモジュール215は、LCDの応答速度を改善するためのオーバードライブ処理を実行する。これらモジュール211~214により、TV放送番組のような映像データを高画質でLCD17に表示することが出来る。

40

【0026】

TVアプリケーションプログラム201によって高画質化された映像データは、表示ドライバ202を介してグラフィクスコントローラ114のビデオメモリ114Aに書き込まれる。表示ドライバ202はグラフィクスコントローラ114を制御するためのソフトウェアである。

【0027】

また、CPU111は、BIOS-ROM120に格納されたシステムBIOS(Basic Input Output System)も実行する。システムBIOSはハードウェア制御のためのブ

50

プログラムである。

【0028】

ノースブリッジ112はCPU111のローカルバスとサウスブリッジ119との間を接続するブリッジデバイスである。ノースブリッジ112には、主メモリ113をアクセス制御するメモリコントローラも内蔵されている。また、ノースブリッジ112は、AGP (Accelerated Graphics Port) バスなどを介してグラフィクスコントローラ114との通信を実行する機能も有している。

【0029】

グラフィクスコントローラ114は本コンピュータ10のディスプレイモニタとして使用されるLCD17を制御する表示コントローラである。このグラフィクスコントローラ114はビデオメモリ (VRAM) 114Aに書き込まれた映像データをLCD17に表示する。 10

【0030】

サウスブリッジ119は、LPC (Low Pin Count) バス上の各デバイス、およびPCI (Peripheral Component Interconnect) バス上の各デバイスを制御する。また、サウスブリッジ119は、HDD121、ODD122を制御するためのIDE (Integrated Drive Electronics) コントローラを内蔵している。さらに、サウスブリッジ119は、TVチューナ123を制御する機能、およびBIOS-ROM120をアクセス制御するための機能も有している。

【0031】

HDD121は、各種ソフトウェア及びデータを格納する記憶装置である。光ディスクドライブ (ODD) 123は、ビデオコンテンツが格納されたDVD、CDなどの記憶メディアを駆動するためのドライブユニットである。TVチューナ123は、TV放送番組のような放送番組データを外部から受信するための受信装置である。 20

【0032】

エンベデッドコントローラ/キーボードコントローラIC (EC/KBC) 124は、電力管理のためのエンベデッドコントローラと、キーボード (KB) 13およびタッチパッド16を制御するためのキーボードコントローラとが集積された1チップマイクロコンピュータである。このエンベデッドコントローラ/キーボードコントローラIC (EC/KBC) 124は、ユーザによるパワーボタン14の操作に応じて本コンピュータ10を 30  
パワーオン/パワーオフする機能を有している。本コンピュータ10の各コンポーネントに供給される動作電源は、本コンピュータ10に内蔵されたバッテリー126、またはACアダプタ127を介して外部から供給される外部電源から生成される。

【0033】

さらに、エンベデッドコントローラ/キーボードコントローラIC (EC/KBC) 124は、ユーザによるTV起動ボタン15A、DVD/CD起動ボタン15Bの操作に応じて、本コンピュータ10をパワーオンすることもできる。ネットワークコントローラ125は、例えばインターネットなどの外部ネットワークとの通信を実行する通信装置である。

【0034】

次に、本コンピュータ10によって実行される動き適応型IP変換処理を説明する。 40

【0035】

図4には、動領域内の補間対象画素の補間処理で使用される画素群が示されている。図4に示されているように、ある補間対象画素(CC)に対して以下の3つの画素ペアが考慮される。

【0036】

(1) 第1画素ペア： 補間対象画素(CC)と同一のフィールド内の上(UC)下(LC)の2画素

(2) 第2画素ペア： 補間対象画素(CC)と同一のフィールド内の左上(UL1)、右下(LR1)の2画素

(3) 第3画素ペア：補間対象画素(CC)と同一のフィールド内の右上(UR1)、左下(LL1)の2画素

補間対象画素(CC)は、以上の3つの画素ペアを用いて斜め補間される。

【0037】

(斜め補間処理)

図5には、斜め補間処理の具体的な例が示されている。

【0038】

動き適応型IP変換においては、動領域と判定された補間対象画素は、同一フレーム内の画素群で補間する。補間対象画素の上画素と下画素の平均値で補間する単純な補間の場合、動物体の斜めの線上の画素を補間すると、図5に補間後画像として示されているように、斜め線が階段状にギザギザに見えるというジャギーが発生する。これは補間によって得られた補間画素CCが上画素UC(図5では黒60%)と下画素LC(黒0%)の平均値(黒30%)となるため、期待する黒60%にならないためである。

10

【0039】

そこで、本実施形態の斜め補間処理では、補間対象画素CCの値は以下の3つの画素ペアを考慮して決定される。

【0040】

- ・上画素UCと下画素LC
- ・左上画素UL1と右下画素LR1
- ・右上画素UR1と左下画素LL1

20

図5においては、これら3つの画素ペアの内、補間対象画素CCを挟む2つの画素間の差分絶対値が最小値であるのは、右上画素UR1と左下画素LL1の画素ペアである。このため、補間対象画素CCは、右上画素UR1と左下画素LL1の輝度値の平均値で補間される。その結果、図6のように、補間された画素CCの値は黒60%となり、斜め線のギザギザが発生しない。また、たとえ上画素UCと下画素LCの一方にノイズが乗っていた場合であっても、画素CCの値がノイズに直接影響されることはない。

【0041】

このように、本実施形態では、補間対象画素CCを挟む2つの画素をそれぞれ含む複数の画素ペアの中で、2つの画素間の相関が最も高い画素ペアが選択され、その選択された画素ペア内の2つの画素の輝度値に基づいて補間対象画素CCが補間される。これにより、ノイズによる影響を低減でき、またジャギーの発生を抑制することが可能となる。

30

【0042】

(クリップ処理)

しかし、上述の斜め補間処理だけでは、補間対象画素CCが誤った画素ペアで補間されてしまうことがある。図7はその一例である。図7に示す補間前のフィールド画像には斜めの白い線があるので、補間によって得られる画素CCの値は、左上画素UL1と右下画素LR1の平均値(黒0%)であることが期待される。しかし、右上画素UR1と左下画素LL1の差分値もほぼ0であるため、図7に補間後画像として示されているように、画素CCが後者の画素対の平均値(黒60%)で補間されてしまう場合がある。

【0043】

この誤補間を回避するために、本実施形態では、クリップ処理(またはクリッピング処理と云う)を行う。このクリップ処理では、選択された画素ペア内の2つの画素間の輝度平均値が、上画素UCの輝度値と下画素LCの輝度値とを用いてクリッピングされる。すなわち、クリッピング処理では、選択された画素ペア内の2つの画素間の輝度平均値が、上画素UCの輝度値と下画素LCの輝度値との間の範囲内に含まれるか否かが判別される。含まれるならば、補間対象画素CCは、選択された画素ペア内の2つの画素間の輝度平均値で補間されるが、含まれないならば、補間対象画素CCは、上画素UCの輝度値と下画素LCの輝度値の内、選択された画素ペア内の2つの画素間の輝度平均値に近い方の値で補間される。

40

【0044】

このクリッピング処理により、選択された画素ペア内の右上画素UR1と左下画素LL1の輝

50

度平均値（黒60%）は、上画素UCと下画素LCで定義される黒0%～黒30%でクリッピングされ、これにより補間対象画素CCは、下画素LCの値である黒30%で補間される。その結果、図8のようにドットノイズが目立たなくなる。よって、演算量の多いフィルタリング処理を含む後処理を行うことなく、誤った画素ペアが選択されるという誤補間の問題を解消することができる。

**【0045】**

なお、選択された画素ペア内の2つの画素間の輝度平均値が、上画素UCの輝度値と下画素LCの輝度値との間の範囲に含まれない場合に、補間対象画素CCを上画素UCと下画素LCの輝度平均値で補間することも考えられる。しかし、このようにすると、斜め線のギザギザが取れにくくなってしまう。

10

**【0046】**

次に、図9のフローチャートを参照して、CPU111によって実行される動き適応型IP変換処理の手順を説明する。この動き適応型IP変換処理は、IP変換モジュール211を実行するCPU111によって行われる。

**【0047】**

CPU111は、インターレース映像データの輝度信号を入力し（ステップS11）、各補間対象画素毎に以下の処理を行う。

**【0048】**

CPU111は、上画素UCの輝度値が下画素LCの輝度値より大きいかなんかを判別する（ステップS12）。上画素UCの輝度値が下画素LCの輝度値より大きいと判別された場合（ステップS12のYES）、CPU111は、変数Uに上画素UCの輝度値をセットして、変数Lに下画素LCの輝度値をセットする（ステップS13）。一方、上画素UCの輝度値が下画素LCの輝度値以下である場合（ステップS12のNO）、CPU111は、Uに下画素LCの輝度値をセットし、Lに上画素UCの輝度値をセットする（ステップS14）。これにより、Uは、上画素UCと下画素LCの中で、値が高い方の輝度値となり、Lは上画素UCと下画素LCの中で、値が低い方の輝度値となる。

20

**【0049】**

ステップS12～S14の処理と並行して、CPU111は、次の処理を行う。

**【0050】**

CPU111は、補間対象画素CCの周囲の3つの画素ペアそれぞれの差分絶対値を計算する（ステップS19）。ステップS19においては、上画素UCの輝度値と下画素LCの輝度値の差分絶対値がD1として算出され、左上画素UL1の輝度値と右下画素LR1の輝度値の差分絶対値がD2として算出され、さらに、右上画素UR1の輝度値と左下画素LL1の輝度値との差分絶対値がD3として算出される。次に、CPU111は、D1、D2、D3の中で最小の値を決定する（ステップS20、S22）。D1がD1、D2、D3の中で最小の値であれば、CPU111は、上画素UCと下画素LCの画素ペアを選択し、上画素UCの輝度値と下画素LCの輝度値との平均値をMDとして算出する（ステップS21）。D2がD1、D2、D3の中で最小の値であれば、CPU111は、左上画素UL1と右下画素LR1の画素ペアを選択し、左上画素UL1の輝度値と右下画素LR1の輝度値との平均値をMDとして算出する（ステップS23）。また、D3がD1、D2、D3の中で最小の値であれば、CPU111は、右上画素UR1と左下画素LL1との画素ペアを選択し、右上画素UR1の輝度値と左下画素LL1の輝度値との平均値をMDとして算出する（ステップS24）。

30

40

**【0051】**

この後、CPU111は、MDがUより大きい、またはMDがLよりも小さい、の2つ条件のいずれかが満たされているかどうかを判別する（ステップS15、S16）。

**【0052】**

もしMDがUより大きいならば（ステップS15のYES）、CPU111は、MDの値をUの値でクリップする（ステップS17）。これにより、MDの値はUとなる。

**【0053】**

もしMDがLよりも小さいならば（ステップS16のYES）、CPU111は、MD

50

の値をLの値でクリップする(ステップS18)。これにより、MDの値はLとなる。

【0054】

また、上記2つ条件のいずれも満たされない場合、つまりMDが、UとLの範囲に含まれている場合には、クリッピング処理は行われない。

【0055】

以上の処理に並行して、CPU111は、以下の処理を実行する。

【0056】

CPU111は、補間対象画素CCの前後フィールドの差分絶対値をDSとして算出する(ステップS25)。例えば、補間対象画素CCが図10に示される時刻t+2のトップフィールド内の画素CC(t+2)である場合、補間対象画素CC(t+2)に対応する時刻t+1のボトムフィールド内の画素CC(t+1)の輝度値と、補間対象画素CC(t+2)に対応する時刻t+3のボトムフィールド内の画素CC(t+3)の輝度値との差分の絶対値がDSとして算出される。また、ステップS25においては、補間対象画素CCの前後フィールドの平均値、たとえば、補間対象画素CC(t+2)に対応する時刻t+1のボトムフィールド内の画素CC(t+1)の輝度値と、補間対象画素CC(t+2)に対応する時刻t+3のボトムフィールド内の画素CC(t+3)の輝度値との平均値、がMSとして算出される。

10

【0057】

また、CPU111は、補間対象画素CCに関する動き検出処理を実行して、補間対象画素CCが動領域に属しているか否かを判定する(ステップS26、S27)。この動き検出処理では、補間対象画素CCと、補間対象画素CCの2つ前のフィールド内の画素との間の差分絶対値がDetとして算出される。例えば、図10において、補間対象画素をCC(t+2)とすると、画素CU(t+2)と画素CU(t)との間の差分絶対値、または画素CL(t+2)と画素CL(t)との間の差分絶対値がDetとして算出される。Detが予め決められた閾値t以上であれば(ステップS27のNO)、CPU111は、補間対象画素CCが動領域に属する画素であると判定する。この場合、CPU111は、補間対象画素CCをMDで補間する(ステップS28)。

20

【0058】

一方、Detが予め決められた閾値tよりも小さいならば(ステップS27のYES)、CPU111は、

$$DS < DD + \text{offset}$$

30

を満たすか否かを判別する(ステップS29)。

【0059】

ここで、DDは、ステップS20、S22で選択された画素ペアに含まれる2つの画素間の差分絶対値である。また、offsetは予め決められた値である。

【0060】

$DS < DD + \text{offset}$ が満たされない場合(ステップS29のNO)、CPU111は、補間対象画素CCが動領域に属する画素であると判定する。この場合、CPU111は、補間対象画素CCをMDで補間する(ステップS28)。

【0061】

一方、 $DS < DD + \text{offset}$ が満たされる場合(ステップS29のYES)、CPU111は、補間対象画素CCが静止領域に属する画素であると判定する。この場合、CPU111は、補間対象画素CCをMSで補間する(ステップS30)。なお、静止領域については、補間対象画素CC(t+2)の属するフィールドの一つ前のフィールド内に属する、補間対象画素に対応する画素CC(t+1)の値だけを用いて補間処理を行ってもよい。

40

【0062】

以上のように、本実施形態の動き適応型IP変換によれば、以下の効果が得られる。

【0063】

(1) 上記の斜め補間の方法により、動画像上の斜めラインが滑らかに表示できる。(2) 上記の斜め補間の方法は、odd/even fieldに関係なく、全ての画素に対して同一の処理で行うことが可能である。(3) 上記の斜め補間の方法は、4種の差分値を使っている

50

のでノイズによる異常値に対して強い。(4)上記のクリップ処理により、斜め補間の誤作用を防ぐことができる。(5)上記のクリップ処理により、斜め補間の効果を損なうことがない。(6)上記のクリップ処理は、ソフトウェア実装が簡単であるため、処理量の増加を抑えることが可能である。

【0064】

なお、以上の説明では、3つの画素ペアのみを用いたが、これら3つの画素ペアに加えて、さらに、UL2とLR2の画素ペア、UR2とLL2の画素ペア等をも考慮し、これら5つの画素ペアの中から、補間対象画素CCを挟む2つの画素間の差分絶対値が最も小さい画素ペアを選択してもよい。本実施形態では、動き適応型IP変換は全てソフトウェアによって実行されているので、補間処理に用いる画素ペアの数は目的の画質や、本コンピュータ10の負荷状態等に応じて柔軟に変更することができる。

10

【0065】

例えば、本コンピュータ10の負荷がある閾値以下であれば、5つの画素ペアを用いた斜め補間が実行され、負荷がある閾値を超えた場合には、3つの画素ペアを用いた斜め補間が実行される。

【0066】

また、図11のフローチャートに示すように、本コンピュータ10の負荷がある閾値を超えた場合には(ステップS102のYES)、クリップ処理(S103)をスキップして、斜め補間(S101)だけを実行するようにしてもよい。

【0067】

さらに、図12のフローチャートに示すように、本コンピュータ10がバッテリーおよび外部電源のどちらによって駆動されているかを判断し、その判断結果にしたがって上下補間処理と斜め補間処理とを選択的に実行してもよい。この場合、CPU111は、まず、EC/KBC124との通信によって、本コンピュータ10がバッテリーおよび外部電源のどちらによって駆動されているかを判断する(ステップS201)。本コンピュータ10が外部電源(AC電源)によって駆動されているならば、CPU111は、斜め補間、およびクリップ処理を実行する(ステップS202, S203)。一方、本コンピュータ10がバッテリーによって駆動されているならば、CPU111は、上下補間を実行する(ステップS204)。

20

【0068】

このように、本実施形態では、IP変換を全てソフトウェアによって実行しているので、コンピュータ10の使用環境に応じてIP変換の処理内容を柔軟に変更することができる。

30

【0069】

また、上述のプログレッシブ変換処理の手順はDVDドライブから読み出されるビデオデータに対して適用することもできる。

【0070】

また、図9、図11、図12の手順は全てTVアプリケーション201によって実現されているので、TVアプリケーション201をコンピュータ読み取り可能な記憶媒体を通じて通常のコンピュータに導入するだけで、本実施形態と同様の効果を容易に実現することができる。

40

【0071】

なお、本発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に構成要素を適宜組み合わせてもよい。

【図面の簡単な説明】

【0072】

【図1】本発明の一実施形態に係るコンピュータの概観を示す斜視図。

【図2】図1のコンピュータのシステム構成を示すブロック図。

50

【図3】図1のコンピュータで用いられるTVアプリケーションプログラムの機能構成を示すブロック図。

【図4】図1のコンピュータにおけるIP変換処理に使用される複数の画素ペアを説明するための図。

【図5】上下補間処理を説明するための図。

【図6】図1のコンピュータで実行される斜め補間処理の例を示す第1の図。

【図7】図1のコンピュータで実行される斜め補間処理の例を示す第2の図。

【図8】図1のコンピュータで実行されるクリップ処理の例を示す図。

【図9】図1のコンピュータで実行されるIP変換処理の手順を示すフローチャート。

【図10】図1のコンピュータで実行されるIP変換処理で用いられる動き検出の例を説明するための図。

【図11】図1のコンピュータで実行される補間処理の内容を変更するための手順の例を示すフローチャート。

【図12】図1のコンピュータで実行される補間処理の内容を変更するための手順の別の例を示すフローチャート。

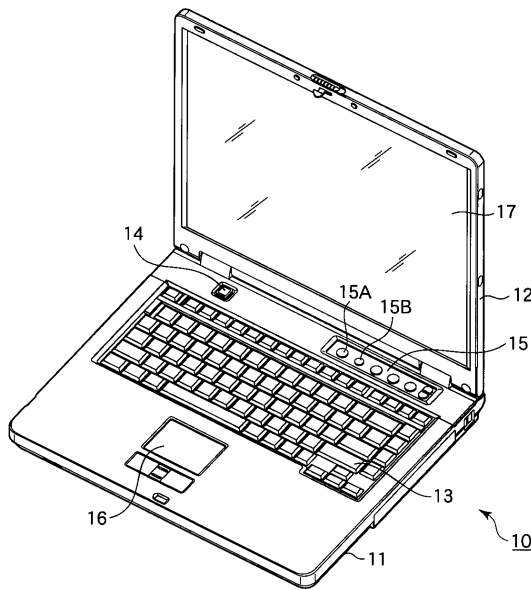
【符号の説明】

【0073】

10...コンピュータ、111...CPU、123...TVチューナ、201...TVアプリケーションプログラム、211...IP変換モジュール。

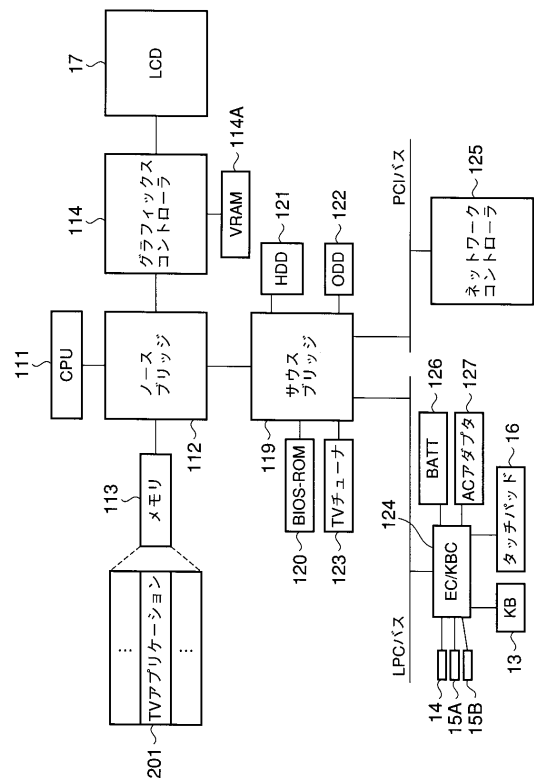
【図1】

図1



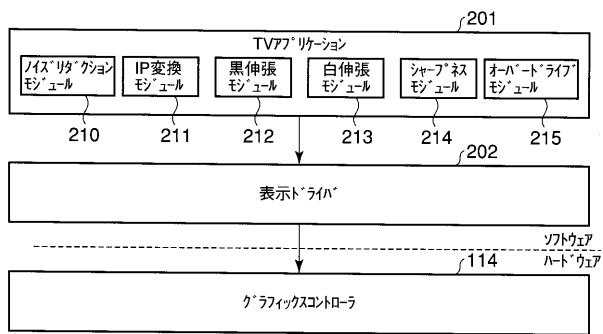
【図2】

図2



【 図 3 】

図 3



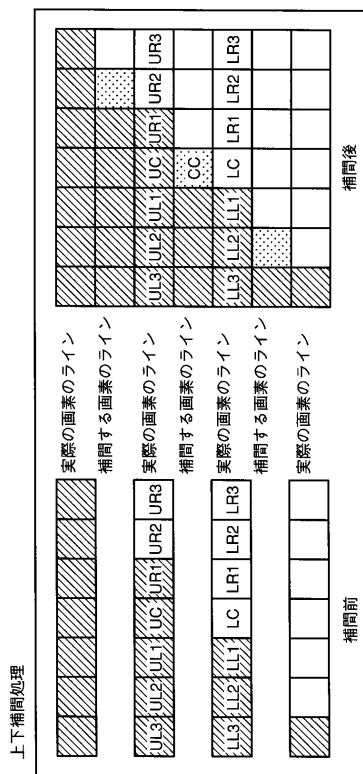
【 図 4 】

図 4

UL3	UL2	UL1	UC	UR1	UR2	UR3	現在のフィールドのt番目ライン 補間画素
LL3	LL2	LL1	LC	LR1	LR2	LR3	
							現在のフィールドのt+1番目ライン

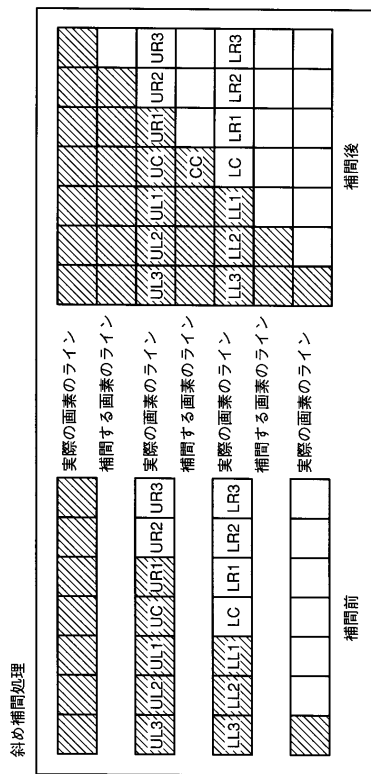
【 図 5 】

図 5



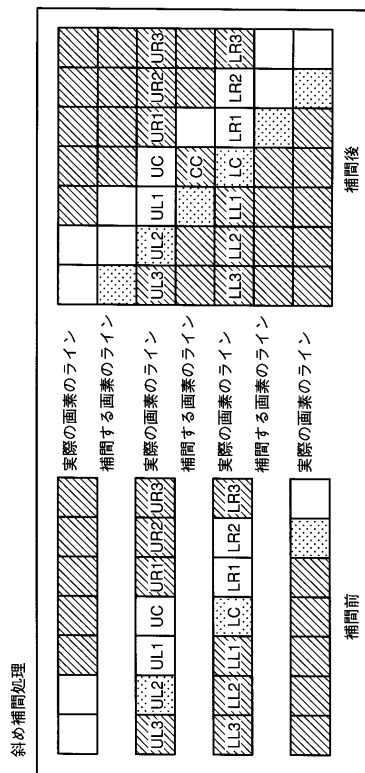
【 図 6 】

図 6



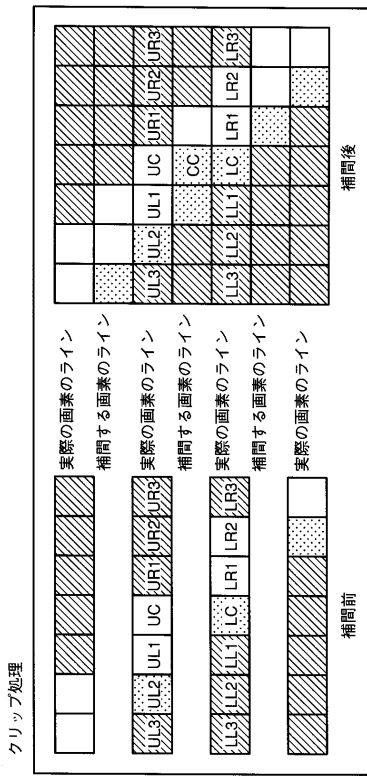
【 図 7 】

図 7



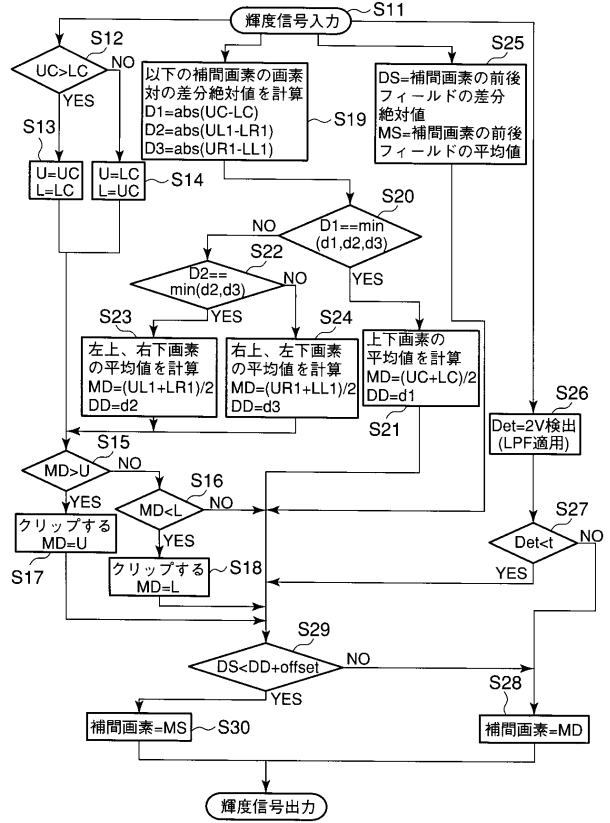
【 図 8 】

図 8



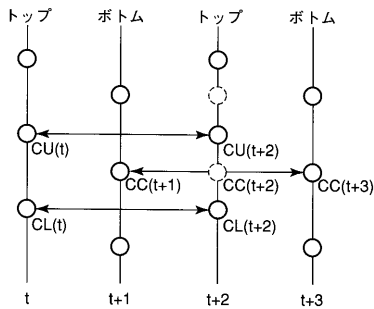
【 図 9 】

図 9



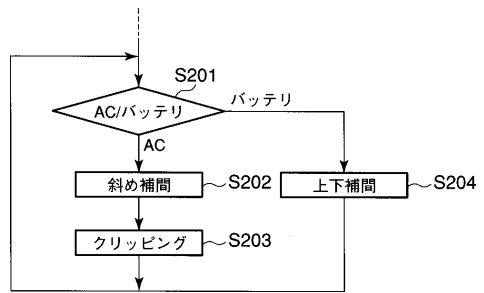
【 図 10 】

図 10



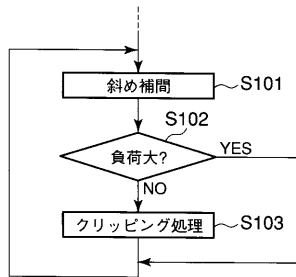
【 図 12 】

図 12



【 図 11 】

図 11



## フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 5 0 E
	G 0 9 G 3/20	6 6 0 U
	G 0 9 G 3/20	6 6 0 W
	G 0 9 G 3/36	
(74)代理人 100084618		
弁理士 村松 貞男		
(74)代理人 100092196		
弁理士 橋本 良郎		
(72)発明者 山口 達夫		
東京都青梅市末広町 2 丁目 9 番地 株式会社東芝青梅事業所内		
(72)発明者 吉田 律生		
東京都青梅市末広町 2 丁目 9 番地 株式会社東芝青梅事業所内		
F ターム(参考)	2H093 NA16 NA43 NA53 NC13 NC28 NC34 NC50 NC62 ND03 ND06	
	5C006 AA01 AA02 AC30 AF01 AF23 AF44 AF45 AF47 AF53 BB11	
	BC16 BF02 BF15 FA04 FA08 FA31	
	5C058 AA06 BA33 BB17	
	5C080 AA10 BB05 DD30 EE28 GG08 JJ01 JJ02 JJ06 JJ07 KK07	