(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[7]
H04N 3/22

(45) 공고일자 2001년01월15일
(11) 등록번호 10-0279166
(24) 등록일자 2000년10월28일

(21) 출원번호	10-1993-0012712	(65) 공개번호	특1994-0003318
(22) 출원일자	1993년07월07일	(43) 공개일자	1994년02월21일
(30) 우선권주장	07/911,683 1992년07월10일 미국(US)		

(73) 특허권자 톰슨 콘슈머 일렉트로닉스, 인코포레이티드 크리트먼 어윈 엠
미국 인디아나주 46290-1024 인디아나폴리스 노스 메리디안 스트리트 10330
(72) 발명자 제임스알버트윌버
미합중국,인디아나46219,인디아나폴리스,노오스알링톤애비뉴931
(74) 대리인 나영환, 조태연

심사관 : 변형철

(54) 비디오디스플레이용화상높이조절장치

요약

제1전압/전류 변환기(Q07,U06A)는 화상 높이 조절 제어 신호(V-SIZE)에 응답하여 제어 신호의 조절에 따라 조절될 수 있는 변화율을 갖는 톱니파 신호(VSAW)의 트레이스부를 커패시터에서 생성하기 위한 제1전류(IURAMP)를 커패시터(C03)에서 발생시킨다. 제2전압/전류 변환기(Q09,U02A)는 제어신호에 응답하여 제어 신호에 따라 조절될 수 있는 제3신호(U01C의 베이스 전압)를 생성하기 위한 제2전류(I0)를 저항(R09)에서 발생시킨다. 톱니파 신호와 제3신호는 톱니파 신호와 제3신호간의 차에 따라 수직 편향 전류(iy)를 생성하도록 차동 증폭기(U01B,U01C)를 거쳐 수직 편향 권선(Ly, 제1c도)에 접속되는데, 이로써 화상 높이 조절이 수직 위치 조정에 영향을 미치지 않게 된다.

대표도

도1a

명세서

[발명의 명칭]

비디오 디스플레이용 화상 높이 조절 장치

[도면의 간단한 설명]

제1a도, 제1b도 및 제1c도는 본 발명을 구체화한 수직 평향 회로도.

제2a~2e도는 제1도 회로의 동작을 설명하기에 유용한 이상적인 파형도.

제3a~3d도는 상부 평면이동이 제공된 경우 제1도 회로의 동작을 설명하기에 유용한 파형도.

제4a도 및 제4b도는 하부 평면이동이 제공될 경우에 제1도 회로의 동작을 설명하기에 유용한 파형도.

* 도면의 주요부분에 대한 부호의 설명

22 : 스크린 10a : 마이크로 프로세서
Ly : 수직 편향 권선 100 : 톱니파 발생기
11 : 수직 편향 회로 9 : 영상 검출기
21 : 전압/전류 변환기 10a1,10a2 : 디지털/아날로그 변환기
10b,12 : 플립-플롭 11f1 : 스위치
10 : 수직 타이밍 발생기

[발명의 상세한 설명]

본 발명은 영상 디스플레이 장치에 관한 것으로서, 보다 구체적으로는 편향 회로의 높이 조절에 관한 것이다.

텔레비전 수신기에서 수직 편향 회로의 수직 톱니파 발생기는 DC전류원으로부터 충전되는 전류 적분 커패시터를 이용하여 수직 동기 신호에 동기되는 출력 톱니파 신호의 램핑 트레이스(ramping trace)부를 생성

한다. 이 톱니파 신호의 트레이스부는 음극선관(CRT)에 수직 편향을 발생시키는 수직 편향 전류의 트레이스부를 제어한다.

본 발명을 구체화한 수직 편향 회로에서, 상기 톱니파의 트레이스부의 변화율을 조절하면 줌 모드의 동작이 가능하다. 톱니파 신호는 수직 편향 증폭기의 입력에 연결되어, 상기 증폭기의 입력에 부궤환 방식으로 연결된 DC접속 수직 편향회로를 형성한다. 텔레비전 수신기를 제조하고 조립하는 동안, 라스터(raster)의 수직 '높이를 조정하기위해 수직 편향 전류의 진폭을 조절하는 것이 필요하다. 상기 DC 접속 수직 편향 회로의 톱니파 신호를 조정함으로서 수직 높이를 제공하여, 수직 높이의 조질이 수직 위치 조정(vertical centering)에 최소한의 영향을 미치도록 하는 것이 바람직하다.

본 발명을 구체화한 영상 디스플레이 장치는 커패시터와, 이 커패시터에 접속되고 톱니파 전압의 램핑 트레이스부가 상기 커패시터에 생기게 하는 제1전류원을 포함한다. 톱니파 전압의 변화율은 제어 신호의 변화에 의해 커패시터 전압의 평균값이 변하도록 상기 제1전류에 따라 조절된다. 톱니파 전압의 리트레이스(retrace)부는 편향 주파수와 관련된 주파수에서 생성된다. 음극선관에 배치된 편향 권선은 음극선관의 디스플레이 스크린 상에 라스터를 생성한다. 증폭기는 톱니파 전압과 제어 신호에 응답하여 이 톱니파 전압과 제어 신호에 따라 편향 권선에 편향 전류를 발생시킨다. 이로써, 커패시터 전압에 대한 DC접속 편향 회로가 형성된다. 제어 신호의 변화는 톱니파 전압의 변화율이 변할 때 수직 위치 조정에 영향을 미치지 않도록 커패시터 전압의 평균값의 변화를 증폭기에서 보상한다.

제1a도, 제1b도 및 제1c도는 톱니파 발생기(100)를 포함하는 본 발명을 구체화한 수직 편향 회로를 도시한 것이다. 제1a도의 수직 동기 신호 SYNC는 수직 타이밍 발생기(10)에 인가된다. 신호 SYNC는 기저 대역 텔레비전 신호 SNTSC(예컨대, NTSC 표준에 일치하는 신호)를 처리하는 텔레비전 수신기의 영상 검출기(9)에 의해 생성된다. 신호 SNTSC는 연속적으로 발생하는 SYNC 신호 사이에 262개의 1/2수평 영상 라인을 포함하는데, 이 1/2수평 영상 라인은 신호 SNTSC의 일정한 화상 이미지 간격 IMAGE를 정의한다. NTSC형 신호에서, 이미지 간격은 단일 화상 필드의 화상 정보를 포함한다. 그러나, 고화질 텔레비전(HDTV)신호(도시되지 않음)에서는, 이미지 간격이 예를 들어 완전한 화상 프레임의 화상 정보를 포함할 수도 있다.

발생기(10)는 수직 사이클 동기화 펄스 신호 A를 발생시키는 마이크로프로세서(10a)를 포함하고 있다. 사용자의 제어에 따라, 마이크로프로세서(10a)는 제2e도의 펄스 신호 SYNC에 대해 제어가능한 양 TD만큼 지연되는 제2a도의 펄스신호를 발생시킨다. 이상적인 파형을 제공하는 제1a도, 제1b도, 제1c도 및 제2a~2e도에서 유사한 번호 및 부호는 유사한 요소와 기능을 나타낸다. 제2a도의 펄스 신호 A가 지연되는 양은 사용자에 의해 요구되는 평면이동(panning)의 정도에 따라 변한다. 신호 A를 생성하기 위해, 현재 수직 필드의 화상 정보가 디스플레이되기 바로 직전에 발생하는 동기 펄스 SYNC 정보가 사용된다.

제1a도의 신호 A는 제2c도에 나타낸 것처럼 트랜지스터(Q03)를 통해 수직율 펄스 신호 VRESET를 발생시키는 펄스 스트레춰(stretcher) 원-샷 또는 멀티바이브레이터 플립-플롭(10b)에 인가된다. 신호 VRESET는 약 14개의 수평 영상 라인 길이 정도의 펄스폭을 갖는다. 신호 VRESET는 제1b도의 트랜지스터 스위치(U01A)의 베이스에 인가된다. 트랜지스터 스위치(U01A)는 접지 전위에 있는 단자는 갖는 커패시터(C03)양단에 접속된다. 각 수직 편향 사이클에서, 신호 VRESET로 인해 커패시터(C03) 양단에 걸리는 전압 VSAW은 0V로 클램프되고, 펄스 신호 VRESET가 발생되는 한 전압 VSAW은 0V 레벨을 유지한다. 제2c도의 신호 VRESET의 상승 모서리(leading edge) LEVRESET는 다음에 설명되는 것처럼 수직 리트레이트(retrace)를 시작한다.

하강 모서리(trailing edge) TEVRESET 바로 다음에, 제1b도의 트랜지스터(U01A)는 비전도 상태가 된다. 전압/전류(V/I) 변환기(21)의 트랜지스터(U06A)의 콜렉터에서 생성되는 DC전류 IURAMP는 커패시터(C03)를 충전시켜 톱니파 전압 VSAW의 램핑 트레이스부 TRACE를 생성한다. 전압 VSAW 변화율은 트랜지스터(U06A)의 제어가능한 콜렉터 전류 IURAMP의 크기에 의해 결정된다.

V/I 변환기(21)는 제1a도의 디지털/아날로그(D/A)변환기(10a1)에서 생성되는 아날로그 전압 ZOOM에 의해 제어된다. D/A변환기(10a1)는 마이크로프로세서(10a)에 의해 제어된다. 전압 ZOOM은 사용자에 의해 요구되는 줌(zoom)의 정도를 결정하여 제1c도의 수직 편향 전류 iy의 변화율을 변화시킨다.

제1b도의 전압 ZOOM은 제1b도의 저항(R49)을 거쳐 전류 제어 트랜지스터(Q07)의 에미터에 접속된다. 전위차계(도시되지 않음)를 사용하여 수동으로 조절될 수 있는 조절가능한 전압 V-SIZE은 화상 높이 서비스 조절을 위해 트랜지스터(Q07)의 에미터에 저항(R22)을 거쳐 접속된다. 또한, +12V의 DC공급 전압은 저항(R21)을 거쳐 트랜지스터(Q07)의 에미터에 접속된다. 트랜지스터(Q07)의 베이스는 다이오드(CR02)의 순방향 전압과 동일한 온도 보상 베이스 전압을 만드는 다이오드(CR02)에 접속된다. 저항(R21,R22,R49)을 통해 접속되어 있는 전압은 전류원 트랜지스터(U06A)의 베이스에 베이스 전압을 만드는 트랜지스터(Q07)의 콜렉터 전류를 생성한다. 트랜지스터(Q07)의 콜렉터 전류에 의해 결정되는 트랜지스터(U06A)의 베이스 전압은 다이오드처럼 연결된 온도 보상 트랜지스터(U06C)와 저항(R14)의 직렬 배치에서 생긴다.

저항(R16)은 트랜지스터(U06A)의 에미터와 -9V공급 전압 사이에 접속된다. 트랜지스터(U06B)의 베이스 전압은 트랜지스터(U06A)의 베이스 전압과 동일하다. 전위차계 저항(R43)은 트랜지스터(U06B)와 -9V전압 사이에 접속된다. 저항(R18)은 트랜지스터(U06A)의 에미터와 저항(R43)의 조절가능한 이동식 접촉 탭 사이에 접속된다.

접촉부 탭이 트랜지스터(U06B)와 저항(R43)간의 접점에 가까워지도록 조절된 경우, 저항(R18)은 트랜지스터(U06A)의 에미터 전류에 아무런 영향을 미치지 않는데, 이는 트랜지스터(U06B)의 에미터 전압이 트랜지스터(U06A)의 에미터 전압과 동일하기 때문이다. 반면에, 접촉 탭이 저항(R43)의 다른쪽에 가까워지도록 조절된 경우, 저항(R18)은 저항(R16)과 병렬로 접속된다. 전위차계 저항(R43)의 조절은 트랜지스터(U06A)의 에미터 전류와 V/I변환기(21)의 전류 이득을 변화시킨다.

본 발명의 특징에 따르면, 접촉 탭이 저항(R43)의 어느 한쪽 단자에 접촉되어 있을 때, 온도의 변화와 저항(R43)의 허용 오차(tolerance)는 트랜지스터(U06A)의 에미터 전류에 영향을 미치지 않는다. 저항(R43)은 접촉 탭이 저항(R43)의 끝 단자 사이에 위치하고 있을 때에만 트랜지스터(U06A)의 에미터 전류에 영향을 미친다. 이렇게 함으로써 접촉 탭의 위치 전범위에 걸쳐 전체적인 온도안정성이 개선된다는 이점이 있

다. 따라서, 톱니파 전압 생성 커패시터(C03)의 허용 오차를 보상할 수 있다.

전압(VSAW)은 트랜지스터(U01C)를 포함하는 차동 증폭기의 트랜지스터(U01B)의 베이스에 접속된다. 트랜지스터(U01C)의 베이스 전압은 한쪽 단자가 접지 전위에 연결된 저항(R09)에서 만들어진다. 저항(R09)과 이 저항에 흐르는 전류(I0)의 값은 트랜지스터(U01C)의 베이스 전압을 결정한다.

본 발명의 일면에 따르면, 트랜지스터(U01C)의 베이스 전압은 수직 위치조정에 영향을 미치지 않는 방식으로 높이 조절 전압 V-SIZE의 변화를 따라간다. 전류(I/O)는 다음에 설명되는 것처럼 거의 영의 수직 편향 전류를 생성하는 전압 VSAW 레벨을 결정한다.

전류(I0)를 만들기 위해, V/I 변환기(21)와 유사한 V/I 변환기(21A)가 이용된다. 트랜지스터(Q09)는 높이 조절 전압 V-SIZE이 조절될 때 트랜지스터(Q07)의 콜렉터 전류를 따라가는 콜렉터 전류를 생성한다. 전압 V-SIZE은 저항(R22,R56)을 거쳐 각각 트랜지스터(Q07,Q09)의 에미터에 접속된다. 트랜지스터(Q09,Q07)의 베이스 전압은 동일하다. 트랜지스터(U02B)와 저항(R06)은 트랜지스터(Q09)의 콜렉터 전류에 대해 온도 보상된 주부하를 형성한다. 트랜지스터(Q09)의 콜렉터 전류에 대한 부하와 마찬가지의 부하가 트랜지스터(U06C)와 저항(R14)에 의해 형성된 회로망에 의해 형성된다. V/I 변환기(21A)의 트랜지스터(U02A)는 전류(I/O)를 생성한다.

본 발명의 특징을 실현하는 데에 있어서, 전류(I0)는 높이 조절 전압 V-SIZE이 변화할 때 수직 위치 조정에 영향을 미치지 않는 방식으로 트랜지스터(U06A)의 전류 IURAMP의 변화를 따라 간다. 이러한 변화 추적은 회로의 대칭성, 예를 들어 트랜지스터(U06A)와 트랜지스터(U02A)의 대칭성으로 인해 일어난다. 트랜지스터(U02C)는 트랜지스터(U01C, U01B)의 에미터 전류를 생성한다. 에미터 저항(R17)은 트랜지스터(U02A)의 베이스 전압 대 콜렉터 전류비 값을 설정한다. 저항(R49A)은 제1a도의 D/A변환기(10a2)에서 발생된 전압 CENTER을 트랜지스터(Q09)의 에미터에 접속시킨다. 전압 CENTER은 줌 모드가 선택되지 않은 경우에 트랜지스터(Q09,Q07)에 거의 동일한 콜렉터 전류를 생성하도록 제어된다. 전압 CENTER은 줌 모드가 선택되지 않은 경우에 전압 ZOOM의 영이 아닌 오프셋 값을 보상한다.

제1b도의 트랜지스터(U01C)의 베이스 전압은 전류(I0)에 의해 제어된다. 저항(R09)과 전류(I0)의 값은 보통의 비줌(non-Zoom)모드가 선택된 경우에, 수직 중앙에서 트랜지스터(U01C)의 베이스 전압이 트랜지스터(U01B)의 베이스 전압 VSAW 레벨과 동일하게 되도록 선정된다.

본 발명의 다른 특징을 실현하는 데에 있어서, V/I변환기(21,21A)간의 변화 추적 결과로서, 크기 조절 전압 V-SIZE와 12V 공급전압의 변화가 전류(I0)와 전류(IURAMP)간의 비에 영향을 미치지 않게 된다. 그 결과, 전류(I0,IURAMP)의 변화로 인해 트랜지스터(U01C)의 베이스 전압은 전압 V-SIZE와 12V 공급 전압의 각 레벨에 대한 수직 중앙에 상응하는 톱니파 전압 VSAW 레벨로 유지된다. 따라서, 수직 위치 조정은 화상 높이를 조절하는 데 사용되는 전압 V-SIZE의 조절에 의해 영향을 받지는 않게 된다.

트랜지스터(U01B, U01C)의 에미터는 에미터 전류의 합을 제어하는 트랜지스터(U02C)의 콜렉터에 각각 에미터 저항(R07,R08)을 거쳐 접속된다. 트랜지스터(U02C)의 베이스 전압은 트랜지스터(U02A)의 베이스 전압과 동일하다. 수직 트레이스 동안, 트랜지스터(U02B)의 에미터 전압과 거의 같은 트랜지스터(U02C)의 에미터 전압은 트랜지스터(U02C)의 에미터 전류를 생성하는데, 이 에미터 전류는 병렬 접속된 저항(R05)과 저항(R05A)에 의해 결정된다.

제1b도의 저항(U05A)은 제2d도의 줌 동작 모드에서 간격 t1~t2동안 비전도 상태가 되는 스위칭 트랜지스터(Q2c)를 거쳐 저항(R05)양단에 접속된다. 줌 동작 모드에 대한 수직 트레이스 동안, 예컨대 간격 t0~t1 동안, 트랜지스터(U01B, U01C)는 차동 증폭기를 형성한다. 트랜지스터(U01B, U01C)의 콜렉터 전류는 해당 콜렉터 저항에 전압을 만들어 내는데, 이 전압은 에미터 폴로워(follower) 트랜지스터(71,70)를 통해 결합되어 각각 톱니파 신호 VRAMP2 및 VRAMP1을 생성한다.

제3a~3d도는 제1도 회로의 동작을 설명하기에 유용한 파형을 도시한 것이다. 제1a~1c도, 제2a~2c도 및 제3a~3d도에서 유사한 보호와 번호는 유사한 요소와 기능을 나타낸다.

제3b도 및 제3c도의 신호 VRAMP1 및 VRAMP2는 각각 수직 트레이스 간격 t0~t1동안 서로 반대 방향으로 변하는 상보 신호이다. 실선으로 그려진 제3b도 및 제3c도의 파형은 줌 동작 모드에서 나타나는 파형인 반면에, 점선 파형은 정상 모드, 즉 비줌 동작 모드에서 나타나는 파형이다. 수직 트레이스는 제3a-3c도에 도시된 것처럼 줌 모드가 선택된 경우에는 시간 t0과 t1 사이에서 일어나고, 줌 모드가 선택되지 않은 경우에는 시간 t0과 t2사이에서 일어난다.

본 발명의 특징을 실현하는 데에 있어서, 제1c도의 DC 결합 편향 회로(11)는 신호 VRAMP1과 VRAMP2에 의해 제어된다. 상기 DC 결합 편향 회로(11)에서, 편향 권선(Ly)은 종횡비가 16×9인 'W86EDV093X710형' 음극선관(CRT)(22)에 수직 편향을 제공한다.

권선(Ly)은 편향 전류 샘플링 저항(R8)과 직렬로 접속된다. 제1c도의 권선(Ly)과 저항(R80)은 증폭기(11a)의 출력 단자(11b)와 전원 감결합 커패시터(cb)의 접점 단자 사이에 접속되는 직렬 구성을 형성한다. 저항(R70)은 예를 들어 +26V의 공급 전압 V+을 에미터 폴로워 트랜지스터(Q46)를 통해 단자(11C)에 접속시킨다. 트랜지스터(Q46)는 전압 V+의 약 1/2정도의 DC전압을 단자(11C)에 생성한다. 권선(Ly)과 저항(R80)사이에 접속된 접점 단자(11d)는 궤환 저항(R60)을 거쳐 증폭기(11a)의 반전 입력 단자에 접속된다. 저항(R80)의 단자(11C)는 저항(R30)을 거쳐 증폭기(11a)의 비반전 입력 단자에 접속된다. 이렇게 해서, 저항(R80) 양단에 걸린 부궤환 전압은 증폭기(11a)의 입력 단자에 인가된다. 상보형 톱니파 신호 VRAMP1 및 VRAMP2는 편향 전류 iy를 제어하기 위한 증폭기(11a)의 비반전 입력 단자와 반전 입력 단자에 저항(R40,R50)을 거쳐 각각 접속된다. 구성 요소의 부정합 또는 오프셋 전압 허용 오차로 인한 신호 VRAMP1과 신호 VRAMP2의 차는 트랜지스터(U01B)의 콜렉터와 트랜지스터(U01C)의 콜렉터 사이에 연결되어 있는 전위차계(88)에 의해 보상된다. (Ly)의 편향 전류 iy의 수직 트레이스부는 제1c도에 있는 신호 VRAMP1 및 VRAMP2의 시간 t0(제2c도)에서 시작한다.

제1b도의 트랜지스터(U01C, U01B)는 CRT(22)에 수직 S자 보정을 제공한다는 장점이 있다. S자 보정은 트랜지스터(U01C,U01B)가 비선형 영역에서 동작하기 때문에 나타난다. 트랜지스터의 특성으로 인해 트랜지

스터(U01C,U01B)에 의해 형성된 차동 증폭기의 신호 이득은, 대응하는 하나의 트랜지스터의 전류가 작을 때, 트레이스의 중앙에서보다 수직 트레이스가 시작하고 끝나는 지점에서 더 작아진다.

상부 평면이동이 이용될 경우, 제1b도의 신호 VRAMP1 및 VRAMP2의 트레이스부가 시작되는 지점을 제어하는 제2c도의 신호 VRESET는 제2e도의 수직 동기 펄스 신호 SYNC로부터 생성되거나 상기 신호에 동기화된다. 신호 SYNC는 신호 SNTSC에서 신호 SYNC 바로 다음에 나타나는 화상 정보와 관련되어 있다. 신호 SYNC는 신호 SYNC의 이미지 간격 IMAGE 바로 직전에 나타난다. 제2e도의 이미지 간격 IMAGE는, 예컨대 제1c도의 CRT(22)에 현재 디스플레이되고 있는 화상 정보를 포함한다. 본 명세서에서 제2e도의 간격 IMAGE는 현재 디스플레이되고 있는 이미지 간격으로 언급되어 있다. 간격 IMAGE로 바로 직전에 일어나는 제2e도의 신호 SYNC만이 제1a도의 신호 SYTSC의 표준 NTSC 정의에 따라서 간격 IMAGE와 관련되어 있다. 따라서, 편향 전류의 수직 트레이스부는 수직 동기 펄스에 대해 동일한 지연 시간 후에 시작되는데, 이는 각 필드 또는 이미지 간격에서 현재 디스플레이되는 이미지 간격과 관련되어 있다. 그 결과, 제1c도의 편향 전류 iy는 각 주기마다 적절히 동기화된다. 따라서, 바람직하게도, 동기 신호 SYNC의 필드 대 필드 변화가 디스플레이되는 화상의 수직 위치 변화를 초래하지는 않는다.

제3a도는 줌 동작 모드가 선택된 경우에 편향 전류 iy의 파형을 실선으로 도시하고 있다. 제3d도는 제1a도의 신호 SNTSC의 타이밍도를 개략적으로 도시하고 있다. 제3d도의 간격 IMAGE의 간격(301)은 비줌 동작 모드에서 디스플레이되는 화상 중 상부 절반에 해당하는 화상 정보를 포함하고 있다. 간격(300)은 상기 화상 중 하부 절반에 해당하는 화상 정보를 포함하고 있다.

상부 평면이동 동작 모드는 디스플레이되는 화상의 하부가 상부보다 더 많이 잘린(cropped)경우에 얻어진다. 따라서, 제3a도 및 제3d도의 예는 최대 상부 평면이동을 도시하고 있다. 이는 비줌 동작 모드로 화상 정보를 제공할 수 있는 제3d도의 간격(301)의 제1비디오 라인인 비디오 라인 TOP이 제3a도 및 제3d도의 최대 상부 평면이동 동작 모드로 화상 정보를 제공하는 상기 제1비디오 라인이기 때문이다.

정상 비줌 동작 모드를 제공하기 위해, 점선으로 도시된 제3a도의 전류 iy의 트레이스부가 시작되는 시간은 스크린의 상부에서 동일한 영상 요소를 유지하도록 약간 덜 지연될 수 있다. 이러한 지연차는 수직 트레이스가 시작될 때 생기는 줌 동작 모드에서의 제3a도의 전류 iy의 변화율과 정상적인 비줌 동작모드에서의 변화율의 차를 보상한다.

제3d도의 신호 SYNC는 수직 트레이스가 시작되는 시점을 제어한다. 수직 필드마다 수직트레이스는 제3a~3d도의 시간 t0에서 시작한다. 따라서, 수직 트레이스부는 이미지 간격 IMAGE의 간격(301) 바로 직전에 일어나는 제3d도의 신호 SYNC에 기초하여 동기화된다. 신호 SYNC는 현재 디스플레이되고 있는 이미지 간격 IMAGE에 관련되어 있다. 이에 비해, 상기 Rodriguez-Cavazos 발명의 구성에서는, 상부 평면이동이 제공될 때 현재 디스플레이되는 이미지 간격과는 관련이 없고 선행하는 이미지 간격과 관련이 있는 동기 신호가 수직 트레이스를 동기화하는데 이용된다. 따라서, 바람직하게도 상술한 바 있는 화상이 비정렬될 가능성은 사라진다.

제4a도 및 제4b도의 예는 비줌 동작 모드로 화상 정보를 제공할 수 있는 제4b도의 이미지 간격 IMAGE중 간격(300)의 최종 영상 라인인 영상 라인 BOTOOM의 최대 하부 평면이동을 제공하도록 디스플레이되는 최종 영상 라인으로 되는 경우를 설명하기 위한 것이다. 제4a도, 제4b도, 제3a-3d도, 제2a-2e도 및 제1a-1c도에서 유사한 부호와 번호는 유사한 소자와 기능을 나타낸다. 제4b도의 신호 SNTSC에 대한 4a도의 전류 iy의 지연은 제3d도의 신호 SNTSC에 대한 제3a도의 전류 iy의 지연보다 훨씬 더 크다.

바람직하게도, 제1c도의 편향 회로(11)는 양의 공급 전압 V+을 이용하고, 교류 전류 iy를 발생하기 위한 음의 공급 전압은 필요로 하지 않는다. 이렇게 하면, 전원(도시하지 않음)이 단순화된다. 전류 제한 저항(R70)은 전압 V+에 접속되어 트랜지스터(Q46)를 거쳐 단자(11C)에 1/2 공급 전압이 발생된다.

큰 저항값을 가진 전류 제한 저항(R70)을 설치하여 이 저항(R70)에 흐르는 평균 또는 DC전류를 줄이는 것이 바람직하다. 큰 저항값을 가진 저항(R70)은 전류를 제한하여, 바람직하지 않은 상태가 발생할 때 과도한 편향 전류 iy가 흐르는 것을 방지한다. 이러한 바람직하지 않은 상태는 증폭기(11a)의 출력단자(11b)가 단락되어 접지 전위 상태에 있을 때 발생할 수 있다. 또한, 빔 전류 스트라이크(strike)에 의해 CRT(22)의 넥이 손상을 입지 않도록 과도한 편향 전류 iy가 흐르는 것을 방지하는 것이 바람직하다.

따라서, 바람직하게도, 줌 동작 모드에서 편향 전류 iy는 제3a도의 수직 트레이스부가 끝나는 시간 t1과 다음 수직 리트레이스가 시작하기 바로 직전의 시간 t2사이에서 감소하거나 제한된다. 전류 iy를 줄이기 위해 제1a도의 마이크로 프로세서(10a)는 상승 모서리 LEB를 갖는 제2b도의 펄스 신호 B를 발생시키는데, 이 상승 모서리 LEB는 제1c도의 편향 전류 iy가 라스터의 하부에 대응하는 제3a도의 파크 크기 -IP에 도달할 때 일어난다. 또한, 신호 B는 간격 t1~t2동안 도시되지는 않았지만 빔 블랭킹 목적에 사용되기도 한다.

신호 B와 제1a도의 플립-플롭(10b)의 출력신호는 플립-플롭(12)에 인가되고, 이 플립-플롭(12)은 트랜지스터(Q2C)를 거쳐 제1b도의 스위칭 트랜지스터(Q2C)의 베이스에 펄스 신호 D를 생성한다. 신호 D는 제2b도의 펄스 신호 B의 상승 모서리 LEB와 대체로 일치하는 상승 모서리 LED와, 펄스 신호 A의 상승 모서리 LEA와 대체로 일치하는 하강 모서리 TED를 갖는다. 제2d도의 신호 D가 TRUE 상태에 있을 때 제1c도의 트랜지스터(Q2C)는 전도 상태가 된다. 트랜지스터(Q2C)가 전도 상태로 된 경우, 톱니파 신호 VRAMP1 및 VRAMP2는 신호 VSAW에 따라 변하게 된다.

상승 모서리 LED와 하강 모서리 TED 사이에서, 신호 D는 FALSE 상태에 있게 되는데, 이로 인해 제1b도의 트랜지스터(Q2C)가 비전도 상태로 된다. 트랜지스터(Q2C)가 비전도 상태일 경우, 트랜지스터(U02C)의 콜렉터 전류는 감소하고, 트랜지스터(U02C)의 콜렉터 전압은 증가하며, 트랜지스터(U01B)는 턴오프된다. 따라서, 트랜지스터(U02C)의 감소된 콜렉터 전류가 트랜지스터(U01C)의 에미터를 통해 흐른다. 트랜지스터(U02C)의 콜렉터 전류가 감소되므로, 간격 t1~t2동안 제3b도의 신호 VRAMP1과 제3c도의 신호 VRAMP2 간의 전압차는 제1a도의 펄스 신호 B의 상승 모서리가 일어나기 전에 비해 실질적으로 더 작게된다. 따라서, 제3b도의 신호 VRAMP1과 제3c도의 신호 VRAMP2간의 전압차에 비례하는 제3a도의 편향 전류 iy는 예를 들어 -IP의 25% 만큼 작게 된다.

제3b도의 시간 t1 근처에서 신호 VRAMP1의 급속한 변화로 인해, 편향 증폭기(11a)는 선형 궤환 모드에서의 동작이 중지되고 공급 단자에서의 전압 VB는 편향 권선(Ly)에 접속된다. 리트레이스 전압 V_{11b}은 제3a도의 시간 t1과 시간 t2직후에 즉, 주어진 편향 사이클에서 두번 생성된다. 승압단(11f)의 스위치(11f1; 제11c도)는 커패시터(11g)가 승압 커패시터(11e)와 직렬로 접속되게 한다. 커패시터(11e)는 수직 트레이스 동안 다이오드(X)와 스위치(11f2)를 통해 +26V의 공급 전압 V+에 의해 충전된다. 필터 커패시터(11g) 양단에 생기는 공급 전압은 승압 커패시터(11e) 양단에 생기는 전압과 함께 합산되어 승압 전압 VB를 형성한다. 전압 VB는 승압 전압 VB가 형성된 경우 다이오드(X)를 통해 +26V의 공급 전압 V+으로부터 감결합된다.

제3a도의 짧은 시간 간격 t1~t1'동안, 전류 iy의 제1부분 리트레이스부 RETRACE1은 제1부분 리트레이스 동작이 실행되는 동안 생성된다. 다음 간격 t1'~t2 동안에는, 제1c도의 편향 증폭기(11a)가 다시 선형 궤환 모드로 동작한다. 신호 VRAM1 및 VRAMP2는 정상 상태 궤환 동작 모드를 얻는 데 충분히 긴 시간 동안 일정한 레벨에 있기 때문에 선형 동작이 다시 시작된다.

제2부분 RETRACE2 동안에는, 제2부분 리트레이스 동작이 실행된다. 시간 t2에서, 제1c도의 권선(Ly)에 저장된 자기 에너지는 제1c도의 편향 권선(Ly)에 흐르는 제3a도의 비교적 작은 크기를 가진 전류 iy에 의해 결정된다. 상기 제3a도의 시간 t2에서 저장된 자기 에너지는 제1c도의 단자(11b)에서 전압 V+보다 더 큰 수직 리트레이스 전압(V_{11b})을 발생시키는 스위치($11f_1$)를 활성화시키는 데 사용된다. 위에서 얘기한 바와 같이, 스위치($11f_1$)는 단자(11b)의 리트레이스 전압(V_{11b})이 전압 V+보다 더 크게 될 때 승압 전압 VB를 생성한다.

바람직하게도, 제3a도의 시간 t2에서 전류 iy는 0이 아닌 낮은 음의 레벨을 가지고 있다. 시간 t2에서의 전류의 음의 극성으로 인해 제1c도의 리트레이스 전압(V_{11b})은 스위치(11f1)를 동작시키는 데에 필요한 극성을 갖게 된다. 전압 V+의 거의 두 배의 값을 갖는 승압 전압 VB는 증폭기(11a)의 트랜지스터 출력단(도시하지 않음)에 인가된다. 바람직하게도, 전압 VB는 제2b도의 상승 모서리 LEA이후에 생기는 양의 피크 레벨 +Ip를 얻기 위해 편향 전류 iy가 요구하는 제3a도의 제2리트레이스부 RETRACE2의 길이를 감소시킨다.

승압 전압 리트레이스 속도 증가 기능 없이도, 비줌 또는 약간의 줌이 선택된 경우, 제3a도의 리트레이스부 RETRACE2가 이용할 수 있는 시간은 리트레이스 동작을 실행하기에는 부족한 시간이 될 수도 있다. 약간의 줌이 선택된 경우, 리트레이스부 RETRACE2가 이용할 수 있는 시간은 보다 높은 정도의 줌이 선택된 때에 비해 짧다. 따라서 제3a도의 평균 전류값 iy의 감소는 바람직한 전압 승압 기능을 사용하지 않고도 성취된다.

전압 승압 기능은 또한 간격 t1-t1'동안 리트레이스부 RETRACE1에서 이용된다. 간격 t1-t1'은 트레이스 간격 t0~t1직후에 일어난다. 따라서, 각 리트레이스부 RETRACE1 및 RETRACE2는 승압단(11f)의 동작에 의해 그 속도가 증가된다.

(57) 청구의 범위

청구항 1

커패시터(도 1b의 C03)와,

상기 커패시터에 접속되고 제어 신호(V-SIZE)에 응답하여 상기 커패시터에 톱니파 전압(VSAW)의 램핑 트레이스부를 생성하는 제1전류(IURAMP)의 전류원(U06A)으로서, 상기 톱니파 전압의 변화율은 상기 제1전류에 따라 조절되어 상기 제어 신호의 변화에 의해서도 상기 커패시터 전압의 평균값이 변하게 되는 것인 제1전류원과,

상기 커패시터에 접속되어 편향 주파수와 관련된 주파수에서 상기 톱니파 전압의 리트레이스부를 발생시키는 스위칭 수단(U01A)과,

음극선관과,

상기 음극선관에 배치되어 음극선관의 디스플레이 스크린(22) 상에 라스터를 생성하는 편향 권선(Ly)을 구비하는 영상 디스플레이 장치에 있어서,

상기 톱니파 전압과 상기 제어 신호에 응답하여 상기 톱니파 전압과 상기 제어신호에 따라 상기 편향 권선에 편향 전류(Iy)를 발생시켜 상기 커패시터 전압에 대해 DC 접속된 편향 회로를 형성하며, 상기 톱니파 전압의 변화율이 변할때 수직 위치 조정이 영향을 받지 않도록 상기 커패시터 전압의 상기 평균값의 변화를 증폭기에서 상기 제어 신호의 변화가 보상하는 상기 증폭기(U01B, U01C, 11a)를 구비하는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 2

제1항에 있어서,

임피던스(R09)와,

상기 제어 신호에 응답하고 상기 임피던스에 접속되어 상기 제어 신호에 따라 정해지는 크기의 제2전류를 상기 임피던스에 생성하여 수직 위치 조정을 나타내는 제3신호(U01C의 베이스 전압)를 상기 임피던스에 발생시키는 제2전류원을 추가로 구비하고,

상기 증폭기(U01B, U01C, 11a)는 상기 톱니파 전압과 상기 제3신호의 차에 따라 상기 편향 전류를 발생하는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 3

제2항에 있어서,

상기 제1전류(IURAMP)의 전류원(U06A)과 상기 제2전류(IO)의 전류원(U02A)은 전류/전압 변환기를 포함하고, 상기 제1전류와 제2전류의 변화를 동일한 방향으로 일으키는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 4

제2항에 있어서,

상기 증폭기(U01B, U01C, 11a)는 상기 제3신호(U01C의 베이스 전압)와 상기 톱니파 신호(VSAW)중 하나에 응답하는 반전 입력 단자(U01C의 베이스)를 가지며, 상기 제3신호와 상기 톱니파 전압 중 다른 하나에 응답하는 비반전 입력 단자(U01B의 베이스)를 갖는 차동 증폭기(U01B,U01C)를 포함하는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 5

제2항에 있어서,

상기 제1전류(IURAMP)와 제2전류(IO)는, 주위 온도 변화에 의해 수직 위치가 영향을 받지 않도록 온도 변화가 일어날 때, 동일한 방향으로 변하는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 6

제1항에 있어서,

상기 제어 신호(V-SIZE)를 조절하여 화상 높이를 조절하는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 7

수직 크기 제어 신호(V-SIZE)의 신호원을 구비하는 영상 디스플레이 장치에 있어서,

상기 제어 신호에 응답하며 이 제어 신호에 따라 변하는 크기의 제1전류(IURAMP)와 제2전류(IO)를 생성하여 상기 제1전류의 변화와 제2전류의 변화가 서로를 따라 가도록 하는 수단(U06A,U02A)과,

상기 제1전류에 응답하여 상기 제어 신호에 따라 진폭이 결정되는 톱니파신호(VSAW)를 발생시키는 톱니파 발생기(100)와, 기준 신호(U01C의 베이스 전압)와 상기 톱니파 신호에 응답하여, 궤환 경로(11d, R60)를 거쳐 상기 증폭기에 접속되는 수직 편향 전류(iy)를 생성하는 수직 편향 권선(Ly)에 접속되는 제1출력 신호(V11b)를 발생시키는 차동 증폭기(U01B, U01C, 11a)와,

상기 제2전류에 응답하여, 상기 제어 신호에 따라 결정되는 DC레벨의 상기 기준 신호를 상기 궤환 경로 바깥에서 생성하는 수단(R90)을 구비하는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 8

제7항에 있어서,

상기 수직 편향 권선(Ly)에 접속되는 출력단을 추가로 구비하고,

상기 기준 신호(U01C의 베이스 전압)와 톱니파 신호(VSAW)는 상기 출력단을 통해 상기 수직 편향 권선에 DC접속되어 DC 접속 수직 편향 회로를 형성하는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 9

제7항에 있어서,

상기 차동 증폭기는 상보적인 톱니파 신호를 발생하는 입력단(U01B, U01C)을 포함하는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 10

제7항에 있어서,

상기 제1전류 발생 수단(U06A)은 줌 제어 신호(ZOOM)에 응답하며, 상기 줌 제어 신호에 따라 상기 톱니파 신호의 변화율이 변하도록 상기 제1전류를 변화시키는 것을 특징으로 하는 영상 디스플레이 장치.

청구항 11

음극선관에 장착된 수직 편향 권선(Ly)을 구비하는 영상 디스플레이 장치에 있어서,

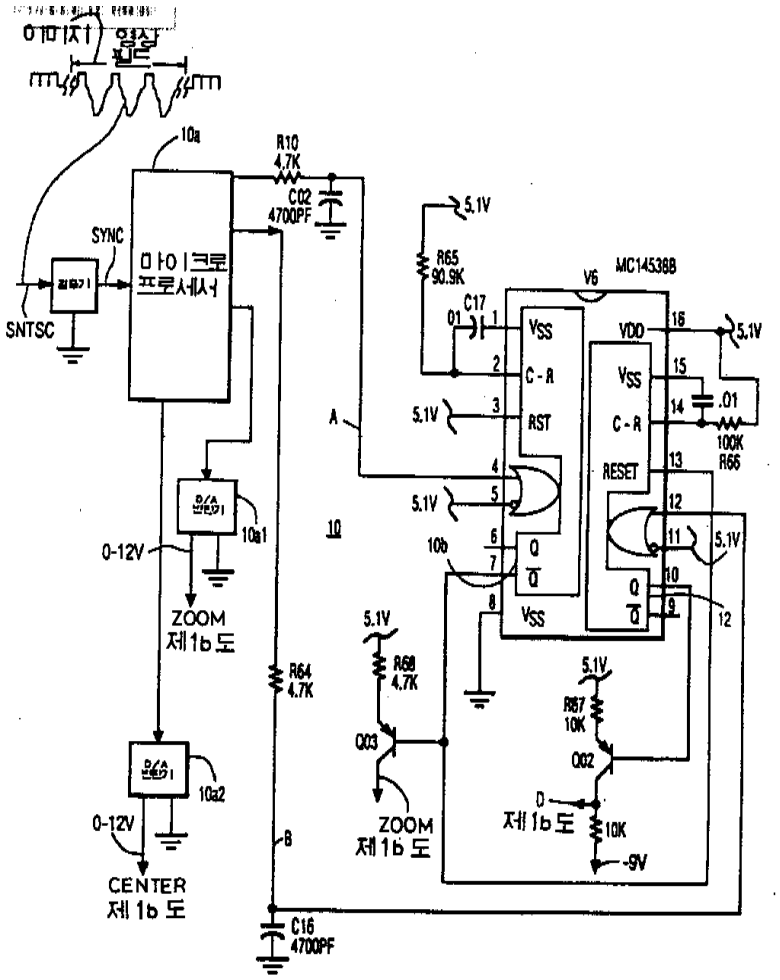
한쌍의 상보 톱니파 신호(VRAMP1, VRAM2)에 응답하며 상기 수직 편향 권선에 접속되어서 수직 편향 전류(iy)를 발생시키는 차동 증폭기(11a)와,

궤환 경로를 형성하도록 상기 편향 권선과 상기 증폭기에 접속되어 상기 편향 전류를 나타내는 궤환 신호(단자 11D의 전압)를 발생시키는 수단(R80)과,

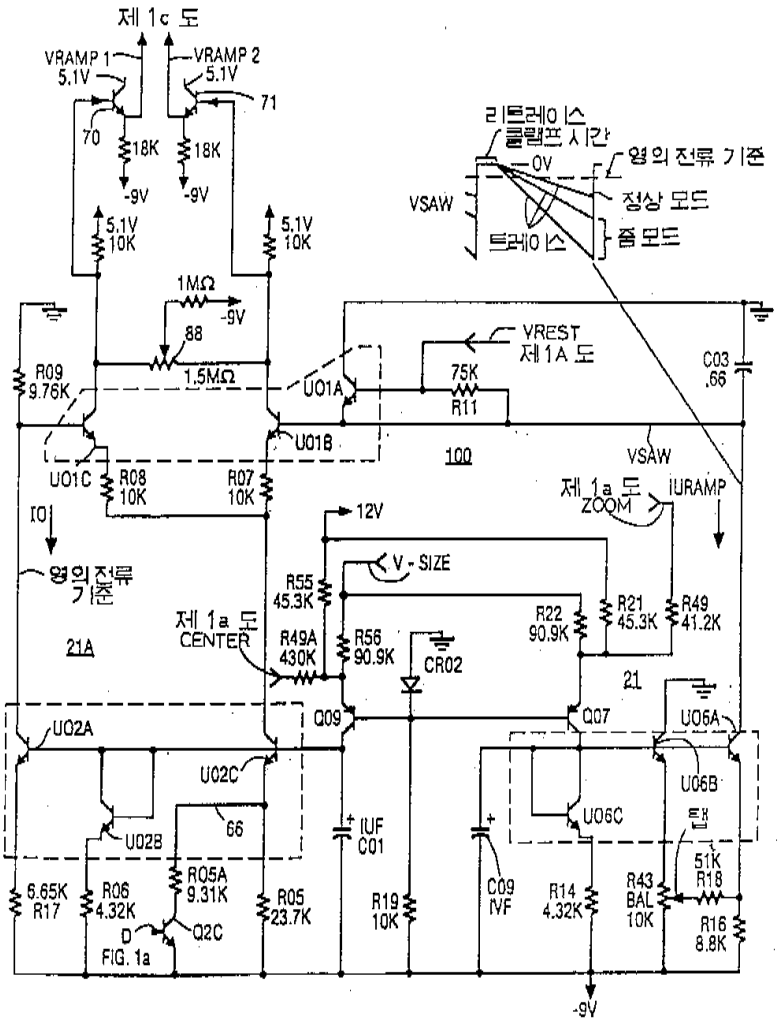
상기 톱니파 신호가 상기 증폭기의 궤환 경로 바깥에서 발생하도록 상기 증폭기의 상기 입력단에 접속되는 상기 상보 톱니파 신호(VRAMP1,VRAMP2)를, 수직 동기 신호(VRESET)에 응답하여, 발생시키는 톱니파 발생기(100, U01B, U01C)를 구비하는 것을 특징으로 하는 영상 디스플레인 장치.

도면

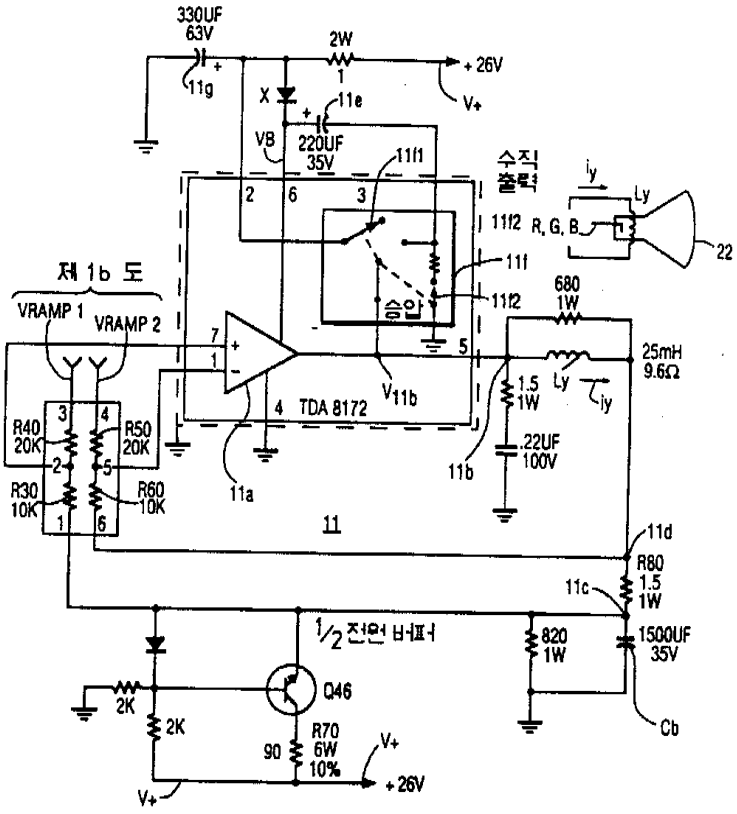
도면1a


이미지 영상 입력
10a
R10 4.7K
C02 4700PF
5.1V
R65 90.9K
MC14538B
V6
C17
.01
SYNC
마이크로 프로세서
SNTSC
VSS
C-R
RST
VDD
RESET
100K R66
A
10
10b
D/A 변환기
10a1
0-12V
ZOOM 제1b도
R64 4.7K
R68 4.7K
R67 10K
Q03
Q02
10a2
CENTER 제1b도
B
D
10K
-9V
C16 4700PF

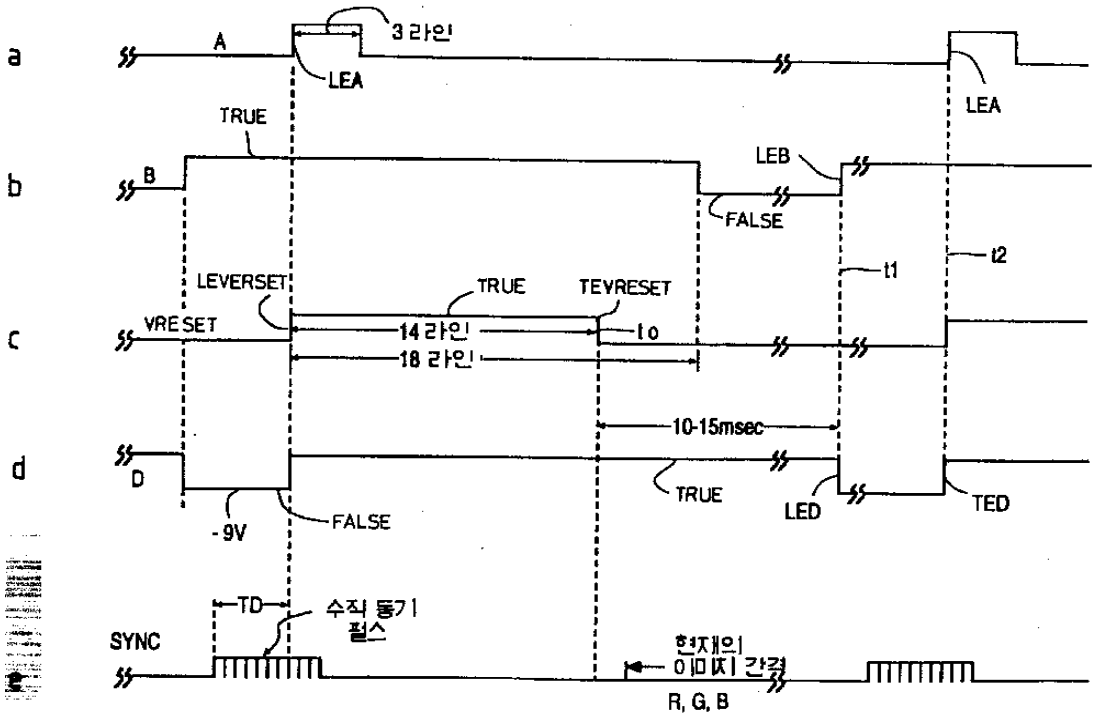
도면1b


제 1c 도
VRAMP 1
5.1V
VRAMP 2
5.1V
71
70
18K
18K
-9V
-9V
5.1V
10K
5.1V
10K
리트레이스
클램프시간
0V
영의 전류 기준
VSAW
정상 모드
트레이스
줌 모드
1MΩ
-9V
88
1.5MΩ
R09
9.76K
U01A
VREST
제 1A 도
75K
R11
C03
.66
U01B
100
VSAW
U01C
R08
10K
R07
10K
제 1a 도
ZOOM
IURAMP
IO
12V
영의 전류
기준
V - SIZE
R55
45.3K
제 1a 도
CENTER
21A
R49A
430K
R56
90.9K
CR02
R22
90.9K
R21
45.3K
R49
41.2K
21
U02A
Q09
Q07
U06A
U02C
U06B
U02B
66
IUF
C01
U06C
탭
51K
R18
6.65K
R17
R06
4.32K
R05A
9.31K
R05
23.7K
R19
10K
C09
IVF
R14
4.32K
R43
BAL
10K
R16
8.8K
D
Q2C
FIG. 1a
-9V

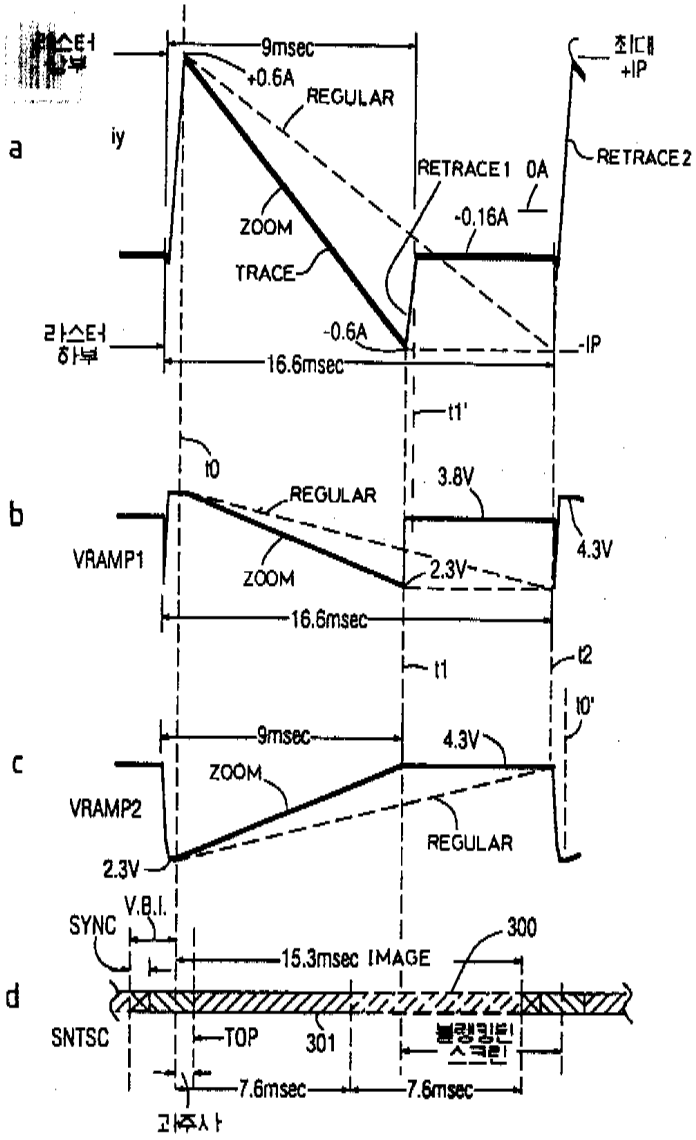
도면1c


330UF
63V
11g
2W
+26V
V+
X
11e
VB
220UF
35V
11f1
수직
출력
2
6
3
11f2
R, G, B
iy
Ly
22
11f
승압
680
1W
11f2
제 1b 도
VRAMP 1
VRAMP 2
7
1
5
25mH
9.6Ω
1.5
1W
Ly
iy
R40
20K
R50
20K
R30
10K
R60
10K
TDA 8172
V11b
11a
11b
.22UF
100V
11
11d
R80
1.5
1W
11c
1/2 전원 버퍼
820
1W
1500UF
35V
Cb
Q46
2K
2K
R70
6W
10%
90
V+
+26V

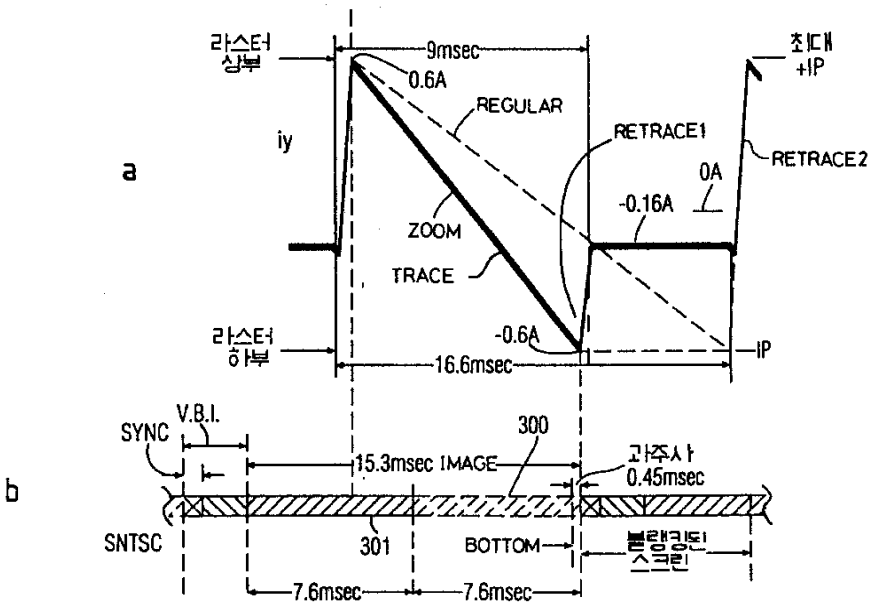
도면2


a
A
3 라인
LEA
LEA
TRUE
b
B
LEB
FALSE
t1
t2
LEVERSET
TRUE
TEVRESET
c
VRESET
14 라인
18 라인
to
10-15msec
d
D
TRUE
LED
TED
-9V
FALSE
TD
수직 동기
펄스
SYNC
현재의
이미지 간격
R, G, B

도면3


a
b
c
d
9msec
+0.6A
REGULAR
RETRACE1 0A
RETRACE2
+IP
-0.16A
ZOOM
TRACE
-0.6A
-IP
16.6msec
t1'
t0
3.8V
VRAMP1
2.3V
4.3V
t1
t2
t0'
VRAMP2
SYNC
V.B.I.
15.3msec IMAGE
300
SNTSC
TOP
301
7.6msec
7.6msec

도면4


a
라스터
상부
9msec
0.6A
REGULAR
RETRACE1
RETRACE2
0A
-0.16A
ZOOM
TRACE
iy
라스터
하부
-0.6A
16.6msec
IP
b
SYNC
V.B.I.
15.3msec IMAGE
300
0.45msec
SNTSC
301
BOTTOM
7.6msec
7.6msec