

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2012-502481

(P2012-502481A)

(43) 公表日 平成24年1月26日(2012.1.26)

(51) Int.Cl.	F 1	テーマコード (参考)
H01G 4/12 (2006.01)	H01G 4/12 4 1 5	5 E 001
H01G 4/33 (2006.01)	H01G 4/06 1 0 1	5 E 082
	H01G 4/12 4 1 8	
	H01G 4/12 4 2 7	
	H01G 4/12 4 2 4	

審査請求 未請求 予備審査請求 有 (全 15 頁)

(21) 出願番号 特願2011-526196 (P2011-526196)
 (86) (22) 出願日 平成21年9月3日 (2009.9.3)
 (85) 翻訳文提出日 平成23年5月2日 (2011.5.2)
 (86) 國際出願番号 PCT/US2009/055874
 (87) 國際公開番号 WO2010/028138
 (87) 國際公開日 平成22年3月11日 (2010.3.11)
 (31) 優先権主張番号 61/094,317
 (32) 優先日 平成20年9月4日 (2008.9.4)
 (33) 優先権主張国 米国(US)

(71) 出願人 510246002
 ヴィシェイ スプラーダ インコーポレイ
 テッド
 アメリカ合衆国 ペンシルベニア州 19
 355-2143 モルヴァン ランカス
 ターアベニュー 63
 (74) 代理人 100081961
 弁理士 木内 光春
 (72) 発明者 カトラロ ルーベン
 イスラエル国 リション・レジオン ジェ
 ヴァリアオ 4 ストリート
 (72) 発明者 コーエン ニッシム
 イスラエル国 36083 ティボン イ
 ーガル・アロン・ストリート 9

最終頁に続く

(54) 【発明の名称】バルクコンデンサとその製造方法

(57) 【要約】

【課題】高いキャパシタンス密度を達成可能なコンデンサとその製造方法を提供する。

【解決手段】バルクコンデンサは、金属箔から形成された第1電極と、金属箔上に形成された半導体の多孔質セラミック本体と、多孔質セラミック本体の上に例えば酸化処理により形成された誘電体層と、多孔質セラミック本体の気孔に充填されて第2電極を形成する導電性媒質を有する。コンデンサには、カプセル化用の各種の層や電気的終端を形成してもよい。バルクコンデンサの製造方法では、金属箔から形成された第1電極の上に半導体の多孔質セラミック本体を形成し、酸化処理して誘電体層を形成し、多孔質セラミック本体に導電性媒質を充填して第2電極を形成する。金属箔と多孔質セラミック本体の間に半導体のセラミック薄膜層を形成してもよい。

【選択図】図1

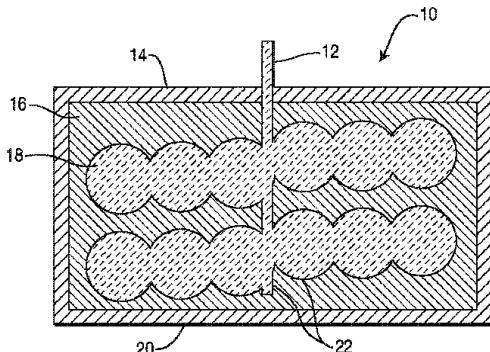


FIG. 1

【特許請求の範囲】**【請求項 1】**

金属箔から形成された第1電極と、
前記金属箔の上に形成された半導体の多孔質セラミック本体と、
前記多孔質セラミック本体の上に形成された誘電体層と、
前記多孔質セラミック本体の少なくとも一部に充填されて第2電極を形成する導電性媒質、を備えた、
ことを特徴とするバルクコンデンサ。

【請求項 2】

前記多孔質セラミック本体をカプセル化する導電性金属層、をさらに備えた、
ことを特徴とする請求項1記載のバルクコンデンサ。

【請求項 3】

前記導電性金属層は銀を含む、
ことを特徴とする請求項2記載のバルクコンデンサ。

【請求項 4】

前記金属箔と前記多孔質セラミック本体との間に形成された半導体セラミック層、をさらに備えた、
ことを特徴とする請求項1記載のバルクコンデンサ。

【請求項 5】

前記金属箔は、幾何学的外形形状を有する、
ことを特徴とする請求項1記載のバルクコンデンサ。

【請求項 6】

前記導電性媒質は、導電性ポリマーを含む、
ことを特徴とする請求項1記載のバルクコンデンサ。

【請求項 7】

前記誘電体層は、前記多孔質セラミック本体の自由表面上に形成されている、
ことを特徴とする請求項1記載のバルクコンデンサ。

【請求項 8】

前記誘電体層は、前記多孔質セラミック本体および前記金属箔の上に形成されている、
ことを特徴とする請求項1記載のバルクコンデンサ。

【請求項 9】

前記第1電極に接続された第1電気リードと、前記第2電極に接続された第2電気リード、をさらに備え、

前記第1電気リードと第2電気リードは、実装基板に設けられた第1導電性パッドと第2導電性パッドの位置関係に適合した位置関係となるように構成されている、
ことを特徴とする請求項1記載のバルクコンデンサ。

【請求項 10】

前記第1電気リードと第2電気リードは、導電性接着剤を介して前記第1導電性パッドと第2導電性パッドに接続される、
ことを特徴とする請求項9記載のバルクコンデンサ。

【請求項 11】

前記第1電気リードと第2電気リードの間に設けられた非導電性接着剤、をさらに備えた、

ことを特徴とする請求項10記載のバルクコンデンサ。

【請求項 12】

金属箔を含む第1電極の上に半導体の多孔質セラミック本体を形成する工程と、
前記多孔質セラミック本体を酸化処理して誘電体層を形成する工程と、
前記多孔質セラミック本体に導電性媒質を充填して第2電極を形成する工程、を有する、
ことを特徴とするバルクコンデンサの製造方法。

10

20

30

40

50

【請求項 1 3】

前記多孔質セラミック本体を導電性金属層でカプセル化する工程、をさらに有する、ことを特徴とする請求項 1 2 記載のバルクコンデンサの製造方法。

【請求項 1 4】

前記導電性金属層は、銀を含む、
ことを特徴とする請求項 1 3 記載のバルクコンデンサの製造方法。

【請求項 1 5】

前記金属箔と前記多孔質セラミック本体の間に半導体セラミック層を形成する工程、をさらに有する、
ことを特徴とする請求項 1 2 記載のバルクコンデンサの製造方法。

10

【請求項 1 6】

前記金属箔を幾何学的外形形状にする工程、をさらに有する、
ことを特徴とする請求項 1 2 記載のバルクコンデンサの製造方法。

【請求項 1 7】

前記酸化処理は、熱的に行われる、
ことを特徴とする請求項 1 2 記載のバルクコンデンサの製造方法。

【請求項 1 8】

前記酸化処理は、電気化学的に行われる、
ことを特徴とする請求項 1 2 記載のバルクコンデンサの製造方法。

20

【請求項 1 9】

前記導電性媒質は、導電性ポリマーを含む、
ことを特徴とする請求項 1 2 記載のバルクコンデンサの製造方法。

【請求項 2 0】

前記誘電体層は、前記多孔質セラミック本体および前記金属箔の上に形成される、
ことを特徴とする請求項 1 2 記載のバルクコンデンサの製造方法。

【請求項 2 1】

前記第 1 電極に第 1 電気リードを接続し、かつ、前記第 2 電極に第 2 電気リードを接続する工程、をさらに備え、

前記第 1 電気リードと第 2 電気リードは、実装基板に設けられた第 1 導電性パッドと第 2 導電性パッドの位置関係に適合した位置関係となるように構成される、
ことを特徴とする請求項 1 2 記載のバルクコンデンサの製造方法。

30

【請求項 2 2】

前記第 1 電気リードと第 2 電気リードは、導電性接着剤を介して前記第 1 導電性パッドと第 2 導電性パッドに接続される、
ことを特徴とする請求項 2 1 記載のバルクコンデンサの製造方法。

【請求項 2 3】

前記第 1 電気リードと第 2 電気リードの間に非導電性接着剤が設けられる、
ことを特徴とする請求項 2 2 記載のバルクコンデンサの製造方法。

【発明の詳細な説明】**【技術分野】****【0 0 0 1】**

本発明は、コンデンサに関するものであり、特に、高いキャパシタンス密度を達成可能なコンデンサに関する。

40

【背景技術】**【0 0 0 2】**

コンデンサ（電解コンデンサおよびセラミックコンデンサを含む）を製造する技術は、それらの実質上の物理的限界にまで迫りつつある。従来は、カーボン 2 重層コンデンサやタンタル電解コンデンサ等の表面積が大きなコンデンサにより、高いキャパシタンス密度が達成されている。他の手法として、積層セラミックコンデンサにおいて使用されているような高い誘電率（K）を有する薄い誘電体材料により高いキャパシタンス密度を達成す

50

ることも可能である。このような技術の進歩にも関わらず、課題が残されている。特に、高いキャパシタンス密度に対する要求は、そのような方法に関連する限界を超えて増大し続けている。高いキャパシタンス密度は、より小型の電子デバイスを作製するために、非常に切望されている特性である。

【発明の概要】

【発明が解決しようとする課題】

【0003】

そのため、高いキャパシタンス密度を達成可能なコンデンサが要求されている。したがって、本明細書中で開示している実施形態の目的、特徴、または効果は、高いキャパシタンス密度を達成可能なコンデンサとその製造方法を提供することである。

10

【0004】

これらの目的、特徴、または効果は、以下の明細書および特許請求の範囲の記載から明白である。

【課題を解決するための手段】

【0005】

本明細書中で開示している実施形態の一つの態様によれば、バルクコンデンサは、金属箔、この金属箔上に形成された半導体多孔質セラミック本体、この多孔質セラミック本体上に（例えば、酸化によって）形成された誘電体層、多孔質セラミック本体に充填される導電性媒質、多孔質セラミック本体をカプセル化する導電性金属層、を有する。本発明の別の態様によれば、バルクコンデンサの製造方法は、金属箔上に半導体多孔質セラミック本体を形成する工程、半導体多孔質セラミック本体を酸化して誘電体層を形成する工程、多孔質セラミック本体に導電性媒質を充填する工程、導電性金属層で多孔質セラミック本体をカプセル化する工程、を有する。

20

【図面の簡単な説明】

【0006】

【図1】本発明によるコンデンサの1つの実施形態を示す図である。

【図2】本発明の1つの態様による第1電極、第1セラミック層、多孔質セラミック本体の一部を示す断面図である。

【図3】本発明によるコンデンサの別の実施形態を示す図である。

30

【図4】本発明による実装基板を示す図である。

【図5】本発明によるコンデンサの別の実施形態を示す図である。

【図6】本発明の1つの態様による方法を示す図である。

【発明を実施するための形態】

【0007】

本発明によれば、高いキャパシタンス密度を有するコンデンサを提供できる。本発明は、高誘電率のセラミックと表面積の大きな多孔質マトリックスとの画期的な組合せによって、高いキャパシタンス密度を達成するものである。特に、コンデンサには、高誘電率のセラミック材料を、大きな表面積を有する多孔質セラミック本体と組合せて使用してもよい。

40

【0008】

多孔質セラミック本体は、金属箔上に形成される。一般的に、金属箔は、第1電極として機能する。多孔質セラミック本体と金属箔の間に中間セラミック層を設けてもよい。次に、多孔質セラミック本体が酸化処理される。この酸化処理は、熱酸化処理または電気化学的酸化処理などの各種の手法によって実現可能である。この酸化処理によって、多孔質セラミック本体の自由表面上に高誘電率(K)の薄い誘電体層が形成される。多孔質セラミック本体には、次に、例えば、導電性ポリマーなどの導電性媒質が充填される。一般的に、導電性媒質は、第2電極を形成する。得られたコンデンサ本体をカプセル化して好適な実装構造や電気的終端またはその両方を形成するために、構成要素を追加してもよい。例えば、多孔質セラミック本体に導電性媒質を充填した後、例えば、銀等の導電性金属層でカプセル化してもよい。

50

【0009】

このように、多孔質構造によって与えられる大きな表面積と、誘電体によって与えられる高誘電率(K)の薄い誘電体層とを組合せることによって、小型の、高いキャパシタンス密度を有するコンデンサを作製できる。

【0010】

図1は、コンデンサ10を単純化した実施形態を示している。このコンデンサ10は、第1電極12を備えており、この第1電極12は、金属箔を含む多様な材料により形成可能である。金属箔についても、多様な金属箔が使用可能である。金属箔は、Ta, Ni, W, Nb, V, Mo, Fe、またはそれらの合金を含む要素のグループから選択可能である。コバール合金やインバー合金もまた、それらの熱膨張係数(CTE : coefficient of thermal expansion)が誘電体層やセラミック層の熱膨張係数(CTE)と同等であるため、好適な材料である。好適な金属箔は、カーペンター・テクノロジー社(米国、ペンシルベニア州、ワイオミッキング)、キャボット・スーパーメタル社(米国、ペンシルベニア州、ボイヤータウン)、H C スタルク社(米国、マサチューセッツ州、ニュートン)を含む多様な提供元から入手可能であるが、好適な金属箔の提供元はこれらに限定されない。上記のように、第1電極12は、誘電体要素やセラミック要素の熱膨張係数(CTE)と同等となるように選択された熱膨張係数(CTE)を有するため、熱ストレスを最小にすることができる。典型的な実施形態においては、3~15 ppmの熱膨張係数(CTE)が使用される。金属箔の厚みは、例えば、20~250 μm の範囲内で適宜選択可能である。より典型的には、金属箔の厚みは、100~150 μm の範囲内で選択される。

10

20

【0011】

半導体多孔質セラミック本体18は、第1電極12上に形成される。なお、本発明の範囲内で、多様な幾何学的外形形状(主として第1電極12の形状に依存)が使用可能である。また、多孔質セラミック本体は、多様なセラミック層や多様な組成物による多様な処理を用いて形成可能である。1つの実施形態においては、半導体多孔質セラミック本体18を形成する前に、第1電極12上に薄い半導体セラミック層が形成される。チタン酸バリウム・ストロンチウム(BST)を含む多様な半導体セラミック材料が使用可能である。Nb₂O₅, TiO₂, BaCO₃, SrTiO₃等の要素を含むセラミック組成物もまた、好適なセラミック材料として使用可能である。さらに他の好適な材料としては、マグネシウムニオブ酸塩(すなわち、Nb₃MgNb₂O₉)、チタン酸鉛、およびペロブスカイト型酸化物等も使用可能である。

30

【0012】

図2は、一つの実施形態を単純化した断面図を示しており、この実施形態は、第1電極12、半導体第1セラミック層17、および半導体多孔質セラミック本体18を有する。図示している各層の厚みは、実際の寸法比率を示すものではない。第1セラミック層17は、相対的に薄く、1~10 μm の厚みで第1電極12上に形成される。第1セラミック層17は、典型的には還元雰囲気中で最大密度となるように焼成されて焼結する。還元雰囲気は、多様なガス組成から選択可能である。例えば、還元雰囲気は、1~10%の水素濃度を有するArとH₂の混合ガスである。N₂とH₂の混合ガス等の他のガス組成も同様に使用可能である。還元処理温度は、典型的には900~1400である。ピーク温度の持続時間は、典型的には5~60分である。これに限らず、多様な温度条件で処理可能である。第1セラミック層17は、還元焼成処理後に、5 cmを超える導電性を有することが望ましい。

40

【0013】

多孔質セラミック本体18は、第1セラミック層17の上に第2セラミック層として形成される。なお、多孔質セラミック本体18は第1電極12上に直接形成してもよい。第1セラミック層17と多孔質セラミック本体18は、スクリーン印刷、ドクターブレード法、ラミネート法、スプレー法、ディップコーティング法、等の、従来のセラミック形成手法を用いて形成可能である。最近の例としては、第1セラミック層17と多孔質セラミック本体18は、電気泳動法(EPD : Electrophoretic Deposition)を用いて形成さ

50

れる。

【0014】

第1セラミック層17は、還元焼成処理後に半導体の特性を有するため、第2層（例えば、多孔質セラミック本体18を形成する層）を、電気泳動法（EPD）を用いて形成してもよい。一般的に、電気泳動法（EPD）は、電界の影響で荷電と反対の電極に堆積する荷電粒子を利用する手法である。電気泳動法（EPD）を用いた場合には、化学的な組成にほとんど依存することなく、広範な粒子材料を堆積させることができる。電気泳動法（EPD）によれば、自立的な本体および自立的な層が形成可能である。層の厚みに関しては、ミクロンレベルの厚みからミリレベルの厚みの層が形成可能である。懸濁液中の粒子の固体添加量、電界強度、および時間は、電気泳動法（EPD）のプロセスにおける堆積量を調整するための主要なパラメータである。

10

【0015】

多孔質セラミック本体18は、例えば、BET理論（BET：Brunauer, Emmett, Teller）により計算した場合に $0.5 \sim 5 \text{ m}^2/\text{g}$ と大きい比表面積を有する粒子から構成される。多孔質セラミック本体18は、典型的には、第1セラミック層に関して上述した各種の混合ガス等の還元雰囲気中で焼成されて焼結する。多様な還元処理温度が使用可能である。還元処理温度は、典型的には、開気孔構造を維持し、かつ、大きな密度増加を回避するように選択される。還元処理後の多孔質セラミック本体18の厚みは、典型的には、 $10 \sim 250 \mu\text{m}$ の範囲内である。

20

【0016】

この処理によって得られたセラミック本体は、体積の75%に及ぶ空隙率を持つ開気孔構造を有する。この開気孔構造には、 $0.1 \sim 6 \mu\text{m}$ の広範な気孔サイズを持たせることができる。望ましい気孔サイズは、 $0.3 \sim 3 \mu\text{m}$ の範囲内である。多孔質セラミック本体18は、多様な幾何学的外形形状とすることが可能であるが、その形状は、典型的には第1電極12の形状に依存する。例えば、第1電極12は、約 $100 \mu\text{m}$ の厚みを有する矩形形状としてもよい。この場合に、多孔質セラミック本体18は、第1電極12の上に、複数の角度から（例えば、2つのサイドから）形成可能である。第1電極は、他の幾何学的外形形状とすることも可能であり、例えば、櫛形状や、1つ以上の多角形を含む複雑形状、単純形状、さらにはそれらの組合せを含む各種の形状とすることが可能である。

30

【0017】

図1を再び参照すれば、誘電体層22が、多孔質セラミック本体18の上に（第1セラミック層17を設けた場合には、第1セラミック層17と多孔質セラミック本体18の上に）形成されている。なお、図中に示すように、参照符号「22」、「18」は、同じ構成要素に付加されている。これは、図中において、各種の薄い層を区別して描くことが困難であることに起因する。誘電体層22は、一般的に、多孔質セラミック本体18の自由表面を覆うように形成される。多孔質セラミック本体18の形状は、誘電体層22の形成後も、（厚みにおける非常にわずかな増加を除いて）本質的に変化することなく維持される。誘電体層22は、熱酸化処理または電気化学的酸化処理を含む多様なプロセスを通じて形成可能である。熱酸化処理を使用する1つの実施形態においては、多孔質セラミック本体18は、酸素含有雰囲気中において、 $500 \sim 1400$ °の温度、5~120分の処理時間で加熱処理される。この処理によって、多孔質セラミック本体18の上に（第1セラミック層17を設けた場合には、第1セラミック層17と多孔質セラミック本体18の上に）薄い誘電体層が形成される。多孔質セラミック本体18の気孔内に酸素を確実に保持するために、熱酸化処理中やピーク温度時にポンピングとページのサイクルを利用してよい。

40

【0018】

電気化学的酸化処理を使用する1つの実施形態において、多孔質セラミック本体18（第1セラミック層17を設けた場合には、第1セラミック層17と多孔質セラミック本体18）は、アルカリ性（ $\text{pH} > 10$ ）の1種類以上の高塩基性溶液に浸漬される。この処理によって誘電体層が形成される。例えば、この溶液としては、アンモニアベースのSr

50

, $\text{Ba}(\text{OH})_2$ (水酸化ストロンチウム、水酸化バリウム) が使用可能であり、選択的に Br , St , $8(\text{OH})_2$ と組み合わせて使用可能である。多孔質セラミック本体 18 は、典型的には、40 ~ 130 の温度に加熱された溶液中に浸漬される。一般的には、陽極処理用の電界を印加することにより、多孔質セラミック本体 18 の自由表面に溶解と還元を発生させる。典型的には、印加電圧は 2 ~ 20 V、処理時間は 1 ~ 12 時間である。誘電体層が形成された時点で、誘電体層 22 を安定化させるための後処理を行ってもよい（例えば、酸素雰囲気中における 250 ~ 1200 の加熱処理）。

【0019】

誘電体層の特性は、溶液中に Mn , Nb , Mg , Si , Zr , Ti , Bi , Cu , Ag 等の要素を溶解することによってさらに変更可能である。これらの要素は、電気化学的に形成された酸化物層内の成分となる。また、1200 の後処理を採用してもよい。例えば、酸化処理と後続の加熱処理により、高安定化した誘電体層としてマンガン層 ($\text{Mn}_{x} \text{O}_y$, $x > 2$, $y > 3$) を形成してもよい。誘電体層 22 (熱的酸化処理、電気化学的酸化処理またはその他の処理によって形成される) は、典型的には、0.1 ~ 1 μm の厚みで形成され、 10^6 ~ 10^{11} の高い絶縁抵抗 (IR: insulation resistance) を有する。酸化処理された時点で、多孔質セラミック本体 18 (第 1 セラミック層 17 を設けた場合には、第 1 セラミック層 17 と多孔質セラミック本体 18) は、典型的には、500 ~ 50000 の高い誘電率 (K) によって特徴付けられる。

【0020】

導電性媒質 16 は、多孔質セラミック本体 18 に充填するために使用される。導電性媒質としては、ポリエチレンジオキシチオフェン (PEDT)、ポリ(3,4-エチレンジオキシチオフェン)、ポリ(アセチレン)類、ポリ(ピロール)類、ポリ(チオフェン)類、ポリアニリン類、ポリチオフェン類、ポリ(p-フェニレンサルファイド)、ポリ(パラ-フェニレンビニレン)類 (PPV) およびその可溶性誘導体類、ポリ(3-アルキルチオフェン)類、ポリインドール、ポリピレン、ポリカルバゾール、ポリアズレン、ポリアゼピン、ポリ(フルオレン)類、および、ポリナフタレン、等の導電性ポリマーを含む多様な組成の物質が使用可能である。

【0021】

1つの実施形態においては、商業的に入手可能なポリエチレンジオキシチオフェン (PEDT) の構成が利用可能である（例えば、H C スタルク社（米国、マサチューセッツ州、ニュートン）提供の「Clevios（登録商標）」（PEDT））。一般的に、導電性媒質は、100ジーメンス (S) / cm より高い導電率を持つ必要があり、望ましくは、1000 S / cm 以上である。導電性媒質は、ディップコーティング含浸法を含む多様なプロセスによって付加される。一般的に、多孔質セラミック本体 18 には、導電性媒質の微細な分散粒子（例えば、ナノサイズの粒子）を含む希釈混合液を含浸させる。

【0022】

一般的に、導電性媒質 16 は、第 2 電極を形成する。得られたコンデンサ本体をカプセル化して好適な実装構造や電気的終端またはその両方を形成するために、構成要素を追加してもよい。そのような一例として、導電性金属層 20 により多孔質セラミック本体 18 (この時点では、誘電体層 22 と導電性媒質 16 によりコーティングされている) をカプセル化して、この導電性金属層 20 を第 2 電極用の電気的終端として機能させる。導電性金属層 20 の金属として、多様な金属が使用可能である。1つの実施形態においては、高い導電性を有する銀ペーストが使用される。導電性金属層は、ブラッシング法やディッピング法を含む多様な手法により形成可能である。好適な金属は、ロード社（米国、ノースカロライナ州、キャリー）、エマーソン・アンド・カミング社（米国、カリフォルニア州、アーバイン）、デュポン社を含む多様な提供元から入手可能である。

【0023】

図 3 は、本発明による別の実施形態を示している。図 3 に示す各層は、図 1 に関して上述した材料やプロセスを用いて形成可能である。この実施形態において、コンデンサ 100 は、第 1 電極 212 を備えており、この第 1 電極 212 は、この例では、金属箔から構

10

20

30

40

50

成されている。金属箔の第1電極212の上に、第1セラミック層217が形成される。第1セラミック層217の上に、多孔質セラミック本体218が形成される。なお、多孔質セラミック本体218は、第1電極212上に直接形成してもよい。多孔質セラミック本体218の上に、誘電体層222が形成される。多孔質セラミック本体218は、導電性媒質216によってカプセル化される。導電性媒質216は、本質的に第2電極を形成する。好適な導電性媒質としては、図1に関して上述した導電性ポリマー等が使用可能である。

【0024】

なお、図中に示すように、参照符号「222」、「218」、「216」は、同じ構成要素に付加されている。これは、図中において、各種の薄い層を区別して描くことが困難であることに起因する。誘電体層222は、一般的に、多孔質セラミック本体218の自由表面を覆うように形成される。多孔質セラミック本体218の形状は、誘電体層222の形成後も、（厚みにおける非常にわずかな増加を除いて）本質的に変化することなく維持される。その後、導電性媒質216によって多孔質セラミック本体218をカプセル化し、図3に示すような一般的に矩形形状のコンデンサ本体を得る。

10

【0025】

図3中の残りの構成要素は、上記のプロセスで得られたコンデンサ本体における電気的終端の形成およびコンデンサ本体のカプセル化のために付加される。この実施形態において、導電性ポリマー等の導電性媒質216の少なくとも一部は、高い導電性を有する銀ペースト層260でカバーされる。第1電気リード270が第1電極212に電気的に接続され、第2電気リード280が銀ペースト層260に接続される。リード付のこのコンデンサ本体は、カプセル層290によりカプセル化される。カプセル層290は、エポキシ、レジン、パリレンなどの各種の材料から構成可能であり、多様な周知のモールド成形技術により形成可能である。最終的に得られたコンデンサアセンブリは、以下に詳述するような実装基板295に実装可能である。

20

【0026】

図4は、典型的なプリント回路(PC)基板などの実装基板295を示している。実装基板295は、従来のPC基板技術を用いて作製可能なベース部300を有する。このベース部300の上に、第1と第2のメタライゼーション302, 304が形成される。第1と第2のメタライゼーション302, 304は、一般的に、図3に示すような第1と第2の電気リード270, 280と位置合せするために、間隔を空けて形成される。なお、第1と第2のメタライゼーション302, 304は、1つ以上の回路トレース(図示せず)に接続可能である。第1と第2の電気リード270, 280を、第1と第2のメタライゼーション302, 304に電気的に接続するために、導電性接着剤306が使用される。第1と第2のメタライゼーション302, 304の間に、非導電性接着剤308を使用してもよい。コンデンサ100を基板に実装した後、従来技術を用いてハンダ付けを行ってもよい。なお、本発明の範囲内で多種多様な実装技術が使用可能である。

30

【0027】

図5は、本発明による別の実施形態を示している。この実施形態において、第1電極512は、図4に示した中央配置の第1電極212とは逆に、コンデンサ本体のエッジに沿って配置されている。図5に示す各層は、図1に関して上述した材料やプロセスを用いて形成可能である。この実施形態において、コンデンサ400は、第1電極512を備えている。金属箔の第1電極512の上に、第1セラミック層517が形成される。第1セラミック層517の上に、多孔質セラミック本体518が形成される。なお、多孔質セラミック本体518は、第1電極512上に直接形成してもよい。

40

【0028】

多孔質セラミック本体518の自由表面上に、誘電体層522が形成される。また、多孔質セラミック本体518に導電性媒質516(導電性ポリマー等)を含浸させる。

【0029】

なお、図中に示すように、参照符号「522」、「518」、「516」は、同じ構成

50

要素に付加されている。これは、図中において、各種の薄い層を区別して描くことが困難であることに起因する。誘電体層 522 は、一般的に、多孔質セラミック本体 518 の自由表面を覆うように形成される。多孔質セラミック本体 518 の形状は、誘電体層 522 の形成後も、（厚みにおける非常にわずかな増加を除いて）本質的に変化することなく維持される。その後、導電性媒質 516 によって多孔質セラミック本体 518 をカプセル化し、図 5 に示すような一般的に矩形形状のコンデンサ本体を得る。

【0030】

導電性媒質 516 の層の典型的な厚みは、1 ~ 10 μm である。多孔質セラミック本体 518 の全ての開気孔に導電性媒質を充填することが望ましく、これにより、最大のキャパシタンスが実現できる。良好な電気特性を確保するために、導電性ポリマーは、誘電体層 522 に対して高い接着性を持つことが望ましい。第 1 電極 512 と、第 2 電極に接続される残りの層との間には、絶縁層 513 が形成され、2 つの電極間を電気的に絶縁している。この用途において、多種多様な絶縁材料が使用可能である。

10

【0031】

図 5 中の残りの構成要素は、上記のプロセスで得られたコンデンサ本体における第 2 電極用の電気的終端の形成およびコンデンサ本体のカプセル化のために付加される。導電性媒質 516 の一部には、導電性金属ペースト層 560（銀ペースト等）が形成される。第 1 電気リード 570 が第 1 電極 512 に電気的に接続され、第 2 電気リード 580 が導電性金属ペースト層 560 に接続される。リード付のこのコンデンサ本体は、カプセル層 590 によりカプセル化される。カプセル層 590 は、エポキシ、レジン、パリレンなどの各種の材料から構成可能であり、多様な周知技術の 1 つにより形成可能である。なお、本発明の範囲内で、多様な電気的終端技術や多様なカプセル化技術が利用可能である。また、本発明の範囲内で、コンデンサ本体に追加的な層をさらに付加することも可能である。

20

【0032】

図 6 は、本発明のバルクコンデンサの製造方法の 1 つの実施形態を示している。図 6 に示す各種のステップは、上述したように実行される。ステップ 600 においては、好適なセラミック材料を用意する。次に、ブロック 602 に示すように、層形成用の好適な懸濁液（例えば、EPD）中にセラミック粒子を分散させる。ブロック 604 に示すように、従来方法を用いて、第 1 電極（例えば、コバール箔）を所望の幾何学形状にする。

30

【0033】

次に、ブロック 606 に示すように、第 1 電極上に第 1 セラミック（薄膜）層を形成する。次に、ブロック 608 に示すように、第 1 セラミック層を、還元雰囲気（例えば、Ar / H₂）中で最大密度となるように焼成して焼結させる。還元処理温度は、典型的には 900 ~ 1400 である。ピーク温度の持続時間は、典型的には 5 ~ 60 分である。次に、ブロック 610 に示すように、第 1 セラミック層の上に多孔質セラミック本体を形成する。次に、上述したように、ブロック 612 において、多孔質セラミック本体を、還元雰囲気中で焼成して焼結させる。還元雰囲気は、多様なガス組成から選択可能である。還元処理温度は、典型的には、開気孔構造を維持し、かつ、大きな密度増加を回避するように選択される。

40

【0034】

次に、ブロック 614 に示すように、多孔質セラミック本体を酸化処理して、薄い誘電体層を形成する。例えば、酸素含有雰囲気中において、900 の温度、5 ~ 120 分の処理時間で多孔質セラミック本体を加熱処理する。この結果、誘電体層が形成される。多孔質セラミック本体の気孔内に酸素を確実に保持するために、このプロセス中にポンピングとページのサイクルを利用してよい。

【0035】

次に、ブロック 616 に示すように、多孔質セラミック本体（この時点では、薄い誘電体層でカバーされている）に、導電性媒質（例えば、上述したような導電性ポリマー）を含浸させる。この例においては、次に、ブロック 618 に示すように、多孔質セラミック本体の少なくとも一部を、好適な銀化合物（例えば、銀ペースト）でコーティングする。

50

ブロック 620 に示すように、コンデンサ本体に、陽極と陰極を構成する電気リードを取り付け、この電気リード付のコンデンサ本体全体をカプセル化する。

【0036】

以上のように、バルクコンデンサとその製造方法について説明したが、上記の説明は單なる例示にすぎない。本発明は、請求の範囲に記載した発明の範囲内で、多種多様な変形例を包含するものである。当業者であれば、本発明の範囲内で、上記の実施形態に関して、多種多様な変更、代替、組合せによる変形例を実施可能であり、そのような変更、代替、組合せによる変形例もまた、本発明の範囲内に包含される。請求の範囲の記載は、本発明の範囲内に包含されるそのような全ての変形例を包含することを意図している。

【符号の説明】

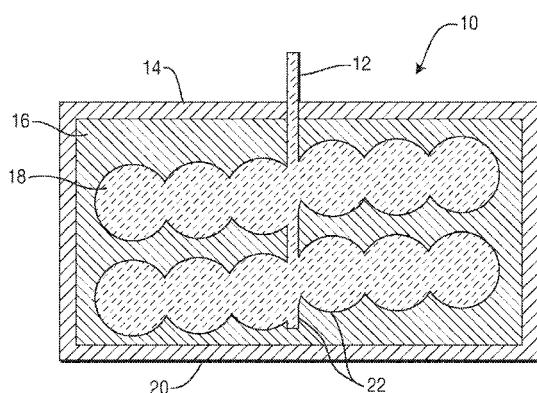
【0037】

- 10, 100, 400 : コンデンサ
- 12, 212, 512 : 第1電極
- 16, 216, 516 : 導電性媒質
- 17, 217, 517 : 第1セラミック層
- 18, 218, 518 : 多孔質セラミック本体
- 20 : 導電性金属層
- 22, 222, 522 : 誘電体層
- 260, 560 : 導電性金属ペースト層
- 270, 570 : 第1電気リード
- 280, 580 : 第2電気リード
- 290, 590 : カプセル層

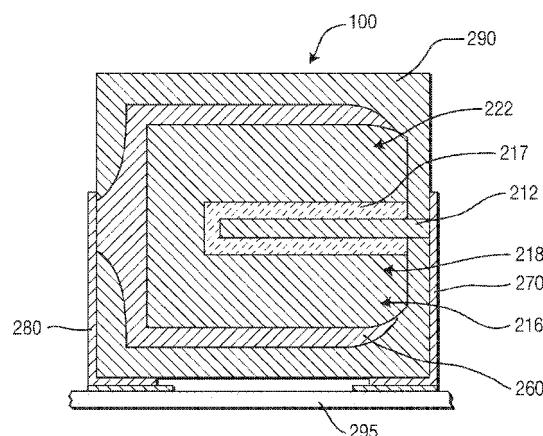
10

20

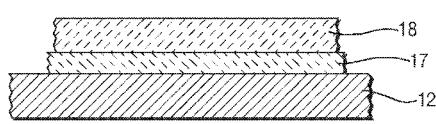
【図1】



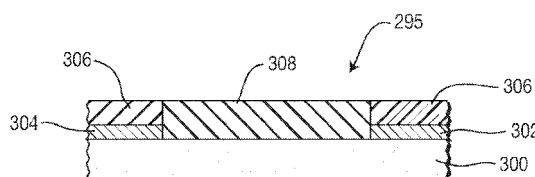
【図3】



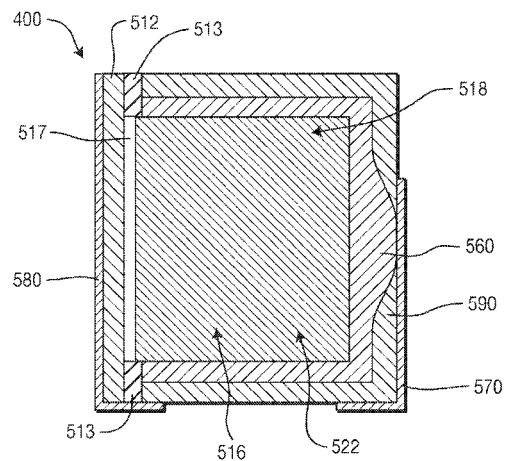
【図2】



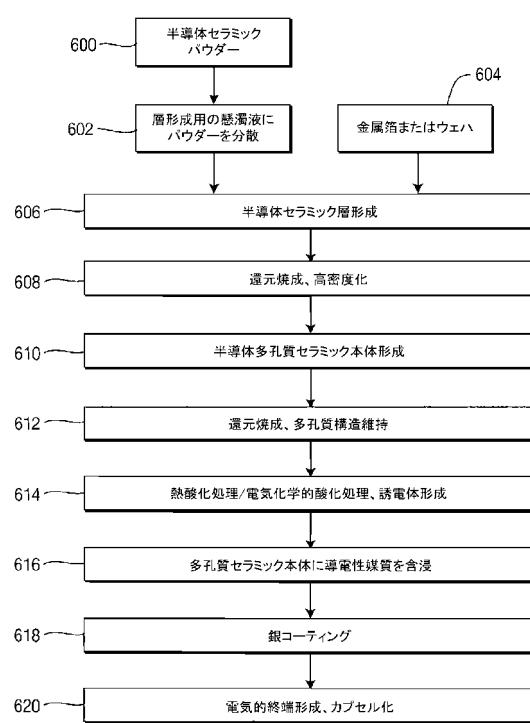
【図4】



【図5】



【図6】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/US2009/055874												
A. CLASSIFICATION OF SUBJECT MATTER INV. H01G9/042 H01G9/00 H01G9/15 H01G9/052														
According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01G														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched														
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="text-align: center; padding: 2px;">X</td> <td style="padding: 2px;">WO 2005/048277 A1 (SHOWA DENKO KK [JP]; NAITO KAZUMI [JP]) 26 May 2005 (2005-05-26) page 3, line 18 – page 8, line 30 page 10, line 16 – line 23 page 17, line 29 – page 18, line 5 figure 1</td> <td style="text-align: center; padding: 2px;">1-23</td> </tr> <tr> <td style="text-align: center; padding: 2px;">A</td> <td style="padding: 2px;">US 6 456 483 B1 (CHIAVAROTTI GIOVANNI PIETRO [IT] ET AL) 24 September 2002 (2002-09-24) column 2, line 64 – line 67 column 3, line 7 – line 20 column 3, line 32 – line 40 column 3, line 55 – line 56 column 4, line 1 – line 9</td> <td style="text-align: center; padding: 2px;">1-23</td> </tr> <tr> <td></td> <td style="text-align: center; padding: 2px;">-/-</td> <td></td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	WO 2005/048277 A1 (SHOWA DENKO KK [JP]; NAITO KAZUMI [JP]) 26 May 2005 (2005-05-26) page 3, line 18 – page 8, line 30 page 10, line 16 – line 23 page 17, line 29 – page 18, line 5 figure 1	1-23	A	US 6 456 483 B1 (CHIAVAROTTI GIOVANNI PIETRO [IT] ET AL) 24 September 2002 (2002-09-24) column 2, line 64 – line 67 column 3, line 7 – line 20 column 3, line 32 – line 40 column 3, line 55 – line 56 column 4, line 1 – line 9	1-23		-/-	
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X	WO 2005/048277 A1 (SHOWA DENKO KK [JP]; NAITO KAZUMI [JP]) 26 May 2005 (2005-05-26) page 3, line 18 – page 8, line 30 page 10, line 16 – line 23 page 17, line 29 – page 18, line 5 figure 1	1-23												
A	US 6 456 483 B1 (CHIAVAROTTI GIOVANNI PIETRO [IT] ET AL) 24 September 2002 (2002-09-24) column 2, line 64 – line 67 column 3, line 7 – line 20 column 3, line 32 – line 40 column 3, line 55 – line 56 column 4, line 1 – line 9	1-23												
	-/-													
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.												
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed														
Date of the actual completion of the international search 19 February 2010		Date of mailing of the international search report 03/03/2010												
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Sedlmaier, Stefan												

INTERNATIONAL SEARCH REPORT

International application No PCT/US2009/055874

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6 219 223 B1 (KOBAYASHI ATSUSHI [JP] ET AL) 17 April 2001 (2001-04-17) column 4, line 34 - line 44; figure 2	1-23

Form PCT/ISA/210 (continuation of second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2009/055874

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
WO 2005048277	A1	26-05-2005	CN EP JP KR US US	1883021 A 1683168 A1 2005167230 A 20060125747 A 2009027834 A1 2007146969 A1		20-12-2006 26-07-2006 23-06-2005 06-12-2006 29-01-2009 28-06-2007
US 6456483	B1	24-09-2002		NONE		
US 6219223	B1	17-04-2001	JP JP	3065286 B2 11097296 A		17-07-2000 09-04-1999

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,SE,SI,S,K,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(72)発明者 クラヴシック - ヴォルフソン マリナ

イスラエル国 35706 ハイファ アレフ・ジョレス・ストリート 14 アパートメント
1

(72)発明者 ベルシャドスキー イーライ

イスラエル国 32984 ハイファ エリエゼル・アルター・ストリート 17 アパートメン
ト 5

(72)発明者 バルティテュード ジョン

アメリカ合衆国 コネチカット州 06468 モンロー リプトン・リッジ・ロード 64

F ターム(参考) 5E001 AB01 AC09 AD01

5E082 AA01 AB01 EE04 EE15 EE23 EE27 EE30 EE50 FF05 FG03
FG27 FG44 FG56 FG60