

公告本

申請日期	89.9.19
案 號	89119204
類 別	5016 23/00

A4
C4

452950

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	具有增加間隙高的鐸墊之封裝結構
	英 文	
二、發明人	姓 名	1 蔡瀛洲 2 邱世冠 3 索肇東
	國 籍	中華民國
	住、居所	1 台中市河南路 4 段 460 號 11 樓-5 2 台中市南區工學北路 71 巷 6 號 18 樓之 5 3 台中市北屯區東山路 1 段 91 巷 3 弄 22 號
三、申請人	姓 名 (名稱)	矽品精密工業股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台中縣潭子鄉大豐路 3 段 123 號
	代 表 人 姓 名	林鐘隸

經濟部智慧財產局員工消費合作社印製

裝

訂

線

五、發明說明 ()

本發明是有關於一種具有增加間隙高的鉚墊之封裝結構，且特別是有關於一種應用於半導體覆晶型態封裝且可增加晶片與鉚墊之間隙高度的鉚墊結構。

一般而言，積體電路(Integrated Circuit, IC)的生產，主要分為三個階段：矽晶片的製造、積體電路的製作及積體電路的封裝(Package)。積體電路封裝，可說是完成積體電路成品的最後步驟。積體電路之封裝，其目的在於提供晶片(Die)與印刷電路板(Printed Circuit Board, PCB)或其他適當元件之間電性連接的媒介、以及保護晶片，為製作積體電路成品的最後步驟。

現今電子產品之開發莫不朝向輕、薄、短、小的目標發展，對於半導體來說即是提高其積集度(Integration)，至於封裝技術方面，則有晶片尺寸封裝(Chip Scale Package, CSP)、覆晶構裝(Flip Chip, FC)等高密度之封裝技術的提出。其中覆晶構裝是經常應用於晶片尺寸構裝的構裝技術，由於其可以採用面積陣列方式(Area Array)配置焊墊，且透過凸塊(Bump)連接承載器，故可以縮小構裝面積，並縮短訊號傳輸路徑。

請參照第 1A 圖與第 1C 圖，其所繪示為習知的覆晶構裝結構的剖面示意圖。

如第 1A 圖所示，習知的覆晶結構構裝常採用具有較高積集度的基板 102(Substrate)作為承載器。在基板 102 表面塗佈有一層鉚罩 110(Solder mask)，僅暴露出鉚墊 104(Bonding Pad)。其中鉚墊的底材 112 可為銅，並於其表

五、發明說明(2)

面分別鍍上一鍍層 114 與一金層 116，以增進與銲料(Solder)之良好銲性。

如第 1B 圖所示，另一種銲墊 104 常見的作法，是將銅 112 表面塗佈一層有機表面護層 118(Organic Surface Protection, OSP)，可避免銲墊 104 表面氧化，亦可不會影響銲墊 104 與銲料之銲性。但由於有機表面護層 118 不耐高溫，會於銲接後分解消失。

如第 1C 圖所示，覆晶構裝結構係在晶片 106 主動表面 101 上，分別形成數個凸塊 108，且晶片 106 以主動表面 101 面向基板 102 配置，並以凸塊 108 與銲墊 104 電性連接。晶片 106 與基板 102 之間會填充一填充物質(Underfill，未繪示)，以保護凸塊 108，避免因晶片 106 與基板 102 間熱膨脹係數不同，而承受熱應力造成疲勞破壞(Fatigue Collapse)。在進行迴銲(Reflow)後，凸塊 108 會將整個銲墊 104 包住，使得晶片 106 與基板 102 之間的距離變小，尤其在銲罩 110 與基板 102 之間的第一間隙 120 會非常小，造成填充物質(Underfill)填入困難。

因此，本發明之一目的即在提供一種可增加晶片與基板之間隙高度的銲墊結構。

本發明之另一目的在提供一種應用在覆晶產品構裝，且可增加晶片與基板之間隙高度的銲墊結構。

本發明之再一目的在提供一種應用在覆晶產品構裝，僅改變銲墊之材，即可增加晶片與基板之間隙高度的銲墊結構。

五、發明說明(3)

根據本發明之上述之目的，提出一種具有增加間隙高的鐳墊之封裝結構，至少包括：一基板、數個鐳墊、一鐳罩、一晶片、以及數個凸塊。其中基板，至少具有一第一表面。鐳墊包括底材、鎳層、以及銅層自基板之第一表面上依序疊合後，覆蓋一有機表面護層。鐳罩覆蓋於基板之第一表面，且完全暴露出鐳墊。晶片具有一主動表面，並於主動表面配置數個凸塊。其中晶片以主動表面面對基板之第一表面配置，使得每一凸塊分別對應數個鐳墊之一，並使凸塊包覆鎳層、以及銅層，但暴露出底材。

依照本發明之較佳實施例，本發明具有增加間隙高的鐳墊之封裝結構僅將鐳墊改變為以鋁為底材，並於底材分別鍍上一層鎳與一層銅，因鋁、鎳、以及銅之材質彼此間並無黏合不良的問題，具良好之作業性。鐳墊外觀與傳統相似，並不影響組裝製程，具良好之組裝性。而利用鋁與鐳錫鐳性不良之特性，不但改善覆晶構裝產品之晶片與基板之間隙，且具良好之產品品質與信賴性。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1A 圖與第 1C 圖係繪示為習知的覆晶構裝結構的剖面示意圖。

第 2A 圖與第 2B 圖係繪示根據本發明具有增加間隙高的鐳墊之封裝結構較佳實施例的剖面示意圖。

五、發明說明(4)

圖式之標記說明：

102、202：基底

101、201：主動表面

203：第一表面

104、204：鐳墊

108、208：凸塊

106、206：晶片

110、210：鐳罩

112、212：底材

114、214：鎳層

116：金層

216：銅層

118、218：有機表面護層

120：第一間隙

220：第二間隙

實施例

請參照第 2A 圖與第 2B 圖，其所繪示根據本發明具有增加間隙高的鐳墊之封裝結構較佳實施例的剖面示意圖。

如第 2A 圖所示，基板 202 至少具有一第一表面 203。鐳墊 204 包括底材 212，比如是鋁(Aluminum)、鎳層 214、以及銅層 216 自基板 102 之第一表面 203 上依序疊合後，覆蓋一有機表面護層 218(Organic Surface Protection, OSP)。其中鎳層 214、以及銅層 216 具有與鐳料(Solder)黏合

五、發明說明(5)

(Wetting)良好之特性。有機表面護層 218 (OSP)則是為了防止底材 212、鎳層 214、以及銅層 216 之表面產生氧化，塗佈於錫墊 204 表面以防止其與外界接觸。而且有機表面護層 218 更具有於銲接後分解消失之特性，不會影響錫墊 204 原有之銲性。錫罩 210(Solder Mask)覆蓋於基板 202 之第一表面 203，且完全暴露出錫墊 204。形成錫罩層 210 之材質為絕緣材料，包括紫外線型綠漆及熱硬化型綠漆等。

如第 2B 圖所示，晶片 206 具有一主動表面 201，並於主動表面 201 配置數個凸塊 208。其中凸塊 208 的材質比如是共晶之錫鉛合金、金、或導電聚合物。晶片 206 以主動表面 201 對基板 204 之第一表面 203 配置，使得每一凸塊 208 分別對應數個錫墊 204 之一。若錫墊 204 以鋁為底材 212，並於底材 212 分別鍍上一鎳層 214 與一銅層 216，比如以 15 m 的鋁為底材 212，則分別鍍上 5m 的鎳層 214 與 10 m 的銅層 216，因鋁、鎳、以及銅之材質彼此間並無黏合(Wetting)不良的問題，具良好之作業性。

而利用底材 212 之材質鋁與錫料(Solder)銲性不良之特性，因此形成凸塊 208 之錫料不會與材質為鋁的底材 212 黏合，故在進行迴銲(Reflow)後，凸塊 208 僅包覆鎳層 214、以及銅層 216，但暴露出該底材 212，使整個凸塊 208 之位置往上提昇。藉此便可無形中增加銲接完後之間隙高度(Stand-off Height)，即增加覆晶構裝產品之晶片 206 與基板 202 之錫罩 210 間之第二間隙 220，可順利填充一填充物質(Underfill，未繪示)，以保護凸塊 208，避免因晶片 206 與

五、發明說明(6)

基板 202 間熱膨脹係數不同，而承受熱應力造成疲勞破壞 (Fatigue Collapse)，具良好之產品品質與信賴性。此外，僅將鉑墊 204 材質改變，因此鉑墊 204 外觀與傳統相似，並不影響組裝製程，具良好之組裝性。

綜上所述，本發明至少具有下列優點：

1. 本發明具有增加間隙高的鉑墊之封裝結構，僅將鉑墊改變為以鋁為底材，並於底材分別鍍上一層鎳與一層銅，因鋁、鎳、以及銅之材質彼此間並無黏合不良的問題，具良好之作業性。

2. 本發明具有摻雜材質的凸塊結構，僅將鉑墊改變為以鋁為底材，利用鋁與鉑錫鉑性不良之特性，不但改善覆晶構裝產品之晶片與基板之間隙，且具良好之產品品質與信賴性。

3. 本發明具有增加間隙高的鉑墊之封裝結構，僅將鉑墊材質改變，因此鉑墊外觀與傳統相似，並不影響組裝製程，具良好之組裝性。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

四、中文發明摘要（發明之名稱：具有增加間隙高的鉚墊之封裝結構）

一種具有增加間隙高的鉚墊之封裝結構，至少包括：一基板、數個鉚墊、一鉚罩、一晶片、以及數個凸塊。其中基板，至少具有一第一表面。鉚墊包括底材、鎳層、以及銅層自基板之第一表面上依序疊合後，覆蓋一有機表面護層。鉚罩覆蓋於基板之第一表面，且完全暴露出鉚墊。晶片具有一主動表面，並於主動表面配置數個凸塊。其中晶片以主動表面面對基板之第一表面配置，使得每一凸塊分別對應數個鉚墊之一，並使凸塊包覆鎳層、以及銅層，但暴露出底材。

英文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

象

六、申請專利範圍

- 1.一種具有增加間隙高的鉚墊之封裝結構，至少包括：
一基板，至少具有一第一表面；

複數個鉚墊，至少包括一底材、一鎳層、一銅層、以及一有機表面護層，其中該底材、該鎳層、以及該銅層係自該基板之第一表面上依序疊合，該有機表面護層覆蓋該底材、該鎳層、以及該銅層；

一鉚罩，覆蓋於該基板之該第一表面，且完全暴露出該些鉚墊；

一晶片，至少具有一主動表面；以及

複數個凸塊，配置於該晶片之該主動表面上；

其中該晶片以該主動表面面對該基板之該第一表面配置，使得每一該些凸塊分別對應該些鉚墊之一，並使該凸塊包覆該鎳層、以及該銅層，但暴露出該底材。

- 2.如申請專利範圍第 1 項所述之具有增加間隙高的鉚墊之封裝結構，其中該些凸塊之材係選自於由錫鉛合金、金及導電聚合物所組成之族群中的一種材料。

- 3.如申請專利範圍第 2 項所述之具有增加間隙高的鉚墊之封裝結構，其中該些凸塊之材質係為共晶之錫鉛合金。

- 4.如申請專利範圍第 1 項所述之具有增加間隙高的鉚墊之封裝結構，其中該些鉚墊之該底材係為鋁。

- 5.如申請專利範圍第 1 項所述之具有增加間隙高的鉚墊之封裝結構，其中該有機表面護層係於鉚接後分解消失。

六、申請專利範圍

6.如申請專利範圍第 1 項所述之具有增加間隙高的鉅墊之封裝結構，其中該鉅罩係選自於由紫外線型綠漆、以及熱硬化型綠漆所組成之族群中的一種材料。

7.一種具有增加間隙高的鉅墊之封裝結構，至少包括：
一基板，至少具有一第一表面；

複數個鉅墊，至少包括一底材、一鎳層、以及一銅層，其中該底材、該鎳層、以及該銅層係自該基板之第一表面上依序疊合；

一鉅罩，覆蓋於該基板之該第一表面，且完全暴露出該些鉅墊；

一晶片，至少具有一主動表面；以及

複數個凸塊，配置於該晶片之該主動表面上；

其中該晶片以該主動表面面對該基板之該第一表面配置，使得每一該些凸塊分別對應該些鉅墊之一，並使該凸塊包覆該鎳層、以及該銅層，但暴露出該些材。

8.如申請專利範圍第 7 項所述之具有增加間隙高的鉅墊之封裝結構，其中該些凸塊之材係選自於由錫鉛合金、金及導電聚合物所組成之族群中的一種材料。

9.如申請專利範圍第 8 項所述之具有增加間隙高的鉅墊之封裝結構，其中該些凸塊之材質係為共晶之錫鉛合金。

10.如申請專利範圍第 7 項所述之具有增加間隙高的鉅墊之封裝結構，其中該些鉅墊之該底材係為鋁。

11.如申請專利範圍第 7 項所述之具有增加間隙高的鉅

六、申請專利範圍

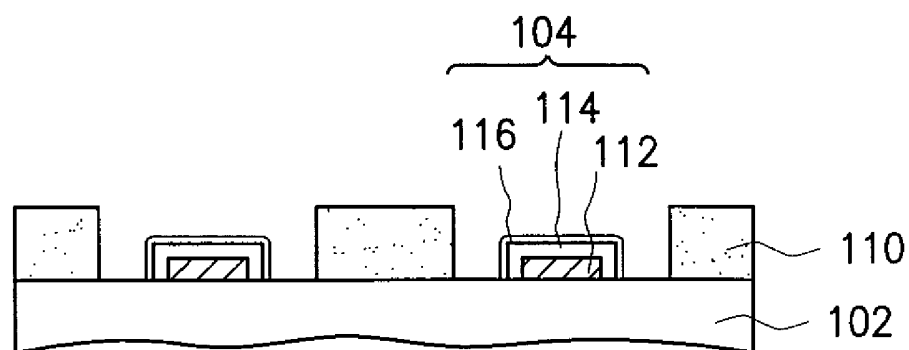
墊之封裝結構，其中該鉚墊更包括一有機表面護層，覆蓋該底材、該鎳層、以及該銅層。

12.如申請專利範圍第 11 項所述之具有增加間隙高的鉚墊之封裝結構，其中該有機表面護層係於鉚接後分解消失。

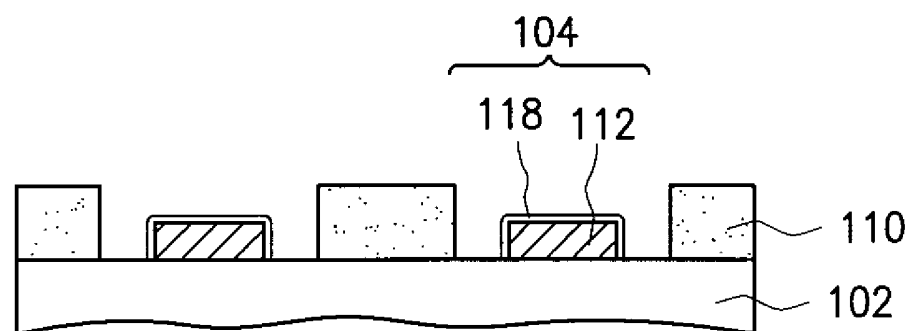
13.如申請專利範圍第 7 項所述之具有增加間隙高的鉚墊之封裝結構，其中該鉚罩係選自於由紫外線型綠漆、以及熱硬化型綠漆所組成之族群中的一種材料。

(請先閱讀背面之注意事項再填寫本頁)

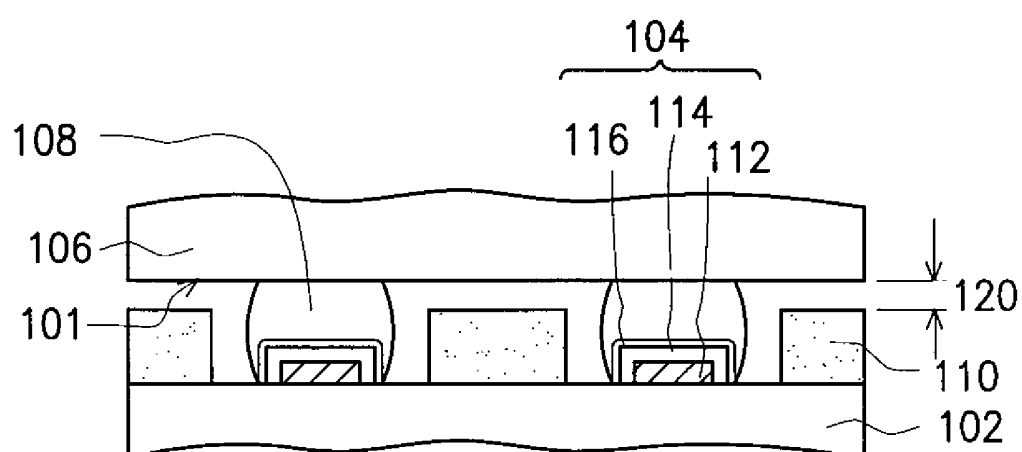
裝
訂
線



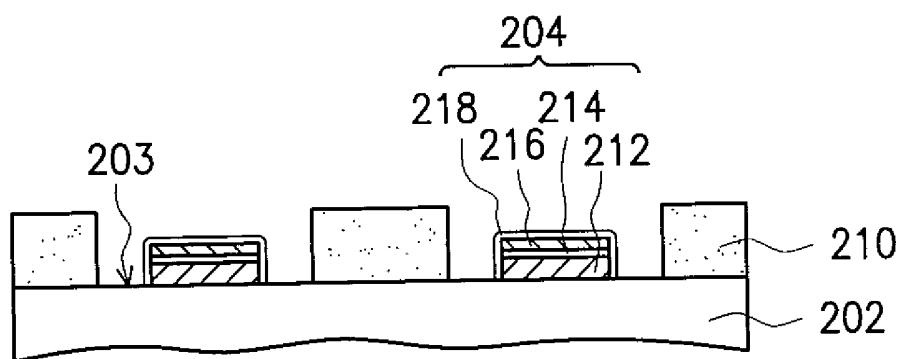
第1A圖



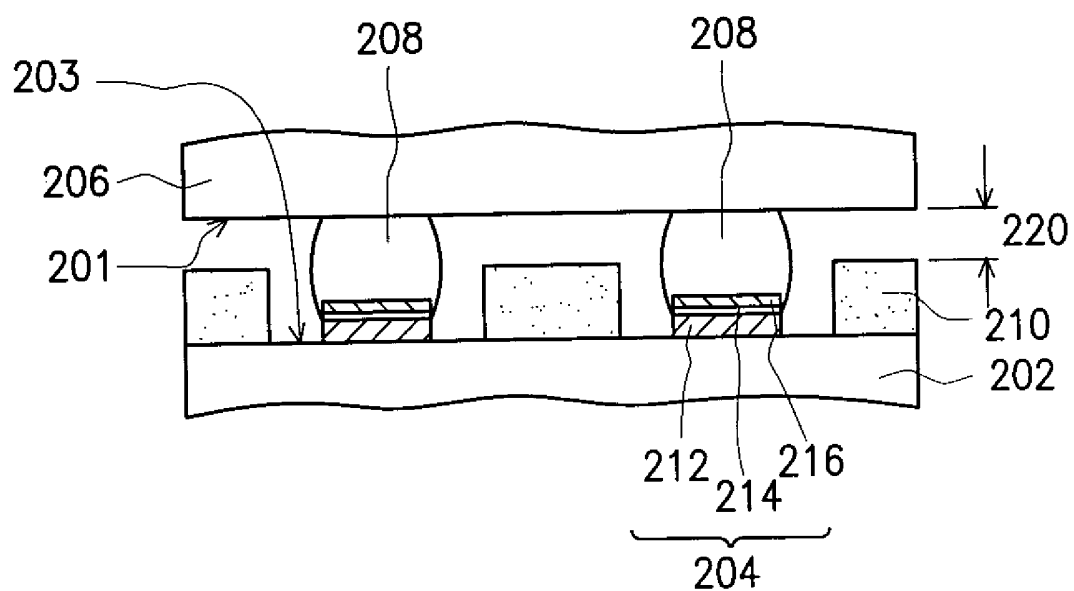
第1B圖



第1C圖



第2A 圖



第2B 圖