

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4326889号
(P4326889)

(45) 発行日 平成21年9月9日 (2009.9.9)

(24) 登録日 平成21年6月19日 (2009.6.19)

(51) Int. Cl.	F I
H O 1 L 33/00 (2006.01)	H O 1 L 33/00 1 2 O
B 4 1 J 2/44 (2006.01)	B 4 1 J 3/21 L
B 4 1 J 2/45 (2006.01)	
B 4 1 J 2/455 (2006.01)	

請求項の数 14 (全 13 頁)

(21) 出願番号	特願2003-319423 (P2003-319423)	(73) 特許権者	591044164 株式会社沖データ 東京都港区芝浦四丁目11番22号
(22) 出願日	平成15年9月11日 (2003.9.11)	(73) 特許権者	500002571 株式会社沖デジタルイメージング 東京都八王子市東浅川町550番地-1
(65) 公開番号	特開2005-86134 (P2005-86134A)	(74) 代理人	100083840 弁理士 前田 実
(43) 公開日	平成17年3月31日 (2005.3.31)	(74) 代理人	100116964 弁理士 山形 洋一
審査請求日	平成18年2月22日 (2006.2.22)	(72) 発明者	鈴木 貴人 東京都八王子市東浅川町550番地の1 株式会社沖デジタルイメージング内

最終頁に続く

(54) 【発明の名称】 半導体装置、LEDプリントヘッド、画像形成装置、及び半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板と、前記基板にボンディングされた半導体薄膜とを有する半導体装置であって、
前記半導体薄膜が、複数の個別動作領域と、前記複数の個別動作領域を互いに分離する
素子分離領域とを有し、

前記素子分離領域は、前記半導体薄膜の厚さよりも浅い深さまで前記半導体薄膜が除去
されていて、前記複数の個別動作領域よりも薄い領域であり、
前記個別動作領域上から前記素子分離領域上を経て前記基板上に至る個別配線層をさら
に有する

ことを特徴とする半導体装置。

【請求項2】

前記半導体薄膜のボンディング面積が、前記複数の個別動作領域の合計面積よりも広い
ことを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記基板が、集積回路を有する駆動回路基板であることを特徴とする請求項1又は2の
いずれかに記載の半導体装置。

【請求項4】

前記半導体薄膜が、前記基板側から順に下側コンタクト層、下側クラッド層、活性層、
上側クラッド層、及び上側コンタクト層を備えた半導体エピタキシャル積層構造を有し、
前記素子分離領域が、前記下側コンタクト層と、前記下側クラッド層の一部とから構成

される

ことを特徴とする請求項 1 から 3 までのいずれかに記載の半導体装置。

【請求項 5】

前記半導体薄膜が、前記基板側から順に下側コンタクト層、下側クラッド層、活性層、上側クラッド層、及び上側コンタクト層を備えた半導体エピタキシャル積層構造を有し、前記素子分離領域が、前記下側コンタクト層の一部から構成される

ことを特徴とする請求項 1 から 3 までのいずれかに記載の半導体装置。

【請求項 6】

基板と、前記基板にボンディングされた半導体薄膜とを有する半導体装置であって、前記半導体薄膜が、複数の個別動作領域と、前記複数の個別動作領域を互いに分離する素子分離領域とを有し、

10

前記素子分離領域は、前記半導体薄膜の厚さよりも浅い深さまで前記半導体薄膜が除去されていて、前記複数の個別動作領域よりも薄い領域であり、

前記半導体薄膜が、前記基板側から順に下側コンタクト層、下側クラッド層、活性層、上側クラッド層、及び上側コンタクト層を備えた半導体エピタキシャル積層構造を有し、前記素子分離領域が、前記下側コンタクト層の一部から構成され、

前記素子分離領域の前記下側コンタクト層上から前記基板上に至る共通配線層をさらに有する

ことを特徴とする半導体装置。

【請求項 7】

20

前記基板と前記半導体薄膜との間にメタル層を介在させたことを特徴とする請求項 1 から 5 までのいずれかに記載の半導体装置。

【請求項 8】

前記半導体薄膜が接着剤を用いてボンディングされていることを特徴とする請求項 1 から 6 までのいずれかに記載の半導体装置。

【請求項 9】

前記複数の個別動作領域のそれぞれが発光素子を構成し、前記複数の発光素子が規則的に配列されていることを特徴とする請求項 1 から 8 までのいずれかに記載の半導体装置。

【請求項 10】

前記請求項 9 に記載の半導体装置と、該半導体装置を保持するホルダとを有することを特徴とする L E D プリントヘッド。

30

【請求項 11】

前記請求項 10 に記載の L E D プリントヘッドと、該 L E D プリントヘッドに対向して設けられた感光体とを有することを特徴とする画像形成装置。

【請求項 12】

第 1 の基板上に複数の個別動作領域を有する半導体薄膜を剥離可能に形成する工程と、前記第 1 の基板から剥離された前記半導体薄膜を第 2 の基板上にボンディングする工程と、

前記第 2 の基板上にボンディングされた前記半導体薄膜の前記複数の個別動作領域以外の領域を、前記半導体薄膜の厚さよりも浅い深さまで除去することによって、前記複数の個別動作領域を互いに分離する素子分離領域を形成する工程と

40

を有し、

前記第 2 の基板が、集積回路を有する駆動回路基板であり、前記個別動作領域上から前記素子分離領域上を経て前記第 2 の基板上に至る個別配線層を形成する工程をさらに有する

ことを特徴とする半導体装置の製造方法。

【請求項 13】

前記半導体薄膜を第 2 の基板上にボンディングする工程の前に、前記第 2 の基板上にメタル層を形成する工程をさらに有し、

前記半導体薄膜を第 2 の基板上にボンディングする工程において、前記半導体薄膜は前

50

記メタル層上にボンディングされる

ことを特徴とする請求項12に記載の半導体装置の製造方法。

【請求項14】

前記半導体薄膜が接着剤を用いてボンディングされることを特徴とする請求項12に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、LEDエピタキシャルフィルムのような半導体薄膜を基板上にボンディングすることによって構成された半導体装置、この半導体装置を用いたLEDプリントヘッド、このLEDプリントヘッドを用いた画像形成装置、及び半導体装置の製造方法に関する。

10

【背景技術】

【0002】

従来、LEDチップとそれを駆動制御するためのドライバICチップとの電氣的接続は、ボンディングワイヤによって行われていた（例えば、特許文献1参照）。図11は、LEDチップとドライバICチップ間をボンディングワイヤで接続した従来の半導体装置を概略的に示す斜視図であり、図12は、図11のLEDチップを拡大して示す斜視図である。図11又は図12に示されるように、半導体装置は、ユニット基板301と、LEDチップ302と、ドライバICチップ303とを有し、LEDチップ302は、発光部304と、個別電極305と、電極パッド306とを有している。また、LEDチップ302の電極パッド306とドライバICチップ303の電極パッド307とはボンディングワイヤ308によって接続されている。さらに、ドライバICチップ303の電極パッド309とユニット基板301の電極パッド310とはボンディングワイヤ311によって接続されている。

20

【0003】

【特許文献1】特開2001-244543号公報（第3頁）

【発明の開示】

【発明が解決しようとする課題】

【0004】

30

しかし、上記した従来の半導体装置においては、LEDチップ302に、発光部304の占有面積に比べて大面積の電極パッド306（例えば、 $100\mu\text{m} \times 100\mu\text{m}$ 程度）を備える必要があった。このため、電極パッド306を備える限り、LEDチップ302のチップ幅の削減は難しく、LEDチップ302にかかる材料コストの削減が困難であるという問題があった。

【0005】

そこで、本発明は、上記したような従来技術の課題を解決するためになされたものであり、その目的は、材料コストの大幅な削減を図ることができる半導体装置、この半導体装置を用いたLEDプリントヘッド、このLEDプリントヘッドを用いた画像形成装置、及び半導体装置の製造方法を提供することにある。

40

【課題を解決するための手段】

【0006】

本発明の半導体装置は、基板と、前記基板にボンディングされた半導体薄膜とを有する装置であって、前記半導体薄膜が、複数の個別動作領域と、前記複数の個別動作領域を互いに分離する素子分離領域とを有し、前記素子分離領域は、前記半導体薄膜の厚さよりも浅い深さまで前記半導体薄膜が除去されていて、前記複数の個別動作領域よりも薄い領域であり、前記個別動作領域上から前記素子分離領域上を経て前記基板上に至る個別配線層をさらに有することを特徴とするものである。

【0007】

また、本発明のLEDプリントヘッドは上記半導体装置と、該半導体装置を保持するホ

50

ルダとを有するものである。

【0008】

さらに、本発明の画像形成装置は、上記LEDプリントヘッドと、該LEDプリントヘッドに対向して設けられた感光体とを有するものである。

【0009】

さらにまた、本発明の半導体装置の製造方法は、第1の基板上に複数の個別動作領域を有する半導体薄膜を剥離可能に形成する工程と、前記第1の基板から剥離された半導体薄膜を第2の基板上にボンディングする工程と、前記第2の基板上にボンディングされた前記半導体薄膜の前記複数の個別動作領域以外の領域を、前記半導体薄膜の厚さよりも浅い深さまで除去することによって、前記複数の個別動作領域を互いに分離する素子分離領域を形成する工程とを有し、前記第2の基板が、集積回路を有する駆動回路基板であり、前記個別動作領域上から前記素子分離領域上を経て前記第2の基板上に至る個別配線層を形成する工程をさらに有することを特徴とするものである。

10

【発明の効果】

【0010】

本発明の半導体装置によれば、半導体薄膜と基板との間を個別配線層で接続することが可能になるので、半導体薄膜に電極パッドを備える必要がなくなり、半導体薄膜の面積の縮小によって材料コストの大幅な削減を図ることができるという効果が得られる。また、本発明の半導体装置によれば、半導体薄膜と基板との接触面積を縮小しないように半導体薄膜の上部のみをエッチングして素子分離領域を形成しているので、基板に対する半導体薄膜の密着強度を低減させることなく、個別動作領域の電気的特性を向上させることができるという効果が得られる。

20

【0011】

また、本発明のLEDプリントヘッドによれば、上記半導体装置の個別動作領域を発光素子として使用しているので、優れた発光特性、装置の小型化、材料コストの大幅な削減を実現できるという効果が得られる。

【0012】

さらに、本発明の画像形成装置によれば、上記LEDプリントヘッドを露光装置として使用しているので、優れた発光特性により高品質な画像を形成でき、また、LEDプリントヘッドの小型化によるスペース効率の向上、及び材料コストの大幅な削減を実現できるという効果が得られる。

30

【0013】

さらにまた、本発明の半導体装置の製造方法によれば、上記した材料コストの削減に加え、半導体薄膜を第2の基板上にボンディングし、その後、半導体薄膜の複数の個別動作領域以外の領域を所定深さまでエッチングすることによって半導体装置を製造できるので、製造プロセスの簡素化、その結果として、製造コストの削減を図ることができるという効果が得られる。

【発明を実施するための最良の形態】

【0014】

第1の実施形態

図1は、本発明の第1の実施形態に係る半導体装置の構成を概略的に示す斜視図である。また、図2は、図1の半導体装置のドライバICチップ、メタル層、及びLEDエピタキシャルフィルムを示す斜視図であり、図3は、図1の半導体装置をS₃-S₃線で切る面を概略的に示す断面図である。

40

【0015】

図1、図2、又は図3に示されるように、第1の実施形態に係る半導体装置は、ユニット基板11と、このユニット基板11上に固定されたドライバICチップ12と、このドライバICチップ12上に形成されたメタル層13と、このメタル層13上にボンディングされた半導体薄膜であるLEDエピタキシャルフィルム14とを有している。

50

【0016】

ドライバICチップ12は、LED制御用ドライバICが形成されたSi基板である。ドライバICチップ12の表面には、ドライバICに接続された複数の電極端子12a及び複数の電極端子12bが備えられている。

【0017】

LEDエピタキシャルフィルム14は、複数の個別動作領域（発光部、即ち、LED）14aと、複数の個別動作領域14aを互いに電氣的に分離する素子分離領域14bとを有している。素子分離領域14bは、LEDエピタキシャルフィルム14の厚さよりも浅い深さまでLEDエピタキシャルフィルム14がエッチングされた領域であり、複数の個別動作領域14aよりも薄い領域である。LEDエピタキシャルフィルム14は、図3に示されるように、ドライバICチップ12側から順に、下側コンタクト層21、下側クラッド層22、活性層23、上側クラッド層24、及び上側コンタクト層25を備えた半導体エピタキシャル積層構造を有している。例えば、下側コンタクト層21はn-GaAs層であり、下側クラッド層22は $n\text{-Al}_z\text{Ga}_{1-z}\text{As}$ 層であり、活性層23は $\text{Al}_y\text{Ga}_{1-y}\text{As}$ 層であり、上側クラッド層24は $p\text{-Al}_x\text{Ga}_{1-x}\text{As}$ 層であり、上側コンタクト層25はp-GaAs層である。ここで、x, y, zの値はそれぞれ、高い発光効率を得られるように0から1までの範囲内で設定される。なお、LEDエピタキシャルフィルム14を構成する各エピタキシャル層は、上記した例に限定されない。

10

【0018】

LEDエピタキシャルフィルム14の厚さTとしては、種々の厚さを選択できるが、約 $2\mu\text{m}$ 程度に薄くすることができる。また、各発光部14aを電氣的に分離するためには、エッチング深さは、活性層23の直ぐ上まで（活性層23がノンドープの場合）にするか、又は、下側クラッド層22以下にする必要がある。図3には、下側クラッド層22以下までエッチングした場合を示している。

20

【0019】

メタル層13は、例えば、ドライバICチップ12表面のドライバICが形成されている領域又はドライバICが形成されている領域に隣接した領域であって、平坦な領域上に形成されている。メタル層13は、例えば、パラジウム又は金等からなる。メタル層13は、例えば、蒸着法又はスパッタ法により形成される。メタル層13の表面にはLEDエピタキシャルフィルム14がボンディングされている。メタル層13は、その上に貼り付けられたLEDエピタキシャルフィルム14をドライバICチップ12に固定する機能と、LEDエピタキシャルフィルム14の下面の共通端子領域（下側コンタクト層21）とドライバICチップ12の共通端子領域（図示せず）とを電氣的に接続する機能とを持つ。メタル層13とLEDエピタキシャルフィルム14内の下側コンタクト層21との間、及び、メタル層13とドライバICチップ12の共通端子領域との間には、オーミックコンタクトが形成されることが望ましい。なお、メタル層13に対するLEDエピタキシャルフィルム14のボンディングには、例えば、エピタキシャルフィルムとメタル層間の分子間力、及び、エピタキシャルフィルムとメタル層間の反応（界面の原子再配列）を利用している。

30

【0020】

また、図1及び図3に示されるように、第1の実施形態に係る半導体装置は、個別動作領域14a上から素子分離領域14b上を経てドライバICチップ12上に至る個別配線層（薄膜配線）32をさらに有している。図3に示されるように、LEDエピタキシャルフィルム14と個別配線層32との間には層間絶縁膜31が備えられており、個別配線層32は層間絶縁膜31の開口部31aを介して上側コンタクト層25に接続されている。個別配線層32は、LEDエピタキシャルフィルム14の発光部14a上面と、ドライバICチップ12の個別端子領域12aとを電氣的に接続する。個別配線層32は、薄膜のメタル配線等であり、例えば、Au層、Pd層、Pd/Au積層層、Al層、ポリシリコン層のいずれかとすることができる。複数の個別配線層32は、フォトリソグラフィ技術を用いて一括形成することができる。

40

50

【0021】

ユニット基板11は、その表面に電極パッド11aを備えている。ドライバICチップ12の電極端子12bとユニット基板11の電極パッド11aとはボンディングワイヤ33によって接続されている。

【0022】

次に、第1の実施形態に係る半導体装置の製造方法を説明する。まず、LEDエピタキシャル層を形成するための製造用基板（例えば、GaAs基板）上に剥離層（犠牲層）を形成し、その上に複数の個別動作領域を有するLEDエピタキシャル層（半導体薄膜）を形成する。LEDエピタキシャル層構造は、公知の有機金属化学蒸着法（MOCVD法）、有機金属化学気相エピタキシー法（MOVPE法）、又は分子線エピタキシー法（MBE法）等によって製作できる。

10

【0023】

一方、図1に示されるように、ドライバICチップ（Si基板）12上には蒸着法又はスパッタ法によりメタル層13を形成する。次に、化学リフトオフ法により、GaAs基板からLEDエピタキシャル層を剥離することによって得られたLEDエピタキシャルフィルムをドライバICチップ12のメタル層13上にボンディングする。

【0024】

次に、図1に示されるように、ドライバICチップ上にボンディングされたLEDエピタキシャルフィルム14の複数の個別動作領域14a以外の領域を、LEDエピタキシャルフィルム14の厚さよりも浅い深さまでエッチングすることによって、複数の個別動作領域14aを互いに電氣的に分離する素子分離領域14bを形成する。エッチングは、レジストを用い、個別動作領域14aのエッチングを阻止し、素子分離領域14bのエッチングを行う。使用されるエッチング液は、例えば、燐酸過水であり、エッチング温度は、例えば、30℃程度である。エッチング時間は、予め得られたエッチングレートと、希望するエッチング深さに基づいて決定する。ただし、エッチング条件はこれらの例に限定されない。次に、層間絶縁膜31を形成し、フォトリソグラフィ技術を用いて個別動作領域14a上から素子分離領域14b上を経てドライバICチップ12の個別電極端子12a上に至る個別配線層32を形成する。

20

【0025】

以上に説明したように、第1の実施形態に係る半導体装置によれば、発光素子デバイスとして厚さが数μmと薄いLEDエピタキシャルフィルム14を用いているので、LEDエピタキシャルフィルム14の発光部14aとドライバICチップ12の個別電極端子12aとの間を個別配線層32で接続することが可能になる。このため、LEDエピタキシャルフィルム14に電極パッドを備える必要がなくなり、LEDエピタキシャルフィルム14の面積の縮小によって、材料コストの大幅な削減を図ることができる。

30

【0026】

また、第1の実施形態に係る半導体装置によれば、LEDエピタキシャルフィルム14とドライバICチップ12との接触面積を縮小しないように素子分離領域14bを形成しているので、ドライバICチップ12に対するLEDエピタキシャルフィルム14の密着強度を低減することなく、個別動作領域14aの電氣的特性を向上させることができる。

40

【0027】

さらに、第1の実施形態に係る半導体装置によれば、ドライバICチップ12に対するLEDエピタキシャルフィルム14のコンタクト面積が広いので、コンタクト抵抗を減少させることができる。ここで、参考のために、LEDエピタキシャルフィルムの発光部以外の領域を完全にエッチングすることによって素子分離した場合（比較例）を考察する。図4は、比較例の半導体装置の構成を概略的に示す斜視図であり、図5は、図4の半導体装置のドライバICチップ、メタル層、及びLEDエピタキシャルフィルムを示す斜視図であり、図6は、図4の半導体装置をS₆-S₆線で切る面を概略的に示す断面図である。図4から図6までに示された比較例の場合には、半導体薄膜が発光部14aのみであるため、コンタクト面積が非常に小さいが、第1の実施形態に係る半導体装置のLEDエ

50

タキシャルフィルム 14 のコンタクト面積は発光部 14 a 及び素子分離領域 14 b の面積の合計であり、非常に広がっている。

【0028】

また、第 1 の実施形態に係る半導体装置によれば、LED エピタキシャルフィルム 14 の裏面にメタル層 13 が配置されているので、発光部 14 a から裏面方向に（ドライバ IC チップ 12 に向けて）放出された光をメタル層 13 の反射光として表面方向に取り出すことができ、放出光を高出力化することができる。

【0029】

さらに、第 1 の実施形態に係る半導体装置によれば、LED エピタキシャルフィルム 14 の素子分離領域 14 b に LED エピタキシャルフィルム 14 の一部が残されるので、LED エピタキシャルフィルム 14 の段差が低くなり、個別配線層等の薄膜配線の段切れの発生率を低下させることができる。

【0030】

なお、上記説明においては、半導体装置が発光素子アレイである場合を説明したが、本発明は発光素子アレイ以外の半導体装置にも適用可能である。

【0031】

第 2 の実施形態

図 7 は、本発明の第 2 の実施形態に係る半導体装置の構成を概略的に示す斜視図である。また、図 8 は、図 7 の半導体装置を $S_8 - S_8$ 線で切る面を概略的に示す断面図である。

【0032】

図 7 又は図 8 に示されるように、第 2 の実施形態に係る半導体装置は、ユニット基板 51 と、このユニット基板 51 上に固定されたドライバ IC チップ 52 と、このドライバ IC チップ 52 上にボンディングされた半導体薄膜である LED エピタキシャルフィルム 54 とを有している。ドライバ IC チップ 52 と LED エピタキシャルフィルム 54 とは、接着剤 53 によってボンディングされている。

【0033】

LED エピタキシャルフィルム 54 は、複数の個別動作領域（発光部、即ち、LED）54 a と、複数の個別動作領域 54 a を互いに電氣的に分離する素子分離領域 54 b とを有している。素子分離領域 54 b は、LED エピタキシャルフィルム 54 の厚さよりも浅い深さまで LED エピタキシャルフィルム 54 がエッチングされた領域であり、複数の個別動作領域 54 a よりも薄い領域である。LED エピタキシャルフィルム 54 は、図 8 に示されるように、ドライバ IC チップ 52 側から順に、下側コンタクト層 61、下側クラッド層 62、活性層 63、上側クラッド層 64、及び上側コンタクト層 65 を備えた半導体エピタキシャル積層構造を有している。例えば、下側コンタクト層 61 は $n\text{-GaAs}$ 層であり、下側クラッド層 62 は $n\text{-Al}_z\text{Ga}_{1-z}\text{As}$ 層であり、活性層 63 は $\text{Al}_y\text{Ga}_{1-y}\text{As}$ 層であり、上側クラッド層 64 は $p\text{-Al}_x\text{Ga}_{1-x}\text{As}$ 層であり、上側コンタクト層 65 は $p\text{-GaAs}$ 層である。ここで、 x 、 y 、 z の値は、高い発光効率が得られるように 0 から 1 までの範囲内で設定される。なお、LED エピタキシャルフィルム 54 を構成する各エピタキシャル層は、上記した例に限定されない。

【0034】

LED エピタキシャルフィルム 54 の厚さ T としては、種々の厚さを選択できるが、約 $2\text{ }\mu\text{m}$ 程度に薄くすることができる。また、第 2 の実施形態においては、素子分離領域 54 b は下側コンタクト層 61 の一部から構成されている。すなわち、各発光部 54 a を電氣的に分離するためのエッチング深さを、下側コンタクト層 61 の途中までとした場合を示している。このため、下側コンタクト層 61 の厚さを第 1 の実施形態の場合のコンタクト層 21 に比べ厚くしている。下側コンタクト層 61 の厚さは、下側コンタクト層 61 の途中でエッチングをストップさせることができる範囲内で設定することができる。

【0035】

また、図 7 及び図 8 に示されるように、第 2 の実施形態に係る半導体装置は、個別動作

領域 5 4 a 上から素子分離領域 5 4 b 上を経てドライバ I C チップ 5 2 上に至る個別配線層（薄膜配線）7 2 をさらに有している。図 8 に示されるように、L E D エピタキシャルフィルム 5 4 と個別配線層 7 2 との間には層間絶縁膜 7 1 が備えられており、個別配線層 7 2 は層間絶縁膜 7 1 の開口部 7 1 a を介して上側コンタクト層 6 5 に接続されている。個別配線層 7 2 は、L E D エピタキシャルフィルム 5 4 の発光部上面と、ドライバ I C チップ 5 2 の個別端子領域 5 2 a とのそれぞれを電氣的に接続する。

【0036】

ユニット基板 5 1 は、その表面に電極パッド 5 1 a を備えている。ドライバ I C チップ 5 2 の電極端子 5 2 b とユニット基板 5 1 の電極パッド 5 1 a とはボンディングワイヤ 7 3 によって接続されている。

10

【0037】

また、図 7 及び図 8 に示されるように、下側コンタクト層 6 1 上に電極パッド 7 4 が設けられており、電極パッド 7 4 からドライバ I C チップ 5 2 の共通電極端子 5 2 c との間は共通配線層（薄膜配線）7 5 によって接続されている。個別配線層 7 2 及び共通配線層 7 5 は、例えば、薄膜のメタル配線であり、フォトリソグラフィ技術を用いて一括形成することができる。このように、第 2 の実施形態においては、個別配線層 7 2 及び共通配線層 7 4 の両方を L E D エピタキシャルフィルム 5 4 の表側に備えているので、L E D エピタキシャルフィルム 5 4 裏面のコンタクト抵抗を考慮する必要がなくなる。このため、L E D エピタキシャルフィルム 5 4 のボンディング強度を向上させるための接着剤 5 3 の選択の幅が広くなり、密着強度を向上させることができる。また、L E D エピタキシャルフィルム 5 4 全体が下側コンタクト層 6 1 で繋がっているため、共通電極パッド 7 4 と幅広にすることができ、第 1 の実施形態に比べコンタクト抵抗を低下させることができる。

20

【0038】

また、第 2 の実施形態に係る半導体装置によれば、第 1 の実施形態の場合と同様に、材料コストの大幅な削減、L E D エピタキシャルフィルム 5 4 の密着強度の向上、個別動作領域の電氣的特性の向上の効果が得られる。なお、第 2 の実施形態において、上記以外の点は、第 1 の実施形態の場合と同じである。

【0039】

第 3 の実施形態

図 9 は、本発明の第 3 の実施形態に係る L E D プリントヘッドの構成を概略的に示す断面図である。

30

【0040】

図 9 に示されるように、第 3 の実施形態の L E D プリントヘッド 1 0 0 は、ベース部材 1 0 1 と、このベース部材 1 0 1 上に固定された L E D ユニット 1 0 2 と、柱状の光学素子を多数配列したロッドレンズアレイ 1 0 3 と、このロッドレンズアレイ 1 0 3 を保持するホルダ 1 0 4 と、これらの構成 1 0 1 ~ 1 0 4 を挟み付けて固定するクランプ 1 0 5 とを有している。図において、1 0 1 a 及び 1 0 4 a は、クランプ 1 0 5 を通す開口部である。L E D ユニット 1 0 2 は、L E D アレイチップ 1 0 2 a を有している。L E D アレイチップ 1 0 2 a は、第 1 又は第 2 の実施形態の半導体装置を 1 又は複数個配列したものである。L E D アレイチップ 1 0 2 a で発生した光は、ロッドレンズアレイ 1 0 3 を通して外部に出射される。L E D プリントヘッド 1 0 0 は、電子写真プリンタや電子写真コピー装置等の静電潜像形成用の露光装置として用いられる。なお、第 1 又は第 2 の実施形態の半導体装置を含む L E D プリントヘッドの構造は、図 9 に示されたものに限定されない。

40

【0041】

第 3 の実施形態の L E D プリントヘッドによれば、L E D ユニット 1 0 2 として、第 1 又は第 2 の実施形態の半導体装置を使用しているので、優れた発光特性、装置の小型化、材料コストの大幅な削減を実現できる。

【0042】

第 4 の実施形態

図 1 0 は、本発明の第 4 の実施形態に係る画像形成装置の構成を概略的に示す断面図で

50

ある。

【0043】

図10に示されるように、第4の実施形態の画像形成装置200は、イエロー（Y）、マゼンタ（M）、シアン（C）、及びブラック（K）の各色の画像を電子写真方式を用いて形成する4つのプロセスユニット201～204を有している。プロセスユニット201～204は、記録媒体205の搬送経路に沿ってタンデムに配置されている。各プロセスユニット201～204は、像担持体としての感光体ドラム203aと、この感光体ドラム203aの周囲に配置され、感光体ドラム203aの表面を帯電させる帯電装置203bと、帯電された感光体ドラム203aの表面に選択的に光を照射して静電潜像を形成する露光装置203cとを有している。この露光装置203cとしては、第3の実施形態で説明したLEDプリントヘッド100が用いられており、このLEDプリントヘッド100には、第1又は第2の実施形態で説明した半導体装置が含まれている。

10

【0044】

また、画像形成装置200内は、静電潜像が形成された感光体ドラム203aの表面にトナーを搬送する現像装置203dと、感光体ドラム203aの表面に残留したトナーを除去するクリーニング装置203eとを有している。なお、感光体ドラム203aは、図示されていない駆動源及びギヤ等からなる駆動機構によって矢印方向に回転する。また、画像形成装置200は、紙等の記録媒体205を収納する用紙カセット206と、記録媒体205を1枚ずつ分離させ搬送するためのホッピングローラ207とを有している。ホッピングローラ207の記録媒体205搬送方向下流には、ピンチローラ208、209と、記録媒体205を挟み付け、ピンチローラ208、209とともに記録媒体205の斜行を修正してプロセスユニット201～204に搬送するレジストローラ210、211が備えられている。ホッピングローラ207及びレジストローラ210、211は、図示しない駆動源に連動して回転する。

20

【0045】

さらに、画像形成装置200は、感光体ドラム203aに対向配置された転写ローラ212を有している。転写ローラ212は、半導電性のゴム等から構成される。感光体ドラム203a上のトナー像を記録媒体205上に転写させるように、感光体ドラム203aの電位と転写ローラ212の電位が設定されている。さらにまた、画像形成装置は、記録媒体205上のトナー像を加熱・加圧して定着させる定着装置213と、定着装置213を通過した記録媒体205を排出するためのローラ214、216及び215、217が備えられている。

30

【0046】

用紙カセット206に積載された記録媒体205はホッピングローラ207により1枚ずつ分離され搬送される。記録媒体205は、レジストローラ210、211及びピンチローラ208、209を通過してプロセスユニット201～204の順に通過する。各プロセスユニット201～204において、記録媒体205は、感光体ドラム203aと転写ローラ212の間を通過して、各色のトナー像が順に転写され、定着装置213によって過熱・加圧されて各色のトナー像が記録媒体205に定着される。その後、記録媒体205は、排出ローラによってスタッカ部218に排出される。なお、第1又は第2の実施形態の半導体装置又は第3の実施形態のLEDプリントヘッドを含む画像形成装置の構造は、図10に示されたものに限定されない。

40

【0047】

第4の実施形態の画像形成装置200によれば、第3の実施形態のLEDプリントヘッド100を使用しているため、露光装置の優れた発光特性により高品質な画像を形成できる。また、露光装置の小型化によるスペース効率の向上、及び材料コストの大幅な削減を実現できる。さらに、本発明は、モノクロプリンタにも適用可能であるが、露光装置が複数台備えられたフルカラープリンタにおいて特に大きな効果を発揮できる。

【図面の簡単な説明】

【0048】

50

【図 1】本発明の第 1 の実施形態に係る半導体装置の構成を概略的に示す斜視図である。

【図 2】図 1 の半導体装置のドライバ IC チップ、メタル層、及び LED エピタキシャルフィルムを概略的に示す斜視図である。

【図 3】図 1 の半導体装置を $S_3 - S_3$ 線で切る面を概略的に示す断面図である。

【図 4】比較例の半導体装置の構成を概略的に示す斜視図である。

【図 5】図 4 の半導体装置のドライバ IC チップ、メタル層、及び LED エピタキシャルフィルムを概略的に示す斜視図である。

【図 6】図 4 の半導体装置を $S_6 - S_6$ 線で切る面を概略的に示す断面図である。

【図 7】本発明の第 2 の実施形態に係る半導体装置の構成を概略的に示す斜視図である。

【図 8】図 7 の半導体装置を $S_8 - S_8$ 線で切る面を概略的に示す断面図である。

10

【図 9】本発明の第 3 の実施形態に係る LED プリントヘッドの構成を概略的に示す断面図である。

【図 10】本発明の第 4 の実施形態に係る画像形成装置の構成を概略的に示す断面図である。

【図 11】従来の半導体装置を概略的に示す斜視図である。

【図 12】図 11 の半導体装置の LED チップの一部を拡大して示す斜視図である。

【符号の説明】

【0049】

11, 51 ユニット基板、

11a, 51a ユニット基板の電極パッド、

20

12, 52 ドライバ IC チップ (Si 基板、駆動回路基板)、

12a, 52a ドライバ IC チップの個別電極端子、

12b, 52b ドライバ IC チップの電極端子、

13 メタル層、

14, 54 LED エピタキシャルフィルム (半導体薄膜)

14a, 54a 発光部 (個別動作領域、LED)、

14b, 54b 素子分離領域、

21, 61 n-GaAs コンタクト層、

22, 62 n-Al_xGa_{1-x}As クラッド層、

23, 63 Al_yGa_{1-y}As 活性層、

30

24, 64 p-Al_zGa_{1-z}As クラッド層、

25, 65 p-GaAs コンタクト層、

31, 71 層間絶縁膜、

31a, 71a 層間絶縁膜の開口部、

32, 72 個別配線層 (薄膜配線)、

33, 73 ボンディングワイヤ、

52c ドライバ IC チップの共通電極端子、

53 接着剤、

73 共通電極パッド、

74 共通配線層 (薄膜配線)

40

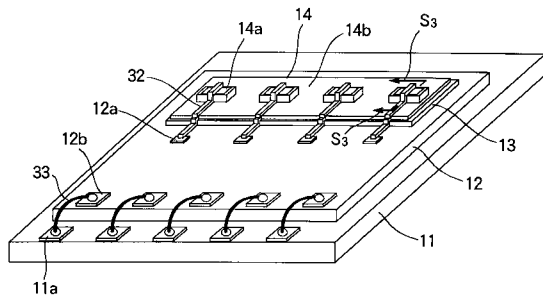
100 LED プリントヘッド、

102a 半導体装置、

200 画像形成装置、

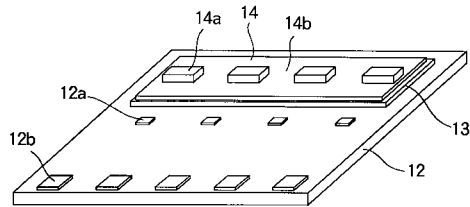
203c 露光装置。

【図 1】

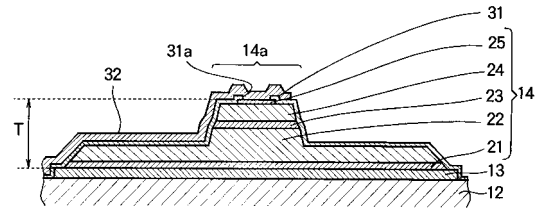


第 1 の実施形態の半導体装置

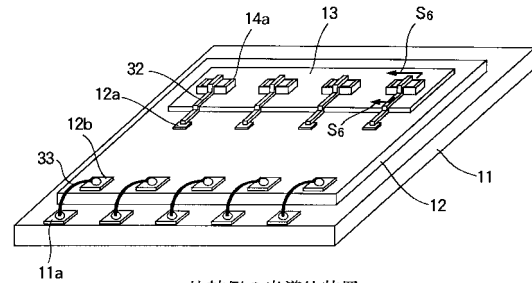
【図 2】

図 1 のドライバ IC チップ、メタル層、
LED エピタキシャルフィルム

【図 3】

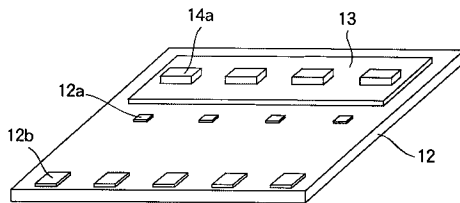
図 1 の S₃-S₃ 線断面図

【図 4】

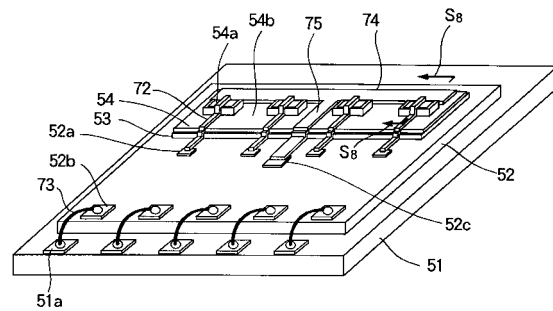


比較例の半導体装置

【図 5】

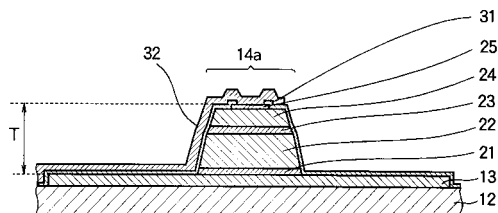
図 4 のドライバ IC チップ、メタル層、
LED エピタキシャルフィルム

【図 7】

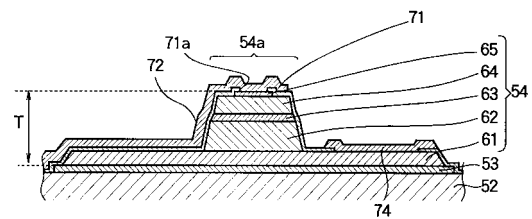


第 2 の実施形態の半導体装置

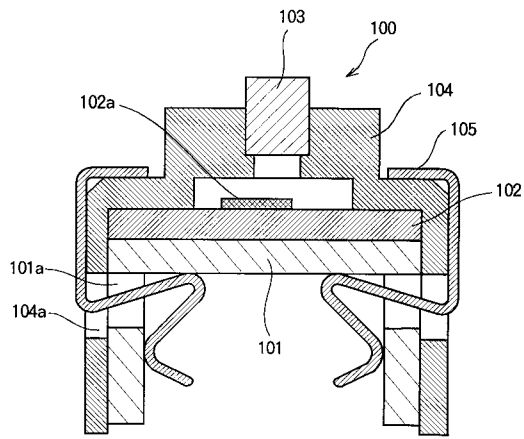
【図 6】

図 4 の S₆-S₆ 線断面図

【図 8】

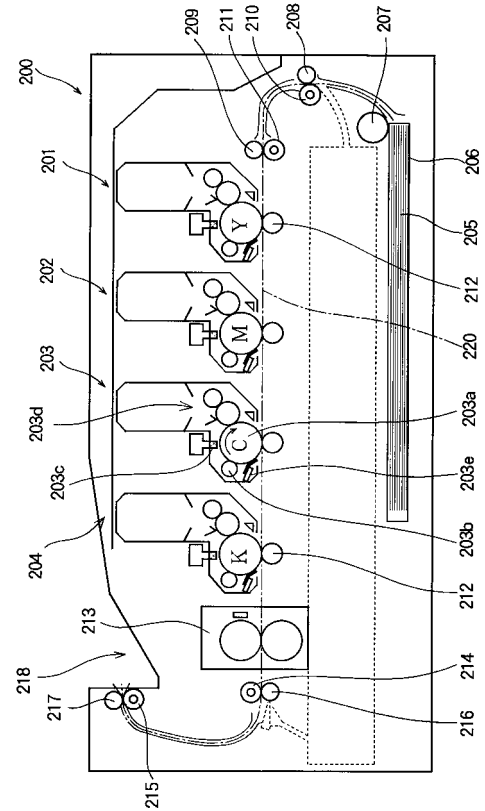
図 7 の S₈-S₈ 線断面図

【図 9】



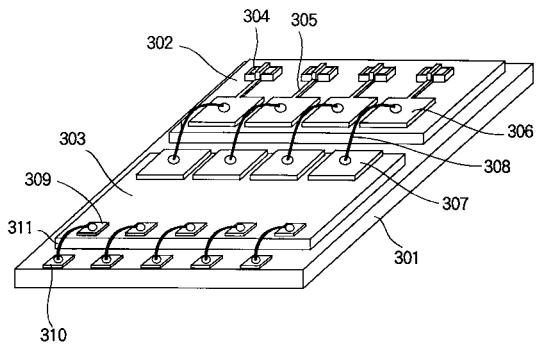
第3の実施形態のLED プリントヘッド

【図 10】



第4の実施形態の画像形成装置

【図 11】



従来の半導体装置

【図 12】

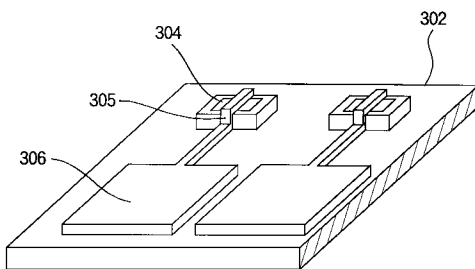


図 11 の LED チップ

フロントページの続き

(72)発明者 藤原 博之

東京都八王子市東浅川町550番地の1 株式会社沖デジタルイメージング内

審査官 小林 謙仁

(56)参考文献 特開平02-007588 (JP, A)

特開2002-033546 (JP, A)

特開平01-225377 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00

H01S 5/00-5/50

B41J 2/385-2/42、2/43

B41J 2/44-2/465