

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】平成17年8月4日(2005.8.4)

【公開番号】特開2002-64107(P2002-64107A)

【公開日】平成14年2月28日(2002.2.28)

【出願番号】特願2001-172038(P2001-172038)

【国際特許分類第7版】

H 01 L 21/336

G 02 F 1/1368

G 09 F 9/00

G 09 F 9/30

H 01 L 29/786

【F I】

H 01 L 29/78 6 1 6 A

G 02 F 1/1368

G 09 F 9/00 3 3 8

G 09 F 9/00 3 4 2 Z

G 09 F 9/30 3 3 8

H 01 L 29/78 6 1 7 L

【手続補正書】

【提出日】平成16年12月24日(2004.12.24)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

絶縁表面上に半導体層を形成する第1の工程と、

前記半導体層上に絶縁膜を形成する第2の工程と、

前記絶縁膜上に、第1の幅を有する第1の導電層と、第2の導電層との積層からなる第1の電極を形成する第3の工程と、

前記第1の電極をマスクとして、前記半導体層に不純物元素を添加して高濃度不純物領域を形成する第4の工程と、

前記第1の電極における前記第2の導電層をエッチングして、前記第1の幅を有する第1の導電層と、第2の幅を有する第2の導電層との積層からなる第2の電極を形成する第5の工程と、

前記第2の電極における前記第1の導電層をエッチングして、第3の幅を有する第1の導電層と、前記第2の幅を有する第2の導電層との積層からなる第3の電極を形成する第6の工程と、

前記第2の導電層をマスクとして、前記第1の導電層または前記絶縁膜を通過させて前記半導体層に不純物元素を添加して低濃度不純物領域を形成する第7の工程と、  
 を有する半導体装置の作製方法。

【請求項2】

絶縁表面上に半導体層を形成する第1の工程と、

前記半導体層上に絶縁膜を形成する第2の工程と、

前記絶縁膜上に、第1の幅を有する第1の導電層と、第2の導電層との積層からなる第1の電極を形成する第3の工程と、

前記第1の電極における前記第2の導電層をエッティングして、前記第1の幅を有する第1の導電層と、第2の幅を有する第2の導電層との積層からなる第2の電極を形成する第4の工程と、

前記第2の電極をマスクとして、前記半導体層に不純物元素を添加して高濃度不純物領域を形成する第5の工程と、

前記第2の電極における前記第1の導電層をエッティングして、第3の幅を有する第1の導電層と、前記第2の幅を有する第2の導電層との積層からなる第3の電極を形成する第6の工程と、

前記第2の導電層をマスクとして、前記第1の導電層または前記絶縁膜を通過させて前記半導体層に不純物元素を添加して低濃度不純物領域を形成する第7の工程と、  
を有する半導体装置の作製方法。

#### 【請求項3】

請求項1または請求項2において、前記第2の幅は、前記第1の幅より狭いことを特徴とする半導体装置の作製方法。

#### 【請求項4】

請求項1乃至3のいずれか一において、前記第3の幅は、前記第1の幅より狭く、且つ、前記第2の幅より広いことを特徴とする半導体装置の作製方法。

#### 【請求項5】

請求項1乃至4のいずれか一において、前記第3の工程は、  
前記絶縁膜上に、第1の導電膜と第2の導電膜を積層形成した後、  
前記第2の導電膜に第1のエッティング処理を行って前記第2の導電層を形成し、  
前記第1の導電膜に第2のエッティング処理を行って前記第1の導電層を形成して、前記第1の幅を有する第1の導電層と、前記第2の導電層との積層からなる前記第1の電極を形成することを特徴とする半導体装置の作製方法。

#### 【請求項6】

絶縁表面上に半導体層を形成する第1の工程と、  
前記半導体層上に絶縁膜を形成する第2の工程と、  
前記絶縁膜上に第1の導電膜と第2の導電膜を積層形成する第3の工程と、  
前記第2の導電膜をエッティングして、第1の幅を有する第2の導電層を形成する第4の工程と、  
前記第1の幅を有する第2の導電層をマスクとして、前記第1の導電膜または前記絶縁膜を通過させて前記半導体層に不純物元素を添加して高濃度不純物領域を形成する第5の工程と、

前記第1の導電膜をエッティングして、前記第2の幅を有する第1の導電層と、第3の幅を有する第2の導電層との積層からなる第1の電極を形成する第6の工程と、

前記第1の電極における前記第2の導電層をエッティングして、前記第2の幅を有する第1の導電層と、第4の幅を有する第2の導電層との積層からなる第2の電極を形成する第7の工程と、

前記第2の電極における前記第1の導電層をエッティングして、第5の幅を有する第1の導電層と、前記第4の幅を有する第2の導電層との積層からなる第3の電極を形成する第8の工程と、

前記第4の幅を有する第2の導電層をマスクとして、前記第1の導電層または前記絶縁膜を通過させて前記半導体層に不純物元素を添加して低濃度不純物領域を形成する第9の工程と、  
を有する半導体装置の作製方法。

#### 【請求項7】

請求項6において、前記第2の幅は、前記第1の幅より狭いことを特徴とする半導体装置の作製方法。

#### 【請求項8】

請求項6または請求項7において、前記第5の幅は、前記第2の幅より狭く、且つ、前

記第4の幅より広いことを特徴とする半導体装置の作製方法。

【請求項9】

絶縁表面上に半導体層を形成する第1の工程と、  
前記半導体層上に絶縁膜を形成する第2の工程と、  
前記絶縁膜上に第1の導電膜と第2の導電膜を積層形成する第3の工程と、  
前記第2の導電膜をエッティングして、第1の幅を有する第2の導電層を形成する第4の工程と、

前記第1の幅を有する第2の導電層をマスクとして、前記第1の導電膜または前記絶縁膜を通過させて前記半導体層に不純物元素を添加して高濃度不純物領域を形成する第5の工程と、

前記第2の導電層をエッティングして、前記第2の幅を有する第2の導電層を形成する第6の工程と、

前記第1の導電膜をエッティングして、第3の幅を有する第1の導電層と、前記第2の幅を有する第2の導電層との積層からなる電極を形成する第7の工程と、

前記第2の幅を有する第2の導電層をマスクとして、前記第1の導電層または前記絶縁膜を通過させて前記半導体層に不純物元素を添加して低濃度不純物領域を形成する第8の工程と、

を有する半導体装置の作製方法。

【請求項10】

請求項9において、前記第2の幅は、前記第1の幅より狭いことを特徴とする半導体装置の作製方法。

【請求項11】

請求項9または請求項10において、前記第3の幅は、前記第1の幅より狭く、且つ、前記第2の幅より広いことを特徴とする半導体装置の作製方法。

【請求項12】

絶縁表面上に半導体層を形成する第1の工程と、  
前記半導体層上に絶縁膜を形成する第2の工程と、  
前記絶縁膜上に第1の導電膜と第2の導電膜を積層形成する第3の工程と、  
前記第2の導電膜をエッティングして、第1の幅を有する第2の導電層を形成する第4の工程と、  
前記第1の幅を有する第2の導電層をマスクとして、前記第1の導電膜または前記絶縁膜を通過させて前記半導体層に不純物元素を添加して高濃度不純物領域を形成する第5の工程と、

前記第1の導電膜及び前記第2の導電層をエッティングして、第2の幅を有する第1の導電層と、第3の幅を有する第2の導電層との積層からなる電極を形成する第6の工程と、

前記第3の幅を有する第2の導電層をマスクとして、前記第1の導電層または前記絶縁膜を通過させて前記半導体層に不純物元素を添加して低濃度不純物領域を形成する第7の工程と、

を有する半導体装置の作製方法。

【請求項13】

請求項12において、前記第3の幅は、前記第1の幅より狭いことを特徴とする半導体装置の作製方法。

【請求項14】

請求項12または請求項13において、前記第2の幅は、前記第1の幅より狭く、且つ、前記第3の幅より広いことを特徴とする半導体装置の作製方法。

【請求項15】

請求項1乃至14のいずれか一において、前記不純物元素は、半導体にn型またはp型を付与する不純物元素であることを特徴とする半導体装置の作製方法。

【請求項16】

請求項1乃至15のいずれか一において、前記第1の導電層はTaN層であり、前記第

2の導電層はW層であることを特徴とする半導体装置の作製方法。

【請求項 1 7】

請求項 1 乃至 1 6 のいずれか一に記載された半導体装置とは、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、カーナビゲーション、パソコン、携帯型情報端末、デジタルビデオディスクプレーヤー、または電子遊技機器である。。