

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年10月4日(04.10.2018)



(10) 国際公開番号

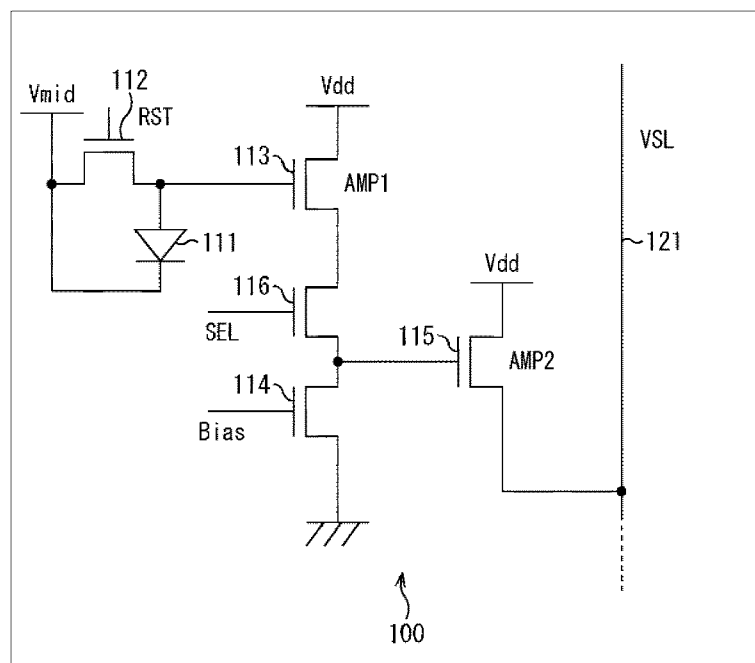
WO 2018/180522 A1

- (51) 国際特許分類:
H04N 5/374 (2011.01) H04N 5/355 (2011.01)
H01L 27/146 (2006.01)
- (21) 国際出願番号: PCT/JP2018/010124
- (22) 国際出願日: 2018年3月15日(15.03.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-064273 2017年3月29日(29.03.2017) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014
- 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 田代 睦聡 (TASHIRO Yoshiaki);
〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1600023 東京都新宿区西新宿7丁目5番25号 西新宿プライムスクエア9階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,

(54) Title: SOLID-STATE IMAGE CAPTURE DEVICE, ELECTRONIC APPARATUS, AND DRIVE METHOD

(54) 発明の名称: 固体撮像装置、電子機器、及び駆動方法

FIG. 4



(57) Abstract: The present disclosure relates to a solid-state image capture device, an electronic apparatus, and a drive method for making it possible to increase the number of pixels by reducing power consumption by pixels. Provided is a solid-state image capture device comprising: a photoelectric conversion unit; and a pixel array unit comprising a matrix arrangement of pixels including a reset transistor for resetting the photoelectric conversion unit in accordance with a reset signal, a first amplifying transistor for amplifying a signal from the photoelectric conversion unit, a select transistor for



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

selecting a signal from the first amplifying transistor in accordance with a select signal, a second amplifying transistor for amplifying a signal from the select transistor and applying the amplified signal to a vertical signal line, and a bias transistor functioning as a current source, the pixels providing output signals having a logarithmic characteristic. The first amplifying transistor and the second amplifying transistor are connected to a power supply voltage. The technology of the present disclosure may be applied in a solar cell-mode logarithmic sensor, for example.

(57) 要約: 本開示は、画素の消費電力を抑制して、多画素化を実現することができるようにする固体撮像装置、電子機器、及び駆動方法に関する。光電変換部と、リセット信号に応じて、光電変換部をリセットするリセットトランジスタと、光電変換部からの信号を増幅する第1の増幅トランジスタと、選択信号に応じて、第1の増幅トランジスタからの信号を選択する選択トランジスタと、選択トランジスタからの信号を増幅し、垂直信号線に印加する第2の増幅トランジスタと、電流源として機能するバイアストランジスタとを有する画素であって、対数特性の出力信号が得られる画素を行列状に配置した画素アレイ部を備え、第1の増幅トランジスタと、第2の増幅トランジスタは、電源電圧とそれぞれ接続される固体撮像装置が提供される。本開示に係る技術は、例えば、太陽電池モードの対数センサに適用することができる。

明 細 書

発明の名称： 固体撮像装置、電子機器、及び駆動方法

技術分野

[0001] 本開示は、固体撮像装置、電子機器、及び駆動方法に関し、特に、画素の消費電力を抑制して、多画素化を実現することができるようにした固体撮像装置、電子機器、及び駆動方法に関する。

背景技術

[0002] フォトダイオードを、太陽電池と同様に、開回路で動作させて、出力電圧を計測する対数センサ (Logarithmic Image Sensor) が知られている (例えば、非特許文献 1 参照)。

[0003] このような太陽電池モードの対数センサは、PNジャンクションの順方向に電流を流したときに生じる電位差、すなわち、電圧が電流の対数と比例する関係を用いている。この順方向の電流を、光電変換によって発生した光電流に置き換えて、PNジャンクションの順方向の電圧をモニタすれば、それは、光電流を対数圧縮した信号となる。

先行技術文献

非特許文献

[0004] 非特許文献1：2011年 International Image Sensor Workshop (IISW), 2011/6/9, 講演 R35, "A 768x576 Logarithmic Image Sensor with Photodiode in Solar Cell mode" Yang Ni, YiMing Zhu, Bogdan Arion New Imaging Technologies SA

発明の概要

発明が解決しようとする課題

[0005] ところで、太陽電池モードの対数センサでは、フォトダイオードの過渡応答に垂直信号線 (VSL) の電位変動を重畳しないようにするために、各画素の構造として、2 段のアンプで構成される 2 段アンプ構造を採用するのが一般的である。

[0006] このような２段アンプ構造を採用する場合には、画素内に、電流源を搭載する必要が出てくる。しかしながら、このように、画素内に、電流源を搭載すると、定常的に貫通電流が流れることになり、消費電力が大きくなるとともに、多画素化の阻害要因にもなる。

[0007] 本開示はこのような状況に鑑みてなされたものであり、太陽電池モードの対数センサにおいて、画素の消費電力を抑制して、多画素化を実現することができるようにするものである。

課題を解決するための手段

[0008] 本開示の一側面の固体撮像装置は、光電変換部と、リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、前記光電変換部からの信号を増幅する第１の増幅トランジスタと、選択信号に応じて、前記第１の増幅トランジスタからの信号を選択する選択トランジスタと、前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第２の増幅トランジスタと、前記選択トランジスタ及び前記第２の増幅トランジスタと接続され、電流源として機能するバイアストランジスタとを有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、前記第１の増幅トランジスタと、前記第２の増幅トランジスタは、電源電圧とそれぞれ接続される固体撮像装置である。

[0009] 本開示の一側面の電子機器は、光電変換部と、リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、前記光電変換部からの信号を増幅する第１の増幅トランジスタと、選択信号に応じて、前記第１の増幅トランジスタからの信号を選択する選択トランジスタと、前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第２の増幅トランジスタと、前記選択トランジスタ及び前記第２の増幅トランジスタと接続され、電流源として機能するバイアストランジスタとを有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、前記第１の増幅トランジスタと、前記第２の増幅トランジスタは、電源電圧とそれぞれ接続される固体撮像装置を搭載した電子機器である。

[0010] 本開示の一側面の固体撮像装置及び電子機器においては、光電変換部と、リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、前記光電変換部からの信号を増幅する第1の増幅トランジスタと、選択信号に応じて、前記第1の増幅トランジスタからの信号を選択する選択トランジスタと、前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第2の増幅トランジスタと、前記選択トランジスタ及び前記第2の増幅トランジスタと接続され、電流源として機能するバイアストランジスタとを有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部が設けられ、前記第1の増幅トランジスタと、前記第2の増幅トランジスタは、電源電圧とそれぞれ接続されるように構成される。

[0011] なお、本開示の一側面の固体撮像装置又は電子機器は、独立した装置であってもよいし、1つの装置を構成している内部ブロックであってもよい。

[0012] 本開示の一側面の駆動方法は、光電変換部と、リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、前記光電変換部からの信号を増幅する第1の増幅トランジスタと、選択信号に応じて、前記第1の増幅トランジスタからの信号を選択する選択トランジスタと、前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第2の増幅トランジスタと、前記選択トランジスタ及び前記第2の増幅トランジスタと接続され、電流源として機能するバイアストランジスタとを有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、前記第1の増幅トランジスタと、前記第2の増幅トランジスタは、電源電圧とそれぞれ接続される固体撮像装置の駆動方法であって、露光期間よりも前のシャッタ駆動期間に、前記リセットトランジスタがオン状態となるように駆動し、前記露光期間よりも後の読み出し期間に、前記選択トランジスタがオン状態となるように駆動し、前記読み出し期間のリセットレベルの読み出し時に、前記リセットトランジスタがオン状態となるように駆動する駆動方法である。

[0013] 本開示の一側面の駆動方法においては、露光期間よりも前のシャッタ駆動期間に、リセットトランジスタがオン状態となるように駆動され、露光期間よりも後の読み出し期間に、選択トランジスタがオン状態となるように駆動され、読み出し期間のリセットレベルの読み出し時に、リセットトランジスタがオン状態となるように駆動される。

[0014] 本開示の一側面の駆動方法は、光電変換部と、リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、前記光電変換部からの信号を増幅する第1の増幅トランジスタと、選択信号に応じて、前記第1の増幅トランジスタからの信号を選択する選択トランジスタと、前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第2の増幅トランジスタと、前記選択トランジスタ及び前記第2の増幅トランジスタと接続され、電流源として機能するバイアストランジスタとを有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、前記第1の増幅トランジスタと、前記第2の増幅トランジスタは、電源電圧とそれぞれ接続される固体撮像装置の駆動方法であって、露光期間よりも前のシャッタ駆動期間に、前記リセットトランジスタがオン状態となるように駆動し、前記露光期間よりも後の読み出し期間に、前記選択トランジスタがオン状態となるように駆動し、前記読み出し期間のリセットレベルの読み出し時に、前記リセットトランジスタがオン状態となるように駆動し、前記読み出し期間を除いて、前記バイアストランジスタがオフ状態となるように駆動する駆動方法である。

[0015] 本開示の一側面の駆動方法においては、露光期間よりも前のシャッタ駆動期間に、リセットトランジスタがオン状態となるように駆動され、露光期間よりも後の読み出し期間に、選択トランジスタがオン状態となるように駆動され、読み出し期間のリセットレベルの読み出し時に、リセットトランジスタがオン状態となるように駆動され、読み出し期間を除いて、バイアストランジスタがオフ状態となるように駆動される。

発明の効果

[0016] 本開示の一側面によれば、画素の消費電力を抑制して、多画素化を実現することができる。

[0017] なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

図面の簡単な説明

[0018] [図1]一般的な太陽電池モードの対数センサの画素の構成を示す図である。

[図2]一般的な太陽電池モードの対数センサの画素の駆動方法を説明するタイミングチャートである。

[図3]本開示に係る技術を適用した固体撮像装置の構成例を示すブロック図である。

[図4]第1の実施の形態の画素の構成例を示す回路図である。

[図5]第1の実施の形態の画素の駆動方法を説明するタイミングチャートである。

[図6]第2の実施の形態の画素の構成例を示す回路図である。

[図7]第2の実施の形態の画素の駆動方法を説明するタイミングチャートである。

[図8]第3の実施の形態の画素の構成例を示す回路図である。

[図9]第4の実施の形態の画素の構成例を示す回路図である。

[図10]第5の実施の形態の画素の構成例を示す回路図である。

[図11]本開示に係る技術を適用した固体撮像装置を有する電子機器の構成例を示すブロック図である。

[図12]本開示に係る技術を適用し得る固体撮像装置の構成例を示す断面図である。

[図13]本開示に係る技術を適用し得る積層型の固体撮像装置の構成例の概要を示す図である。

[図14]積層型の固体撮像装置の第1の構成例を示す断面図である。

[図15]積層型の固体撮像装置の第2の構成例を示す断面図である。

[図16]積層型の固体撮像装置の第3の構成例を示す断面図である。

[図17]本開示に係る技術を適用し得る積層型の固体撮像装置の他の構成例を示す断面図である。

[図18]車両制御システムの概略的な構成の一例を示すブロック図である。

[図19]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図20]体内情報取得システムの概略的な構成の一例を示すブロック図である。

発明を実施するための形態

[0019] 以下、図面を参照しながら本開示に係る技術（本技術）の実施の形態について説明する。なお、説明は以下の順序で行うものとする。

[0020] 1. 本開示に係る技術の概要

2. 本開示に係る技術を適用した固体撮像装置の構成例

3. 第1の実施の形態：基本構成

4. 第2の実施の形態：Biasのゲート入力電圧を駆動した構成

5. 第3の実施の形態：PDと2段アンプのトランジスタの極性を反転した構成

6. 第4の実施の形態：Bias、AMP2を、複数の画素で共有した構成

7. 第5の実施の形態：共有画素で、PDと2段アンプのトランジスタの極性を反転した構成

8. 本開示に係る技術を適用した固体撮像装置を有する電子機器の構成例

9. 本開示に係る技術を適用し得る固体撮像装置の断面構成例

10. 本開示に係る技術を適用し得る積層型の固体撮像装置の構成例

11. 移動体への応用例

12. 体内情報取得システムへの応用例

[0021] <1. 本開示に係る技術の概要>

[0022] (対数センサの画素の構成)

図1は、一般的な太陽電池モードの対数センサの画素の構成を示す図である。

[0023] なお、図1に示した一般的な対数センサの画素900は、CMOS(Complement

ary Metal Oxide Semiconductor)イメージセンサ等の固体撮像装置において、画素アレイ部に行列状に配置される複数の画素のうちの1つの画素に相当するものである。

[0024] 図1において、一般的な対数センサの画素900は、フォトダイオード911、リセットトランジスタ912、増幅トランジスタ913、バイアストランジスタ914、増幅トランジスタ915、及び選択トランジスタ916を含んで構成される。

[0025] フォトダイオード911は、n型とp型の半導体領域からなる光電変換部である。リセットトランジスタ912は、そのゲート電極に印加されるリセット信号(RST)のオンオフに応じて、フォトダイオード911のリセットを制御する。

[0026] 増幅トランジスタ913は、そのゲート電極に印加されるフォトダイオード911からの信号を増幅し、増幅トランジスタ915に出力する。バイアストランジスタ914は、電流源として機能する。

[0027] 増幅トランジスタ915は、そのゲート電極に印加されるフォトダイオード911からの信号を増幅し、選択トランジスタ916に出力する。選択トランジスタ916は、そのゲート電極に印加される選択信号(SEL)のオンオフに応じて、増幅トランジスタ915からの信号を、垂直信号線921に出力する。

[0028] このように、一般的な対数センサの画素900においては、フォトダイオード911の過渡応答に垂直信号線(VSL)921の電位変動を重畳しないようにするために、初段アンプ(AMP1)としての増幅トランジスタ913と、2段目アンプ(AMP2)としての増幅トランジスタ915とからなる2段アンプ構造を採用している。

[0029] また、このような2段アンプ構造を採用した場合には、画素900内に、電流源として機能するバイアストランジスタ914を搭載する必要が出てくるが、バイアストランジスタ914を搭載することで、画素900内には、定常的にバイアス電流 I_{Bias} が流れることになる。

[0030] (対数センサの画素の駆動方法)

図2は、一般的な太陽電池モードの対数センサの画素900(図1)の駆動方法を説明するタイミングチャートである。

[0031] 図2のタイミングチャートには、一般的な対数センサの画素900(図1)における、選択トランジスタ916のゲート電極に印加される選択信号(SEL)と、リセットトランジスタ912のゲート電極に印加されるリセット信号(RST)のレベルが時系列で表されている。また、図2のタイミングチャートには、垂直信号線921に印加される信号(VSL)のレベルが、時系列で表されている。

[0032] なお、図2においては、Pre Shutterが、シャッタ駆動期間を表し、Exposureが、露光期間を表し、Readoutが、読み出し期間を表している。また、時間の方向は、図中の左側から右側に向かう方向とされ、シャッタ駆動期間、露光期間、読み出し期間の順に、期間が遷移している。

[0033] 図2に示すように、シャッタ駆動期間においては、リセット信号(RST)がHレベルとなり、リセットトランジスタ912によって、フォトダイオード911が低電位にリセットされる。

[0034] 次に、露光期間においては、フォトダイオード911には、電荷が蓄積される。この露光期間においては、初段アンプ(AMP1)としての増幅トランジスタ913と、2段目アンプ(AMP2)としての増幅トランジスタ915のソース電位が変動することになる。このとき、図中の上段の矢印で示すように、バイアストランジスタ914において、バイアス電流 I_{Bias} は、常に流れている状態となる。

[0035] 次に、読み出し期間において、選択信号(SEL)がHレベルとなって、選択トランジスタ916がオン状態になると、増幅トランジスタ915からの信号が、垂直信号線(VSL)921に出力される。

[0036] ここでは、まず、選択トランジスタ916によって、フォトダイオード911に溜まった電荷が、信号レベル(S: Signal)として読み出され、さらにその後、リセット信号(RST)がHレベルとなって、フォトダイオード91

1 がリセットされた状態で、ノイズレベル (N : Noise) が読み出される。このようにして得られる信号レベル (S) とノイズレベル (N) との差分 (S-N) が、出力信号 (Output) となる。

[0037] その後、選択信号 (SEL) がLレベルとなって、選択トランジスタ 9 1 6 がオフ状態になった後は、増幅トランジスタ 9 1 5 の出力が切断され、垂直信号線 (VSL) 9 2 1 がグランド (GND) 付近まで、低電位化することになる。これ以降も、バイアストランジスタ 9 1 4 において、バイアス電流 I_{Bias} は、常に流れている状態となる。

[0038] そして、対数センサの画素 9 0 0 (図 1) においては、フォトダイオード 9 1 1 に電荷が溜まるまでは、線形の信号 (光の強度に対して比例するような信号) が出力され、フォトダイオード 9 1 1 に電荷が溜まると、発生する電圧に対して電流が指数的に流れるため、電圧と電流とが対数関係となって、対数の信号の出力が開始されることになる。

[0039] 以上をまとめると、次のようになる。すなわち、一般的な対数センサの画素 9 0 0 においては、フォトダイオード 9 1 1 の過渡応答 VSL の電位変動を重畳しないようにするために、初段アンプ (AMP1) としての増幅トランジスタ 9 1 3 と、2 段目アンプ (AMP2) としての増幅トランジスタ 9 1 5 とからなる 2 段アンプ構造を採用している。

[0040] このような 2 段アンプ構造を採用した場合には、画素 9 0 0 内に、電流源として機能するバイアストランジスタ 9 1 4 を搭載する必要が出てくる。

[0041] 一方で、バイアストランジスタ 9 1 4 を搭載することで、初段アンプ (AMP1) としての増幅トランジスタ 9 1 3 は、常に動作している状態であって、画素 9 0 0 内に定常的にバイアス電流 I_{Bias} が流れることになり (バイアストランジスタ 9 1 4 には常に電流が流れている状態となり)、消費電力が大きくなる。そして、このような消費電力の増加が、多画素化を律速するパラメータとなり、結果として、多画素化の阻害要因となる。

[0042] そこで、本開示に係る技術 (本技術) では、上述した問題を解決するために、画素の消費電力を抑制して、多画素化を実現することができる、太陽電

池モードの対数センサ（固体撮像装置）を提案する。以下、このような問題を解決するための構成を有する固体撮像装置について説明する。

[0043] < 2. 本開示に係る技術を適用した固体撮像装置の構成例 >

[0044] （固体撮像装置の構成例）

図3は、本技術を適用した固体撮像装置の一実施の形態を示す図である。

[0045] 図3の固体撮像装置10は、CMOS(Complementary Metal Oxide Semiconductor)を用いた固体撮像装置である。固体撮像装置10は、光学レンズ系（不図示）を介して被写体からの入射光（像光）を取り込んで、撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。

[0046] 図3において、固体撮像装置10は、画素アレイ部11、垂直駆動回路12、カラム信号処理回路13、水平駆動回路14、出力回路15、制御回路16、及び入出力端子17を含んで構成される。

[0047] 画素アレイ部11には、複数の画素100が2次元状（行列状）に配置される。画素100は、光電変換領域としてのフォトダイオード（PD: Photodiode）と、複数の画素トランジスタを有して構成される。

[0048] 垂直駆動回路12は、例えばシフトレジスタによって構成され、所定の画素駆動線21を選択して、選択された画素駆動線21に画素100を駆動するためのパルスを供給し、行単位で画素100を駆動する。すなわち、垂直駆動回路12は、画素アレイ部11の各画素100を行単位で順次垂直方向に選択走査し、各画素100のフォトダイオードにおいて受光量に応じて生成された信号電荷（電荷）に基づく画素信号を、垂直信号線22を通してカラム信号処理回路13に供給する。

[0049] カラム信号処理回路13は、画素100の列ごとに配置されており、1行分の画素100から出力される信号を画素列ごとにノイズ除去などの信号処理を行う。例えば、カラム信号処理回路13は、画素固有の固定パターンノイズを除去するためのCDS(Correlated Double Sampling)及びA/D(Analog/Digital)変換等の信号処理を行う。

- [0050] 水平駆動回路 14 は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路 13 の各々を順番に選択し、カラム信号処理回路 13 の各々から画素信号を水平信号線 23 に出力させる。
- [0051] 出力回路 15 は、カラム信号処理回路 13 の各々から水平信号線 23 を通して順次に供給される信号に対し、信号処理を行って出力する。なお、出力回路 15 は、例えば、バッファリングだけする場合もあるし、黒レベル調整、列ばらつき補正、各種デジタル信号処理などが行われる場合もある。
- [0052] 制御回路 16 は、固体撮像装置 10 の各部の動作を制御する。例えば、制御回路 16 は、入力クロック信号と、動作モードなどを指令するデータを受け取り、また、固体撮像装置 10 の内部情報などのデータを出力する。すなわち、制御回路 16 は、垂直同期信号、水平同期信号、及びマスタクロック信号に基づいて、垂直駆動回路 12、カラム信号処理回路 13、及び水平駆動回路 14 などの動作の基準となるクロック信号や制御信号を生成する。制御回路 16 は、生成したクロック信号や制御信号を、垂直駆動回路 12、カラム信号処理回路 13、及び水平駆動回路 14 などに出力する。
- [0053] 入出力端子 17 は、外部と信号のやりとりを行う。
- [0054] 以上のように構成される、図 3 の固体撮像装置 10 は、画素アレイ部 11 に 2 次元状（行列状）に配置される画素 100 から、対数特性の出力信号が得られる、太陽電池モードの対数センサとして構成される。
- [0055] また、固体撮像装置 10 の画素アレイ部 11 に 2 次元状に配置される画素 100 の構成としては、後述する第 1 の実施の形態乃至第 5 の実施の形態の画素の構成を採用することができる。以下、画素アレイ部 11 に配置される、第 1 の実施の形態乃至第 5 の実施の形態の画素の構成例について説明する。
- [0056] なお、説明の都合上、以下の説明では、第 1 の実施の形態の画素を、画素 100 と記述して、他の実施の形態の画素と区別する。同様に、第 2 の実施の形態乃至第 5 の実施の形態の画素を、画素 200、画素 300、画素 400

0、画素500とそれぞれ記述するが、これらの画素も、固体撮像装置10（図1）の画素アレイ部11に2次元状に配置されることには変わりはない。

[0057] <3. 第1の実施の形態>

[0058] （第1の回路構成）

図4は、第1の実施の形態の画素の構成例を示す回路図である。

[0059] 図4において、画素100は、フォトダイオード111、リセットトランジスタ112、増幅トランジスタ113、バイアストランジスタ114、増幅トランジスタ115、及び選択トランジスタ116から構成される。

[0060] フォトダイオード111は、n型とp型の半導体領域からなる光電変換部である。フォトダイオード111において、カソード電極は、中間電位 V_{mid} 及びリセットトランジスタ112のドレインに接続され、アノード電極は、リセットトランジスタ112のソースと増幅トランジスタ113のゲートに接続される。

[0061] リセットトランジスタ112において、そのドレインは、中間電位 V_{mid} 及びフォトダイオード111のカソード電極に接続され、そのソースは、フォトダイオード111のアノード電極と増幅トランジスタ113のゲートに接続される。また、リセットトランジスタ112のゲート電極には、リセット信号（RST）が印加される。このリセット信号（RST）がアクティブ状態になると、リセットトランジスタ112のリセットゲートが導通状態となり、フォトダイオード111の電位がリセットされる。

[0062] 増幅トランジスタ113において、そのドレインは、電源電圧 V_{dd} と接続され、そのソースは、選択トランジスタ116のドレインと接続される。増幅トランジスタ113のゲートは、フォトダイオード111とリセットトランジスタ112のソースに接続される。増幅トランジスタ113のゲートには、フォトダイオード111からの信号が印加されるので、その信号を増幅して、選択トランジスタ116に出力する。

[0063] 選択トランジスタ116において、そのドレインは、増幅トランジスタ1

13のソースと接続され、そのソースは、バイアストランジスタ114のドレインと増幅トランジスタ115のゲートに接続される。また、選択トランジスタ116のゲート電極には、選択信号（SEL）が印加される。この選択信号（SEL）がアクティブ状態になると、選択トランジスタ116が導通状態になり、画素100が選択状態となる。これにより、増幅トランジスタ113から出力される信号が、選択トランジスタ116を介して、増幅トランジスタ115に出力される。

[0064] バイアストランジスタ114において、そのドレインは、選択トランジスタ116のソースと増幅トランジスタ115のゲートに接続され、そのソースは、接地されている。バイアストランジスタ114のゲート電極には、所定の信号が印加され、基準となる電流を設定する。バイアストランジスタ114は、電流源として機能する。

[0065] 増幅トランジスタ115は、そのドレインは、電源電圧Vddと接続され、そのソースは、垂直信号線（VSL）121（図3の垂直信号線22）と接続される。また、増幅トランジスタ115のゲートは、選択トランジスタ116のソースと、バイアストランジスタ114のドレインと接続される。

[0066] ここで、選択トランジスタ116において、選択信号（SEL）が導通状態になると、増幅トランジスタ115のゲートには、選択トランジスタ116を介して、増幅トランジスタ113から出力される信号が印加される。増幅トランジスタ115は、そのゲートに印加された信号を増幅して、垂直信号線121に出力する。

[0067] なお、画素100においては、増幅トランジスタ113と増幅トランジスタ115のうち、フォトダイオード111側に設けられた増幅トランジスタ113が、初段アンプ（AMP1）に相当し、垂直信号線（VSL）121側に設けられた増幅トランジスタ115が、2段目アンプ（AMP2）に相当する。そして、これらの初段アンプ（AMP1）と2段目アンプ（AMP2）により2段アンプが構成されるが、一般的な対数センサの画素900（図1）と比べれば、選択トランジスタ116が、2段目アンプ（AMP2）側から、初段アンプ（AMP1

）側に移動されている点が異なっている。

[0068] また、画素１００においては、一般的な対数センサの画素９００（図１）におけるフォトダイオード９１１、増幅トランジスタ９１３、バイアストラジスタ９１４、増幅トランジスタ９１５、及び選択トランジスタ９１６と比べれば、フォトダイオード１１１、増幅トランジスタ１１３、バイアストラジスタ１１４、増幅トランジスタ１１５、及び選択トランジスタ１１６の極性が反転されている。

[0069] これは、フォトダイオード１１１で発生するキャリアが、正孔（ホール）による正の電荷となるので、図４に示すように極性を反転して、後段のトランジスタ（増幅トランジスタ１１３、バイアストラジスタ１１４、増幅トランジスタ１１５、及び選択トランジスタ１１６）では、電子として取り扱われるようにしている。このように極性を反転させることで、増幅トランジスタ１１５のオン/オフが、自動で切り替えられるようにしている。

[0070] （第１の駆動方法）

図５は、第１の実施の形態の画素の駆動方法を説明するタイミングチャートである。

[0071] 図５のタイミングチャートには、対数センサの画素１００（図４）における、選択トランジスタ１１６のゲート電極に印加される選択信号（SEL）と、リセットトランジスタ１１２のゲート電極に印加されるリセット信号（RST）と、バイアストラジスタ１１４のゲート電極に印加されるバイアス信号（Bias）のレベルが時系列で表されている。

[0072] また、図５のタイミングチャートには、増幅トランジスタ１１３のソースに印加される信号（AMP1_S）と、垂直信号線１２１に印加される信号（VSL）のレベルが、時系列で表されている。

[0073] なお、図５においては、図２と同様に、Pre Shutterが、シャッタ駆動期間を表し、Exposureが、露光期間を表し、Readoutが、読み出し期間を表している。また、時間の方向は、図中の左側から右側に向かう方向とされ、シャッタ駆動期間、露光期間、読み出し期間の順に、期間が遷移している。

- [0074] 図5に示すように、シャッタ駆動期間においては、リセット信号（RST）がHレベルとなり、リセットトランジスタ112によって、フォトダイオード111が低電位にリセットされる。シャッタ駆動期間が終了して光の入射時になると、露光期間に遷移する。
- [0075] 露光期間においては、フォトダイオード111に、電荷が蓄積される。この露光期間においては、初段アンプ（AMP1）としての増幅トランジスタ113のゲートに、フォトダイオード111からの信号が印加され、その信号が増幅されるので、図中の点線で表したように、増幅トランジスタ113のソース（AMP1_S）の電位が変動することになる。
- [0076] ここで、シャッタ駆動期間と露光期間における選択信号（SEL）がLレベルであって、選択トランジスタ116がオフ状態となるため、バイアストランジスタ114は、増幅トランジスタ113のドレインに接続された電源電圧 V_{dd} から切断された状態になる。その結果として、一般的な対数センサの画素900（図1）で発生していた貫通電流（バイアス電流）が遮断されるため、画素100（図4）では、画素900（図1）と比べて、消費電力が抑制されることになる。露光期間が終了して光の入射が終わると、読み出し期間に遷移する。
- [0077] 読み出し期間においては、選択信号（SEL）がHレベルとなり、選択トランジスタ116によって、フォトダイオード111に溜まった電荷が読み出される。ここでは、まず、D相（信号レベル）の読み出し時に、選択トランジスタ116によって、フォトダイオード111に溜まった電荷が信号レベル（S：Signal）として読み出される。
- [0078] さらにその後に、P相（リセットレベル）の読み出し時に、リセット信号（RST）がHレベルとなって、フォトダイオード111がリセットされた状態で、選択トランジスタ116によって、ノイズレベル（N：Noise）が読み出される。このようにして得られる信号レベル（S）とノイズレベル（N）との差分（S-N）が、出力信号（Output）となって、2段目アンプ（AMP2）としての増幅トランジスタ115を介して、垂直信号線121に出力される。

- [0079] このとき、選択トランジスタ 116 がオン状態（選択信号（SEL）がHレベル）となる場合であって、D相の読み出し時に、初段アンプ（AMP1）としての増幅トランジスタ 113 の出力によって、2 段目アンプ（AMP2）としての増幅トランジスタ 115 が、自然に活性化される。
- [0080] 一方で、選択トランジスタ 116 がオフ状態（選択信号（SEL）がLレベル）になると、バイアストランジスタ 114 が、そのドレインを、グランド（GND）付近まで低電位化するため、バイアストランジスタ 114 からの電流によって、2 段目アンプ（AMP2）としての増幅トランジスタ 115 が、自然に不活性化される。これにより、画素 100（図 4）では、初段アンプ（AMP1）と 2 段目アンプ（AMP2）からなる 2 段アンプが自動的にオフ状態になる。
- [0081] そして、対数センサの画素 100（図 4）においては、フォトダイオード 111 に電荷が溜まるまでは、線形の信号（光の強度に対して比例するような信号）が出力され、フォトダイオード 111 に電荷が溜まると、発生する電圧に対して電流が指数的に流れるため、電圧と電流とが対数関係となって、対数の信号の出力が開始されることになる。
- [0082] 以上のように、第 1 の実施の形態の画素 100 では、選択トランジスタ 116 が、2 段目アンプ（AMP2）側ではなく、初段アンプ（AMP1）側に設けられているため、選択トランジスタ 116 がオフ状態となるときに、バイアストランジスタ 114 が、増幅トランジスタ 113 のドレインに接続された電源電圧 Vdd から切断された状態になる。
- [0083] その結果として、一般的な対数センサの画素 900（図 1）で発生していた貫通電流（バイアス電流）を遮断することが可能となり、第 1 の実施の形態の画素 100 では、画素 900（図 1）と比べて、消費電力を抑制することができるので、消費電力の増加が、多画素化を律速するパラメータとはならず、多画素化を実現することができる。
- [0084] 以上、第 1 の実施の形態について説明した。
- [0085] <4. 第 2 の実施の形態>
- [0086] （第 2 の回路構成）

図6は、第2の実施の形態の画素の構成例を示す回路図である。

[0087] 図6において、画素200は、フォトダイオード211、リセットトランジスタ212、増幅トランジスタ213、バイアストランジスタ214、増幅トランジスタ215、及び選択トランジスタ216から構成される。

[0088] 図6の画素200において、フォトダイオード211乃至選択トランジスタ216は、図4の画素100のフォトダイオード111乃至選択トランジスタ116と同様に構成されるが、バイアストランジスタ214の駆動が、図4のバイアストランジスタ114の駆動と異なっている。

[0089] すなわち、図6の画素200においては、バイアストランジスタ214のゲート電極に印加されるバイアス信号（Bias）の制御が行われ、読み出し期間を除いて、バイアストランジスタ214がオフ状態となるように駆動される点が、図4の画素100とは異なっている。

[0090] （第2の駆動方法）

図7は、第2の実施の形態の画素の駆動方法を説明するタイミングチャートである。

[0091] 図7のタイミングチャートには、対数センサの画素200（図6）における、選択トランジスタ216の選択信号（SEL）と、リセットトランジスタ212のリセット信号（RST）と、バイアストランジスタ214のバイアス信号（Bias）のレベルが時系列で表されている。また、図7のタイミングチャートには、増幅トランジスタ213のソースに印加される信号（AMP1_S）と、垂直信号線221に印加される信号（VSL）のレベルが、時系列で表されている。

[0092] なお、図7においては、図2や図5と同様に、時間の方向は、図中の左側から右側に向かう方向とされ、シャッタ駆動期間（Pre Shutter）、露光期間（Exposure）、読み出し期間（Readout）の順に、期間が遷移している。

[0093] 図7に示すように、シャッタ駆動期間においては、リセット信号（RST）がHレベルとなり、リセットトランジスタ212によって、フォトダイオード211が低電位にリセットされる。

- [0094] 次に、露光期間においては、フォトダイオード 211 に、電荷が蓄積される。この露光期間においては、初段アンプ (AMP1) としての増幅トランジスタ 213 のゲートに、フォトダイオード 211 からの信号が印加され、その信号が増幅されるので、図中の点線で表したように、増幅トランジスタ 213 のソース (AMP1_S) の電位が変動することになる。
- [0095] このとき、シャッタ駆動期間と露光期間におけるバイアス信号 (Bias) が L レベルであって、バイアストランジスタ 214 がオフ状態となるため、バイアストランジスタ 214 には、バイアス電流が流れることはない。その結果として、一般的な対数センサの画素 900 (図 1) で発生していた貫通電流 (バイアス電流) が遮断されるため、画素 200 (図 6) では、画素 900 (図 1) と比べて、消費電力が抑制されることになる。
- [0096] 次に、読み出し期間においては、選択信号 (SEL) とバイアス信号 (Bias) が H レベルであって、選択トランジスタ 216 とバイアストランジスタ 214 がオン状態となるため、選択トランジスタ 216 によって、フォトダイオード 211 に溜まった電荷が読み出される。ここでは、まず、D 相の読み出し時に、選択トランジスタ 216 によって、フォトダイオード 211 に溜まった電荷が信号レベル (S) として読み出される。
- [0097] さらにその後に、P 相の読み出し時に、リセット信号 (RST) が H レベルとなって、フォトダイオード 211 がリセットされた状態で、選択トランジスタ 216 によって、ノイズレベル (N) が読み出される。このようにして得られる信号レベル (S) とノイズレベル (N) との差分 (S-N) が、出力信号 (Output) となって、2 段目アンプ (AMP2) としての増幅トランジスタ 215 を介して、垂直信号線 221 に出力される。
- [0098] このとき、選択トランジスタ 216 がオン状態 (選択信号 (SEL) が H レベル) となる場合であって、D 相の読み出し時に、初段アンプ (AMP1) としての増幅トランジスタ 213 の出力によって、2 段目アンプ (AMP2) としての増幅トランジスタ 215 が、自然に活性化される。
- [0099] 一方で、選択トランジスタ 216 がオン状態 (選択信号 (SEL) が H レベル

）となる場合であって、P相の読み出し時に、リセットトランジスタ212をオン状態（リセット信号（RST）がHレベル）にして、フォトダイオード211を低電位にリセットすることで、2段目アンプ（AMP2）としての増幅トランジスタ215が、不活性化される。

[0100] その後、選択トランジスタ216がオフ状態（選択信号（SEL）がLレベル）となった場合に、バイアス信号（Bias）がLレベルとなって、バイアストラジスタ214がオフ状態となる。これにより、バイアストラジスタ214には、バイアス電流が流れることはない。その結果として、貫通電流が遮断されるため、消費電力が抑制されることになる。

[0101] そして、対数センサの画素200（図6）においては、フォトダイオード211に電荷が溜まるまでは、線形の信号（光の強度に対して比例するような信号）が出力され、フォトダイオード211に電荷が溜まると、発生する電圧に対して電流が指数的に流れるため、電圧と電流とが対数関係となって、対数の信号の出力が開始されることになる。

[0102] 以上のように、第2の実施の形態の画素200では、選択トランジスタ216が、2段目アンプ（AMP2）側ではなく、初段アンプ（AMP1）側に設けられ、さらに、バイアストラジスタ214の駆動が制御されているため、選択トランジスタ216がオフ状態となるときに、バイアストラジスタ214もオフ状態となって、バイアストラジスタ214には、バイアス電流が流れない状態になる。

[0103] その結果として、一般的な対数センサの画素900（図1）で発生していた貫通電流（バイアス電流）を遮断することが可能となり、第2の実施の形態の画素200では、画素900（図1）と比べて、消費電力を抑制することができるので、消費電力の増加が、多画素化を律速するパラメータとはならず、多画素化を実現することができる。

[0104] 以上、第2の実施の形態について説明した。

[0105] <5. 第3の実施の形態>

[0106] （第3の回路構成）

図8は、第3の実施の形態の画素の構成例を示す回路図である。

[0107] 図8において、画素300は、図4に示した画素100におけるフォトダイオード及び2段アンプの各トランジスタの極性を反転させた構成からなる。

[0108] 具体的には、図8の画素300において、フォトダイオード311、増幅トランジスタ313、バイアストランジスタ314、増幅トランジスタ315、及び選択トランジスタ316は、図4の画素100における、フォトダイオード111、増幅トランジスタ113、バイアストランジスタ114、増幅トランジスタ115、及び選択トランジスタ116の極性をそれぞれ反転させたものとなる。

[0109] このような構成からなる画素300は、画素100におけるフォトダイオード及び2段アンプの各トランジスタの極性を反転させたものであるため、選択トランジスタ316が、2段目アンプ（AMP2）側から、初段アンプ（AMP1）側に移動されている。そのため、この選択トランジスタ316が、選択信号（SEL）に応じた動作をすることで、読み出し期間を除いて、画素300内の電流源の接続を遮断することができる。その結果として、画素300内に定常的に発生する貫通電流を遮断して、消費電力を低減することができる。

[0110] また、画像300においては、選択トランジスタ316がオン状態となる場合であって、D相の読み出し時に、初段アンプ（AMP1）としての増幅トランジスタ313の出力によって、2段目アンプ（AMP2）としての増幅トランジスタ315が、自然に活性化される。

[0111] 一方で、画像300においては、選択トランジスタ316がオフ状態になると、バイアストランジスタ314が、グラウンド（GND）付近まで低電位化するため、バイアストランジスタ314からの電流によって、2段目アンプ（AMP2）としての増幅トランジスタ315が、自然に不活性化される。これにより、画像300では、初段アンプ（AMP1）と2段目アンプ（AMP2）からなる2段アンプが自動的にオフ状態になる。

[0112] なお、画像300においては、図6及び図7に示した画素200の駆動方

法と同様に、バイアストランジスタ 314 のゲート入力電圧を制御することで、読み出し期間を除いて、バイアストランジスタ 314 がオフ状態になるように駆動されるようにしてもよい。

[0113] 以上、第 3 の実施の形態について説明した。

[0114] < 6. 第 4 の実施の形態 >

[0115] (第 4 の回路構成)

図 9 は、第 4 の実施の形態の画素の構成例を示す回路図である。

[0116] 図 9 において、画素 400-1 と、画素 400-2 は、画素アレイ部 11 に 2 次元状に配置される複数の画素の一例であって、バイアストランジスタ 414 と、2 段目アンプ (AMP2) としての増幅トランジスタ 415 を共有した構成からなる。

[0117] 具体的には、画素 400-1 は、フォトダイオード 411-1、リセットトランジスタ 412-1、増幅トランジスタ 413-1、及び選択トランジスタ 416-1 のほかに、画素 400-2 と共有されるバイアストランジスタ 414 及び増幅トランジスタ 415 を含んで構成される。

[0118] このような構成からなる画素 400-1 においては、図 4 の画素 100 と同様に、選択トランジスタ 416-1 が、初段アンプ (AMP1-1) 側に移動されているため、この選択トランジスタ 416-1 が、選択信号 (SEL) に応じた動作をすることで、読み出し期間を除いて、画素 400-1 内の電流源の接続を遮断することができる。その結果として、画素 400-1 内に定常的に発生する貫通電流を遮断して、消費電力を低減することができる。

[0119] また、画素 400-1 においては、選択トランジスタ 416-1 がオン状態となる場合であって、D 相の読み出し時に、初段アンプ (AMP1-1) としての増幅トランジスタ 413-1 の出力によって、2 段目アンプ (AMP2) としての増幅トランジスタ 415 が、自然に活性化される。

[0120] 一方で、画素 400-1 においては、選択トランジスタ 416-1 がオフ状態になると、バイアストランジスタ 414 が、グラウンド (GND) 付近まで低電位化するため、バイアストランジスタ 414 からの電流によって、2 段目

アンプ（AMP2）としての増幅トランジスタ415が、自然に不活性化される。これにより、画像400-1では、初段アンプ（AMP1-1）と2段目アンプ（AMP2）からなる2段アンプが自動的にオフ状態になる。

[0121] また、画素400-2は、フォトダイオード411-2、リセットトランジスタ412-2、増幅トランジスタ413-2、及び選択トランジスタ416-2のほかに、画素400-1と共有されるバイアストランジスタ414及び増幅トランジスタ415を含んで構成される。

[0122] このような構成からなる画素400-2においては、図4の画素100と同様に、選択トランジスタ416-2が、初段アンプ（AMP1-2）側に移動されているため、この選択トランジスタ416-2が、選択信号（SEL）に応じた動作をすることで、読み出し期間を除いて、画素400-2内の電流源の接続を遮断することができる。その結果として、画素400-2内に定常的に発生する貫通電流を遮断して、消費電力を低減することができる。

[0123] また、画素400-2においては、選択トランジスタ416-2がオン状態となる場合であって、D相の読み出し時に、初段アンプ（AMP1-2）としての増幅トランジスタ413-2の出力によって、2段目アンプ（AMP2）としての増幅トランジスタ415が、自然に活性化される。

[0124] 一方で、画素400-2においては、選択トランジスタ416-2がオフ状態になると、バイアストランジスタ414が、グラウンド（GND）付近まで低電位化するため、バイアストランジスタ414からの電流によって、2段目アンプ（AMP2）としての増幅トランジスタ415が、自然に不活性化される。これにより、画素400-2では、初段アンプ（AMP1-2）と2段目アンプ（AMP2）からなる2段アンプが自動的にオフ状態になる。

[0125] なお、画素400-1及び画素400-2においては、図6及び図7に示した画素200の駆動方法と同様に、バイアストランジスタ314のゲート入力電圧を制御することで、読み出し期間を除いて、バイアストランジスタ314がオフ状態になるように駆動されるようにしてもよい。

[0126] また、図9においては、共有画素の単位として、画素400-1と画素4

00-2の2画素共有を例示したが、例えば、4画素共有や8画素共有など、さらに多くの画素によって、バイアストランジスタと、2段目アンプ（AMP2）としての増幅トランジスタが共有されるようにしてもよい。

[0127] 以上、第4の実施の形態について説明した。

[0128] <7. 第5の実施の形態>

[0129] （第5の回路構成）

図10は、第5の実施の形態の画素の構成例を示す回路図である。

[0130] 図10において、画素500-1と、画素500-2は、図9に示した画素400-1と画素400-2におけるフォトダイオード及び2段アンプの各トランジスタの極性を反転させた構成からなる。

[0131] 具体的には、図10の画素500-1において、フォトダイオード511-1、増幅トランジスタ513-1、及び選択トランジスタ516-1、並びに画素500-2と共有されるバイアストランジスタ514及び増幅トランジスタ515は、図9の画素400-1における、フォトダイオード411-1、増幅トランジスタ413-1、選択トランジスタ416-1、バイアストランジスタ414、及び増幅トランジスタ415の極性をそれぞれ反転させたものとなる。

[0132] このような構成からなる画素500-1においては、図4の画素100と同様に、選択トランジスタ516-1が、初段アンプ（AMP1-1）側に移動されているため、この選択トランジスタ516-1が、選択信号（SEL）に応じた動作をすることで、読み出し期間を除いて、画素500-1内の電流源の接続を遮断することができる。その結果として、画素500-1内に定常的に発生する貫通電流を遮断して、消費電力を低減することができる。

[0133] また、画素500-1においては、選択トランジスタ516-1がオン状態となる場合であって、D相の読み出し時に、初段アンプ（AMP1-1）としての増幅トランジスタ513-1の出力によって、2段目アンプ（AMP2）としての増幅トランジスタ515が、自然に活性化される。

[0134] 一方で、画素500-1においては、選択トランジスタ516-1がオフ

状態になると、バイアストランジスタ514が、グラウンド（GND）付近まで低電位化するため、バイアストランジスタ514からの電流によって、2段目アンプ（AMP2）としての増幅トランジスタ515が、自然に不活性化される。これにより、画像500-1では、初段アンプ（AMP1-1）と2段目アンプ（AMP2）からなる2段アンプが自動的にオフ状態になる。

[0135] また、図10の画素500-2において、フォトダイオード511-2、増幅トランジスタ513-2、及び選択トランジスタ516-2、並びに画素500-1と共有されるバイアストランジスタ514及び増幅トランジスタ515は、図9の画素400-2における、フォトダイオード411-2、増幅トランジスタ413-2、選択トランジスタ416-2、バイアストランジスタ414、及び増幅トランジスタ415の極性をそれぞれ反転させたものとなる。

[0136] このような構成からなる画素500-2においては、図4の画素100と同様に、選択トランジスタ516-2が、初段アンプ（AMP1-2）側に移動されているため、この選択トランジスタ516-2が、選択信号（SEL）に応じた動作をすることで、読み出し期間を除いて、画素500-2内の電流源の接続を遮断することができる。その結果として、画素500-2内に定常的に発生する貫通電流を遮断して、消費電力を低減することができる。

[0137] また、画素500-2においては、選択トランジスタ516-2がオン状態となる場合であって、D相の読み出し時に、初段アンプ（AMP1-2）としての増幅トランジスタ513-2の出力によって、2段目アンプ（AMP2）としての増幅トランジスタ515が、自然に活性化される。

[0138] 一方で、画素500-2においては、選択トランジスタ516-2がオフ状態になると、バイアストランジスタ514が、グラウンド（GND）付近まで低電位化するため、バイアストランジスタ514からの電流によって、2段目アンプ（AMP2）としての増幅トランジスタ515が、自然に不活性化される。これにより、画素500-2では、初段アンプ（AMP1-2）と2段目アンプ（AMP2）からなる2段アンプが自動的にオフ状態になる。

[0139] 以上、第5の実施の形態について説明した。

[0140] <8. 本開示に係る技術を適用した固体撮像装置を有する電子機器の構成例>

[0141] 図11は、本開示に係る技術を適用した固体撮像装置を有する電子機器1000の構成例を示すブロック図である。

[0142] 電子機器1000は、例えば、デジタルスチルカメラやビデオカメラ等の撮像装置や、スマートフォンやタブレット型端末等の携帯端末装置などの電子機器である。

[0143] 電子機器1000は、固体撮像素子1001、DSP回路1002、フレームメモリ1003、表示部1004、記録部1005、操作部1006、及び、電源部1007から構成される。また、電子機器1000において、DSP回路1002、フレームメモリ1003、表示部1004、記録部1005、操作部1006、及び電源部1007は、バスライン1008を介して相互に接続されている。

[0144] 固体撮像素子1001は、上述した固体撮像装置10（図3）に対応しており、画素アレイ部11に配置される画素100は、例えば、図4等にした構成からなる。すなわち、固体撮像装置10において、画素アレイ部11には、選択トランジスタ116（又は選択トランジスタ216乃至選択トランジスタ516のいずれかの選択トランジスタ）が、2段目アンプ（AMP2）側から初段アンプ（AMP1）側に移動された画素100（又は画素200乃至画素500のいずれかの画素）が配置されている。

[0145] DSP回路1002は、固体撮像素子1001から供給される信号を処理するカメラ信号処理回路である。DSP回路1002は、固体撮像素子1001からの信号を処理して得られる画像データを出力する。フレームメモリ1003は、DSP回路1002により処理された画像データを、フレーム単位で一時的に保持する。

[0146] 表示部1004は、例えば、液晶パネルや有機EL(Electro Luminescence)パネル等のパネル型表示装置からなり、固体撮像素子1001で撮像された

動画又は静止画を表示する。記録部１００５は、固体撮像素子１００１で撮像された動画又は静止画の画像データを、半導体メモリやハードディスク等の記録媒体に記録する。

[0147] 操作部１００６は、ユーザによる操作に従い、電子機器１０００が有する各種の機能についての操作指令を出力する。電源部１００７は、DSP回路１００２、フレームメモリ１００３、表示部１００４、記録部１００５、及び、操作部１００６の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

[0148] 電子機器１０００は、以上のように構成される。本開示に係る技術は、以上説明したように、固体撮像素子１００１に適用される。具体的には、図３の固体撮像装置１０は、固体撮像素子１００１に適用することができる。固体撮像素子１００１に本開示に係る技術を適用することにより、例えば、画素の消費電力を抑制して、多画素化を実現することができるため、より高品質な撮像画像を得ることができる。

[0149] < ９．本開示に係る技術を適用し得る固体撮像装置の断面構成例 >

[0150] 図１２は、本開示に係る技術を適用し得る固体撮像装置の構成例を示す断面図である。

[0151] 固体撮像装置では、画素２００１０を構成するＰＤ（フォトダイオード）２００１９が、半導体基板２００１８の裏面（図では上面）側から入射する入射光２０００１を受光する。ＰＤ２００１９の上方には、平坦化膜２００１３、ＣＦ（カラーフィルタ）２００１２、及び、マイクロレンズ２００１１が設けられており、ＰＤ２００１９では、各部を順次介して入射した入射光２０００１を、受光面２００１７で受光して光電変換が行われる。

[0152] 例えば、ＰＤ２００１９は、ｎ型半導体領域２００２０が、電荷（電子）を蓄積する電荷蓄積領域として形成されている。ＰＤ２００１９においては、ｎ型半導体領域２００２０は、半導体基板２００１８のｐ型半導体領域２００１６、２００４１の内部に設けられている。ｎ型半導体領域２００２０の、半導体基板２００１８の表面（下面）側には、裏面（上面）側よりも不

純物濃度が高いp型半導体領域20041が設けられている。つまり、PD20019は、HAD (Hole-Accumulation Diode) 構造になっており、n型半導体領域20020の上面側と下面側との各界面において、暗電流が発生することを抑制するように、p型半導体領域20016, 20041が形成されている。

[0153] 半導体基板20018の内部には、複数の画素20010の間を電氣的に分離する画素分離部20030が設けられており、この画素分離部20030で区画された領域に、PD20019が設けられている。図中、上面側から、固体撮像装置を見た場合、画素分離部20030は、例えば、複数の画素20010の間に介在するように格子状に形成されており、PD20019は、この画素分離部20030で区画された領域内に形成されている。

[0154] 各PD20019では、アノードが接地されており、固体撮像装置において、PD20019が蓄積した信号電荷（例えば、電子）は、図示せぬ転送Tr (MOS FET) 等を介して読み出され、電気信号として、図示せぬVSL（垂直信号線）へ出力される。

[0155] 配線層20050は、半導体基板20018のうち、遮光膜20014, CF20012、マイクロレンズ20011等の各部が設けられた裏面（上面）とは反対側の表面（下面）に設けられている。

[0156] 配線層20050は、配線20051と絶縁層20052とを含み、絶縁層20052内において、配線20051が各素子に電氣的に接続するように形成されている。配線層20050は、いわゆる多層配線の層になっており、絶縁層20052を構成する層間絶縁膜と配線20051とが交互に複数回積層されて形成されている。ここでは、配線20051としては、転送Tr等のPD20019から電荷を読み出すためのTrへの配線や、VSL等の各配線が、絶縁層20052を介して積層されている。

[0157] 配線層20050の、PD20019が設けられている側に対して反対側の面には、支持基板20061が設けられている。例えば、厚みが数百 μm のシリコン半導体からなる基板が、支持基板20061として設けられてい

る。

[0158] 遮光膜20014は、半導体基板20018の裏面（図では上面）の側に設けられている。

[0159] 遮光膜20014は、半導体基板20018の上方から半導体基板20018の下方へ向かう入射光20001の一部を、遮光するように構成されている。

[0160] 遮光膜20014は、半導体基板20018の内部に設けられた画素分離部20030の上方に設けられている。ここでは、遮光膜20014は、半導体基板20018の裏面（上面）上において、シリコン酸化膜等の絶縁膜20015を介して、凸形状に突き出るように設けられている。これに対して、半導体基板20018の内部に設けられたPD20019の上方においては、PD20019に入射光20001が入射するように、遮光膜20014は、設けられておらず、開口している。

[0161] つまり、図中、上面側から、固体撮像装置を見た場合、遮光膜20014の平面形状は、格子状になっており、入射光20001が受光面20017へ通過する開口が形成されている。

[0162] 遮光膜20014は、光を遮光する遮光材料で形成されている。例えば、チタン（Ti）膜とタングステン（W）膜とを、順次、積層することで、遮光膜20014が形成されている。この他に、遮光膜20014は、例えば、窒化チタン（TiN）膜とタングステン（W）膜とを、順次、積層することで形成することができる。また、遮光膜20014は、ナイトライド（N）などで被覆されていても良い。

[0163] 遮光膜20014は、平坦化膜20013によって被覆されている。平坦化膜20013は、光を透過する絶縁材料を用いて形成されている。

[0164] 画素分離部20030は、溝部20031、固定電荷膜20032、及び、絶縁膜20033を有する。

[0165] 固定電荷膜20032は、半導体基板20018の裏面（上面）の側において、複数の画素20010の間を区画している溝部20031を覆うよう

に形成されている。

[0166] 具体的には、固定電荷膜 20032 は、半導体基板 20018 において裏面（上面）側に形成された溝部 20031 の内側の面を一定の厚みで被覆するように設けられている。そして、その固定電荷膜 20032 で被覆された溝部 20031 の内部を埋め込むように、絶縁膜 20033 が設けられている（充填されている）。

[0167] ここでは、固定電荷膜 20032 は、半導体基板 20018 との界面部分において正電荷（ホール）蓄積領域が形成されて暗電流の発生が抑制されるように、負の固定電荷を有する高誘電体を用いて形成されている。固定電荷膜 20032 が負の固定電荷を有するように形成されていることで、その負の固定電荷によって、半導体基板 20018 との界面に電界が加わり、正電荷（ホール）蓄積領域が形成される。

[0168] 固定電荷膜 20032 は、例えば、ハフニウム酸化膜（ HfO_2 膜）で形成することができる。また、固定電荷膜 20032 は、その他、例えば、ハフニウム、ジルコニウム、アルミニウム、タンタル、チタン、マグネシウム、イットリウム、ランタノイド元素等の酸化物の少なくとも 1 つを含むように形成することができる。

[0169] 本開示に係る技術は、以上のような固体撮像装置に適用することができる。

[0170] <10. 本開示に係る技術を適用し得る積層型の固体撮像装置の構成例>

[0171] 図 13 は、本開示に係る技術を適用し得る積層型の固体撮像装置の構成例の概要を示す図である。

[0172] 図 13 の A は、非積層型の固体撮像装置の概略構成例を示している。固体撮像装置 23010 は、図 13 の A に示すように、1 枚のダイ（半導体基板）23011 を有する。このダイ 23011 には、画素がアレイ状に配置された画素領域 23012 と、画素の駆動その他の各種の制御を行う制御回路 23013 と、信号処理するためのロジック回路 23014 とが搭載されている。

- [0173] 図13のB及びCは、積層型の固体撮像装置の概略構成例を示している。固体撮像装置23020は、図13のB及びCに示すように、センサダイ23021とロジックダイ23024との2枚のダイが積層され、電氣的に接続されて、1つの半導体チップとして構成されている。
- [0174] 図13のBでは、センサダイ23021には、画素領域23012と制御回路23013が搭載され、ロジックダイ23024には、信号処理を行う信号処理回路を含むロジック回路23014が搭載されている。
- [0175] 図13のCでは、センサダイ23021には、画素領域23012が搭載され、ロジックダイ23024には、制御回路23013及びロジック回路23014が搭載されている。
- [0176] 図14は、積層型の固体撮像装置23020の第1の構成例を示す断面図である。
- [0177] センサダイ23021には、画素領域23012となる画素を構成するPD（フォトダイオード）や、FD（フローティングディフュージョン）、Tr（MOS FET）、及び、制御回路23013となるTr等が形成される。さらに、センサダイ23021には、複数層、本例では3層の配線23110を有する配線層23101が形成される。なお、制御回路23013（となるTr）は、センサダイ23021ではなく、ロジックダイ23024に構成することができる。
- [0178] ロジックダイ23024には、ロジック回路23014を構成するTrが形成される。さらに、ロジックダイ23024には、複数層、本例では3層の配線23170を有する配線層23161が形成される。また、ロジックダイ23024には、内壁面に絶縁膜23172が形成された接続孔23171が形成され、接続孔23171内には、配線23170等と接続される接続導体23173が埋め込まれる。
- [0179] センサダイ23021とロジックダイ23024とは、互いの配線層23101及び23161が向き合うように貼り合わされ、これにより、センサダイ23021とロジックダイ23024とが積層された積層型の固体撮像

装置 23020 が構成されている。センサダイ 23021 とロジックダイ 23024 とが貼り合わされる面には、保護膜等の膜 23191 が形成されている。

[0180] センサダイ 23021 には、センサダイ 23021 の裏面側（PD に光が入射する側）（上側）からセンサダイ 23021 を貫通してロジックダイ 23024 の最上層の配線 23170 に達する接続孔 23111 が形成される。さらに、センサダイ 23021 には、接続孔 23111 に近接して、センサダイ 23021 の裏面側から 1 層目の配線 23110 に達する接続孔 23121 が形成される。接続孔 23111 の内壁面には、絶縁膜 23112 が形成され、接続孔 23121 の内壁面には、絶縁膜 23122 が形成される。そして、接続孔 23111 及び 23121 内には、接続導体 23113 及び 23123 がそれぞれ埋め込まれる。接続導体 23113 と接続導体 23123 とは、センサダイ 23021 の裏面側で電氣的に接続され、これにより、センサダイ 23021 とロジックダイ 23024 とが、配線層 23101、接続孔 23121、接続孔 23111、及び、配線層 23161 を介して、電氣的に接続される。

[0181] 図 15 は、積層型の固体撮像装置 23020 の第 2 の構成例を示す断面図である。

[0182] 固体撮像装置 23020 の第 2 の構成例では、センサダイ 23021 に形成する 1 つの接続孔 23211 によって、センサダイ 23021 （の配線層 23101 （の配線 23110））と、ロジックダイ 23024 （の配線層 23161 （の配線 23170））とが電氣的に接続される。

[0183] すなわち、図 15 では、接続孔 23211 が、センサダイ 23021 の裏面側からセンサダイ 23021 を貫通してロジックダイ 23024 の最上層の配線 23170 に達し、且つ、センサダイ 23021 の最上層の配線 23110 に達するように形成される。接続孔 23211 の内壁面には、絶縁膜 23212 が形成され、接続孔 23211 内には、接続導体 23213 が埋め込まれる。上述の図 14 では、2 つの接続孔 23111 及び 23121 に

よって、センサダイ 23021 とロジックダイ 23024 とが電氣的に接続されるが、図 15 では、1 つの接続孔 23211 によって、センサダイ 23021 とロジックダイ 23024 とが電氣的に接続される。

[0184] 図 16 は、積層型の固体撮像装置 23020 の第 3 の構成例を示す断面図である。

[0185] 図 16 の固体撮像装置 23020 は、センサダイ 23021 とロジックダイ 23024 とが貼り合わされる面に、保護膜等の膜 23191 が形成されていない点で、センサダイ 23021 とロジックダイ 23024 とが貼り合わされる面に、保護膜等の膜 23191 が形成されている図 14 の場合と異なる。

[0186] 図 16 の固体撮像装置 23020 は、配線 23110 及び 23170 が直接接触するように、センサダイ 23021 とロジックダイ 23024 とを重ね合わせ、所要の加重をかけながら加熱し、配線 23110 及び 23170 を直接接合することで構成される。

[0187] 図 17 は、本開示に係る技術を適用し得る積層型の固体撮像装置の他の構成例を示す断面図である。

[0188] 図 17 では、固体撮像装置 23401 は、センサダイ 23411 と、ロジックダイ 23412 と、メモリダイ 23413 との 3 枚のダイが積層された 3 層の積層構造になっている。

[0189] メモリダイ 23413 は、例えば、ロジックダイ 23412 で行われる信号処理において一時的に必要なデータの記憶を行うメモリ回路を有する。

[0190] 図 17 では、センサダイ 23411 の下に、ロジックダイ 23412 及びメモリダイ 23413 が、その順番で積層されているが、ロジックダイ 23412 及びメモリダイ 23413 は、逆順、すなわち、メモリダイ 23413 及びロジックダイ 23412 の順番で、センサダイ 23411 の下に積層することができる。

[0191] なお、図 17 では、センサダイ 23411 には、画素の光電変換部となる

P Dや、画素T rのソース／ドレイン領域が形成されている。

[0192] P Dの周囲にはゲート絶縁膜を介してゲート電極が形成され、ゲート電極と対のソース／ドレイン領域により画素T r 2 3 4 2 1、画素T r 2 3 4 2 2が形成されている。

[0193] P Dに隣接する画素T r 2 3 4 2 1が転送T rであり、その画素T r 2 3 4 2 1を構成する対のソース／ドレイン領域の一方がF Dになっている。

[0194] また、センサダイ 2 3 4 1 1には、層間絶縁膜が形成され、層間絶縁膜には、接続孔が形成される。接続孔には、画素T r 2 3 4 2 1、及び、画素T r 2 3 4 2 2に接続する接続導体 2 3 4 3 1が形成されている。

[0195] さらに、センサダイ 2 3 4 1 1には、各接続導体 2 3 4 3 1に接続する複数層の配線 2 3 4 3 2を有する配線層 2 3 4 3 3が形成されている。

[0196] また、センサダイ 2 3 4 1 1の配線層 2 3 4 3 3の最下層には、外部接続用の電極となるアルミパッド 2 3 4 3 4が形成されている。すなわち、センサダイ 2 3 4 1 1では、配線 2 3 4 3 2よりもロジックダイ 2 3 4 1 2との接着面 2 3 4 4 0に近い位置にアルミパッド 2 3 4 3 4が形成されている。アルミパッド 2 3 4 3 4は、外部との信号の入出力に係る配線の一端として用いられる。

[0197] さらに、センサダイ 2 3 4 1 1には、ロジックダイ 2 3 4 1 2との電氣的接続に用いられるコンタクト 2 3 4 4 1が形成されている。コンタクト 2 3 4 4 1は、ロジックダイ 2 3 4 1 2のコンタクト 2 3 4 5 1に接続されるとともに、センサダイ 2 3 4 1 1のアルミパッド 2 3 4 4 2にも接続されている。

[0198] そして、センサダイ 2 3 4 1 1には、センサダイ 2 3 4 1 1の裏面側（上側）からアルミパッド 2 3 4 4 2に達するようにパッド孔 2 3 4 4 3が形成されている。

[0199] 本開示に係る技術は、以上のような固体撮像装置に適用することができる。

[0200] < 1 1. 移動体への応用例 >

[0201] 本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0202] 図18は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0203] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図18に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（Interface）12053が図示されている。

[0204] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0205] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグラмп等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット

１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0206] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0207] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0208] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0209] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Advanced Driver Assistance System）

の機能実現を目的とした協調制御を行うことができる。

[0210] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0211] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12020 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0212] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 18 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0213] 図 19 は、撮像部 12031 の設置位置の例を示す図である。

[0214] 図 19 では、撮像部 12031 として、撮像部 12101、12102、12103、12104、12105 を有する。

[0215] 撮像部 12101、12102、12103、12104、12105 は、例えば、車両 12100 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102、12103 は、

主として車両 12100 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0216] なお、図 19 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112, 12113 は、それぞれサイドミラーに設けられた撮像部 12102, 12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像部 12104 の撮像範囲を示す。例えば、撮像部 12101 ないし 12104 で撮像された画像データが重ね合わせられることにより、車両 12100 を上方から見た俯瞰画像が得られる。

[0217] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0218] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的変化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0219] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0220] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0221] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部12101に適用され得る。具体的には、図3の固体撮像装置10は、撮像部12101に適用することができる。撮像部12101に本開示に係る技術を適用

することにより、例えば、画素の消費電力を抑制して、多画素化を実現することで、より高品質な撮像画像を得ることができるので、より正確に歩行者等の障害物を認識することが可能になる。

[0222] < 12. 体内情報取得システムへの応用例 >

[0223] 本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0224] 図20は、本開示に係る技術（本技術）が適用され得る、カプセル型内視鏡を用いた患者の体内情報取得システムの概略的な構成の一例を示すブロック図である。

[0225] 体内情報取得システム10001は、カプセル型内視鏡10100と、外部制御装置10200とから構成される。

[0226] カプセル型内視鏡10100は、検査時に、患者によって飲み込まれる。カプセル型内視鏡10100は、撮像機能及び無線通信機能を有し、患者から自然排出されるまでの間、胃や腸等の臓器の内部を蠕動運動等によって移動しつつ、当該臓器の内部の画像（以下、体内画像ともいう）を所定の間隔で順次撮像し、その体内画像についての情報を体外の外部制御装置10200に順次無線送信する。

[0227] 外部制御装置10200は、体内情報取得システム10001の動作を統括的に制御する。また、外部制御装置10200は、カプセル型内視鏡10100から送信されてくる体内画像についての情報を受信し、受信した体内画像についての情報に基づいて、表示装置（図示せず）に当該体内画像を表示するための画像データを生成する。

[0228] 体内情報取得システム10001では、このようにして、カプセル型内視鏡10100が飲み込まれてから排出されるまでの間、患者の体内の様子を撮像した体内画像を随時得ることができる。

[0229] カプセル型内視鏡10100と外部制御装置10200の構成及び機能についてより詳細に説明する。

[0230] カプセル型内視鏡10100は、カプセル型の筐体10101を有し、そ

の筐体１０１０１内には、光源部１０１１１、撮像部１０１１２、画像処理部１０１１３、無線通信部１０１１４、給電部１０１１５、電源部１０１１６、及び制御部１０１１７が収納されている。

[0231] 光源部１０１１１は、例えばＬＥＤ（light emitting diode）等の光源から構成され、撮像部１０１１２の撮像視野に対して光を照射する。

[0232] 撮像部１０１１２は、撮像素子、及び当該撮像素子の前段に設けられる複数のレンズからなる光学系から構成される。観察対象である体組織に照射された光の反射光（以下、観察光という）は、当該光学系によって集光され、当該撮像素子に入射する。撮像部１０１１２では、撮像素子において、そこに入射した観察光が光電変換され、その観察光に対応する画像信号が生成される。撮像部１０１１２によって生成された画像信号は、画像処理部１０１１３に提供される。

[0233] 画像処理部１０１１３は、ＣＰＵ（Central Processing Unit）やＧＰＵ（Graphics Processing Unit）等のプロセッサによって構成され、撮像部１０１１２によって生成された画像信号に対して各種の信号処理を行う。画像処理部１０１１３は、信号処理を施した画像信号を、ＲＡＷデータとして無線通信部１０１１４に提供する。

[0234] 無線通信部１０１１４は、画像処理部１０１１３によって信号処理が施された画像信号に対して変調処理等の所定の処理を行い、その画像信号を、アンテナ１０１１４Ａを介して外部制御装置１０２００に送信する。また、無線通信部１０１１４は、外部制御装置１０２００から、カプセル型内視鏡１０１００の駆動制御に関する制御信号を、アンテナアンテナ１０１１４Ａを介して受信する。無線通信部１０１１４は、外部制御装置１０２００から受信した制御信号を制御部１０１１７に提供する。

[0235] 給電部１０１１５は、受電用のアンテナコイル、当該アンテナコイルに発生した電流から電力を再生する電力再生回路、及び昇圧回路等から構成される。給電部１０１１５では、いわゆる非接触充電の原理を用いて電力が生成される。

[0236] 電源部１０１１６は、二次電池によって構成され、給電部１０１１５によって生成された電力を蓄電する。図２０では、図面が煩雑になることを避けるために、電源部１０１１６からの電力の供給先を示す矢印等の図示を省略しているが、電源部１０１１６に蓄電された電力は、光源部１０１１１、撮像部１０１１２、画像処理部１０１１３、無線通信部１０１１４、及び制御部１０１１７に供給され、これらの駆動に用いられ得る。

[0237] 制御部１０１１７は、ＣＰＵ等のプロセッサによって構成され、光源部１０１１１、撮像部１０１１２、画像処理部１０１１３、無線通信部１０１１４、及び、給電部１０１１５の駆動を、外部制御装置１０２００から送信される制御信号に従って適宜制御する。

[0238] 外部制御装置１０２００は、ＣＰＵ、ＧＰＵ等のプロセッサ、又はプロセッサとメモリ等の記憶素子が混載されたマイクロコンピュータ若しくは制御基板等で構成される。外部制御装置１０２００は、カプセル型内視鏡１０１００の制御部１０１１７に対して制御信号を、アンテナ１０２００Ａを介して送信することにより、カプセル型内視鏡１０１００の動作を制御する。カプセル型内視鏡１０１００では、例えば、外部制御装置１０２００からの制御信号により、光源部１０１１１における観察対象に対する光の照射条件が変更され得る。また、外部制御装置１０２００からの制御信号により、撮像条件（例えば、撮像部１０１１２におけるフレームレート、露出値等）が変更され得る。また、外部制御装置１０２００からの制御信号により、画像処理部１０１１３における処理の内容や、無線通信部１０１１４が画像信号を送信する条件（例えば、送信間隔、送信画像数等）が変更されてもよい。

[0239] また、外部制御装置１０２００は、カプセル型内視鏡１０１００から送信される画像信号に対して、各種の画像処理を施し、撮像された体内画像を表示装置に表示するための画像データを生成する。当該画像処理としては、例えば現像処理（デモザイク処理）、高画質化処理（帯域強調処理、超解像処理、ＮＲ(Noise reduction)処理及び／又は手ブレ補正処理等）、並びに／又は拡大処理（電子ズーム処理）等、各種の信号処理を行うことができる。外

部制御装置１０２００は、表示装置の駆動を制御して、生成した画像データに基づいて撮像された体内画像を表示させる。あるいは、外部制御装置１０２００は、生成した画像データを記録装置（図示せず）に記録させたり、印刷装置（図示せず）に印刷出力させてもよい。

[0240] 以上、本開示に係る技術が適用され得る体内情報取得システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１０１１２に適用され得る。具体的には、図３の固体撮像装置１０は、撮像部１０１１２に適用することができる。撮像部１０１１２に本開示に係る技術を適用することにより、例えば、画素の消費電力を抑制して、多画素化を実現することで、より高品質な撮像画像を得ることができるので、より正確に、患者の体内情報を取得することが可能となる。

[0241] なお、本開示に係る技術（本技術）の実施の形態は、上述した実施の形態に限定されるものではなく、本開示に係る技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0242] また、本開示に係る技術は、以下のような構成をとることができる。

[0243] （１）

光電変換部と、

リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、

前記光電変換部からの信号を増幅する第１の増幅トランジスタと、

選択信号に応じて、前記第１の増幅トランジスタからの信号を選択する選択トランジスタと、

前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第２の増幅トランジスタと、

前記選択トランジスタ及び前記第２の増幅トランジスタと接続され、電流源として機能するバイアストランジスタと

を有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、

前記第 1 の増幅トランジスタと、前記第 2 の増幅トランジスタは、電源電圧とそれぞれ接続される

固体撮像装置。

(2)

前記第 1 の増幅トランジスタにおいて、

そのゲートは、前記光電変換部に接続され、

そのソースは、前記選択トランジスタのドレインに接続され、

そのドレインは、前記電源電圧に接続され、

前記第 2 の増幅トランジスタにおいて、

そのゲートは、前記選択トランジスタのソースに接続され、

そのソースは、前記垂直信号線に接続され、

そのドレインは、前記電源電圧に接続される

前記 (1) に記載の固体撮像装置。

(3)

前記バイアストランジスタにおいて、

そのソースは、接地され、

そのドレインは、前記選択トランジスタのソースと、前記第 2 の増幅トランジスタのゲートに接続される

前記 (2) に記載の固体撮像装置。

(4)

前記リセットトランジスタは、露光期間よりも前のシャッタ駆動期間と、前記露光期間よりも後の読み出し期間のリセットレベルの読み出し時に、オン状態となるように駆動され、

前記選択トランジスタは、前記読み出し期間に、オン状態となるように駆動される

前記 (3) に記載の固体撮像装置。

(5)

前記リセットトランジスタは、露光期間よりも前のシャッタ駆動期間と、

前記露光期間よりも後の読み出し期間のリセットレベルの読み出し時に、オン状態となるように駆動され、

前記選択トランジスタは、前記読み出し期間に、オン状態となるように駆動され、

前記バイアストランジスタは、前記読み出し期間を除いて、オフ状態となるように駆動される

前記（３）に記載の固体撮像装置。

（６）

前記光電変換部、前記第１の増幅トランジスタ、前記選択トランジスタ、前記第２の増幅トランジスタ、及び前記バイアストランジスタは、その極性が反転される

前記（３）乃至（５）のいずれかに記載の固体撮像装置。

（７）

前記バイアストランジスタと、前記第２の増幅トランジスタは、複数の前記画素により共有される

前記（３）乃至（５）のいずれかに記載の固体撮像装置。

（８）

前記光電変換部、前記第１の増幅トランジスタ、前記選択トランジスタ、前記第２の増幅トランジスタ、及び前記バイアストランジスタは、その極性が反転される

前記（７）に記載の固体撮像装置。

（９）

前記固体撮像装置は、太陽電池モードの対数センサである

前記（１）乃至（８）のいずれかに記載の固体撮像装置。

（１０）

光電変換部と、

リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、

前記光電変換部からの信号を増幅する第 1 の増幅トランジスタと、
選択信号に応じて、前記第 1 の増幅トランジスタからの信号を選択する
選択トランジスタと、
前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第 2
の増幅トランジスタと、
前記選択トランジスタ及び前記第 2 の増幅トランジスタと接続され、電
流源として機能するバイアストランジスタと
を有する画素であって、対数特性の出力信号が得られる前記画素を行列状
に配置した画素アレイ部を備え、
前記第 1 の増幅トランジスタと、前記第 2 の増幅トランジスタは、電源電
圧とそれぞれ接続される
固体撮像装置
を搭載した電子機器。

(11)

光電変換部と、
リセット信号に応じて、前記光電変換部をリセットするリセットラン
ジスタと、
前記光電変換部からの信号を増幅する第 1 の増幅トランジスタと、
選択信号に応じて、前記第 1 の増幅トランジスタからの信号を選択する
選択トランジスタと、
前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第 2
の増幅トランジスタと、
前記選択トランジスタ及び前記第 2 の増幅トランジスタと接続され、電
流源として機能するバイアストランジスタと
を有する画素であって、対数特性の出力信号が得られる前記画素を行列状
に配置した画素アレイ部を備え、
前記第 1 の増幅トランジスタと、前記第 2 の増幅トランジスタは、電源電
圧とそれぞれ接続される

固体撮像装置の駆動方法であって、

露光期間よりも前のシャッタ駆動期間に、前記リセットトランジスタがオン状態となるように駆動し、

前記露光期間よりも後の読み出し期間に、前記選択トランジスタがオン状態となるように駆動し、

前記読み出し期間のリセットレベルの読み出し時に、前記リセットトランジスタがオン状態となるように駆動する

駆動方法。

(12)

光電変換部と、

リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、

前記光電変換部からの信号を増幅する第1の増幅トランジスタと、

選択信号に応じて、前記第1の増幅トランジスタからの信号を選択する選択トランジスタと、

前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第2の増幅トランジスタと

前記選択トランジスタ及び前記第2の増幅トランジスタと接続され、電流源として機能するバイアストランジスタと、

を有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、

前記第1の増幅トランジスタと、前記第2の増幅トランジスタは、電源電圧とそれぞれ接続される

固体撮像装置の駆動方法であって、

露光期間よりも前のシャッタ駆動期間に、前記リセットトランジスタがオン状態となるように駆動し、

前記露光期間よりも後の読み出し期間に、前記選択トランジスタがオン状態となるように駆動し、

前記読み出し期間のリセットレベルの読み出し時に、前記リセットトランジスタがオン状態となるように駆動し、

前記読み出し期間を除いて、前記バイアストランジスタがオフ状態となるように駆動する

駆動方法。

符号の説明

[0244] 10 固体撮像装置, 11 画素アレイ部, 100, 200 画素, 111, 211 フォトダイオード, 112, 212 リセットトランジスタ, 113, 213 増幅トランジスタ, 114, 214 バイアストランジスタ, 115, 215 増幅トランジスタ, 116, 216 選択トランジスタ, 121, 221 垂直信号線, 300 画素, 311 フォトダイオード, 312 リセットトランジスタ, 313 増幅トランジスタ, 314 バイアストランジスタ, 315 増幅トランジスタ, 316 選択トランジスタ, 321 垂直信号線, 400-1, 400-2, 500-1, 500-2 画素, 411-1, 411-2, 511-1, 511-2, フォトダイオード, 412-1, 412-2, 512-1, 512-2 リセットトランジスタ, 413-1, 413-2, 513-1, 513-2 増幅トランジスタ, 414, 514 バイアストランジスタ, 415, 515 増幅トランジスタ, 416-1, 416-2, 516-1, 516-2 選択トランジスタ, 421, 521 垂直信号線, 1000 電子機器, 1001 固体撮像素子

請求の範囲

- [請求項1] 光電変換部と、
リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、
前記光電変換部からの信号を増幅する第1の増幅トランジスタと、
、
選択信号に応じて、前記第1の増幅トランジスタからの信号を選択する選択トランジスタと、
前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第2の増幅トランジスタと、
前記選択トランジスタ及び前記第2の増幅トランジスタと接続され、電流源として機能するバイアストランジスタと
を有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、
前記第1の増幅トランジスタと、前記第2の増幅トランジスタは、電源電圧とそれぞれ接続される
固体撮像装置。
- [請求項2] 前記第1の増幅トランジスタにおいて、
そのゲートは、前記光電変換部に接続され、
そのソースは、前記選択トランジスタのドレインに接続され、
そのドレインは、前記電源電圧に接続され、
前記第2の増幅トランジスタにおいて、
そのゲートは、前記選択トランジスタのソースに接続され、
そのソースは、前記垂直信号線に接続され、
そのドレインは、前記電源電圧に接続される
請求項1に記載の固体撮像装置。
- [請求項3] 前記バイアストランジスタにおいて、
そのソースは、接地され、

そのドレインは、前記選択トランジスタのソースと、前記第2の増幅トランジスタのゲートに接続される

請求項2に記載の固体撮像装置。

[請求項4] 前記リセットトランジスタは、露光期間よりも前のシャッタ駆動期間と、前記露光期間よりも後の読み出し期間のリセットレベルの読み出し時に、オン状態となるように駆動され、

前記選択トランジスタは、前記読み出し期間に、オン状態となるように駆動される

請求項3に記載の固体撮像装置。

[請求項5] 前記リセットトランジスタは、露光期間よりも前のシャッタ駆動期間と、前記露光期間よりも後の読み出し期間のリセットレベルの読み出し時に、オン状態となるように駆動され、

前記選択トランジスタは、前記読み出し期間に、オン状態となるように駆動され、

前記バイアストランジスタは、前記読み出し期間を除いて、オフ状態となるように駆動される

請求項3に記載の固体撮像装置。

[請求項6] 前記光電変換部、前記第1の増幅トランジスタ、前記選択トランジスタ、前記第2の増幅トランジスタ、及び前記バイアストランジスタは、その極性が反転される

請求項3に記載の固体撮像装置。

[請求項7] 前記バイアストランジスタと、前記第2の増幅トランジスタは、複数の前記画素により共有される

請求項3に記載の固体撮像装置。

[請求項8] 前記光電変換部、前記第1の増幅トランジスタ、前記選択トランジスタ、前記第2の増幅トランジスタ、及び前記バイアストランジスタは、その極性が反転される

請求項7に記載の固体撮像装置。

[請求項9] 前記固体撮像装置は、太陽電池モードの対数センサである
請求項1に記載の固体撮像装置。

[請求項10] 光電変換部と、
リセット信号に応じて、前記光電変換部をリセットするリセット
トランジスタと、
前記光電変換部からの信号を増幅する第1の増幅トランジスタと
、
選択信号に応じて、前記第1の増幅トランジスタからの信号を選
択する選択トランジスタと、
前記選択トランジスタからの信号を増幅し、垂直信号線に印加す
る第2の増幅トランジスタと、
前記選択トランジスタ及び前記第2の増幅トランジスタと接続さ
れ、電流源として機能するバイアストランジスタと
を有する画素であって、対数特性の出力信号が得られる前記画素を
行列状に配置した画素アレイ部を備え、
前記第1の増幅トランジスタと、前記第2の増幅トランジスタは、
電源電圧とそれぞれ接続される
固体撮像装置
を搭載した電子機器。

[請求項11] 光電変換部と、
リセット信号に応じて、前記光電変換部をリセットするリセット
トランジスタと、
前記光電変換部からの信号を増幅する第1の増幅トランジスタと
、
選択信号に応じて、前記第1の増幅トランジスタからの信号を選
択する選択トランジスタと、
前記選択トランジスタからの信号を増幅し、垂直信号線に印加す
る第2の増幅トランジスタと、

前記選択トランジスタ及び前記第2の増幅トランジスタと接続され、電流源として機能するバイアストランジスタと

を有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、

前記第1の増幅トランジスタと、前記第2の増幅トランジスタは、電源電圧とそれぞれ接続される

固体撮像装置の駆動方法であって、

露光期間よりも前のシャッタ駆動期間に、前記リセットトランジスタがオン状態となるように駆動し、

前記露光期間よりも後の読み出し期間に、前記選択トランジスタがオン状態となるように駆動し、

前記読み出し期間のリセットレベルの読み出し時に、前記リセットトランジスタがオン状態となるように駆動する

駆動方法。

[請求項12]

光電変換部と、

リセット信号に応じて、前記光電変換部をリセットするリセットトランジスタと、

前記光電変換部からの信号を増幅する第1の増幅トランジスタと、

選択信号に応じて、前記第1の増幅トランジスタからの信号を選択する選択トランジスタと、

前記選択トランジスタからの信号を増幅し、垂直信号線に印加する第2の増幅トランジスタと、

前記選択トランジスタ及び前記第2の増幅トランジスタと接続され、電流源として機能するバイアストランジスタと

を有する画素であって、対数特性の出力信号が得られる前記画素を行列状に配置した画素アレイ部を備え、

前記第1の増幅トランジスタと、前記第2の増幅トランジスタは、

電源電圧とそれぞれ接続される

固体撮像装置の駆動方法であって、

露光期間よりも前のシャッタ駆動期間に、前記リセットトランジスタがオン状態となるように駆動し、

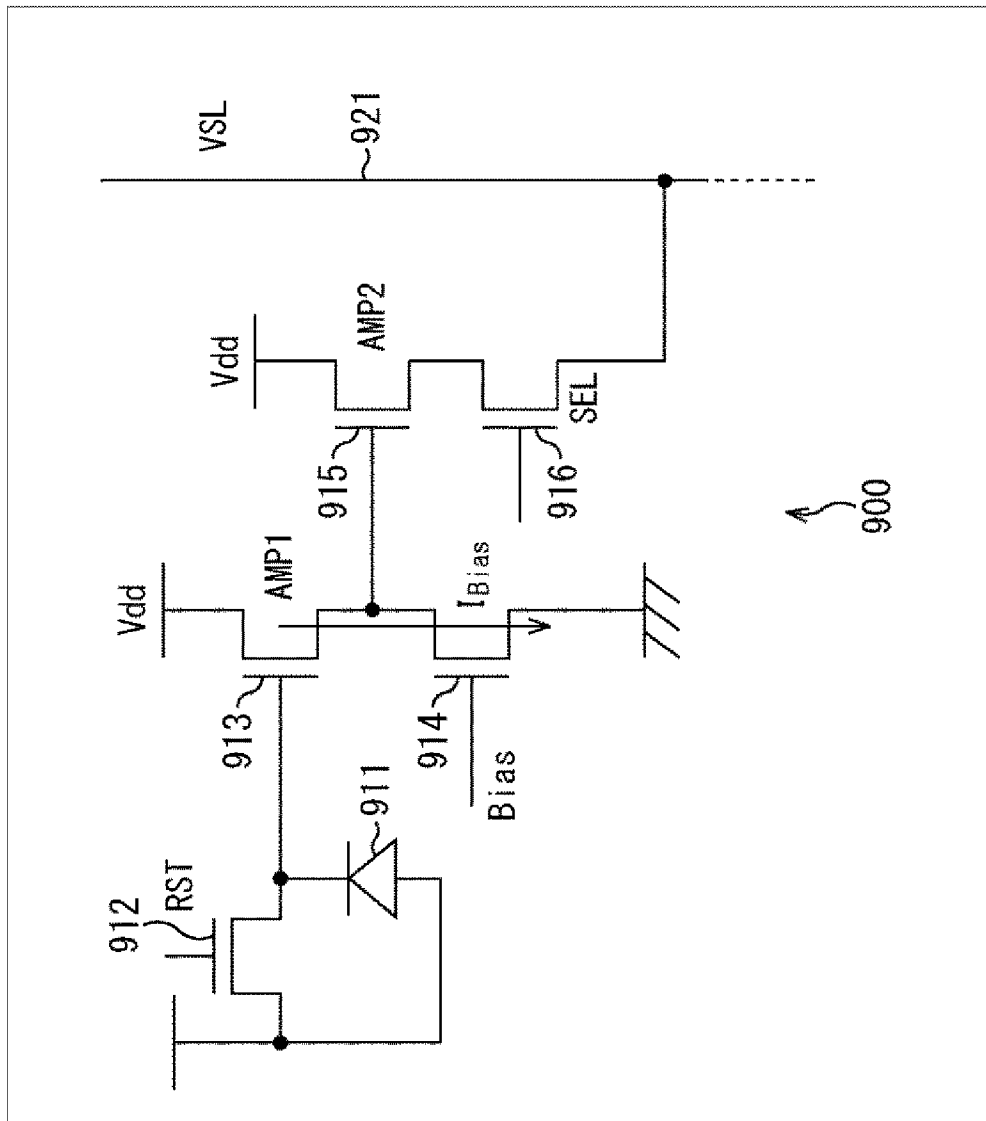
前記露光期間よりも後の読み出し期間に、前記選択トランジスタがオン状態となるように駆動し、

前記読み出し期間のリセットレベルの読み出し時に、前記リセットトランジスタがオン状態となるように駆動し、

前記読み出し期間を除いて、前記バイアストランジスタがオフ状態となるように駆動する

駆動方法。

[図1]
FIG. 1



[図2]
FIG. 2

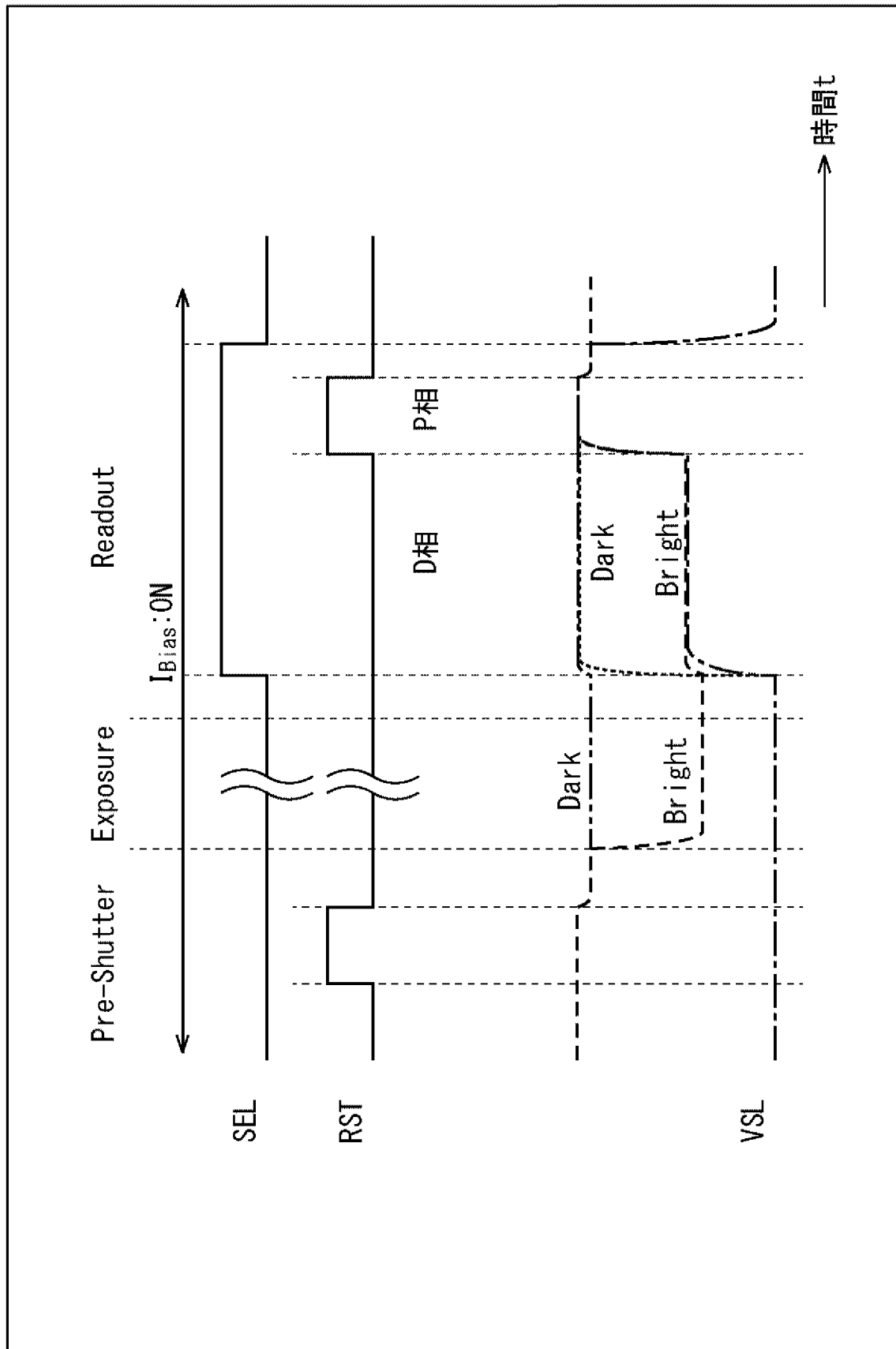
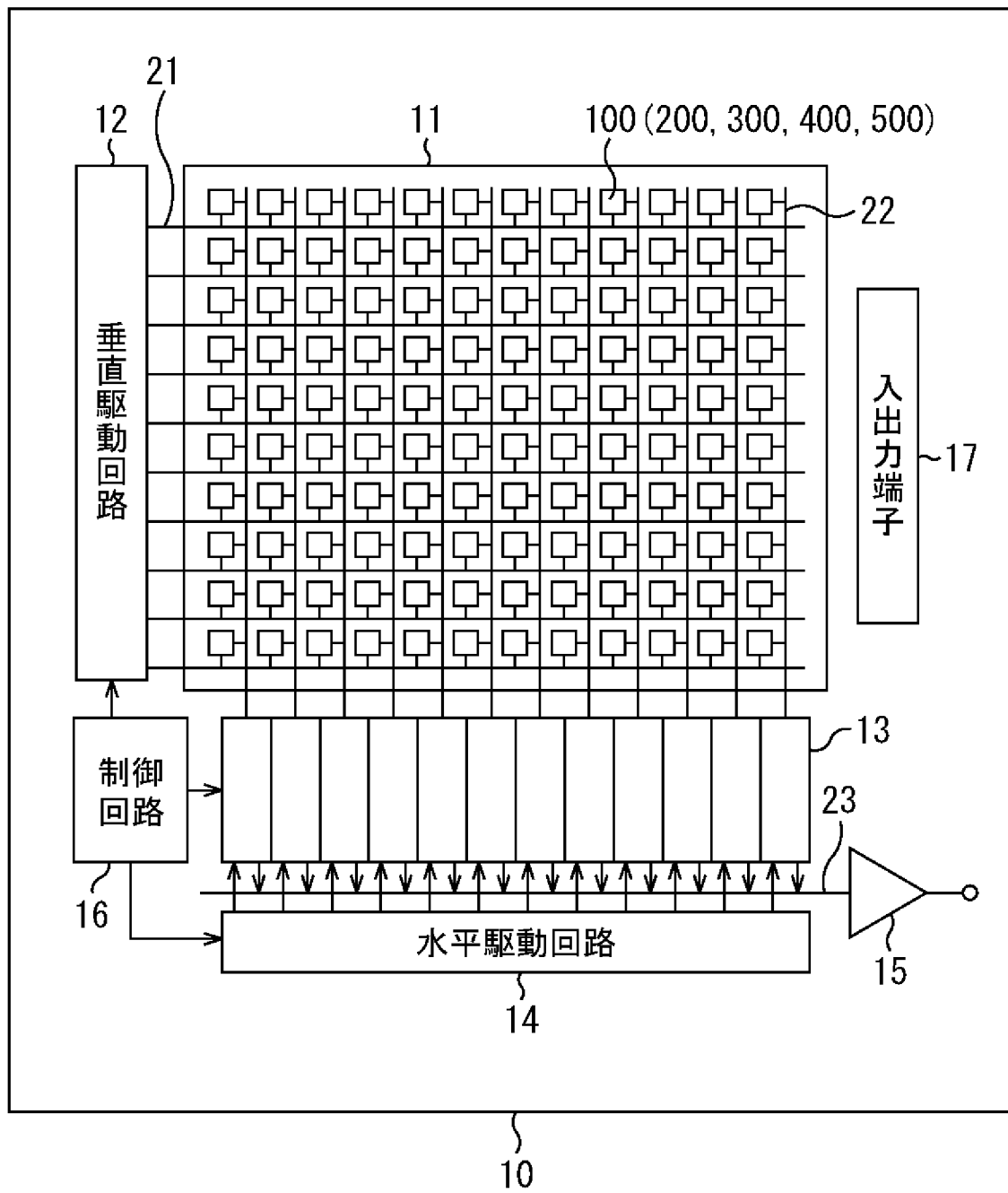
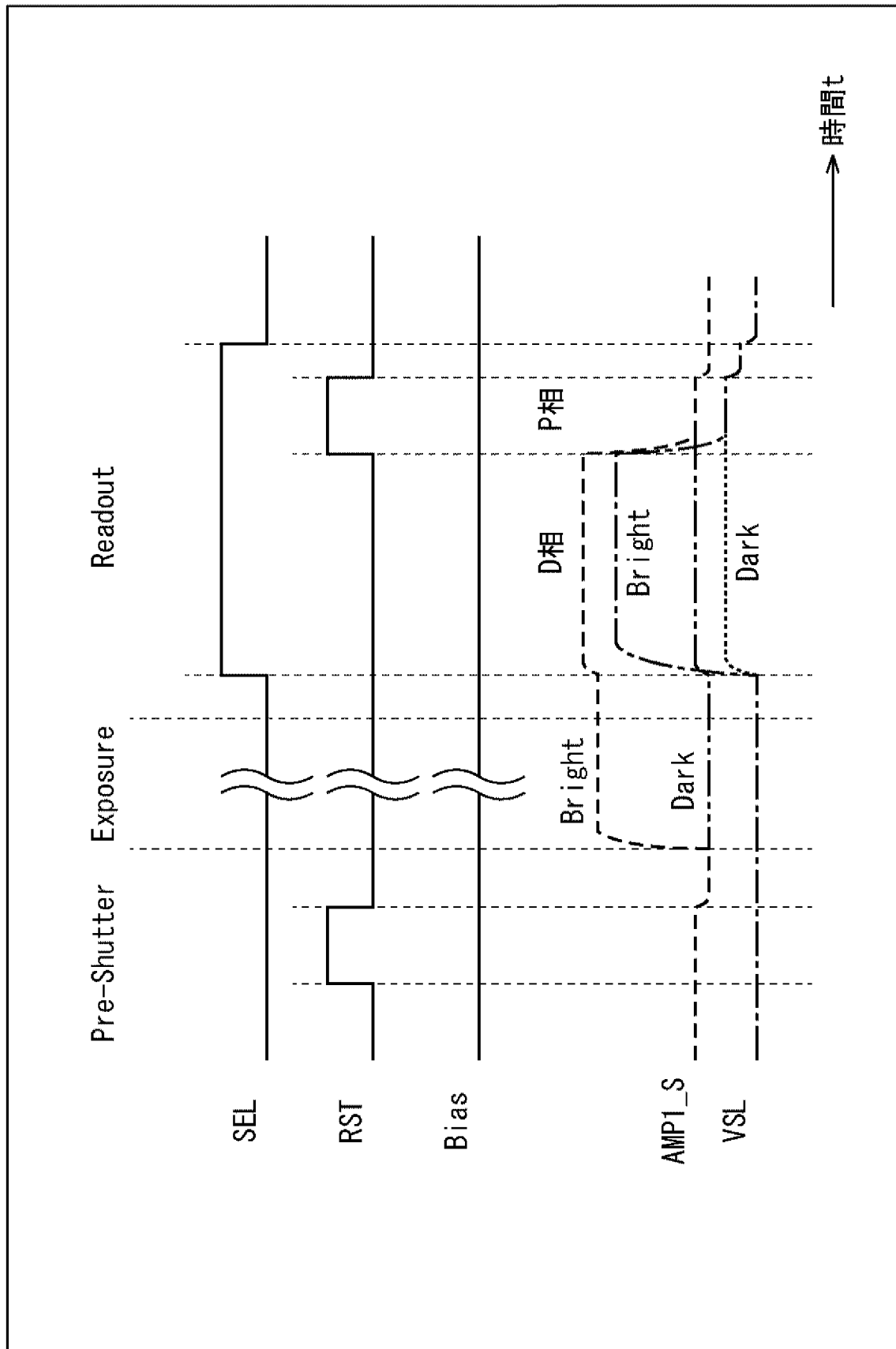


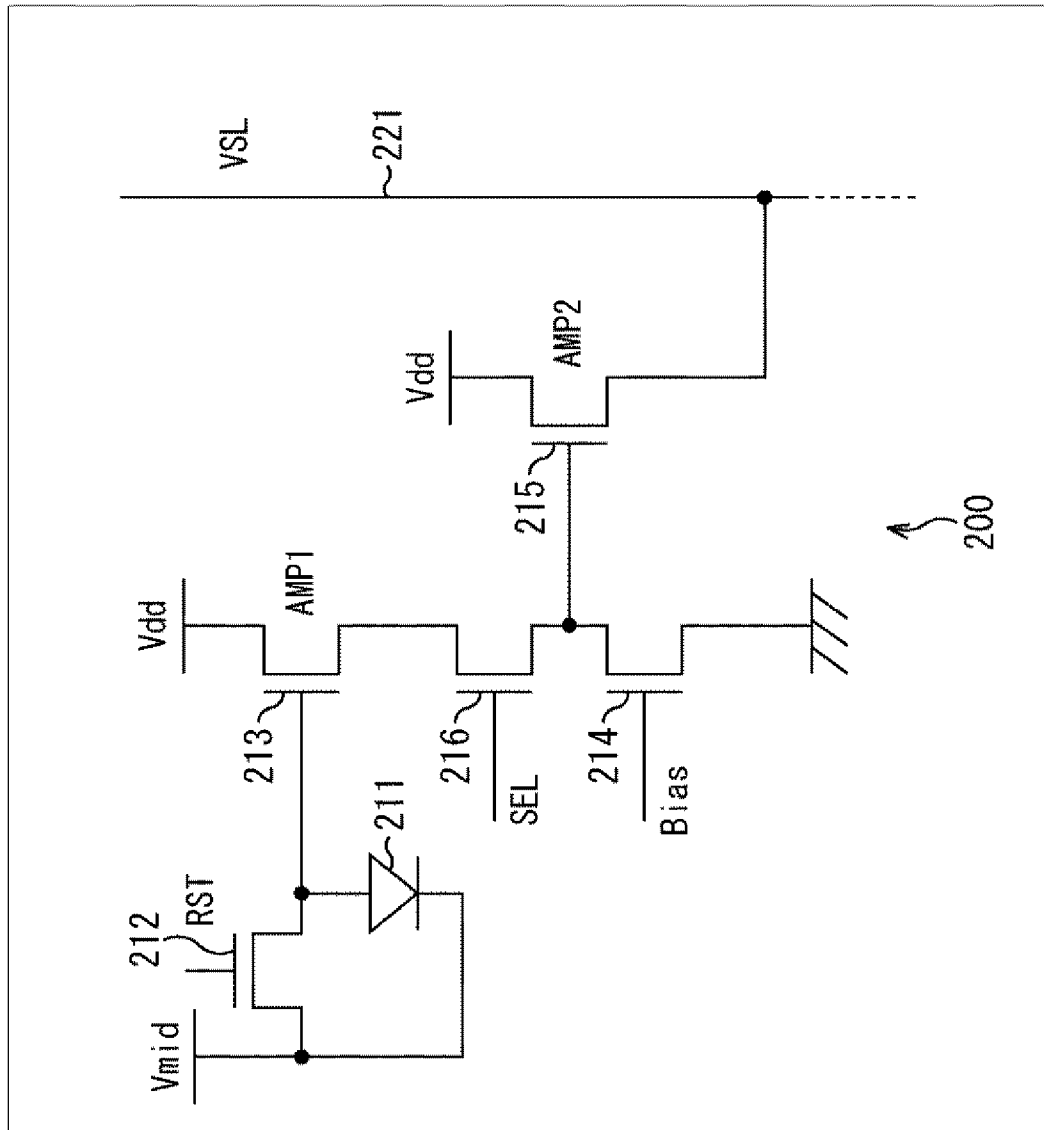
FIG. 3



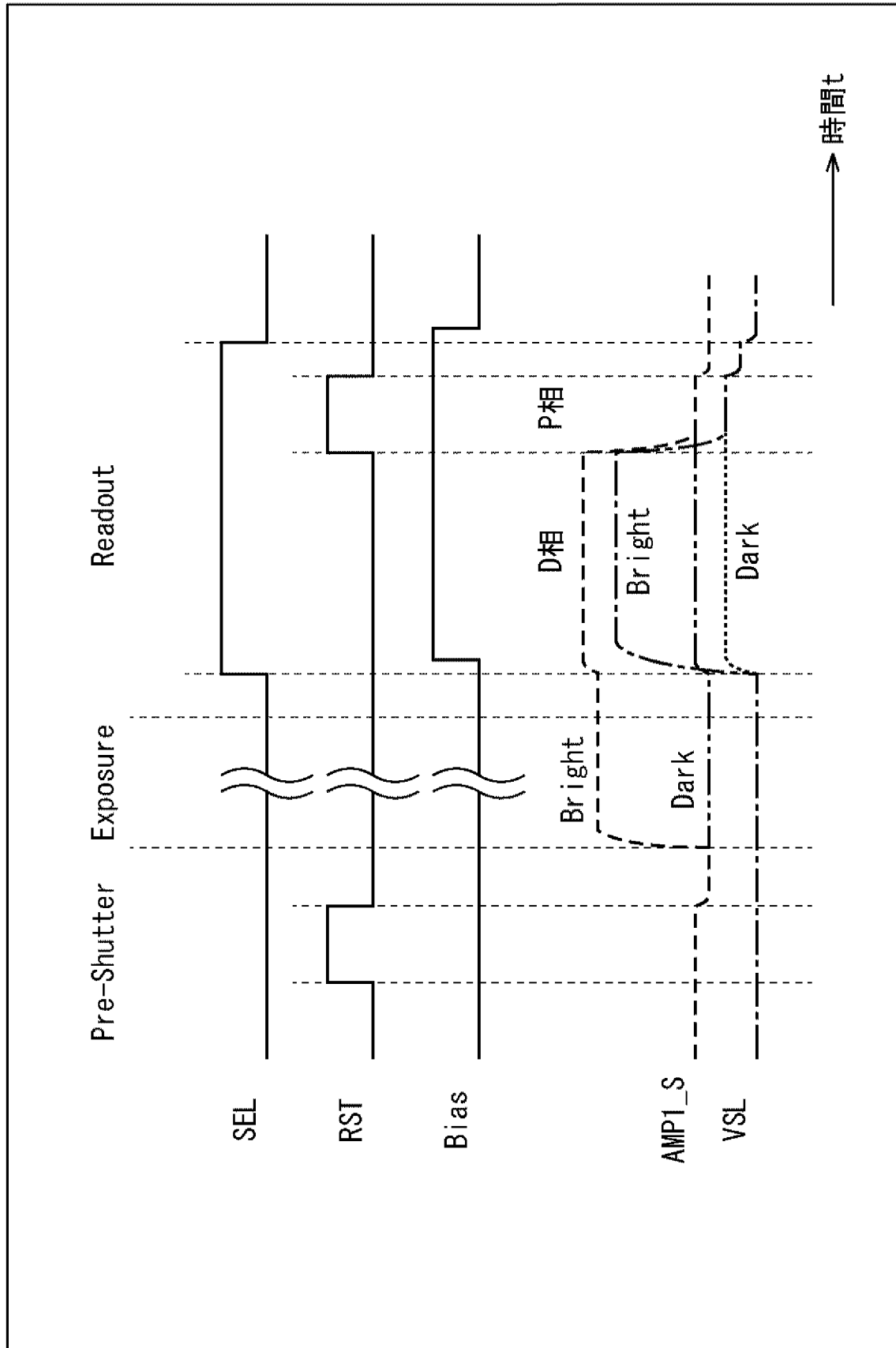
[図5]
FIG. 5



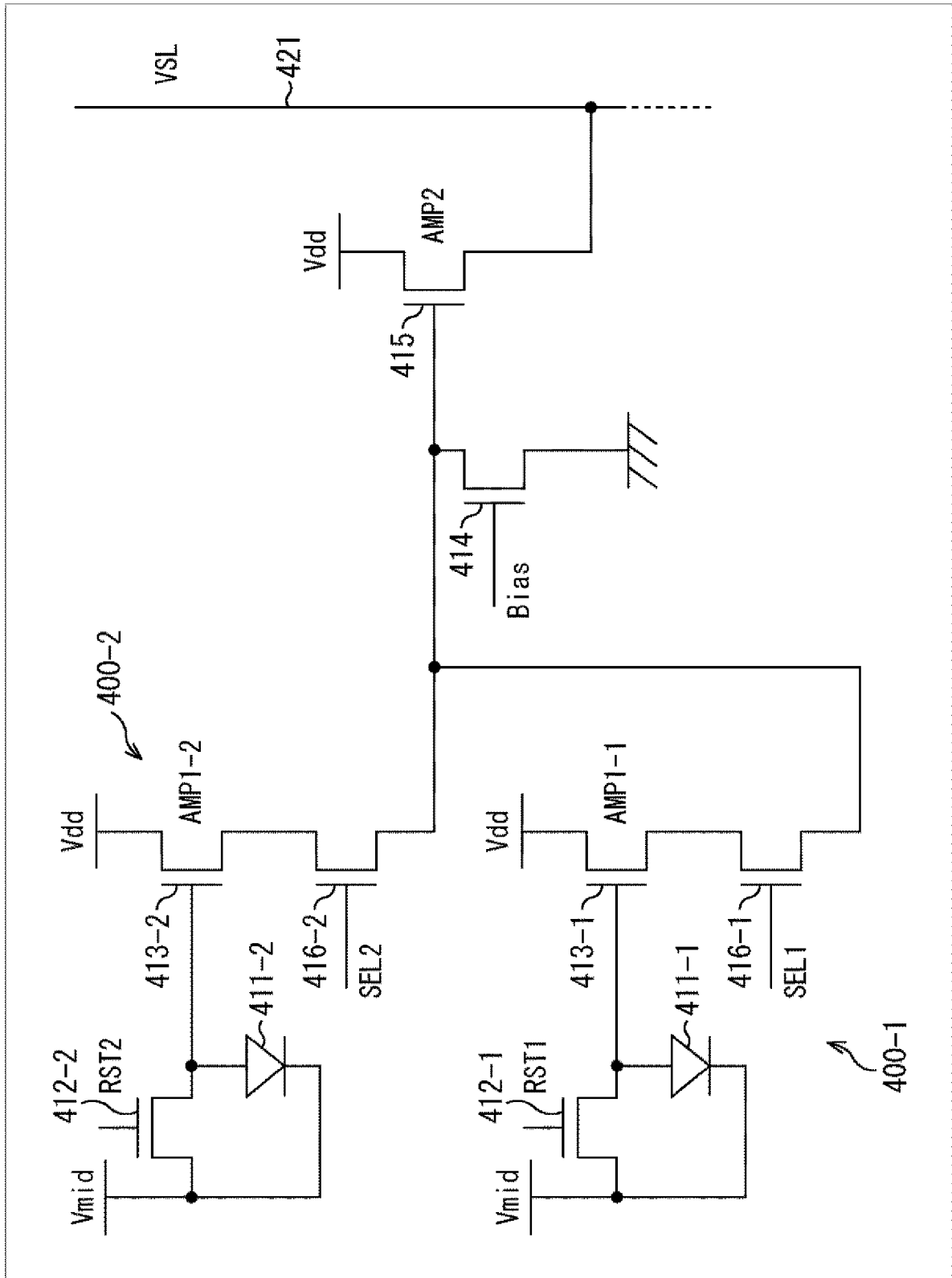
[図6]
FIG. 6



[図7]
FIG. 7

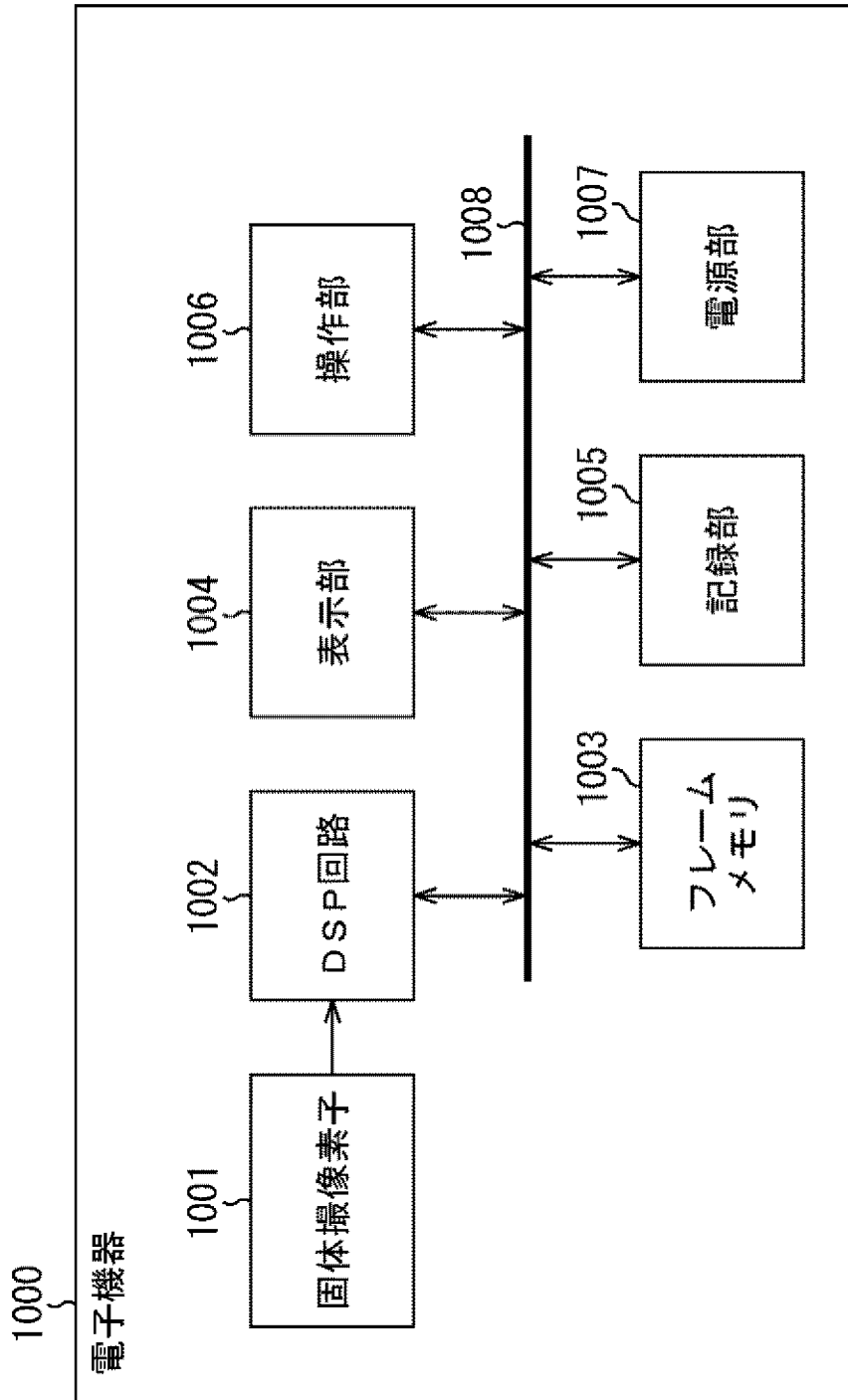


[図9]
FIG. 9

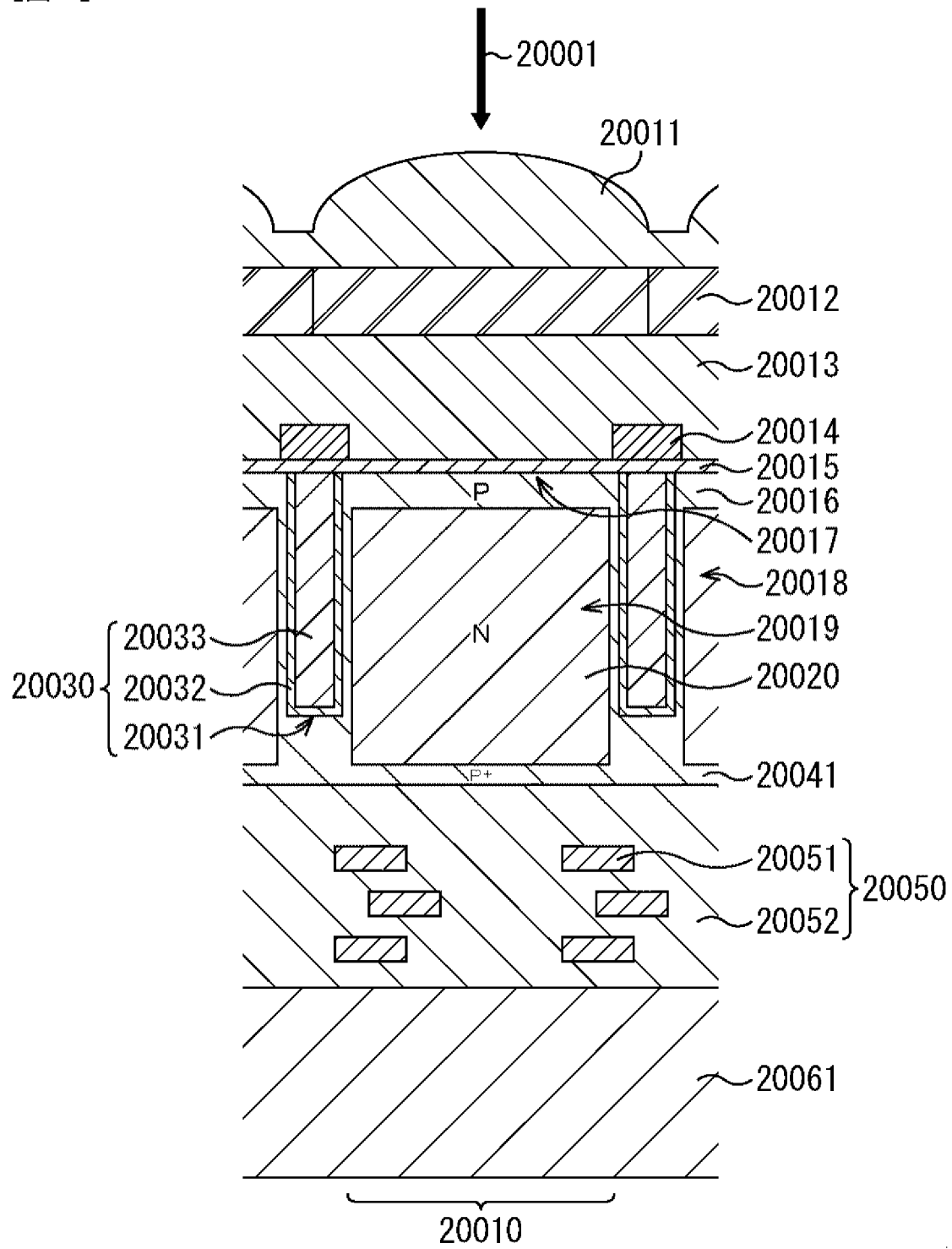


[illegible]

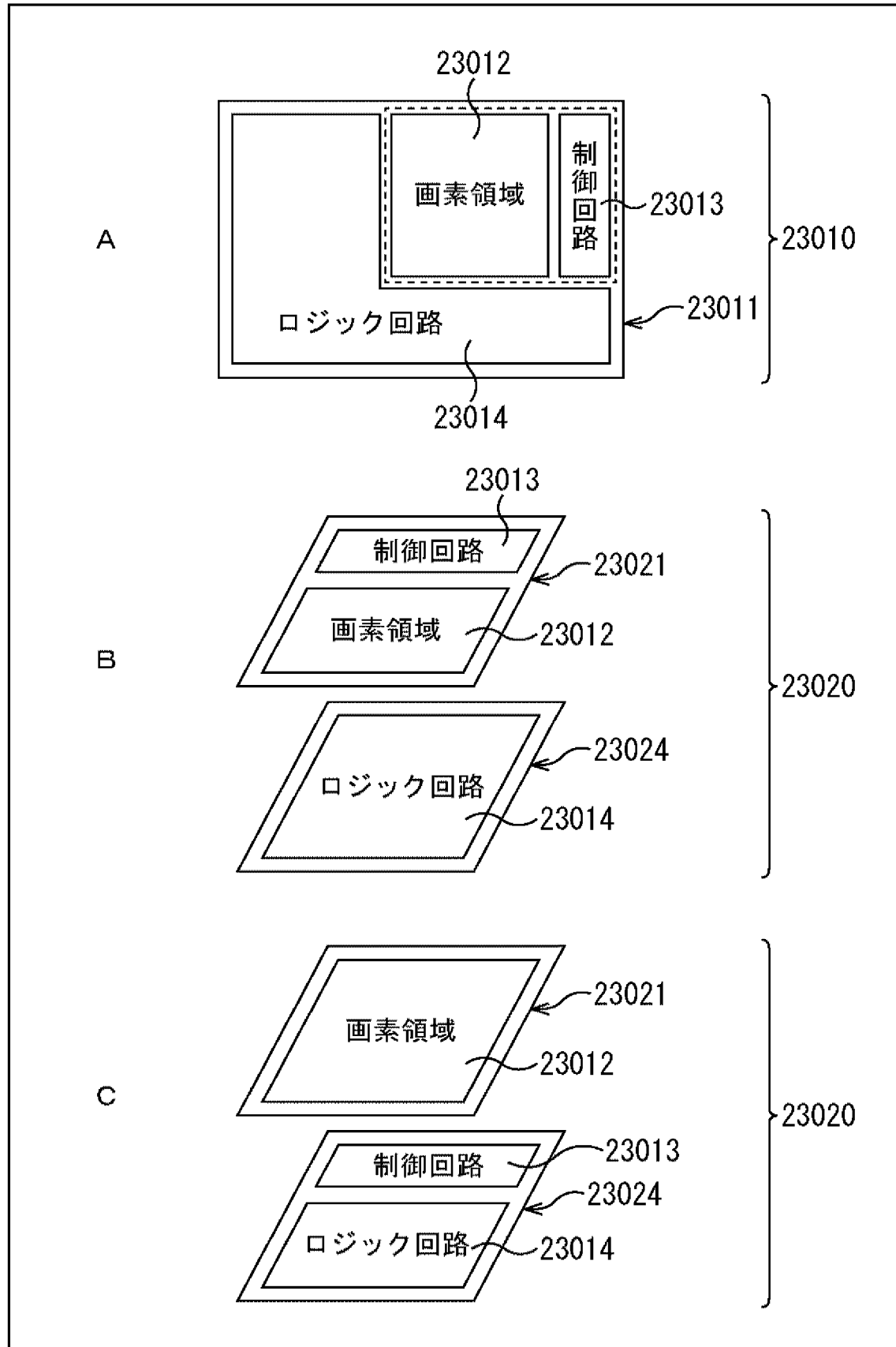
[図11]
FIG. 11



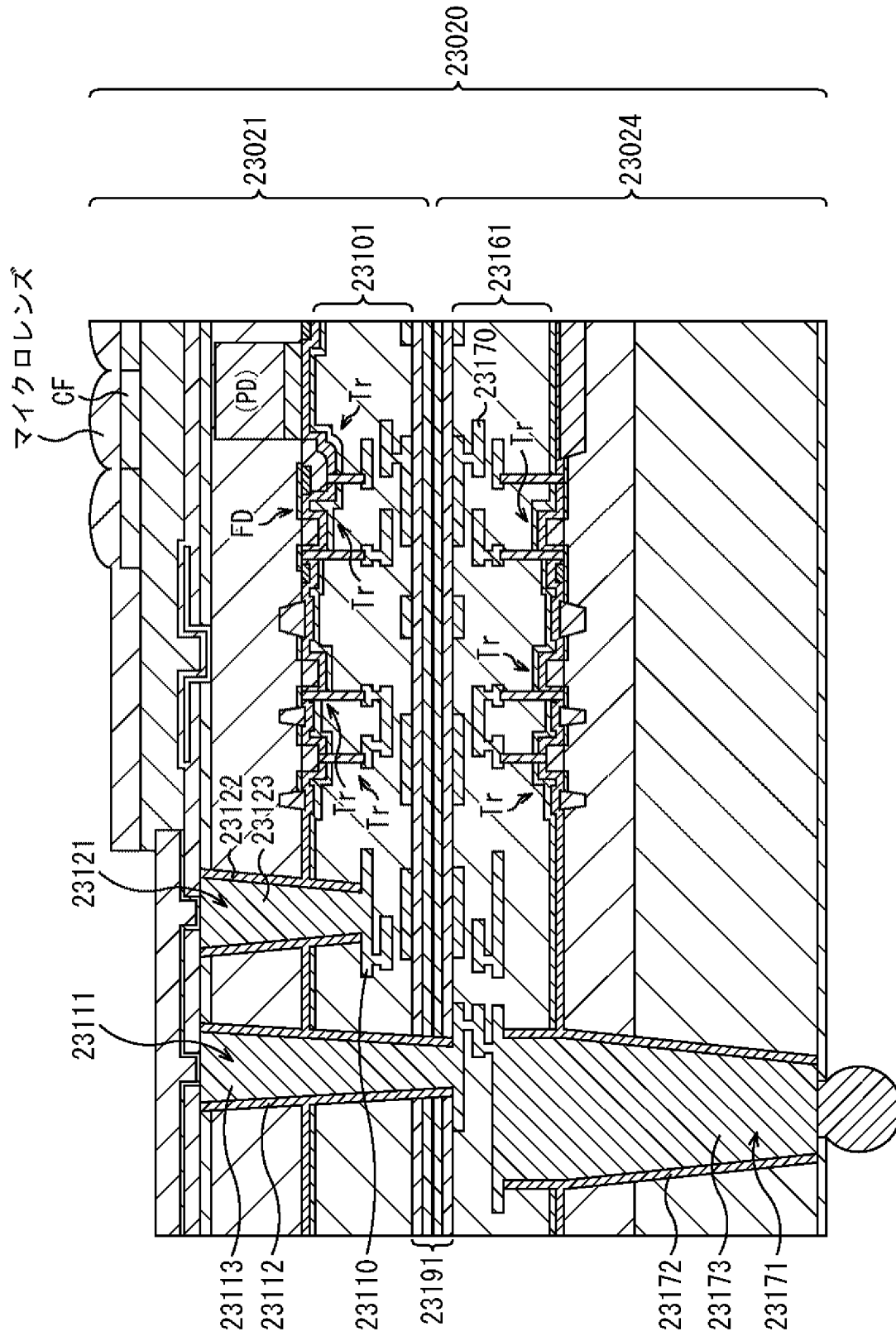
[図12]



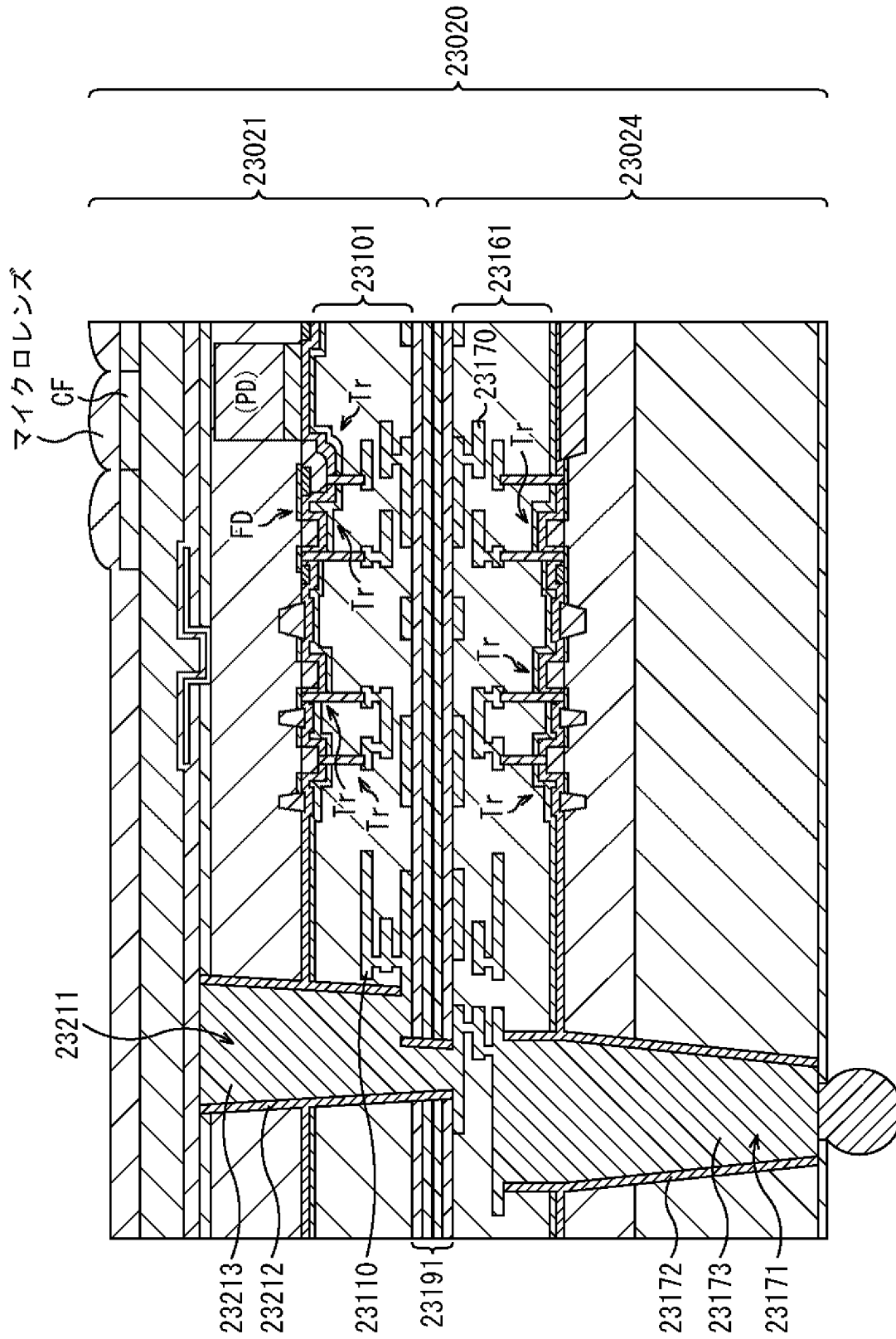
[図13]



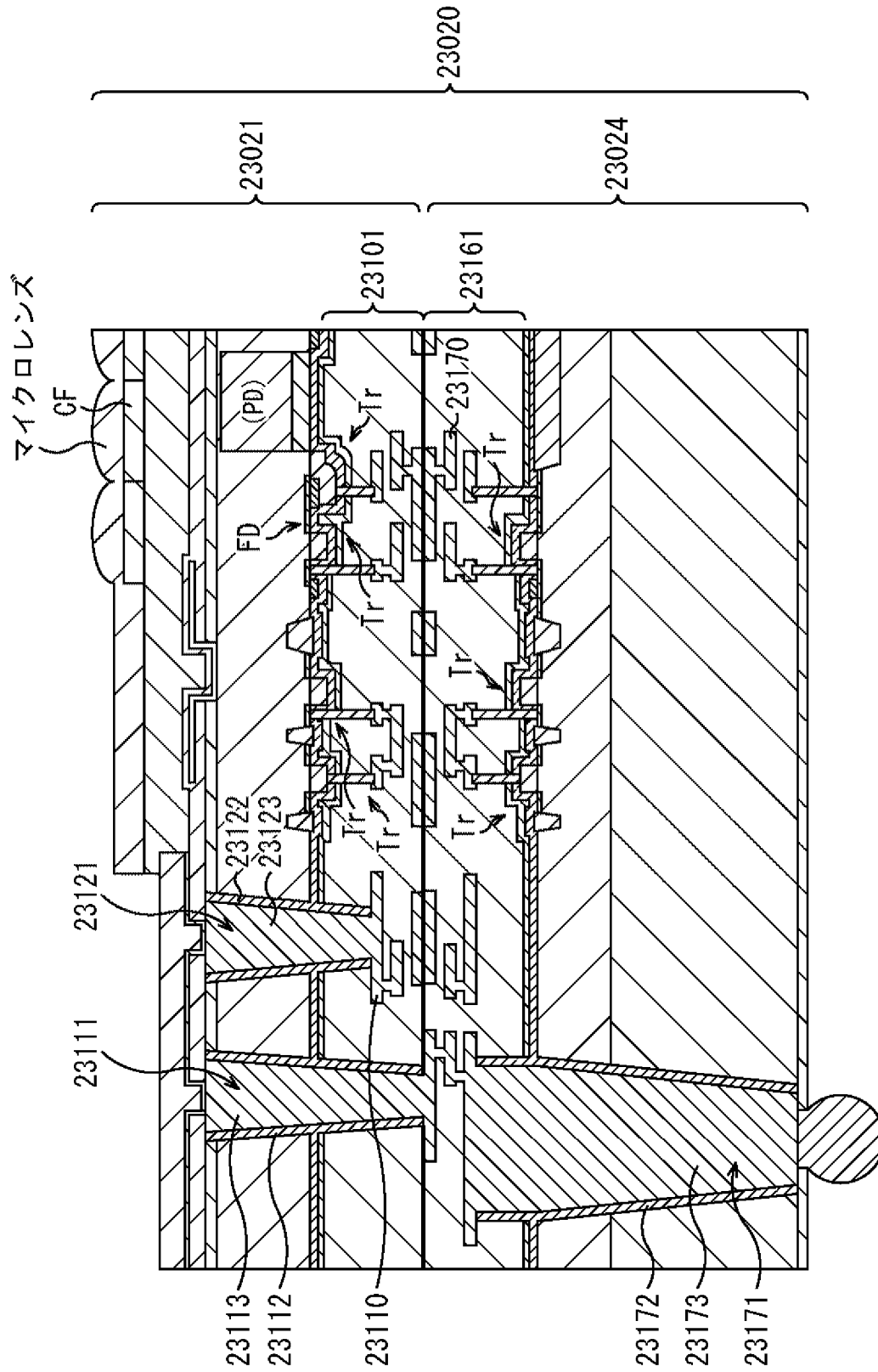
[図14]



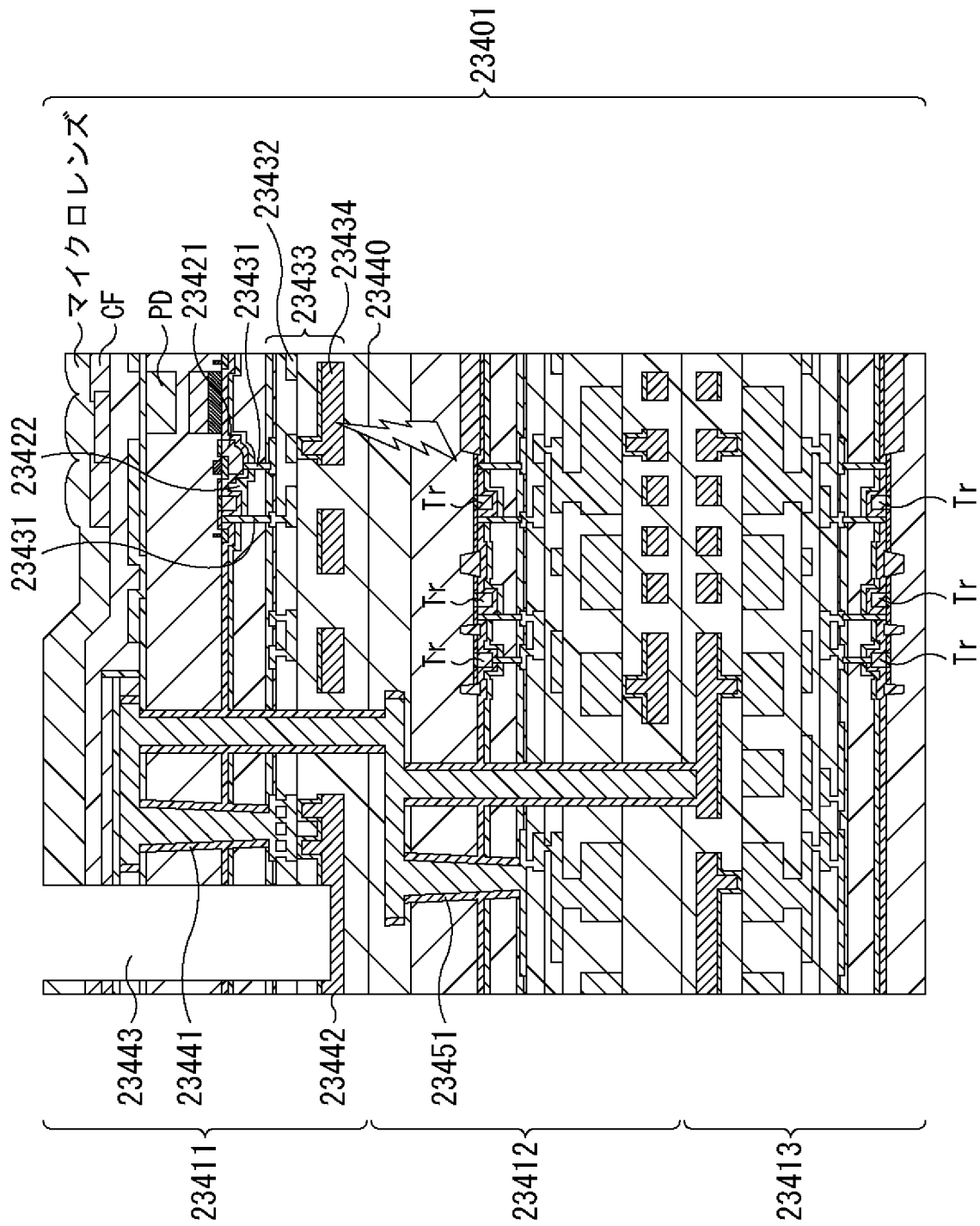
[図15]



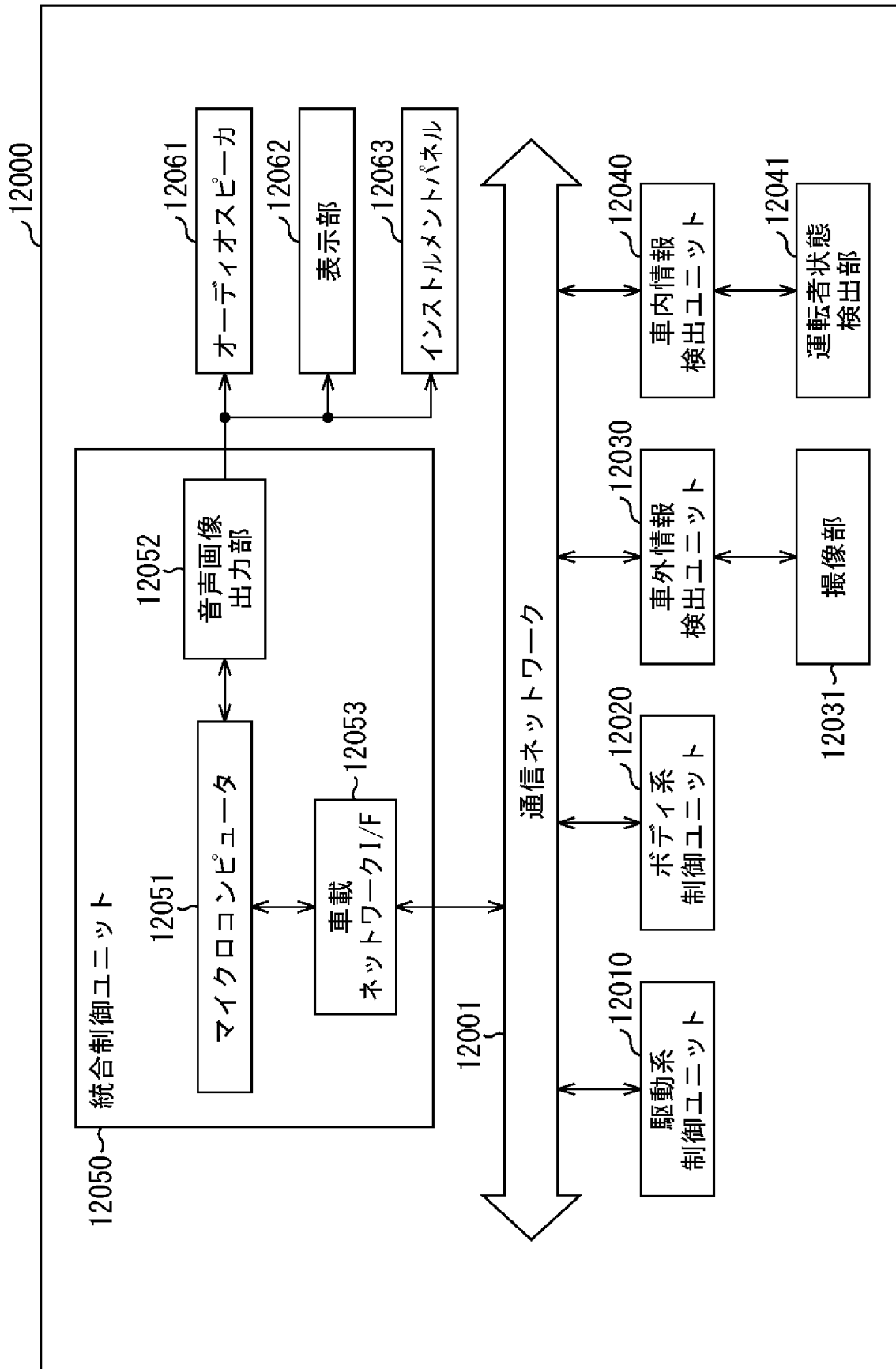
[図16]



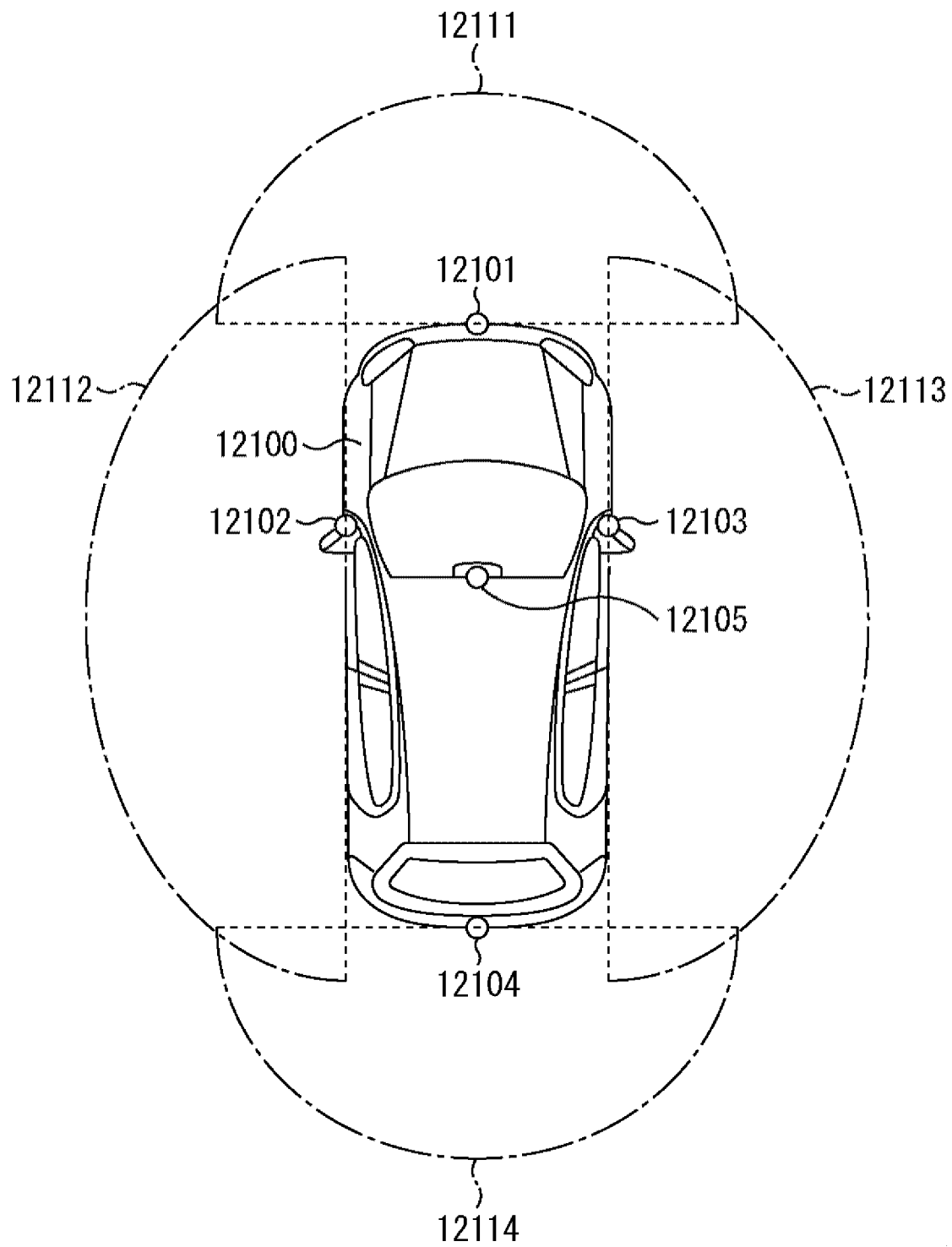
[図17]



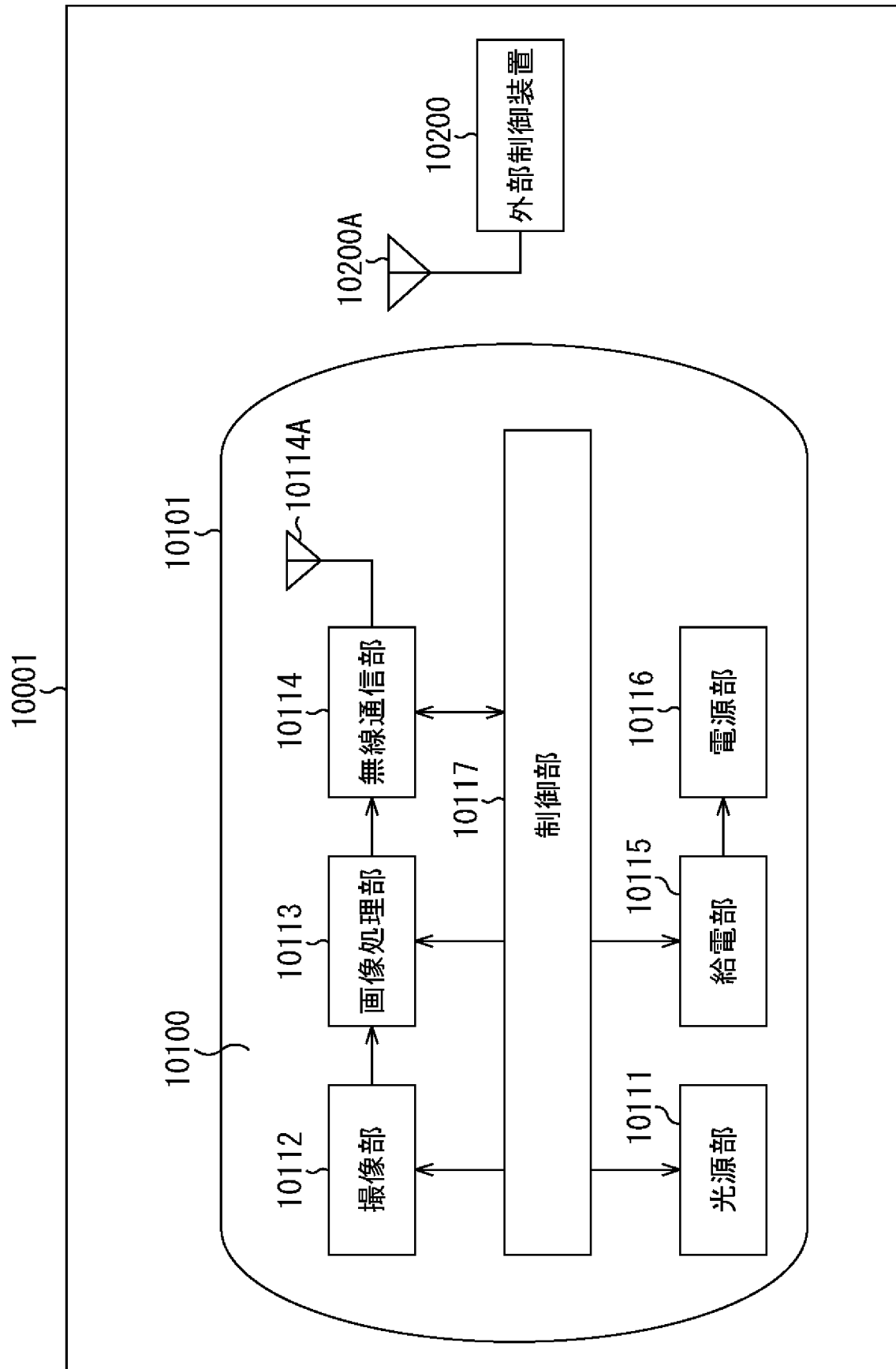
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/010124

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/374 (2011.01) i, H01L27/146 (2006.01) i, H04N5/355 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/374, H01L27/146, H04N5/355

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2017/022451 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 09 February 2017, paragraph [0046], fig. 2 (Family: none)	1-12
A	JP 2016-58633 A (TOSHIBA CORPORATION) 21 April 2016, entire text, all drawings & WO 2016/038986 A1	1-12
A	JP 2006-120679 A (SONY CORPORATION) 11 May 2006, entire text, all drawings & US 2006/0081957 A1 & CN 1764246 A	1-12

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
26.04.2018

Date of mailing of the international search report
15.05.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N5/374(2011.01)i, H01L27/146(2006.01)i, H04N5/355(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N5/374, H01L27/146, H04N5/355

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2017/022451 A1（ソニーセミコンダクタソリューションズ株式会社）2017.02.09, 段落 [0046], 第2図（ファミリーなし）	1-12
A	JP 2016-58633 A（株式会社東芝）2016.04.21, 全文, 全図 & WO 2016/038986 A1	1-12
A	JP 2006-120679 A（ソニー株式会社）2006.05.11, 全文, 全図 & US 2006/0081957 A1 & CN 1764246 A	1-12

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

26.04.2018

国際調査報告の発送日

15.05.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

鈴木 明

5 V

9185

電話番号 03-3581-1101 内線 3571