



(12) 发明专利

(10) 授权公告号 CN 101329848 B

(45) 授权公告日 2013. 11. 06

(21) 申请号 200810096964. 5

G09G 3/20 (2006. 01)

(22) 申请日 2001. 12. 06

(56) 对比文件

(30) 优先权数据

2000-371044 2000. 12. 06 JP

2000-371047 2000. 12. 06 JP

2000-372350 2000. 12. 07 JP

2000-372354 2000. 12. 07 JP

2000-371043 2000. 12. 06 JP

2000-372355 2000. 12. 07 JP

(62) 分案原申请数据

01807747. 1 2001. 12. 06

(73) 专利权人 株式会社日本显示器西

地址 日本爱知县

(72) 发明人 仲岛义晴 真城康人 前川敏一

(74) 专利代理机构 北京东方亿思知识产权代理

有限责任公司 11258

代理人 董方源

(51) Int. Cl.

G09G 3/36 (2006. 01)

JP 特开平 7-287208 A, 1995. 10. 31, 说明书第 [0015]、[0043]–[0051], 附图 1、7.

JP 特开平 7-287208 A, 1995. 10. 31, 说明书第 [0015]、[0043]–[0051], 附图 1、7.

JP 特开平 7-287208 A, 1995. 10. 31, 说明书第 [0015]、[0043]–[0051], 附图 1、7.

JP 特开 2000-305527 A, 2000. 11. 02, 说明书第 [0028]–[0044], 附图 1、5.

JP 特开 2000-305527 A, 2000. 11. 02, 说明书第 [0028]–[0044], 附图 1、5.

DE 4337179 A1, 1995. 04. 05, 全文.

US 5841648 A, 1998. 11. 24, 全文.

审查员 林韵英

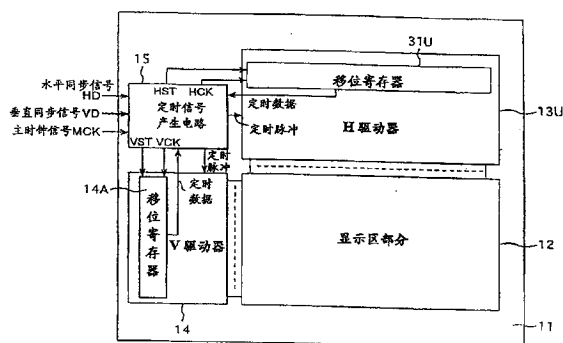
权利要求书1页 说明书18页 附图16页

(54) 发明名称

显示装置定时信号产生电路和包括该定时信号产生电路的显示装置

(57) 摘要

显示装置定时信号产生电路和包括该定时信号产生电路的显示装置类似于 H 驱动器 (13U) 和 V 驱动器 (14), 定时信号产生电路 (15) 以集成的方式与显示区部分 (12) 一起形成在同一玻璃基片 (11) 上, 并且根据由 H 驱动器 (13U) 的移位寄存器 (31U) 和 V 驱动器 (14) 的移位寄存器 (14A) 产生的定时数据产生由 H 驱动器 (13U) 和 V 驱动器 (14) 使用的定时脉冲。从而, 本发明提供一种定时信号产生电路, 它有助于其中包括该定时信号产生电路的装置和有源矩阵型显示装置的微型化和成本的降低。



1. 一种显示装置,其特征在于包括:显示区部分,其中,各自包括液晶元件的像素排列成行和列;对电极电压产生电路,用于产生准备加到所述液晶元件的所述各像素共用的对电极上的对电极电压;垂直驱动电路,用于以行为单位选择所述显示区部分的所述像素;以及水平驱动电路,用于将图像信号提供给由所述垂直驱动电路选中行的每一个像素,并且至少所述对电极电压产生电路的一些电路元件与所述显示区部分一起、使用同一工艺过程形成在同一基片上,

其中,所述对电极电压产生电路包括:开关电路,用于在固定的周期内切换并输出正电源电压和负电源电压;以及电平转换电路,用于转换所述开关电路的输出电压的 DC 电平并将得到的电压作为所述对电极电压输出,

其中,所述电平转换电路包括:电容器,用于消除所述开关电路的所述输出电压的 DC 分量;以及 DC 电压产生电路,用于产生预定的 DC 电压,所述预定的 DC 电压准备提供给所述开关电路的已经通过所述电容器的所述输出电压。

2. 如权利要求 1 所述的显示装置,其特征在于:所述垂直驱动电路和所述水平驱动电路与所述显示区一起,使用同一工艺过程形成在所述同一基片上。

3. 如权利要求 2 所述的显示装置,其特征在于:至少所述对电极电压产生电路的一些电路元件设置在所述基片的、其上未设置所述水平驱动电路的一侧。

4. 如权利要求 1 所述的显示装置,其特征在于:所述电平转换电路能够调节其转换电平。

5. 如权利要求 1 所述的显示装置,其特征在于:所述开关电路与所述显示区部分一起使用同一工艺过程形成在所述同一基片上,并且所述电平转换电路的一些电路元件形成在所述基片的外侧。

6. 如权利要求 5 所述的显示装置,其特征在于:所述电平转换电路的所述电容器形成在所述基片的所述外侧,并且除了所述电容器以外的所有剩余电路元件与所述显示区部分一起使用同一工艺过程形成在所述同一基片上。

7. 如权利要求 1 所述的显示装置,其特征在于:所述水平驱动电路包括参考电压选择型 D/A 转换电路,用于从多个参考电压中选择与输入其上的数字图像数据对应的参考电压并将所述选择的参考电压作为模拟图像信号输出,以及所述多个参考电压中,所述对电极电压产生电路的所述开关电路的输出电压或者所述电平转换电路的输出电压用作白信号或黑信号的参考信号。

显示装置定时信号产生电路和包括该定时信号产生电路的 显示装置

[0001] 分案申请说明

[0002] 本申请是 2005 年 9 月 22 日向中国专利局提交的、题为“显示装置定时信号产生电路和包括该定时信号产生电路的显示装置”的发明专利申请 No. 200510106408.8 的分案申请。

技术领域

[0003] 本发明涉及显示装置的定时信号产生电路和包括定时信号产生电路的显示装置，更准确地说，涉及一种定时信号产生电路，它产生用于控制有源矩阵型显示装置的驱动系统的各种定时脉冲，以及包括定时信号产生电路的有源矩阵型显示装置。

[0004] 技术背景

[0005] 近年来，便携式终端，例如，便携式电话机和个人数字助理（PDA）获得了极大的普及。便携式终端如此迅速普及的一个原因就是便携式终端的输出显示部分包括了液晶显示装置。其原因在于液晶显示装置基本上不需要高功率驱动并且是一种低功耗显示设备。

[0006] 具有像素排列成行和列（一个矩阵）并分别被驱动的配置的显示装置、例如上述液晶显示装置包括以行为单位选择像素的垂直驱动系统和将信息写入由垂直驱动系统选中的行的每一个像素中的水平驱动系统。它们使用用于驱动控制所述驱动系统的各种定时脉冲。

[0007] 根据水平同步信号 HD、垂直同步信号 VD 和主时钟信号 MCK、使用专用的定时信号产生计数器电路等以合适的时序产生所述定时脉冲。产生定时脉冲的定时脉冲产生电路通常形成在单晶硅基片上，该基片与其上形成显示区部分的基片相隔离。

[0008] 其中，在以液晶显示装置为代表的显示装置中，如上所述，产生用于显示驱动的各种定时信号的定时信号产生电路形成在与其上形成显示区部分的基片分开的基片上，因此，用于构成该装置的部件增加了，并且它们必须通过分开的工艺过程产生。因此，存在阻碍微型化和降低装置成本的问题。

[0009] 因此，本发明的目的是提供一种显示装置的定时信号产生电路、它有助于装置的微型化和降低成本，以及包括该定时信号产生电路的显示装置。

发明内容

[0010] 为了达到上述目的，根据本发明，一种显示装置包括以下各部分：显示区部分，其中，各自具有电光元件的像素排列成行和列；垂直驱动电路，用于以行为单位选择显示区部分的像素；以及水平驱动电路，用于将图像信号提供给由垂直驱动电路选中的行中每一个像素，在这种显示装置中，这样配置定时信号产生电路、使得它根据由垂直驱动电路和水平驱动电路中的至少一个产生的定时信息产生由垂直驱动电路和水平驱动电路中至少一个使用的定时信号。

[0011] 在上述配置的定时信号产生电路中、或者在包括所述定时信号产生电路的显示装

置中,根据由垂直驱动电路和水平驱动电路中至少一个产生的定时信息产生定时信号,这意味着垂直驱动电路和水平驱动电路中至少一个的一部分用于产生定时信号。因此,可以借助于也用于产生定时信号的电路部分来简化定时信号产生电路的电路配置。

附图说明

- [0012] 图 1 是显示按照本发明的显示装置的配置实例的示意的配置视图;
- [0013] 图 2 是显示液晶显示装置显示区部分配置实例的电路图;
- [0014] 图 3 是显示 H 驱动器具体配置实例的方框图;
- [0015] 图 4 是显示按照本发明第一实施例的有源矩阵型显示装置的配置实例的方框图;
- [0016] 图 5 是显示定时信号产生电路的具体配置实例的方框图;
- [0017] 图 6 是图解说明所述定时信号产生电路的操作的时序图;
- [0018] 图 7 是显示按照本发明第二实施例的有源矩阵型显示装置的配置实例的方框图;
- [0019] 图 8 是显示负电压产生型电荷泵型 D/D 转换器的配置实例的电路图;
- [0020] 图 9 是图解说明负电压产生型电荷泵型 D/D 转换器的操作的时序图;
- [0021] 图 10 是显示增压型电荷泵型 D/D 转换器的配置实例的电路图;
- [0022] 图 11 是图解说明增压型电荷泵型 D/D 转换器的操作的时序图;
- [0023] 图 12 是显示按照本发明第三实施例的有源矩阵型液晶显示装置配置实例的方框图,图中显示只在显示区部分上侧设置 H 驱动器的情况;
- [0024] 图 13 是显示移位寄存器具体配置实例的方框图;
- [0025] 图 14 是图解说明移位寄存器操作的时序图;
- [0026] 图 15 是显示按照本发明第三实施例的有源矩阵型液晶显示装置配置实例的方框图,图中显示在显示区部分上侧和下侧都设置 H 驱动器的情况;
- [0027] 图 16 是图解说明按照第三实施例的有源矩阵型液晶显示装置的操作的时序图;
- [0028] 图 17 是显示对电极电压产生电路的具体配置实例的方框图;
- [0029] 图 18 是图解说明对电极电压产生电路的操作的时序图;
- [0030] 图 19 是显示 DC 电平转换电路配置实例的方框图;
- [0031] 图 20 是显示 DC 电压产生电路具体配置第一实例的电路图;
- [0032] 图 21 是显示 DC 电压产生电路具体配置第二实例的电路图;
- [0033] 图 22 是显示 DC 电压产生电路具体配置第三实例的电路图;
- [0034] 图 23 是显示 DC 电压产生电路具体配置第四实例的电路图;
- [0035] 图 24 是显示 DC 电压产生电路具体配置第五实例的电路图;
- [0036] 图 25 是显示参考电压选择型 D/A 转换器电路的单元电路配置实例的电路图;
- [0037] 图 26 是显示参考电压产生电路一般配置实例的电路图;
- [0038] 图 27 是显示参考电压产生电路布局实例的方框图;
- [0039] 图 28 是显示参考电压产生电路具体配置实例的电路图;
- [0040] 图 29 是图解说明参考电压产生电路操作的时序图;
- [0041] 图 30 是显示对电极电压产生电路应用实例的方框图;
- [0042] 图 31 是具有双栅极结构的 TFT 平面图案的视图;
- [0043] 图 32 是具有底栅极结构的 TFT 的剖面结构的视图;

- [0044] 图 33 是具有顶栅极结构的 TFT 的剖面结构的视图；
- [0045] 图 34 是具有双栅极结构的 TFT 的剖面结构的视图；
- [0046] 图 35 是显示采样锁存电路的具体配置实例的电路图；
- [0047] 图 36 是显示按照本发明的显示装置的配置的另一个实例的示意的配置图；以及
- [0048] 图 37 是显示便携式电话机的通用配置的外观视图，所述便携式电话机是本发明应用于其中的便携式终端。

具体实施方式

[0049] 下面参考附图详细说明本发明的各个实施例。

[0050] 图 1 是显示按照本发明的显示装置的配置实例的示意的配置图。作为例子，只对本发明用于有源矩阵型液晶显示装置一种情况进行了说明，在该装置中，包括作为每一个像素的电光元件的液晶元件。

[0051] 参考图 1，在透明绝缘基片、例如玻璃基片 11 上形成显示区部分 12，在该显示区部分 12 中各自包含液晶元件的大量像素排列成矩阵。该玻璃基片 11 由第一基片和第二基片构成，在第一基片中，各自包含有源器件（例如，晶体管）的大量像素电路以行和列的形式排列，第二基片设置在第一基片的对面，它们中间留有预定的缝隙。液晶材料被密封在第一和第二基片之间的空间中，形成液晶显示板。

[0052] 图 2 中示出显示区部分 12 的具体配置实例。这里，为了简化附图只示出 3 行（第 $n-1$ 行至 $n+1$ 行）和 4 列（第 $m-2$ 列至第 $m+1$ 列）的像素排列作为例子。在图 2 中，垂直扫描线 $\dots, 21n-1, 21n, 21n+1, \dots$ ，和数据线 $\dots, 22m-2, 22m-1, 22m, 22m+1, \dots$ ，以矩阵的形式布线，而单元像素 23 布置在垂直扫描线和数据线的每一个交叉点上。

[0053] 单元像素 23 包括：薄膜晶体管（薄膜晶体管；TFT）24，它是像素晶体管；液晶元件 25，它是电光元件；以及存储电容器 26。这里，液晶元件 25 意味着由薄膜晶体管（后面称为 TFT）24 构成的像素电极和在像素电极对面构成的对电极之间产生的液晶电容器。

[0054] TFT 24 的栅极连接到垂直扫描线 $\dots, 21n-1, 21n, 21n+1, \dots$ ，而 TFT 24 的源极连接到数据线 $\dots, 22m-2, 22m-1, 22m, 22m+1, \dots$ 。液晶元件 25 的像素电极连接到 TFT 24 的漏极，而液晶元件 25 的对电极连接到公用线 27。存储电容器 26 连接在 TFT 24 的漏极和公用线 27 之间。对电极的电压（公共电压） V_{com} 提供给公用线 27。因此，公共电压 V_{com} 加到液晶元件 LC 的、各个像素共同的对电极上。

[0055] 上和下一对 H 驱动器（水平驱动电路）13U 和 13D 以及 V 驱动器（垂直驱动电路）14 与显示区部分 12 一起以集成的方式形成在玻璃基地 11 上。显示区部分 12 的每一条垂直扫描线 $\dots, 21n-1, 21n, 21n+1, \dots$ 的一个端子连接到各行中对应的一行的 V 驱动器 14 的输出端子。

[0056] V 驱动器 14 由例如移位寄存器形成并与垂直传送时钟 VCK（未显示）同步地连续地产生垂直选择脉冲并将它加到垂直扫描线 $\dots, 21n-1, 21n, 21n+1, \dots$ ，以执行垂直扫描。同时，在显示区部分 12 中，例如，每一个奇数数据线 $\dots, 21m-1, 21m+1, \dots$ 的一个端子连接到各列中对应的一列的 H 驱动器 13U 的输出端子，而偶数数据线 $\dots, 22m-2, 22m, \dots$ 的其它每一个端子连接到各列中对应的一列的 H 驱动器 13D 的输出端子。

[0057] 在有源矩阵型液晶显示装置中，如果把来自 V 驱动器 14 的扫描信号输送到垂直扫

描线... , $21n-1$, $21n$, $21n+1$, ... , 那么, 与垂直扫描线连接的每一个像素的 TFT 24 的漏极和源极之间的电阻变小, 应响应图像信号而从每一个 H 驱动器 13U 和 13D 提供的电压通过每一个数据线... , $22m-2$, $22m-1$, $22m$, $22m+1$, ... , 加到液晶元件的像素电极。于是, 利用所述电压完成对封闭在像素电极和对电极之间的液晶材料光学特性的调制、以便显示图像。

[0058] 图 3 显示了 H 驱动器 13U 和 13D 的具体配置。如图 3 所示, H 驱动器 13U 包括: 移位寄存器 31U; 采样锁存电路 (数据信号输入电路) 32U; 行排序锁存电路 33U; 以及 D/A 变换电路 34U。移位寄存器 31U 顺序地与水平发送时钟 HCK (未显示) 同步地从其每一个传送级输出位移脉冲, 以执行水平扫描。采样锁存电路 32U 以点序列对响应提供给它的移位脉冲而输入的预定比特的数字图像数据进行采样, 以便锁存所述数字图像数据。

[0059] 行排序锁存电路 33U 再次以行为单位锁存由采样锁存电路 32U 以点序列锁存的数字图像数据, 并且一次一行地输出数字图像数据。D/A 变换电路 34U 具有一种配置, 例如, 参考电压选择型电路, 并将行排序锁存电路 33U 输出的一行数字图像数据变换成模拟图像信号并提供给像素区部分 12 的数据线... , $22m-2$, $22m-1$, $22m$, $22m+1$, ... 。

[0060] 同样, 下侧 H 驱动器 13D 包括: 移位寄存器 31D; 采样锁存电路 32D; 行排序锁存电路 33D; 以及参考电压选择型 D/A 变换电路 34D, 与上侧 H 驱动器 13U 十分相似。应当指出, 虽然根据本实例的有源矩阵型液晶显示装置采用在显示区部分 12 的上侧和下侧设置 H 驱动器 13U 和 13D 的配置, 但是, 有源矩阵型液晶显示装置没有这些限制, 而可以采取另一种配置, 其中, 只在显示区部分 12 的上侧或者下侧设置 H 驱动器 13U 和 13D。

[0061] 同样, 外围电路, 例如, 定时信号产生电路 15, 电源电路 16, 对电极电压产生电路 17 及参考电压产生电路 18 与显示区部分 12 一起集成在玻璃基片 11 上, 这与 H 驱动器 13U 和 13D 及 V 驱动器 14 类似。根据这种集成结构, 构成上述电路的所有电路元件, 或者至少它们中的有源元件 (或有源 / 无源元件) 形成在玻璃基片 11 上。因此, 由于没有有源 (或没有有源 / 无源元件) 出现在玻璃基片 11 外, 所以可以简化基片的外围元件的配置、从而可以实现微型化和降低装置成本。

[0062] 这里, 例如, 液晶显示装置具有这样的配置, 其中, H 驱动器 13U 和 13D 设置在显示区部分 12 的上侧和下侧, 外围电路、例如定时信号产生电路 15、电源电路 16、对电极电压产生电路 17 及参考电压产生电路 18 最好设置在没有设置 H 驱动器 13U 和 13D 的一侧或两侧的边框 (frame) 区 (显示区部分 12 的外围区域)。

[0063] 其原因在于, 由于当与上述 V 驱动器 14 比较并在大多数具有非常大的电路区域的情况下 (这些电路设置在一侧或两侧的边框 (frame) 区中, H 驱动器 13U 和 13D 未设置在其上), H 驱动器 13U 和 13D 包括大量元件, 所以, 外围电路、例如定时信号产生电路 15、电源电路 16、对电极电压产生电路 17 及参考电压产生电路 18 都可以集成在同一玻璃基片 11 上, 就象显示区部分 12 那样, 不改变屏幕的有效比例 (有效面积部分 12 与玻璃基片 11 的面积比)。

[0064] 根据本实例的有源矩阵型液晶显示装置采用以下配置, 其中, 由于 V 驱动器 14 安装在边框区的没有设置 H 驱动器 13U 和 13D 的两侧中的一侧, 所以, 外围电路、例如定时信号产生电路 15、电源电路 16、对电极电压产生电路 17 及参考电压产生电路 18 就被安装在边框区中所述一侧的相对的一侧。

[0065] [第一实施例]

[0066] 图 4 是显示根据本发明第一实施例的有源矩阵型显示装置的配置实例的方框图。这里,为简化附图,只示出上侧的 H 驱动器 13U。然而,与下侧的另一个 H 驱动器 13D 的关系也类似与 H 驱动器 13U 的关系。

[0067] 定时信号产生电路 15 接收从外部作为输入信号提供给它的水平同步信号 HD,垂直同步信号 VD 及主时钟 MCK,并参考输入信号、首先形成提供给 H 驱动器 13U 的移位寄存器 31U 的水平起动脉冲 HST 和水平传送时钟 HCK,以及提供给 V 驱动器 14 的移位寄存器 14A 的垂直起动脉冲 VST 和垂直传送时钟 VCK。

[0068] 这里,水平起动脉冲 HST 是在产生水平同步信号 HD 后的预确定时段后产生的脉冲信号,而水平传送时钟 HCK 是例如通过将主时钟 MCK 分频得到的脉冲信号。垂直起动脉冲 VST 是在产生垂直同步信号 VD 后的预定时段后产生的脉冲信号,垂直传送脉冲 VCK 是例如通过将水平传送时钟 HCK 分频得到的脉冲信号。

[0069] 因此,定时信号产生电路 15 中用于根据水平同步信号 HD、垂直同步信号 VD 和主时钟 MCK 而产生水平起动脉冲 HST、水平传送时钟 HCK、垂直起动脉冲 VST 和垂直传送脉冲 VCK 的电路,可以利用具有若干级的简单计数器电路来实现。

[0070] 还这样配置定时信号产生电路 15,使得它以输入信号的形式接收从 H 驱动器 13U 的移位寄存器 31U 的适当的传送级得到的定时数据,以及从 V 驱动器 14 的移位寄存器 14A 的适当的传送级得到的定时数据(时间信息),并根据输入的定时数据产生 H 驱动器 13U 使用的时间脉冲和 V 驱动器 14 使用的时间脉冲。

[0071] 这里,与由 H 驱动器 13U 使用的定时脉冲一样,例如可以得到图 3 显示的行排序锁存电路 33U 使用的锁存控制脉冲。然而,定时脉冲不局限于此。同时,与由 V 驱动器 14 使用的定时脉冲一样,例如可以得到显示周期控制脉冲,它用于在显示装置处于部分显示模式时(其中仅仅在某些周期在显示区部分 12 的垂直方向上执行显示)确定显示周期。但是,定时脉冲不局限于此。

[0072] 图 5 是显示定时信号产生电路 15 具体配置实例的方框图。这里,仅对一种情况进行说明,其中,定时信号产生电路 15 产生由行排序锁存电路 33U 使用的锁存控制脉冲,所述锁存控制脉冲是根据从 H 驱动器 13U 的移位寄存器 31U 向其提供的定时数据产生的,

[0073] 参见图 5, H 驱动器 13U 的移位寄存器 31U 包括 M 级 D 类触发器(下文称作为 DFFs)41-1 至 41-M,其中 M 大于显示区部分 12 水平方向上的像素数目 N。当向其提供水平起动脉冲 HST 时,具有刚刚说明的配置的移位寄存器 31U 与水平传送时钟 HCK 同步地执行操作。这样,从 DFFs 41-1 至 41-M 的每一个 Q 输出端输出与水平传送时钟 HCK 同步的序列脉冲(定时信息)。

[0074] DFFs 41-1 至 41-M 的 Q 输出脉冲作为采样脉冲连续地提供给采样锁存电路 32U。而且,在适当的传送级中, DFFs 41-1 至 41-M 的 Q 输出脉冲中的一些脉冲,这里作为例子,第一级 DFF 41-1 的 Q 输出脉冲 A 和第 M-1 级的 DFF 41-M 的 Q 输出脉冲 B 被提供给定信号产生电路 15。

[0075] 在定时信号产生电路 15 中,产生锁存控制脉冲的锁存控制脉冲产生电路 42 包括例如 DFF 43 和缓冲器 44。DFF 43 接收第一级上由移位寄存器 31U 提供作为输入时钟(CK)的 DFF 41-1 的 Q 输出脉冲 A,并且接收第 M-1 级上的 DFF 41-M-1 的 Q 输出脉冲 B 用作清除(CLR)输入,并且还接收 DFF 43 本身的倒相的 Q 输出作为数据(D)输入。

[0076] 因此,正如从图 6 的时序图可以明显看到的,在 DFF 41-1 的 Q 输出脉冲 A 的上升沿的时间到 DFF 41-M-1 的 Q 输出脉冲 B 的上升沿的时间后一个周期内,可以从 DFF 43 的 Q 输出端子通过缓冲区 44 获得呈现“H”电平(高电平)的脉冲,作为锁存控制脉冲 C。

[0077] 如上所述,在显示装置的定时信号产生电路 15 中,为了产生由 H 驱动器 13U 和 13D 以及 V 驱动器 14 使用的定时脉冲,通常应用 H 驱动器 13U 和 13D 的移位寄存器 31U 和 31D 及 V 驱动器 14 的移位寄存器 14A,并根据从移位寄存器获得的时间数据产生定时脉冲。因此,不需要诸如计数器电路的专用电路,因而可以简化电路配置。这样,可以实现装置的微型化、成本降低以及功耗降低。

[0078] 特别是,由于定时信号产生电路 15 的电路配置非常简单且功耗低,所以,将定时信号产生电路 15 与显示区部分 12 一起象 H 驱动器 13U 和 13D 以及 V 驱动器 14 一样集成在同一玻璃基片 11 上,从而可以实现减小边框宽度、降低成本和减小显示装置的功耗。

[0079] 应当指出,虽然在本实施例中已经说明用于参考水平同步信号 HD、垂直同步信号 VD 及主时钟 MCK 产生水平起动脉冲 HST、水平传送时钟 HCK、垂直起动脉冲 VST 和垂直传送脉冲 VCK 的电路元件集成在玻璃基片 11 上,但是,上述电路元件可以形成在与玻璃基片分开的单独的玻璃基片上。这是因为,由于电路元件可以使用简单的计数器电路实现,因此,即使形成在分开基片上,外围电路的配置也不会很复杂。

[0080] 另外,虽然已经说明本实施例假设了这样的配置,其中,利用移位寄存器形成 H 驱动器 13U 和 13D 以及 V 驱动器 14,但是本发明不局限于使用移位寄存器的情况,而同样可以应用于其它配置,其中,不同类型的计数器电路用于 H 驱动器 13U 和 13D 以及 V 驱动器 14,唯一的条件是,它们对 H 驱动器 13U 和 13D 以及 V 驱动器 14 实行地址控制并执行产生时间数据的计数操作。

[0081] [第二实施例]

[0082] 图 7 是显示根据本发明第二实施例的有源矩阵型显示装置的配置实例的方框图,图 7 中,与图 4 的相同的元件用相同的参考字符表示。同样,为了简化附图,这里仅仅示出上侧的 H 驱动器 13U。然而,与下侧的另一个 H 驱动器 13D 的关系类似于与 H 驱动器 13U 的关系。

[0083] 这样配置根据本实施例的有源矩阵型显示装置、使得定时信号产生电路 15 还产生由电源电路 16 使用的定时脉冲。电源电路 16 由例如电荷泵型的电源电压转换电路(DC-DC 转换器)构成,并将外部提供的单个 DC 电源电压 VCC 转换为多路相互有不同电压值的 DC 电压,并将这些 DC 电压作为电源电压提供给内部电路,诸如 H 驱动器 13U 和 13D 以及 V 驱动器 14。

[0084] 下面说明电源电路 16 的具体配置。作为一个例子,这里只对电荷泵型电源电压转换电路(下文称作为电荷泵型 D/D 转换器)用作电源电路 16 的一种情况进行说明。

[0085] 图 8 是显示负电压产生型电荷泵型 D/D 转换器的电路图。对于电荷泵型 D/D 转换器,从定时信号产生电路 15 提供作为定时脉冲的用于执行切换操作的时钟脉冲和用于执行嵌位操作的嵌位脉冲。

[0086] 参见图 8, P 沟道 MOS 晶体管 Qp11 和 N 沟道 MOS 晶体管 Qn11 串连在提供单个 DC 电源电压 VCC 的电源和地线(GND)之间,并且其栅极按通常方法连接,从而构成 CMOS 倒相器 45。定时信号产生电路 15 提供的定时脉冲用作 CMOS 倒相器 45 的栅极公共结点的切换

脉冲。

[0087] 电容器 C11 的一个端子连接到 CMOS 倒相器 45 的漏极公共结点 (结点 B)。电容器 C11 的另一个端子连接到 N 沟道 MOS 晶体管 Qn12 的漏极和 P 沟道 MOS 晶体管 Qp12 的源极。负载电容器 C12 连接在 N 沟道 MOS 晶体管 Qn12 的源极和地线之间。

[0088] 电容器 C13 的一个端子与 CMOS 倒相器 45 的栅极公共结点连接。电容器 C13 的另一个端子与二极管 D11 的正极连接。另外, N 沟道 MOS 晶体管 Qn12 和 P 沟道 MOS 晶体管 Qp12 的栅极与电容器 C13 的另一个端子连接。P 沟道 MOS 晶体管 Qp12 的漏极接地。

[0089] P 沟道 MOS 晶体管 Qp13 连接在电容器 C13 的另一个端子和地之间。由定时信号产生电路 15 提供的定时脉冲、即嵌位脉冲, 在由电平移位电路 46 进行电平移位后提供给 P 沟道 MOS 晶体管 Qp13 的栅极。P 沟道 MOS 晶体管 Qp13 和电平移位电路 46 构成对切换晶体管 (N 沟道 MOS 晶体管 Qn12 和 P 沟道 MOS 晶体管 Qp12) 的切换脉冲电压进行嵌位的嵌位电路。

[0090] 在所述嵌位电路中, 电平移位电路 46 使用输入到 D/D 转换器的 DC 电源电压 VCC 作为正侧电路电源, 并且使用从显示区部分 12 的相对端子导出的 D/D 转换器输出电压 Vout 作为负侧电路电源, 然后对从定时信号产生电路 15 提供的幅度为 $V_{cc}-0[V]$ 的嵌位脉冲进行电平移位, 成为另一个幅度为 $V_{cc}-V_{out}[V]$ 的嵌位脉冲, 并将电平移位后的嵌位脉冲加到 P 沟道 MOS 晶体管 Qp13 的栅极。这样, P 沟道 MOS 晶体管 Qp13 的切换操作就以更高的可靠性实现。

[0091] 现在, 参考图 9 的时序图来描述具有上述配置的负电压产生型电荷泵型 D/D 转换器的电路操作。在该时序图中, 波形 A 至 G 分别表示图 8 电路中结点 A 至 G 的信号的波形。

[0092] 当起动电源时 (当起动时), 利用二极管 D11 的阈电压 V_{th} 对基于由定时信号产生电路 15 提供的切换脉冲的电容器 C13 的输出电位、即、结点 D 上的电位进行“H”电平嵌位, 将其嵌位在从地 (GND) 电平进行电平移位后的电位, 所述地电平为负侧电路的电源电位。

[0093] 因此, 当切换脉冲电平为“L”(0V) 时, 由于 P 沟道 MOS 晶体管 Qp11 和 Qp12 处于接通状态, 所以电容器 C11 被充电。这时, 由于 N 沟道 MOS 晶体管 Qn11 于截止状态, 所以结点 B 上的电位等于 V_{cc} 电平。因此, 当切换脉冲改变为“H”电平 (V_{cc}) 时, N 沟道 MOS 晶体管 Qn11 和 Qn12 处于接通状态, 而结点 B 上的电位就等于地电位 (0V)。因此, 结点 C 上的电位等于 $-V_{cc}$ 电平。结点 C 上的电位通过 N 沟道 MOS 晶体管 Qn12 并产生输出电压 $V_{out} (= -V_{cc})$ 。

[0094] 然后, 当输出电压 V_{out} 上升到某种程度 (直到起动过程完成) 时, 嵌位脉冲的电平移位电路 46 开始运行。在电平移位电路 46 开始运行后, 由定时信号产生电路 15 提供的幅度为 $V_{cc}-0[V]$ 的嵌位脉冲, 被电平移位电路 46 电平移位到幅度为 $V_{cc}-V_{out}[V]$ 的嵌位脉冲, 以后就加到 P 沟道 MOS 晶体管 Qp13 的栅极上。

[0095] 此时, 由于嵌位脉冲的“L”电平为输出电压 V_{out} 、即 $-V_{cc}$, 所以 P 沟道 MOS 晶体管 Qp13 可以认为确实处于接通状态。因此, 结点 D 上的电位没有被地电平的二极管 D11 的阈电压 V_{th} 嵌位在电平移位后的电位上, 而是嵌位在地电平 (负侧电路的电源电位) 上。因此, 在电荷泵型电路的以后的泵激运行中, P 沟道 MOS 晶体管 Qp12 可以获得足够的驱动电压。

[0096] 在上述配置的电荷泵型 D/D 转换器中, 在电荷泵型 D/D 转换器的输出部分的切换元件 (N 沟道 MOS 晶体管 Qn12 和 P 沟道 MOS 晶体管 Qp12) 的控制脉冲电压 (切换电压) 的

嵌位操作分二个步骤实现,包括首先由二极管 D11 嵌位,然后由 P 沟道 MOS 晶体管 Qp13 和电平移位电路 46 构成的嵌位电路,在完成起动过程后嵌位。因此, P 沟道 MOS 晶体管 Qp12 能够获得足够的驱动电压。

[0097] 这样,由于从 P 沟道 MOS 晶体管 Qp12 可以获得足够的切换电流,就能够实现稳定的 DC-DC 转换操作,并可以提高转换效率。特别是,即使 P 沟道 MOS 晶体管 Qp12 的晶体管尺寸没有增大,由于能够获得足够的切换电流,大电流容量的电源电压转换电路能够用一个面积电路实现。该效应特别对具有高阈电压 V_{th} 的晶体管,例如,薄膜晶体管的应用有效。

[0098] 增压型电荷泵型 D/D 转换器的配置示于图 10。同样,增压型 D/D 转换器在基本电路配置和电路运行类似于负电压产生型 D/D 转换器。

[0099] 更详细地说,参见图 10,这样配置增压型电荷泵型 D/D 转换器,使得切换晶体管和嵌位晶体管 (MOS 晶体管 Qp14, Qn14 和 Qn13) 具有与图 8 电路的 MOS 晶体管 Qn12、Qp12 和 Qp13 相反的导电类型,并且二极管 D11 连接在电容器 C11 的另一个端子和电源 (VCC) 之间,此外,电平移位电路 46 使用当前电路的输出电压 V_{out} 作为正侧电路的电源并使用地电平作为负侧电路的电源,在这方面不同于图 8 电路的配置。

[0100] 增压型电荷泵型 D/D 转换器与图 8 电路在电路操作方面基本上完全相同。所述电路操作仅仅在切换脉冲电压 (控制脉冲电压) 上不同,该电路的切换脉冲电压在起动时首先由二极管嵌位,然后在起动过程完成后被嵌位在 VCC 电平 (正侧电路电源电位) 上,并导出电源电压 VCC 两倍的电压值 $2 \times VCC$ 作为输出电压 V_{out} 。图 10 的电路中结点 A 至 G 上的信号波形 A 至 G 的时序图示于图 11。

[0101] 上述电荷泵型 D/D 转换器的电路配置只不过是例子,所述电荷泵电路的电路配置可以用不同形式修改,并不局限于上述电路配置实例。

[0102] 应当指出,在上述第一和第二实施例中,由 H 驱动器 13U 和 13D 的锁存电路 27U 和 27D 使用的锁存控制脉冲和切换脉冲以及由电荷泵型电源电压转换器电路构成的电源电路 16 使用的嵌位脉冲都作为由定时信号产生电路 15 产生的定时脉冲的实例,由定时信号产生电路 15 产生的定时脉冲不局限于这些。

[0103] 作为实例,这样配置 V 驱动器 14、使得它包括输出允许电路,该电路在接收到输出允许脉冲时输出扫描脉冲,所述输出允许电路使用的输出允许脉冲可以由定时信号产生电路 15 产生,或者,这样配置显示装置、使得它有选择地执行部分屏幕显示模式,仅用显示区部分的一部分区域显示信息,这是一种省电方式,所述部分屏幕显示模式的控制信号 (控制脉冲) 可以由定时信号产生电路 15 产生。

[0104] 顺便提一下,通常,具有彼此相反的相位的两种发送时钟被用于由 H 驱动器的 13U 和 13D 或者 V 驱动器 14 构成的移位寄存器的每一个发送状态。然而,这里采用这样的配置、其中由两根时钟线发送双相位传送时钟并且所述双相位传送时钟被提供给移位寄存器的每一个传送级,由于在它们将双相位发送时钟发送给移位寄存器的每一个发送阶段的同时、两根时钟线必然互相交叉,所以存在这样的可能性:可能增加电源的消耗并且由于布线线路的交叉部分的负载电容的增加可能引起相位的延迟。

[0105] 此外,在 H 驱动器 13U 和 13D 中,例如,在数字接口驱动电路情况下,如上所述,由于这样配置所述数字接口驱动电路、使得它除了移位寄存器 31U 和 31D 之外还包括采样锁

存电路 32U 和 32D、行排序锁存电路 33U 和 33D 以及 D/A 转换电路 34U 和 34D, 所以, 分别传送双相位传送时钟的两根线在许多位置上相互交叉, 因而, 存在这样的可能性: 可能增加功率消耗, 并且交叉位置的负载电容可能引起相位的延迟。对于 H 驱动器 13U 和 13D 来说, 由于传输频率高, 这种影响特别明显。

[0106] 考虑到这种情况, 根据下述第三实施例的显示装置, 例如, 将配置有源矩阵型液晶显示装置。图 12 是显示根据本发明第三实施例配置的有源矩阵型液晶显示装置实例的方框图, 而且在图 12 中, 用类似的参考字符表示类似于图 4 的那些元件。

[0107] 在根据本实施例的有源矩阵型液晶显示装置中, 假定在 H 驱动器 13 中, 移位寄存器 31 被安排在相对于显示区部分 12 的最外边。而且, 由定时信号产生电路 15 产生的各种定时信号中, 水平传送时钟 HCK 是通过将主时钟 MCK 一分为二得到的单相位时钟。这里, 主时钟 MCK 的时钟 (点时钟) 频率取决于显示区部分 12 的水平方向上的像素 (点) 数目。

[0108] 单相位水平传送时钟 HCK 通过缓冲电路 52 加到被布线在相对于显示区部分 12 的移位寄存器 31 更外面的时钟线 51。时钟线 51 沿着移位寄存器 31 的传送 (移位) 方向布线, 并将单相位水平传送时钟 HCK 加到移位寄存器 31 的各个传送级。

[0109] 这里, 这样配置有源矩阵型液晶显示装置、使得移位寄存器 31 布置在相对于显示区部分 12 的最外边, 这样, 用于发送单相位水平传送时钟 HCK 的时钟线 51 布线在比移位寄存器 31 更外边, 时钟线 51 可以与输出布线线路无交叉地从移位寄存器 31 连接到移位寄存器 31 的下一级采样嵌位电路 32 上。因此, 时钟线 51 的布线线路电容可以降低, 所以, 水平传送时钟 HCK 的频率可以提高, 并可以降低功耗。

[0110] 特别是, 由于单相位水平传送时钟 HCK 是通过将点时钟一分为二得到的时钟信号, 所以水平传送时钟 HCK 的频率就为点时钟的一半, 因而, 通过降低时钟频率可以进一步降低功耗。另外, 由于高速电路操作是可能的, 期望进一步提高分辨率, 单个 H 驱动器就可以处理这些, 不需要设置多个并行处理的 H 驱动器, 因而, 可以不增加接口的端子数目或者不执行并行处理就能实现高分辨率显示装置。

[0111] (移位寄存器 31 的具体实例)

[0112] 图 13 是显示移位寄存器 31 的具体电路配置的方框图。这里, 为了简化附图, 只示出第 n 级的传送级 31n 和第 n+1 级的另一个传送级 31n+1 级。然而, 其它传送级也有十分相同的配置。而且, 为了说明具体配置, 作为例子, 只对第 n 级的传送级 31n 作了说明。

[0113] 参见图 13, 开关 51 连接在时钟线 51 和第 n 级的传送级 31n 之间。在时钟选择控制电路 (在下文说明) 的控制下, 开关 53 执行通 (接通)/断 (断开) 操作, 从而把由时钟线 51 向其发送的水平传送时钟 HCK 选择性地提供给第 n 级传送级 31n。

[0114] 第 n 级的传送级 31n 包括: 锁存电路 54, 用于锁存通过开关 53 选择性地向其提供的水平传送时钟 HCK; 缓冲电路 55, 用于把锁存电路 54 的锁存脉冲提供给下一级的采样锁存电路 32U; 以及时钟选择控制电路, 例如, “或” 电路, 用于根据前一级的锁存脉冲 A_{in} 和本级的锁存脉冲 A_{out} 把开关 56 控制在通和断之间。

[0115] 现在参考图 14 的时序图, 说明具有上述配置的移位寄存器 31 的电路操作。

[0116] 当从前一级 (第 n-1 级) 传送级输入锁存脉冲 A_{in} 时, 锁存脉冲 A_{in} 通过 “或” 电路 56 并提供给开关 53 以便使开关 53 执行接通操作。因此, 由时钟线 51 发送的水平传送时钟 HCK 通过开关 53 提供给第 n 级传送级 31n 并由锁存电路 54 锁存。

[0117] 在锁存脉冲 A_{in} 消失后,本级的锁存电路 54 的锁存脉冲 A_{out} 通过“或”电路 56 提供给开关 53 使开关 53 保持接通状态。然后,当本级锁存脉冲 A_{out} 也消失后,开关 53 切换到断开状态。应当指出,正如从图 14 的时序图可以明显看到的,在水平传送时钟 HCK 和每一级的锁存脉冲 A_{out} 或 B_{out} 之间出现一些延迟 (Δt),所述延迟对应于水平传送时钟 HCK 通过开关 53 锁存电路 54 所需要的时间。

[0118] 开关 53 连接在用于传送单相位水平传送时钟 HCK 的时钟线 51 和移位寄存器 31 的每一个传送级之间,并且仅仅在需要水平传送时钟 HCK 的传送级中,开关 53 才以这种方式执行接通操作,由于仅仅在需要的时候时钟线 51 才有选择地连接到各个传送级,所以可以进一步减小每一个传送级的时钟线 51 的布线电容。因此,可以实现移位寄存器 31 的更高速的电路操作并进一步降低功耗。

[0119] 应当指出,由于第 n 级的传送级 31_n 锁存水平传送时钟 HCK 的正脉冲,所以其锁存电路的锁存输出直接产生锁存脉冲 A_{out} ,但是,由于下一个传送级 31_{n+1} 锁存水平传送时钟 HCK 的负脉冲,所以其锁存电路的锁存脉冲被倒相电路 57 作极性倒置、产生锁存脉冲 B_{out} 。同样,在本电路实例中,将点时钟一分为二得到的时钟作为单相位水平传送时钟 HCK。

[0120] 另外,虽然在本电路实例中以每一个传送级由锁存电路和时钟选择控制电路构成作为例子描述了移位寄存器,但是,使用时钟控制的倒相器代替锁存电路来构成每一个传送级也是可能的。然而,在锁存电路通常具有两个倒相器并行并且以彼此相反的方向连接的电路配置的时候,由于这样配置所述定时倒相器、使得切换晶体管布置在锁存电路的电源侧/地线侧,所以前者的电路配置具有以下优点:由于其晶体管数目较少而能够实现更高速的电路。

[0121] 应当指出,虽然在本实施例中以本发明用于液晶显示装置、其中 H 驱动器 13 只设置在相对于显示区部分 12 的上侧作为例子进行了描述,但是,本发明也可以用于另一种液晶显示装置,其中,类似于第一和第二实施例中那样,H 驱动器 13U 和 13D 设置在相对于显示区部分 12 的上侧和下侧。图 15 显示了该情况下的配置示例。

[0122] 这样,采取所述配置、其中、相对于显示区部分 12 设置一对上侧和下侧 H 驱动器 13U 和 13D,它具有能够压缩通常的边框 (frame) 区域的优点。这是因为,由于边框 (frame) 区域是基本的要求,这里,需要彼此相等的电路区域的各 H 驱动器被分立地设置在相对的两侧,这比将这些 H 驱动器只设置在一侧能够更有效地利用所要求的最小边框面积,因此,可以压缩相对的两侧的边框区域的总面积。

[0123] 另外,由于可以将显示区部分 12 的数据线 $\dots, 22m-2, 22m-1, 22m, 22m+1, \dots$ 的驱动分配给一对 H 驱动器 13U 和 13D,因此可以压低包含在 H 驱动器 13U 和 13D 中的移位寄存器 31U 和 31D 的传送频率,这就允许扩大操作范围和处理高分辨率显示单元。

[0124] 这里,在所述一对 H 驱动器 13U 和 13D 中,移位寄存器 31U 和 31D 设置在相对于显示区部分 12 的最外侧、并且传送两种水平传送时钟 HCK1 和 HCK2 的时钟线 51U 和 51D 被设置在更外侧。两种水平传送时钟 HCK1 和 HCK2 都是单相位时钟,并且由于它们是通过定时信号产生电路 15 将点时钟一分为四产生的、而 H 驱动器 13U 和 13D 交替地驱动数据线 $\dots, 22m-2, 22m-1, 22m, 22m+1, \dots$, 所以它们具有这样一种关系:一个时钟的相位相对于另一个相移 90 度。

[0125] 图 16 图解说明点时钟、数据信号、两个水平传送时钟 CHK1 和 CHK2、起动脉冲 HST1

和HST2、移位寄存器1(31U)的第一、第二和第三级的输出脉冲以及移位寄存器2(31D)的第一、第二和第三级的输出脉冲的时序。

[0126] 如上所述,在具有所述配置的有源矩阵型液晶显示装置中、其中、H驱动器13U和13D成对设置在显示区部分12的上侧和下侧、在那里、移位寄存器31U和31D被设置在相对于显示区部分12的最外侧、而用于传送两个不同水平传送时钟HCK1和HCK2的时钟线51U和51D被布线在移位寄存器31U和31D的更外侧,实现了以下操作和效果。具体地说,由于H驱动器13U和13D成对地设置,所以移位寄存器31U和31D的传送频率可以降低。此外,由于时钟线51U和51D的布线电容可以如上所述降低,就可以期望提高水平传送时钟HCK1和HCK2的频率,并能够降低功耗。

[0127] 应当指出,虽然在本实施例中以下面的情况作为实例进行了描述:H驱动器13、13U和13D具有由以下部件构成的数字接口驱动配置:移位寄存器、采样锁存电路、行排序锁存电路以及D/A转换电路,但是,类似地,本发明也能适用于采用由移位寄存器和模拟采样电路构成的模拟接口驱动配置的场所。

[0128] 顺便说说,作为有源矩阵型液晶显示装置的驱动方法之一,已知一种通用的反向驱动方法。这里,所述通用的反向驱动方法是这样一种驱动方法,其中,加到每一个像素的液晶元件的、所述各像素共同的对电极上的对电极电压(公用电压) V_{com} 在每一个1H(H是水平扫描周期)期间倒相。这里,所述通用的反向驱动方法与例如1H反向驱动方法一起使用,在所述1H反向驱动方法中,加到每一个像素的图像信号的极性在每一个1H期间倒相,由于在每一个1H期间、对电极电压 V_{com} 的极性也和1H期间图像信号的反向极性一起倒相,所以可以降低水平驱动系统(H驱动器13U和13D)的电源电压。

[0129] 所述对电极电压 V_{com} 由对电极电压产生电路17(参见图1)产生。传统上,对电极电压产生电路17是在分开的芯片上利用单晶硅IC构成或在印刷电路版上由与在其上形成了显示区部分12的玻璃基片11分开的分立部件构成的。

[0130] 然而,如果对电极电压产生电路17形成在分开的芯片或印刷电路版上,那么,由于该装置的部件数目增加以及它们必须通过不同的工艺过程彼此单独地制成,这阻碍了装置的微型化和降低成本。从刚刚说明的这种观点出发,本发明采用的配置是:类似于H驱动器13U和13D及V驱动器14,将对电极电压产生电路17集成在与显示区部分12的相同的玻璃基片11上。

[0131] (对电极电压产生电路的配置实例)

[0132] 图17是显示对电极电压产生电路17配置实例的方框图。根据本实例的对电极电压产生电路17包括:开关电路61,用于在固定的周期中切换正侧电源电压VCC和负侧电源电压VSS、以便输出其中的一个;以及DC电平转换电路62,用于所述开关电路61的输出电压VA的DC电平并将得到的电压作为对电极电压 V_{com} 输出。

[0133] 开关电路61包括接收正侧电源电压VCC作为其输入的开关SW1和接收负侧电源电压VSS作为其输入的另一个开关SW2。利用彼此相位相反的控制脉冲 $\phi 1$ 和 $\phi 2$ 切换开关SW1和SW2、以便在固定周期中、例如在1H周期中有交替地输出正侧电源电压VCC和负侧电源电压VSS。因此,从开关电路61输出幅度为VSS或VCC的电压VA。

[0134] DC电平转换电路62对开关电路61的幅度为VSS或VCC的输出电压VA进行电平转换、例如转换成幅度为 $VSS - \Delta V$ 或 $VCC - \Delta V$ 的DC电压并将该DC电压作为对电极电压 V_{com}

输出。把在 1H 周期中极性反转的对电极电压 V_{com} 提供给图 2 的公用线 27、以便实行通用反向驱动。图 18 图解说明控制脉冲 $\phi 1$ 和 $\phi 2$ 、输出电压 VA 和对电极电压 V_{com} 的时序。应当指出,在控制脉冲 $\phi 1$ 和 $\phi 2$ 与输出电压 VA 之间出现一些延迟 (Δt)。

[0135] DC 电平转换电路 62 可以以各种不同的电路配置构成。图 19 中示出它们中的一种特定的配置实例。根据本实例的 DC 电平转换电路 62 具有简单的配置,它包括:电容器 621,用于清除从开关电路 61 提供的电压 VA 的 DC 分量;以及 DC 电压产生电路 622,用于产生提供给通过电容器 621 的电压 VA 的预定的 DC 电压。

[0136] 在包括利用电容器 621 的 DC 电平转换电路 62 的对电极电压产生电路 17 象上述那样与显示区部分 12 集成在同一玻璃基片 11 上的情况下,由于电容器 621 需要大的面积,因此,如果不将电容器 621 与显示区部分 12 集成在一起而是将其作为一个分立部件构成,那么,这在大多数情况下都是有利的。因此,只有电容器 621 应该形成在玻璃基片 11 外面,而其它电路元件、即开关电路 61 和 DC 电压产生电路 622 都与显示区部分 12 集成在同一玻璃基片 11 上。

[0137] 在这种情况下,由于 TFT 用作显示区部分 12 的像素晶体管,所以所述 TFT 也应该用作组成对电极电压产生电路 17 的开关电路 61 的晶体管。由于近年来性能的改进和功耗的降低、集成 TFT 成为轻而易举的事,因此,如果对电极电压产生电路 17、具体地说至少是对电极电压产生电路 17 的晶体管电路可以使用同一工艺过程与显示区部分 12 一起形成在玻璃基片 11 上的话,那么,可以通过简化生产过程而降低成本并且通过集成化而减小厚度并实现小型化。

[0138] 图 20 至图 24 示出 DC 电压产生电路 622 的五个具体电路实例。图 20 中示出的电路实例是这样配置的、使得串联连接在正侧电源 VCC 和负侧电源 VSS (在本例中地电位) 之间的分压电阻器 R11 和 R12 用于在它们之间的结点获得分电压,并且将该分电压用作所述 DC 电平。图 21 中示出的电路实例是这样配置的、使得可变电阻器 VR 连接在分压电阻 R11 和 R12 之间、以便通过可变电阻器 VR 调节所述 DC 电平。图 22 中示出的电路实例是这样配置的、使得它包括电阻 R13 和 DC 电源 623 并把取决于该 DC 电源 623 的电压作为所述 DC 电平。如果以可变电压电源的形式形成该 DC 电源 623,那么,就能够调节所述 DC 电平。

[0139] 图 23 中示出的电路实例是这样配置的、使得它使用 D/A 转换电路 624 代替图 22 的 DC 电源 623。在本电路实例的情况下,数字 DC 电压整定数据被输入到 D/A 转换电路 624 以确定所述 DC 电平。这样,可以利用数字信号来调整该 DC 电平。图 24 中示出的电路实例是这样配置的、使得它除图 23 的配置外还包括用于存储 DC 电压整定数据的存储器 625。在所述电路配置的情况下,即使没有重复输入所述 DC 电压整定数据,也可以确定所述 DC 电平。

[0140] 在上述对电极电压产生电路 17 中,在参考电压选择型 D/A 转换电路用作 H 驱动器的 13U 和 13D 的 D/A 转换电路 34U 和 34D 的情况下,有可能把输出电压 VA 或由对电极电压产生电路 17 产生的对电极电压 V_{com} 本身作为参考电压之一,即,用作白信号或黑信号的参考电压。

[0141] (参考电压选择型 D/A 转换电路的配置实例)

[0142] 下面说明参考电压选择型 D/A 转换电路 28U 和 28D。图 25 是显示参考电压选择型 D/A 转换电路 28U 和 28D 的单元电路配置实例的电路图。这里把其中输入的数字图像数据是例如 3- 比特 (b_2, b_1, b_0) 数据的情况作为例子来说明所述配置,并为所述 3 比特图像

数据准备 $8 (= 23)$ 个参考电压 V_0 至 V_7 。为显示区部分 12 的每一个数据线 $\dots, 22m-2, 22m-1, 22m, 22m+1, \dots$ 逐一地设置单元电路。

[0143] 图 26 中示出用于产生这种参考电压 V_0 至 V_7 的参考电压产生电路的通用配置实例。根据本配置实例的参考电压产生电路包括：两个开关电路 63 和 64，用于在固定周期中切换具有彼此相反的相位的正侧电源电压 V_{CC} 和负侧电源电压 V_{SS} ；以及 $n+1$ 个电阻器 R_0 至 R_n ，它们串联连接在开关电路 63 和 64 输出端子之间。因此，参考电压产生电路借助电阻 R_0 至 R_n 将电压 $V_{CC}-V_{SS}$ 这样分压、以便从各电阻之间的公共结点导出 n 个参考电压 V_0 至 V_{n-1} ，并通过缓冲电路 65-1 至 65- n 输出所述参考电压。

[0144] 在具有上述配置的参考电压产生电路中，缓冲电路 65-1 至 65- n 具有阻抗变换功能。它们防止在上和下 H 驱动器 13U 和 13D 的之间出现写入性能分散，在把本参考电压产生电路形成在与玻璃基片 11 分开的基片上、使得参考电压发送到玻璃基片 11 上的 D/A 转换电路的情况下，由于从参考电压产生电路至 D/A 转换电路 34U 和 34D 的布线线路长度很长，所以布线线路的阻抗变得很大。

[0145] 另一方面，在根据本实施例的有源矩阵型液晶显示装置上，由于参考电压产生电路 18 与 H 驱动器 13U 和 13D 一起集成在同一玻璃基片 11 上，所以可以把参考电压产生电路 18 和 H 驱动器 13U 和 13D 之间的布线线路长度设置得很短。具体地说，如图 27 所示，在集成参考电压产生电路 18 的时候，在把参考电压产生电路 18 设置在显示区部分 12 的垂直方向上的大致中间位置、即设置在与 H 驱动器 13U 和 13D 的上侧和下侧距离基本上相等的位置的情况下，可以把到 H 驱动器 13U 和 13D 的布线线路长度设置为彼此基本上相等。

[0146] 因此，当配置参考电压产生电路 18 时，就不需要图 26 所示的公共电路实例中使用的缓冲电路 65-1 至 65- n ，如从图 28 电路图看到的那样。更详细地说，正如从图 28 所示的电路配置明显看到的，从电阻器 R_0 至 R_n 的公共结点上得到的 n 个参考电压 V_0 至 V_{n-1} 可以直接提供给上侧和下侧 H 驱动器 13U 和 13D。这样，由于可以省去缓冲电路 65-1 至 65- n ，所以可以简化参考电压产生电路 18 的电路配置。

[0147] 应当指出，在图 28 中，类似于图 26 的元件用类似的参考字符表示。而且，在图 28 中，形成开关电路 63 和 64 的开关 SW3 至 SW6 由例如晶体管构成。在图 29 中，图解说明控制脉冲 ϕ_1 和 ϕ_2 、上侧和下侧限制电压 V_A 和 V_B 以及参考电压 V_0 和 V_{n-1} 的波形。

[0148] 在开关电路 63 和 64 中，利用控制脉冲 ϕ_1 来切换开关 SW3 和 SW6，而利用具有与控制脉冲 ϕ_1 相反相位的控制脉冲 ϕ_2 来切换开关 SW4 和 SW5。为什么在固定周期中、例如在 1H 周期中利用彼此相位相反的控制脉冲来切换正侧电源电压 V_{CC} 和负侧电源电压 V_{SS} ，其理由在于：期望对液晶进行 AC 驱动（在本例中为 1H 反向驱动）以便防止液晶的退化。

[0149] 另外，在集成所述参考电压产生电路 18 时，由于 TFT 用作显示区部分 12 的像素晶体管，如果 TFT 也用作构成参考电压产生电路 18 的开关电路 63 和 64 的晶体管、并且至少参考电压产生电路 18 的晶体管电路与显示区部分 12 一起形成在玻璃基片 11 上，那么，参考电压产生电路 18 能容易地以低成本生产。此外，通过使用与用于显示区部分 12 的像素晶体管一样的 TFT 的相同工艺过程，将参考电压产生电路 18，具体地说，至少参考电压产生电路 18 的晶体管电路集成在玻璃基片 11 上，可以通过简化生产过程来降低成本，并且可以通过提高集成化来减小厚度和实现小型化。

[0150] 在具有上述配置的参考电压产生电路中，开关电路 63 的输出电压 V_A 用作正常白

电平条件下白信号的参考电压 V_7 ，而开关电路 64 的输出电压 V_B 用作正常白电平条件下黑信号的参考电压 V_0 。而且，如果黑信号的参考电压 V_0 和白信号的参考电压 V_7 之间的差信号由分压电阻 R_1 至 R_7 分压，那么，就会产生半色调参考电压 V_1 至 V_6 。对于正常的黑电平条件，输出电压 V_A 用作黑信号的参考电压 V_7 而输出电压 V_B 用作白信号的参考电压 V_0 。

[0151] 在所述有源矩阵型液晶显示装置中，其中，包括具有上述配置的参考电压产生电路的参考电压选择型 D/A 转换电路被用作 H 驱动器 13U 和 13D 的 D/A 转换电路 34U 和 34D，由对电极电压产生电路 17 产生的输出电压 V_A 可以用作从参考电压产生电路 18 加到 D/A 转换电路 34U 和 34D 的各参考电压之一，如图 30 所示。

[0152] 更准确地说，如上所述，准备由参考电压选择型 D/A 转换电路使用的正常白电平条件下白信号的参考电压（或者正常黑电平条件下黑信号的参考电压）是通过在固定周期中切换正电源电压 V_{CC} 和负电源电压 V_{SS} 而得到的电压。在对电极电压产生电路 17 中，通过在同一周期中并且以相同的相位切换正侧电源电压 V_{CC} 和负侧电源电压 V_{SS} 来获得输出电压 V_A 、并可以将其用作白信号的参考电压（或者黑信号的参考电压）。

[0153] 在把由对电极电压产生电路 17 产生的输出电压 V_A 用作准备从参考电压产生电路 18 加到 D/A 转换电路 34U 和 34D 的各参考电压之一的情况下，由于参考电压产生电路 18 的一些功能可以由对电极电压产生电路 17 代替，所以，图 28 所示的参考电压产生电路的开关电路 63 就可以省略。因此，由于能够极大地压缩电路规模，所以可以实现本液晶显示装置的进一步微型化和成本的降低。虽然在本实例中说明了将输出电压 V_A 用作白信号的参考电压（或者黑信号的参考电压），但是，也有可能将对电极电压 V_{COM} 本身用作白信号的参考电压（或者黑信号的参考电压）。

[0154] 顺便说说，在有源矩阵型显示装置中，其中多晶硅 TFT 用作像素的开关元件，存在一种趋势，如上所述，使用多晶硅 TFT 的驱动电路与显示区部分 12 集成在同一玻璃基片 11 上。照这样集成的使用多晶硅 TFT 的驱动电路的有源矩阵型显示装置非常有希望成为一种微型化、高清晰度和高可靠性技术。由于与非晶硅 TFT 比较时多晶硅 TFT 具有高两位数字的迁移率，所以，它允许在与显示区部分同一基片上集成驱动电路。

[0155] 同时，由于与单晶硅晶体管比较时多晶硅 TFT 的迁移率较低、阈值电压 V_{th} 较高并且阈值电压 V_{th} 的分散较大，因此，它存在以下问题：不能用于构成高速运行电路或者使用低电压的电路。由于阈值电压 V_{th} 变化大使它难于具体构成要求具有相同特性的晶体管对的差分电路，这给电路设计带来了很大问题。

[0156] 阈值电压 V_{th} 的分散与 TFT 的背面栅极电位有较高阻抗有关。更详细地说，由于传统的 TFT 具有底栅极结构和顶栅极结构之一作为其栅极结构，晶体管的背面栅极展现了较高的阻抗并使得阈值电压 V_{th} 的分散大。因此，使用刚刚说明的具有这种特性的 TFT 生产低电压电路或者小信号电路是非常困难的。

[0157] 同时，建议了一种结构，其中，在晶体管的背面栅极一侧设置栅极并将其连接到前栅极，即如图 31 所示的结构、其中，在源区 71 和漏区 72 之间沟道区 73 的相对的两侧设置一对栅极、即前栅极 74 和背面栅极 75，并通过接触区 72 将它们彼此连接（所述结构以下称作双栅极结构）。双栅极结构的 TFT 具有以下优点：可以将其阈值电压 V_{th} 的分散压缩到很小。

[0158] 然而，正如从图 31 明显看到的，在所述双栅极结构的 TFT 的情况下，由于需要设置

包括用于把栅极对 74 和 75 相互连接的接触部分 76 的接触区,所以装置的配置所需要的区域很大。因此,用于产生驱动电路的双栅极结构的 TFT 要求很大的电路区域,因而显示装置的边框(显示区部分 12 的外围区域)变得很大。

[0159] 这里,在图 1 所示的显示装置中,H 驱动器 13U 和 13D、V 驱动器 14 以及定时信号产生电路 15 都是处理小幅度信号的电路。应当指出,虽然图 1 没有显示,但是从基片外部提供的时钟 I/F 电路和读取主时钟 MCK 的同步信号 I/F 电路、水平同步信号电路 HD 及垂直同步信号电路 VD 都设置在定时信号产生电路 15 的输入级。同样,I/F 电路也是处理小幅度信号的电路。另外,CPU 的 I/F 电路等等也作为处理小幅度信号电路列出。如上所述,这种处理小幅度信号电路都是需要使晶体管阈电压 V_{th} 的分散最小的电路。

[0160] 另一方面,电源电路 16、对电极电压产生电路 17 及参考电压产生电路 18 都是处理电源电压的电路。如上所述,这种处理电源电压的电路都是需要尽可能高地提升晶体管的电流容量的电路。

[0161] 这样,在根据本实施例的有源矩阵型液晶显示装置中,至少一个处理这种小幅度信号的电路或者处理这种电源电压的电路,或者一些处理这种小幅度信号的电路或一些处理这种电源电压的电路是用双栅极结构的 TFT 制造的,而其它电路则使用顶栅极结构或底栅极结构制造。

[0162] 由于双栅极结构的 TFT 具有阈电压 V_{th} 分散小的超级特性,所以用双栅极 TFT 构成的晶体管电路提高了可靠性,因而,双栅极结构的 TFT 用于制造处理小幅度信号的电路,特别是成对运行的晶体管电路(即包括一对性能基本相同的晶体管),例如差分电路或电流反射镜电路,十分有用。

[0163] 然而,双栅极结构的 TFT 需要设置用于将前栅极和后栅极相互连接的接触区因而需要形成所述元件的大区域。因此,如果双栅极 TFT 用于制造所有电路,那么,电路尺寸很大。因此,在处理小幅度信号的电路中,所需要的电路中最少数目的电路、例如包括成对运行的晶体管电路都用双栅极 TFT 制造,而其它电路则是用要求区域很小的顶栅极结构或底栅极结构制造。这就能够产生阈电压 V_{th} 分散小并具有高可靠性的电路规模小的电路。

[0164] 另外,由于双栅极结构的 TFT 等效于用较大尺寸形成的晶体管、虽然它具有较小的平面区域并具有高电流容量的优点,所以,在用双栅极 TFT 来形成处理电源电压的电路时,可以提高电路的电流容量。然而,与上述情况类似,如果双栅极 TFT 用于形成所有电路,那么,由于电路尺寸很大,所以,利用双栅极 TFT 来制造所需要的最小数目的电路,而其它电路用顶栅极结构或底栅极结构的 TFT 制造。因而,可以在不使电路规模很大的情况下来产生具有高电流容量的电路。

[0165] 这里,参考图 32 至 34 来描述底栅极结构的 TFT、顶栅极结构的 TFT 和双栅极结构的 TFT 的具体结构。图 32 显示底栅极结构的 TFT 的部分结构,图 33 显示顶栅极结构的 TFT 部分结构,而图 34 显示双栅极结构的 TFT 的部分结构。

[0166] 首先,如图 32 所示,在底栅极结构 TFT 中,栅极 82 被形成在玻璃基片 81 上,沟道区(多晶硅层)84 与插入其中的栅极绝缘膜 83 形成在栅极 82 上,而层间绝缘膜 85 形成在沟道区 84 上。源极区 86 和漏极区 87 形成在栅极 82 两侧的栅极绝缘膜 83 上,源极 88 和漏极 89 分别连接到区域 86 和 87,同时,在源极 88 和漏极 89 之间插有层间绝缘膜 85。而且,绝缘膜 90 形成在源极 88 和漏极 89 上。

[0167] 同时,如图 33 所示,在顶栅极结构 TFT 中,沟道区(多晶硅层)92 形成在玻璃基片 91 上,而栅极 94 与插入其中的栅极绝缘膜 93 形成在沟道区 92 上,而层间绝缘膜 95 形成在栅极 94 上。而且,源极区 96 和漏极区 97 形成在沟道区 92 两侧的玻璃基片 91 上,源极 98 和漏极 99 分别形成在区域 96 和 97 中,同时在源极 98 和漏极 99 之间插入层间绝缘膜 95。而且,绝缘膜 100 形成在源极 98 和漏极 99 上。

[0168] 最后,如图 34 所示,在双栅极结构的 TFT 中,前栅极 102 形成在玻璃基片 101 上,沟道区(多晶硅层)104 与插入其中的栅极绝缘膜 103 形成在前栅极 102 上,而层间绝缘膜 105 形成在沟道区 104 上。而且,后栅极 106 与沟道区 104 和插入其中的层间绝缘膜 105 形成在前栅极 102 上。源极区 107 和漏极区 108 形成在前栅极 102 两侧的栅极绝缘膜 103 上,而源极 109 和漏极 110 分别连接到区域 107 和 108,同时,在源极 109 和漏极 110 之间插入层间绝缘膜 105。此外,绝缘膜 111 形成在源极 109 和漏极 110 上。

[0169] (采样锁存电路的配置实例)

[0170] 这里,作为处理小幅度信号电路的具体例子,可以使用采样锁存电路(与图 3 的采样锁存电路 32U 和 32D 对应),该采样锁存电路例如可以使用差分电路。图 35 是采样锁存电路的配置的具体实例的电路图。

[0171] 根据本实例的采样锁存电路具有比较器配置,其中包括其栅极和漏极单独连接在一起的 N 沟道 MOS 晶体管 Qn11 和 P 沟道 MOS 晶体管 Qp11 的 CMOS 倒相器 121 和另一个包括其栅极和漏极单独连接在一起的 N 沟道 MOS 晶体管 Qn12 和 P 沟道 MOS 晶体管 Qp12 的 CMOS 倒相器 122 并联连接。

[0172] 这里,所述 CMOS 倒相器 121 的输入端(MOS 晶体管 Qn11 和 Qp11 的栅极公共结点)和所述 CMOS 倒相器 122 的输出端(MOS 晶体管 Qn12 和 Qp12 的漏极公共结点)相互连接。而且,CMOS 倒相器 122 的输入端(MOS 晶体管 Qn11 和 Qp11 的栅极公共结点)和 CMOS 倒相器 121 的输出端(MOS 晶体管 Qn12 和 Qp12 的漏极公共结点)相互连接在一起。

[0173] 另外,数据信号从信号源 123 通过开关 SW7 输入到 CMOS 倒相器 121 的输入端,而来自电压源 124 的比较电压通过开关 SW8 加到 CMOS 倒相器 122 的输入端。CMOS 倒相器 121 和 122 电源一侧的公共结点通过开关 SW3 与电源 VDD 连接。开关 SW7 和 SW8 用采样脉冲(由图 3 中的移位寄存器 31U 和 31D 提供)直接控制切换,而开关 SW9 用通过倒相器 145 的采样脉冲的倒相脉冲控制切换。

[0174] 在 CMOS 倒相器 121 的栅极结点上(即在结点 A 上)的电位,由倒相器 126 倒相并提供给下一级中的排序锁存电路(与图 3 中的行排序锁存电路 33U 或 33D 对应)。在 CMOS 倒相器 122 的栅极公共结点上(即在结点 B 上)的电位,由另一个倒相器 127 倒相并提供给下一级的排序锁存电路。

[0175] 在上述配置的采样锁存电路中,CMOS 倒相器 121 和 CMOS 倒相器 122 用差分电路构成比较器。因此,N 沟道 MOS 晶体管 Qn11 和 N 沟道 MOS 晶体管 Qn12 成对运行,并且 P 沟道 MOS 晶体管 Qp11 和 P 沟道 MOS 晶体管 Qp12 成对运行。

[0176] 这样,在晶体管成对运行的晶体管电路中,例如差分电路,需要使用特性相同的晶体管作所述晶体管对。因此,在使用具有差分电路配置的比较器的采样锁存电路中,CMOS 倒相器 121 的 MOS 晶体管 Qn11 和 Qp11 及 CMOS 倒相器 122 的 MOS 晶体管 Qn12 和 Qp12 都用阈值电压 V_{th} 分散小的双栅极结构的 TFT 配置,电路的可靠性可以提高并可以实现稳定运行。

[0177] 应当指出,虽然在本实例中这样配置采样锁存电路、使得 CMOS 倒相器 121 的 MOS 晶体管 Qn11 和 Qp11 和 CMOS 倒相器 122 的 MOS 晶体管 Qn12 和 Qp12 都用双栅极结构的 TFT 形成,但是,双栅极结构 TFT 的应用不局限于此,而将双栅极结构的 TFT 用作开关 SW7 和 SW8 的晶体管,可以提高电路的可靠性并可实现稳定运行。

[0178] 作为处理电源电压的电路的具体实例、即电源电路 16、对电极电压产生电路 17 和参考电压产生电路 18,可以使用上述配置。

[0179] 虽然把采样锁存电路 32U 和 32D 列为处理小幅度信号的电路实例,而把电源电路 16、对电极电压产生电路 17 和参考电压产生电路 18 列为处理上述电源电压的电路实例,但是,它们仅仅是一些例子,自然还有其它电路可以列为用双栅极结构的 TFT 形成的电路对象。

[0180] 如上所述,在多晶硅 TFT 有源矩阵型和驱动电路集成型液晶显示装置中,至少这些处理小幅度信号电路或那些处理电源电压的电路中的一个、或者这些处理小幅度信号电路或这些处理电源电压电路中的一些都是用双栅极结构的 TFT 形成的,而其它电路都是用顶栅极结构或底栅极结构的 TFT 形成的,也可以形成具有高可靠性的电路或具有增大电容量、降低阈电压 V_{th} 分散的电路。

[0181] 此外,由于这些处理小幅度信号的电路和这些处理电源电压的电路都可以与显示区部分 12 一起集成在同一基片上,这就能减少了接口的端子数目,因而可以实现微型化和降低成本,压缩 IC 端子数目和噪音。除此之外,双栅极结构的 TFT 和的顶栅极结构或 / 和底栅极结构的 TFT 两者都可以使用,电路的尺寸也可以压缩。所以,可以实现窄边框驱动电路集成型显示装置。

[0182] 应当指出,虽然在根据本发明的显示装置中,定时信号产生电路 15、电源电路 16、对电极电压产生电路 17 和参考电压产生电路 18 都被列为外围电路,与显示区部分 12 集成在同一玻璃基片 11 上,但是,除了它们之外,可以列出的其它外围电路有 CPU 接口电路 131、图像存储电路 132、光学传感器电路 133 及光源驱动电路 134。

[0183] 这里, CPU 接口电路 131 是用于从外部 CPU 输入数据和输出数据到外部 CPU 的电路。图像存储电路 132 是用于存储从外部通过 CPU 接口电路 131 输入的图像数据、例如静止图像数据的电路。光学传感器电路 133 是用于检测外部光照强度、例如其中使用本液晶显示装置的环境的亮度并将检测信息提供给光源驱动电路 134 的传感器。光源驱动电路 134 是用于驱动为显示区部分 12 照明的后照光或前照光、并根据光学传感器电路 133 提供的外部光照的强度信息调整光源亮度的电路。

[0184] 同样,在这样的外围电路 131 至 134 与显示区部分 12 集成在同一玻璃基片 11 上的情况下,如果构成上述电路的所有电路元件或者至少是有源元件(或者有源 / 无源元件)都形成在玻璃基片 11 上,就可以实现装置的微型化并降低其成本。

[0185] 应当指出,虽然在上述实施例中以把本发明运用于有源矩阵型液晶显示装置的情况作为例子进行说明,但是,本发明并不局限于此,而是可以类似地运用于其它有源矩阵型显示装置,例如,场致发光(EL)显示装置,其中,EL 元件用作每一个像素的电 - 光元件。

[0186] 另外,根据上述实施例的有源矩阵型显示装置被用作 OA 设备的显示部分,例如,个人计算机或字处理器或者电视接收机等显示部分并还适合用作便携式终端的输出显示部分,例如,便携式电话机或 PDA,并正在继续进行装置主体的微型化和密集化。

[0187] 图 37 是显示便携式终端配置外形的外观视图,例如,本发明用于其中的便携式电话机。

[0188] 这样配置根据本实例的便携式电话机、使得扬声器部分 142、输出显示部分 143、操作部分 144 和话筒部分 145 从上边依次设置在装置外壳 141 的前面。在具有象刚刚说明的配置的便携式电话机中,例如,将液晶显示装置用作输出显示部分 143,并且与这种液晶显示装置一样,可以使用根据上述各实施例中任何一个的有源矩阵型液晶显示装置。

[0189] 在例如便携式电话机的便携式终端中,根据上述各实施例中任何一个,有源矩阵型液晶显示装置以这种方式用作输出显示部分 143,在这种情况下,可以简化包括在液晶显示装置中的定时信号电路的电路配置并可实现微型化、降低成本和减小功耗。而且,由于液晶显示装置具有窄的边框、分支电路具有优良的性能特征,因此可以实现装置主体的微型化、降低成本、减小功耗并改善性能。

[0190] 工业适用范围

[0191] 如上所述,根据本发明,由于定时信号产生电路、包括该定时信号产生电路的有源矩阵型显示装置或者其中用该显示装置作为显示部分的便携式终端是这样配置的、使得由垂直驱动电路和水平驱动电路中至少一个使用的定时信号是根据由该垂直驱动电路和该水平驱动电路中至少一个产生的时间信息形成的,所以,所述垂直驱动电路和所述水平驱动电路中至少一个的一部分的电路配置、可以按照该部分共同用于产生定时信号的量来简化,因而,可以实现装置的微型化、降低成本和减小功耗。

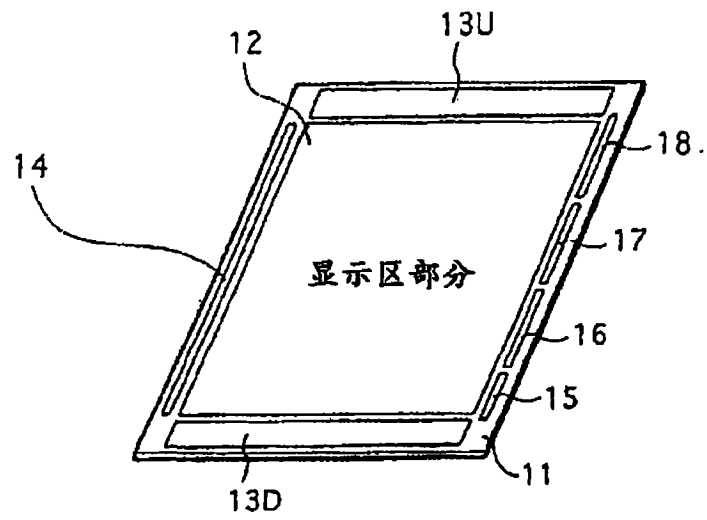


图 1

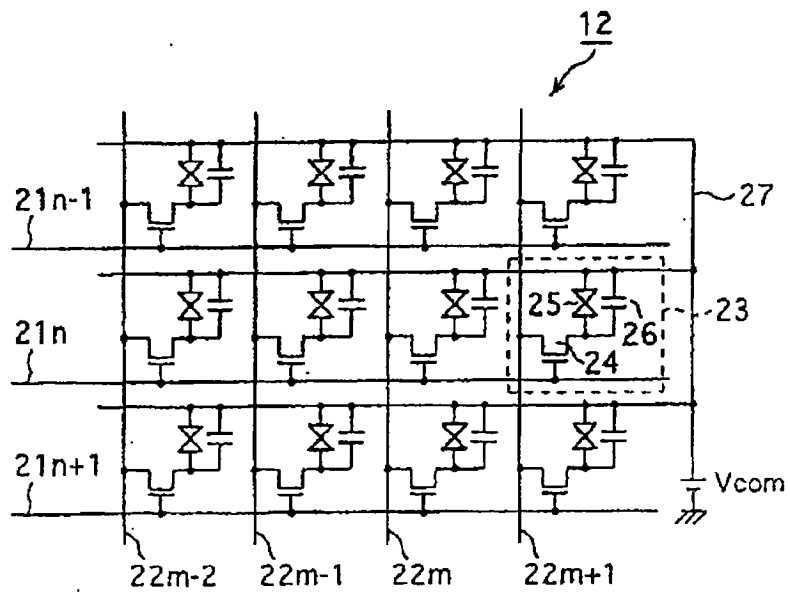


图 2

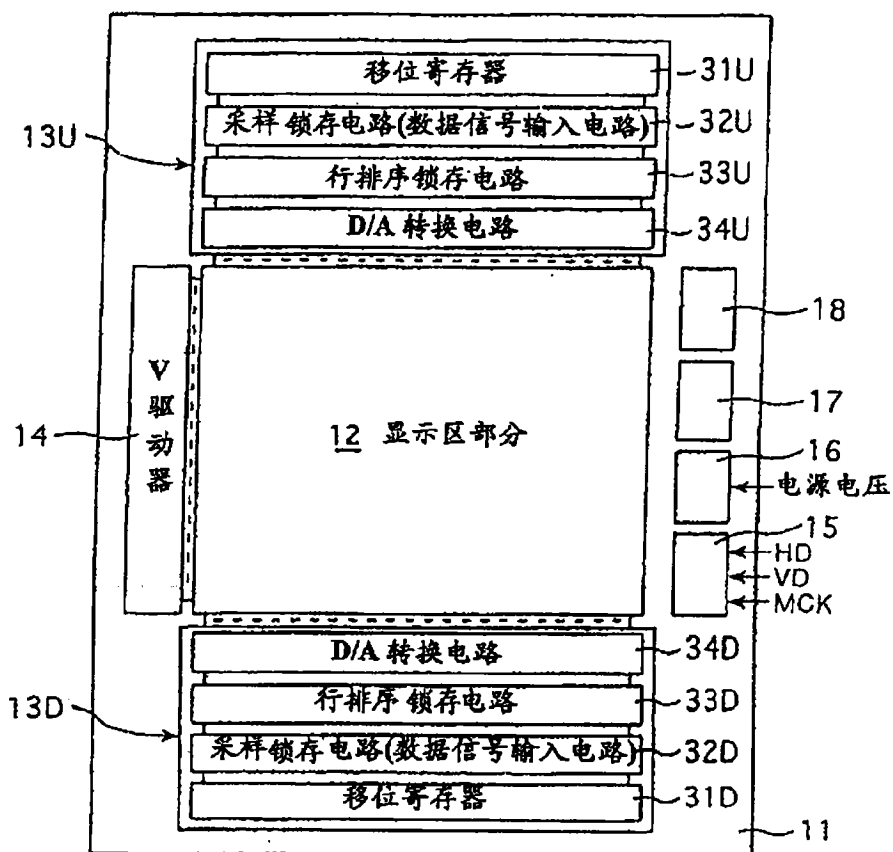


图 3

图 4

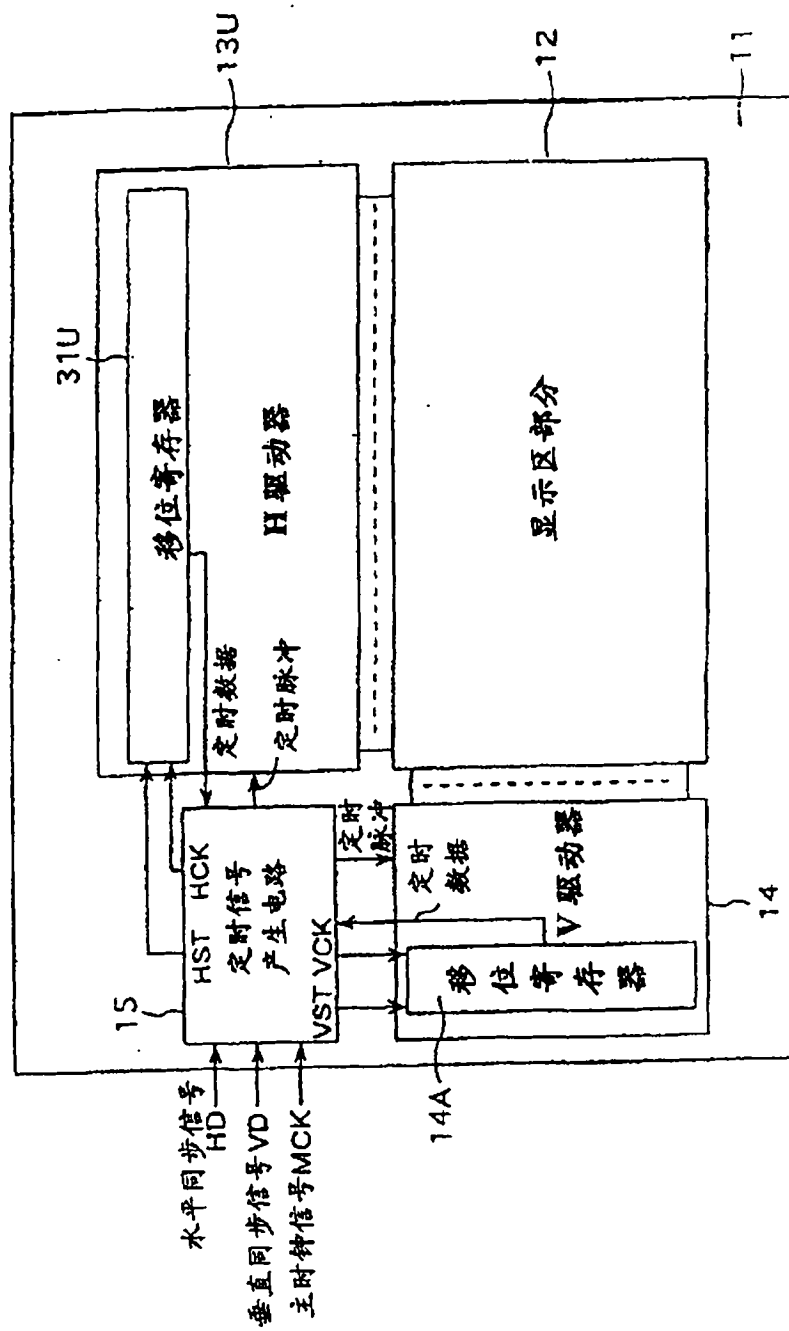
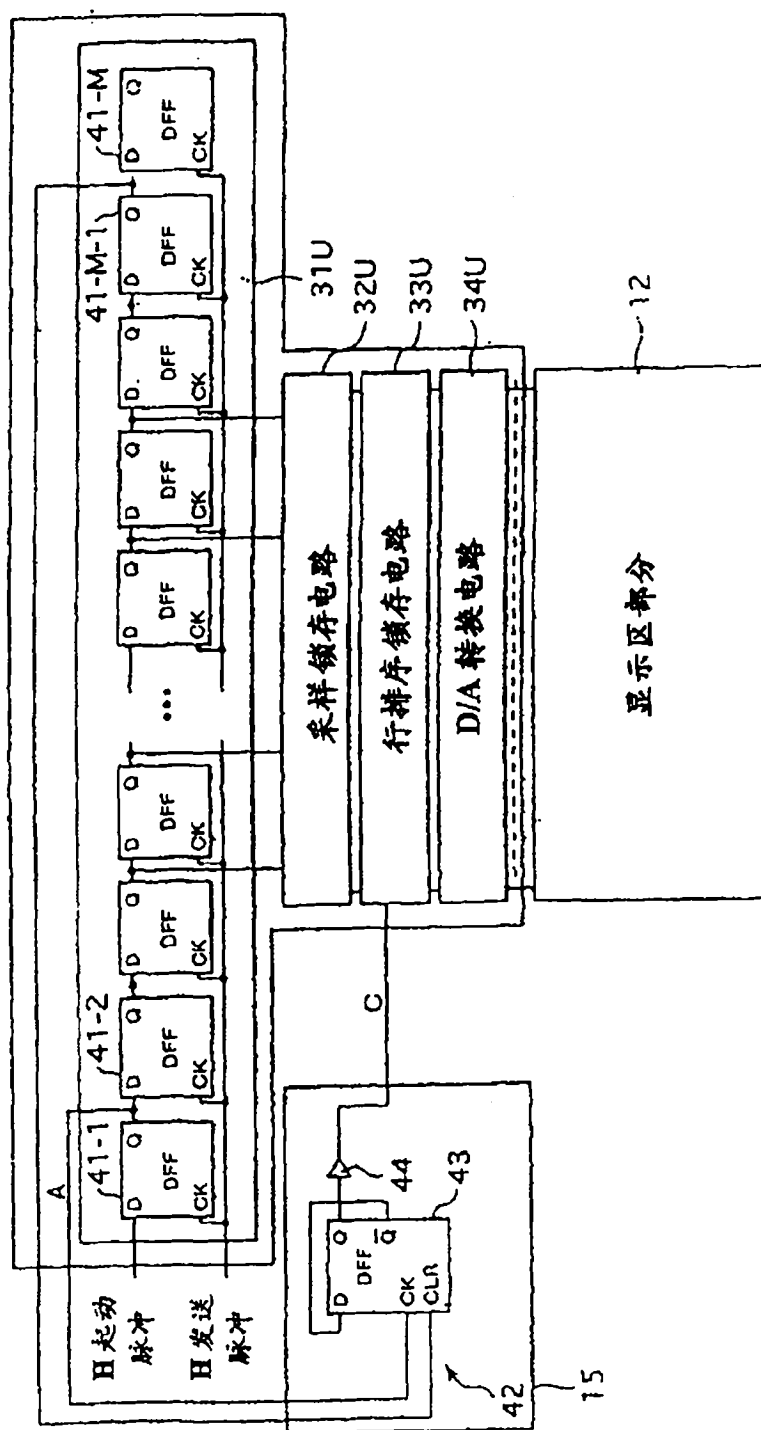


图 5



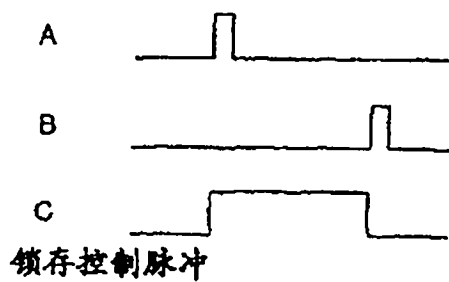
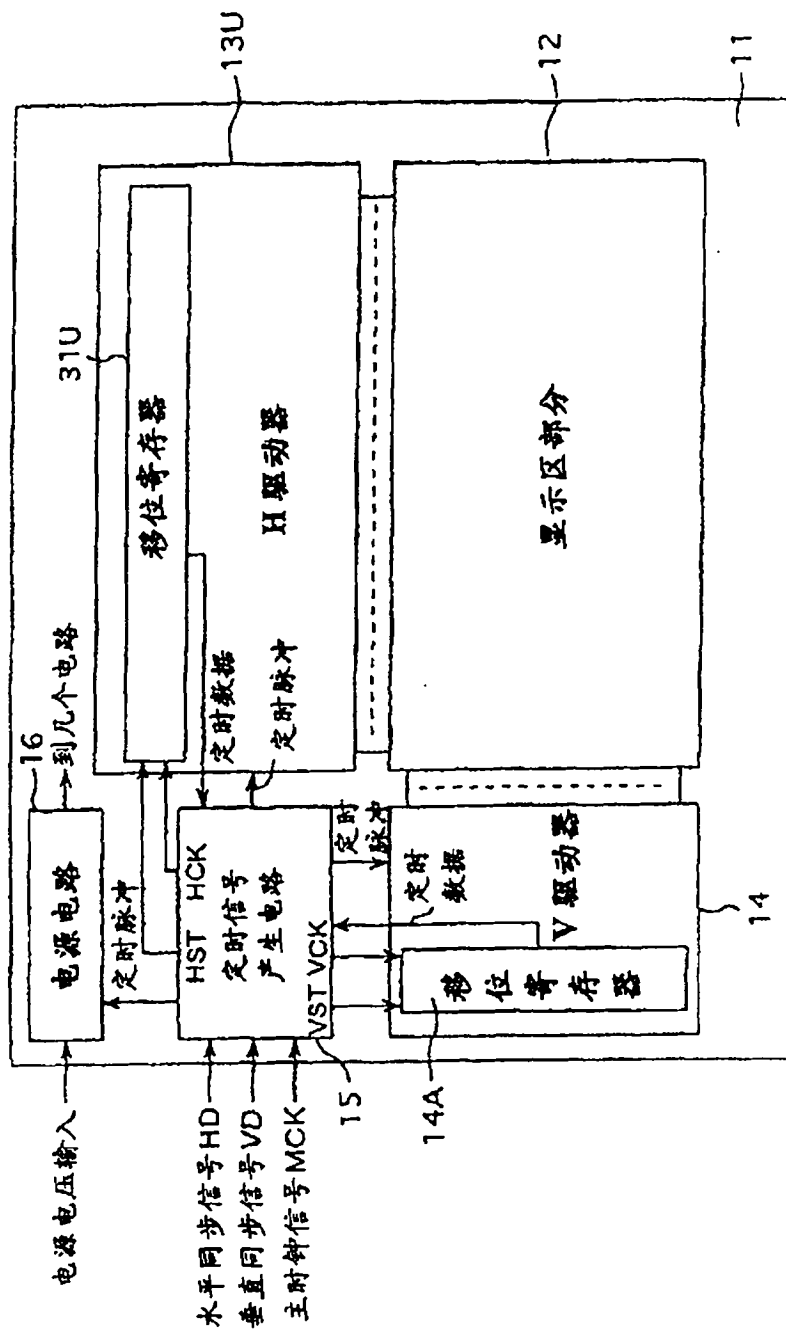


图 6

图 7



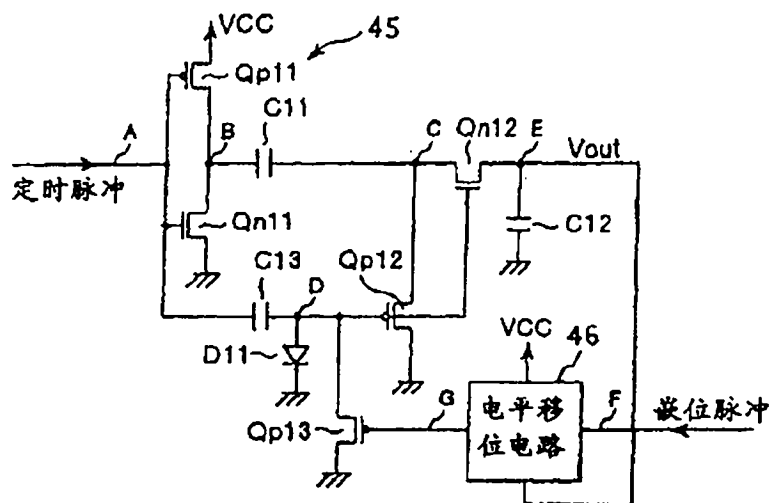


图 8

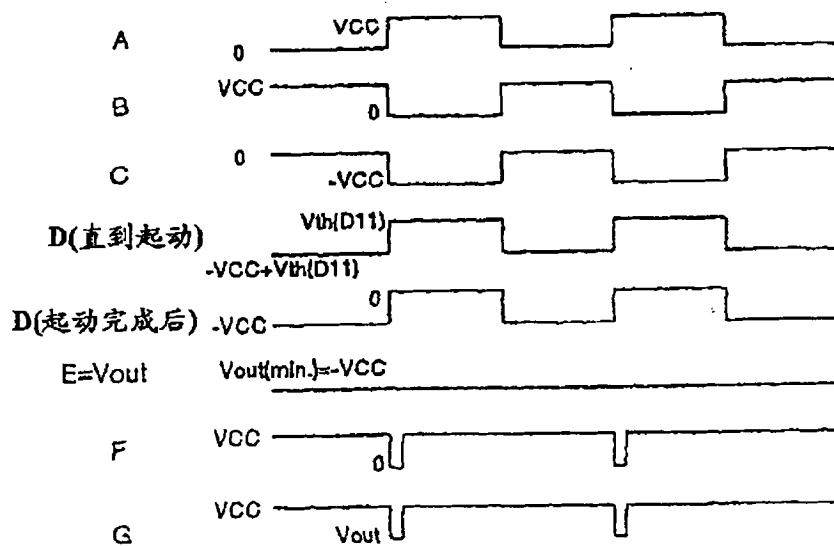


图 9

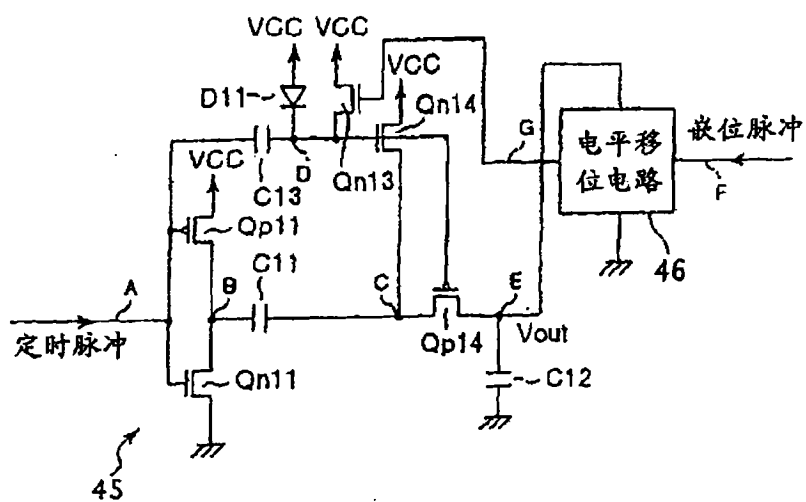


图 10

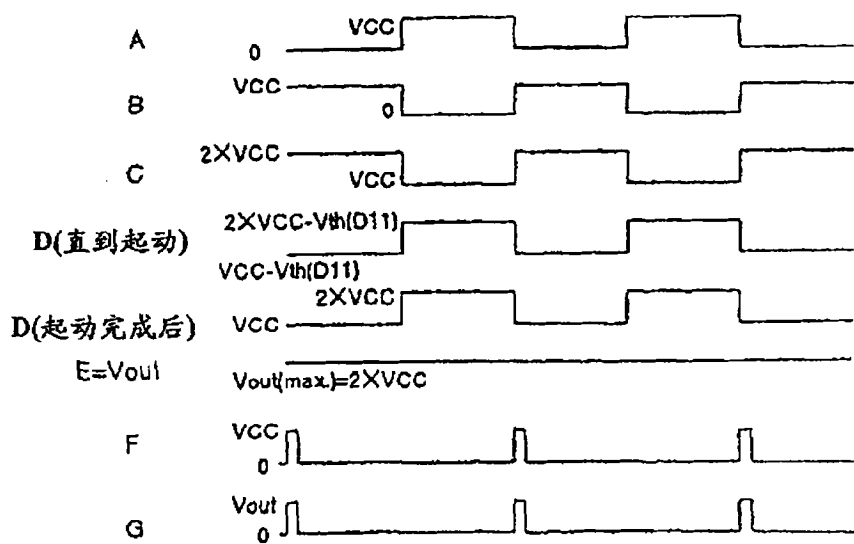


图 11

图 12

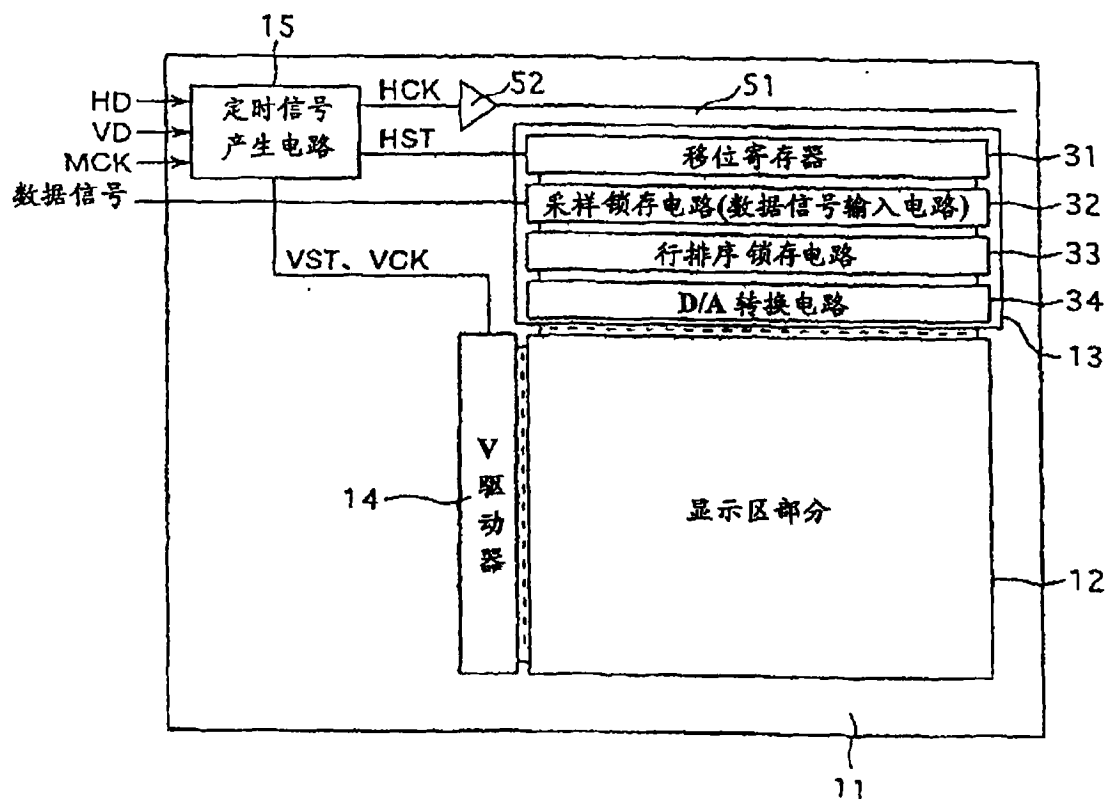
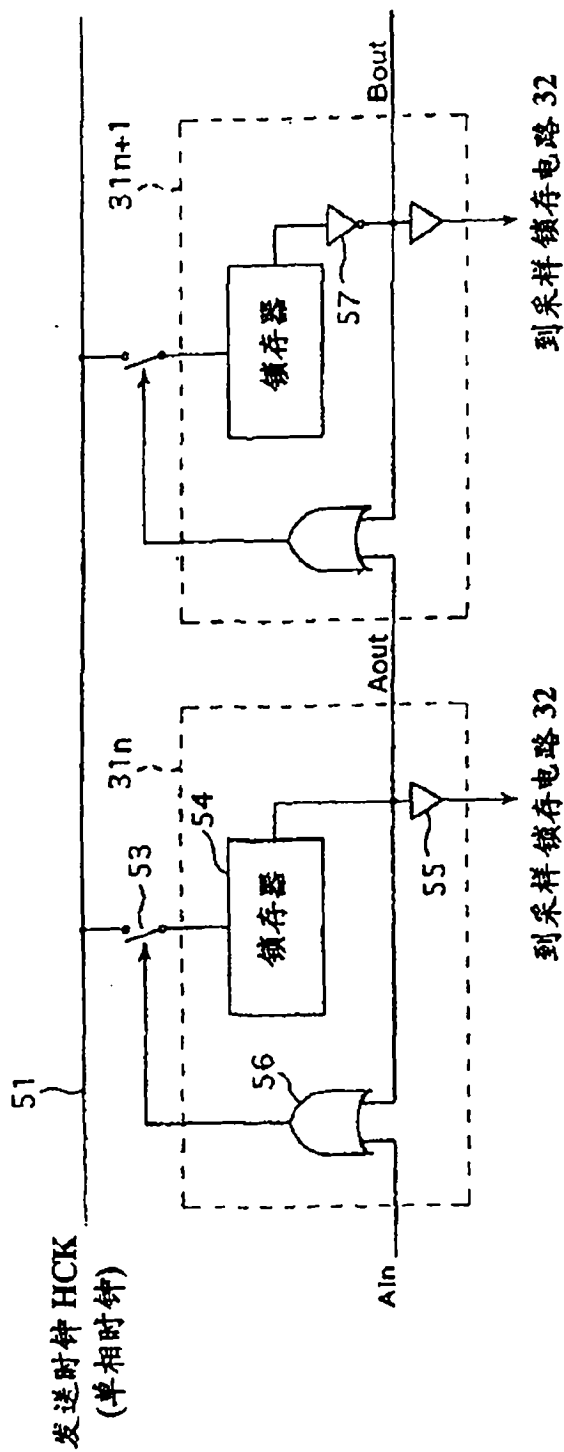


图 13



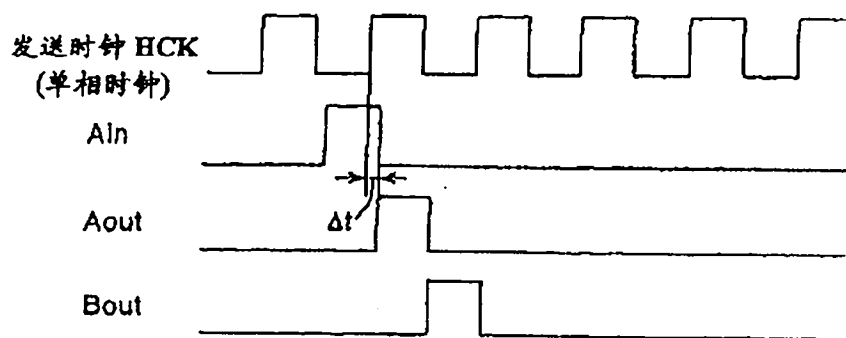


图 14

图 15

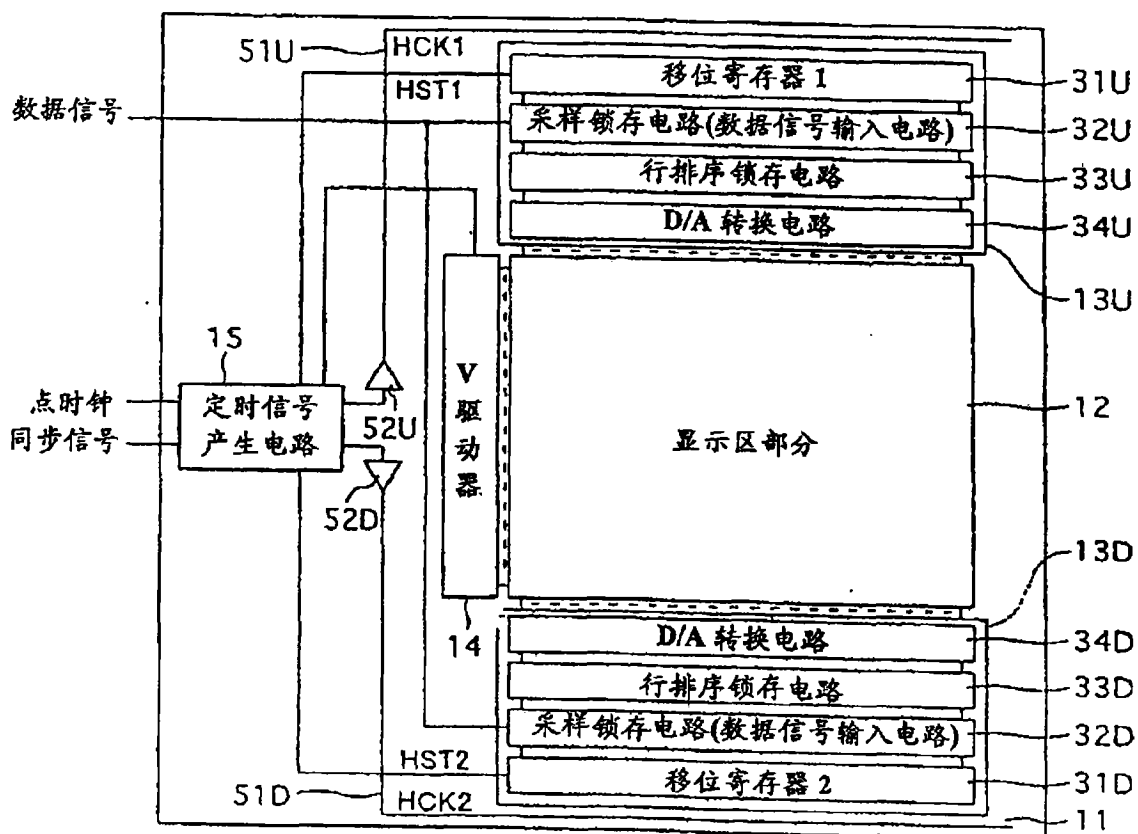


图 16

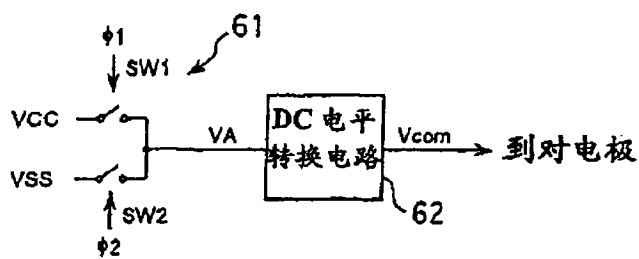
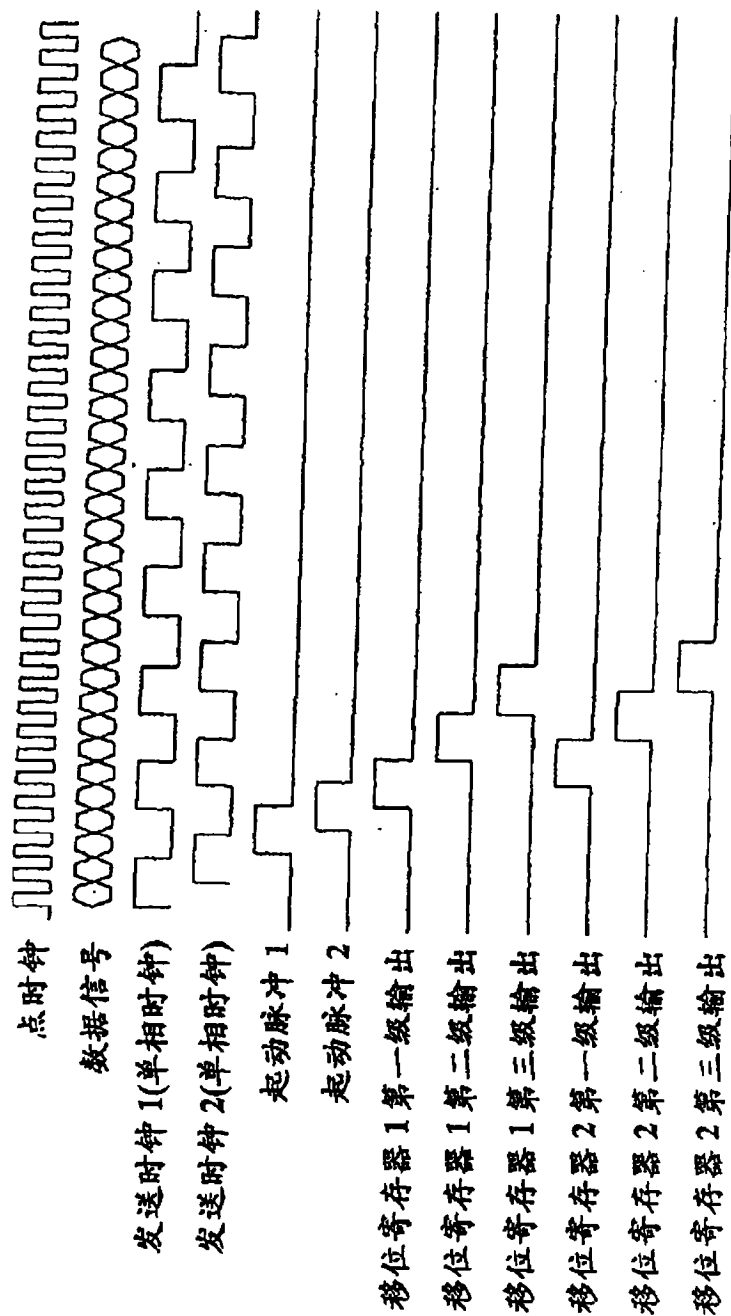


图 17

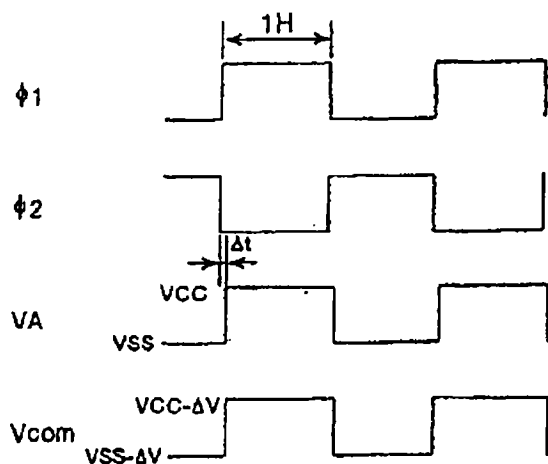


图 18

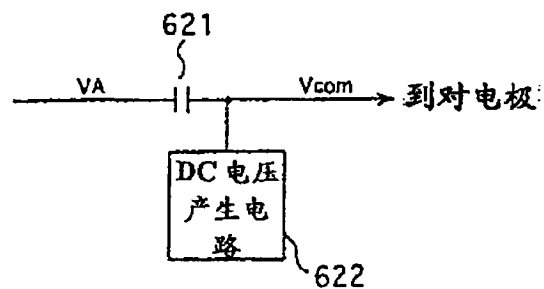


图 19

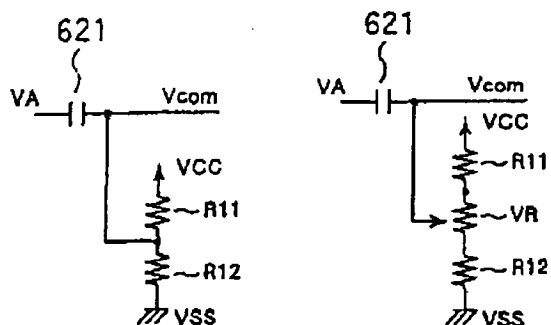


图 20

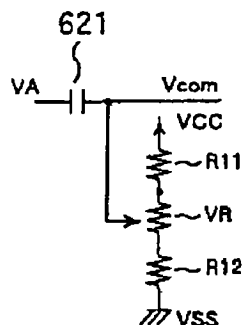


图 21

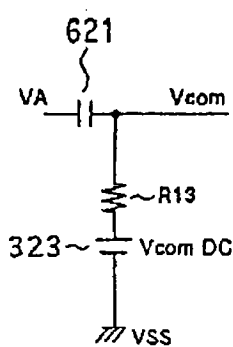


图 22

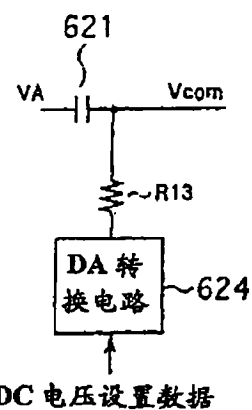


图 23

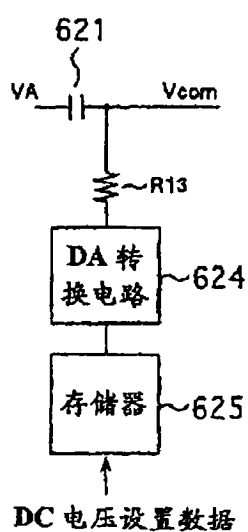


图 24

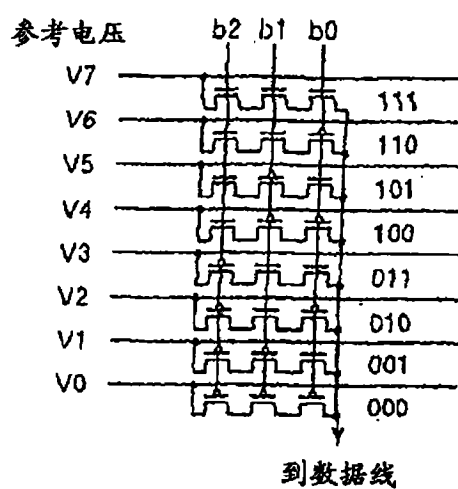


图 25

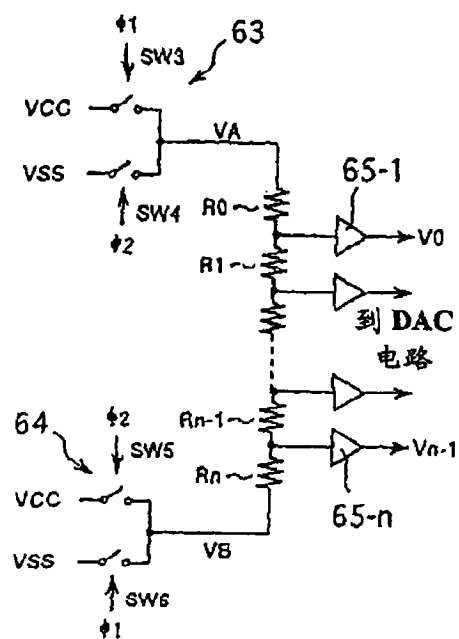


图 26

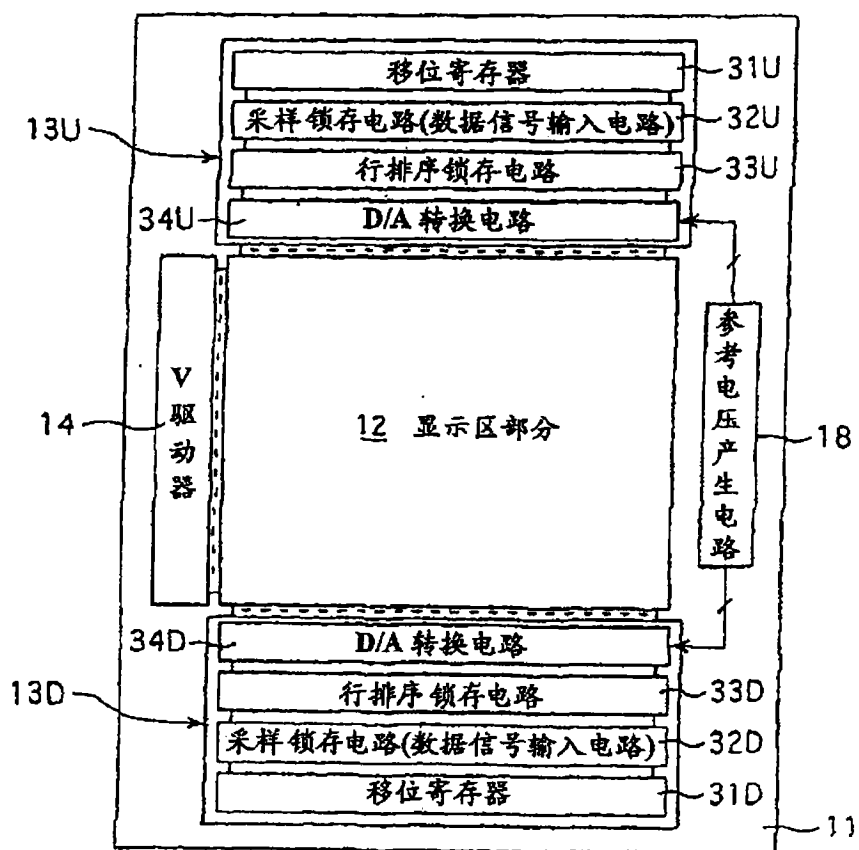


图 27

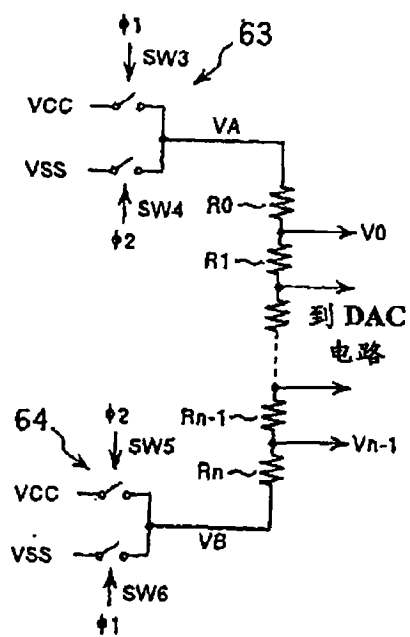


图 28

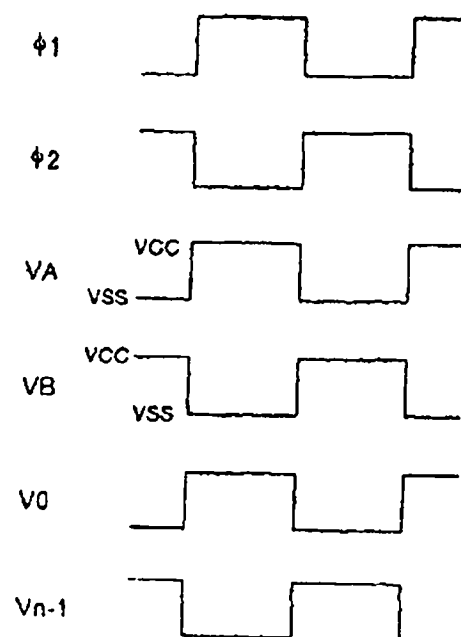


图 29

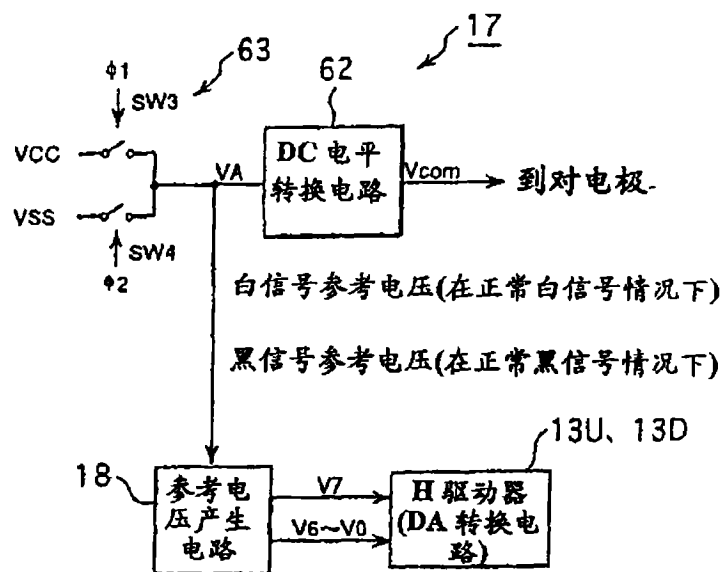


图 30

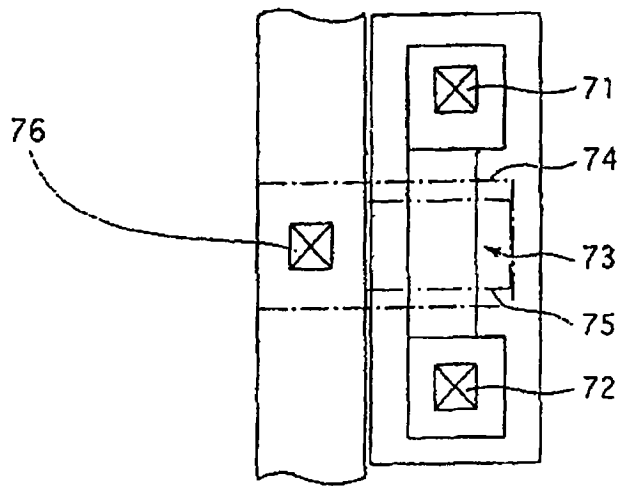


图 31

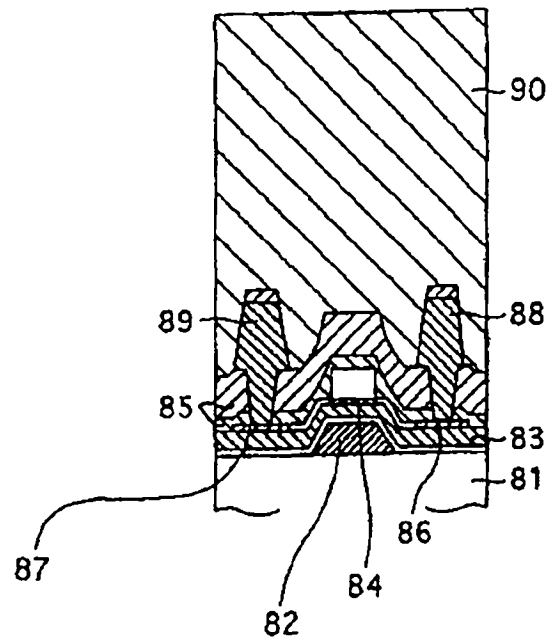


图 32

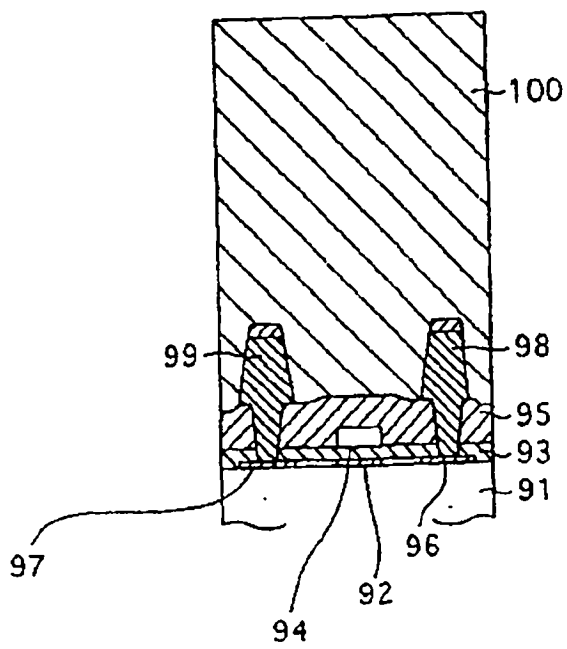


图 33

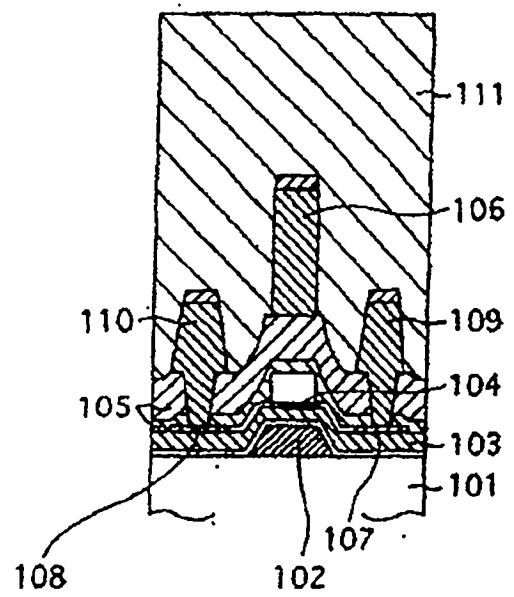


图 34

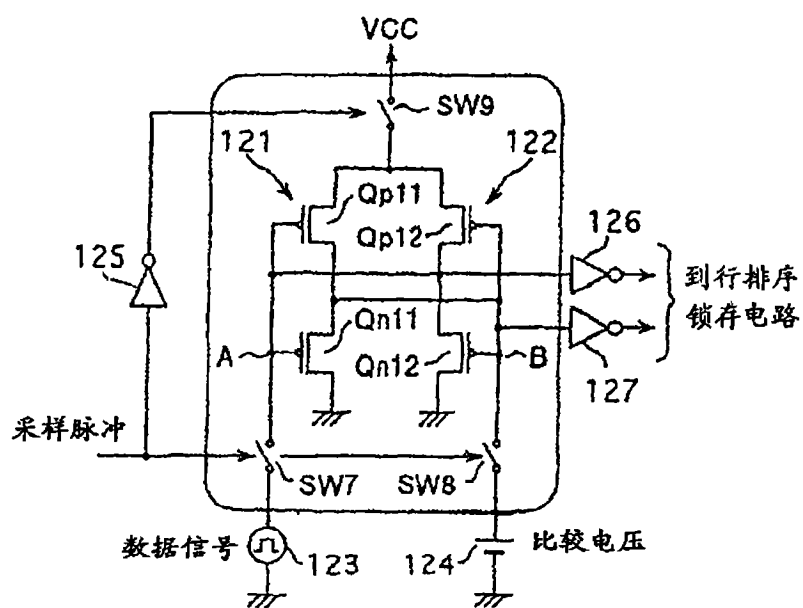


图 35

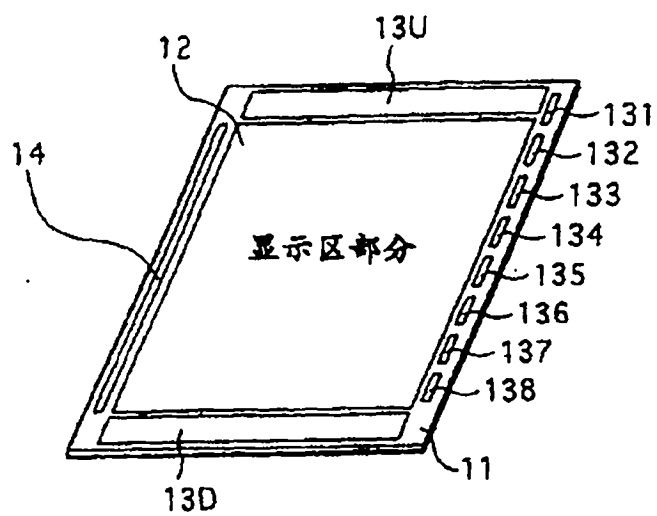


图 36

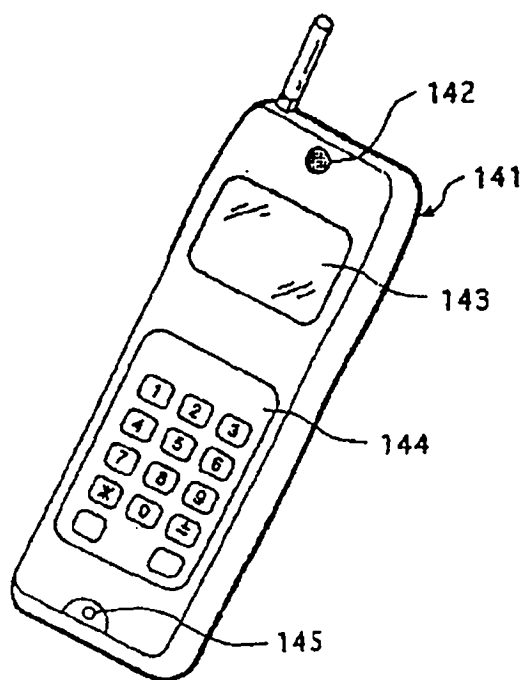


图 37