



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년04월04일

(11) 등록번호 10-1380799

(24) 등록일자 2014년03월27일

(51) 국제특허분류(Int. Cl.)

H01L 33/02 (2010.01)

(21) 출원번호 10-2010-0053762

(22) 출원일자 2010년06월08일

심사청구일자 2012년08월20일

(65) 공개번호 10-2010-0131948

(43) 공개일자 2010년12월16일

(30) 우선권주장

098119155 2009년06월08일 대만(TW)

(56) 선행기술조사문현

KR1020100046195 A

JP2009200382 A

JP2006344930 A

JP09083016 A

전체 청구항 수 : 총 17 항

(73) 특허권자

에피스타 코포레이션

대만 300 신츄 사이언스-베이스드 인더스트리얼
파크, 리-신 퍼프쓰 로드 5

(72) 발명자

창 충-영

대만 300 신츄 사이언스-베이스드 인더스트리얼
파크, 리-신 퍼프쓰 로드 5

후양 웬-지아

대만 300 신츄 사이언스-베이스드 인더스트리얼
파크, 리-신 퍼프쓰 로드 5

(뒷면에 계속)

(74) 대리인

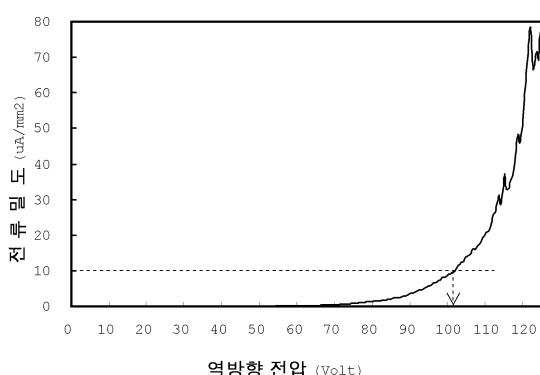
유미특허법인

심사관 : 이승주

(54) 발명의 명칭 발광소자 및 그 제조방법

(57) 요약

본 발명은 발광 에피택시 구조를 갖는 발광소자에 관한 것으로, 상기 발광 에피택시 구조는 역방향 바이어스 조건과 $-10\mu\text{A}/\text{mm}^2$ 의 전류밀도에서 대응하는 임계 역방향 전압의 절대값이 50V보다 크고 상기 발광 에피택시 구조는 순방향 바이어스 조건에서 $150\text{mA}/\text{mm}^2$ 의 전류밀도로 구동될 때에 적어도 $50\text{l}\text{m}/\text{W}$ 의 발광 효율을 갖는다. 본 발명은 또한 발광소자의 제조방법에 관한 것으로 기판을 제공하는 단계; 상기 기판 위에 제1 성장조건에서 제1 에피택시층을 성장시키는 단계; 제2 성장조건에서 상기 제1 에피택시층 위에 프로세스 전환층을 성장시키는 단계; 제3 성장조건에서 상기 프로세스 전환층 위에 제2 에피택시층을 성장시키는 단계를 포함하고, 상기 제1 성장조건과 상기 제3 성장조건에 프로세스 변화가 존재하며 상기 프로세스 전환층의 전도성이 상기 제1 에피택시층 및/또는 제2 에피택시층의 전도성보다 크다.

대 표 도 - 도6

역방향 전압 (Volt)

(72) 발명자

라이 차오-수

대만 300 신츄 사이언스-베이스드 인더스트리얼 파
크, 리-신 피프쓰 로드 5

린 티엔-쿤

대만 300 신츄 사이언스-베이스드 인더스트리얼 파
크, 리-신 피프쓰 로드 5

특허청구의 범위

청구항 1

접촉층, 상기 접촉층 위에 형성된 n형 반도체층, 상기 n형 반도체층 위에 형성된 활성층(active layer), 및 상기 활성층 위에 형성된 p형 반도체층을 포함하는 발광 에피택시 구조를 구비하는 하나 이상의 발광부를 포함하는 높은 역방향 전압값을 갖는 발광소자에 있어서,

상기 발광 에피택시 구조는 상기 n형 반도체층과 상기 활성층 사이 및/또는 상기 접촉층과 상기 n형 반도체층 사이에 개재된 프로세스 전환층을 더 포함하고,

상기 프로세스 전환층의 전도성은 상기 n형 반도체층과 상기 활성층보다 크고,

상기 발광 에피택시 구조가 역방향 바이어스 조건 및 $-10\mu\text{A}/\text{mm}^2$ 의 전류밀도에서 대응하는 역방향 전압값의 절대값이 50V보다 큰

것을 특징으로 하는 발광소자.

청구항 2

제1항에 있어서,

상기 발광 에피택시 구조가 순방향 바이어스 조건에서 $150\text{mA}/\text{mm}^2$ 의 전류밀도로 구동될 때 적어도 $50\text{l}\text{m}/\text{W}$ 의 발광효율을 가지는 것을 특징으로 하는 발광소자.

청구항 3

제1항에 있어서,

기판, 및 상기 기판 위에 공동으로 형성된 2개 이상의 상기 발광부를 구비하는 발광 어레이 구조를 더 포함하는 것을 특징으로 하는 발광소자.

청구항 4

제3항에 있어서,

상기 발광 어레이 구조는 다수의 정류 발광 어레이 구조 및 하나 이상의 직류 발광 어레이 구조를 포함하고,

각 정류 발광 어레이 구조는 직렬로 연결된 제1 수량의 상기 발광부를 포함하고, 상기 다수의 정류 발광 어레이 구조는 휘트스톤 브리지 형식으로 배열되며 교류 전원을 입력받는 2개의 입력단 및 직류 전원을 출력하는 2개의 출력단을 구비하고,

상기 직류 발광 어레이 구조는 상기 2개의 출력단에 연결된 제2 수량의 상기 발광 에피택시 구조를 포함하는 것을 특징으로 하는 발광소자.

청구항 5

제4항에 있어서,

상기 제1 수량과 상기 제2 수량의 총합에서 상기 제2 수량이 차지하는 비율은 적어도 50%보다 큰 것을 특징으로 하는 발광소자.

청구항 6

제3항에 있어서,

상기 발광 어레이 구조는 역방향 병렬 형식으로 배열되고 교류 전원을 입력받는 2개의 입력단을 구비하는 것을 특징으로 하는 발광소자.

청구항 7

기판을 제공하는 단계;

제1 성장조건에서 상기 기판 위에 제1 에피택시층을 성장시키는 단계;

제2 성장조건에서 상기 제1 에피택시층 위에 프로세스 전환층을 직접 성장시키는 단계;

제3 성장조건에서 상기 프로세스 전환층 위에 제2 에피택시층을 직접 성장시키는 단계

를 포함하고,

상기 제1 성장조건의 적어도 하나의 프로세스 파라미터값은 상기 제3 성장조건의 상응한 프로세스 파라미터값과 적어도 3% 차이가 나며,

상기 프로세스 전환층의 전도성은 상기 제1 에피택시층 및/또는 상기 제2 에피택시층의 전도성보다 큰 것을 특징으로 하는 발광소자의 제조방법.

청구항 8

제7항에 있어서,

상기 프로세스 파라미터는 온도, 압력, 및 기체유량으로 이루어진 군으로부터 선택한 것을 특징으로 하는 발광 소자의 제조방법.

청구항 9

제7항에 있어서,

상기 제1 에피택시층은 접촉층이고 상기 제2 에피택시층은 n형 클래딩층인 것을 특징으로 하는 발광소자의 제조방법.

청구항 10

제7항에 있어서,

제4 성장조건에서 상기 제2 에피택시층 위에 제2 프로세스 전환층을 직접 형성하는 단계; 및

제5 성장조건에서 상기 제2 프로세스 전환층 위에 제3 에피택시층을 직접 형성하는 단계를 더 포함하고,

상기 제3 성장조건의 적어도 하나의 프로세스 파라미터값은 상기 제5 성장조건의 상응한 프로세스 파라미터값과 적어도 3% 차이가 나며,

상기 제2 프로세스 전환층의 전도성은 상기 제2 에피택시층 및/또는 상기 제3 에피택시층의 전도성보다 큰 것을 특징으로 하는 발광소자의 제조방법.

청구항 11

제10항에 있어서,

상기 제3 에피택시층은 활성층인 것을 특징으로 하는 발광소자의 제조방법.

청구항 12

제7항에 있어서,

상기 프로세스 전환층은 도편트 및 상기 제1 에피택시층 및/또는 상기 제2 에피택시층보다 큰 도핑 농도를 가지는 것을 특징으로 하는 발광소자의 제조방법.

청구항 13

제10항에 있어서,

상기 제2 프로세스 전환층은 도편트 및 상기 제2 에피택시층 및/또는 상기 제3 에피택시층보다 큰 도핑 농도를 가지는 것을 특징으로 하는 발광소자의 제조방법.

청구항 14

제7항에 있어서,

상기 제1 성장조건의 적어도 하나의 프로세스 파라미터값은 상기 제3 성장조건의 상응한 프로세스 파라미터값과 적어도 10% 차이가 나는 것을 특징으로 하는 발광소자의 제조방법.

청구항 15

제10항에 있어서,

상기 제3 성장조건의 적어도 하나의 프로세스 파라미터값은 상기 제5 성장조건의 상응한 프로세스 파라미터값과 적어도 10% 차이가 나는 것을 특징으로 하는 발광소자의 제조방법.

청구항 16

접촉층, 상기 접촉층 위에 형성된 n형 반도체층, 상기 n형 반도체층 위에 형성된 활성층(active layer), 및 상기 활성층 위에 형성된 p형 반도체층을 포함하는 발광 에피택시 구조를 각각 포함하는 다수의 발광부를 포함하는 발광 웨이퍼에 있어서,

상기 발광 에피택시 구조는 상기 n형 반도체층과 상기 활성층 사이 및/또는 상기 접촉층과 상기 n형 반도체층 사이에 개재된 프로세스 전환층을 더 포함하고,

상기 프로세스 전환층의 전도성은 상기 n형 반도체층과 상기 활성층보다 크고,

$-10\mu\text{A}/\text{mm}^2$ 의 전류밀도에서 상기 다수의 발광부의 임계 역방향 전압의 절대값의 평균치는 적어도 50V보다 큰 것을 특징으로 하는 발광 웨이퍼.

청구항 17

제16항에 있어서,

상기 다수의 발광부에서 각각 측정한 임계 역방향 전압의 절대값의 평균치는, 임계 역방향 전압의 절대값을 크기에 따라 분포시킨 후 전후(前後) 25%의 발광부를 제외하고 계산한 것을 특징으로 하는 발광 웨이퍼.

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

명세서

기술분야

[0001] 본 발명은 높은 임계 역방향 전압의 발광소자 및 그 제조방법에 관한 것이다.

배경기술

[0002] 발광 다이오드는 그 소자가 갖고 있는 특성에 의해 정류 및 발광 효과를 갖는다. 발광 다이오드에 순방향 바이어스(forward bias)가 인가될 때 발광 다이오드는 인가된 순방향 바이어스에 의해 향상되며, 전류값도 급속으로 증가하고 특정 파장의 광선을 방출한다. 이때 전류가 급속으로 증가하는 전압값을 발광 다이오드의 순방향 전압값(Forward Voltage; Vf)이라고 부른다. 발광 다이오드에 역방향 바이어스가 인가될 때에 인가된 역방향 바이어

스가 임계값에 도달하여야만 전류값이 급속으로 증가한다. 이때 전류가 급속으로 증가하는 전압값을 발광 다이오드의 역방향 전압값(Reverse Voltage; V_r)이라고 부른다.

[0003] 일반적으로 질화갈륨 계열의 발광 다이오드의 역방향 전압값은 대략 네거티브 15V ~ 20V 범위에 있다. 역방향 전압값이 우수하지 못한 원인은 에피택시 박막 자체에 많은 결함이 존재하기 때문이다. 예를 들면, 격자 전위(dislocation), 불순물(Impurity) 등으로 많은 누설전류 경로(leakage path)가 발생하고, 소자가 수용할 수 없는 높은 역방향 바이어스가 발생될 뿐만 아니라 조작시 갑자기 높아진 전압으로 인하여 쉽게 파손된다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 높은 임계 역방향 전압을 갖는 발광소자 및 그 제조방법을 제공한다.

과제의 해결 수단

[0005] 본 발명의 목적은 발광 에피택시 구조를 갖는 발광소자를 제공하는 것이다. 상기 발광 에피택시 구조는 역방향 바이어스 조건 및 $-10\mu\text{A}/\text{mm}^2$ 의 전류밀도에서 대응하는 역방향 전압의 절대값이 50V보다 크고, 상기 발광 에피택시 구조가 순방향 바이어스 조건에서 $150\text{mA}/\text{mm}^2$ 의 전류밀도로 구동될 때 적어도 $50\text{l}\text{m}/\text{W}$ 의 발광효율을 가진다. 본 발명에서 말하는 "임계 역방향 전압"은 발광 에피택시 구조가 역방향 바이어스 조건과 $-10\mu\text{A}/\text{mm}^2$ 의 전류밀도에서 측정한 역방향 전압값을 가리킨다.

[0006] 본 발명의 또 하나의 목적은 발광 웨이퍼를 제공하는 것이다. 이는 다수의 발광부를 포함하고, 그 중 $-10\mu\text{A}/\text{mm}^2$ 의 전류밀도에서 상기 다수 발광부의 임계 역방향 전압의 평균치는 적어도 50V보다 크다.

[0007] 본 발명의 다른 하나의 목적은 교류형 발광소자를 제공하는 것이다. 이는 기판 위에 형성된 다수의 발광 어레이 구조를 포함하고 다수의 발광 어레이 구조 각각은 하나 이상의 발광부로 이루어지며, 상기 발광 어레이 구조는 다수의 정류 발광 어레이 구조 및 하나 이상의 직류 발광 어레이 구조를 포함하고, 상기 각각의 정류 발광 어레이 구조는 제1 수량의 상기 발광부를 포함하되, 휘트스톤 브리지 형식으로 배열되며 교류 전원을 입력받는 2개의 입력단 및 직류 전원을 출력하는 2개의 출력단을 구비하고, 상기 직류 발광 어레이 구조는 상기 2개의 출력단에 연결된 제2 수량의 상기 발광부를 포함한다. 상기 교류형 발광소자의 발광부 전체 수량에서 상기 직류 발광 어레이 구조의 발광부 수량이 차지하는 비율은 적어도 50%보다 크다.

[0008] 본 발명의 또 다른 목적은 발광소자의 제조방법을 제공하는 것이다. 상기 제조방법은 기판을 제공하는 단계; 상기 기판 위에 제1 성장조건에서 제1 에피택시층을 성장시키는 단계; 제2 성장조건에서 상기 제1 에피택시층 위에 프로세스 전환층을 성장시키는 단계; 제3 성장조건에서 상기 프로세스 전환층 위에 제2 에피택시층을 성장시키는 단계를 포함하고, 상기 제1 성장조건과 상기 제3 성장조건은 프로세스 전환층을 구비하고 상기 프로세스 전환층의 전도성은 상기 제1 에피택시층 및/또는 상기 제2 에피택시층의 전도성보다 크다.

[0009] 본 발명의 다른 일 실시예에서, 상기 발광소자의 제조방법은 제4 성장조건에서 상기 제2 에피택시층 위에 제2 프로세스 전환층을 형성하는 단계; 및 제5 성장조건에서 상기 제2 프로세스 전환층 위에 제3 에피택시층을 형성하는 단계를 더 포함하고, 상기 제3 성장조건과 상기 제5 성장조건은 프로세스 전환층을 구비하고 상기 제2 프로세스 전환층의 전도성은 상기 제2 에피택시층 및/또는 상기 제3 에피택시층의 전도성보다 크다.

발명의 효과

[0010] 본 발명에 의하면, 발광소자는 높은 임계 역방향 전압값 및 높은 휘도 특성을 동시에 구비하므로, 발광소자의 에피택시 품질을 더욱 향상시킬 수 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 발광소자에 따른 발광 에피택시 구조의 제1 실시예를 나타낸다.

도 2는 본 발명의 발광소자에 따른 발광 에피택시 구조의 제2 실시예를 나타낸다.

도 3은 본 발명의 발광소자에 따른 발광 에피택시 구조의 제3 실시예를 나타낸다.

도 4는 본 발명의 발광소자에 따른 제1 실시예를 나타낸다.

도 5는 본 발명의 발광소자에 따른 제2 실시예를 나타낸다.

도 6은 본 발명의 실시예에 따른 전압-전류의 그래프를 나타낸다.

도 7a는 본 발명에 따른 교류형 발광소자를 나타낸 평면 구성도이다.

도 7b는 본 발명에 따른 교류형 발광소자의 회로를 나타낸 개략도이다.

도 8은 본 발명에 따른 발광 웨이퍼를 나타낸 개략도이다.

발명을 실시하기 위한 구체적인 내용

[0012]

도 1은 본 발명의 발광소자에 부합하는 발광 에피택시 구조의 제1 실시예를 나타낸다. 발광 에피택시 구조(1)는 성장 기판(10), 성장 기판(10) 위에 형성된 접촉층(20), 접촉층(20) 위에 형성된 프로세스 전환층(31), 프로세스 전환층(31) 위에 형성된 n형 클래딩층(cladding layer)(40), n형 클래딩층(40) 위에 형성된 활성층(active layer)(50), 및 활성층(50) 위에 형성된 p형 클래딩층(60)을 포함한다. 발광 에피택시 구조(1)를 형성하는 방법은, 성장 기판(10)을 제공하는 단계; 성장 기판(10) 위에 유기금속화학기상증착법(Metal-Organic Chemical Vapor Deposition)으로 접촉층(20)을 에피택시 성장시키는 단계를 포함한다. 접촉층(20)과 성장 기판(10)의 격자 상수(lattice constant)에 차이가 존재하면 접촉층(20)과 성장 기판(10) 사이에 격자 버퍼층(buffer layer)의 격자 상수는 접촉층(20)과 성장 기판(10) 사이에 있어 에피택시 품질을 향상시키고 격자의 결함을 저하시킨다. 접촉층(20)을 에피택시 성장시키는 조건, 예를 들면, 반응기의 온도 설정값이 900~1200°C이고, 반응기의 압력 설정값이 300~450mbar이며, 접촉층(20)을 에피택시 성장시는 동시에 n형 도편트를 도핑 농도가 $1*10^{17} \sim 1*10^{18} \text{ cm}^{-3}$ 될 때까지 도핑한다. 접촉층(20)을 성장시킨 후 계속하여 프로세스 전환층(31) 및 n형 클래딩층(40)을 성장시키고 n형 클래딩층(40)은 n형 도편트 및 도핑 농도를 갖는다. 여기서 n형 클래딩층(40)과 접촉층(20)은 성장조건에서 프로세스 변화가 존재하거나 격렬한 변화가 존재하는 것이 바람직하다. 그리하여 n형 클래딩층(40)을 접촉층(20) 위에 바로 성장시킬 경우 박막 결함이 나타나 에피택시 품질의 저하를 초래한다. 그러므로 프로세스 전환층(31)은, 그 전(前) 층과 후(後) 층의 성장조건에 따른 프로세스 변화로 인해 발생한 결함을 보완하여 에피택시 품질을 향상하는 것을 목적으로 한다. 본 발명에 정의한 “성장조건” 이란 용어는 온도, 압력과 기체유량으로부터 선택된 하나 이상의 프로세스 파라미터 설정값과 기타 프로세스 파라미터의 설정값으로 이루어진 군을 포함한다. 그리고 “프로세스 변화”는 프로세스 전환층(31)의 바로 전(前) 층의 성장조건이 바로 후(後) 층의 대응하는 성장조건과 적어도 3% 차이가 난다는 것을 말한다. 그리고 “격렬한 변화”는 프로세스 전환층(31)의 바로 전(前) 층의 성장조건이 후(後) 층의 대응하는 성장조건과 적어도 10% 차이가 난다는 것을 말한다. 예를 들면, n형 클래딩층(40) 반응기의 온도 설정값이 700~1000°C이고, 반응기의 압력 설정값이 200~350mbar이고, 또한 그 온도 설정값 또는 압력 설정값 중 적어도 하나가 접촉층(20)의 대응하는 설정값과 적어도 3% 차이가 나거나 바람직하게는 적어도 10% 차이가 난다. 프로세스 전환층(31)의 성장조건은 대략 접촉층(20)과 n형 클래딩층(40)의 대응하는 성장조건 사이에 있으며 n형 클래딩층(40)의 성장조건에 접근하는 것이 바람직하고 더욱 바람직하게는 n형 클래딩층(40)의 성장조건과 동일하다. 게다가 프로세스 전환층(31)은 n형 도편트 및 접촉층(20)과 n형 클래딩층(40) 중의 하나보다 큰 도핑 농도를 갖는다. 예를 들면, 도핑 농도가 $5*10^{17} \sim 1*10^{20} \text{ cm}^{-3}$ 이고 프로세스 전환층(31)의 도핑 농도가 접촉층(20)과 n형 클래딩층(40)의 도핑 농도보다 큼으로써 프로세스 전환층(31)의 전도성이 접촉층(20) 및/또는 n형 클래딩층(40)보다 크도록 하는 것이 바람직하다. 프로세스 전환층(31)을 도핑하는 방법은 균일하게 도핑하는 방법이거나 바람직하게는 변조식 도핑(modulation-doping) 방법이거나 더욱 바람직하게는 그레이드식 도핑(graded-doping) 방법이 될 수 있다. n형 클래딩층의 성장을 완료한 후 계속하여 활성층(50) 및 p형 클래딩층(60)을 성장시켜 발광소자의 발광 에피택시 구조를 형성한다.

[0013]

도 2는 본 발명의 발광소자에 부합하는 발광 에피택시 구조의 제2 실시예를 나타낸다. 발광 에피택시 구조(2)는 성장 기판(10), 성장 기판(10) 위에 형성된 접촉층(20), 접촉층(20) 위에 형성된 n형 클래딩층(40), n형 클래딩층(40) 위에 형성된 프로세스 전환층(32), 프로세스 전환층(32) 위에 형성된 활성층(50), 및 활성층(50) 위에 형성된 p형 클래딩층(60)을 포함한다. 본 실시예는 앞서 설명한 실시예(도 1)와 프로세스 전환층(32)이 n형 클래딩층(40)과 활성층(50) 사이에 형성되어 있다는 점이 다르다. 발광 에피택시 구조(2)를 형성하는 방법은 우선 성장 기판(10)을 제공하는 단계를 포함한다. 이어서 성장 기판(10)에 유기금속화학기상증착법으로 접촉층(20)을 에피택시 성장시킨다. 접촉층(20)과 성장 기판(10)의 격자 상수에 차이가 있으면 접촉층(20)과 성장 기판(10)

사이에 격자 베피층(도면에 도시하지 않음)을 성장시킬 수 있다. 그 중, 격자 베피층의 격자 상수는 접촉층(20)과 성장 기판(10) 사이에 있어 에피택시 품질을 향상시키고 격자의 결함을 저하시킨다. 그리고 접촉층(20)을 성장시킨 후 계속하여 n형 클래딩층(40)을 성장시킨다. n형 클래딩층(40)은 n형 도편트 및 도핑 농도를 가진다. n형 클래딩층(40)을 에피택시 성장시키는 조건은, 예를 들면, 반응기의 온도 설정값이 700~1000°C이고, 반응기의 압력 설정값이 200~350mbar이며, 또한 n형 클래딩층(40)을 에피택시 성장시키는 동시에 도핑 농도가 $1*10^{17}$ ~ $5*10^{18} \text{ cm}^{-3}$ 에 도달할 때까지 n형 도편트를 도핑한다. n형 클래딩층(40)을 성장시킨 후 계속하여 프로세스 전환층(32) 및 활성층(50)을 성장시킨다. 여기서 n형 클래딩층(40)과 활성층(50)은 성장조건에 프로세스 변화가 존재하거나 격렬한 변화가 존재하는 것이 바람직하다. 그리하여 활성층(50)을 n형 클래딩층(40) 위에 바로 성장시킬 때에 박막에 결함이 발생하여 에피택시 품질저하가 초래된다. 그러므로 프로세스 전환층(32)은 그 전(前) 층과 후(後) 층의 성장조건에 따른 프로세스 변화로 인하여 발생된 결함을 보완하여 에피택시 품질을 향상하는 것을 목적으로 한다. 활성층(50) 반응기의 온도 설정값은 850~1100°C이고 반응기의 압력 설정값은 200~350mbar이며 또한 그 온도 설정값 또는 압력 설정값 중 적어도 하나가 n형 클래딩층(40)의 대응하는 설정값과 적어도 3% 차이가 나거나 바람직하게는 적어도 10%의 차이가 난다. 프로세스 전환층(32)의 성장조건은 대략 n형 클래딩층(40)과 활성층(50)의 대응하는 성장조건 사이에 있다. 바람직하게는 활성층(50)의 성장조건에 접근하고 더욱 바람직하게는 활성층(50)의 성장조건과 동일하다. 프로세스 전환층(32)은 n형 도편트; 및 n형 클래딩층(40)과 활성층(50) 중 하나보다 큰 도핑 농도를 가진다. 예를 들면, 도핑 농도가 $5*10^{17}$ ~ $1*10^{19} \text{ cm}^{-3}$ 이고, 프로세스 전환층(32)의 도핑 농도가 n형 클래딩층(40)과 활성층(50)보다 높음으로써 프로세스 전환층(32)의 전도성이 n형 클래딩층(40) 및/또는 활성층(50)의 전도성보다 크게 하는 것이 바람직하다. 프로세스 전환층(32)을 도핑하는 방법은 균일하게 도핑하는 방식이거나 바람직하게는 변조식 도핑(modulation-doping) 방법이거나 더욱 바람직하게는 그래이드식 도핑(graded-doping) 방법이 가능하다. 활성층(50)을 성장시킨 후 계속하여 p형 클래딩층(60)을 성장시켜 발광소자의 발광 에피택시 구조를 형성한다. 여기서 활성층 구조는 다중 양자 우물구조를 포함하여 발광소자의 내부 양자 효율을 향상시킨다.

[0014]

도 3은 본 발명의 발광소자에 부합하는 발광 에피택시 구조의 제3 실시예를 나타낸다. 본 실시예는 앞에 설명한 제1 실시예 및 제2 실시예와, 발광 에피택시 구조(3)가 접촉층(20)과 n형 클래딩층(40) 사이에 형성된 제1 실시예와 동일한 제1프로세스 전환층(33); 및 n형 클래딩층(40)과 활성층(50) 사이에 형성된 제2 실시예와 동일한 제2 프로세스 전환층(34)을 동시에 포함한다는 점이 다르다. 그러므로 본 실시예는 발광소자의 에피택시 품질을 더욱 향상시킨다.

[0015]

도 4는 본 발명의 발광소자에 부합하는 제1 실시예를 나타낸다. 발광소자(4)는 앞서 설명한 실시예에 형성된 발광 에피택시 구조, 도 3에 도시한 발광 에피택시 구조(3)를 예로 들어 칩 프로세스를 통해 기판 위에 도면에 도시한 발광부(4a), 발광부(4b)와 같은 서로 이격된 다수의 발광부를 형성한다. 그리고 접촉층(20)의 노출 부위에 제1 전극(21)을, p형 클래딩층(60) 위에 제2 전극(61)을 각각 형성한다. 칩 프로세스를 완료한 후 성장 기판을 분할(점선으로 표시한 바와 같이)하여 발광부(4a)와 발광부(4b)를 분리시킴으로써 각 발광소자를 형성한다. 본 발명의 다른 하나의 실시예에서, 상기 발광소자는 상기 제2 전극과 상기 p형 클래딩층 사이에 형성된 접촉층을 더 포함하여 상기 제2 전극과 상기 p형 클래딩층 사이의 접촉 저항을 저하시키거나 또는 전류 분산층을 더 포함하여 전류가 상기 발광 에피택시 구조에 균일하게 분포되도록 한다.

[0016]

본 발명의 실시예에 따라 형성된 발광소자에서, 그 성장 기판의 사이즈는 $10\text{mm} \times 10\text{mm}$ 이며, 역방향 바이어스 조건과 $-10\mu\text{A/mm}^2$ 의 전류밀도에서 측정된 임계 역방향 전압의 절대값은 적어도 50V보다 크며, 순방향 바이어스의 조건하에서 150mA/mm^2 의 전류밀도로 구동될 때에 적어도 501m/W의 발광효율을 가진다. 본 발명의 또 다른 실시예에 따르면, 상기 발광소자는 프로세스 전환층의 성장조건 및 도핑 농도를 조절함으로써 바람직한 임계 역방향 전압을 얻을 수 있다. 예를 들면, 60V보다 크거나, 바람직하게는 70V보다 크거나 더욱 바람직하게는 100V보다 크다.

[0017]

도 6은 본 발명의 실시예에 따라 형성된 발광소자를 측정하여 얻은 전압-전류의 그래프를 나타낸다. 본 발명에 따른 발광소자의 발광 에피택시 구조는 역방향 바이어스 조건과 $-10\mu\text{A/mm}^2$ 의 전류밀도에서 대응하는 전압값의 절대값이 약 102V(점선으로 도시한 바와 같이, 도면의 수치는 정의 값으로 변함)이고; 순방향 바이어스의 조건하에서 150mA/mm^2 의 전류밀도로 구동될 때에 적어도 501m/W의 광선을 방출할 수 있다. 본 발명의 발광소자는 높은 임계 역방향 전압값 및 높은 휘도 특성을 동시에 구비한다.

[0018]

도 5는 본 발명의 실시예에 따라 형성된 직렬 연결방식의 발광소자를 나타낸다. 직렬 연결방식의 발광소자(5)의

형성방법은 도 4에 도시한 실시예와 유사하다. 칩 프로세스를 완료한 후 각 발광부를 전기적으로 연결한다. 도 5에 도시한 바와 같이, 본 실시예는 발광부(4a)의 제1 전극과 발광부(4b)의 제2 전극 사이에 도전층(70)을 형성함으로써 발광부(4a)와 발광부(4b)가 직렬 연결된 발광 어레이 구조이다. 발광소자(5)는 도전층(70), 발광부(4a), 발광부(4b) 및 기판 사이에 형성된 절연층(80)을 더 포함함으로써 발광소자의 단락을 방지한다.

[0019] 도 7a 및 도 7b는 본 발명에 따른 교류형 발광소자를 나타낸다. 교류형 발광소자(7)는 주로 교류형(Alternating Current; AC) 전원에 응용되며 성장 기판(10) 위에 공동으로 위치한 다수의 정류 발광 어레이 구조(R1, R2, R3, R4) 및 하나 이상의 직류 발광 어레이 구조(E1)를 포함한다. 상기 각 정류 또는 직류 발광 어레이 구조는 도 5에 도시한 다수의 서로 직렬 연결된 발광부로 이루어진다. 정류 발광 어레이 구조(R1, R2, R3, R4)는 제2 연결층(71)과 제1, 제2, 제3 및 제4 도선 패드(91, 92, 93, 94)가 휘트스톤 브리지 형식으로 전기적으로 연결되어 정류 구조를 이룬다. 동시에 도 7b를 참조하면, 정류 발광 어레이 구조(R1)는 제1 도선 패드(91)와 제4 도선 패드(94) 사이에 연결되고, 정류 발광 어레이 구조(R2)는 제1 도선 패드(91)와 제2 도선 패드(92) 사이에 연결된다. 그리고 제1 도선 패드(91)와 제3 도선 패드(93)는 각각 외부 교류식 전원의 플러스 단과 마이너스 단에 연결되어 교류 전압 신호를 입력받고 정류 발광 어레이 구조(R1, R2, R3, R4)에 의해 정류된 후 제2 도선 패드(92) 및 제4 도선 패드(94)로 직류 전압 신호를 출력한다. 직류 발광 어레이 구조(E1)는, 제2 도선 패드(92)와 제4 도선 패드(94) 사이에 연결되어 출력된 상기 직류 전압 신호를 입력받는다. 교류 전압 신호의 정(正)방향 하프(half) 주기 내에서 전류는 교류형 발광소자(7)의 발광 어레이 구조(R1, E1, R4)(도 7a의 점선이 표시한 바와 같이)를 순차적으로 흘러지나면서 광선을 방출한다. 그리고 교류 전압 신호의 부(負)방향 하프 주기 내에서 전류는 교류형 발광소자(7)의 발광 어레이 구조(R3, E1, R2)를 순차적으로 흘러지나면서 광선을 방출한다. 여기서 정류 발광 어레이 구조(R1, R2, R3, R4) 각각은 순방향 바이어스의 하프 주기 내에서 발광하고 다른 하프 주기는 역방향 바이어스에 있으므로 발광하지 않는다. 즉 정류 발광 어레이 구조(R1, R2, R3, R4)는 교류 신호를 인가하는 동안 교대로 발광하고 직류 발광 어레이 구조(E1)는 정류된 상기 직류 전압 신호를 입력받으므로 정방향과 부방향의 하프 주기 내에서 모두 발광할 수 있다.

[0020] 본 발명의 실시예에 형성된 상기 발광부는 높은 임계 역방향 전압값을 가지므로 역방향 바이어스를 수용하는 발광부의 능력을 효과적으로 향상시키고 상기 정류 발광 어레이 구조의 발광부 수량을 대폭 축소함과 동시에 상기 직류 발광 어레이 구조의 발광부 수량을 증가하여 발광효율을 향상하는 목적으로 도달한다. 110V이고 교류 주파수가 60Hz인 교류식 전원을 예로 들면, 각 발광부가 주로 질화갈륨 계열의 발광 에피택시 구조이고 또한 동일한 면적을 가지며 각 발광부에 약 3V의 전압강하(Voltage Drop)가 발생되고 임계 역방향 전압값의 절대값 y를 가진다. 각 정방향 또는 부방향 하프 주기에 발광부를 흘러지나는 총개수(서로 다른 발광 어레이 구조를 가로지름)는 약 37개이므로 110V의 공급전원에 부합한다. 각 정류 발광 어레이 구조(R1, R2, R3, R4)는 동일한 개수인 m개 발광부를 구비하고 직류 발광 어레이 구조(E1)는 n개의 발광부를 구비하므로 상기 발광소자의 발광부 전체 수량에서 직류 발광 어레이 구조(E1)의 발광부 수량이 차지하는 비율은 약 $n/(4m+n)*100\%$ 이다. 정방향 하프 주기일 때에 도선 패드(91, 92)의 양단을 가로지르는 정류 발광 어레이 구조(R2)(역방향 바이어스에 위치함)의 전위자는 똑같이 도선 패드(91, 92)의 양단을 가로지르는 정류 발광 어레이 구조(R1)와 직류 발광 어레이 구조(E1)(모두 순방향 바이어스에 위치함)의 전위차와 동일하게 $3*(m+n)/m$ V이다. 역방향 바이어스에 있는 정류 발광 어레이 구조(R2)가 파손되는 것을 방지하기 위하여 y는 $[3*(m+n)]/m$ 보다 적어도 35 이상 더 커야 한다. 이렇게 되어야만 전기적 조작의 변이와 기타 외부 원인으로 인해 소자가 효력을 잃는 것을 방지한다. 즉 y는 아래 식을 만족해야 한다.

$$y > \frac{3 * (m+n)}{n} + 35$$

[0021]

[0022] 아래 표는 본 발명의 실시예에 따라 형성된 교류형 발광소자의 각 발광 어레이 구조의 수량 조합을 나타낸다.

표 1

	m	n	$\frac{n}{n+4m} * 100\%$	$\frac{3 * (m+n)}{m} + 35$
조합 1	1	35	90%	143

조합 2	2	33	80%	87.5
조합 3	3	31	72%	69
조합 4	4	29	64%	60
조합 5	5	27	57%	54
조합 6	6	25	51%	51

[0024]

예시된 각 조합의 실시예에 따르면, 직류 발광 어레이 구조의 발광부 수량이 교류형 발광소자의 발광부 총수량에 차지하는 비율이 적어도 50%보다 크거나 바람직하게는 60%보다 크거나 더욱 바람직하게는 70%보다 크거나 80%보다 크다. 더욱 바람직한 교류 발광 효율을 갖는 실시예를 얻기 위해서는 90%보다 큰 것이 가장 바람직하다. 본 발명의 다른 일 실시예에서, 발광부의 임계 역방향 전압값은 적어도 50V보다 크고 바람직하게는 60V보다 크고 더욱 바람직하게는 70V보다 크고 가장 바람직하게는 100V보다 큼으로써 발광소자의 신뢰도를 향상시킨다. 본 발명의 다른 하나의 실시예에서 상기 각 정류 발광 어레이 구조의 상기 발광부의 면적은 상기 각 직류 발광 어레이 구조의 상기 발광부의 면적보다 작음으로써 발광소자의 역방향 바이어스의 효율을 더 향상시킨다. 한편, 도 7a와 도 7b에 도시한 브리지 방식으로 연결된 교류형 발광소자를 제외한 본 발명의 교류형 발광소자는 또한 역평행(anti-parallel) 형식이거나 또는 기타 연결형식의 교류형 발광소자와 같은 기타 연결형식의 교류형 발광 소자를 포함할 수 있다.

[0025]

도 8은 본 발명에 부합하는 발광 웨이퍼(wafer)를 나타낸다. 발광 웨이퍼(8)는 다수의 발광부(81)를 포함하되, 각 발광부(81)는 발광 에피택시 구조를 가진다. 예를 들면, 도 4에 도시한 발광부(4a) 또는 발광부(4b)와 동일하다. 그리고 각 발광부(81)는 $-10\mu\text{A}/\text{mm}^2$ 의 전류밀도하에서 임계 역방향 전압을 가지고 각 발광부(81)는 $150\text{mA}/\text{mm}^2$ 의 전류밀도에서 구동될 때 발광효율을 갖는다. 게다가 다수의 발광부(81)의 임계 역방향 전압의 절대값의 평균치는 적어도 50V보다 크고 바람직하게는 60V보다 크며 더욱 바람직하게는 70V보다 크고 가장 바람직하게는 100V보다 크다. 또한 다수 발광부(81)의 발광효율의 평균치가 적어도 $50\text{lm}/\text{W}$ 이다. 다른 일 실시예에서 상기 다수 발광부의 상기 임계 역방향 전압값은 크기에 따라 분포를 이루고, 임계 역방향 전압값의 절대값이 전후 25%의 분포에 속하는 상기 발광부를 제외한 중간에 위치한 나머지 50% 발광부의 임계 역방향 전압값의 절대값의 평균치는 적어도 50V보다 크고 바람직하게는 60V보다 크며 더욱 바람직하게는 70V보다 크며, 가장 바람직하게는 100V보다 크다. 또한 순방향 바이어스의 조건하에서 $150\text{mA}/\text{mm}^2$ 의 전류밀도로 구동될 때에 중간에 위치한 나머지 50%의 발광부에 따른 발광효율의 평균치는 적어도 $50\text{lm}/\text{W}$ 이다.

[0026]

상기 다수의 실시예에서 상기 접촉층, n형 클래딩층, 프로세스 전환층, p형 클래딩층 및 활성층의 재료는 질화갈륨(gallium nitride) 계열 또는 인화갈륨(gallium phosphide) 계열의 재료와 같은 III-V족 화합물을 포함한다. 상기 성장 기판은 사파이어, 탄화규소, 질화갈륨 및 질화알루미늄으로 이루어진 군으로부터 선택한 1종 이상의 재료를 포함한다. 상기 접촉층, n형 클래딩층, p형 클래딩층 및 활성층은 단일층 또는 다수층의 구조가 될 수 있는바 예를 들면 초격자(superlattice) 구조이다. 한편, 본 발명의 상기 발광 에피택시 구조는 상기 성장 기판 위에 성장방식으로 성장시키는 것에 한정되지 않으며 기타 형성방법, 예를 들면, 접합방식으로 바로 접합하거나 매질로 열전도 또는 전기 전도하는 기판에 접합하는 방식도 본 발명의 권리범위에 속한다.

[0027]

이상 열거한 각 실시예는 본 발명을 설명하기 위한 것으로 본 발명의 권리범위를 한정하지 않는다. 본 발명에 대한 자명한 수정 또는 변경은 모두 본 발명의 정신과 권리범위에 속한다.

부호의 설명

[0028]

1, 2, 3 : 발광 에피택시 구조

4, 5, 7 : 발광소자

4a, 4b : 발광부

10 : 성장 기판

20 : 접촉층

21 : 제1 전극

31, 33 : 프로세스 전환층

32, 34 : 제2 프로세스 전환층

40 : n형 클래딩층

50 : 활성층

60 : p형 클래딩층

61 : 제2 전극

70 : 제1 연결층

71 : 제2 연결층

80 : 절연층

8 : 발광 웨이퍼

81 : 발광부

91, 92, 93, 94 : 제1, 제2, 제3 및 제4 도선 패드

AC : 교류식 전원

R1, R2, R3, R4 : 정류 발광 어레이 구조

E1 : 직류 발광 어레이 구조

도면

도면1

1



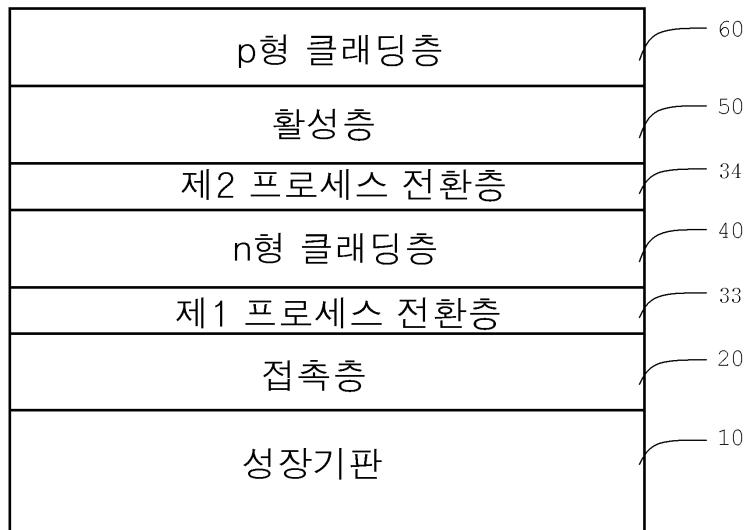
도면2

2

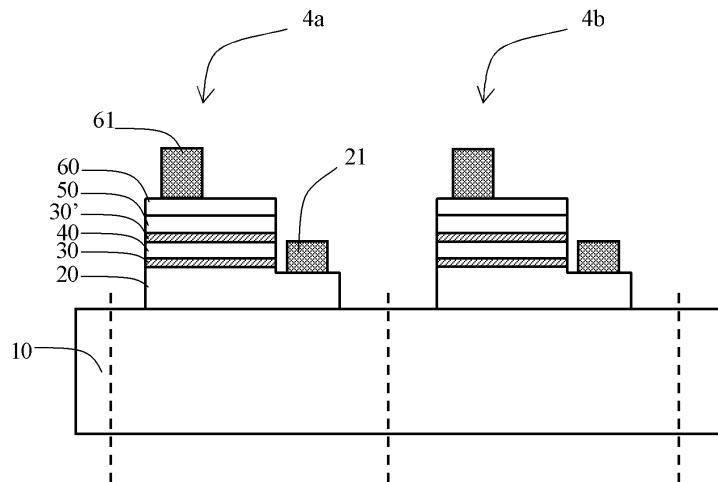


도면3

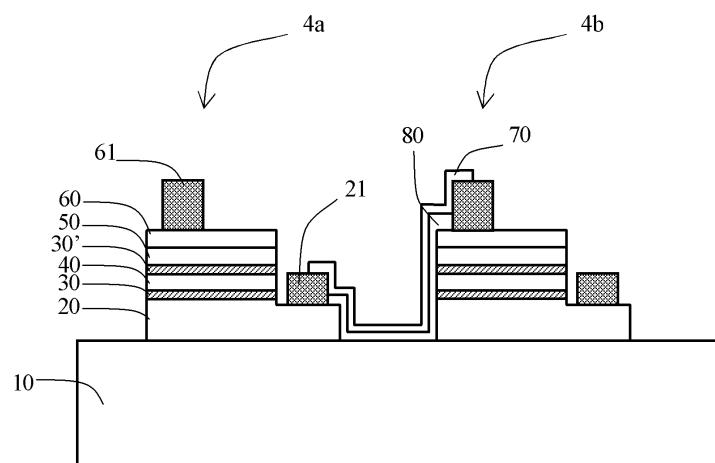
3



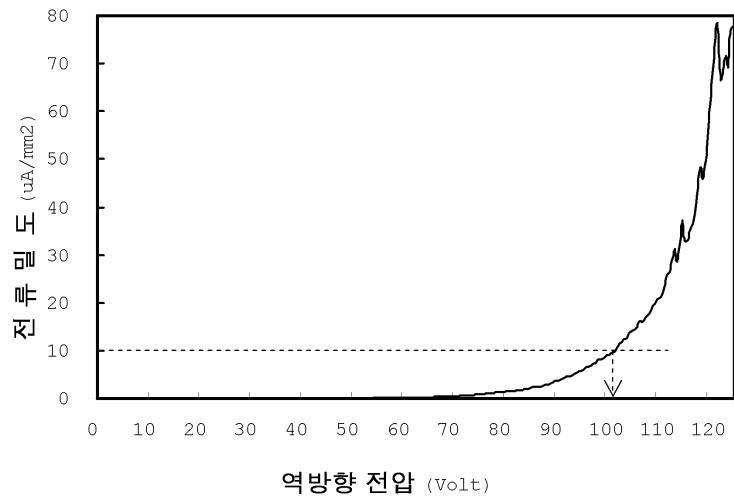
도면4

4

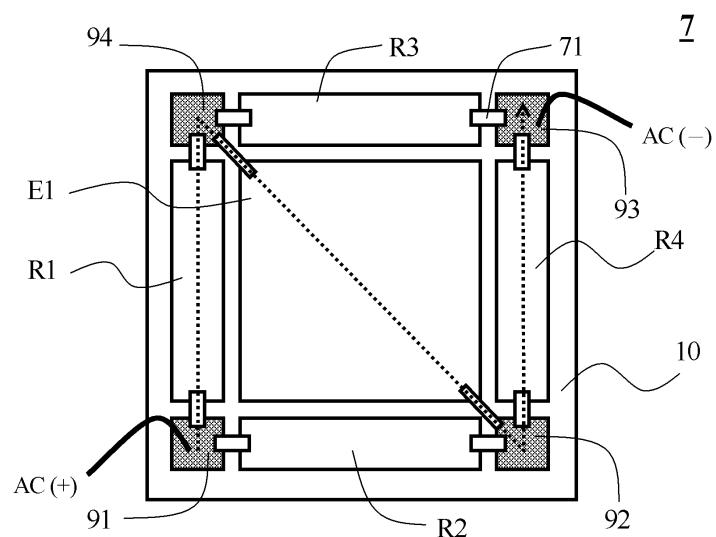
도면5

5

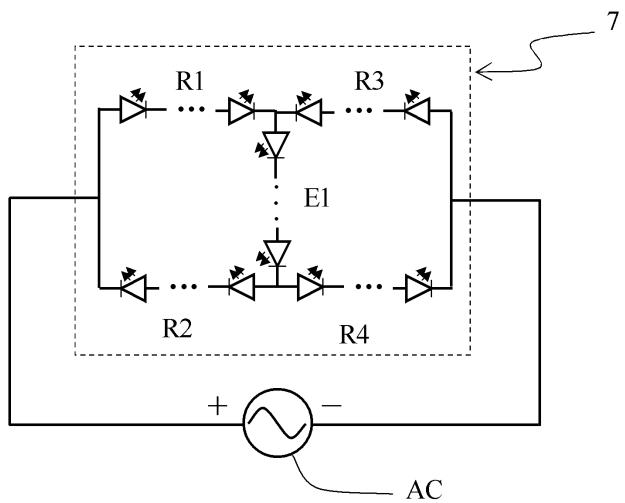
도면6



도면7a



도면7b



도면8

8

