



(21)申請案號：102107402

(22)申請日：中華民國 102 (2013) 年 03 月 01 日

(51)Int. Cl. : G06F11/36 (2006.01)

(30)優先權：2012/03/16 美國 13/422,546

(71)申請人：萬國商業機器公司(美國) INTERNATIONAL BUSINESS MACHINES CORPORATION (US)

美國

(72)發明人：費洛 馬克 S FARRELL, MARK S. (US)；蓋尼 查爾斯W 二世 GAINEY, CHARLES W., JR. (US)；麥川 馬歇爾 MITRAN, MARCEL (CA)；順 忠 隆 K SHUM, CHUNG-LUNG K. (US)；史洛歌 提摩西 J SLEGEL, TIMOTHY J. (US)；史密斯 布萊恩 L SMITH, BRIAN L. (US)；史督利 凱文 A STOODLEY, KEVIN A. (CA)

(74)代理人：陳長文

(56)參考文獻：

US 5553293

US 5960198

US 2009/0178036A1

US 2011/0283263A1

審查人員：陳延慶

申請專利範圍項數：20 項 圖式數：15 共 81 頁

(54)名稱

用於自較低特殊權限狀態控制執行階段檢測設施之操作之電腦程式產品、方法及其系統

COMPUTER PROGRAM PRODUCT, METHOD AND SYSTEM FOR CONTROLLING OPERATION OF A RUN-TIME INSTRUMENTATION FACILITY FROM A LESSER-PRIVILEGED STATE

(57)摘要

本發明之實施例係關於啟用及停用(enabling and disabling)一執行階段檢測(instrumentation)設施之執行。處理器提取供處理器在一較低特殊權限狀態中執行之一指令。該處理器判定：該執行階段檢測設施准許在該較低特殊權限狀態中執行該指令且與該執行階段檢測設施相關聯之控制項有效。基於指令為一執行階段檢測設施關閉(RIOFF)指令而停用該執行階段檢測設施。該停用包括更新該處理器之一程式狀態字組(PSW)中之一位元以指示該處理器不應擷取執行階段檢測資料。基於指令為一執行階段檢測設施開啟(RION)指令而啟用該執行階段檢測設施。該啟用包括更新該 PSW 中之該位元以指示該處理器應擷取執行階段檢測資料。

Embodiments of the invention relate to enabling and disabling execution of a run-time instrumentation facility. An instruction for execution by the processor in a lesser privileged state is fetched by the processor. It is determined, by the processor, that the run-time instrumentation facility permits execution of the instruction in the lesser-privileged state and that controls associated with the run-time instrumentation facility are valid. The run-time instrumentation facility is disabled based on the instruction being a run-time instrumentation facility off (RIOFF) instruction. The disabling includes updating a bit in a program status word (PSW) of the processor to indicate that run-time instrumentation data should not be captured by the processor. The run-time instrumentation facility is enabled based on the instruction being a run-time

instrumentation facility on (RION) instruction. The enabling includes updating the bit in the PSW to indicate that run-time instrumentation data should be captured by the processor.

指定代表圖：

符號簡單說明：

106 . . . 處理器

500 . . . 系統

504 . . . 執行階段記憶體

506 . . . 檢測模組

508 . . . 收集緩衝器

510 . . . 暫存器

512 . . . 程式狀態字組(PSW)

514 . . . 主記憶體

516 . . . 作業系統

518 . . . 應用程式

520 . . . 儲存器

522 . . . 程式緩衝器

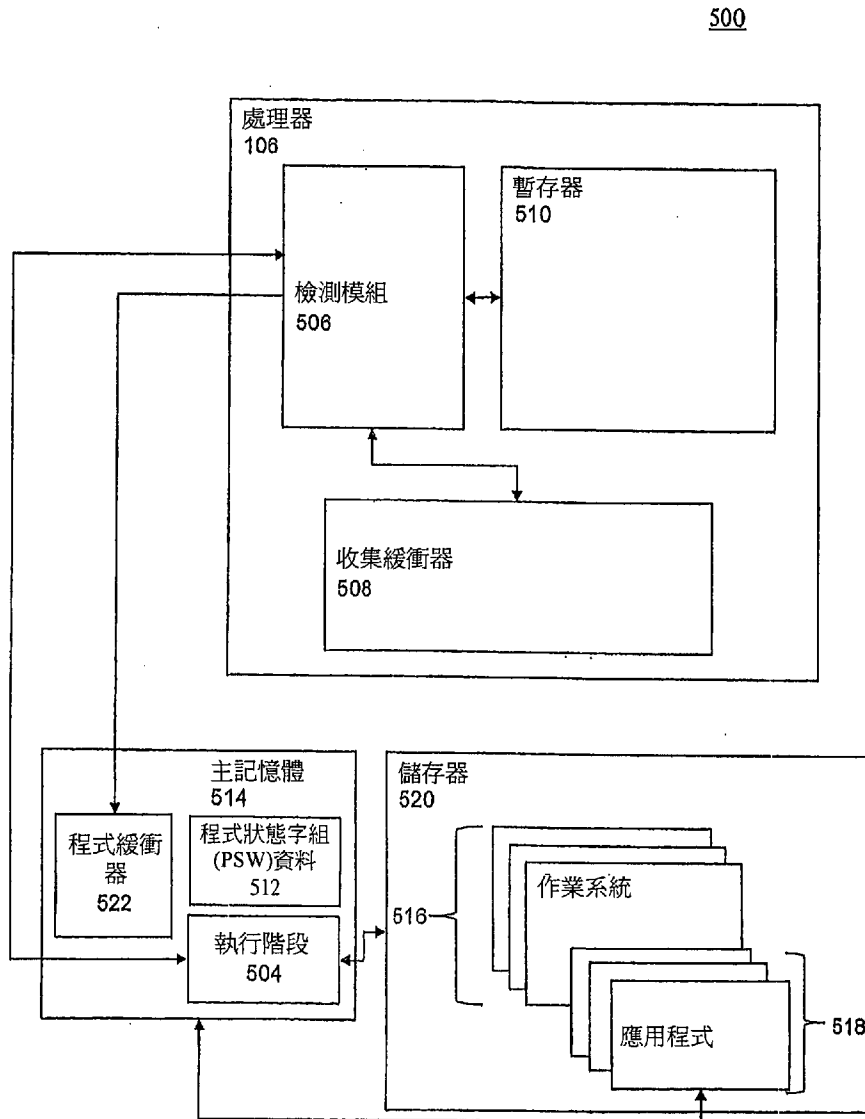
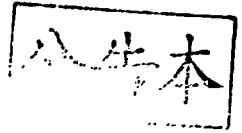


圖5

發明摘要



※ 申請案號：102107402

※ 申請日：102年3月1日

※IPC 分類：G06F 11/36 (2006.01)

【發明名稱】

用於自較低特殊權限狀態控制執行階段檢測設施之操作之電腦
程式產品、方法及其系統

COMPUTER PROGRAM PRODUCT, METHOD AND SYSTEM
FOR CONTROLLING OPERATION OF A RUN-TIME
INSTRUMENTATION FACILITY FROM A LESSER-PRIVILEGED
STATE

【中文】

本發明之實施例係關於啟用及停用 (enabling and disabling) 一執行階段檢測 (instrumentation) 設施之執行。處理器提取供處理器在一較低特殊權限狀態中執行之一指令。該處理器判定：該執行階段檢測設施准許在該較低特殊權限狀態中執行該指令且與該執行階段檢測設施相關聯之控制項有效。基於指令為一執行階段檢測設施關閉 (RIOFF) 指令而停用該執行階段檢測設施。該停用包括更新該處理器之一程式狀態字組 (PSW) 中之一位元以指示該處理器不應擷取執行階段檢測資料。基於指令為一執行階段檢測設施開啟 (RION) 指令而啟用該執行階段檢測設施。該啟用包括更新該 PSW 中之該位元以指示該處理器應擷取執行階段檢測資料。

【英文】

Embodiments of the invention relate to enabling and disabling execution of a run-time instrumentation facility. An instruction for execution by the processor in a lesser privileged state is fetched by the processor. It is determined, by the processor, that the run-time instrumentation facility permits execution of the instruction in the lesser-privileged state and that controls associated with the run-time instrumentation facility are valid. The run-time instrumentation facility is disabled based on the instruction being a run-time instrumentation facility off (RIOFF) instruction. The disabling includes updating a bit in a program status word (PSW) of the processor to indicate that run-time instrumentation data should not be captured by the processor. The run-time instrumentation facility is enabled based on the instruction being a run-time instrumentation facility on (RION) instruction. The enabling includes updating the bit in the PSW to indicate that run-time instrumentation data should be captured by the processor.

【代表圖】

【本案指定代表圖】：第（5）圖。

【本代表圖之符號簡單說明】：

106	處理器
500	系統
504	執行階段記憶體
506	檢測模組
508	收集緩衝器
510	暫存器
512	程式狀態字組(PSW)
514	主記憶體
516	作業系統
518	應用程式
520	儲存器
522	程式緩衝器

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

(無)

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

用於自較低特殊權限狀態控制執行階段檢測設施之操作之電腦
程式產品、方法及其系統

COMPUTER PROGRAM PRODUCT, METHOD AND SYSTEM

FOR CONTROLLING OPERATION OF A RUN-TIME

INSTRUMENTATION FACILITY FROM A LESSER-PRIVILEGED
STATE

【技術領域】

本發明大體而言係關於計算環境內之處理，且更具體言之，係關於自較低特殊權限狀態控制執行階段檢測設施之操作。

【先前技術】

電腦處理器使用日益複雜之分支預測及指令快取邏輯來執行異動。此等程序已被引入以增加指令輸送量，且因此增加處理效能。用於改良效能之邏輯之引入使得難以肯定地預測特定軟體應用程式將如何在電腦處理器上執行。在軟體開發過程期間，常常存在功能性與效能之間的平衡。軟體在基於執行軟體之底層硬體之一或多個抽象層級處執行。當將硬體虛擬化時，額外抽象層被引入。隨著效能增強邏輯及各種抽象層之引入，將難以透徹地理解當程式正在執行時在硬體層級實際發生的事。在不具此資訊之情況下，軟體開發者將更抽象的方法(諸如，執行持續時間、記憶體使用率、執行緒之數目等)用於最佳化軟體應用程式。

當硬體特定資訊可用時，該資訊通常係在事後被提供給開發者，且該資訊係以聚集地、在高層級、及/或穿插著其他程式及作業系統之活動的方式提供，從而難以識別可能影響軟體應用程式之效率及準確度之問題。

【發明內容】

實施例包括用於在一處理器上啟用及停用一執行階段檢測設施之執行之一電腦程式產品、方法及系統。該處理器提取供該處理器在一較低特殊權限狀態中執行之一指令。該處理器判定：該執行階段檢測設施准許在該較低特殊權限狀態中執行該指令且與該執行階段檢測設施相關聯之控制項有效。基於指令為一執行階段檢測設施關閉(RIOFF)指令而停用該執行階段檢測設施。該停用包括更新該處理器之一程式狀態字組(PSW)中之一位元以指示該處理器不應擷取執行階段檢測資料。基於該指令為一執行階段檢測設施開啟(RION)指令而啟用該執行階段檢測設施。該啟用包括更新該PSW中之該位元以指示該處理器應擷取執行階段檢測資料。

額外特徵及優點係經由本發明之技術來實現。本發明之其他實施例及態樣將在本文中予以詳細描述且被視為所主張發明之一部分。為了更好地理解本發明之優點及特徵，參看描述及諸圖式。

【圖式簡單說明】

在說明書結尾處的申請專利範圍中特定指出且清楚地主張了被視為本發明的標的物。將根據結合隨附圖式進行的以下詳細描述顯而易見本發明之前述及其他特徵及優點，其中：

圖1A為描繪一實施例中之一實例主機電腦系統之圖；

圖1B為描繪一實施例中之一實例模擬主機電腦系統之圖；

圖1C為描繪一實施例中之一實例電腦系統之圖；

圖2為描繪一實施例中之一實例電腦網路之圖；

圖3為描繪一實施例中之一電腦系統之元件之圖；

圖4A至圖4C描繪一實施例中之一電腦系統之詳細元件；

圖5描繪根據一實施例之用於一處理器之執行階段檢測之一系統之示意圖；

圖6描繪一實施例中的包括可由特殊權限狀態設定之控制項的執行階段檢測控制區塊(RICCB)之一部分。

圖7描繪一實施例中的當半特殊權限位元(K)經設定為1時的RICCB控制區塊之一部分；

圖8描繪根據一實施例之一收集緩衝器；

圖9描繪根據一實施例之一報告群組；

圖10描繪根據一實施例之用於實施一執行階段檢測設施之一程序流程；

圖11描繪根據一實施例之一執行階段檢測關閉(RIOFF)指令；

圖12描繪根據一實施例之一RIOFF指令之程序流程；

圖13描繪根據一實施例之一執行階段檢測開啓(RION)指令；

圖14描繪根據一實施例之一RION指令之程序流程；且

圖15說明根據一實施例之電腦程式產品。

【實施方式】

一執行階段檢測設施允許一處理器將硬體事件資料收集至一輪動歷史緩衝器中、對該歷史緩衝器取樣且將來自該歷史緩衝器之資料儲存至應用程式可存取之儲存器中。通常希望將取樣限於一應用程式之執行追蹤之一子集，因為執行路徑中可能存在可能不感興趣之元素。舉例而言，若由該執行階段檢測設施收集之資料將用以增強由一編譯器編譯之程式，則與執行階段環境及作業系統服務相關之資料可能無用(例如，因為該編譯器可能不具有影響執行階段環境或作業系統服務之能力)。另外，藉由限制被取樣之執行路徑之範圍，該執行階段檢測設施可減少必須管理、緩衝及減少收集之檢測資料之成本，從而將檢測機制之額外負荷保持在最小。此處所描述之實施例允許基於來自一應用程式之指令而關閉(停用)及開啓(啓用)該執行階段檢測。

如本文中之實施例中所描述，一第一指令(被稱爲一執行階段檢測開啓(RION)指令)指明待取樣之執行路徑之一子追蹤之一開始點。亦如本文中所描述，一第二指令(被稱爲一執行階段檢測關閉(RIOFF)指令)指明待取樣之執行路徑之一結束點。此等指令可在經編譯碼與執行階段環境之間的轉變點處插入至一指令串流中。另外，編譯器可將RION指令及RIOFF指令插入至該指令串流中以將取樣機制集中於經編譯碼之特定區域。

根據實施例，使用一程式狀態字組(PSW)中之一位元來指明執行階段檢測設施之狀態。PSW中之該位元指示當前執行點係在執行追蹤之一取樣間隔內(亦即，執行階段檢測設施經開啓且正在收集資料)抑或在執行追蹤之一取樣間隔外(亦即，執行階段檢測設施經關閉且並非正在收集資料)。由於PSW經儲存且被跨越內容脈絡切換(context switch)而恢復，故可自然地跨越執行中的執行緒之分派而維持取樣機制之狀態。

本發明之一實施例爲用於受管理執行階段之基於硬體之執行階段檢測設施。如本文中所使用，術語「受管理執行階段」指代囊封一狀態且管理用以執行一程式或應用程式(例如，Java® 虛擬機或「JVM」、作業系統、中間軟體等)之資源之一環境。該執行階段檢測設施之實施例使程式能夠收集關於程式執行之資訊，包括中央處理單元(CPU)資料。所收集資訊允許管理器執行階段環境獲取關於程式之洞見(insight)，該資訊係收集自該程式。該執行階段檢測設施之實施例包括用於將事件(例如，採納分支、暫存器值等)之序列收集於一收集緩衝器中之一硬體設施。該收集緩衝器(或含有最近記錄之收集緩衝器之一子集)係在發生一可程式化集合之樣本觸發事件時在應用程式之位址空間(例如，JVM之位址空間)中複製至一程式緩衝器中，該等事件諸如(但不限於)：呈一指令之形式之一軟體指示詞(software

directive)被插入至指令串流中；所執行指令之間隔完成，自上一樣本過期時起之一給定經過時間，及/或諸如觀察到資料或指令快取未命中之給定硬體事件。

動態編譯器利用執行階段資訊(諸如，由本文中所描述之基於硬體之執行階段檢測設施收集之執行階段資訊)來執行線上回饋導向之最佳化(online feedback directed optimization)。舉例而言，關於重要執行路徑、設定檔值及較佳分支方向之資訊可由動態編譯器使用以執行特殊化版本碼、引導內嵌(in-lining)、對執行路徑重新排序及將分支拉直之最佳化。藉由本文中所描述之實施例產生之資料亦可用於其他形式之最佳化，諸如資料重新組織。

圖1A描繪一實施例中之主機電腦系統50之代表性組件。組件之其他配置亦可在電腦系統中使用。代表性主機電腦系統50包含與主儲存器(電腦記憶體) 2通信之一或多個處理器1以及至儲存器件11及網路10之用於與其他電腦或SAN及其類似者通信之I/O介面。處理器1符合具有一架構化指令集及一架構化功能性之架構。處理器1可具有用於將程式位址(虛擬位址)變換為記憶體中之真實位址之動態位址轉譯(DAT) 3。DAT 3通常包括用於快取轉譯之轉譯後備緩衝器(TLB) 7，使得對電腦記憶體2之區塊之稍後存取不需要延遲位址轉譯。通常，快取記憶體9係用於電腦記憶體2與處理器1之間。快取記憶體9可為階層式的，其具有可供一個以上CPU使用之大的快取記憶體及介於大的快取記憶體與每一CPU之間的較小、較快速(較低層級)的快取記憶體。在一些實施例中，較低層級快取記憶體經劃分以為指令提取及資料存取提供單獨之低層級快取記憶體。在一實施例中，由指令提取單元4經由快取記憶體9自電腦記憶體2提取指令。該指令在指令解碼單元6中被解碼且(在一些實施例中與其他指令一起)被分派至指令執行單元8。通常，使用若干指令執行單元8，例如算術執行單元、浮點執

行單元及分支指令執行單元。該指令係由指令執行單元8執行，從而按需要自指令規定的暫存器或電腦記憶體2存取運算元。若將自電腦記憶體2存取(載入或儲存)一運算元，則載入儲存單元5通常在被執行之指令的控制下處置該存取。指令可在硬體電路中或以內部微碼(韌體)形式執行或藉由兩者之組合執行。

在圖1B中，提供經模擬主機電腦系統21，其模擬具有一主機架構之主機電腦系統，諸如圖1之主機電腦系統50。在經模擬主機電腦系統21中，主機處理器(CPU) 1為經模擬主機處理器(或虛擬主機處理器) 29，且包含原生處理器27，該原生處理器具有不同於主機電腦系統50之處理器1之原生指令集架構的原生指令集架構。經模擬主機電腦系統21具有原生處理器27可存取之記憶體22。在一實施例中，記憶體22經分割成電腦記憶體2部分及模擬常式記憶體23部分。電腦記憶體2根據主機電腦架構而可供經模擬主機電腦系統21之程式使用。原生處理器27執行不同於經模擬處理器29之架構之一架構的一架構指令集之原生指令(該等原生指令獲得自模擬常式記憶體23)，且可藉由使用在可解碼所存取之該(該等)主機指令之一序列及存取/解碼常式中獲得之一或多個指令而自電腦記憶體2中之一程式存取用於執行之一主機指令，以判定用於模擬所存取之該主機指令之功能之一原生指令執行常式。針對主機電腦系統50架構定義之其他設施可由架構化設施常式模擬，其他設施包括諸如(例如)通用暫存器、控制暫存器、動態位址轉譯及輸入/輸出(I/O)子系統支援及處理器快取記憶體之設施。該等模擬常式亦可利用原生處理器27中可用之功能(諸如通用暫存器及虛擬位址之動態轉譯)來改良該等模擬常式之效能。亦可提供特殊硬體及卸載引擎以幫助原生處理器27模擬主機電腦系統50之功能。

在大型電腦中，程式設計師(通常，現今之「C」程式設計師)常常藉由一編譯器應用程式來使用架構化機器指令。儲存於儲存媒體中

之此等指令可原生地在z/Architecture IBM伺服器中執行，或替代地在執行其他架構之機器中執行。可在現有及未來之IBM大型電腦伺服器中及在IBM之其他機器(例如，pSeries®伺服器及xSeries®伺服器)上模擬該等指令。可於在廣泛多種機器(使用由IBM®、Intel®、AMD™、Sun Microsystems及其他公司製造之硬體)上執行Linux之機器中執行該等指令。除了在Z/Architecture®下在彼硬體上執行之外，亦可使用Linux以及由Hercules、UMX、Fundamental Software, Inc. (FSI)或Platform Solutions, Inc. (PSI)提供之使用模擬之機器，其中執行通常在模擬模式下。在模擬模式下，模擬軟體係由一原生處理器執行以模擬一經模擬處理器之架構。

經模擬主機電腦系統21之組件中之一或多者將在「IBM® z/Architecture Principles of Operation」(公告第SA22-7832-08號，第9版，2010年8月)中予以進一步描述，該公告特此以全文引用方式併入本文中。IBM為國際商用機器公司 (Armonk, New York, USA)之註冊商標。本文中所使用之其他名稱可為國際商用機器公司或其他公司之註冊商標、商標或產品名稱。

原生處理器27通常執行儲存於包含韌體或原生作業系統之模擬常式記憶體23中之模擬軟體以執行對經模擬處理器之模擬。該模擬軟體負責提取並執行經模擬處理器架構之指令。該模擬軟體維持一經模擬程式計數器以追蹤指令邊界。該模擬軟體一次可提取一或多個經模擬機器指令且將該一或多個經模擬機器指令轉換成供原生處理器27執行之原生機器指令之相應群組。此等經轉換指令可被快取，以使得可實現較快速轉換。該模擬軟體維持經模擬處理器架構之架構規則以便保證針對經模擬處理器撰寫之作業系統及應用程式正確地操作。此外，該模擬軟體提供由經模擬處理器架構識別之資源，包括(但不限於)控制暫存器、通用暫存器、浮點暫存器、包括(例如)段表及頁表之

動態位址轉譯功能、中斷機制、內容脈絡切換機制、當日時間(TOD)時鐘及至I/O子系統之架構化介面，以使得經設計以在經模擬處理器29上執行之作業系統或應用程式可在具有該模擬軟體之原生處理器27上執行。

被模擬之特定指令經解碼，且副常式被呼叫以執行個別指令之功能。模擬經模擬處理器29之功能的模擬軟體功能被以(例如)「C」副常式或驅動程式來實施，或以在理解較佳實施例之描述之後將在熟習此項技術者之能力範圍內的提供特定硬體之驅動程式之某一其他方法來實施。

在一實施例中，本發明可由軟體(有時被稱為經授權內部碼、韌體、微碼、毫碼(milli-code)、微微碼(pico-code)及其類似者，其中之任一者皆符合本發明)實踐。參看圖1A，體現本發明之軟體程式碼係由亦被稱為主機電腦系統50之CPU(中央處理單元)1之處理器自儲存器件11(諸如長期儲存媒體、CD-ROM光碟機、磁帶機或硬碟機)存取。軟體程式碼可體現於供資料處理系統使用之多種已知媒體(諸如碟片、硬碟機或CD-ROM)中之任一者上。程式碼可分散在此等媒體上，或可自一個電腦系統之電腦記憶體2或儲存器經由網路10至其他電腦系統地散發給使用者以供此等其他系統之使用者使用。

替代地，程式碼可體現於電腦記憶體2中，且由處理器1使用一處理器匯流排(未圖示)存取。此程式碼包括一作業系統，該作業系統控制各種電腦組件及一或多個應用程式之功能及互動。程式碼通常係自諸如儲存器件11之緻密媒體分頁至電腦記憶體2，程式碼可在電腦記憶體中供處理器1處理。用於將軟體程式碼體現於記憶體中、實體媒體上及/或經由網路散發軟體碼之技術及方法係熟知的且本文中將不予以進一步論述。程式碼在被產生且儲存於有形媒體(包括(但不限於)電子記憶體模組(RAM)、快閃記憶體、光碟(CD)、DVD、磁帶及

其類似者)上時常常被稱為「電腦程式產品」。電腦程式產品媒體通常可由較佳在電腦系統中之處理電路讀取以供處理電路執行。

圖1C說明本發明可於其中實踐之代表性工作站或伺服器硬體系統。圖1C之系統100包含諸如個人電腦、工作站或伺服器之代表性基本電腦系統101，其包括選用之周邊器件。基本電腦系統101包括一或多個處理器106及一匯流排(未圖示)，該匯流排用以連接一或多個處理器106與基本電腦系統101之其他組件及根據已知技術實現一或多個處理器106與基本電腦系統101之間的通信。該匯流排將處理器106連接至記憶體105及長期儲存器107，長期儲存器可包括(例如)硬碟機(包括(例如)磁性媒體、CD、DVD及快閃記憶體中之任一者)或磁帶機。基本電腦系統101亦可包括一使用者介面配接器，其經由該匯流排將一或多個處理器106連接至一或多個介面器件，諸如鍵盤104、滑鼠103、印表機/掃描器110及/或其他介面器件，該等其他介面器件可為任何使用者介面器件(諸如觸敏螢幕、數位化輸入板等)。該匯流排亦經由一顯示配接器將該一或多個處理器連接至顯示器件102，諸如LCD螢幕或監視器。

基本電腦系統101可藉由能夠與網路109通信108之網路配接器而與其他電腦或電腦網路通信。實例網路配接器為通信頻道、符記環(token ring)、乙太網路或數據機。替代地，基本電腦系統101可使用一無線介面(諸如蜂巢式數位封包資料(CDPD)卡)進行通信。基本電腦系統101可與一區域網路(LAN)或一廣域網路(WAN)中之此等其他電腦相關聯，或基本電腦系統101可為具有另一電腦之用戶端/伺服器配置中之用戶端等。

圖2說明本發明可於其中實踐之資料處理網路200。資料處理網路200可包括諸如無線網路及有線網路之複數個個別網路，該複數個個別網路中之每一者可包括複數個個別工作站201、202、203、204及

/或圖1C之基本電腦系統101。另外，如熟習此項技術者將瞭解，可包括一或多個LAN，其中LAN可包含耦接至主機處理器之複數個智慧工作站。

程式設計碼111可體現於記憶體105中，且由處理器106使用處理器匯流排存取。此程式設計碼包括一作業系統，其控制各種電腦組件及一或多個應用程式112之功能及互動。程式碼通常係自長期儲存器107分頁至高速記憶體105，程式碼可在高速記憶體中供處理器106進行處理。用於將軟體程式設計碼體現於記憶體中、實體媒體上及/或經由網路散發軟體碼之技術及方法係熟知的且本文中將不予以進一步論述。程式碼在被產生且儲存於有形媒體(包括(但不限於)電子記憶體模組(RAM)、快閃記憶體、光碟(CD)、DVD、磁帶及其類似者)上時常常被稱為「電腦程式產品」。電腦程式產品媒體通常可由較佳在電腦系統中之處理電路讀取以供處理電路執行。

處理器最容易利用之快取記憶體(通常比處理器之其他快取記憶體快速且小)為最低(L1或層級一)快取記憶體，且主儲存器(主記憶體)為最高層級快取記憶體(L3，若存在3個層級)。最低層級快取記憶體常常被劃分為保存待執行之機器指令之指令快取記憶體(I快取記憶體)及保存資料運算元之資料快取記憶體(D快取記憶體)。

仍參看圖2，該等網路亦可包括大型電腦或伺服器，諸如可存取一資料儲存庫且亦可自工作站205直接存取之閘道電腦(用戶端伺服器) 206或應用程式伺服器(遠端伺服器) 208。閘道電腦206充當至每一網路207之進入點。閘道在將一個網路連接協定連接至另一者時係必需的。閘道電腦206可較佳地借助於一通信鏈路耦接至另一網路(例如，網際網路207)。閘道電腦206亦可使用一通信鏈路直接耦接至一或多個工作站101、201、202、203及204。閘道電腦可利用可自國際商用機器公司購得之IBM eServer™ zSeries® z9®伺服器來實施。

在一實施例中，體現本發明之軟體程式設計碼係由基本電腦系統101之處理器106自長期儲存媒體(諸如圖1C之長期儲存器107)存取。軟體程式設計碼可體現於供資料處理系統使用之多種已知媒體(諸如碟片、硬碟機或CD-ROM)中之任一者上。該碼可分散在此等媒體上，或可自一個電腦系統之記憶體或儲存器經由一網路至其他電腦系統地散發給使用者210及211以供此等其他系統之使用者使用。

參看圖3，描繪處理器106的一例示性處理器實施例。將一或多個層級之快取記憶體303用以緩衝記憶體區塊以便改良處理器106之效能。快取記憶體303為保存可能被使用之記憶體資料之快取行之高速緩衝器。典型快取行為64、128或256個位元組之記憶體資料。在一實施例中，將單獨的快取用於快取指令而非用於快取資料。常常由此項技術中熟知之各種「窺探」演算法來提供快取一致性(記憶體及快取記憶體中之行之複本的同步)。諸如處理器系統之記憶體105之主儲存器常常被稱為快取記憶體。在具有4個層級之快取記憶體303之處理器系統中，記憶體105有時被稱為層級5 (L5)快取記憶體，因為記憶體105通常較快且僅保存可供電腦系統使用之非揮發性儲存器(DASD、磁帶等)之一部分。記憶體105「快取」由作業系統分頁到記憶體105內及外之資料頁。

程式計數器(指令計數器) 311追蹤待執行之當前指令之位址。z/Architecture處理器中之程式計數器係64位元的且可截斷至31或24位元以支援先前定址極限。程式計數器通常體現於一電腦之一程式狀態字組(PSW)中，以使得程式計數器在內容脈絡切換期間保持不變。因此，進行中之程式(具有一程式計數器值)可被(例如)作業系統中斷(亦即，當前內容脈絡自程式環境切換至作業系統環境)。程式之PSW在程式不在作用中時維持程式計數器值，且在作業系統在執行中時使用作業系統之程式計數器(在PSW中)。在一實施例中，程式計數器被遞

增等於當前指令之位元組數目之一量。精簡指令集計算(RISC)指令通常具有固定長度，而複雜指令集計算(CISC)指令通常具有可變長度。IBM z/Architecture之指令為具有2、4或6個位元組之長度之CISC指令。程式計數器311由(例如)一內容脈絡切換操作或一支指令之一分支採納操作來修改。在內容脈絡切換操作中，當前程式計數器值係與關於執行中之程式之其他狀態資訊(諸如條件碼)一起儲存於PSW中，且載入指向待執行之新程式模組之一指令之一新程式碼計數器值。執行分支採納操作以便藉由將分支指令之結果載入至程式計數器311中而准許程式做出決策或在程式內循環。

在一實施例中，指令提取單元305係用以代表處理器106提取指令。指令提取單元305提取「下一順序指令」、分支採納指令之目標指令或在一內容脈絡切換後一程式之第一指令。在一實施例中，指令提取單元305使用預提取技術而基於經預提取之指令可能被使用之可能性來推測性地預提取指令。舉例而言，指令提取單元305可提取包括下一順序指令的16個位元組之指令及額外位元組之其他順序指令。

所提取指令接著由處理器106執行。在一實施例中，該(該等)所提取指令被傳遞至指令提取單元305之解碼/分派單元306。解碼/分派單元306解碼該(該等)指令且將關於該(該等)經解碼指令之資訊轉遞至適當執行單元307、308及/或310。執行單元307自指令提取單元305接收關於經解碼算術指令之資訊且將根據指令之操作碼(運算碼)對運算元執行算術運算。運算元係自記憶體105、架構化暫存器309抑或自執行中之指令之立即欄位提供至執行單元307。當儲存時，執行之結果係儲存於記憶體105、架構化暫存器309抑或儲存於其他機器硬體(諸如控制暫存器、PSW暫存器及其類似者)中。

處理器106通常具有用於執行指令之功能之一或多個執行單元307、308及310。參看圖4A，執行單元307可藉由介接邏輯407而與架

構化暫存器309、解碼/分派單元306、載入/儲存單元310及其他處理器單元401通信。執行單元307可使用若干暫存器電路403、404及405來保存資訊，算術邏輯單元(ALU) 402將對該資訊進行操作。ALU 402執行諸如加減乘除之算術運算，以及諸如及(and)、或(or)、以及互斥或(xor)、旋轉及移位之邏輯功能。在一實施例中，ALU支援與設計相依之特殊化運算。其他電路可提供包括(例如)條件碼及復原支援邏輯之其他架構化設施408。通常，ALU運算之結果被保存在輸出暫存器電路406中，該輸出暫存器電路可將該結果轉遞至多種其他處理函數。在其他實施例中，存在處理器單元之許多配置，本描述僅意欲提供對一個實施例之代表性理解。

ADD指令(例如)將在具有算術及邏輯功能性之執行單元307中執行，而浮點指令(例如)將在具有特殊化浮點能力之浮點執行單元(未圖示)中執行。較佳地，執行單元藉由對由一指令識別之運算元執行一運算碼定義之函數而對該等運算元進行運算。舉例而言，可由執行單元307對在由指令之暫存器欄位識別之兩個架構化暫存器309中發現之運算元執行ADD指令。

執行單元307對兩個運算元執行算術加法且將結果儲存於一第三運算元中，其中該第三運算元可為一第三暫存器或該兩個源暫存器中之一者。執行單元307較佳利用算術邏輯單元(ALU) 402，其能夠執行諸如移位、旋轉、與、或及XOR之多種邏輯函數，以及包括加減乘除中之任一者之多種代數函數。一些ALU 402係為了純量運算而設計且一些ALU係為了浮點運算而設計。在實施例中，資料可視架構而為大端序(big endian)(其中最低有效位元組在最高位元組位址處)或小端序(little endian)(其中最低有效位元組在最低位元組位址處)。IBM z/Architecture為大端序。帶正負號欄位可具正負號及量值，其視架構而定為二進位反碼或二進位補碼。二進位補碼係有利的，因為ALU不

必設計減法能力，因為呈二進位補碼的負值或正值在ALU內僅需要加法。數字通常以速記(shorthand)描述，其中例如，12位元之欄位定義4,096位元組區塊之位址且通常被描述為4 Kbyte (千位元組)區塊。

參看圖4B，用於執行分支指令之分支指令資訊通常被發送至分支單元308，其在此其他條件運算完成之前使用諸如分支歷史表432之分支預測演算法來預測分支之結果。將在條件運算完成之前提取並推測地執行當前分支指令之目標。當條件運算完成時，將基於條件運算之條件及推測出之結果而完成或捨棄推測地執行之分支指令。典型分支指令可測試條件碼且在該等條件碼滿足該分支指令之分支要求之情況下分支至一目標位址，可(例如)基於包括在暫存器欄位或指令之立即欄位中發現之數字的若干數字來計算目標位址。在一實施例中，分支單元308可使用具有複數個輸入暫存器電路427、428及429及輸出暫存器電路430之ALU 426。分支單元308可與(例如)通用暫存器、解碼/分派單元306或其他電路425通信。

可出於包括(例如)以下各者之多種原因而中斷一組指令之執行：由作業系統起始之內容脈絡切換，導致內容脈絡切換之程式例外或錯誤，導致內容脈絡切換之I/O中斷信號，或複數個程式之多執行緒活動(在多執行緒環境中)。在一實施例中，內容脈絡切換動作儲存關於當前在執行中的程式之狀態資訊，且接著載入關於正被調用之另一程式之狀態資訊。狀態資訊可儲存於(例如)硬體暫存器中或記憶體中。狀態資訊包括指向待執行之下一指令之程式計數器值、條件碼、記憶體轉譯資訊及架構化暫存器內容。內容脈絡切換活動可由硬體電路、應用程式、作業系統程式或韌體碼(微碼、微微碼或經授權內部碼(LIC))單獨地或組合地實行。

處理器根據指令定義之方法來存取運算元。指令可使用指令之一部分之值提供一立即運算元，可提供明確地指向通用暫存器或專用

暫存器(例如浮點暫存器)之一或多個暫存器欄位。指令可利用由一運算碼欄位識別為運算元之多個隱含暫存器。指令可利用運算元之記憶體位置。運算元之記憶體位置可由暫存器、立即欄位或如由z/Architecture長位移設施(long displacement facility)舉例說明的暫存器與立即欄位之組合提供，在該z/Architecture長位移設施中指令定義基暫存器、索引暫存器及立即欄位(位移欄位)，其被加在一起以提供運算元在記憶體中之位置。本文中之位置暗示在主記憶體(主儲存器)中之位置，除非另有指示。

參看圖4C，處理器使用載入/儲存單元310來存取儲存器。載入/儲存單元310可藉由經由快取記憶體/記憶體介面獲得目標運算元在記憶體中之位址及將該運算元載入架構化暫存器309或另一記憶體位置中來執行一載入操作，或可藉由獲得目標運算元在記憶體中之位址及將自架構化暫存器309或另一記憶體位置獲得之資料儲存於記憶體中之目標運算元位置中來執行一儲存操作。載入/儲存單元310可為推測性的且可以相對於指令序列而言無序之一序列存取記憶體；然而，載入/儲存單元310對程式維持指令係有序地執行之表像。載入/儲存單元310可與架構化暫存器309、解碼/分派單元306、快取記憶體/記憶體介面或其他元件455通信，且包含各種暫存器電路、ALU 458及控制邏輯463以計算儲存位址且提供管線排序以保持運算有序。一些運算可能無序，但載入/儲存單元提供如此項技術中熟知的用以使無序之運算對程式表現為已有序地執行的功能性。

較佳地，應用程式「看見」之位址常常被稱為虛擬位址。虛擬位址有時被稱為「邏輯位址」及「有效位址」。此等虛擬位址係虛擬的，因為該等虛擬位址係藉由多種DAT技術中之一者(諸如圖3之DAT 312)重定向至實體記憶體位置，該等DAT技術包括(但不限於)將一偏移值(offset value)作為虛擬位址之首碼、經由一或多個轉譯表轉譯虛

擬位址，該等轉譯表至少單獨地或組合地包括段表及頁表，較佳地，段表具有指向頁表之輸入項。在z/Architecture中，提供轉譯之一階層，其包括區域第一表、區域第二表、區域第三表、段表及選用之頁表。常常藉由利用轉譯後備緩衝器(TLB)來改良位址轉譯之效能，該轉譯後備緩衝器包含將一虛擬位址映射至一相關聯實體記憶體位置之輸入項。該等輸入項係在DAT 312使用轉譯表轉譯虛擬位址時建立。於是，虛擬位址之後續使用可利用快速TLB之輸入項而非緩慢之順序轉譯表存取。可藉由包括最近最少使用(LRU)演算法之多種替換演算法管理TLB內容。

在處理器106為多處理器系統之處理器之情況下，每一處理器有責任使經共用資源(諸如I/O、快取記憶體、TLB及記憶體)保持連鎖以達成一致性。在一實施例中，「窺探」技術將被用於維持快取一致性。在窺探環境中，每一快取行可被標記為處於共用狀態、排他狀態、有變化狀態、無效狀態及類似狀態中之任一者中以便促進共用。

圖3之I/O單元304為處理器106提供了用於附接至周邊器件(包括例如磁帶、碟片、印表機、顯示器及網路)之構件。I/O單元304常常由軟體驅動程式提供給電腦程式。在諸如來自IBM之z/Series之大型電腦中，頻道配接器及開放式系統配接器為大型電腦之I/O單元，該等I/O單元提供作業系統與周邊器件之間的通信。

檢測資料為與處理器106之操作有關之資料。在一實施例中，對檢測資料及其他系統層級量度之存取可能受限制或不可用。電腦處理器在一特殊權限狀態(或監督狀態)及一較低特殊權限狀態(或問題狀態)下操作。在特殊權限狀態中，程式可經由特殊權限操作對所有系統資源進行存取(例如，對所有控制暫存器及監督記憶體空間進行存取)。特殊權限狀態亦被稱為特殊權限模式或監督模式。在電腦處理器上執行之作業系統可在特殊權限狀態中操作。較低特殊權限狀態為

對系統資源之存取受限制之非特殊權限狀態。舉例而言，在較低特殊權限狀態中執行之應用程式可對控制暫存器具有有限存取權或無存取權，且僅可存取由作業系統指派給應用程式之使用者記憶體空間。較低特殊權限狀態通常被指派給在作業系統之控制下執行之應用程式，且不可在較低特殊權限狀態中執行特殊權限操作。較低特殊權限狀態亦被稱為問題狀態、問題模式或使用者模式。

對於在較低特殊權限狀態中執行之程式而言不可進行寫入存取之一個此種受限資源為程式狀態字組(PSW)。PSW可包含待執行之下一指令之一程式計數器、可由分支指令使用之一條件碼欄位、用於指示檢測被啓用抑或停用之一檢測控制欄位，及用以控制指令排序且判定電腦處理器之狀態(包括指派給程式之特殊權限狀態)之其他資訊。在多執行緒處理環境中，多個程式共用可用電腦處理器能力或將可用電腦處理器能力按時間截塊。程式中之每一者具有內容脈絡資訊(context information)，其包括一相關聯PSW、一用於存取指派給程式之主儲存器的位址轉譯表之一原始位址、一組通用暫存器當前值、控制暫存器、浮點暫存器等。目前在作用中或控制之PSW被稱作當前PSW。PSW管理目前在執行中之程式。電腦處理器具有一中斷能力，其准許電腦處理器回應於例外條件及外部刺激而迅速地內容脈絡切換至另一程式。當中斷出現時，電腦處理器針對特定中斷類別而將當前PSW置於一經指派儲存位置(稱作舊PSW位置)中。電腦處理器自一第二經指派儲存位置提取一新PSW。此新內容脈絡判定了待執行之下一程式。在一實施例中，此等儲存位置位於電腦處理器可存取之一記憶體位置中。當電腦處理器已完成處理該中斷時，處置該中斷之程式可重新載入包括舊PSW之舊內容脈絡，使舊PSW又變為當前PSW，使得被中斷程式可繼續。

可以明確方式(例如，當指令執行讀取PSW位元之部分時)或隱含

方式(例如，在指令提取、運算元提取、位址產生計算、位址產生源等中)參考PSW之該等欄位。明確參考通常在執行階段執行，而隱含參考通常在指令執行期間在管線之不同階段(亦即，指令提取、指令解碼、執行階段及完成時間)執行。可獨立於彼此來參考或更新PSW中之個別欄位。

在一實施例中，藉由操縱內容脈絡，作業系統控制電腦處理資源，包括由電腦處理器啓用執行階段檢測。可在作業系統之執行期間以及由作業系統所執行之任何軟體應用程式啓用或停用執行階段檢測。執行階段檢測之啓用/停用狀態經儲存為與一程式相關聯之PSW中之內容脈絡資訊。

一執行階段檢測(RI)設施可併入於實施z/Architecture之模型上。當RI設施經安裝且被啓用時，在程式執行期間將資料收集至CPU內之一或多個收集緩衝器中且接著將其報告至一程式緩衝器。所儲存資訊之每一單元被稱作報告群組。報告群組之內容由多個記錄組成，該等記錄之內容表示由CPU在程式執行期間辨識之事件。

當以一組態安裝執行階段檢測設施時，PSW欄位(RI位元)啓用執行階段檢測。該等執行階段檢測控制項之有效性判定了開啓RI位元之能力，但當RI為1時，CPU控制項有效且執行階段檢測經啓用。執行階段檢測設施可包括以下指令：載入執行階段檢測控制項、修改執行階段檢測控制項、執行階段檢測發出、執行階段檢測下一個、執行階段檢測關閉、執行階段檢測開啓、儲存執行階段檢測控制項，及測試執行階段檢測控制項。

載入執行階段檢測控制項(LRIC)指令初始化管理執行階段檢測之執行階段檢測控制項。修改執行階段檢測控制項(MRIC)指令修改最初由LRIC建立之執行階段檢測控制項之全部或一子集。執行階段檢測發出(RIEMIT)指令藉由將一通用暫存器之值儲存於一收集緩衝器中

來收集該值。執行階段檢測下一個(RINEXT)指令執行對在RINEXT之後的下一個順序指令(NSI)之導向取樣。執行階段檢測關閉(RIOFF)指令停用執行階段檢測。執行階段檢測開啓(RION)指令啓用執行階段檢測。儲存執行階段檢測控制項(STRIC)指令將該等執行階段檢測控制項之當前值置於一規定儲存位置中。測試執行階段檢測控制項(TRIC)指令檢查該等執行階段檢測控制項。在有效之情況下，設定一控制項經更改指示符之狀態。

執行階段檢測設施包括用於使一量測警告外部中斷擱置之能力。由執行階段檢測收集且報告至程式緩衝器的資訊之一些係模型相依的，且因此未被定義。由執行階段檢測設施提供之樣本及資料係用於對效能特性之統計估計，且係實質上準確的，且可能不可重複。舉例而言，不管取樣模式如何，皆不可預測：導致例外或與特定系統內部活動相關聯之樣本指令是否會導致報告群組之儲存，及若報告群組經儲存，包括於執行階段檢測資料中之模型相依資料是否會受影響。

收集緩衝器係用以擷取記錄之一集合，該等記錄之內容報告在程式執行期間由處理器辨識之事件。實例為：一或多個採納分支之執行，異動執行中止事件，指令提取快取未命中，資料提取或儲存快取未命中，及RIEMIT指令之運算元。RIEMIT指令之執行藉由將一通用暫存器之值儲存至收集緩衝器中來收集該值。可在諸如指令資料緩衝器之其他緩衝器中收集及/或儲存額外資料。

報告受報告控制項控制。當一樣本指令經識別時，每一報告控制項啓用對相應條件之檢查。若一相應條件存在，則形成且儲存一報告群組。當無報告控制項經啓用或經啓用報告控制項之相應條件不存在時，不儲存報告群組。可自指令資料緩衝器及其他模型相依源獲取關於一樣本指令所報告之資料，且接著將其用以建立報告群組之一或多個記錄之內容，一個此種記錄為指令記錄。

可在報告群組儲存器中擷取之記錄類型包括：填充、額外、開始、時間戳記、指令、發出、異動執行(TX)中止、呼叫、傳回，及傳送。當收集緩衝器中之有效記錄之數目不足以填滿當前報告群組大小之報告群組時，在報告群組中使用填充記錄(filler record)。可在報告群組之額外區段中使用額外記錄。開始記錄為第一報告群組之第一記錄。時間戳記記錄經儲存為除第一報告群組外的每一個報告群組之記錄0。當針對一樣本指令儲存一報告群組時建立指令記錄作為該報告群組之最後記錄。發出記錄係藉由RIEMIT之成功執行而建立。異動執行(TX)模式中止記錄係藉由一隱含中止建立或由一異動中止指令之執行而建立。呼叫記錄係藉由經分類為呼叫類型分支指令之一分支指令之執行而建立。傳回記錄係藉由經分類為傳回指令之一傳回類型分支指令之執行而建立。傳送記錄係藉由滿足特定條件碼準則之一分支指令之執行而建立。

圖5描繪可實施於一實施例中的用於一處理器之執行階段檢測之一系統之示意圖。在一實施例中，系統500包括一中央處理單元(CPU)，諸如圖1之處理器106。在一實施例中，處理器106為單一處理器。在一替代實施例中，處理器106為一多核心處理器之一單一處理核心。在一實施例中，處理器106能夠以變化之速度操作。

在一實施例中，處理器106進一步包括暫存器510。暫存器510為能夠儲存資料之字組以供處理器106使用之硬體暫存器。暫存器510包括用於儲存可由處理器106存取之資料之位元之一或多個鎖存器。暫存器510可包括(例如)多個通用暫存器及多個控制暫存器。處理器106另外包括與暫存器510通信之檢測模組506。檢測模組506為控制處理器106之檢測之處理電路。檢測模組506經組態以直接自處理器106收集檢測資料，諸如一或多個採納分支之執行路徑、異動執行中止事件、各種執行階段運算元、時間戳記資訊等。檢測模組506自處理器

106收集檢測資料，且將檢測資料儲存於收集緩衝器508中。在一實施例中，收集緩衝器508為收集自檢測模組506接收之資料之循環緩衝器，且當該循環緩衝器被填滿時，該循環緩衝器用新資料覆寫最舊資料。

處理器106執行一或多個作業系統516及一或多個應用程式518。一或多個作業系統516及一或多個應用程式518儲存於儲存器520（諸如硬碟機、CD-ROM、快閃記憶體等）中，且被載入至主記憶體514中之為儲存目前執行之作業系統及/或應用程式之一或多個作用中片段、被呼叫頁（其係按需要自儲存器520載入至執行階段記憶體504中）而保留之執行階段記憶體504區域中。在一實施例中，作業系統中之每一者作為由一超管理器（未圖示）管理且由處理器106執行之一虛擬機來執行。

在一實施例中，處理器106將來自主記憶體514中之用於目前執行之作業系統或應用程式之PSW資料512的PSW 512載入暫存器510中且設定（例如）暫存器510中之一或多個處理器設定。在一實施例中，暫存器510中之PSW包括用於啟用及控制檢測模組506之一或多個位元。

一或多個應用程式518包括經編譯以在一特定作業系統上執行之軟體應用程式、在一解譯器上執行之經解譯碼（例如，Java）或作業系統支援執行緒（例如，程序管理、精靈協助程式等）。一或多個作業系統516及/或一或多個應用程式518中之每一者可執行一指令以觸發檢測模組506以使其開始或停止收集檢測資料。

在一實施例中，一或多個應用程式518中之一者執行一指令，該指令已被判定為一樣本指令，藉此在該樣本指令之執行完成時建立一樣本點，且接著使檢測模組506將應用程式之所收集資料自收集緩衝器508移動至主記憶體514中之可由應用程式存取之程式緩衝器522。

主記憶體514可為此項技術中已知的任何可定址記憶體。在一實施例中，主記憶體514可包括有時被稱作快取記憶體之快速存取緩衝儲存器。每一CPU可具有相關聯快取記憶體。在一額外實施例中，主記憶體514為動態隨機存取記憶體(DRAM)。在又一實施例中，主記憶體為儲存器件，諸如可由應用程式存取之電腦硬碟機或快閃記憶體。

為了組態執行階段檢測控制項，處理器106支援載入執行階段檢測控制項(LRIC)指令。除本文予以進一步描述之特定LRIC欄位外，將理解，亦可定義額外欄位以支援其他功能性。LRIC指令可用以載入執行階段檢測且最初組態執行階段檢測，且係由圖5之檢測模組506支援。在一實施例中，檢測模組506(亦被稱為執行階段檢測模組506)實施執行階段檢測控制項及報告控制項。執行階段檢測控制項之當前狀態可使用儲存執行階段控制項(STRIC)指令自圖5之暫存器510儲存至主記憶體514中。可作為LRIC指令之運算元載入的控制區塊之各種欄位之定義亦在本文中用以指代執行階段檢測控制項之相應值之狀態。

圖6描繪一實施例中的包括可由特殊權限狀態設定之控制項的執行階段檢測控制項控制區塊(RICCB)之一部分。控制區塊部分600可包括除了參看圖6所描述之彼等值之外的額外值。可由LRIC指令來執行對控制區塊部分600之修改。

該控制區塊部分包括有效性位元602 (V位元)。有效性位元602指示處理器中之執行階段檢測控制項之集合之有效性，因為該等控制項係由LRIC指令先前設定。

該控制區塊亦包括S位元604，其用以判定是否允許較低特殊權限狀態程式執行MRIC指令。K位元606指示較低特殊權限狀態程式是否被准許在半特殊權限狀態中關於執行階段檢測控制項(諸如執行階段檢測控制項之原始位址及極限位址)進行執行。H位元608判定位址

控制項(亦即，原始位址、極限位址及當前位址)是否參考主要虛擬位址空間(primary virtual address space)或主虛擬位址空間(home virtual address space)。0位元610被忽略且當作0對待。

較低特殊權限狀態樣本報告控制位元612 (Ps位元)係與較低特殊權限狀態程式結合使用。當在較低特殊權限狀態中且執行階段檢測控制項中之Ps位元612為零時，在執行階段檢測經啓用時忽略執行階段檢測控制項之報告控制項，且因此不導致儲存報告群組。當在較低特殊權限狀態中且執行階段檢測控制項中之Ps位元612為1時，檢查該等報告控制項且根據其經定義功能來加以使用。

監督狀態樣本報告控制位元614 (Qs位元)係與監督狀態程式結合使用。當在監督狀態中且執行階段檢測控制項中之Qs位元614為零時，在執行階段檢測經啓用時忽略執行階段檢測控制項之報告控制項，且因此不導致儲存報告群組。當在監督狀態中且執行階段檢測控制項中之Qs位元614為1時，檢查該等報告控制項且根據其經定義功能來加以使用。

較低特殊權限狀態收集緩衝器控制位元616 (Pc位元)控制著對圖5之收集緩衝器508之更新。當在較低特殊權限狀態中且執行階段檢測控制項中之Pc位元616為零時，在執行階段檢測經啓用時忽略執行階段檢測控制項之收集緩衝器控制項，且收集緩衝器508之更新被阻止。當在較低特殊權限狀態中且執行階段檢測控制項中之Pc位元616為1時，檢查該等收集緩衝器控制項且根據其經定義功能來加以使用。

監督狀態收集緩衝器控制位元618 (Qc位元)控制著對收集緩衝器508之更新。當在監督狀態中且執行階段檢測控制項中之Qc位元618為零時，在執行階段檢測經啓用時忽略執行階段檢測控制項之收集緩衝器控制項，且收集緩衝器508之更新被阻止。當在監督狀態中且執

行階段檢測控制項中之Qc位元618為1時，檢查該等經指示收集緩衝器控制項且根據其經定義功能來加以使用。

G位元620為執行階段檢測暫停中斷(亦被稱作暫停中斷)之擱置控制項。當G位元620為零時，暫停中斷不在擱置中。當G位元602為1時，暫停中斷在擱置中。當程式緩衝器522中之第一報告群組被寫入時，G位元620被設定為零。亦即，當執行階段檢測程式緩衝器原始位址(ROA) 702等於圖7之執行階段檢測程式緩衝器當前位址(RCA) 706時，G位元620被設定為零。當嘗試將除了第一報告群組之外的報告群組儲存於程式緩衝器522中時，G位元620在執行階段檢測暫停條件不存在之情況下經設定為零，且報告群組被儲存。當嘗試將除了第一報告群組之外的報告群組儲存於程式緩衝器522中時，G位元620在執行階段檢測暫停條件存在之情況下經設定為1，且不儲存報告群組。

U位元622為用於緩衝器滿中斷及暫停中斷之啓用控制項。當U位元622為零時，中斷請求之產生被停用，且若該產生在擱置中，則其保持擱置。

L位元624為緩衝器滿中斷之擱置控制項。當L位元624為零時，緩衝器滿中斷不在擱置中。當L位元624為1時，緩衝器滿中斷在擱置中。

金鑰欄位626為4位元之無正負號之整數，其值被用作報告群組之儲存的儲存保護金鑰。僅在儲存金鑰匹配與對儲存器存取之請求相關聯之存取金鑰時才准許報告群組之儲存，且在儲存金鑰匹配存取金鑰時或在儲存金鑰之提取保護位元為零時准許提取。在儲存金鑰之四個存取控制位元等於存取金鑰時或在存取金鑰為零時，該等金鑰匹配。

圖7描繪當MRIC被准許以半特殊權限模式(亦即，K位元為1)執行

時的RICCB控制區塊之一部分。控制區塊700亦可為用於初始化執行階段檢測控制項之LRIC指令之運算元。控制區塊700可包括除了參看圖7所描述之彼等值之外的額外值。在一實施例中，MRIC指令運算元之未另外指明之多個區段不可由較低特殊權限狀態程式存取。當半特殊權限模式被准許時，執行階段檢測程式緩衝器原始位址(ROA) 702及執行階段檢測程式緩衝器極限位址(RLA) 704係由較低特殊權限狀態程式用MRIC指令設定。ROA 702為圖5之程式緩衝器522之第一位元組之位置。RLA 704指示程式緩衝器522之最後一個位元組之位置。

在一實施例中，執行階段檢測程式緩衝器當前位址(RCA) 706可由MRIC指令更新。RCA 706為待儲存之下一報告群組在程式緩衝器522中之位置。RCA 706檢查報告群組大小欄位744 (RGS欄位)，且影響用以形成程式緩衝器522之位址的有效位元位置之數目。64位元之RCA 706為字組0、字組1之位元位置0至26-RGS，及附加在右邊的RGS+5二進位零。此為將儲存於程式緩衝器522中之後續報告群組在圖5之程式緩衝器522中之開始位置。報告群組為由檢測模組506建立且隨後儲存於程式緩衝器522中之資訊單元。在一實施例中，當由RCA 706規定之RGS欄位744不等於執行階段檢測控制項之當前報告群組大小(亦即，RCA 706會改變RGS欄位744)時，則將RCA 706設定為ROA 702。

剩餘樣本間隔計數欄位742 (RSIC欄位)可由較低特殊權限程式使用MRIC指令更新。RSIC欄位742包括64位元之無正負號之整數，其指示剩餘樣本間隔計數。當執行階段檢測控制項中之RSIC欄位742之值為零或等於縮放因數(*scaling factor*)欄位740 (SF欄位)中之值，且執行階段檢測經啓用時，則下一樣本間隔為基於取樣模式708 (M)及SF欄位740之值的完整間隔。當RSIC欄位742係非零的且小於SF欄位

740，且執行階段檢測經啓用時，下一樣本間隔爲部分間隔。當RSIC欄位742係非零的且大於SF欄位740值，且執行階段檢測經啓用時，下一樣本間隔爲延長間隔。當延長間隔過期時，下一間隔係基於SF欄位740值。當RSIC欄位742經設定爲非零值時，其經受SF欄位740亦經受之相同模型相依最大限制。當RSIC欄位742之原始值爲零時，取樣模式將支配在LRIC指令及MRIC指令之執行期間RSIC欄位742是否經設定爲SF欄位740中之值，或該欄位是否繼續展示爲零，直至執行階段檢測經啓用。

SF欄位740含有64位元之無正負號之整數，其值爲單元之縮放因數計數。該等單元之尺寸係根據模式欄位708 (M欄位)判定。當RSIC欄位742中之值爲零時，SF欄位740提供RSIC欄位742之遞減至零之初始值，在遞減至零時，當前指令被辨識爲一樣本指令，且自SF欄位740值再新間隔計數。SF欄位740之有效值在1至 $2^{64} - 1$ 之範圍中。若規定了零，則採用值一。然而，每一模型可具有SF欄位740之最小值及最大值兩者。最小值及最大值亦可基於模式欄位708而不同。若規定了小於最小值之值，則模型相依最小值被載入。若規定了大於最大值之值，則模型相依最大值被載入。

DC控制欄位736爲4位元之無正負號之整數，其值指明與資料提取或儲存快取未命中相關聯之快取等待層級。亦即，樣本指令遭遇資料存取快取未命中。除非被另一執行階段檢測控制項禁止，否則嘗試儲存表示樣本指令之報告群組，該樣本指令之資料存取在數值上大於或等於由DC控制欄位736之值指明之層級的快取等待層級處經辨識爲未命中。用於資料存取之快取記憶體結構及快取等待層級係模型相依的。對於具有多個運算元或長運算元之指令，其係模型相依於哪一運算元存取(若存在)係用於報告控制。模型相依行爲可忽略DC控制欄位736之值，且因此不使用該值作爲儲存報告群組之原因。

IC欄位734為4位元之無正負號之整數，其值指明與指令提取快取未命中相關聯之快取等待層級。亦即，樣本指令之提取遭遇指令提取快取未命中。對於IC欄位734及DC控制欄位736兩者而言，快取等待層級為特定快取層級存取與進行觀測之處理器的距離之抽象化。等待層級取決於處理器與主儲存器之間的巢套快取層級之量與在多個處理器之間共用此等快取層級之方式的組合。較大等待層級通常對應於消耗較多時間之存取。IC欄位734及DC控制欄位736中之值可被視為快取等待層級之零原點識別。舉例而言，值零對應於L1快取記憶體(亦即，最接近處理器之快取記憶體)。值一因此為下一層快取記憶體，其可被稱為L2快取記憶體，或甚至L1.5快取記憶體(在一些機器中)。值2-15指明額外快取等待層之邏輯漸進，直至達到主記憶體，但不包括主記憶體本身。一般而言，快取記憶體結構不會深達十五層。因此，IC欄位734及DC控制欄位736中之值15被解譯為特殊情況，其分別且無關於快取等待層級地意味：並未出於產生報告群組之儲存之目的而辨識出指令提取或資料存取之快取未命中。除非被另一執行階段檢測控制項禁止，否則嘗試儲存表示樣本指令之報告群組，該樣本指令之提取被辨識在數值上大於或等於由IC欄位734之值指明之層級的快取等待層級處未命中。用於指令提取之快取記憶體結構及快取等待層級係模型相依的。模型相依行為可忽略IC欄位734之值，且因此不使用該值作為儲存報告群組之原因。

快取等待層級更動控制報告控制位元732 (F位元)係用於非分支指令且用於分支預測控制。當執行階段檢測控制項中之F位元732為零時，檢查執行階段檢測控制項之快取報告控制項(IC欄位734及DC控制欄位736)且根據其經定義功能來加以使用。檢查執行階段檢測控制項之分支預測控制項(BPx_n 722、BPxt 724、BPti 726及BPni 728位元)且根據其經定義功能來加以使用。當F位元732為1時，此等相同控制

項被忽略且報告群組被儲存，除非被另一控制項禁止。

資料快取未命中控制位元730 (D位元)指示報告群組是否將被儲存。若D位元730為1，則可或可不將額外類型記錄置於報告群組之含有關於樣本指令之模型相依資料的額外區段中。

MRIC指令包括分支預測(BP)報告控制項(BPx_n 722、BPx_t 724、BP_ti 726及BP_ni 728)。若執行階段檢測控制項中之BP報告控制位元為零，則不檢查相應條件。若BP報告控制位元為1且相應分支預測條件存在，則報告群組被儲存。

BP_x_n位元722在為1時啓用對分支預測資訊之檢查。因此，若樣本分支被錯誤地預測為經採納而實際上未被採納，則報告群組被儲存。

BP_x_t位元724在為1時啓用對分支預測資訊之檢查。因此，若樣本分支被錯誤地預測為未被採納而實際上經採納，則報告群組被儲存。

BP_t_i位元726在為1時啓用對分支預測資訊之檢查。因此，若樣本分支被正確地預測為經採納且實際上被採納，但分支目標被錯誤地預測，則報告群組被儲存。

BP_n_i位元728在為1時啓用對分支預測資訊之檢查。因此，若樣本分支被正確地預測為未被採納且實際上未被採納，且分支目標被錯誤地預測，則報告群組被儲存。

異動執行模式記錄位元720 (X位元)之啓用控制控制著對異動執行模式中止記錄之收集。當執行階段檢測控制項中之X位元720為零時，不收集異動執行模式中止記錄。當X位元720為1時，收集異動執行模式中止記錄且將該等記錄置於圖5之收集緩衝器508中。若一模型未被安裝有異動執行設施，則忽略X位元720。

RIEMIT指令控制位元718 (E位元)控制RIEMIT指令之執行。當在

執行階段檢測經啓用時執行階段檢測控制項中之E位元718爲零或被忽略且當作零來對待時，RIEMIT執行無作業(no-operation)。當E位元718爲1且未被以其他方式忽略時，RIEMIT經啓用以執行其經定義功能。

J位元746在爲零時規定：不管遮罩值如何，條件分支(BC)指令在其他類型分支類別中。若J位元746爲1，則規定遮罩15之BC指令在傳回類型分支類別中。當BC指令規定遮罩1-14時，其不受J位元746影響且始終在其他類型分支類別中。當在傳回類型分支類別中時，R位元716控制至圖5之收集緩衝器508中之包括。當在其他類型分支類別中時，B位元748控制至收集緩衝器508中之包括。其他類型分支類別亦可被指示爲傳送類型分支類別。

指令位址碼位元714 (C位元)控制呼叫類型分支之啓用。若執行階段檢測控制項中之C位元714爲1且指令爲呼叫類型分支，則收集緩衝器508被更新。若對呼叫類型分支及傳回類型分支兩者之模型相依偵測被組合，則C位元714對兩個類型起作用，且R位元716無效。

R位元716爲傳回類型分支之啓用控制項。若執行階段檢測控制項中之R位元716爲1且指令爲傳回類型分支，則收集緩衝器508被更新。

B位元748爲對除了呼叫類型分支及傳回類型分支以外的分支之啓用控制項。若執行階段檢測控制項中之B位元748爲1且指令爲由執行階段檢測辨識之其他類型分支，則收集緩衝器508被更新。

最大位址已超出位元712 (MAE位元)在經設定爲1時指示已儲存了具有經設定爲1之指令位址碼(C欄位)之一或多個報告群組。一旦MAE位元712經設定爲1，繼續執行階段檢測之執行不會將該位元設定回至零。將MAE位元712規定爲零之LRIC指令或MRIC指令之執行會將MAE位元712設定爲零。

執行階段檢測下一個(RINEXT)控制位元710 (N位元)控制著對執行階段檢測下一個指令(其控制樣本指令之執行)之啓用。當執行階段檢測控制項中之N位元710爲零或被忽略且當作零來對待時，RINEXT執行無作業。當N位元710爲1且未被以其他方式忽略時，RINEXT被啓用以執行其經定義功能。

模式欄位708 (M欄位)爲4位元之無正負號之整數，其在執行階段檢測控制項中之值規定用於執行階段檢測控制項的取樣模式。所支援之取樣模式可包括基於對CPU循環進行計數、對指令進行計數之取樣，或可回應於諸如RINEXT之樣本指令而定向至樣本。

報告群組大小欄位744 (RGS)爲3位元之無正負號之整數，其值規定報告群組之記錄之數目(R_{RG})。報告群組中之記錄之數目可自兩個記錄(包括開始/時間戳記記錄及指令最後記錄)變化至多達256個記錄。在一實施例中，上限可爲模型相依的。置於報告群組中之16位元組記錄之數目爲 $2^{(RGS+1)}$ 。

主要CPU能力抑制控制位元738 (Y位元)及次要CPU能力抑制控制位元739 (Z位元)被共同稱爲抑制控制項。對報告群組之儲存的抑制意味著不執行儲存嘗試。當組態中之所有CPU之CPU能力相同時，抑制控制無效且不發生抑制。在一組態中，若一CPU之CPU能力不同於另一CPU之能力，則抑制控制生效，且將至少一CPU稱爲係以CPU能力或主要CPU能力操作，而將至少一其他CPU稱爲係以次要CPU能力操作。主要CPU能力及次要CPU能力係不同操作速度。當Y位元738及Z位元739均爲零時，抑制不發生。當Y位元738爲零且Z位元739爲1時，在CPU(例如，處理器106)以次要CPU能力操作之情況下發生抑制。當Y位元738爲1且Z位元739爲零時，在CPU(例如，處理器106)以主要CPU能力操作之情況下發生抑制。當Y位元738及Z位元739均爲1時，發生抑制。

圖7之以上欄位及位元係欄位之置放及命名之實例，且在本文中為清楚起見而提供。將理解，在其他實施例中，可僅使用該等欄位之一子集，欄位可呈任何次序或在任何位置中，及/或可用不同名稱來表示。

當執行階段檢測經安裝且啓用時，可在收集緩衝器508中擷取許多事件及資料。收集緩衝器508被用以擷取記錄之一集合，該等記錄之內容報告在程式執行期間由處理器106辨識之事件。實例為：一或多個採納分支之執行；異動執行中止事件；快取未命中；及執行階段檢測發出指令之運算元。IC控制欄位734及DC控制欄位736設定一層級，程式可對在該層級採取用以改良指令或資料預取行為之某一校正動作有興趣。RIEMIT指令之執行藉由將一通用暫存器之值儲存至收集緩衝器508中來收集該值。額外資料可被收集及/或儲存於其他緩衝器中，其他緩衝器諸如用以收集模型相依樣本指令資料以建構一執行階段檢測指令記錄之一指令資料緩衝器(IDB) (未描繪)。

所收集之執行階段檢測資訊係以取樣方式報告。對來自指令串流之指令進行取樣。經取樣之指令被稱作樣本指令。當執行階段檢測經啓用時，用於判定樣本指令之若干模式被定義如下。在循環計數模式中，計數為SF 740抑或RSIC 742(其任一者被用以提供用於當前間隔之計數)中所規定之CPU循環之數目。回應於與取樣模式相關聯之一事件調整該計數。舉例而言，當處理器106處在操作狀態中時，該計數可被遞減。當該計數遞減至諸如零之臨限值時，當前指令被辨識為一樣本指令，且將該計數重新初始化至SF 740值且該計數開始隨下一循環遞減。當樣本指令之執行完成時，執行報告(若適當)。

在指令計數模式中，在SF 740抑或RSIC 742(其任一者被用以提供用於當前間隔之計數)中規定計數。針對由單一操作單元組成之指令，在作為用以調整計數之事件之指令完成時遞減計數。當計數遞減

至諸如零之臨限值時，指令為一樣本指令。對於由多個操作單元組成之指令，可按以下方式中之一者遞減計數：

a. 針對可中斷指令，直到部分完成之所有操作單元表示一個已計數單元，針對該已計數單元，計數遞減。

b. 針對可中斷指令，自最近的部分完成起直到最終完成之所有操作單元表示一個已計數單元，針對該已計數單元，計數遞減。

c. 針對在執行由指令之參數規定之處理之CPU判定子部分之後完成的指令，完成表示一個已計數單元，針對該已計數單元，計數遞減。

d. 針對在執行多個操作單元之後完成而不在以上類別a-c中之指令，最後一個操作單元之完成表示一個已計數單元，針對該已計數單元，計數遞減。

當針對指令之任何已計數單元而言計數遞減至零時，指令為一樣本指令。當達到諸如零之臨限值時，將計數重新初始化至SF 740值，且計數開始如以上a-d中所描述地倒數計數(count down)。在計數模式之所有情況下，在樣本指令之最後一個操作單元完成之後發生報告(若適當)。

在導向取樣模式中，當N位元710為1且RINEXT指令被成功執行時，導向取樣發生。樣本指令為RINEXT指令之後的下一順序指令(NSI)。若下一順序指令為一執行類型指令，則樣本指令為該執行類型指令之目標指令。當處於循環計數或指令技術模式中時，可發生導向取樣。計數取樣結合導向取樣及其所導致動作中之任一者繼續且不另外受影響，以下情況除外：若根據計數取樣判定之樣本指令與由導向取樣判定之指令相同，則不儲存兩個報告群組。

不管取樣模式如何，當樣本指令係由RINEXT指令之執行識別時，儲存一報告群組。然而，執行階段檢測控制項Y 738、Z 739、Qs

614及Ps 612繼續有效。

循環計數及指令計數取樣各自基於內部系統事件及例外條件而判定會經受一定量可變性之一適當間隔。倒數計數(countdown)在執行階段檢測自停用轉變至啓用時開始。視可插入於RINEXT與NSI之完成之間的任何事件而定，導向取樣經受較少量之可變性。值得注意的是，中斷可導致被視為NSI之指令不再為NSI。

與模式無關，取樣識別一樣本指令。一旦一樣本指令經識別，收集便在該樣本指令之執行完成時停止，且開始報告。接著應用管理報告之各種報告控制項。在使報告群組之儲存在擱置中時，收集繼續。

當不在異動執行模式中時，在一樣本指令之執行完成時，報告群組之儲存變為在擱置中。當在異動執行模式中時，在一樣本指令之執行完成時，報告群組之儲存被延後，直至異動結束，且接著變為在擱置中。當報告群組之儲存被延後或在擱置中時，若辨識出以下中斷中之任一者，則報告群組可被清除：1)程式中斷；2)緊急機器檢查中斷；3)重新啓動中斷；及4)監督呼叫中斷。

任何擱置中的I/O、外部及可抑制之機器檢查中斷保持擱置，直至報告群組已被儲存或執行階段檢測控制項判定報告群將不被儲存。

每一模式可或可不允許報告控制項之一不同集合。當取樣模式為指令計數抑或循環計數，但導向取樣亦被使用時，可能藉由多個取樣方法來識別出相同樣本指令。當此情況發生，且待使用之報告控制項根據取樣模式而不同時，應用與導向取樣相關聯之報告控制項。

歸因於可能出現之非同步及非請求系統事件，用以對特定指令進行取樣的間隔之精確判定通常不可行。實情為，可將RINEXT指令用以較接近地指明一樣本指令。

當在循環計數模式或指令計數模式中時，RINEXT指令可過於接

近於根據指令計數或循環計數取樣所識別之樣本指令而發出。相關聯的報告群組之內容就好像樣本指令被識別為RINEXT指令之NSI一般，而不像所應用之樣本指令之循環計數或指令計數識別。

若以下例外條件中之任何一或多者得到滿足，則RINEXT之執行可作為無作業來執行：

1. 執行階段檢測控制項係無效的。
2. 在問題狀態中，當前執行階段檢測控制項之Ps 612為零，從而指示問題狀態報告不被准許。
3. 在監督狀態中，當前執行階段檢測控制項之Qs 614為零，從而指示監督狀態報告不被准許。
4. 當前執行階段檢測控制項之N位元710為零，從而指示RINEXT指令本身不被准許。
5. 儲存被抑制。
6. 當前PSW中之一欄位指示執行階段檢測被停用。
7. 一模型相依臨限值將被超過。在一時間段中RINEXT已被發出之次數已超過一模型相依極限。
8. 存在程式緩衝器滿條件。
9. 存在執行階段檢測暫停條件。
10. 下一順序指令為一開始解譯執行指令。
11. 下一順序指令為一監督呼叫指令。

轉而參看圖8，大體上展示了收集緩衝器508之一實施例。如先前所描述，當在程式執行期間啓用執行階段檢測時，執行階段檢測資料係收集於處理器106內。在一實施例中，資料收集於處理器106內之處為收集緩衝器508，且視情況為一指令資料緩衝器。在一實施例中，收集緩衝器508為處理器106之一內部緩衝器，其用以儲存(save)所收集之最近記錄。當偵測到一樣本觸發點時，將該等記錄自收集緩

衝器508複製至程式緩衝器522中以作為將寫入至程式緩衝器522之報告群組之部分。在一實施例中，以非破壞性方式自收集緩衝器複製該等記錄。

收集緩衝器508可被稱為「硬體收集緩衝器」，因為收集緩衝器508位於處理器中，且在一實施例中經實施為表示一給定事件之指令位址802及事件後設資料804之暫存器對之陣列。在一實施例中，指令資料緩衝器亦由暫存器對之陣列來實施。一事件之實例為一採納分支，針對該採納分支，暫存器對可保存該分支之指令位址，且該後設資料可保存分支之目標以及關於分支之歷史行為之資訊。在一實施例中，該等暫存器對經排序，且隨著事件出現於指令串流中而被順序地更新。維持一計數器以指示陣列中之最近經更新輸入項之索引。在一實施例中，收集緩衝器508為一循環緩衝器，且當收集緩衝器508被填滿時，下一事件覆寫陣列中之第一輸入項，且在發生後續事件時陣列之暫存器對之順序更新重新開始。因而，假設陣列CB[0]至CB[N-1]及指示最新更新索引之計數器i，所擷取之事件之追蹤可由序列CB[i]、CB[i-1]、……、CB[1]、CB[0]、CB[N-1]、CB[N-2]、……、CB[i+1]來表示。在另一實施例中，使用兩個指標：指向緩衝器中之最舊輸入項之頭指標，及指向緩衝器中之最新輸入項之尾/當前指標。

在收集緩衝器508中順序地擷取表示處理器106在任何給定執行點處之狀態之事件。將收集緩衝器508用以擷取記錄之一集合，該等記錄之內容報告在程式執行期間由處理器106辨識之事件(例如，一或多個採納分支之執行，異動執行中止事件，RIEMIT指令之運算元等)。在一實施例中，經辨識之事件視圖7中所展示之RICCB之內容而定。圖8中所展示之收集緩衝器508之實施例中之輸入項包括事件指令位址802及其他相關之事件後設資料804。事件後設資料804之實例包括(但不限於)：採納分支之指令位址及該分支之目標(包括關於分支之

歷史行爲之某一資訊)；RIEMIT指令之指令位址及各別暫存器值；及異動中止指令之位址及各別異動復原進入點。

圖8中所展示之收集緩衝器508之實施例能夠儲存多達32個輸入項(亦即，關於32個事件之資訊)，其中由64個位元(例如，位元0:63)規定每一指令位址802且由64個位元(例如，位元64:127)規定事件後設資料804。收集緩衝器之大小(R_{CB})為一模型相依計數，其表示記錄之數目。在圖8中所展示之收集緩衝器508之實施例中，收集緩衝器之位元組大小為16位元組記錄大小之倍數。在一實施例中，收集緩衝器之大小為大於或等於模型之最大報告群組之計數(R_{RG})與報告群組中之未自收集緩衝器獲取之記錄之計數(R_{NC})之間的差的記錄數目。因此，在一實施例中，收集緩衝器之大小經表示為： $R_{CB} \geq (R_{RG} - R_{NC})$ 。

在一實施例中，收集緩衝器508及指令資料緩衝器(若使用指令資料緩衝器)之內容被清除或以其他方式受以下事件影響：(1)中斷；(2)開啓及關閉執行階段檢測設施之PSW位元(例如，位元24)自1變至0；及(3)當執行階段檢測設施處於一異動執行模式中時識別出一樣本指令時(在此情況下，對收集資料緩衝器508及指令資料緩衝器之進一步更新停止且在異動結束時繼續)，此時，報告群組之儲存在擱置中且收集緩衝器508及指令資料緩衝器被清除。

在諸如圖1B中所展示之經模擬主機電腦系統之一實施例中，收集緩衝器508係使用暫存器及/或記憶體實施。在此實施例中，選用的指令資料緩衝器(若存在)亦係使用暫存器及/或記憶體實施。

在實施例中，額外能力可影響資料收集，且可看作提供額外資料收集點，而不實質上干擾先前所描述之正常指令計數或循環計數取樣。此等能力包括RIEMIT指令之執行，RIEMIT指令藉由將一通用暫存器之值儲存至收集緩衝器508中來收集該值。另外，先前所描述之

執行階段檢測控制項中之資料收集控制位元可用以定製所收集資料之類型，例如，E、C、R及B控制位元。以此方式，所收集資料之類型係可程式化的。

在一實施例中，實施一指令資料緩衝器以收集用以建構一執行階段檢測指令記錄之模型相依樣本指令資料。指令資料緩衝器自指令收集資料以便在該指令被識別為一樣本指令時使資料可用。在一實施例中，該指令資料緩衝器為處理器中之一硬體緩衝器/儲存位置，關於可變為一觸發器以作為一樣本點之指令之資訊係儲存於該硬體緩衝器/儲存位置中，使得在登出過程期間，該資訊可與來自收集緩衝器508之資料一起被寫出。類似於收集緩衝器508，該指令資料緩衝器包括指令位址及與該指令相關聯之後設資料。指令資料緩衝器中之後設資料常常為機器相依的，且可包括(但不限於)：快取未命中相關之資訊，及分支預測相關之資訊。

根據實施例，所收集之其他資料可不來自於收集緩衝器508且可不來自於指令資料緩衝器。實例包括用以形成以下各者之部分的資料：(1)報告群組之第一記錄：時間戳記或開始記錄；及(2)額外類型之記錄，其可針對每一個報告群組而建立且因此不儲存於收集緩衝器508中，此等記錄(當存在時)可置於報告群組之額外或機器相依區段中。此等記錄在本文中被稱為「系統資訊記錄」。

圖9描繪在樣本點處儲存至程式緩衝器522之報告群組900之高層級實例。以記錄計的報告群組之大小由 R_{RG} 表示、等於 $2^{(R_{GS}+1)}$ ，其中 R_{GS} 為作為指數之報告群組大小。自除收集緩衝器508外之位置複製之記錄之模型相依數目(R_{NC})在用於報告群組中時可以或可不以非破壞性方式複製。在圖9之實例中， $R_{RG} = 8$ ， $R_{GS} = 2$ ，且 $R_{NC} = 4$ 。圖9中所展示之實例報告群組900包括標頭區段902、主文區段904、額外記錄區段906及報表尾區段908。

標頭區段902可包括用以保存狀態、追蹤及/或時序資訊之一開始記錄或一時間戳記記錄。針對儲存於程式緩衝器中之第一報告群組(亦即，當RCA 706等於ROA 702時)，開始記錄儲存於標頭區段902中。在一實施例中，開始記錄包括以下各者：一為「02」的記錄類型欄位，用於指示目前有多少報告群組儲存於程式緩衝器中的報告群組數目(NRG)欄位，用以指示報告群組之大小的RGS欄位，用於指示程式緩衝器522是否已滿的停止(S)欄位，用於指示執行階段檢測是否被暫停的暫停(H)欄位，及用於指示開始記錄何時被寫入的當日時間(TOD)時鐘欄位。在一實施例中，開始記錄中之該等欄位之至少一子集係來源於RI控制區塊(例如，RICCB)。時間戳記記錄之一實施例具有記錄類型「03」且包括用於指示記錄何時被儲存的TOD時鐘欄位。在一實施例中，針對並非第一報告群組的每一報告群組，時間戳記記錄儲存於標頭區段902中。

報告群組之主文區段904可包括自收集緩衝器508取樣之事件及資訊之多種記錄。事件及資訊可表示(例如)藉由一發出指令擷取之狀態資訊、一異動執行中止、一呼叫、一傳回、一支及填充。

在一實施例中，發出記錄係在RIEMIT指令之成功執行時建立且儲存於收集緩衝器508中。發出記錄之一實施例包括以下各者：為「10」的記錄類型欄位，用以指示當前PSW之指令位址位元位置在發出記錄中之表示方式的指令位址碼欄位，一指令位址欄位(其視定址模式(例如，64、31或24位元)而改變且含有RIEMIT指令或執行類型指令(若RIEMIT為執行類型指令之目標)之指令位址)，及用於儲存來自RIEMIT指令規定之通用暫存器之資料的發出資料欄位。

在一實施例中，異動執行模式中止記錄係藉由一隱含中止或藉由執行一異動中止指令而建立且儲存於收集緩衝器508中。中止記錄之一實施例包括以下各者：為「11」的記錄類型欄位，用以指示當前

PSW之指令位址位元位置在異動執行中止記錄中之表示方式的指令位址碼欄位，一指令位址欄位(其視定址模式(例如，64、31或24位元)而改變且含有被中止指令或執行類型指令(若被中止指令為一執行類型指令之目標)之指令位址)，及用於與中止相關聯之任何模型相依資料的欄位。

在一實施例中，呼叫記錄係藉由執行諸如以下各者之一呼叫類型分支指令而建立：當R2欄位為非零時的BRANCH AND SAVE (BASR)、BRANCH AND SAVE (BAS)、BRANCH RELATIVE AND SAVE LONG、BRANCH RELATIVE AND SAVE、當R2欄位為非零時的BRANCH AND LINK (BALR)、BRANCH AND LINK (BAL)及當R2欄位為非零時的BRANCH AND SAVE AND SET MODE。呼叫記錄之一實施例包括以下各者：為「12」的記錄類型欄位，用以指示當前PSW之指令位址位元位置在呼叫記錄中之表示方式的指令位址碼欄位，一指令位址欄位(其視定址模式(例如，64、31或24位元)而改變且含有分支指令或執行類型指令(若分支指令為一執行類型指令之目標)之位址)，及用於指示分支是否被正確預測的正常執行(well behaved)欄位，及含有分支目標位址(亦被稱為「經呼叫位置」)的目標位址欄位。

傳回記錄及傳送記錄可具有與呼叫記錄相同之格式。在一實施例中，傳回記錄具有為「13」的記錄類型欄位且係藉由執行一傳回類型分支指令(諸如，當R2欄位為非零且遮罩為15時的BRANCH ON CONDITION (BCR))而建立。對於傳回記錄，指令位址欄位含有分支指令或執行類型指令(若分支為一執行類型指令之目標)之位址，且目標位址欄位含有傳回位置。

在一實施例中，傳送記錄具有為「14」的記錄類型欄位且係藉由執行諸如以下各者之一傳回類型分支指令而建立：a. 當R2欄位為

非零且遮罩在1-14之範圍中時的BRANCH ON CONDITION (BCR) ; b. 當J位元為零或遮罩在1-14之範圍中時的BRANCH ON CONDITION (BC) ; c. BRANCH ON COUNT (BCT, BCTR, BCTG, BCTGR) ; d. BRANCH ON INDEX HIGH (BXH, BXHG) ; e. BRANCH ON INDEX LOW OR EQUAL (BXLE, BXLEG) ; f. BRANCH RELATIVE ON CONDITION (BRC) ; g. BRANCH RELATIVE ON CONDITION LONG (BRCL) ; h. BRANCH RELATIVE ON COUNT (BRCT, BRCTG) ; i. BRANCH RELATIVE ON COUNT HIGH (BRCTH) ; j. BRANCH RELATIVE ON INDEX HIGH (BRXH, BRXHG) ; k. BRANCH RELATIVE ON INDEX LOW OR EQUAL (BRXLE, BRXLG) ; l. COMPARE AND BRANCH (CRB, CGRB) ; m. COMPARE AND BRANCH RELATIVE (CRJ, CGRJ) ; n. COMPARE IMMEDIATE AND BRANCH (CIB, CGIB) ; o. COMPARE IMMEDIATE AND BRANCH RELATIVE (CIJ, CGIJ) ; p. COMPARE LOGICAL AND BRANCH (CLRB, CLGRB) ; q. COMPARE LOGICAL AND BRANCH RELATIVE (CLRJ, CLGRJ) ; r. COMPARE LOGICAL IMMEDIATE AND BRANCH (CLIB, CLGIB) ; 及 s. COMPARE LOGICAL IMMEDIATE AND BRANCH RELATIVE (CLIJ, CLGIJ)。傳送記錄係在分支經採納時建立。對於傳送記錄，指令位址欄位含有分支指令或執行類型指令(若分支為一執行類型指令之目標)之位址，且目標位址欄位含有傳回位置。

當收集緩衝器508中之有效記錄之數目不足以填滿具有當前RGS之報告群組時，在報告群組中使用填充記錄。填充記錄之一實施例包括為「00」的記錄類型欄位，其用以指示該記錄為一填充記錄且剩餘位元組係未定義的。

額外記錄區段906(在存在時)可含有模型相依記錄。在一實施例

中，除了記錄類型經設定為「01」以指示該記錄為一額外記錄且該額外記錄之剩餘位元組可含有模型相依資料之外，額外記錄之格式類似於填充記錄。

報表尾區段908可包括含有關於一樣本指令之執行之資訊的指令記錄。在針對一樣本指令儲存一報告群組時建立指令記錄。指令記錄之一實施例包括以下各者：為「04」的記錄類型欄位，用以指示當前PSW之指令位址位元位置在指令記錄中之表示方式的指令位址碼欄位，一指令位址欄位(其視定址模式(例如，64、31或24位元)而改變且含有樣本指令或執行類型指令(若樣本指令為一執行類型指令之目標)之指令位址)，及含有自指令資料緩衝器(IDB)收集之任何模型相依資料的IDB欄位。

如先前所描述，執行階段檢測功能為一新設施，其不僅可在實驗室環境中使用或用於離線分析，而且可在執行階段在程式內之即時軟體環境(live software environment)中使用，且受程式控制。最初，特殊權限狀態可設定處理器106之控制項以管理執行階段檢測。在一實施例中，控制項之集合最初係藉由特殊權限狀態對載入執行階段指令控制(LRIC)指令之成功執行而載入。藉由提供自一較低特殊權限狀態開啓及關閉執行階段檢測設施之能力來增強執行階段檢測設施之靈活性。以此方式，由執行階段檢測設施收集之資料可以特定指令為目標。

根據實施例，RIOFF指令及RION指令均可由在一較低特殊權限狀態中執行之應用程式執行。若RIOFF指令之執行成功，則在RIOFF指令之執行成功完成時停用執行階段檢測；否則，若RIOFF指令之執行不成功，則RIOFF指令將不影響執行階段檢測設施之狀態(例如，啓用或停用)。類似地，若RION指令之執行成功，則在RION指令之執行成功完成時啓用執行階段檢測；否則，若RION指令之執行不成

功，則RION指令將不影響執行階段檢測設施之狀態(例如，啓用或停用)。

圖 11 描繪根據一實施例之一RIOFF指令。如圖 11 中所展示，RIOFF指令 1100 包括操作碼 1102 及 1104 (在此特定情況下亦被稱為「運算碼」或「經劃分運算碼」)。運算碼 1102 及 1104 向處理器(諸如圖 5 之處理器 106)識別RIOFF指令 1100。圖 11 描繪RIOFF指令之一個實施例，一般熟習此項技術者將理解，在其他實施例中，RIOFF指令可以不同方式進行格式化及/或可含有不同運算元及運算碼。

圖 12 描繪根據一實施例之一RIOFF指令之程序流程。在一實施例中，圖 12 之程序流程係由圖 5 之檢測模組 506 執行。在區塊 1202，提取(例如，自一指令串流)由一較低特殊權限狀態程式(例如，在問題狀態中執行之應用程式 518)發出之一RIOFF指令。在一實施例中，檢查 PSW 之一位元(例如，位元 15)以判定該程式是在一監督狀態中抑或在一較低特殊權限狀態(在本文中亦被稱為「問題狀態」)下執行。在區塊 1204，判定RIOFF指令之執行是否被准許。RICCB中之執行階段檢測 S 位元(僅由LRIC控制)判定是否允許該較低特殊權限狀態程式執行RIOFF指令。在一實施例中，若當前執行階段檢測控制項中(例如，在RICCB中)之執行階段檢測 S 位元經設定為 1，則允許該較低特殊權限狀態程式執行RIOFF指令且處理在區塊 1208 繼續。替代地，若 S 位元經設定為 0，則不允許該較低特殊權限狀態程式執行RIOFF指令且處理在區塊 1206 繼續。在區塊 1206，RIOFF指令不改變先前設定，且執行階段控制項及PSW保持其先前值。在一實施例中，在區塊 1206，將條件碼設定為 2 以指示較低特殊權限狀態執行未被啓用。

在區塊 1208，判定當前執行階段檢測控制項(例如，在RICCB中)之有效性位元(亦被稱為 V 位元)是否設定為 1。該有效性位元指示處理器中之先前由LRIC指令設定的執行階段檢測控制項之集合之有效

性。若當前執行階段檢測控制項無效(亦即，先前LRIC指令無效)，則處理在區塊1201繼續。在一實施例中，在區塊1210，將條件碼設定為3以指示當前執行階段檢測控制項無效。

若該有效性位元經設定為1，其指示執行階段檢測控制項有效，則處理在區塊1212繼續，在區塊1212，當前執行階段RSIC之遞減被抑制且為了一後續RION指令而保留該值。處理在區塊1214繼續，在區塊1214，將PSW中之RI位元(例如，位元24)設定為零。在一實施例中，若PSW之位元24已為零，則RIOFF之執行完成且將條件碼設定為零。在一實施例中，執行一EXTRACT PSW指令以判定PSW位元24之當前值。

圖13描繪根據一實施例之一RION指令。如圖13中所展示，RION指令1300包括操作碼1302及1304(在此特定情況下亦被稱為「運算碼」或「經劃分運算碼」)。運算碼1302及1304向處理器(諸如圖5之處理器106)識別RION指令1300。圖13描繪RION指令之一個實施例，一般熟習此項技術者將理解，在其他實施例中，RION指令可以不同方式進行格式化及/或可含有不同運算元及運算碼。

圖14描繪根據一實施例之一RION指令之程序流程。在一實施例中，圖14之程序流程係由圖5之檢測模組506執行。在區塊1402，提取(例如，自一指令串流)由一較低特殊權限狀態程式(例如，在問題狀態中執行之應用程式518)發出之一RION指令。在一實施例中，檢查PSW之一位元(例如，位元15)以判定該程式是在一監督狀態中抑或在一較低特殊權限狀態(在本文中亦被稱為「問題狀態」)下執行。在區塊1404，判定RION指令之執行是否被准許。執行階段檢測S位元(僅由LRIC控制)判定是否允許該較低特殊權限狀態程式執行RION指令。在一實施例中，若當前執行階段檢測控制項中(例如，在RICCB中)之執行階段檢測S位元經設定為1，則允許該較低特殊權限狀態程式執行

RION指令且處理在區塊1408繼續。替代地，若S位元經設定為0，則不允許該較低特殊權限狀態程式執行RION指令且處理在區塊1406繼續。在一實施例中，在區塊1406，RION指令不改變先前設定，且執行階段控制及PSW保持其先前值。在一實施例中，在區塊1406，將條件碼設定為2以指示較低特殊權限狀態執行未被啓用。

在區塊1408，判定當前執行階段檢測控制項(例如，在RICCB中)之有效性位元(亦被稱為V位元)是否設定為1。該有效性位元指示處理器中之先前由LRIC指令設定的執行階段檢測控制項之集合之有效性。若當前執行階段檢測控制項無效(亦即，先前LRIC指令無效)，則處理在區塊1410繼續。在一實施例中，在區塊1410，將條件碼設定為3以指示當前執行階段檢測控制項無效。

若該有效性位元經設定為1，其指示執行階段檢測控制項有效，則處理在區塊1412繼續，在區塊1412，收集緩衝器及指令資料緩衝器(若存在)之內容被清除。在一實施例中，僅當PSW中之RI位元先前經設定為零時，才在區塊1412清除該等緩衝器。處理在區塊1414繼續，在區塊1414，將PSW中之RI位元(例如，位元24)設定為1。在一實施例中，若PSW之位元24已為1，則RION指令之執行完成且將條件碼設定為零。在一實施例中，執行一EXTRACT PSW指令以判定PSW位元24之當前值。

在一實施例中，若執行階段檢測設施正以取樣模式0或1執行(如(例如)RCCB所判定)，則使用非零RSIC以繼續間隔之剩餘部分。若RSIC為零，則將一新取樣間隔初始化至縮放因數之值且將RICCB中之A位元設定為1。

如上所述，實施例可以電腦實施之程序及用於實踐彼等程序之裝置之形式體現。一實施例可包括在電腦可讀/可用媒體1502上的如圖15中所描繪之電腦程式產品1500，該電腦可讀/可用媒體1502具有

含有體現於作為製品之有形媒體中之指令之電腦程式碼邏輯1504。電腦可讀/可用媒體1502之例示性製品可包括軟碟、CD-ROM、硬碟機、通用串流匯流排(USB)隨身碟或任何其他電腦可讀儲存媒體，其中，當電腦程式碼邏輯1504被載入至電腦中且由電腦執行時，該電腦變為用於實踐本發明之裝置。實施例包括電腦程式碼邏輯1504，該電腦程式碼邏輯(例如)儲存於儲存媒體中、載入至電腦中及/或由電腦執行，抑或經由某一傳輸媒體(諸如，經由電佈線或纜線、經由光纖或經由電磁輻射)進行傳輸，其中，當電腦程式碼邏輯1504被載入至電腦中且由電腦執行時，該電腦變為用於實踐本發明之裝置。當實施於一通用微處理器上時，電腦程式碼邏輯1504之多個段組態該微處理器以建立特定邏輯電路。

技術效果及益處包括將由一執行階段檢測設施進行之取樣限於一應用程式之執行追蹤之一子集的能力。此可導致來自檢測之更集中的資料集。另外，藉由將取樣限於執行追蹤之一子集，必須管理、緩衝及減少檢測資料之成本降低。

本文中所使用之術語僅用於描述特定實施例之目的且不欲限制本發明。如本文中所使用，除非上下文另有清晰指示，否則單數形式「一」及「該」意欲亦包括複數形式。將進一步理解，術語「包含」在用於本說明書中時規定所陳述之特徵、整數、步驟、操作、元件及/或組件之存在，但不排除一或多個其他特徵、整數、步驟、操作、元件、組件及/或其群組之存在或添加。

以下申請專利範圍中之所有構件或步驟加功能元件之相應結構、材料、動作及等效物意欲包括用於連同如具體所主張之其他所主張元件一起執行功能的任何結構、材料或動作。已出於說明及描述目的呈現了本發明之描述，但該描述不欲為詳盡的或限於所揭示之形式下的本發明。在不脫離本發明之範疇及精神的情況下，許多修改及變

化對於一般熟習此項技術者將顯而易見。選擇並描述實施例以便最佳地解釋本發明之原理及實務應用，且使其他一般熟習此項技術者能夠理解本發明之各種實施例，該等實施例具有適合於所設想之特定用途的各種修改。

如熟習此項技術者將瞭解，本發明之態樣可體現為系統、方法或電腦程式產品。相應地，本發明之態樣可採用完全硬體實施例、完全軟體實施例(包括韌體、常駐軟體、微碼等)或組合軟體態樣與硬體態樣之實施例的形式，該等實施例在本文中皆可通稱為「電路」、「模組」或「系統」。此外，本發明之態樣可採用體現於一或多個電腦可讀媒體中之電腦程式產品的形式，該一或多個電腦可讀媒體具有體現於其上之電腦可讀程式碼。

可利用一或多個電腦可讀媒體之任何組合。電腦可讀媒體可為電腦可讀信號媒體或電腦可讀儲存媒體。電腦可讀儲存媒體可為(例如，但不限於)電子、磁性、光學、電磁、紅外線或半導體系統、裝置或器件，或前述各者之任何合適組合。電腦可讀儲存媒體之更特定實例(非詳盡清單)將包括以下各者：具有一或多條導線之電連接件、攜帶型電腦磁片、硬碟、隨機存取記憶體(RAM)、唯讀記憶體(ROM)、可抹除可程式化唯讀記憶體(EPROM或快閃記憶體)、光纖、攜帶型光碟唯讀記憶體(CD-ROM)、光學儲存器件、磁性儲存器件或前述各者之任何合適組合。在本文件之上下文中，電腦可讀儲存媒體可為可含有或儲存供指令執行系統、裝置或器件使用或結合指令執行系統、裝置或器件使用的程式之任何有形媒體。

電腦可讀信號媒體可包括傳播資料信號，該傳播之資料信號具有體現於其中(例如，在基頻中或作為載波之部分)之電腦可讀程式碼。此傳播信號可採用多種形式中之任一者，包括(但不限於)電磁、光學或其任何合適組合。電腦可讀信號媒體可為並非電腦可讀儲存媒

體且可傳達、傳播或輸送供指令執行系統、裝置或器件使用或結合指令執行系統、裝置或器件使用的程式之任何電腦可讀媒體。

可使用任何適當媒體來傳輸體現於電腦可讀媒體上之程式碼，適當媒體包括(但不限於)無線、有線、光纖纜線、RF等或前述各者之任何合適組合。

可以一或多種程式設計語言之任何組合來撰寫用於執行本發明之態樣之操作的電腦程式碼，該一或多種程式設計語言包括物件導向式程式設計語言(諸如，Java、Smalltalk、C++或其類似者)及習知程序性程式設計語言(諸如，「C」程式設計語言或類似程式設計語言)。程式碼可完全在使用者之電腦上執行，部分地在使用者之電腦上執行，作為獨立套裝軟體而執行，部分地在使用者之電腦上執行且部分地在遠端電腦上執行，或完全在遠端電腦或伺服器上執行。在完全在遠端電腦或伺服器上執行的情形中，遠端電腦可經由任何類型之網路(包括區域網路(LAN)或廣域網路(WAN))連接至使用者之電腦，或可連接至外部電腦(例如，使用網際網路服務提供者，經由網際網路)。

上文中參考根據本發明之實施例之方法、裝置(系統)及電腦程式產品之流程圖說明及/或示意圖來描述本發明之態樣。將理解，可藉由電腦程式指令來實施該等流程圖說明及/或方塊圖中之每一區塊及該等流程圖說明及/或方塊圖中之區塊之組合。可將此等電腦程式指令提供至通用電腦、專用電腦或其他可程式化資料處理裝置之處理器以產生一機器，以使得經由該電腦或其他可程式化資料處理裝置之處理器執行的指令產生用於實施該或該等流程圖及/或方塊圖區塊中所規定之功能/動作的構件。

亦可將此等電腦程式指令儲存於電腦可讀媒體中，其可指導電腦、其他可程式化資料處理裝置或其他器件以特定方式發揮作用，使得儲存於該電腦可讀媒體中之該等指令產生一製品，該製品包括實施

該或該等流程圖及/或方塊圖區塊中所規定之功能/動作之指令。

亦可將該等電腦程式指令載入至電腦、其他可程式化資料處理裝置或其他器件上，以使一系列操作步驟在該電腦、其他可程式化裝置或其他器件上執行以產生一電腦實施之程序，使得在該電腦或其他可程式化裝置上執行之指令提供用於實施該或該等流程圖及/或方塊圖區塊中所規定之功能/動作之程序。

如上所述，實施例可以電腦實施之程序及用於實踐彼等程序之裝置之形式體現。在多個實施例中，本發明係體現於由一或多個網路元件執行之電腦程式碼中。實施例包括在一電腦可用媒體上之一電腦程式產品，該電腦可用媒體具有含有體現於作為製品之有形媒體中之指令之電腦程式碼邏輯。電腦可用媒體之例示性製品可包括軟碟、CD-ROM、硬碟機、通用串流匯流排(USB)隨身碟或任何其他電腦可讀儲存媒體，其中，當電腦程式碼邏輯被載入至電腦中且由電腦執行時，該電腦變為用於實踐本發明之裝置。實施例包括電腦程式碼邏輯，該電腦程式碼邏輯(例如)儲存於儲存媒體中、載入至電腦中及/或由電腦執行，抑或經由某一傳輸媒體(諸如，經由電佈線或纜線、經由光纖或經由電磁輻射)進行傳輸，其中，當電腦程式碼邏輯被載入至電腦中且由電腦執行時，該電腦變為用於實踐本發明之裝置。當實施於一通用微處理器上時，電腦程式碼邏輯之多個段組態該微處理器以建立特定邏輯電路。

圖中之流程圖及方塊圖說明根據本發明之各種實施例的系統、方法及電腦程式產品之可能實施的架構、功能性及操作。就此而言，流程圖或方塊圖中之每一區塊可表示程式碼之模組、段或部分，其包含用於實施規定邏輯功能的一或多個可執行指令。亦應注意，在一些替代實施中，區塊中所提到之功能可不以諸圖中所提到之次序發生。舉例而言，視所涉及之功能性而定，連續展示的兩個區塊實際上可實

質上同時執行，或該等區塊有時可以相反次序執行。亦應注意，可藉由執行規定功能或動作之基於專用硬體之系統或專用硬體與電腦指令之組合來實施方塊圖及/或流程圖說明之每一區塊及方塊圖及/或流程圖說明中之區塊的組合。

【符號說明】

1	處理器
2	主儲存器(電腦記憶體)
3	動態位址轉譯(DAT)
4	指令提取單元
5	載入/儲存單元
6	指令解碼單元
7	轉譯後備緩衝器(TLB)
8	指令執行單元
9	快取記憶體
10	網路
11	儲存器件
21	經模擬主機電腦系統
22	記憶體
23	模擬常式記憶體
27	原生處理器
29	經模擬主機處理器(或虛擬主機處理器)
50	主機電腦
100	系統
101	基本電腦系統
102	顯示器件
103	滑鼠

104	鍵盤
105	記憶體
106	處理器
107	長期儲存器
108	與網路之通信
109	網路
110	印表機/掃描器
111	程式設計碼
112	應用程式
200	資料處理網路
201	工作站
202	工作站
203	工作站
204	工作站
205	工作站
206	閘道電腦(用戶端伺服器)
207	網路/網際網路
208	應用程式伺服器(遠端伺服器)
210	使用者
211	使用者
303	快取記憶體
304	I/O單元
305	指令提取單元
306	解碼/分派單元
307	執行單元
308	執行單元/分支單元

309	架構化暫存器
310	執行單元/載入/儲存單元
311	程式計數器(指令計數器)
312	動態位址轉譯(DAT)
401	其他處理器單元
402	算術邏輯單元(ALU)
403	暫存器電路
404	暫存器電路
405	暫存器電路
406	暫存器電路
407	介接邏輯
408	其他架構化設施
425	其他電路
426	算術邏輯單元(ALU)
427	輸入暫存器電路
428	輸入暫存器電路
429	輸入暫存器電路
430	輸出暫存器電路
432	分支歷史表
455	快取記憶體/記憶體介面或其他元件
458	算術邏輯單元(ALU)
463	控制邏輯
500	系統
504	執行階段記憶體
506	檢測模組
508	收集緩衝器

510	暫存器
512	程式狀態字組(PSW)
514	主記憶體
516	作業系統
518	應用程式
520	儲存器
522	程式緩衝器
600	控制區塊部分
602	有效性位元
604	S位元
606	K位元
608	H位元
610	0位元
612	較低特殊權限狀態樣本報告控制位元(Ps位元)
614	監督狀態樣本報告控制位元(Qs位元)
616	較低特殊權限狀態收集緩衝器控制位元(Pc位元)
618	監督狀態收集緩衝器控制位元(Qc位元)
620	G位元
622	U位元
624	L位元
626	金鑰欄位
700	控制區塊
702	執行階段檢測程式緩衝器原始位址(ROA)
704	執行階段檢測程式緩衝器極限位址(RLA)
706	執行階段檢測程式緩衝器當前位址(RCA)
708	取樣模式

710	執行階段檢測下一個(RINEXT)控制位元(N位元)
712	最大位址已超出位元(MAE位元)
714	指令位址碼位元(C位元)
716	R位元
718	RIEMIT指令控制位元(E位元)
720	異動執行模式記錄之啓用控制位元(X位元)
722	BPxn位元
724	BPxt位元
726	BPti位元
728	BPni位元
730	資料快取未命中控制位元(D位元)
732	快取等待層級更動控制報告控制位元(F位元)
734	IC欄位
736	DC控制欄位
738	主要CPU能力抑制控制位元
739	次要CPU能力抑制控制位元
740	縮放因數欄位(SF欄位)
742	RSIC欄位
744	報告群組大小欄位(RGS欄位)
746	J位元
802	指令位址
804	事件後設資料
900	報告群組
902	標頭區段
904	主文區段
906	額外記錄區段

908	報表尾區段
1100	執行階段檢測關閉(RIOFF)指令
1102	操作碼
1104	操作碼
1300	執行階段檢測開啓(RION)指令
1302	操作碼
1304	操作碼
1500	電腦程式產品
1502	電腦可讀/可用媒體
1504	電腦程式碼邏輯

申請專利範圍

1. 一種用於在一處理器上啟用及停用一執行階段檢測設施之執行之電腦程式產品，該電腦程式產品包含：

一有形儲存媒體，其可由一處理電路讀取且儲存供該處理電路執行以用於執行包含以下步驟之一方法之指令：

由一處理器提取供該處理器在第一狀態中執行之一在多執行緒環境中之一執行中之執行緒之指令，該指令為一執行階段檢測設施關閉(RIOFF)指令及一執行階段檢測設施開啟(RION)指令中之一者；

基於由該處理器判定：該執行階段檢測設施准許在該第一權限狀態中執行該指令且與該執行階段檢測設施相關聯之控制項有效，執行該指令，該執行包含以下操作中之任一者：

基於該指令為該RIOFF指令而停用該執行階段檢測設施，該停用包括更新該處理器之一程式狀態字組(PSW)中之一執行階段檢測設施狀態位元以指示該處理器不應擷取執行階段檢測資料；及

基於該指令為該RION指令而啟用該執行階段檢測設施，該啟用包括更新該PSW中之該執行階段檢測設施狀態位元以指示該處理器應擷取執行階段檢測資料，

其中，該PSW與該執行中之執行緒相關聯，該執行中之執行緒之執行階段檢測設施之狀態，跨越執行中的執行緒之分派在PSW中被維持。

2. 如請求項1之電腦程式產品，其中該方法進一步包含：

由該處理器提取一執行階段檢測控制區塊(RICCB)，該RICCB包括先前由在一特殊權限狀態中執行之一程式設定至一值之一

問題狀態執行控制位元，其中該判定該執行階段檢測設施准許在該第一狀態中執行該指令係基於該問題狀態執行控制位元之該值，其中該第一狀態與該特殊權限狀態不同。

3. 如請求項1之電腦程式產品，其中該方法進一步包含：

由該處理器提取一執行階段檢測控制區塊(RICCB)，該RICCB包括先前由在一特殊權限狀態中執行之一程式設定至一值之一有效性位元，其中該判定與該執行階段檢測設施相關聯之控制項有效係基於該有效性位元之該值。

4. 如請求項1之電腦程式產品，其中該方法進一步包含：

基於該啟用：

由該處理器基於在該處理器上執行之一應用程式之指令之一指令串流而擷取該執行階段檢測資料，該擷取包含將該執行階段檢測資料儲存於該處理器之一收集緩衝器中；

由該處理器偵測一執行階段檢測樣本點觸發器；及

基於該偵測到該執行階段檢測樣本點觸發器而將該收集緩衝器之內容複製至一程式緩衝器作為一報告群組，該程式緩衝器位於主儲存器中可由該應用程式存取之一位址空間中。

5. 如請求項4之電腦程式產品，其中該方法進一步包含在該收集緩衝器中擷取對應於在該指令串流之該執行期間偵測到之事件之指令位址及後設資料。

6. 如請求項4之電腦程式產品，其中該報告群組包括預定數目個包含該收集緩衝器之內容之一或多個檢測記錄及系統資訊記錄。

7. 如請求項4之電腦程式產品，其中該複製包括：自該程式緩衝器之一當前位址開始將該報告群組複製至該程式緩衝器中，該程式緩衝器以由一指令可存取控制區塊規定之一程式緩衝器原始位址儲存，該指令可存取控制區塊亦規定該程式緩衝器中之一

最後一個位元組之一位址及該程式緩衝器中之該當前位址。

8. 如請求項1之電腦程式產品，其中該方法進一步包含：

基於該停用而儲存一剩餘樣本間隔計數(RSIC)欄位；

由該處理器提取一RION指令；及

恢復該RSIC欄位。

9. 一種用於在一處理器上啟用及停用一執行階段檢測設施之執行之方法，該方法包含：

由一處理器提取供該處理器在第一狀態中執行之一在多執行緒環境中之一執行中之執行緒之指令，該指令為一執行階段檢測設施關閉(RIOFF)指令及一執行階段檢測設施開啟(RION)指令中之一者；

基於由該處理器判定：該執行階段檢測設施准許在該第一狀態中執行該指令且與該執行階段檢測設施相關聯之控制項有效，執行該指令，該執行包含以下操作中之任一者：

基於該指令為該RIOFF指令而停用該執行階段檢測設施，該停用包括更新該處理器之一程式狀態字組(PSW)中之一執行階段檢測設施位元以指示該處理器不應擷取執行階段檢測資料；及

基於該指令為該RION指令而啟用該執行階段檢測設施，該啟用包括更新該PSW中之該執行階段檢測設施位元以指示該處理器應擷取執行階段檢測資料，

其中，該PSW與該執行中之執行緒相關聯，該執行中之執行緒之執行階段檢測設施之狀態，跨越執行中的執行緒之分派在PSW中被維持。

10. 如請求項9之方法，其進一步包含：

由該處理器提取一執行階段檢測控制區塊(RICCB)，該RICCB

包括先前由在一特殊權限狀態中執行之一程式設定至一值之一問題狀態執行控制位元，其中該判定該執行階段檢測設施准許在該較低特殊權限狀態中執行該指令係基於該問題狀態執行控制位元之該值。

11. 如請求項9之方法，其進一步包含：

由該處理器提取一執行階段檢測控制區塊(RICCB)，該RICCB包括先前由在一特殊權限狀態中執行之一程式設定至一值之一有效性位元，其中該判定與該執行階段檢測設施相關聯之控制項有效係基於該有效性位元之該值。

12. 如請求項9之方法，其進一步包含，基於該啟用：

由該處理器基於在該處理器上執行之一應用程式之指令之一指令串流而擷取該執行階段檢測資料，該擷取包含將該執行階段檢測資料儲存於該處理器之一收集緩衝器中；

由該處理器偵測一執行階段檢測樣本點觸發器；及

基於該偵測到該執行階段檢測樣本點觸發器而將該收集緩衝器之內容複製至一程式緩衝器作為一報告群組，該程式緩衝器位於主儲存器中可由該應用程式存取之一位址空間中。

13. 如請求項12之方法，其進一步包含在該收集緩衝器中擷取對應於在該指令串流之該執行期間偵測到之事件之指令位址及後設資料。

14. 如請求項12之方法，其中該報告群組包括預定數目個包含該收集緩衝器之內容之一或多個檢測記錄及系統資訊記錄。

15. 如請求項12之方法，其中該複製包括：自該程式緩衝器之一當前位址開始將該報告群組複製至該程式緩衝器中，該程式緩衝器以由一指令可存取控制區塊規定之一程式緩衝器原始位址儲存，該指令可存取控制區塊亦規定該程式緩衝器中之一最後一

個位元組之一位址及該程式緩衝器中之該當前位址。

16. 如請求項9之方法，其進一步包含：

基於該停用而儲存一剩餘樣本間隔計數(RSIC)欄位；

由該處理器提取一RION指令；及

恢復該RSIC欄位。

17. 一種用於在一處理器上啟用及停用一執行階段檢測設施之執行之系統，該系統包含：

一處理器，該系統經組態以執行包含以下操作之一方法：

由該處理器提取供該處理器在一較低特殊權限狀態中執行之一在多執行緒環境中之一執行中之執行緒之指令，該指令為一執行階段檢測設施關閉(RIOFF)指令及一執行階段檢測設施開啟(RION)指令中之一者；

基於由該處理器判定：該執行階段檢測設施准許在該較低特殊權限狀態中執行該指令且與該執行階段檢測設施相關聯之控制項有效，執行該指令，該執行包含以下操作中之任一者：

基於該指令為該RIOFF指令而停用該執行階段檢測設施，該停用包括更新該處理器之一程式狀態字組(PSW)中之一執行階段檢測設施位元以指示該處理器不應擷取執行階段檢測資料；及

基於該指令為該RION指令而啟用該執行階段檢測設施，該啟用包括更新該PSW中之該執行階段檢測設施位元以指示該處理器應擷取執行階段檢測資料，

其中，該PSW與該執行中之執行緒相關聯，該執行中之執行緒之執行階段檢測設施之狀態，跨越執行中的執行緒之分派在PSW中被維持。

18. 如請求項17之系統，其中該方法進一步包含：

由該處理器提取一執行階段檢測控制區塊(RICCB)，該 RICCB 包括先前由在一特殊權限狀態中執行之一程式設定至一值之一問題狀態執行控制位元，其中該判定該執行階段檢測設施准許在該第一狀態中執行該指令係基於該問題狀態執行控制位元之該值，其中該第一狀態不同於該特殊權限狀態。

19. 如請求項17之系統，其中該方法進一步包含：

由該處理器提取一執行階段檢測控制區塊(RICCB)，該 RICCB 包括先前由在一特殊權限狀態中執行之一程式設定至一值之一有效性位元，其中該判定與該執行階段檢測設施相關聯之控制項有效係基於該有效性位元之該值。

20. 如請求項17之系統，其中該方法進一步包含：

基於該啟用：

由該處理器基於在該處理器上執行之一應用程式之指令之一指令串流而擷取該執行階段檢測資料，該擷取包含將該執行階段檢測資料儲存於該處理器之一收集緩衝器中；

由該處理器偵測一執行階段檢測樣本點觸發器；及

基於該偵測到該執行階段檢測樣本點觸發器而將該收集緩衝器之內容複製至一程式緩衝器作為一報告群組，該程式緩衝器位於主儲存器中可由該應用程式存取之一位址空間中。

圖式

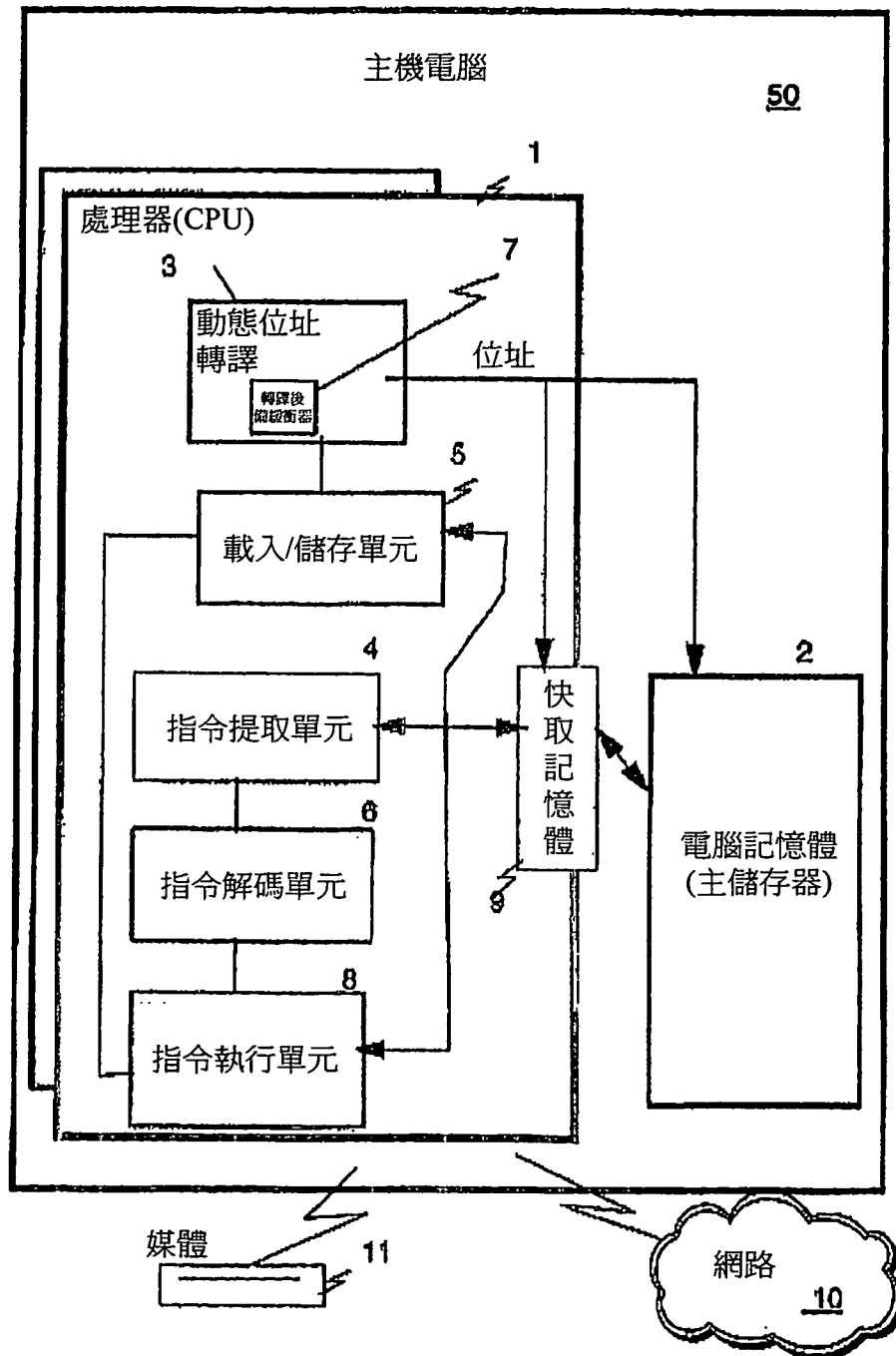


圖1A

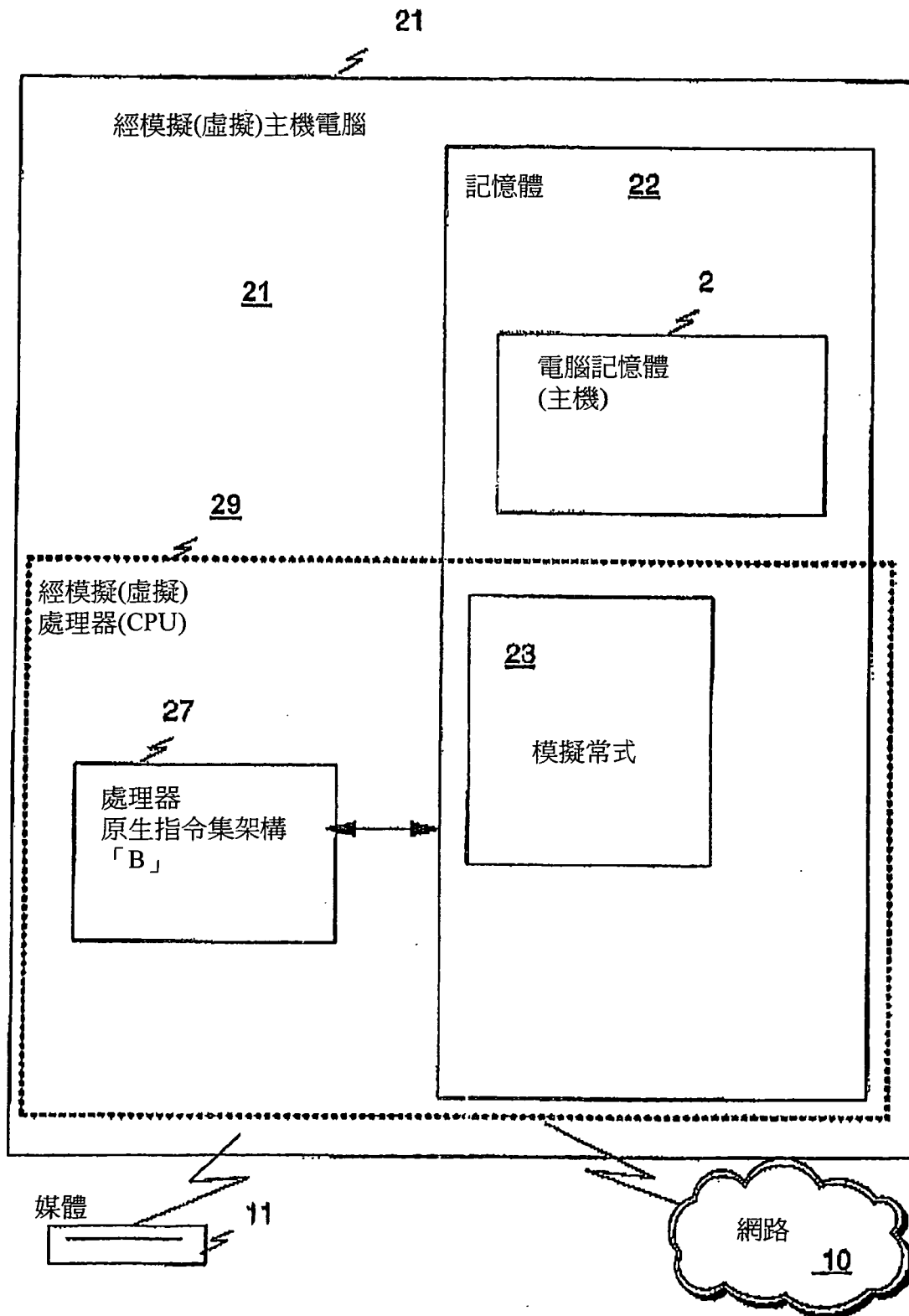


圖1B

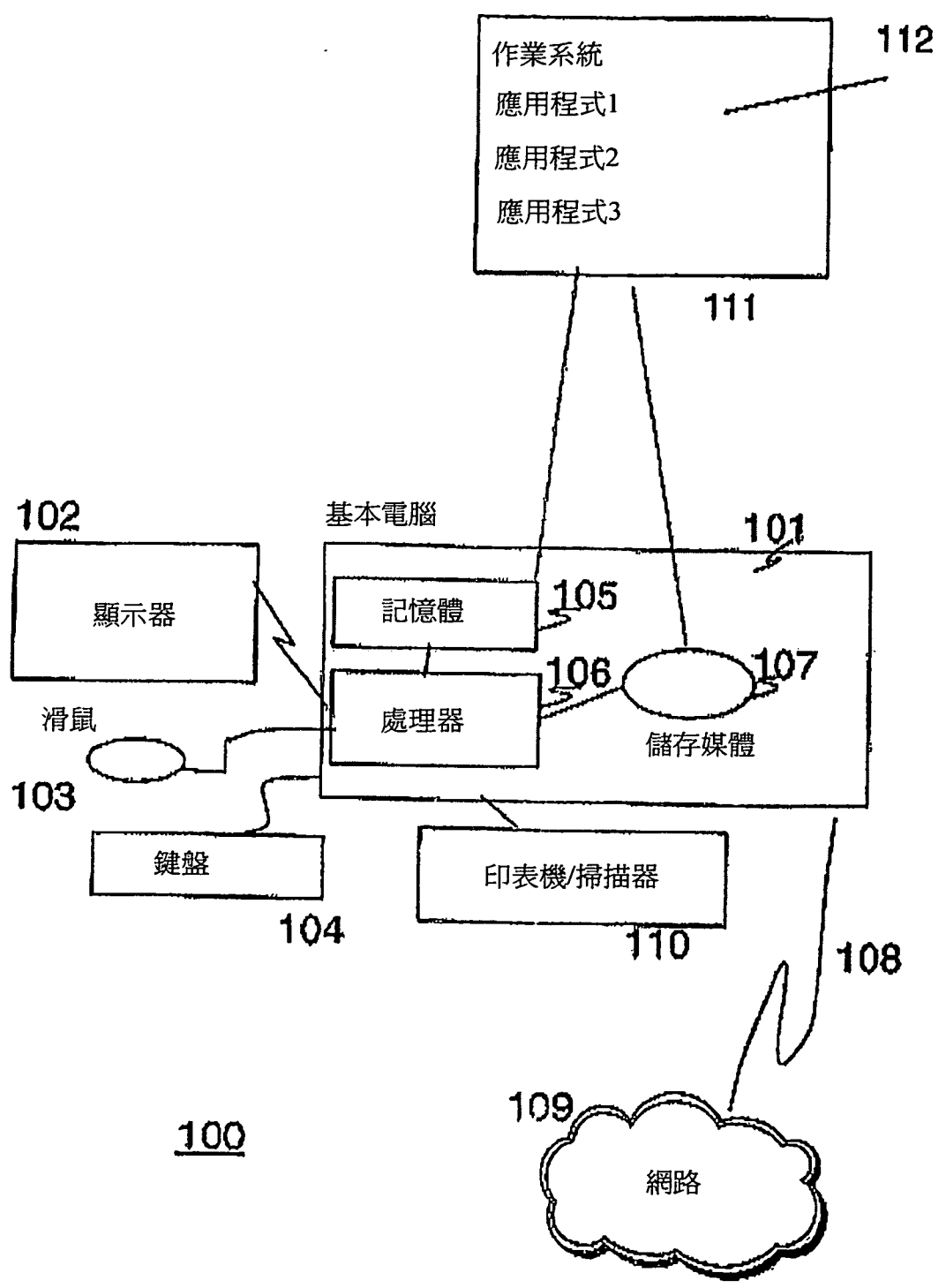


圖1C

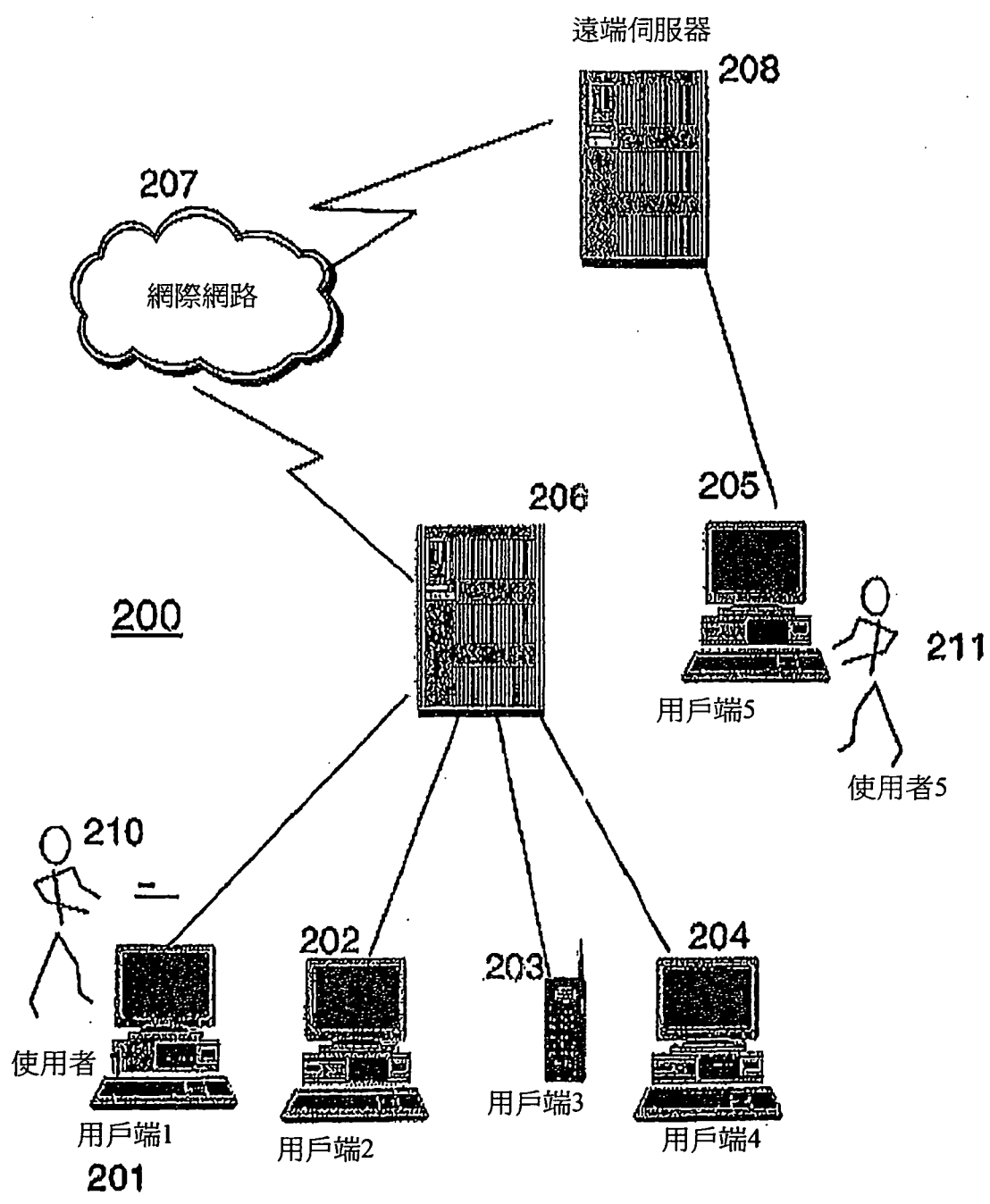


圖2

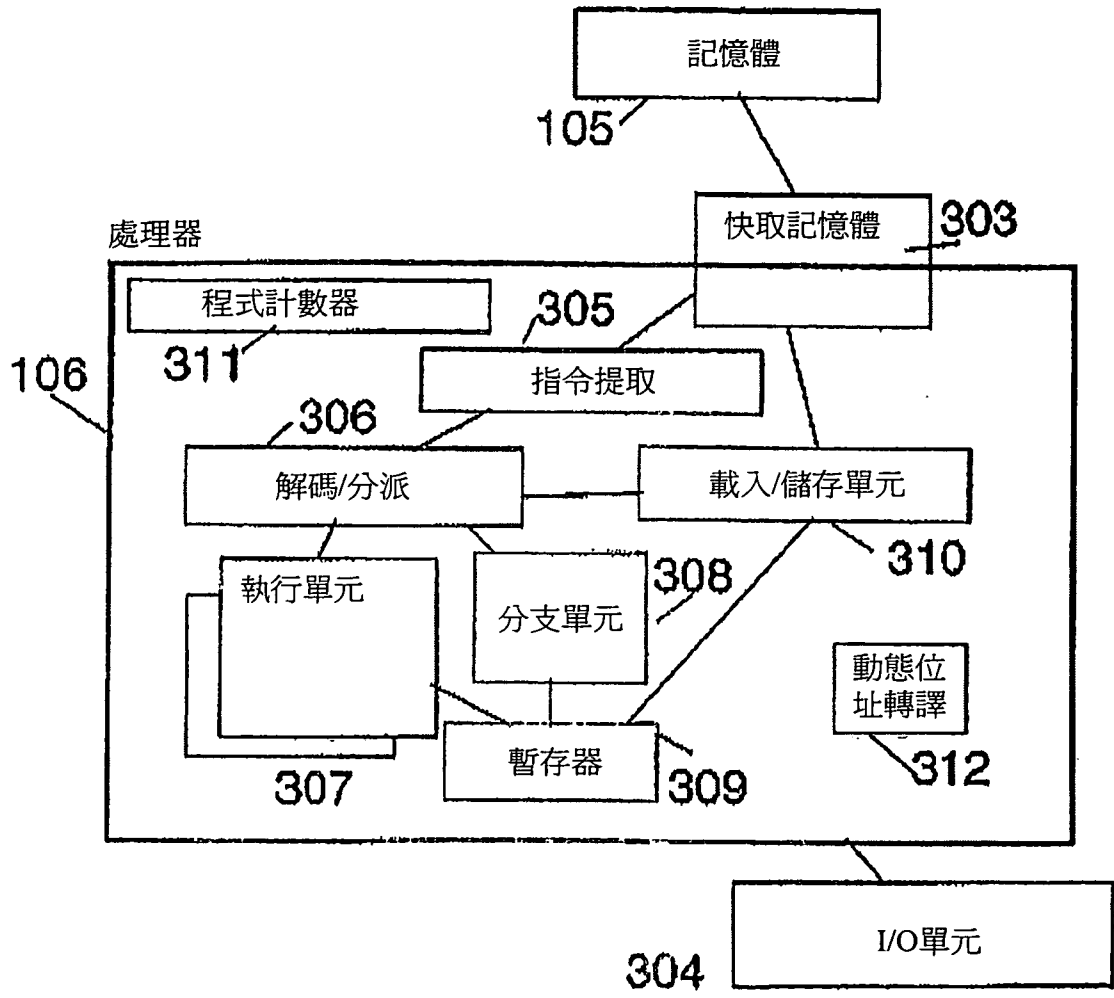


圖3

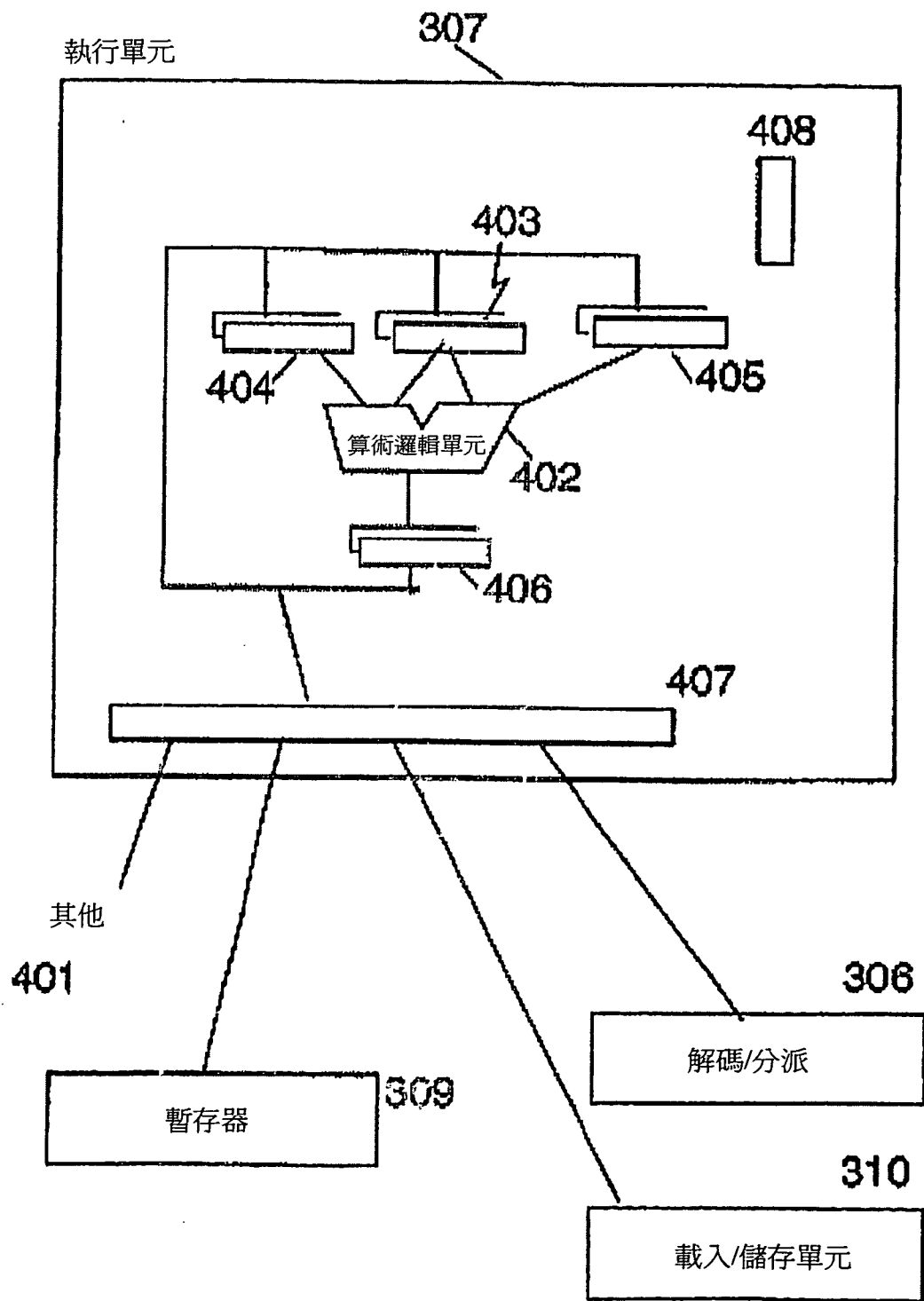


圖4A

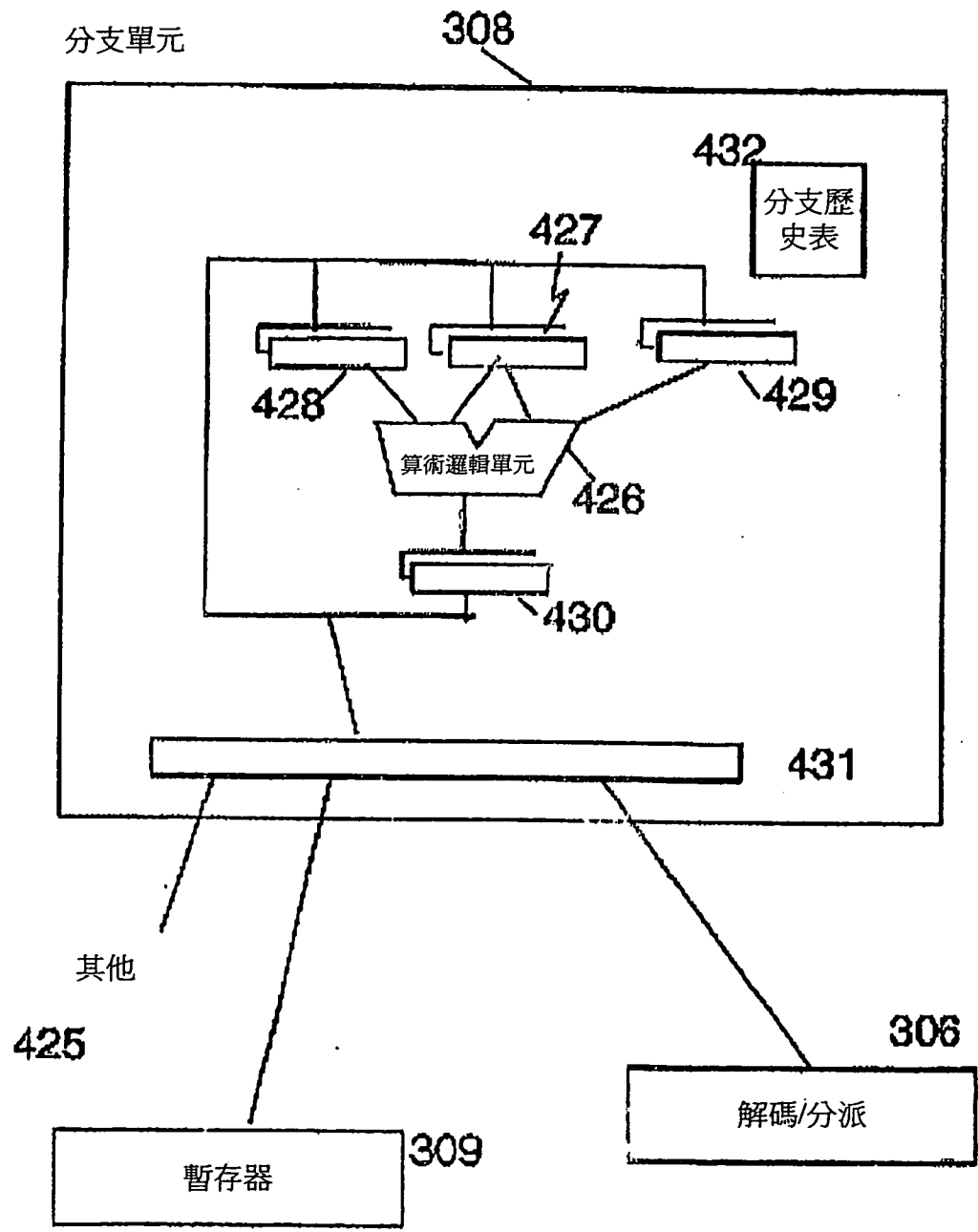


圖4B

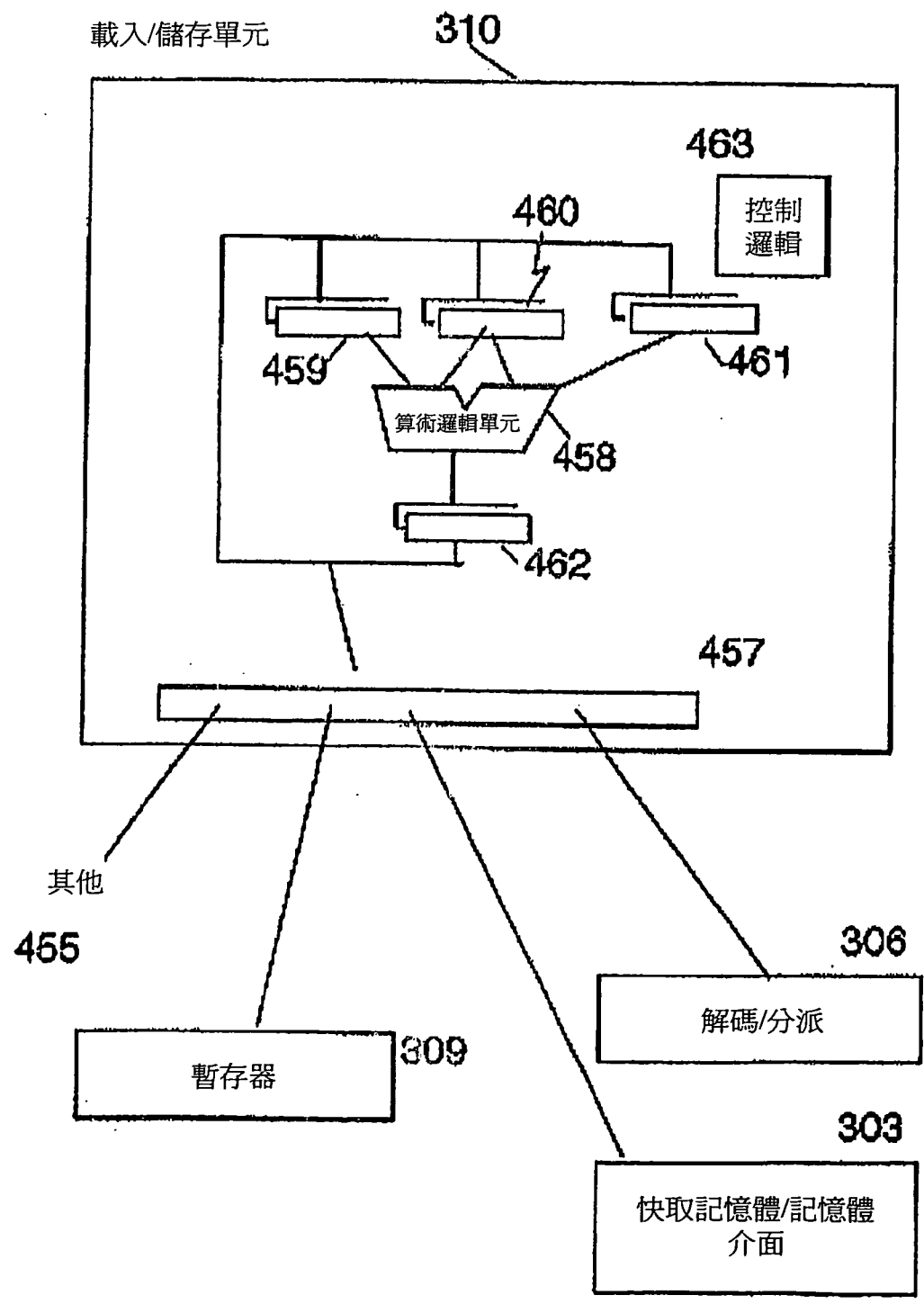


圖4C

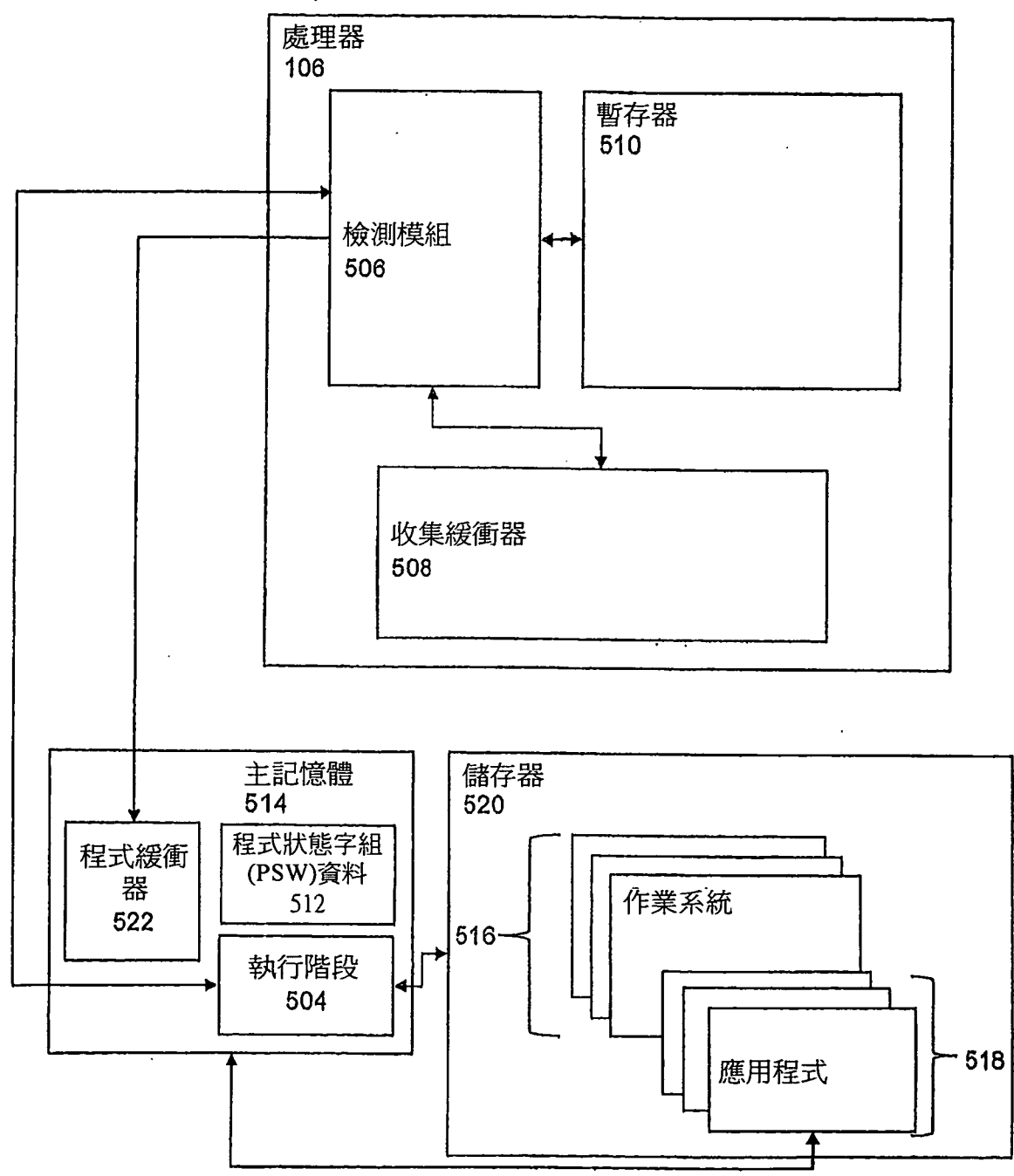


圖5

600

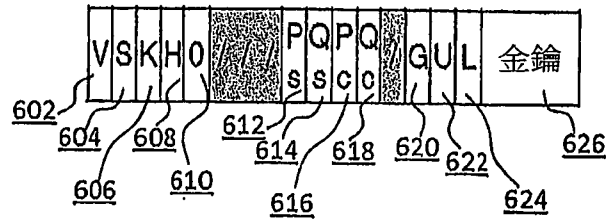


圖6

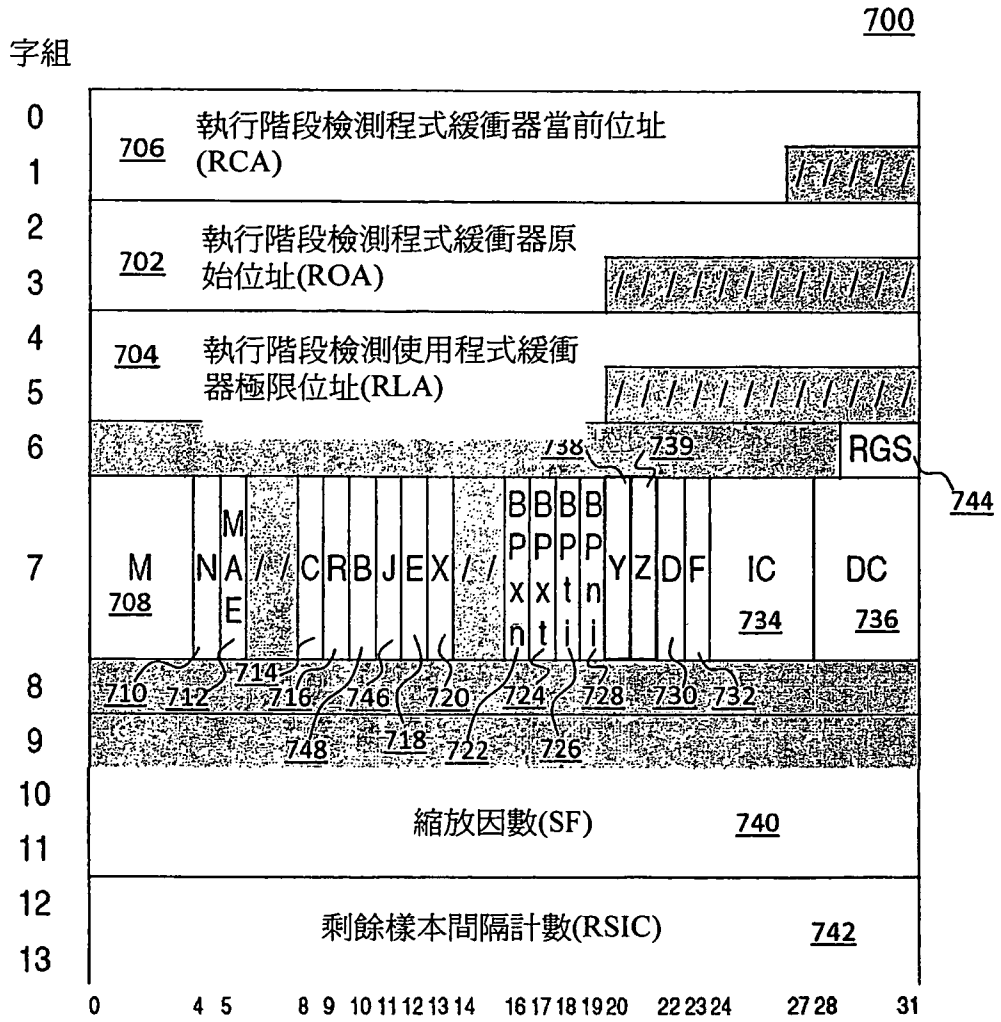


圖7

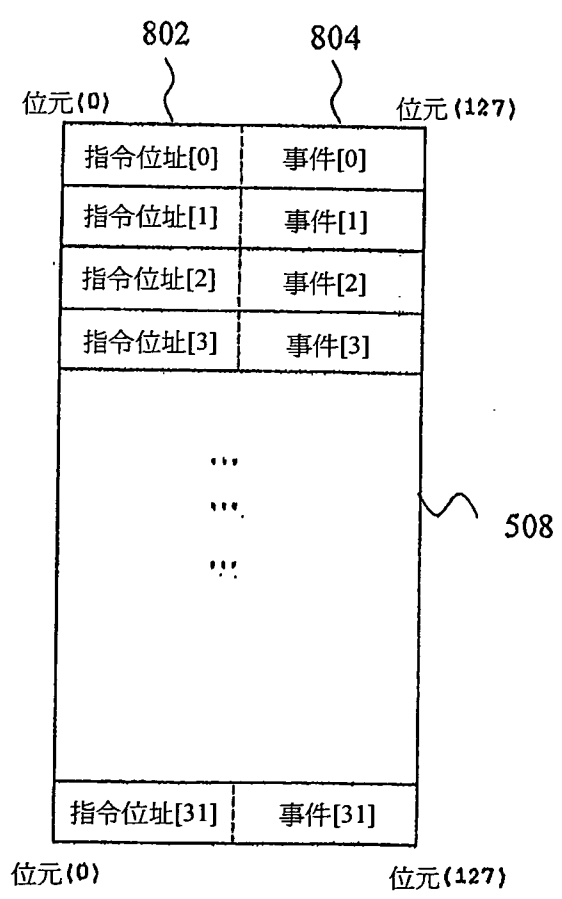


圖8

900

記錄號碼	記錄類型	區段
0	開始，時間戳記	標頭 902
1	發出，異動執行(TX)中 止，呼叫，傳回，分 支，填充	主文 904
2		
3		
$R_{RG}-R_{NC} (=4)$		
$R_{RG}-R_{NC}+1 (=5)$	額外，模型相依	額外 906
$R_{RG}-2 (=6)$		
$R_{RG}-1$	指令	報表尾 908

圖9

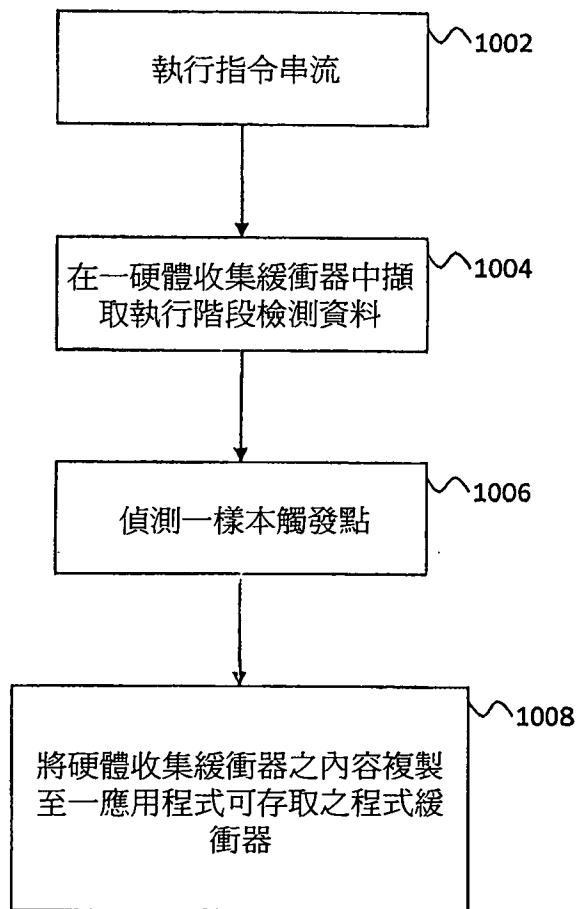


圖10

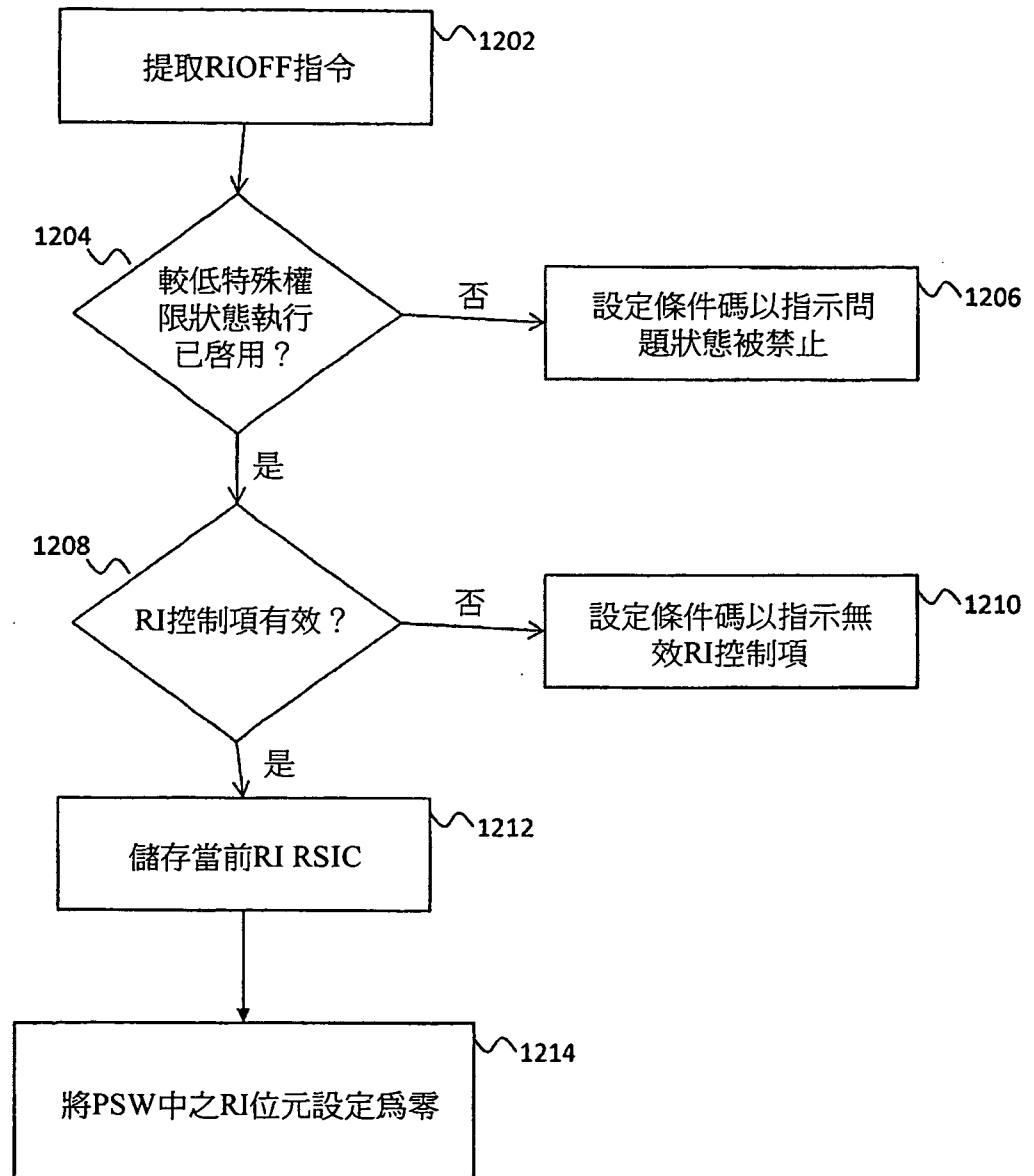


圖12

1100

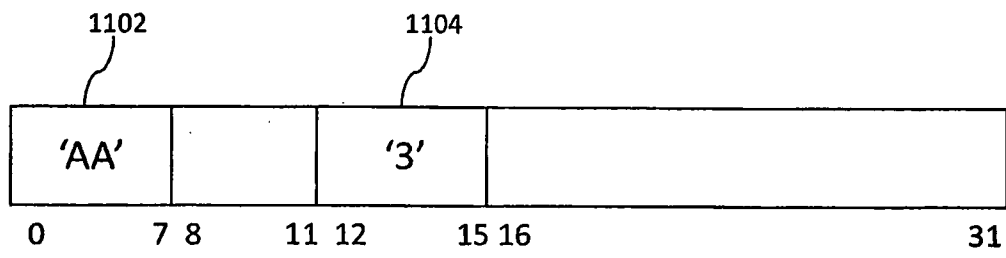


圖11

1300

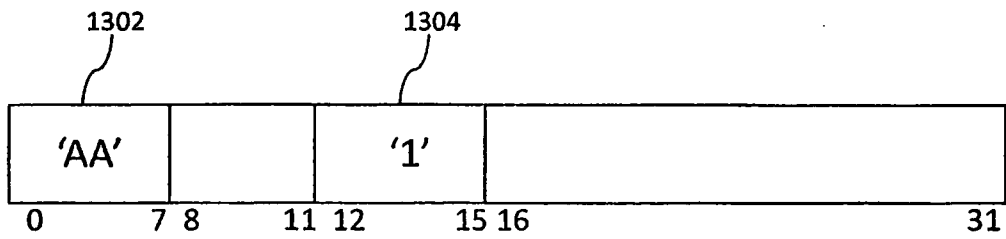


圖13

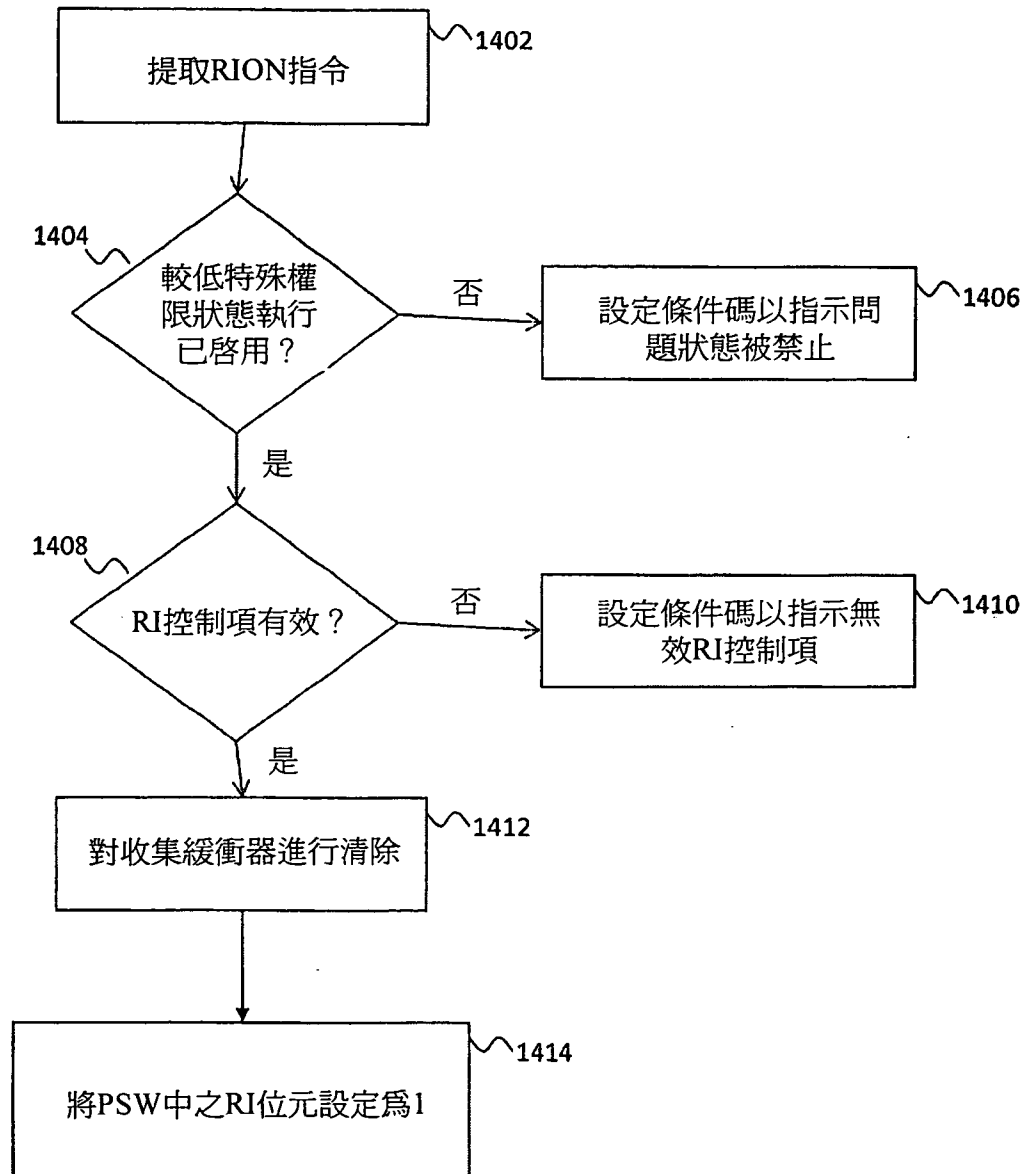


圖14

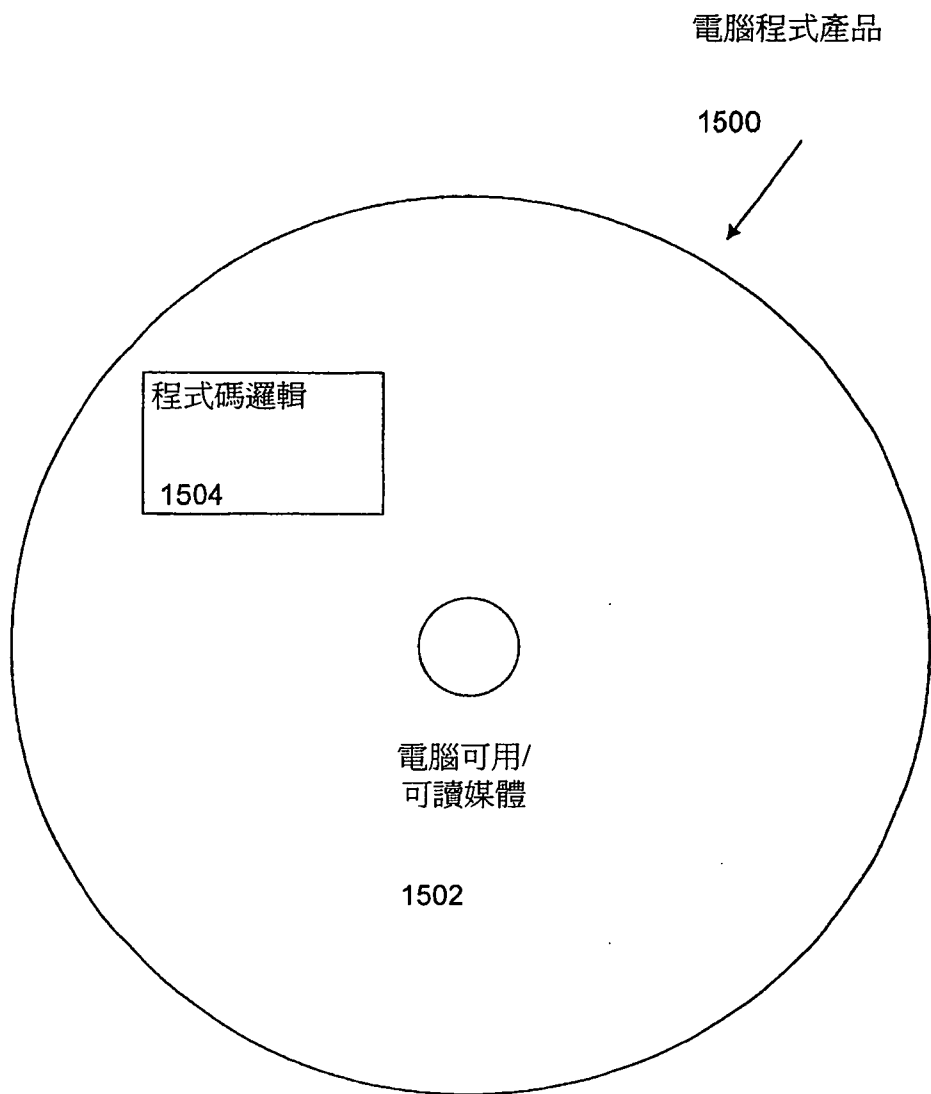


圖15