

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年1月12日(12.01.2023)



(10) 国際公開番号

WO 2023/281713 A1

- (51) 国際特許分類:
A24F 40/40 (2020.01)
- (21) 国際出願番号: PCT/JP2021/025829
- (22) 国際出願日: 2021年7月8日(08.07.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 日本たばこ産業株式会社 (JAPAN TOBACCO INC.) [JP/JP]; 〒1056927 東京都港区虎ノ門四丁目1番1号 Tokyo (JP).
- (72) 発明者: 北原 稔 (KITAHARA Minoru); 〒1308603 東京都墨田区横川一丁目17番7号 日本たばこ産業株式会社内 Tokyo (JP). 田中 秀

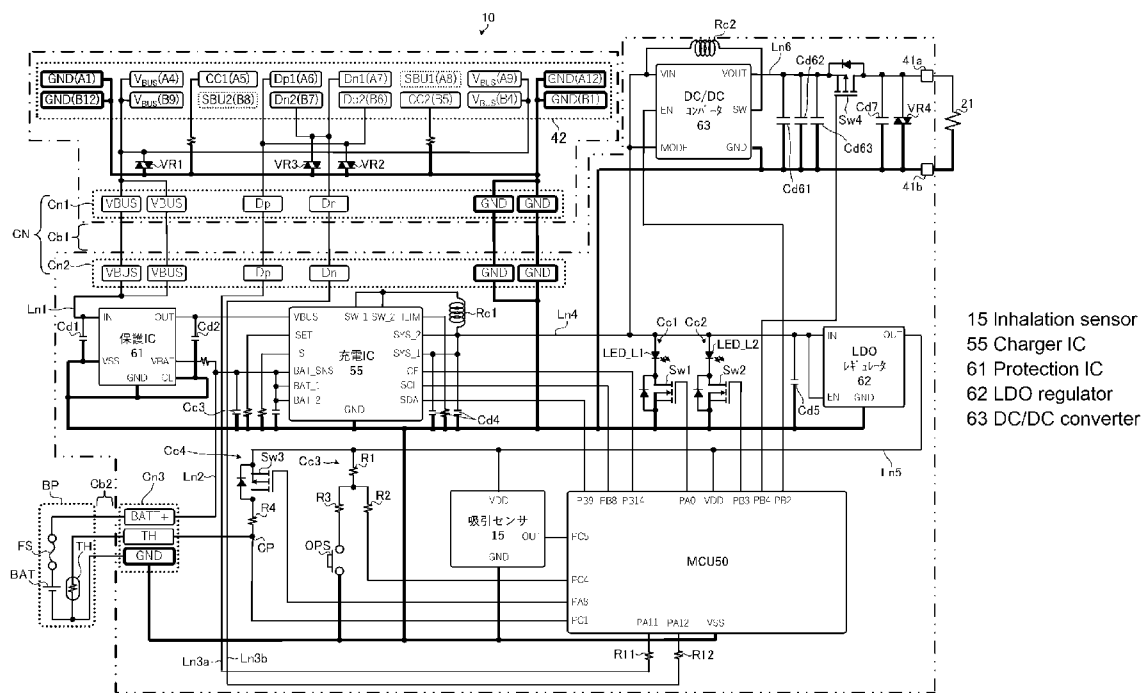
二郎(TANAKA Shujiro); 〒1308603 東京都墨田区横川一丁目17番7号 日本たばこ産業株式会社内 Tokyo (JP). 小野 泰弘(ONO Yasuhiro); 〒1308603 東京都墨田区横川一丁目17番7号 日本たばこ産業株式会社内 Tokyo (JP).

(74) 代理人: 特許業務法人航栄特許事務所(KOH-EI PATENT FIRM, P.C.); 〒1050003 東京都港区西新橋一丁目7番13号 虎ノ門イーストビルディング9階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,

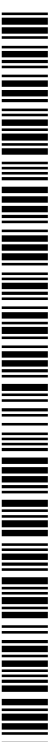
(54) Title: POWER SUPPLY UNIT FOR AEROSOL GENERATION DEVICE

(54) 発明の名称: エアロゾル生成装置の電源ユニット



- 15 Inhalation sensor
- 55 Charger IC
- 61 Protection IC
- 62 LDO regulator
- 63 DC/DC converter

(57) Abstract: A power supply unit (10) comprises: a battery (BAT); a discharge terminal (41) which is connected to a heater (21) that generates aerosols from an aerosol source by consuming electricity supplied from the battery (BAT); a DC/DC converter (63) which includes a VIN pin connected to the battery (BAT) and a VOUT pin connected to the discharge terminal (41); a capacitor (Cd61) and a capacitor (Cd63) which are connected between the discharge terminal (41) and the VOUT pin of the DC/DC converter; and an MCU mounting substrate (7) which has the DC/DC converter



WO 2023/281713 A1

HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

(63), the capacitor (Cd63), and the capacitor (Cd61) mounted thereon. The capacitors (Cd63, Cd61) are so disposed as not to align in the longitudinal or the width direction of the MCU mounting substrate (7).

(57) 要約 : 電源ユニット (10) は、電源 (BAT) と、電源 (BAT) から供給される電力を消費してエアロゾル源からエアロゾルを生成するヒータ (21) が接続される放電端子 (41) と、電源 (BAT) へ接続されるVINピン及び放電端子 (41) へ接続されるVOU Tピンを含むDC / DCコンバータ (63) と、DC / DCコンバータ (63) のVOU Tピンと放電端子 (41) との間に接続されるコンデンサ (Cd63) 及びコンデンサ (Cd61) と、DC / DCコンバータ (63)、コンデンサ (Cd63)、及びコンデンサ (Cd61) が実装されるMCU搭載基板 (7) と、を備える。コンデンサ (Cd63)、及びコンデンサ (Cd61) は、MCU搭載基板 (7) の長さ方向又は幅方向において一列に並ばない。

明 細 書

発明の名称：エアロゾル生成装置の電源ユニット

技術分野

[0001] 本発明は、エアロゾル生成装置の電源ユニットに関する。

背景技術

[0002] 電源から供給される電力を消費してエアロゾル源からエアロゾルを生成する負荷を備えるエアロゾル生成装置では、負荷に供給される電力が不安定になると、負荷によって生成されるエアロゾルの量がばらつく等して香嗅味が低下する。そこで、特許文献1には、負荷に電力を供給する第1DC/DCコンバータの出力側に、平滑コンデンサとして、複数のコンデンサを設けることようにした技術が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：日本国特許第6833093号公報

発明の概要

発明が解決しようとする課題

[0004] 従来技術では、電圧変換器の出力端子に接続される複数のコンデンサの回路基板上的実装位置について十分に検討されておらず、この点に改善の余地があった。これらのコンデンサの実装位置が適切でなかった場合には、これらのコンデンサを実装するために回路基板が大型化するおそれがある。

[0005] 本発明は、電圧変換器の出力端子に接続される複数のコンデンサを回路基板に実装しつつも、回路基板が大型化することを回避可能なエアロゾル生成装置の電源ユニットを提供する。

課題を解決するための手段

[0006] 本発明は、
電源と、
前記電源から供給される電力を消費してエアロゾル源からエアロゾルを生

成する負荷、又は、前記負荷へ電磁誘導により送電するコイルが接続されるコネクタと、

前記電源に接続される入力端子と、前記コネクタに接続される出力端子とを含んで構成される電圧変換器と、

前記電圧変換器の出力端子と前記コネクタとの間に接続される第1コンデンサ及び第2コンデンサと、

前記電圧変換器、前記第1コンデンサ、及び前記第2コンデンサが実装される回路基板と、

を備え、

前記第1コンデンサ及び前記第2コンデンサは、前記回路基板の長さ方向又は幅方向において一列に並ばない、

エアロゾル生成装置の電源ユニットである。

発明の効果

[0007] 本発明によれば、電圧変換器の出力端子に接続される複数のコンデンサを回路基板に実装しつつも、回路基板が大型化するのを回避可能なエアロゾル生成装置の電源ユニットを提供できる。

図面の簡単な説明

- [0008] [図1]エアロゾル吸引器1の斜視図である。
[図2]エアロゾル吸引器1の他の斜視図である。
[図3]エアロゾル吸引器1の断面図である。
[図4]電源ユニット10の斜視図である。
[図5]電源ユニット10の分解斜視図である。
[図6]電源ユニット10の回路構成を示す図である。
[図7]ケース11を取り外した電源ユニット10の斜視図である。
[図8]MCU搭載基板7の主面側表面層71aを示す図である。
[図9]MCU搭載基板7の第2配線層74aを示す図である。
[図10]MCU搭載基板7の副面側表面層71bを示す図である。
[図11]MCU搭載基板7の第4配線層74bを示す図である。

[図12]MCU搭載基板7と放電端子41との位置関係を示す図である。

[図13]MCU搭載基板7の断面図である。

[図14]図9に示したMCU搭載基板7の主面側配線層74aのうちのX1方向側の端部の周辺を拡大して示した図である。

[図15]図14に示した配線パターン77__Ln6aを拡大して示した図である。

[図16]図14に示した配線パターン77__Ln6bを拡大して示した図である。

発明を実施するための形態

[0009] 以下、本発明の一実施形態のエアロゾル生成装置の電源ユニットについて説明するが、先ず、電源ユニットが装着されたエアロゾル生成装置（以下、エアロゾル吸引器と称する）について、図1～図3を参照しながら説明する。

[0010] （エアロゾル吸引器）

エアロゾル吸引器1は、燃焼を伴わずに香味が付加されたエアロゾルを吸引するための器具であり、所定方向（以下、X方向と称する）に沿って延びる棒形状を有する。エアロゾル吸引器1は、図1及び図2に示すように、X方向に沿って電源ユニット10と、第1カートリッジ20と、第2カートリッジ30と、がこの順に設けられている。第1カートリッジ20は、電源ユニット10に対して着脱可能としてもよく、第2カートリッジ30は、第1カートリッジ20に対して着脱可能である。言い換えると、電源ユニット10に対し、第1カートリッジ20及び第2カートリッジ30は、それぞれ交換可能である。第2カートリッジ30は、第1カートリッジ20に対し、交換可能でもある。なお、第1カートリッジ20を電源ユニット10に対して嵌合させて固定し、ユーザが容易に着脱できない構成としてもよい。

[0011] （電源ユニット）

本実施形態の電源ユニット10は、図3～図5、図7に示すように、円筒状のケース11の内部に、バッテリーパックBP、MCU（Micro Controller

Unit) 50、MCU搭載基板7、レセプタクル搭載基板8等を収容して構成される。

- [0012] バッテリパックBPに収容される電源BATは、充電可能な二次電池、電気二重層キャパシタ等であり、好ましくは、リチウムイオン二次電池である。電源BATの電解質は、ゲル状の電解質、電解液、固体電解質、イオン液体の1つ又はこれらの組み合わせで構成されていてもよい。
- [0013] ケース11のX方向の一端側（第1カートリッジ20側）に位置するトップ部11aには、放電端子41が設けられる。放電端子41は、正極側放電端子41a及び負極側放電端子41bから構成される。なお、本明細書において、「正極側」とは、「負極側」よりも高電位側であることを意味する。換言すると、「負極側」とは、「正極側」よりも低電位側であることを意味する。したがって、以下の説明における「正極側」という用語を「高電位側」、「負極側」という用語を「低電位側」、とそれぞれ読み替えてもよい。
- [0014] 正極側放電端子41a及び負極側放電端子41bは、トップ部11aから第1カートリッジ20に向かって突出するように設けられ、第1カートリッジ20のヒータ21と電氣的に接続可能に構成される。また、ケース11において、トップ部11aの周囲には低床部11bが設けられている。
- [0015] ケース11のX方向の他端側（第1カートリッジ20と反対側）に位置するボトム部11c側の周壁部には、充電端子42へのアクセスを許容する充電用開口43（図2参照）が設けられる。充電端子42は、コンセントやモバイルバッテリー等の外部電源と電氣的に接続して電力供給を受けるものであり、本実施形態ではUSB（Universal Serial Bus）Type-C形状のレセプタクルとしているが、これに限定されるものではない。充電用開口43は、ボトム部11c側の周壁部ではなく、ボトム部11c側の底面に設けられてもよい。
- [0016] なお、充電端子42は、例えば、受電コイルを備え、外部電源から送電される電力を非接触で受電可能に構成されてもよい。この場合の電力伝送（Wireless Power Transfer）の方式は、電磁誘導型でもよいし、磁気共鳴型でも

よいし、電磁誘導型と磁気共鳴型を組み合わせたものでもよい。また、別の一例として、充電端子42は、各種USB端子等が接続可能であり、且つ上記の受電コイルを有していてもよい。このような構成とすることで、電源B A Tの充電機会を増大できる。

[0017] また、ケース11には、ユーザが操作可能な操作部14が、トップ部11aの周壁部に充電用開口43とは反対側を向くように設けられる。操作部14は、ボタン式のスイッチから構成され、ユーザの使用意思を反映してMC U 5 0及び各種センサを起動／遮断する際等に利用される。操作部14は、タッチパネル等から構成されてもよい。

[0018] また、エアロゾル吸引器1には、各種情報を報知する報知部が設けられている。報知部は、発光素子によって構成されていてもよく、振動素子によって構成されていてもよく、音出力素子によって構成されていてもよい。また、報知部は、発光素子、振動素子及び音出力素子のうち、2以上の素子の組み合わせであってもよい。報知部は、電源ユニット10、第1カートリッジ20、及び第2カートリッジ30のいずれに設けられてもよいが、電源B A Tからの導線（すなわち配線距離）を短くするため電源ユニット10に設けられることが好ましい。本実施形態の報知部は、操作部14の周囲に設けられたLED窓13、及び後述するLED__L 1、LED__L 2（図6、図8参照）によって構成される。

[0019] 電源ユニット10の内部構成については後述する。

[0020] （第1カートリッジ）

第1カートリッジ20は、図3に示すように、円筒状のカートリッジケース27の内部に、エアロゾル源22を貯留するリザーバ23と、エアロゾル源22を霧化及び／又は気化（以下、単に霧化という）するヒータ21と、リザーバ23からヒータ21へエアロゾル源を引き込むウィック24と、エアロゾル源22が霧化されることで発生したエアロゾルが第2カートリッジ30に向かって流れるエアロゾル流路25と、第2カートリッジ30の一部を収容するエンドキャップ26と、を備える。

- [0021] リザーバ23は、エアロゾル流路25の周囲を囲むように区画形成され、エアロゾル源22を貯留する。リザーバ23には、樹脂ウェブや綿等の多孔体が収容され、且つ、エアロゾル源22が多孔体に含浸されていてもよい。リザーバ23には、樹脂ウェブ又は綿上の多孔質体が収容されず、エアロゾル源22のみが貯留されていてもよい。エアロゾル源22は、グリセリン、プロピレングリコール、水などの液体を含む。リザーバ23におけるエアロゾル源22の貯留量は、第1カートリッジ20に設けられた残量確認窓28（図1、2参照）から視認可能となっている。残量確認窓28とカートリッジケース27の間には空気取入口となる隙間（図示せず）が形成され、この隙間から外気をカートリッジケース27の内部に取り込む。なお、空気取入口は、必ずしも残量確認窓28の周囲に設けられている必要はない。例えば、電源ユニットに設けられた操作部14とLED窓13の間に隙間を形成し、その隙間から外気をケース11の内部に取り込んでもよいし、充電用開口43を利用してもよい。また、カートリッジケース27やケース11の壁面に内部と外部とを連通する連通孔が設けられていてもよい。
- [0022] ウィック24は、リザーバ23から毛管現象を利用してエアロゾル源22をヒータ21へ引き込む液保持部材であって、例えば、ガラス繊維や多孔質セラミック等によって構成される。
- [0023] ヒータ21は、電源BATから放電端子41を介して供給される電力によって燃焼を伴わずにエアロゾル源22を霧化する。ヒータ21は、所定ピッチで巻き回される電熱線（コイル）によって構成されている。なお、ヒータ21は、エアロゾル源22を霧化してエアロゾルを発生可能な負荷の例示であり、負荷は、例えば、発熱素子、又は超音波発生器である。発熱素子としては、発熱抵抗体、セラミックヒータ、及び誘導加熱式のヒータ等が挙げられる。
- [0024] エアロゾル流路25は、ヒータ21の下流側であって、電源ユニット10（ケース11）の中心線L上に設けられる。なお、この中心線Lは、電源ユニット10（ケース11）をX方向に直交する面で切断した際の電源ユニッ

ト10（ケース11）の中心点をX方向に連続してつなげた線である。

[0025] エンドキャップ26は、第2カートリッジ30の一部を収容するカートリッジ収容部26aと、エアロゾル流路25とカートリッジ収容部26aとを連通させる連通路26bと、を備える。

[0026] （第2カートリッジ）

第2カートリッジ30は、香味源31を貯留する。第2カートリッジ30は、第1カートリッジ20のエンドキャップ26に設けられたカートリッジ収容部26aに着脱可能に収容される。第2カートリッジ30は、第1カートリッジ20側とは反対側の端部が、ユーザの吸口32となっている。なお、吸口32は、第2カートリッジ30と一体不可分に構成される場合に限らず、第2カートリッジ30と着脱可能に構成されてもよい。このように吸口32を電源ユニット10と第1カートリッジ20とは別体に構成することで、吸口32を衛生的に保つことができる。

[0027] 第2カートリッジ30は、ヒータ21によってエアロゾル源22が霧化されることで発生したエアロゾルを香味源31に通すことによってエアロゾルに香味を付与する。香味源31を構成する原料片としては、刻みたばこ、たばこ原料を粒状に成形した成形体を用いることができる。香味源31は、たばこ以外の植物（例えば、ミント、漢方、ハーブ等）によって構成されてもよい。香味源31には、メントールなどの香料が付与されていてもよい。

[0028] 本実施形態のエアロゾル吸引器1では、エアロゾル源22と香味源31とヒータ21とによって、香味が付加されたエアロゾルを発生させることができる。つまり、エアロゾル源22と香味源31は、エアロゾルを発生させるエアロゾル生成源ということができる。

[0029] エアロゾル吸引器1に用いられるエアロゾル生成源の構成は、エアロゾル源22と香味源31とが別体になっている構成の他、エアロゾル源22と香味源31とが一体的に形成されている構成、香味源31が省略されて香味源31に含まれ得る物質がエアロゾル源22に付加された構成、香味源31の代わりに薬剤等がエアロゾル源22に付加された構成等であってもよい。

[0030] このように構成されたエアロゾル吸引器 1 では、ヒータ 2 1 が、ウィック 2 4 によってリザーバ 2 3 から引き込まれた又は移動させられたエアロゾル源 2 2 を霧化する。霧化されて発生したエアロゾルは、残量確認窓 2 8 とカートリッジケース 2 7 の間に形成された空気取入口となる隙間（図示せず）から流入した空気と共にエアロゾル流路 2 5 を流れ、連通路 2 6 b を介して第 2 カートリッジ 3 0 に供給される。第 2 カートリッジ 3 0 に供給されたエアロゾルは、香味源 3 1 を通過することで香味が付与され、吸口 3 2 に供給される。

[0031] （電源ユニット 1 0 の回路構成）

続いて、電源ユニット 1 0 の回路構成について図 6 を参照しながら説明する。

図 6 において、一点鎖線で囲んだ範囲内に図示した電子部品は、レセプタクル搭載基板 8 に実装された電子部品である。すなわち、レセプタクル搭載基板 8 は、主要な電子部品として、USB Type-C のプラグ（以下、単に USB プラグともいう）を挿入可能なレセプタクルである充電端子 4 2 と、レセプタクル搭載基板 8 と MCU 搭載基板 7 とを接続する基板接続ケーブル C b 1 の一端が接続されるレセプタクル搭載基板側コネクタ C n 1 と、を備える。本実施形態では、基板接続ケーブル C b 1 を、6 本のプリントパターンを有する F P C (Flexible Printed Circuit) ケーブルとするが、これに限定されるものではない。バッテリー接続ケーブル C b 2 は 3 本のワイヤで接続されていてもよい。

[0032] また、図 6 において、二点鎖線で囲んだ範囲内に図示した電子部品は、MCU 搭載基板 7 に実装された電子部品である。すなわち、MCU 搭載基板 7 は、主要な電子部品として、基板接続ケーブル C b 1 の他端が接続される MCU 搭載基板側コネクタ C n 2 と、電源ユニット 1 0 を含むエアロゾル吸引器 1 全体を統括制御する MCU 5 0 と、電源 B A T の充電等を行う充電 I C (Integrated Circuit) 5 5 と、充電 I C 5 5 を保護する保護 I C 6 1 と、MCU 5 0 等に対して所定の電圧を供給する L D O (Low Dropout) レギュレ

ータ62と、ユーザのパフ（吸引）動作を検出するための吸引センサ15と、ヒータ21が接続される放電端子41（41a、41b）と、放電端子41に電力を供給可能なDC/DCコンバータ63と、バッテリーパックBPとMCU搭載基板7とを接続するバッテリー接続ケーブルCb2が接続されるバッテリーコネクタCn3と、を備える。

[0033] MCU50、充電IC55、保護IC61、LDOレギュレータ62、吸引センサ15、及びDC/DCコンバータ63は、例えば、複数の回路素子をチップ化して構成され、自装置の内部と外部とを電気的に接続するための端子としてのピンを備える。これらチップ化された各電子部品が備えるピンの詳細については後述する。なお、本明細書等では、これらチップ化された各電子部品が備えるピンのうち主要なピンのみを記載している点に留意されたい。

[0034] バッテリーパックBPは、電源BATと、電源BATの正極端子に接続されるヒューズFSと、電源BATの負極端子に接続され且つ電源BATに近接配置されたサーミスタTHと、を備える。サーミスタTHは、NTC（Negative Temperature Coefficient：負の抵抗温度係数）特性あるいはPTC（Positive Temperature Coefficient：正の抵抗温度係数）特性を有する素子、すなわち、電気抵抗値と温度とに相関を持つ素子を主体に構成される。また、本実施形態では、バッテリーパックBPとMCU搭載基板7とを接続するバッテリー接続ケーブルCb2を、3本のプリントパターンを有するFPCケーブルとするが、これに限定されるものではない。バッテリー接続ケーブルCb2は3本のワイヤで接続されていてもよい。

[0035] 図6において、太い実線で示す配線は、電源ユニット10に設けられたグラウンドに接続された配線（例えば、後述するグラウンドパターン78等により構成される配線）である。すなわち、この配線は、電源ユニット10において基準となる電位（グラウンド電位）と同電位になる配線であり、以下、グラウンドラインともいう。

[0036] また、電源ユニット10には、グラウンドライン以外の主要な配線として、

VBUSラインLn1と、VBATラインLn2と、D+ラインLn3aと、D-ラインLn3bと、パワーパス (Power-Path) ラインLn4と、VSYラインLn5と、VHEATラインLn6とが設けられる。これらの各ライン (配線) は、MCU搭載基板7に形成された導電パターンを主体に構成される。これら各ラインに接続される電子部品については後述する。

[0037] なお、以下では、レセプタクル搭載基板8とMCU搭載基板7とを接続する電子部品である、基板接続ケーブルCb1と、レセプタクル搭載基板側コネクタCn1と、MCU搭載基板側コネクタCn2とを合わせて、基板接続部CNとも称する。

[0038] (充電端子及び保護IC)

充電端子42は、挿入されたUSBプラグのA1ピン、A4ピン、A5ピン、A6ピン、A7ピン、A8ピン、A9ピン、A12ピン、B1ピン、B4ピン、B5ピン、B6ピン、B7ピン、B8ピン、B9ピン、及びB12ピンの各ピンにそれぞれ接続されるピン (端子) を備える。本明細書等では、USBプラグのAnピン (ただしn=1~12) に対応する充電端子42のピンを、充電端子42のAnピンともいう。同様に、USBプラグのBnピンに対応する充電端子42のピンを、充電端子42のBnピンともいう。

[0039] USBプラグのGND (グラウンド) ピンに対応する充電端子42のA1ピン、A12ピン、B1ピン、及びB12ピンは、グラウンドラインに接続される。

[0040] USBプラグのV_{BUS}ピンに対応する充電端子42のA4ピン、A9ピン、B4ピン、及びB9ピンは、基板接続部CN、VBUSラインLn1、及び保護IC61を介して、充電IC55の高電位側の電源端子であるVBUSピンに接続される。これにより、充電端子42のA4ピン、A9ピン、B4ピン、あるいはB9ピンを介して電源ユニット10へ入力された外部電源からの電力 (例えばUSBバスパワー) を充電IC55に供給でき、この電力を用いた充電IC55による電源BATの充電やMCU50への電力供給を可能にする。

- [0041] 充電端子42と充電IC55との間に設けられる保護IC61について詳述すると、保護IC61は、高電位側の電源端子であるINピンと、低電位側の電源端子であるVSSピンと、グランドされるGNDピンと、後述の第1システム電圧Vs1が出力される出力端子であるOUTピンと、保護IC61の動作をオンにしたりオフにしたりする（以下、オン／オフするともいう）ためのCEピンと、電源BATの接続状態を検知するためのVBATピンと、を備える。
- [0042] 充電端子42のA4ピン及びB9ピンと、A9ピン及びB4ピンとは、基板接続部CN及びVBUSラインLn1を介して、保護IC61のINピンに対して並列に接続される。換言すると、保護IC61のINピンは、充電端子42のA4ピン及びB9ピンと、A9ピン及びB4ピンとのそれぞれに接続される。保護IC61のVSSピン、GNDピン、及びCEピンは、グランドラインに接続される。保護IC61のOUTピンは、充電IC55のVBUSピンに接続される。保護IC61のVBATピンは、VBATラインLn2、バッテリーコネクタCn3、バッテリー接続ケーブルCb2、及びヒューズFSを介して、電源BATの正極端子（すなわち高電位側）に接続される。なお、電源BATの負極端子（すなわち低電位側）は、バッテリー接続ケーブルCb2及びバッテリーコネクタCn3を介して、グランドラインに接続される。
- [0043] 保護IC61は、INピンの電位とVSSピンの電位との差分により電源電圧が供給され、且つCEピンへの入力が高レベルであるときに動作して、所定の第1システム電圧Vs1をOUTピンから出力したり、VBATピンへの入力電圧に基づき電源BATが接続されているか否かを検知したりする。本実施形態における充電IC61は、CEピンへ高レベルが入力されることでイネーブルされることから、負論理動作である。これに代えて、CEピンへ低レベルが入力されることでイネーブルされる正論理動作の保護IC61を用いてもよい。この場合、CEピンへ低レベルが入力されるように、CEピンはINピンへ接続されることが好ましい。

- [0044] より詳細に説明すると、充電端子42にUSBプラグが挿入され、且つ、このUSBプラグを含むUSBケーブルが外部電源に接続されると、充電端子42のA4ピン、A9ピン、B4ピン、及びB9ピンには、外部電源から所定のUSB電圧（例えば5[V]）が供給される。これにより、このUSB電圧が電源電圧として保護IC61に供給される。また、保護IC61のCEピンはグランドされているため、このCEピンへの入力電圧は常にローレベルとなる。したがって、保護IC61は、充電端子42を介して外部電源からUSB電圧が供給されたことに応じて、第1システム電圧Vs1を充電IC55に対して出力する。
- [0045] 保護IC61が出力する第1システム電圧Vs1は、充電IC55の推奨入力電圧の範囲（例えば4.35~6.4[V]の範囲）に含まれる電圧値を有する。
- [0046] 例えば、保護IC61は、INピンへの入力電圧（換言するとINピンの電位）が充電IC55の推奨入力電圧の範囲に含まれる場合には、INピンへの入力電圧を第1システム電圧Vs1としてそのままOUTピンから出力する。一方、保護IC61は、INピンへの入力電圧が充電IC55の推奨入力電圧の最大値を上回る場合には、INピンへの入力電圧から充電IC55の推奨入力電圧の範囲に含まれる所定の電圧（例えば5.5±0.2[V]）に変換し、変換した電圧を第1システム電圧Vs1としてOUTピンから出力する。これにより、充電IC55の推奨入力電圧の最大値を上回るような高電圧が保護IC61へ入力されたとしても、この高電圧が保護IC61から充電IC55に出力されるのを回避して、この高電圧から充電IC55を保護することが可能となる。
- [0047] なお、保護IC61は、充電IC55の推奨入力電圧の最大値を上回るような高電圧がINピンに入力された場合には、INピンとOUTピンとを接続する保護IC61内の回路（不図示）を開くことで、INピンに入力された高電圧がOUTピンから出力されないようにしてもよい。
- [0048] また、前述したように、保護IC61は、VBATピンへの入力電圧に基

づき電源BATが接続されているか否かを検知することが可能である。保護IC61は、電源BATが接続されているか否かの検知結果を、自装置で利用してもよいし、自装置の外部（例えばMCU50あるいは充電IC55）へ出力してもよい。さらに、保護IC61は、前述した充電IC55を保護する機能のほか、例えば過電流検知機能や過電圧検知機能等、電源ユニット10の電気回路を保護するための各種保護機能を有していてもよい。

[0049] また、図6に示すように、VBUSラインLn1には、保護IC61のINピンへの入力を安定化（平滑化）するためのコンデンサ（平滑コンデンサあるいはバイパスコンデンサとも称される）Cd1が必要に応じて適直接続される。同様に、保護IC61のOUTピンと充電IC55のVBUSピンとの間には、充電IC55のVBUSピンへの入力（すなわち保護IC61から出力された第1システム電圧Vs1）を安定化するためのコンデンサCd2が必要に応じて適直接続される。

[0050] ところで、保護IC61のINピンと接続される充電端子42のA4ピン、A9ピン、B4ピン、及びB9ピンは、バリスタ（Variable Resistor：非直線性抵抗素子）VR1を介して、グラウンドラインとも接続される。このように、バリスタVR1を介して、充電端子42のA4ピン、A9ピン、B4ピン、及びB9ピンをグラウンドラインと接続しておくことで、充電端子42へのUSBプラグ挿入時にこれらが擦れる等して充電端子42のA4ピン、A9ピン、B4ピン、あるいはB9ピンに静電気が発生しても、この静電気を、バリスタVR1を介してグラウンドラインへ逃がすことができる。したがって、充電端子42のA4ピン、A9ピン、B4ピン、あるいはB9ピンに発生した静電気から保護IC61を保護することが可能となる。

[0051] USBプラグのDp（D+ともいう）1ピンあるいはDp2ピンに対応する充電端子42のA6ピン及びB6ピンは、基板接続部CN及びD+ラインLn3aを介して、MCU50のPA11ピンに接続される。また、USBプラグのDn（D-ともいう）1ピンあるいはDp2ピンに対応する充電端子42のA7ピン及びB7ピンは、基板接続部CN及びD-ラインLn3b

を介して、MCU50のPA12ピンに接続される。これにより、充電端子42に挿入されたUSBプラグを含むUSBケーブルが接続された外部機器（以下、単に、外部機器ともいう）とMCU50との間で、例えば、D+ラインLn3a及びD-ラインLn3bの2つの信号線を用いたシリアル通信を行うことを可能にする。なお、外部機器とMCU50との間の通信には、シリアル通信以外の通信方式を採用してもよい。

[0052] また、MCU50のPA11ピンと接続される充電端子42のA6ピン及びB6ピンは、バリスタVR2を介して、グラウンドラインとも接続される。これにより、充電端子42のA6ピンあるいはB6ピンに静電気が発生しても、この静電気を、バリスタVR2を介してグラウンドラインへ逃がすことができる。したがって、充電端子42のA6あるいはB6ピンに発生した静電気からMCU50を保護することが可能となる。

[0053] さらに、図6に示すように、充電端子42のA6ピン及びB6ピンと、MCU50のPA11ピンとの間に抵抗器R11を設ければ、MCU50のPA11ピンに大電流が入力されるのを抵抗器R11によって抑制することが可能となる。なお、本明細書等において、抵抗器とは、抵抗素子やトランジスタ等により構成された所定の電気抵抗値を有する素子である。

[0054] また、MCU50のPA12ピンと接続される充電端子42のA7ピン及びB7ピンは、バリスタVR3を介して、グラウンドラインとも接続される。これにより、充電端子42のA7ピンあるいはB7ピンに静電気が発生しても、この静電気を、バリスタVR3を介してグラウンドラインへ逃がすことができる。したがって、充電端子42のA7ピンあるいはB7ピンに発生した静電気からMCU50を保護することが可能となる。

[0055] さらに、図6に示すように、充電端子42のA7ピン及びB7ピンと、MCU50のPA12ピンとの間に抵抗器R12を設ければ、MCU50のPA12ピンに大電流が入力されるのを抵抗器R12によって抑制することが可能となる。

[0056] また、電源ユニット10では、USBプラグが充電端子42にアップサイ

ドアップの向きで挿入されたのかアップサイドダウンの向きで挿入されたのかを、MCU50が認識しなくても問題は生じない。このため、USBプラグのCC1ピンあるいはCC2ピンに対応する充電端子42のA5ピン及びB5ピンは、グラウンドラインに接続される。さらに、USBプラグのSBU1ピンあるいはSBU2ピンに対応する充電端子42のA8ピン及びB8ピンにあっては、電源ユニット10の電気回路と接続されていない。すなわち、これら充電端子42のピンは、電源ユニット10において利用されていないため、適宜省略することも可能である。このようにすることで、電源ユニット10の回路構成が複雑化することを抑制できる。

[0057] (充電IC)

充電IC55は、高電位側の電源端子の1つであるVBUSピンと、低電位側の電源端子であるGNDピンと、充電IC55と電源BATとの間の電力授受に用いられる入出力端子であるBAT__1ピン及びBAT__2ピンと、電源BATへの入力あるいは電源BATからの出力を検出する検出端子としてのBAT__SNSピンと、後述の第2システム電圧Vs2が出力される出力端子であるSYS__1、SYS__2ピン、SW__1ピン、及びSW__2ピンと、充電IC55の動作をオン/オフするためのCEピンと、を含んで構成される。なお、BAT__1ピン及びBAT__2ピンも、充電IC55における高電位側の電源端子として機能し得る。

[0058] 充電IC55のVBUSピンは、前述したように、保護IC61のOUTピンに接続される。充電IC55のBAT__1ピン、BAT__2ピン、及びBAT__SNSピンは、VBATラインLn2、バッテリーコネクタCn3、バッテリー接続ケーブルCb2、及びヒューズFSを介して、電源BATの正極端子に接続される。充電IC55のSYS__1ピン、SYS__2ピン、SW__1ピン、及びSW__2ピンは、パワーパスラインLn4を介して、LDレギュレータ62の高電位側の電源端子であるINピンと、DC/DCコンバータ63の高電位側の電源端子であるVINピンとに接続される。なお、SW__1ピン及びSW__2ピンは、リアクトルRc1を介して、パワーパ

スラインLn4に接続される。また、充電IC55のCEピンは、MCU50のPB14ピンに接続される。

[0059] 充電IC55は、VBUSピン、BAT__1ピン、あるいはBAT__2ピンの電位とGNDピンの電位との差分により電源電圧が供給され、且つCEピンへの入力が高レベルであるときに動作して、電源BATの充電を行ったり、電源BATから放電された電力をLDOレギュレータ62やDC/DCコンバータ63等に供給したりする。本実施形態における充電IC55は、CEピンへ高レベルが入力されることでイネーブルされることから、正論理動作である。これに代えて、CEピンへローレベルが入力されることでイネーブルされる負論理動作の充電IC55を用いてもよい。

[0060] より詳細に説明すると、充電IC55は、VBUSピンに第1システム電圧Vs1が入力されると、BAT__1ピン及びBAT__2ピンから電源BATに対して電源BATを充電するための電圧（例えば第1システム電圧Vs1）を出力する。一方、電源BATの放電時には、電源BATの出力電圧（端子電圧）がBAT__1ピン及びBAT__2ピンに入力される。この場合、充電IC55は、BAT__1ピン及びBAT__2ピンへの入力電圧に応じた第2システム電圧Vs2を、SYS__1ピン、SYS__2ピン、SW__1ピン、及びSW__2ピンから、LDOレギュレータ62やDC/DCコンバータ63等に対して出力する。第2システム電圧Vs2は、例えば、電源BATの出力電圧そのものであり、具体的には3~4[V]程度の電圧とすることができる。

[0061] また、充電IC55は、MCU50のPB8ピンに接続されるSCLピンと、MCU50のPB9ピンに接続されるSDAピンと、をさらに備える。これにより、充電IC55とMCU50との間で、例えばI2C（Inter-Integrated Circuit）通信を行うことが可能である。この通信を利用して、充電IC55は、例えば、電源BATに関するバッテリー情報をMCU50に送信する。ここで、バッテリー情報は、例えば、充電IC55による電源BATの充電状態（例えば充電中もしくは充電停止中）や、電源BATの残量（SO

C : State Of Charge) 等をあらわす情報である。なお、充電 IC 55 と MCU 50 との間の通信には、I2C 通信以外の通信方式を採用してもよい。

[0062] また、図 6 に示すように、充電 IC 55 は、ISET ピン、ILIM ピン、TS ピン等をさらに備えてもよい。充電 IC 55 が ISET ピンを備える場合、この ISET ピンとグラウンドラインとの間に接続される抵抗器の電気抵抗値により、充電 IC 55 から電源 BAT に対して出力される電流値を設定可能である。充電 IC 55 が ILIM ピンを備える場合、この ILIM ピンとグラウンドラインとの間に接続される抵抗器の電気抵抗値により、充電 IC 55 から LDO レギュレータ 62 や DC/DC コンバータ 63 等に対して出力される電流値の上限を設定可能である。充電 IC 55 が TS ピンを備える場合、充電 IC 55 は、この TS ピンへの入力電圧に基づき、TS ピンに接続された抵抗器の電気抵抗値や温度を検出可能である。

[0063] なお、図 6 に示すように、VBAT ライン Ln2 には、充電 IC 55 の BAT__SNS ピンへの入力等を安定化するためのコンデンサ Cd3 が必要に応じて適直接続される。また、パワーパスライン Ln4 には、充電 IC 55 から出力された第 2 システム電圧 Vs2 を安定化するためのコンデンサ Cd4、LDO レギュレータ 62 の IN ピンへの入力を安定化するためのコンデンサ Cd5 が必要に応じて適直接続される。

[0064] (LED 回路)

充電 IC 55 から出力された第 2 システム電圧 Vs2 が供給されるパワーパスライン Ln4 には、さらに、LED__L1 を作動 (例えば点灯) させるための第 1 LED 回路 Cc1 と、LED__L2 を作動させるための第 2 LED 回路 Cc2 とが接続される。

[0065] 第 1 LED 回路 Cc1 は、LED__L1 と、第 1 LED 回路 Cc1 の導通及び遮断を切り替えるスイッチ Sw1 とを直列に接続して構成される。第 1 LED 回路 Cc1 の一端はパワーパスライン Ln4 に接続され、他端はグラウンドラインに接続される。また、第 1 LED 回路 Cc1 のスイッチ Sw1 は、MCU 50 からのオン指令に応じてオンとなり、MCU 50 からのオフ指

令に応じてオフとなる。スイッチSw1がオンとなると、第1LED回路Cc1が導通した状態となり、充電IC55から出力された第2システム電圧Vs2がLED_L1に供給されて、LED_L1が点灯する。

[0066] スイッチSw1としては、例えば、MOSFETにより構成されるスイッチを採用することができる。本実施形態では、一例として、スイッチSw1を構成するMOSFETのゲート端子がMCU50のPA0ピンに接続されており、MCU50がPA0ピンからの出力を制御することにより、スイッチSw1のゲート端子に印加されるゲート電圧を変化させ、スイッチSw1をオンにしたりオフにしたりする。なお、スイッチSw1は、MOSFETに限らず、MCU50の制御にしたがってオン／オフされるスイッチであればよい。

[0067] また、第2LED回路Cc2は、LED_L2と、第2LED回路Cc2の導通及び遮断を切り替えるスイッチSw2とを直列に接続して構成される。第2LED回路Cc2の一端はパワーバスラインLn4に接続され、他端はグラウンドラインに接続される。また、第2LED回路Cc2のスイッチSw2は、MCU50からのオン指令に応じてオンとなり、MCU50からのオフ指令に応じてオフとなる。スイッチSw2がオンとなると、第2LED回路Cc2が導通した状態となり、充電IC55から出力された第2システム電圧Vs2がLED_L2に供給されて、LED_L2が点灯する。

[0068] スイッチSw1と同様に、スイッチSw2としては、例えば、MOSFETにより構成されるスイッチを採用することができる。本実施形態では、一例として、スイッチSw2を構成するMOSFETのゲート端子がMCU50のPB3ピンに接続されており、MCU50がPB3ピンからの出力を制御することにより、スイッチSw2のゲート端子に印加されるゲート電圧を変化させ、スイッチSw2をオンにしたりオフにしたりする。なお、スイッチSw2は、MOSFETに限らず、MCU50の制御にしたがってオン／オフされるスイッチであればよい。

[0069] (LDOレギュレータ)

LDOレギュレータ62は、高電位側の電源端子であるINピンと、低電位側の電源端子であるGNDピンと、後述の第3システム電圧Vs3が出力される出力端子であるOUTピンと、LDOレギュレータ62の動作をオン／オフするためのENピンと、を備える。

[0070] LDOレギュレータ62のINピンは、前述したように、パワーパスラインLn4を介して、充電IC55のSYS__1ピン、SYS__2ピン等に接続される。LDOレギュレータ62のGNDピンは、グラウンドラインに接続される。LDOレギュレータ62のOUTピンは、VSSラインLn5を介して、MCU50の高電位側の電源端子であるVDDピンと、吸引センサ15の高電位側の電源端子であるVDDピンとに接続される。LDOレギュレータ62のENピンは、パワーパスラインLn4に接続される。

[0071] LDOレギュレータ62は、INピンの電位とGNDピンの電位との差分により電源電圧が供給され、且つENピンへの入力電圧がハイレベルであるときに動作し、所定の第3システム電圧Vs3を生成してOUTピンから出力する。本実施形態におけるLDOレギュレータ62は、ENピンへハイレベルが入力されることでイネーブルされることから、正論理動作である。これに代えて、ENピンへローレベルが入力されることでイネーブルされる正論理動作のLDOレギュレータ62を用いてもよい。この場合、ENピンへローレベルが常に入力されるように、ENピンはグラウンドラインへ接続されることが好ましい。

[0072] より詳細に説明すると、充電IC55から第2システム電圧Vs2が出力されたことに応じて、LDOレギュレータ62には、第2システム電圧Vs2が電源電圧として供給される。また、充電IC55から第2システム電圧Vs2が出力されているときには、LDOレギュレータ62のENピンへの入力電圧は第2システム電圧Vs2（すなわちハイレベル）となる。したがって、LDOレギュレータ62は、充電IC55から第2システム電圧Vs2が出力されると、第3システム電圧Vs3を生成し、生成した第3システム電圧Vs3をMCU50や吸引センサ15等に対して出力する。

[0073] LDOレギュレータ62が出力する第3システム電圧 V_{s3} は、MCU50や吸引センサ15等を動作させるのに適した電圧値を有する。具体的に、第3システム電圧 V_{s3} は、第2システム電圧 V_{s2} よりも低い電圧であり、例えば2.5[V]とすることができる。

[0074] (操作スイッチ回路)

LDOレギュレータ62から出力された第3システム電圧 V_{s3} が供給されるVSSラインLn5には、さらに、操作スイッチOPSに対するユーザの操作を検出するための操作スイッチ回路Cc3と、電源BATの温度を検出するための電源温度検出回路Cc4とが接続される。

[0075] 操作スイッチ回路Cc3は、抵抗器R1と、抵抗器R2と、抵抗器R3と、操作スイッチOPSとにより構成される。抵抗器R1は、一端がVSSラインLn5に接続され、他端が抵抗器R2及び抵抗器R3のそれぞれの一端に接続される。また、抵抗器R2の他端はMCU50のPC4ピンに接続され、抵抗器R3の他端は操作スイッチOPSの一端に接続される。そして、操作スイッチOPSの他端はグラウンドラインに接続される。

[0076] 操作スイッチOPSがユーザによって操作されていないときに、MCU50のPC4ピンには、VSSラインLn5に供給される第3システム電圧 V_{s3} を抵抗器R1と抵抗器R2とによって降圧した電圧が入力される。一方、操作スイッチOPSがユーザによって操作されているときに、MCU50のPC4ピンには、VSSラインLn5に供給される第3システム電圧 V_{s3} を抵抗器R1と抵抗器R3とによって分圧した後に抵抗器R2によって降圧した電圧が入力される。したがって、MCU50は、PC4ピンへの入力電圧に基づき操作スイッチOPSに対するユーザの操作の有無を検出することができる。

[0077] (電源温度検出回路)

電源温度検出回路Cc4は、サーミスタTHと、抵抗器R4と、電源温度検出回路Cc4の導通及び遮断を切り替えるスイッチSw3とを直列に接続して構成される。電源温度検出回路Cc4におけるスイッチSw3側の一端

はV S Y SラインL n 5に接続され、電源温度検出回路C c 4におけるサーミスタT H側の他端はグラウンドラインに接続される。また、MC U 5 0のP C 1ピンは、電源温度検出回路C c 4において抵抗器R 4とサーミスタT Hとの間となる接続点C Pに接続される。

[0078] 電源温度検出回路C c 4のスイッチS w 3は、MC U 5 0からのオン指令に応じてオンとなり、MC U 5 0からのオフ指令に応じてオフとなる。スイッチS w 3がオンとなると、電源温度検出回路C c 4が導通した状態となり、V S Y SラインL n 5に供給される第3システム電圧V s 3を抵抗器R 4の電気抵抗値とサーミスタT Hの電気抵抗値とによって分圧した電圧がMC U 5 0のP C 1ピンに入力される。前述したように、サーミスタT Hは電気抵抗値と温度とに相関性を有するものであるため、スイッチS w 3をオンとしたときのP C 1ピンへの入力電圧はサーミスタT Hの温度によって変化する。したがって、MC U 5 0は、スイッチS w 3をオンとしたときのP C 1ピンへの入力電圧に基づきサーミスタT Hの温度（すなわち電源B A Tの温度）を検出可能である。

[0079] なお、スイッチS w 1等と同様に、スイッチS w 3としては、例えば、M O S F E Tにより構成されるスイッチを採用することができる。本実施形態では、一例として、スイッチS w 3を構成するM O S F E Tのゲート端子がMC U 5 0のP A 8ピンに接続されており、MC U 5 0がP A 8ピンからの出力を制御することにより、スイッチS w 3のゲート端子に印加されるゲート電圧を変化させ、スイッチS w 3をオンにしたりオフにしたりする。なお、スイッチS w 3は、M O S F E Tに限らず、MC U 5 0の制御にしたがってオン／オフされるスイッチであればよい。

[0080] (DC／DCコンバータ)

DC／DCコンバータ6 3は、高電位側の電源端子であるV I Nピンと、低電位側の電源端子であるG N Dピンと、電圧が入力されるS Wピンと、後述の第4システム電圧V s 4が出力される出力端子であるV O U Tピンと、DC／DCコンバータ6 3の動作をオン／オフするためのE Nピンと、DC

／DCコンバータ63の動作モードを設定するためのMODEピンと、を備える。

[0081] DC／DCコンバータ63のVINピンは、前述したように、パワーパスラインLn4を介して、充電IC55のSYS__1ピン、SYS__2ピン等に接続される。DC／DCコンバータ63のGNDピンは、グラウンドラインに接続される。DC／DCコンバータ63のSWピンは、リアクトルRc2を介して、パワーパスラインLn4に接続される。DC／DCコンバータ63のVOU Tピンは、VHEATラインLn6を介して、放電端子41の正極端子（すなわち高電位側）である正極側放電端子41aに接続される。DC／DCコンバータ63のENピンは、MCU50のPB2ピンに接続される。DC／DCコンバータ63のMODEピンは、パワーパスラインLn4に接続される。また、放電端子41の負極端子（すなわち低電位側）である負極側放電端子41bは、グラウンドラインに接続される。

[0082] DC／DCコンバータ63は、VINピンの電位とGNDピンの電位との差分により電源電圧が供給され、且つENピンへの入力電圧がハイレベルであるときに動作し、入力された電圧を昇圧してVOU Tピンから出力する。本実施形態におけるDC／DCコンバータ63は、ENピンへハイレベルが入力されることでイネーブルされることから、正論理動作である。これに代えて、ENピンへローレベルが入力されることでイネーブルされる負論理動作のDC／DCコンバータ63を用いてもよい。

[0083] より詳細に説明すると、充電IC55から第2システム電圧Vs2が出力されたことに応じて、DC／DCコンバータ63には、第2システム電圧Vs2が電源電圧として供給される。また、MCU50は、エアロゾルの生成要求（例えばユーザのパフ動作）等に応じてヒータ21を加熱すると判断した際に、DC／DCコンバータ63のENピンにハイレベルの電圧信号を入力する。これにより、DC／DCコンバータ63は、DC／DCコンバータ63に入力された電圧を昇圧して得られる第4システム電圧Vs4を放電端子41（すなわちヒータ21）に対して出力する。

- [0084] DC/DCコンバータ63が出力する第4システム電圧 V_{s4} は、ヒータ21を加熱するのに適した電圧値を有する。具体的に、第4システム電圧 V_{s4} は、第3システム電圧 V_{s3} よりも高い電圧であり、例えば4.2[V]程度の電圧とすることができる。
- [0085] また、DC/DCコンバータ63は、例えばスイッチングレギュレータであり、動作モードとして、パルス幅変調モード（以下、PWMモードともいう）と、パルス周波数変調モード（以下、PFMモードともいう）と、をとり得る。本実施形態では、DC/DCコンバータ63のMODEピンをパワーライン L_{n4} に接続することで、DC/DCコンバータ63が動作し得るときのMODEピンへの入力電圧がハイレベルとなるようにして、DC/DCコンバータ63をPWMモードで動作させるようにしている。
- [0086] また、図6に示すように、VHEATライン L_{n6} には、VHEATライン L_{n6} の導通及び遮断を切り替えるスイッチ $Sw4$ が設けられる。スイッチ $Sw4$ は、MCU50からのオン指令に応じてオンとなり、MCU50からのオフ指令に応じてオフとなる。スイッチ $Sw4$ がオンとなると、VHEATライン L_{n6} が導通した状態となり、DC/DCコンバータ63から出力された第4システム電圧 V_{s4} が放電端子41（具体的には正極側放電端子41a）に供給されて、ヒータ21が加熱される。これにより、エアロゾル源が霧化あるいは気化され、エアロゾルを生成することが可能になっている。
- [0087] スイッチ $Sw4$ としては、例えばMOSFETにより構成されるスイッチを採用できる。より具体的には、スイッチ $Sw4$ は、スイッチング速度が高速なパワーMOSFETであることが望ましい。本実施形態では、一例として、スイッチ $Sw4$ を構成するMOSFETのゲート端子がMCU50のPB4ピンに接続されており、MCU50がPB4ピンからの出力を制御することにより、スイッチ $Sw4$ のゲート端子に印加されるゲート電圧を変化させ、スイッチ $Sw4$ をオンにしたりオフにしたりする。
- [0088] （VHEATライン L_{n6} に接続される他の電子部品）

放電端子41に供給される電力が不安定になると、ヒータ21によって生成されるエアロゾルの量がばらついて香嗅味の悪化につながるおそれがある。そこで、図6に示すように、VHEATラインLn6には、DC/DCコンバータ63から出力された第4システム電圧Vs4を安定化するためのコンデンサが接続される。

[0089] より詳細に説明すると、電源ユニット10では、DC/DCコンバータ63から出力された第4システム電圧Vs4を安定化するためのコンデンサとして、コンデンサCd61、コンデンサCd62、及びコンデンサCd63の3つのコンデンサを並列に設けている。このように、複数のコンデンサにより電圧の安定化（平滑化）を行うようにすることで、電圧の安定化に伴う発熱を複数のコンデンサに分散できる。したがって、1つのコンデンサにより電圧の安定化を行うようにした場合に比べて、コンデンサが高温となることを回避して、コンデンサの劣化や故障を抑制することが可能となる。

[0090] 特に、ヒータ21によって生成されるエアロゾルの量を確保する観点から、第4システム電圧Vs4には高い電圧値が要求される。仮に、このような高電圧の安定化を1つのコンデンサにより行うようにすると、このコンデンサが非常に高温となることが想定される。その結果、高温となったコンデンサが著しく劣化するだけでなく、このコンデンサの周辺に配置された他の電子部品にも悪影響を及ぼし得る。したがって、前述したように、第4システム電圧Vs4の安定化は、複数のコンデンサにより行うのが望ましい。

[0091] なお、コンデンサCd61、コンデンサCd62、及びコンデンサCd63のうち、コンデンサCd61は、静電容量が比較的小さく、これに伴って物理的なサイズも比較的小さいコンデンサとなっている。一方、コンデンサCd62及びコンデンサCd63は、静電容量が比較的大きく、これに伴って物理的なサイズも比較的大きいコンデンサとなっている。具体的一例として、コンデンサCd61の静電容量は0.1[μ F]とすることができ、コンデンサCd62及びコンデンサCd63の静電容量は50[μ F]とすることができる。このように、静電容量が互いに異なる複数のコンデンサを用

いることで、第4システム電圧 V_{s4} にさまざまな脈動成分（リップル）が含まれていても、これらを除去できる。

[0092] また、図6に示すように、本実施形態では、VHEATラインLn6において、放電端子41とスイッチSw4との間には、バリスタVR4を設けている。より詳細に、バリスタVR4の一端はVHEATラインLn6に接続され、他端はグラウンドラインに接続される。このようなバリスタVR4を設けることで、例えば第1カートリッジ20の脱着により放電端子41に静電気のノイズが発生しても、このノイズを、バリスタVR4を介してグラウンドラインへ逃がすことができる。したがって、放電端子41に発生した静電気等のノイズから、スイッチSw4やDC/DCコンバータ63等の電源ユニット10のシステムを保護することが可能となる。

[0093] また、図6に示すように、VHEATラインLn6において、放電端子41とスイッチSw4の間には、スイッチSw4を介して放電端子41に供給される電圧を安定化するためのコンデンサCd7も接続される。なお、このコンデンサCd7は、放電端子41に発生した静電気等のノイズから、スイッチSw4やDC/DCコンバータ63等の電源ユニット10のシステムを保護する保護部品としても機能し得る。したがって、コンデンサCd7によっても、放電端子41に発生した静電気等のノイズから、スイッチSw4やDC/DCコンバータ63等の電源ユニット10のシステムを保護することが可能になっている。なお、第1カートリッジ20の脱着時以外にも、ユーザが放電端子41を触れてしまったときや、放電端子41に応力が加わったとき等にも、放電端子41において静電気等のノイズが生じ得る。

[0094] （吸引センサ）

吸引センサ15は、高電位側の電源端子であるVDDピンと、低電位側の電源端子であるGNDピンと、出力端子であるOUTピンと、を備える。

[0095] 吸引センサ15のVDDピンは、前述したように、VSSラインLn5を介して、LDOレギュレータ62のOUTピンに接続される。吸引センサ15のGNDピンは、グラウンドラインに接続される。吸引センサ15のOU

Tピンは、MCU50のPC5ピンに接続される。

[0096] 吸引センサ15は、VDDピンの電位とGNDピンの電位との差分により電源電圧が供給されると動作する。具体的に、吸引センサ15には、LDOレギュレータ62から出力された第3システム電圧Vs3が電源電圧として供給されることで動作して、ユーザのパフ動作を検出するセンサ装置として機能する。例えば、吸引センサ15は、コンデンサマイクロフォンや圧力センサを主体に構成され、ユーザの吸引により生じた電源ユニット10内の圧力（内圧）変化の値を検出結果として示す信号を、OUTピンからMCU50に対して出力する。なお、吸引センサ15には、コンデンサマイクロフォンあるいは圧力センサ以外のセンサ装置を採用してもよい。

[0097] (MCU)

MCU50は、高電位側の電源端子であるVDDピンと、低電位側の電源端子であるVSSピンと、入力端子あるいは出力端子として機能する複数のピン（以下、入出力ピンともいう）と、を備える。MCU50は、VDDピンの電位とVSSピンの電位との差分により電源電圧が供給されることで動作する。

[0098] MCU50は、入出力ピンとして、前述したPA11ピン及びPA12ピンを備えるため、これらのピンを利用して外部機器と通信でき、例えばファームウェアの更新データ等を外部機器から取得できる。また、MCU50は、入出力ピンとして、前述したPB8ピン及びPB9ピンを備えるため、これらのピンを利用して充電IC55と通信でき、前述したバッテリー情報等を充電IC55から取得できる。

[0099] さらに、MCU50は、入出力ピンとして、前述したPB14ピン及びPB2ピンを備えるため、PB14ピンからの出力により充電IC55のオン／オフを、PB2ピンからの出力によりDC／DCコンバータ63のオン／オフを、それぞれ制御できる。

[0100] また、MCU50は、入出力ピンとして、前述したPA0ピン、PB3ピン、PA8ピン、及びPB4ピンを備えるため、PA0ピンからの出力によ

リスイッチSw1を、PB3ピンからの出力によりスイッチSw2を、PA8ピンからの出力によりスイッチSw3を、PB4ピンからの出力によりスイッチSw4を、それぞれオン／オフできる。

[0101] そして、MCU50は、入出力ピンとして、前述したPC5ピン、PC4ピン、及びPC1ピンを備えるため、PC5ピンへの入力に基づきユーザのパフ動作を、PC4ピンへの入力に基づき操作スイッチOPSに対するユーザの操作を、スイッチSw3をオンとしたときのPC1ピンへの入力に基づきサーミスタTHの温度（すなわち電源BATの温度）を、それぞれ検出できる。

[0102] （電源ユニットの内部構成）

続いて、電源ユニット10の内部構成について図5、及び図7～図12を参照しながら説明する。

ケース11の内部空間にはシャーシ12が設けられ、充電端子42（図3参照）、レセプタクル搭載基板8、電源BATを含むバッテリーパックBP、及びMCU搭載基板7が、ボトム部11cからトップ部11aに向かってこの順にシャーシ12に保持される。

[0103] このように、ボトム部11cからトップ部11aに向かって（すなわちX方向において）、レセプタクル搭載基板8、電源BAT、及びMCU搭載基板7をこの順で並べて配置することで、電源BATとMCU搭載基板7との間にレセプタクル搭載基板8を配置した場合に比べて、電源BATに近い位置にMCU搭載基板7を配置できる。そして、電源BATに近い位置にMCU搭載基板7を配置することで、MCU搭載基板7において電源BATと接続される電子部品（例えばバッテリーコネクタCn3）と電源BATとの間の配線距離を短くでき、余分な配線を減らして、電源ユニット10の小型化を図れる。併せて、電源ユニット10を製造するためのコストの削減も図れる。

[0104] また、電源BATと接続される電子部品と電源BATとの間の配線距離が短ければ、この配線距離が長い場合に比べて、この配線を電流が流れること

により発生するノイズの影響を受ける電子部品を少なくできる。したがって、この配線を通る電流（例えば、電源B A Tを充電する充電電流、又は電源B A Tからの放電電流）の電流値が大きくなったとしても、この電流に起因して発生するノイズが電源ユニット10の電子部品に与える影響を低減でき、電源ユニット10の動作の安定化を図れる。

[0105] また、MCU搭載基板7やバッテリーパックBP等を保持するシャーシ12は、合成樹脂（例えばプラスチック）等の絶縁材料によって形成されている。そして、シャーシ12は、X方向において、MCU搭載基板7を保持する部分とバッテリーパックBPを保持する部分との間に、これらを区画する壁部12aを備える。この壁部12aは、MCU搭載基板7と、バッテリーパックBPの電源B A Tとを絶縁するスペーサとして機能し得る。

[0106] このように、MCU搭載基板7とバッテリーパックBPとの間に絶縁性のスペーサとして機能する壁部12aを設けることで、MCU搭載基板7と電源B A Tとが物理的に接触することによって短絡が発生するのを回避できる。なお、本実施形態では、MCU搭載基板7と電源B A Tとを絶縁するスペーサをシャーシ12の壁部12aにより構成したが、これに限らず、例えばシャーシ12とは別体に設けてもよい。

[0107] また、ケース11には、充電端子42へのアクセスを許容する前述した充電用開口43、操作部14を外部に露出させる操作用開口、及び放電端子41をトップ部11aから外部に露出させる一対の放電用開口が設けられている。

[0108] (MCU搭載基板)

MCU搭載基板7には、電源ユニット10の回路構成（図6等を参照）で説明した複数の電子部品が実装されている。MCU搭載基板7は、複数の層が積層されて構成された多層基板であって、略矩形形状を有する。MCU搭載基板7は、長手方向がケース11の中心線Lの延伸方向（すなわちX方向）に沿うように、且つ、一方側の素子実装面が操作部14に対向するように配置される。

- [0109] 以下の説明では、X方向を長手方向Xと称することがあり、X方向において、トップ部11a側をX1方向、ボトム部11c側をX2方向と称する。また、MCU搭載基板7上において、長手方向Xに直交する方向を短手方向Yと称し、短手方向Yにおいて、一方側（図7の左方であって、図8、9の上方且つ図10、11の下方）をY1方向、他方側（図7の右方であって、図8、9の下方且つ図10、11の上方）をY2方向と称する。長手方向XはMCU搭載基板7の長さ方向ということもでき、短手方向YはMCU搭載基板7の幅方向ということもできる。MCU搭載基板7の中心線は、電源ユニット10（ケース11）のX方向に延びる中心線Lと一致する。なお、MCU搭載基板7の中心線は、MCU搭載基板7を長手方向Xに直交する面で切断した際のMCU搭載基板7の幅方向（短手方向）及び厚さ方向の中心点を長手方向Xに連続してつなげた線である。
- [0110] MCU搭載基板7は、図7に示すように、MCU搭載基板7の大部分を占める矩形部81と、矩形部81からX1方向に突出した突出部82と、から構成される。突出部82は、短手方向Yの両端部が切り欠かれており、突出部82のX1方向の端部がケース11のトップ部11aに対向し、突出部82が設けられていない矩形部81のX1方向の端部がケース11の低床部11bに対向する。
- [0111] MCU搭載基板7の操作部14側の面を主面7a、反対側の面（すなわち裏面）を副面7bとすると、MCU搭載基板7は、主面7a及び副面7bの両方に電子部品が実装される両面実装基板である。
- [0112] 主面7aの主面側表面層71a（以下、単に主面7aと称する）には、図8に示すように、バッテリーコネクタCn3、MCU50、操作スイッチOPS、LED_L1、LED_L2、DC/DCコンバータ63、リアクトルRc2、コンデンサCd61、コンデンサCd62、コンデンサCd63、スイッチSw4、コンデンサCd7、バリスタVR4、正極側放電端子41a等が実装される。
- [0113] より具体的に説明すると、主面7aの略中央には、操作部14と対向する

ように、ボタン式の操作スイッチOPSが実装される。これにより、ユーザは、ケース11の操作部14を介して操作スイッチOPSを押し下げることができる。また、操作スイッチOPSの近傍には、短手方向Yにおいて操作スイッチOPSを挟むようにLED_L1、LED_L2が実装される。これにより、ユーザは、LED_L1及びLED_L2から出射された光を、操作部14の周囲に設けられたLED窓13を介して視認することができる。

[0114] また、主面7aのX2方向の端部には、バッテリーコネクタCn3が実装される。バッテリーコネクタCn3には、電源BATを含むバッテリーパックBPから延びるバッテリー接続ケーブルCb2がY2方向側から接続される（図7も参照）。

[0115] ここで、バッテリーコネクタCn3が実装されるX2方向の端部は、電源BATに近い位置である。このように、電源BATに近い位置にバッテリーコネクタCn3を配置することで、バッテリー接続ケーブルCb2を短く構成することが可能となり、電源ユニット10の小型化を図れる。併せて、電源ユニット10を製造するためのコストの削減も図れる。また、バッテリー接続ケーブルCb2を短くすることで、電源BATを充電する充電電流あるいは電源BATからの放電電流等のバッテリー接続ケーブルCb2を流れる電流の電流値が大きくなったとしても、この電流に起因して発生するノイズが電源ユニット10の電子部品に与える影響を低減でき、電源ユニット10の動作の安定化も図れる。

[0116] ところで、前述したように、長手方向Xにおいて、MCU搭載基板7とバッテリーパックBP（すなわち電源BAT）の間には、これらを絶縁するスペーサである壁部12aが設けられている。このため、本実施形態では、バッテリーコネクタCn3をY2方向に向けた状態でMCU搭載基板7に実装するとともに、バッテリー接続ケーブルCb2をY2方向側からバッテリーコネクタCn3に接続している。これにより、バッテリー接続ケーブルCb2及び／又は壁部12aを複雑な形状とすることなく、これらが物理的に干渉するの

を回避することが可能となる。

[0117] なお、本実施形態では、バッテリーコネクタC n 3をY 2方向に向けた状態でMCU搭載基板7に実装するとともに、バッテリー接続ケーブルC b 2をY 2方向側からバッテリーコネクタC n 3に接続するようにしたが、これに限らない。バッテリーコネクタC n 3をY 1方向に向けた状態でMCU搭載基板7に実装するとともに、バッテリー接続ケーブルC b 2をY 1方向側からバッテリーコネクタC n 3に接続するようにしてもよい。

[0118] また、図8において、符号55で示す破線は、主面7 aの裏面である副面7 bに実装される充電IC 55の実装位置をあらわしている。すなわち、バッテリーコネクタC n 3及び充電IC 55は、バッテリーコネクタC n 3の少なくとも一部が、MCU搭載基板7と直交する方向において充電IC 55と重なるように、それぞれMCU搭載基板7の異なる面に実装されている。ここで、MCU搭載基板7と直交する方向とは、長手方向X及び短手方向Yと直交する方向を指すものとする。

[0119] バッテリーコネクタC n 3及び充電IC 55は物理的なサイズが大きく、MCU搭載基板7上で大きな面積を占有しやすい。そこで、バッテリーコネクタC n 3及び充電IC 55をMCU搭載基板7の異なる面にそれぞれ実装することで、主面7 a及び副面7 bの両面を有効活用してバッテリーコネクタC n 3及び充電IC 55を実装することが可能となる。これにより、MCU搭載基板7が大型化するのを回避しながら、バッテリーコネクタC n 3及び充電IC 55をMCU搭載基板7に実装できる。

[0120] そして、バッテリーコネクタC n 3の少なくとも一部が、MCU搭載基板7の主面7 aと直交する方向において充電IC 55と重なるようにすることで、バッテリーコネクタC n 3と充電IC 55との間の配線距離を短くできる。これにより、余分な配線（例えばMCU搭載基板7に形成される導電パターン）を減らして、MCU搭載基板7の小型化を図れる。併せて、MCU搭載基板7を製造するためのコストの削減も図れる。また、バッテリーコネクタC n 3と充電IC 55との間の配線距離が短ければ、この配線（例えばVBA

TラインLn2)を流れる電流の電流値が大きくなったとしても、この電流に起因して発生するノイズがMCU搭載基板7における他の電子部品に与える影響を低減でき、電源ユニット10の動作の安定化を図れる。バッテリコネクタCn3と充電IC55との間の配線を流れる電流は、例えば、電源BATを充電する充電電流(以下、単に充電電流とも称する)や、電源BATからの放電電流(以下、単に放電電流とも称する)である。

[0121] また、主面7aのX1方向の端部である突出部82には、正極側放電端子41aが実装される。正極側放電端子41aには、第1カートリッジ20に設けられたヒータ21が接続される。正極側放電端子41aが実装されるX1方向の端部は、第1カートリッジ20に近い位置である。このように、第1カートリッジ20に近い位置に正極側放電端子41aを配置することで、正極側放電端子41aとヒータ21とを容易且つ効率的に接続することが可能となる。

[0122] また、正極側放電端子41aは、突出部82において中心線Lを挟んでY2方向側に配置される。一方、突出部82において中心線Lを挟んでY1方向側には、スイッチSw4が配置される。

[0123] また、主面7aには、X方向において、操作スイッチOPSとスイッチSw4との間に、DC/DCコンバータ63、リアクトルRc2、コンデンサCd61、コンデンサCd62、コンデンサCd63、コンデンサCd7等が実装されている。

[0124] DC/DCコンバータ63、コンデンサCd61、コンデンサCd62、及びコンデンサCd63は、図8に示すように、MCU搭載基板7と直交する方向から見て(以下、MCU搭載基板7の平面視ともいう)、略L字状に配置されている。

[0125] より具体的に説明すると、コンデンサCd61は、短手方向Y(すなわちMCU搭載基板7の幅方向)において、DC/DCコンバータ63及びコンデンサCd62と一列に並ぶ一方で、コンデンサCd63とは一列に並ばない。ここで、短手方向Yにおいて一列に並ぶとは、短手方向Yから見て、そ

それぞれの少なくとも一部が重なることをいう。

[0126] また、コンデンサC d 6 3は、長手方向X（すなわちMC U搭載基板7の長さ方向）において、DC/DCコンバータ6 3と一列に並ぶ一方で、コンデンサC d 6 1及びコンデンサC d 6 2とは一列に並ばない。ここで、長手方向Xにおいて一列に並ぶとは、長手方向Xから見て、それぞれの少なくとも一部が重なることをいう。

[0127] すなわち、コンデンサC d 6 1及びコンデンサC d 6 3は、図8に示すように、MC U搭載基板7の長さ方向である長手方向X、及びMC U搭載基板7の幅方向である短手方向Yにおいて一列に並ばない。同様に、コンデンサC d 6 2及びコンデンサC d 6 3は、長手方向X及び短手方向Yにおいて一列に並ばない。

[0128] 仮に、コンデンサC d 6 1又はコンデンサC d 6 2と、コンデンサC d 6 3とを、長手方向X又は短手方向Yにおいて一列に並べてMC U搭載基板7に実装すると、これらを並べるスペースを確保するために、MC U搭載基板7の長手方向Xにおける大きさ（すなわち長さ方向における大きさ。以下、長さ寸法とも称する）、又は短手方向Yにおける大きさ（すなわち幅方向における大きさ。以下、幅寸法とも称する）が大きくなるおそれがある。

[0129] そこで、本実施形態では、コンデンサC d 6 1又はコンデンサC d 6 2と、コンデンサC d 6 3とを、長手方向X及び短手方向Yにおいて一列に並ばないようにMC U搭載基板7に実装することで、これらを一列に並べるようにした場合に比べて、MC U搭載基板7の長さ寸法及び幅寸法が大きくなるのを回避している。これにより、MC U搭載基板7を小型化でき、MC U搭載基板7を製造するためのコストの削減を図れる。また、MC U搭載基板7を小型化することで、電源ユニット10自体を小型化することも可能となる。これにより、エアロゾル吸引器1の可搬性を向上させて、ユーザの利便性の向上を図れる。

[0130] また、本実施形態では、長手方向XにおいてDC/DCコンバータ6 3と一列に並ぶようにMC U搭載基板7に実装されるコンデンサの数は、1つ（

コンデンサC d 6 3のみ) であり、短手方向YにおいてDC/DCコンバータ6 3と一列に並ぶようにMCU搭載基板7に実装されるコンデンサの数(コンデンサC d 6 1及びコンデンサC d 6 2の2つ)よりも少なくなっている。このように、長手方向XにおいてDC/DCコンバータ6 3と一列に並ぶようにMCU搭載基板7に実装されるコンデンサの数を、短手方向YにおいてDC/DCコンバータ6 3と一列に並ぶようにMCU搭載基板7に実装されるコンデンサの数よりも少なくすることで、MCU搭載基板7の長さ寸法が大きくなるのを回避でき、MCU搭載基板7の小型化を図れる。

[0131] ところで、前述したように、コンデンサC d 6 3の静電容量は、コンデンサC d 6 1の静電容量よりも大きいものとなっている。このように、静電容量が大きく物理的なサイズも大きくなりがちなコンデンサC d 6 3を長手方向XにおいてDC/DCコンバータ6 3と並べることで、これらを短手方向Yに並べるようにした場合に比べて、MCU搭載基板7の幅寸法が大きくなるのを回避できる。したがって、MCU搭載基板7の小型化を図れる。

[0132] さらに、前述したように、コンデンサC d 6 2の静電容量も、コンデンサC d 6 1の静電容量よりも大きいものとなっている。このように、静電容量が大きく物理的なサイズも大きくなりがちなコンデンサC d 6 2を短手方向YにおいてDC/DCコンバータ6 3と並べることで、コンデンサC d 6 2及びコンデンサC d 6 3が短手方向Yに並ぶことを回避できる。これにより、コンデンサC d 6 2及びコンデンサC d 6 3を短手方向Yに並べるようにした場合に比べて、MCU搭載基板7の幅寸法が大きくなるのを回避できる。したがって、MCU搭載基板7の小型化を図れる。

[0133] また、DC/DCコンバータ6 3、コンデンサC d 6 1、及びコンデンサC d 6 2は、短手方向Yにおいてこの順で一列に並ぶ。すなわち、MCU搭載基板7において、DC/DCコンバータ6 3の周辺には、多数のビア等が設けられる傾向がある。このため、コンデンサC d 6 2といったサイズが大きい大容量のコンデンサを、MCU搭載基板7において、DC/DCコンバータ6 3に近接して実装するのは難しい。一方、コンデンサC d 6 1といっ

たサイズの小さいコンデンサであれば、MCU搭載基板7において、DC/DCコンバータ63に近接して実装しやすい。したがって、DC/DCコンバータ63、コンデンサCd61、及びコンデンサCd62を、短手方向Yにおいてこの順で並べることにより、これらを高密度でMCU搭載基板7に実装することを可能にし、MCU搭載基板7の基板面積を有効活用して、MCU搭載基板7の小型化を図れる。

[0134] また、コンデンサCd63は、MCU搭載基板7の平面視で、長辺と短辺からなる長方形形状を有する。そして、コンデンサCd63は、その短辺が長手方向Xに対して平行となるように、MCU搭載基板7に実装されている。換言すると、コンデンサCd63は、コンデンサCd63の短手方向がMCU搭載基板7の長手方向Xと一致するように、MCU搭載基板7に実装されている。これにより、コンデンサCd63をDC/DCコンバータ63と長手方向Xに並べても、MCU搭載基板7の長さ寸法が増加するのを抑制できる。したがって、MCU搭載基板7の小型化を図れる。

[0135] また、コンデンサCd62は、MCU搭載基板7の平面視で、長辺と短辺からなる長方形形状を有する。そして、コンデンサCd62は、その長辺が長手方向Xに対して平行となるように、MCU搭載基板7に実装されている。換言すると、コンデンサCd62は、コンデンサCd62の短手方向がMCU搭載基板7の短手方向Yと一致するように、MCU搭載基板7に実装されている。これにより、コンデンサCd62をDC/DCコンバータ63と短手方向Yに並べても、MCU搭載基板7の幅寸法が増加するのを抑制できる。したがって、MCU搭載基板7の小型化を図れる。

[0136] 副面7bの副面側表面層71b（以下、単に副面7bと称する）には、図10に示すように、充電IC55、リアクトルRc1、保護IC61、MCU搭載基板側コネクタCn2、吸引センサ15、負極側放電端子41b等が実装される。

[0137] より具体的に説明すると、副面7bの略中央には、MCU搭載基板側コネクタCn2が実装される。MCU搭載基板側コネクタCn2の実装位置につ

いて詳述すると、図10中の符号O1は、MCU搭載基板7と直交する方向から見たMCU搭載基板7の中心をあらわしている。ここで、MCU搭載基板7の中心O1は、ケース11の中心線Lと一致するMCU搭載基板7の中心線上で、且つ長手方向XにおけるMCU搭載基板7の中央となる点である。

[0138] また、図10中の符号O2は、MCU搭載基板7と直交する方向から見たMCU搭載基板側コネクタCn2の中心をあらわしている。ここで、MCU搭載基板側コネクタCn2は、MCU搭載基板7の平面視で、2辺が長手方向Xに平行で且つ他の2辺が短手方向Yに平行な略矩形形状を有する。このため、MCU搭載基板側コネクタCn2の中心O2は、長手方向XにおけるMCU搭載基板側コネクタCn2の中央で、且つ短手方向YにおけるMCU搭載基板側コネクタCn2の中央となる点となる。

[0139] そして、本実施形態では、MCU搭載基板側コネクタCn2に最も近いMCU搭載基板7の縁とMCU搭載基板側コネクタCn2の中心O2との間の最短距離d1が、MCU搭載基板7の中心O1とMCU搭載基板側コネクタCn2の中心O2との間の最短距離d2よりも長くなるように、MCU搭載基板側コネクタCn2をMCU搭載基板7の副面7bに実装している。

[0140] このように、MCU搭載基板側コネクタCn2に最も近いMCU搭載基板7の縁とMCU搭載基板側コネクタCn2との間の最短距離d1が、MCU搭載基板7の中心とMCU搭載基板側コネクタCn2との間の最短距離d2よりも長くなるように、MCU搭載基板側コネクタCn2をMCU搭載基板7に実装することで、MCU搭載基板7（ここでは副面7b）の略中央にMCU搭載基板側コネクタCn2を実装できる。

[0141] そして、MCU搭載基板7の略中央にMCU搭載基板側コネクタCn2を実装することで、MCU搭載基板7の端部にMCU搭載基板側コネクタCn2を実装した場合に比べて、MCU搭載基板側コネクタCn2とMCU搭載基板7に実装される他の電子部品との間の配線距離を短くすることが可能となる。これは、MCU搭載基板側コネクタCn2の周囲且つ近傍に多くの電

子部品を実装しやすくなるためである。これにより、MCU搭載基板側コネクタC n 2とMCU搭載基板7に実装される他の電子部品とを接続するための配線としてMCU搭載基板7に形成される導電パターンを短くできる。したがって、余分な導電パターンを減らして、MCU搭載基板7の小型化を図れる。併せて、MCU搭載基板7を製造するためのコストの削減も図れる。

[0142] また、MCU搭載基板側コネクタC n 2には、充電端子42等を実装したレセプタクル搭載基板8から延びる基板接続ケーブルC b 1が接続される。より具体的に説明すると、本実施形態では、MCU搭載基板側コネクタC n 2をY1方向に向けた状態でMCU搭載基板7に実装するとともに、基板接続ケーブルC b 1をY1方向側からMCU搭載基板側コネクタC n 2に接続している。

[0143] このように、基板接続ケーブルC b 1をMCU搭載基板7の短手方向YからMCU搭載基板側コネクタC n 2に接続することで、MCU搭載基板7の略中央にMCU搭載基板側コネクタC n 2を実装しても、MCU搭載基板7に実装される他の電子部品と基板接続ケーブルC b 1とが物理的に干渉しにくくすることができる。したがって、MCU搭載基板7に実装される他の電子部品の耐久性を向上させたり、MCU搭載基板7における各電子部品のレイアウトの自由度を向上させたりすることが可能となる。

[0144] 一方、仮に、MCU搭載基板7の略中央にMCU搭載基板側コネクタC n 2を実装して、基板接続ケーブルC b 1をMCU搭載基板7の長手方向XからMCU搭載基板側コネクタC n 2に接続するようにすると、長手方向XにおいてMCU搭載基板側コネクタC n 2と一列に並ぶ電子部品には、基板接続ケーブルC b 1との物理的な干渉を回避する観点から、背の高い電子部品を用いることができない等の制約が生じ得る。

[0145] なお、本実施形態では、MCU搭載基板側コネクタC n 2をY1方向に向けた状態でMCU搭載基板7に実装するとともに、基板接続ケーブルC b 1をY1方向側からMCU搭載基板側コネクタC n 2に接続するようにしたが、これに限らない。MCU搭載基板側コネクタC n 2をY2方向に向けた状

態でMCU搭載基板7に実装するとともに、基板接続ケーブルCb1をY2方向側からMCU搭載基板側コネクタCn2に接続するようにしてもよい。

[0146] また、副面7bには、MCU搭載基板側コネクタCn2のX2方向側に充電IC55が実装される。これにより、主面7aのX2方向の端部に実装されるバッテリーコネクタCn3に近い位置に充電IC55を配置できる。そして、前述したように、バッテリーコネクタCn3の少なくとも一部が、MCU搭載基板7の主面7aと直交する方向において充電IC55と重なるようにすることが可能となる。

[0147] さらに、副面7bには、長手方向Xにおいて充電IC55とMCU搭載基板側コネクタCn2との間であって、短手方向YにおけるY1方向寄りにはリアクトルRc1が実装され、Y2方向寄りには保護IC61が実装される。

[0148] また、副面7bには、MCU搭載基板側コネクタCn2のX1方向側に吸引センサ15が実装される。これにより、電源ユニット10では、X2方向からX1方向に向かって、MCU搭載基板7に対しX2方向側に配置されるレセプタクル搭載基板8（図7参照）、MCU搭載基板側コネクタCn2、及び吸引センサ15がこの順で並ぶ。換言すると、吸引センサ15は、長手方向Xにおいて、MCU搭載基板7に対しX2方向側に配置されるレセプタクル搭載基板8と、MCU搭載基板側コネクタCn2との間に配置されていない。

[0149] ここで、吸引センサ15は、副面7b（副面側表面層71b）からの高さがMCU搭載基板側コネクタCn2よりも高い電子部品となっている。内部に設けられたダイアフラムの振動等により吸引を検知するという構造上、吸引センサ15は大型化しやすいためである。仮に、このような吸引センサ15を、MCU搭載基板7においてMCU搭載基板側コネクタCn2のX2方向側（すなわちレセプタクル搭載基板8とMCU搭載基板側コネクタCn2との間）に配置すると、MCU搭載基板側コネクタCn2に接続される基板接続ケーブルCb1と吸引センサ15とが物理的に干渉しやすくなる。そし

て、この干渉を回避するために、基板接続ケーブルC b 1を複雑な形状とせざるを得なくなったりする。

[0150] そこで、本実施形態では、吸引センサ15を、MCU搭載基板7においてMCU搭載基板側コネクタC n 2のX1方向側（すなわちレセプタクル搭載基板8の反対側）に配置した。これにより、基板接続ケーブルC b 1を複雑な形状とすることなく、基板接続ケーブルC b 1と吸引センサ15とが物理的に干渉するのを容易に回避することが可能となる。したがって、基板接続ケーブルC b 1が複雑な形状となることによる電源ユニット10の製造コストの増加を抑制できる。

[0151] また、本実施形態では、リアクトルR c 2及び操作スイッチOPSが、吸引センサ15と同様にMCU搭載基板側コネクタC n 2よりも背の高い電子部品（すなわちMCU搭載基板7における実装面からの高さが高い電子部品）となっている。そこで、本実施形態では、前述したように、リアクトルR c 2及び操作スイッチOPSについては主面7 aに実装することで、基板接続ケーブルC b 1を複雑な形状とすることなく、これらの電子部品と基板接続ケーブルC b 1とが物理的に干渉しにくくなるようにしている。

[0152] また、本実施形態では、前述したように、バッテリーコネクタC n 3は主面7 a、MCU搭載基板側コネクタC n 2は副面7 bといったように、これらのコネクタをMCU搭載基板7の異なる面にそれぞれ実装している。バッテリーコネクタC n 3及びMCU搭載基板側コネクタC n 2は物理的なサイズが大きく、MCU搭載基板7上で大きな面積を占有しやすい。そこで、バッテリーコネクタC n 3及びMCU搭載基板側コネクタC n 2をMCU搭載基板7の異なる面にそれぞれ実装することで、主面7 a及び副面7 bの両面を有効活用してバッテリーコネクタC n 3及びMCU搭載基板側コネクタC n 2を実装することが可能となる。これにより、MCU搭載基板7が大型化するのを回避しながら、バッテリーコネクタC n 3及びMCU搭載基板側コネクタC n 2をMCU搭載基板7に実装できる。

[0153] また、図10において、符号50で示す破線は、副面7 bの裏面である主

面7aに実装されるMCU50の実装位置をあらわしている。すなわち、MCU搭載基板側コネクタCn2及びMCU50は、MCU搭載基板側コネクタCn2の少なくとも一部が、MCU搭載基板7の主面7aと直交する方向においてMCU50と重なるように、それぞれMCU搭載基板7の異なる面に実装されている。

[0154] 一般的に、MCU搭載基板7において、MCU搭載基板側コネクタCn2等のコネクタが実装される箇所には、他の箇所に比べて、設けられる導電パターンやビア等が少ない傾向がある。このため、MCU搭載基板7において、MCU搭載基板側コネクタCn2等のコネクタが実装される箇所の裏側には、他の電子部品に必要な導電パターンやビア等を設けやすい。したがって、MCU搭載基板7と直交する方向において、MCU搭載基板側コネクタCn2と重なる位置に、MCU50等の導電パターンやビアを多用するICを実装することで、MCU搭載基板7の基板面積を有効活用して、MCU搭載基板7の小型化を図れる。

[0155] なお、本実施形態では、MCU搭載基板7と直交する方向において、MCU搭載基板側コネクタCn2と重なる電子部品をMCU50としたが、これに限らず、任意の電子部品としてもよい。ただし、前述したように、MCU搭載基板7の基板面積を有効活用する観点から、導電パターンやビア等を多用するICであることが望ましい。

[0156] また、図10において、符号Cn3で示す破線は、副面7bの裏面である主面7aに実装されるバッテリーコネクタCn3の実装位置をあらわしている。すなわち、バッテリーコネクタCn3は、MCU搭載基板側コネクタCn2よりもX2方向側に実装されている。このため、電源ユニット10では、X2方向側からX1方向側に向かって（すなわち長手方向Xにおいて）、レセプタクル搭載基板8、電源BATを含むバッテリーパックBP、バッテリーコネクタCn3、及びMCU搭載基板側コネクタCn2がこの順で並ぶ。これにより、電源BATに近い位置にバッテリーコネクタCn3が配置され、バッテリー接続ケーブルCb2を短く構成することができるので、電源ユニット10

の小型化を図れる。併せて、電源ユニット10を製造するためのコストの削減も図れ、さらには、バッテリー接続ケーブルCb2を流れる電流に起因して発生するノイズが電源ユニット10の電子部品に与える影響を低減して電源ユニット10の動作の安定化も図れる。

[0157] また、副面7bのX1方向の端部である突出部82には、負極側放電端子41bが実装される。負極側放電端子41bには、第1カートリッジ20に設けられたヒータ21が接続される。負極側放電端子41bが実装されるX1方向の端部は、第1カートリッジ20に近い位置である。このように、第1カートリッジ20に近い位置に負極側放電端子41bを配置することで、負極側放電端子41bとヒータ21とを容易且つ効率的に接続することが可能となる。

[0158] また、負極側放電端子41bは、突出部82において中心線Lを挟んでY1方向側に配置される。このように、MCU搭載基板7の主面7aには正極側放電端子41aが実装され、副面7bには負極側放電端子41bが実装されている。ここで、正極側放電端子41a及び負極側放電端子41bは、プローブを有する。そして、図12に示すように、ケース11の中心線Lの延伸方向(X方向)から見て、正極側放電端子41aのプローブの中心Paと負極側放電端子41bのプローブの中心Pbを結ぶ仮想線Pは、中心線Lを通るように配置され、さらに正極側放電端子41aのプローブの中心Paと負極側放電端子41bのプローブの中心Pbは、中心線Lを通る円Q上に配置されている。

[0159] また、MCU搭載基板7は、図13に示すように、ベース層70から主面側表面層71aに向かって、第1配線層72a、主面側絶縁層73a、第2配線層74aがこの順に設けられ、さらにベース層70から副面側表面層71bに向かって、第3配線層72b、副面側絶縁層73b、第4配線層74bがこの順に設けられている。なお、MCU搭載基板7は、これに限らず、種々の構成を採用することができる。例えば、第2配線層74a及び/又は第4配線層74bが複数設けられていてもよく、第1配線層72a及び第3

配線層のうちいずれか一方のみが設けられていてもよい。

[0160] (MCU搭載基板の導電パターン)

第2配線層74a及び第4配線層74bには、銅箔等から形成される導電パターンが設けられている。また、第1配線層72a及び第3配線層72bにも、第2配線層74a及び第4配線層74bと同様に、銅箔等から形成される導電パターンが設けられていてもよい。以下の説明において、MCU搭載基板7の電源ライン及び信号ラインを構成する導電パターンを配線パターン77と称し、グラウンドラインを構成する導電パターンをグラウンドパターン78と称する。また、本明細書等では、配線パターン77のうち、VBUSラインLn1を構成するものを配線パターン77__Ln1、VBATラインLn2を構成するものを配線パターン77__Ln2、D+ラインLn3aを構成するものを配線パターン77__Ln3a、D-ラインLn3bを構成するものを配線パターン77__Ln3b、パワーパスラインLn4を構成するものを配線パターン77__Ln4、VSSラインLn5を構成するものを配線パターン77__Ln5、VHEATラインLn6を構成するものを配線パターン77__Ln6、とそれぞれ表記する場合がある。

[0161] 図9及び図11に示すように、グラウンドパターン78は、配線パターン77を囲うように設けられている。なお、図9は、MCU搭載基板7の第2配線層74aを示す図であり、図11はMCU搭載基板7の第4配線層74bを示す図である。図9及び図11において、斜線のハッチングで示した部分が配線パターン77であり、ドットのハッチングで示した部分がグラウンドパターン78である。図9及び図11では、MCU搭載基板7に設けられた配線パターン77のうち一部の配線パターン77のみを示している点に留意されたい。

[0162] 図11において、符号55で示す破線は、副面7b(副面側表面層71b上)に実装される充電IC55をあらわしている。充電IC55は、VBATラインLn2を構成するものを配線パターン77__Ln2のうちの、図11中符号P1で示す箇所にBAT__1ピン及びBAT__2ピンが来るように

、且つ、図11中符号P2で示す箇所にBAT__SNSピンが来るように、MCU搭載基板7に実装される。ここで、符号P2で示す箇所は、符号P1で示す箇所よりも、MCU搭載基板7におけるX2方向側の端部の近い箇所である。

[0163] すなわち、電源BATの出力電圧等を検出する検出端子としてのBAT__SNSピンは、充電IC55と電源BATとの間の電力授受に用いられる入出力端子であるBAT__1ピン及びBAT__2ピンよりも、MCU搭載基板7におけるX2方向側の端部の近くに配置される。これにより、電源BATに近い位置にBAT__SNSピンを配置でき、電源BATとBAT__SNSピンとの間の配線距離を短くできる。したがって、BAT__SNSピンへの入力に含まれる導線抵抗等の影響を低減し、充電IC55が、BAT__SNSピンへの入力に基づき電源BATの出力電圧を精度よく検出することが可能となる。充電IC55が電源BATの出力電圧を精度よく検出できると、充電IC55による電源BATの充電の精度や速度が向上する。

[0164] また、図11において、符号Cn2で示す破線は、副面7b（副面側表面層71b上）に実装されるMCU搭載基板側コネクタCn2をあらわしている。図11に示すように、MCU搭載基板7の副面7bにおいて、MCU搭載基板側コネクタCn2と重なる箇所には配線パターン77が形成される。すなわち、前述したように、MCU搭載基板側コネクタCn2等のコネクタが実装される箇所には、他の箇所に比べて、設けられる導電パターンやビアが少ない傾向がある。したがって、MCU搭載基板7においてMCU搭載基板側コネクタCn2と重なる箇所に、MCU搭載基板7に実装される他の電子部品同士を接続する配線パターン77を形成することで、MCU搭載基板7の基板面積を有効活用して、MCU搭載基板7の小型化を図れる。なお、MCU搭載基板側コネクタCn2と重なる箇所に形成される配線パターン77が接続する電子部品の種類等は、特に問わない。

[0165] また、図13を参照しながらMCU搭載基板7に設けられるビアの一例について補足説明すると、図13において、ビアV1は、第2配線層74aか

ら第4配線層74bまで貫通する導電体から構成され、第1配線層72a、第2配線層74a、第3配線層72b、及び第4配線層74bのそれぞれに形成される導電パターンのうちビアV1と電氣的に接続される導電パターンを同電位とする。例えば、第2配線層74aに形成された所定の配線パターン77と、第4配線層74bに形成された所定の配線パターン77とは、ビアV1を介して互いに電氣的に接続される。同様に、図13において、ビアV2は、第2配線層74aから第1配線層72aまで貫通する導電体から構成され、第1配線層72a及び第2配線層74aのそれぞれに形成される導電パターンのうちビアV2と電氣的に接続される導電パターンを同電位とする。また、ビアV3は、第3配線層72bから第4配線層74bまで貫通する導電体から構成され、第3配線層72b及び第4配線層74bのそれぞれに形成される導電パターンのうちビアV3と電氣的に接続される導電パターンを同電位とする。例えば、第2配線層74aに形成されたグランドパターン78と第1配線層72aに形成された一部の導電パターンとはビアV2を介して互いに電氣的に接続され、第4配線層74bに形成されたグランドパターン78と第3配線層72bに形成された一部の導電パターンとはビアV3を介して互いに電氣的に接続される。また、ビアV4は、第1配線層72aから第3配線層72bまで貫通する導電体から構成され、第1配線層72a及び第3配線層72bのそれぞれに形成される導電パターンのうちビアV4と電氣的に接続される導電パターンを同電位とする。例えば、第1配線層72aに形成された一部の導電パターンと第3配線層72bに形成された一部の導電パターンとはビアV4を介して互いに電氣的に接続される。これらにより、第1配線層72aの一部の導電パターン及び第3配線層72bの一部の導電パターンと、これらに接続される第2配線層74aのグランドパターン78及び第4配線層74bのグランドパターン78を、共通の基準電位を有するグランドラインとすることができる。

[0166] また、第2配線層74aの配線パターン77及び第4配線層74bの配線パターン77はビアV1を介して互いに電氣的に接続され得る。これにより

、主面7a（主面側表面層71a）に実装される電子部品と、副面7b（副面側表面層71b上）に実装される電子部品とを電氣的に接続することができる。

[0167] なお、主面側表面層71a及び副面側表面層71bは、例えばレジスト膜から構成され、第2配線層74a及び第4配線層74bを覆い、配線パターン77同士が短絡しないように、且つ、配線パターン77とグランドパターン78が短絡しないように保護する。ベース層70、主面側絶縁層73a、及び副面側絶縁層73bは、例えばガラスやエポキシ樹脂を含む絶縁物から構成され、上下の層の短絡を防止しつつ接着する。

[0168] （VHEATラインLn6を構成する導電パターン）

続いて、VHEATラインLn6を構成する導電パターンである配線パターン77__Ln6及び配線パターン77__Ln6に接続される電子部品について、図14～図16を参照しながら補足説明する。なお、図14は、図9に示したMCU搭載基板7の第2配線層74aのうちのX1方向側の端部の周辺を拡大して示した図である。また、図15は、図14に示した配線パターン77__Ln6a（後述）を拡大して示した図であり、図16は、図14に示した配線パターン77__Ln6b（後述）を拡大して示した図である。

[0169] 図14において、符号を付した各破線は、主面7a（主面側表面層71a）に実装された電子部品のうち当該符号に対応する電子部品をあらわしている。具体的に、図14において、符号63で示す破線はDC/DCコンバータ63を、符号Cd61で示す破線はコンデンサCd61を、符号Cd62で示す破線はコンデンサCd62を、符号Cd63で示す破線はコンデンサCd63を、符号Sw4で示す破線はスイッチSw4を、符号Cd7で示す破線はコンデンサCd7を、符号VR4で示す破線はバリスタVR4を、符号41aで示す破線は正極側放電端子41aを、それぞれあらわしている。

[0170] 図14に示すように、配線パターン77__Ln6は、DC/DCコンバータ63、コンデンサCd61、コンデンサCd62、コンデンサCd63等が接続される配線パターン77__Ln6aと、コンデンサCd7、バリスタ

VR4、正極側放電端子41a等が接続される配線パターン77__Ln6bと、を含んで構成される。例えば、配線パターン77__Ln6aは、図6に示したVHEATラインLn6のうち、DC/DCコンバータ63のVOU TピンからスイッチSw4までの部分を構成する導電パターンである。また、配線パターン77__Ln6bは、図6に示したVHEATラインLn6のうち、スイッチSw4から正極側放電端子41aまでの部分を構成する導電パターンである。

[0171] 先ず、DC/DCコンバータ63、コンデンサCd61、コンデンサCd62、及びコンデンサCd63が接続される配線パターン77__Ln6aについて説明する。配線パターン77__Ln6aは、図15に示すように、MCU搭載基板7の平面視で、台形形状を有する台形部771を含んで構成される。台形部771は、上底771aと、上底771aよりも長い下底771bと、第1の脚771cと、下底771bとなす角が第1の脚771cよりも小さい第2の脚771dと、を有する。

[0172] DC/DCコンバータ63のVOU Tピン、コンデンサCd61の一端（換言すると一方の端子）、及びコンデンサCd62の一端（換言すると一方の端子）は、それぞれ、配線パターン77__Ln6aにおける下底771b側の所定箇所に接続される。また、DC/DCコンバータ63のGNDピン、コンデンサCd61の他端（換言すると他方の端子）、及びコンデンサCd62の他端（換言すると他方の端子）は、それぞれグラウンドパターン78に接続される。そして、コンデンサCd63の一端（換言すると一方の端子）は、配線パターン77__Ln6aにおける台形部771の第1の脚771cに対応する箇所に接続され、コンデンサCd63の他端（換言すると他方の端子）は、グラウンドパターン78に接続される。

[0173] より具体的に説明すると、配線パターン77__Ln6aは、図15に示すように、MCU搭載基板7の平面視で略矩形形状を有し、且つ、下底771bと第2の脚771dとの接続点p及び下底771bに接続される矩形部772をさらに含んで構成される。そして、DC/DCコンバータ63のVO

UTピン、コンデンサCd61の一端、及びコンデンサCd62の一端は、矩形部772のそれぞれと対応する箇所、それぞれ接続される。また、コンデンサCd62は、MCU搭載基板7の平面視で、第2の脚771dとは重ならないように配置されている。

[0174] したがって、DC/DCコンバータ63からコンデンサCd62までは、例えば、図15中の符号1aの矢印で示すように電流を流すことができる。そして、コンデンサCd62からコンデンサCd63までは、例えば、図15中の符号1bの矢印で示すように電流を流すことができる。このため、DC/DCコンバータ63、コンデンサCd61、コンデンサCd62、及びコンデンサCd63を略L字状に配置しても、DC/DCコンバータ63からコンデンサCd63まで効率よく電流を流すことができる。

[0175] 一方、例えば、図15において一点鎖線で囲んだ部分を切り欠いて、DC/DCコンバータ63、コンデンサCd61、コンデンサCd62、及びコンデンサCd63を接続する導電パターンを、これらの配置に合わせて略L字状に形成したとする。この場合、コンデンサCd62とコンデンサCd63との間において、符号1bの矢印で示したような最短経路で電流を流せなくなったり、最短経路で電流を流せたとしてもその経路部分に十分な太さを確保できなかつたりする。その結果、DC/DCコンバータ63からコンデンサCd63までを接続する導電パターン（の見かけ上）の電気抵抗値が増加して、DC/DCコンバータ63からコンデンサCd63まで効率よく電流を流せなくなるおそれがある。また、略L字状の導電パターンを直角に曲がるように電流が流れるため、ノイズなどが生じるおそれもある。

[0176] これに対し、本実施形態では、前述したように、配線パターン77__Ln6aが台形部771とその下底771bに接続される矩形部772とを含むように構成し、DC/DCコンバータ63、コンデンサCd61、及びコンデンサCd62を矩形部772にそれぞれ接続し、コンデンサCd63を台形部771に接続することで、DC/DCコンバータ63からコンデンサCd63までを接続する導電パターン（の見かけ上）の電気抵抗値が増加する

のを回避でき、DC/DCコンバータ63からコンデンサCd63まで効率よく電流を流すことができる。

[0177] また、図14において、破線で図示した各円は、ビアをあらわしている。例えば、図14において、符号Cd62で示す破線で囲んだ領域内のビアは、前述したコンデンサCd62の他端と、グランド（例えば第1配線層72aに形成されたグランドパターン78）とを接続するビアである。一方、符号Cd63で示す破線で囲んだ領域内のビアは、前述したコンデンサCd63の他端と、グランド（例えば第1配線層72aに形成されたグランドパターン78）とを接続するビアである。

[0178] 図14に示すように、例えば、ここで、コンデンサCd63の他端をグランドと接続するビアの数（例えば6本）は、コンデンサCd62の他端をグランドと接続するビアの数（例えば13本）よりも少なくなっている。換言すると、コンデンサCd62の他端をグランドと接続するビアの数は、コンデンサCd63の他端をグランドと接続するビアの数よりも多い。

[0179] 一般的に、グランドへ接続されるビアの数が増えると、コンデンサによる平滑の効果が向上（安定）する。このため、コンデンサCd62の他端を多数のビアを用いてグランドと接続することによって、DC/DCコンバータ63の出力電圧（第4システム電圧Vs4）をコンデンサCd62がより効果的に平滑化できるようになる。したがって、エアロゾルを生成するヒータ21に対して、より安定した電圧を供給することが可能となり、ヒータ21によるエアロゾルの生成を安定化できる。これにより、エアロゾルの生成が不安定になることによるエアロゾル吸引器1の香嗅味の悪化を抑制できる。

[0180] また、図14に示すように、ここで、コンデンサCd63は、コンデンサCd62よりもスイッチSw4に近くなるように、MCU搭載基板7に実装されている。換言すると、コンデンサCd63よりも多数のビアを用いてグランドと接続されるコンデンサCd62は、コンデンサCd63よりもスイッチSw4から遠くなるように、MCU搭載基板7に実装されている。

[0181] すなわち、コンデンサC d 6 3よりも多数のビアを用いてグラウンドと接続されるコンデンサC d 6 2は、コンデンサC d 6 3よりも積極的にDC/DCコンバータ6 3の出力電圧を平滑化させることになるため、発熱しやすい傾向がある。このため、コンデンサC d 6 2を、コンデンサC d 6 3よりもスイッチS w 4から遠くなるように配置することで、コンデンサC d 6 2の発熱がスイッチS w 4に伝わりにくくでき、スイッチS w 4の動作の安定化を図れる。また、コンデンサC d 6 2の発熱がスイッチS w 4に伝わりにくくすることで、スイッチS w 4の温度上昇を抑制して、スイッチS w 4のオン抵抗の増加を抑制できる。これにより、エアロゾルを生成するヒータ2 1に対する電力供給の効率を高め、ヒータ2 1による高効率なエアロゾルの生成を可能にする。

[0182] なお、図1 4では、MCU搭載基板7に設けられるビアのうち一部のビアのみを示している点に留意されたい。

[0183] 次に、コンデンサC d 7、バリスタV R 4、及び正極側放電端子4 1 aが接続される配線パターン7 7__L n 6 bについて説明する。配線パターン7 7__L n 6 bは、図1 6に示すように、第1導電パターン7 7 Aと、第2導電パターン7 7 Bと、を含んで構成される。

[0184] 図1 4も参照して説明すると、第1導電パターン7 7 Aは、スイッチS w 4が実装される箇所から正極側放電端子4 1 aが実装される箇所まで短手方向Yに沿って延びるように形成され、前述した第4システム電圧V s 4を正極側放電端子4 1 aに供給可能に構成されている。第4システム電圧V s 4が電源B A Tの出力電圧に基づき生成されることを考慮すると、第1導電パターン7 7 Aは、電源B A Tと正極側放電端子4 1 aとを接続する導電パターン（の少なくとも一部）とすることができる。第1導電パターン7 7 Aには、電子部品として、スイッチS w 4、バリスタV R 4、正極側放電端子4 1 a等が接続される。

[0185] 第2導電パターン7 7 Bは、第1導電パターン7 7 Aから分岐して設けられる。本実施形態では、第2導電パターン7 7 Bは、第1導電パターン7 7

Aにおいて正極側放電端子41aと接続される箇所から分岐して、正極側放電端子41aとは反対側（X2方向側）に、長手方向Xに沿って延びるように形成されている。第2導電パターン77Bには、電子部品として、例えばコンデンサCd7のみが接続される。

[0186] コンデンサCd7は、正極側放電端子41aを介して電源ユニット10に侵入するノイズ（例えば正極側放電端子41aに発生した静電気。以下、外来ノイズとも称する）からMCU搭載基板7の電子部品を保護する保護部品として機能し得る。具体的に、コンデンサCd7は、一端（換言すると一方の端子）が第2導電パターン77Bに接続され、他端（換言すると他方の端子）がグラウンドパターン78（すなわちグラウンド）に接続されるように、MCU搭載基板7に実装されている。

[0187] このように、本実施形態では、電源BATと正極側放電端子41aとを接続する第1導電パターン77Aから分岐する第2導電パターン77Bを設けて、この第2導電パターン77Bに、外来ノイズからMCU搭載基板7の電子部品を保護する保護部品としてのコンデンサCd7の一端を接続している。これにより、外来ノイズの少なくとも一部を第1導電パターン77Aから第2導電パターン77Bへ逃がすことができるので、第1導電パターン77Aを流れる外来ノイズを低減し、第1導電パターン77Aに接続された電子部品を外来ノイズから保護することが可能となる。

[0188] また、第1導電パターン77Aには、スイッチSw4及び正極側放電端子41aを含む2つ以上の電子部品（例えばスイッチSw4、バリスタVR4、及び正極側放電端子41aの3つ）が接続されているのに対し、第2導電パターン77Bには、電子部品としてコンデンサCd7のみが接続されている。換言すると、第2導電パターン77Bに接続される電子部品の数は、第1導電パターン77Aに接続される電子部品の数よりも少ない。これにより、第2導電パターン77Bに多数の電子部品が接続されるようにした場合に比べて、外来ノイズの影響を受ける電子部品の数を少なくできる。

[0189] また、第2導電パターン77Bは、第1導電パターン77Aにおいて正極

側放電端子41aと接続される箇所から分岐するように設けられている。これにより、外来ノイズが第1導電パターン77Aの方へ流れにくくなるので、第1導電パターン77Aを流れる外来ノイズを低減し、第1導電パターン77Aに接続された電子部品を外来ノイズから保護することが可能となる。

[0190] また、第2導電パターン77Bが第1導電パターン77Aから分岐する箇所（以下、単に分岐箇所とも称する）には、図16に示すように面取り部77Cが設けられており、分岐箇所が90°以下の角度を有さない（すなわち鋭角とならない）ようになっている。仮に、分岐箇所に直角又は鋭角となる部分を設けると、その角部分を電流が流れる際にノイズが生じ得る。つまり、このようにした場合、直角又は鋭角となる部分を有する導電パターンと、当該導電パターンを流れる外来ノイズとの相互作用により、外来ノイズとは別のノイズもさらに発生し得る。そこで、本実施形態では、分岐箇所が90°以下の角度を有さないようにすることで、外来ノイズが第2導電パターン77Bへ流れる際に、外来ノイズとは別のノイズが発生するのを抑制している。なお、面取り部77Cに代えて、例えば分岐箇所を円弧状に形成する等して、分岐箇所が90°以下の角度を有さないようにしてもよい。

[0191] また、第2導電パターン77Bは、第1導電パターン77Aよりも細い導電パターンとなっている。本実施形態では、図16に示すように、第1導電パターン77Aにおける最も細い部分の寸法は w_1 であり、第2導電パターン77Bにおける最も細い部分の寸法は w_2 （ただし $w_2 < w_1$ ）である。このように、第2導電パターン77Bを第1導電パターン77Aよりも細くすることで、第1導電パターン77Aと同等以上の太さにした場合に比べて、第2導電パターン77Bによって占有されるMCU搭載基板7上の面積を削減できる。これにより、MCU搭載基板7が大型化するのを回避しながら、第1導電パターン77Aを太くすることを可能にする。そして、第1導電パターン77Aを太くすれば、ヒータ21によって生成されるエアロゾルの量を確保するために第1導電パターン77Aに大電流を流したとしても、この大電流により第1導電パターン77Aにおいて生じる熱やノイズを削減す

ることが可能となる。

[0192] また、コンデンサC d 7は、MCU搭載基板7の平面視で、長辺と短辺からなる長方形形状を有する。そして、コンデンサC d 7は、その長辺が長手方向Xに対して平行となるように、MCU搭載基板7に実装されている。つまり、コンデンサC d 7の長さ方向は、ケース11（すなわち電源ユニット10。ひいてはエアロゾル吸引器1）の延伸方向である長手方向Xと一致する。このように、コンデンサC d 7の長さ方向が長手方向Xと一致するようにコンデンサC d 7を実装することで、コンデンサC d 7の長さ方向が短手方向Yと一致するようにした場合に比べて、MCU搭載基板7ひいては電源ユニット10やエアロゾル吸引器1の幅寸法が大きくなるのを回避しながら、コンデンサC d 7を実装することを可能にする。

[0193] また、第2導電パターン77Bは、X2方向側、すなわち正極側放電端子41aから離れる方向に延びるように形成されている。すなわち、正極側放電端子41a自体が物理的に小さくない電子部品であり、また、正極側放電端子41aの周囲には一般的に多数の部品（例えば絶縁性の部品）が設けられる傾向がある。このため、コンデンサC d 7を正極側放電端子41aの近くに実装するのは難しい場合がある。そこで、第2導電パターン77Bを、X2方向側、すなわち正極側放電端子41aから離れる方向に延びるように形成することで、正極側放電端子41aから離れた位置にコンデンサC d 7を実装することを可能にし、コンデンサC d 7の実装を容易化できる。

[0194] そして、図14に示すように、第2導電パターン77BのX2方向側の端部にコンデンサC d 7を接続することで、正極側放電端子41aからより離れた位置にコンデンサC d 7を実装することを可能にし、コンデンサC d 7の実装を容易化できる。

[0195] また、図14に示すように、第1導電パターン77Aには、外来ノイズからMCU搭載基板7の電子部品を保護する保護部品としてのバリスタVR4が接続される。具体的に、バリスタVR4は、一端（換言すると一方の端子）が第1導電パターン77Aに接続され、他端（換言すると他方の端子）が

グラウンドパターン78（すなわちグラウンド）に接続されるように、MCU搭載基板7に実装されている。これにより、外来ノイズが第1導電パターン77Aに流れても、バリスタVR4によってこの外来ノイズをグラウンドへ逃がすことができるので、第1導電パターン77Aに接続された他の電子部品を外来ノイズから保護できる。

[0196] また、バリスタVR4は、MCU搭載基板7の平面視で、長辺と短辺からなる長方形形状を有する。そして、バリスタVR4は、その長辺が長手方向Xに対して平行となるように、MCU搭載基板7に実装されている。つまり、バリスタVR4の長さ方向は、ケース11（すなわち電源ユニット10。ひいてはエアロゾル吸引器1）の延伸方向である長手方向Xと一致する。このように、バリスタVR4の長さ方向が長手方向Xと一致するようにバリスタVR4を実装することで、バリスタVR4の長さ方向が短手方向Yと一致するようにした場合に比べて、MCU搭載基板7ひいては電源ユニット10やエアロゾル吸引器1の幅寸法が大きくなるのを回避しながら、バリスタVR4を実装することを可能にする。

[0197] また、第1導電パターン77Aに接続されるスイッチSw4、バリスタVR4、及び正極側放電端子41aは、第1導電パターン77A上で一列に並ぶように配置される。本実施形態では、第1導電パターン77Aが、スイッチSw4が実装される箇所から正極側放電端子41aが実装される箇所に向かって、短手方向Yに沿って延びるように形成されている。そして、スイッチSw4、バリスタVR4、及び正極側放電端子41aは、短手方向Y（すなわち第1導電パターン77Aの延伸方向）において一列に並んだ状態で第1導電パターン77A上に配置され、それぞれが第1導電パターン77Aに接続されている。これにより、第1導電パターン77Aをシンプルな形状とすることができる。したがって、スイッチSw4、バリスタVR4、及び正極側放電端子41aを接続するために第1導電パターン77Aが入り組んだ形状を有するような場合に比べて、第1導電パターン77Aを太く形成することが可能となる。そして、第1導電パターン77Aを太く形成することで

、第1導電パターン77Aを電流が流れる際に生じる熱やノイズを削減することが可能となる。

[0198] また、バリスタVR4は、第1導電パターン77A上で、スイッチSw4と正極側放電端子41aとの間に配置されている。これにより、外来ノイズが第1導電パターン77Aに流れても、バリスタVR4によって、この外来ノイズからスイッチSw4を保護できる。したがって、外来ノイズによりスイッチSw4が故障するのを回避でき、スイッチSw4の故障に起因して、意図しないヒータ21への通電が発生するのを回避できる。

[0199] また、図14に示すように、第1導電パターン77Aと第2導電パターン77Bとの間のスペース（換言すると第1導電パターン77Aと第2導電パターン77Bとに隣接するスペース）には、ビアV10が設けられている。ビアV10は、グランドにつながるビアであり、具体的には、第1配線層72a（及び／又は第3配線層72b）におけるグランドパターン78と、第2配線層74aにおけるグランドパターン78とを接続するビアである。

[0200] すなわち、外来ノイズをコンデンサCd7あるいはバリスタVR4によってグランドへ流すと、グランドが発熱することがある。そこで、本実施形態では、グランド（例えば第1配線層72aにおけるグランドパターン78）につながるビアV10を第1導電パターン77Aと第2導電パターン77Bとの間に設けて、このビアV10を介して、グランドの熱を、MCU搭載基板7の主面7aに近い第2配線層74aへ放熱できるようにしている。これにより、第1導電パターン77Aと第2導電パターン77Bとの間のスペースを有効活用してMCU搭載基板7が大型化するのを回避しながら、MCU搭載基板7内に熱が溜まることを抑制して、MCU搭載基板7を効率よく冷却できる。

[0201] 以上に説明したように、本実施形態の電源ユニット10によれば、MCU搭載基板7が大型化するのを回避して、MCU搭載基板7の小型化を図れる。そして、MCU搭載基板7を小型化することで、MCU搭載基板7を備える電源ユニット10を小型化でき、エアロゾル吸引器1の可搬性を向上させ

てユーザの利便性を高めることが可能となる。また、MCU搭載基板7を小型化することで、MCU搭載基板7を製造するためのコストの削減も図れる。

[0202] 以上、図面を参照しながら本発明の各種の実施形態について説明したが、本発明は上記の例に限定されないことは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例又は修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

[0203] 例えば、前述した実施形態では、電源BATから供給される電力を消費してエアロゾル源からエアロゾルを生成する加熱部をヒータ21とし、電源ユニット10の放電端子41からヒータ21に電力を供給する例を説明したが、これに限らない。例えば、エアロゾルを生成する加熱部を、第1カートリッジ20等に内蔵されるサセプタと、このサセプタへ電磁誘導により送電する誘導加熱用コイルと、によって構成することもできる。サセプタ及び誘導加熱用コイルにより加熱部を構成した場合には、電源ユニット10の放電端子41は、誘導加熱用コイルに接続され、誘導加熱用コイルに電力を供給する。

[0204] 本明細書には少なくとも以下の事項が記載されている。なお、括弧内には、上記した実施形態において対応する構成要素等を示しているが、これに限定されるものではない。

[0205] (1) 電源（電源BAT）と、

前記電源から供給される電力を消費してエアロゾル源からエアロゾルを生成する負荷（ヒータ21）、又は、前記負荷へ電磁誘導により送電するコイルが接続されるコネクタ（放電端子41）と、

前記電源に接続される入力端子（VINピン）と、前記コネクタに接続される出力端子（VOUTピン）とを含んで構成される電圧変換器（DC/DCコンバータ63）と、

前記電圧変換器の出力端子と前記コネクタとの間に接続される第1コンデ

ンサ（コンデンサC d 6 3）及び第2コンデンサ（コンデンサC d 6 1）と、

前記電圧変換器、前記第1コンデンサ、及び前記第2コンデンサが実装される回路基板（MCU搭載基板7）と、

を備え、

前記第1コンデンサ及び前記第2コンデンサは、前記回路基板の長さ方向（長手方向X）又は幅方向（短手方向Y）において一列に並ばない、

エアロゾル生成装置（エアロゾル吸引器1）の電源ユニット（電源ユニット10）。

[0206] （1）によれば、第1コンデンサ及び第2コンデンサが回路基板の長さ方向又は幅方向において一列に並ばないため、これらを一列に並べるようにした場合に比べて、回路基板の長さ寸法及び幅寸法が大きくなるのを回避できる。これにより、回路基板を小型化でき、回路基板を製造するためのコストの削減を図れる。

[0207] （2） （1）に記載のエアロゾル生成装置の電源ユニットであって、前記第1コンデンサは、前記回路基板の長さ方向において前記電圧変換器と一列に並び、

前記第2コンデンサは、前記回路基板の幅方向において前記電圧変換器と一列に並ぶ、

エアロゾル生成装置の電源ユニット。

[0208] （2）によれば、第1コンデンサ及び第2コンデンサが回路基板の長さ方向及び幅方向において一列に並ばないため、これらを一列に並べるようにした場合に比べて、回路基板の長さ寸法及び幅寸法が大きくなるのを回避できる。

[0209] （3） （2）に記載のエアロゾル生成装置の電源ユニットであって、前記第1コンデンサの容量は、前記第2コンデンサの容量よりも大きい、エアロゾル生成装置の電源ユニット。

[0210] （3）によれば、容量が大きく物理的なサイズも大きくなりがちな第1コ

ンデンサを回路基板の長さ方向において電圧変換器と並べることで、これらを幅方向に並べるようにした場合に比べて、回路基板の幅寸法が大きくなるのを回避できる。したがって、回路基板の小型化を図れる。

[0211] (4) (3)に記載のエアロゾル生成装置の電源ユニットであって、前記回路基板に実装される第3コンデンサ(コンデンサCd62)をさらに備え、

前記第3コンデンサは、前記回路基板の幅方向において前記電圧変換器及び前記第2コンデンサと一列に並び、

前記第3コンデンサの容量は、前記第2コンデンサの容量よりも大きい、エアロゾル生成装置の電源ユニット。

[0212] (4)によれば、容量が大きく物理的なサイズも大きくなりがちな第3コンデンサを幅方向において電圧変換器と並べることで、第1コンデンサと、第3コンデンサとが回路基板の長さ方向又は幅方向に並ぶことを回避できる。これにより、第1コンデンサ及び第3コンデンサを長さ方向又は幅方向に並べるようにした場合に比べて、回路基板の長さ寸法又は幅寸法が大きくなるのを回避できる。したがって、回路基板の小型化を図れる。

[0213] (5) (4)に記載のエアロゾル生成装置の電源ユニットであって、前記電圧変換器、前記第2コンデンサ、及び前記第3コンデンサは、前記回路基板の幅方向において、前記電圧変換器、前記第2コンデンサ、前記第3コンデンサの順で一列に並び、

エアロゾル生成装置の電源ユニット。

[0214] 回路基板において、電圧変換器の周辺には、多数のビア等が設けられる傾向がある。このため、第3コンデンサといったサイズが大きい大容量のコンデンサを、回路基板において電圧変換器に近接して実装するのは難しいことがある。一方、第2コンデンサといったサイズの小さいコンデンサであれば、回路基板において電圧変換器に近接して実装しやすい。(5)によれば、電圧変換器、第2コンデンサ、及び第3コンデンサを、回路基板の幅方向において、この順で並べることにより、これらを高密度で回路基板に実装する

ことを可能にし、回路基板の基板面積を有効活用して、回路基板の小型化を図れる。

[0215] (6) (4) 又は (5) に記載のエアロゾル生成装置の電源ユニットであって、

前記第3コンデンサは、長辺と短辺からなる長方形形状を有し、

前記第3コンデンサの長辺は、前記回路基板の長さ方向に対して平行である、

エアロゾル生成装置の電源ユニット。

[0216] (6) によれば、第3コンデンサの長辺が回路基板の長さ方向に対して平行であるので、第3コンデンサを電圧変換器と回路基板の幅方向に並べても、回路基板の幅寸法が増加するのを抑制できる。したがって、回路基板の小型化を図れる。

[0217] (7) (4) から (6) のいずれかに記載のエアロゾル生成装置の電源ユニットであって、

前記第1コンデンサの一端及び前記第3コンデンサの一端は、前記電圧変換器の出力端子と接続され、

前記第1コンデンサの他端及び前記第3コンデンサの他端は、前記回路基板のグラウンドと接続され、

前記第1コンデンサの他端を前記グラウンドへ接続するビアの数は、前記第3コンデンサの他端を前記グラウンドへ接続するビアの数よりも少ない、

エアロゾル生成装置の電源ユニット。

[0218] 一般的に、グラウンドへ接続されるビアの数が増えると、コンデンサによる平滑の効果が向上（安定）する。(7) によれば、第3コンデンサの他端を多数のビアを用いてグラウンドと接続することによって、電圧変換器の出力電圧を第3コンデンサがより効果的に平滑化できるようになる。したがって、エアロゾルを生成する負荷に対して、より安定した電圧を供給することが可能となり、負荷によるエアロゾルの生成を安定化できる。

[0219] (8) (7) に記載のエアロゾル生成装置の電源ユニットであって、

前記回路基板に実装され、且つ前記電圧変換器の出力端子と前記コネクタとの間に接続されるスイッチ（スイッチSw4）をさらに備え、

前記第1コンデンサは、前記第3コンデンサよりも前記スイッチに近くなるように、前記回路基板に実装される、

エアロゾル生成装置の電源ユニット。

[0220] 第1コンデンサよりも多数のビアを用いてグラウンドと接続される第3コンデンサは、第1コンデンサよりも積極的に電圧変換器の出力電圧を平滑化させることになるため、発熱しやすい。（8）によれば、第3コンデンサを第1コンデンサよりもスイッチから遠くなるように配置することで、第3コンデンサの発熱がスイッチに伝わりにくくでき、スイッチの動作の安定化を図れる。また、第3コンデンサの発熱がスイッチに伝わりにくくすることで、スイッチの温度上昇を抑制して、スイッチのオン抵抗の増加を抑制できる。これにより、エアロゾルを生成する負荷に対する電力供給の効率を高め、負荷による高効率なエアロゾルの生成を可能にする。

[0221] （9）（2）から（8）のいずれかに記載のエアロゾル生成装置の電源ユニットであって、

前記第1コンデンサは、長辺と短辺からなる長方形の形状を有し、

前記第1コンデンサの短辺は、前記回路基板の長さ方向に対して平行である、

エアロゾル生成装置の電源ユニット。

[0222] （9）によれば、第1コンデンサの短辺が回路基板の長さ方向に対して平行であるので、第1コンデンサを電圧変換器と回路基板の長さ方向に並べても、回路基板の長さ寸法が増加するのを抑制できる。したがって、回路基板の小型化を図れる。

[0223] （10）（2）から（9）のいずれかに記載のエアロゾル生成装置の電源ユニットであって、

前記回路基板の長さ方向において前記電圧変換器と一列に並ぶように前記回路基板に実装されるコンデンサの数は、前記回路基板の幅方向において前

記電圧変換器と一列に並ぶように前記回路基板に実装されるコンデンサの数よりも少ない、

エアロゾル生成装置の電源ユニット。

[0224] (10) によれば、回路基板の長さ方向において電圧変換器と一列に並ぶように回路基板に実装されるコンデンサの数を、回路基板の幅方向において電圧変換器と一列に並ぶように回路基板に実装されるコンデンサの数よりも少なくすることで、回路基板の長さ寸法が大きくなるのを回避でき、回路基板の小型化を図れる。

[0225] (11) (2) に記載のエアロゾル生成装置の電源ユニットであって、前記回路基板は、前記電圧変換器、前記第1コンデンサ、及び前記第2コンデンサが接続される導電パターン（配線パターン77_Ln6a）を含んで構成され、

前記導電パターンは、台形形状の台形部（台形部771）を含んで構成され、

前記台形部は、上底（上底771a）と、前記上底より長い下底（下底771b）と、第1の脚（第1の脚771c）と、前記下底となす角が前記第1の脚よりも小さい第2の脚（第2の脚771d）と、を有し、

前記電圧変換器及び前記第2コンデンサは、前記下底側に接続され、

前記第1コンデンサは、前記第1の脚に接続される、

エアロゾル生成装置の電源ユニット。

[0226] (11) によれば、第1コンデンサと第2コンデンサの間の導電パターンを太くできるため、電圧変換器、第1コンデンサ、及び第2コンデンサが接続される導電パターンの電気抵抗値が増加するのを回避できる。これにより、第1コンデンサ及び第2コンデンサが回路基板の長さ方向及び幅方向において一列に並ばないように回路基板に実装しても、第1コンデンサ及び第2コンデンサと電圧変換器との間において効率よく電流を流すことができる。

[0227] (12) (11) に記載のエアロゾル生成装置の電源ユニットであって

、

前記導電パターンは、略矩形形状を有し、且つ、前記下底と前記第2の脚との接続点（接続点p）及び前記下底に接続される矩形部（矩形部772）をさらに含んで構成され、

前記電圧変換器及び前記第2コンデンサは、前記矩形部に接続される、エアロゾル生成装置の電源ユニット。

[0228] (12)によれば、電圧変換器、第1コンデンサ、及び第2コンデンサが接続される導電パターンが鋭角を有さなくなるため、当該導電パターンの電気抵抗値の増加や、当該導電パターンから生じる熱やノイズを低減できる。

[0229] (13) (11)又は(12)に記載のエアロゾル生成装置の電源ユニット。

前記第1コンデンサは、前記回路基板の平面視で、前記第2の脚と重ならない、

エアロゾル生成装置の電源ユニット。

[0230] (13)によれば、第1コンデンサと第2コンデンサの間の導電パターンを太くできるため、電圧変換器、第1コンデンサ、及び第2コンデンサが接続される導電パターンの電気抵抗値が増加するのを回避できる。これにより、第1コンデンサ及び第2コンデンサが回路基板の長さ方向及び幅方向において一列に並ばないように回路基板に実装しても、第1コンデンサ及び第2コンデンサと電圧変換器との間において効率よく電流を流すことができる。

符号の説明

[0231] 1 エアロゾル吸引器（エアロゾル生成装置）

7 MCU搭載基板（回路基板）

10 電源ユニット

21 ヒータ（負荷）

41 放電端子（コネクタ）

63 DC/DCコンバータ（電圧変換器）

BAT 電源

Cd61 コンデンサ（第2コンデンサ）

C d 6 2 コンデンサ (第 3 コンデンサ)

C d 6 3 コンデンサ (第 1 コンデンサ)

X 長手方向 (長さ方向)

Y 短手方向 (幅方向)

請求の範囲

[請求項1]

電源と、

前記電源から供給される電力を消費してエアロゾル源からエアロゾルを生成する負荷、又は、前記負荷へ電磁誘導により送電するコイルが接続されるコネクタと、

前記電源に接続される入力端子と、前記コネクタに接続される出力端子とを含んで構成される電圧変換器と、

前記電圧変換器の出力端子と前記コネクタとの間に接続される第1コンデンサ及び第2コンデンサと、

前記電圧変換器、前記第1コンデンサ、及び前記第2コンデンサが実装される回路基板と、

を備え、

前記第1コンデンサ及び前記第2コンデンサは、前記回路基板の長さ方向又は幅方向において一列に並ばない、

エアロゾル生成装置の電源ユニット。

[請求項2]

請求項1に記載のエアロゾル生成装置の電源ユニットであって、

前記第1コンデンサは、前記回路基板の長さ方向において前記電圧変換器と一列に並び、

前記第2コンデンサは、前記回路基板の幅方向において前記電圧変換器と一列に並ぶ、

エアロゾル生成装置の電源ユニット。

[請求項3]

請求項2に記載のエアロゾル生成装置の電源ユニットであって、

前記第1コンデンサの容量は、前記第2コンデンサの容量よりも大きい、

エアロゾル生成装置の電源ユニット。

[請求項4]

請求項3に記載のエアロゾル生成装置の電源ユニットであって、

前記回路基板に実装される第3コンデンサをさらに備え、

前記第3コンデンサは、前記回路基板の幅方向において前記電圧変

換器及び前記第2コンデンサと一列に並び、

前記第3コンデンサの容量は、前記第2コンデンサの容量よりも大きい、

エアロゾル生成装置の電源ユニット。

[請求項5]

請求項4に記載のエアロゾル生成装置の電源ユニットであって、

前記電圧変換器、前記第2コンデンサ、及び前記第3コンデンサは、前記回路基板の幅方向において、前記電圧変換器、前記第2コンデンサ、前記第3コンデンサの順で一列に並び、

エアロゾル生成装置の電源ユニット。

[請求項6]

請求項4又は5に記載のエアロゾル生成装置の電源ユニットであって、

前記第3コンデンサは、長辺と短辺からなる長方形形状を有し、

前記第3コンデンサの長辺は、前記回路基板の長さ方向に対して平行である、

エアロゾル生成装置の電源ユニット。

[請求項7]

請求項4から6のいずれか1項に記載のエアロゾル生成装置の電源ユニットであって、

前記第1コンデンサの一端及び前記第3コンデンサの一端は、前記電圧変換器の出力端子と接続され、

前記第1コンデンサの他端及び前記第3コンデンサの他端は、前記回路基板のグラウンドと接続され、

前記第1コンデンサの他端を前記グラウンドへ接続するビアの数は、前記第3コンデンサの他端を前記グラウンドへ接続するビアの数よりも少ない、

エアロゾル生成装置の電源ユニット。

[請求項8]

請求項7に記載のエアロゾル生成装置の電源ユニットであって、

前記回路基板に実装され、且つ前記電圧変換器の出力端子と前記コネクタとの間に接続されるスイッチをさらに備え、

前記第1コンデンサは、前記第3コンデンサよりも前記スイッチに近くなるように、前記回路基板に実装される、

エアロゾル生成装置の電源ユニット。

[請求項9]

請求項2から8のいずれか1項に記載のエアロゾル生成装置の電源ユニットであって、

前記第1コンデンサは、長辺と短辺からなる長方形の形状を有し、

前記第1コンデンサの短辺は、前記回路基板の長さ方向に対して平行である、

エアロゾル生成装置の電源ユニット。

[請求項10]

請求項2から9のいずれか1項に記載のエアロゾル生成装置の電源ユニットであって、

前記回路基板の長さ方向において前記電圧変換器と一列に並ぶように前記回路基板に実装され且つ前記電圧変換器の出力端子に接続されるコンデンサの数は、前記回路基板の幅方向において前記電圧変換器と一列に並ぶように前記回路基板に実装され且つ前記電圧変換器の出力端子に接続されるコンデンサの数よりも少ない、

エアロゾル生成装置の電源ユニット。

[請求項11]

請求項2から10のいずれか1項に記載のエアロゾル生成装置の電源ユニットであって、

前記回路基板は、前記電圧変換器、前記第1コンデンサ、及び前記第2コンデンサが接続される導電パターンを含んで構成され、

前記導電パターンは、台形形状の台形部を含んで構成され、

前記台形部は、上底と、前記上底より長い下底と、第1の脚と、前記下底となす角が前記第1の脚よりも小さい第2の脚と、を有し、

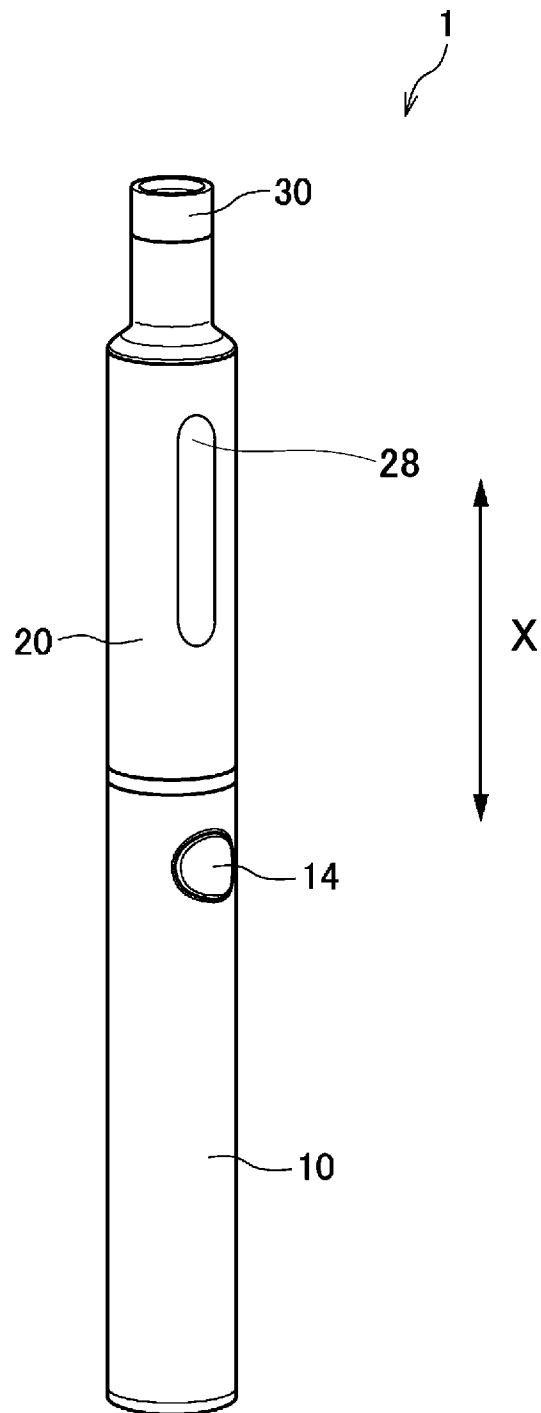
前記電圧変換器及び前記第2コンデンサは、前記下底側に接続され、

前記第1コンデンサは、前記第1の脚に接続される、

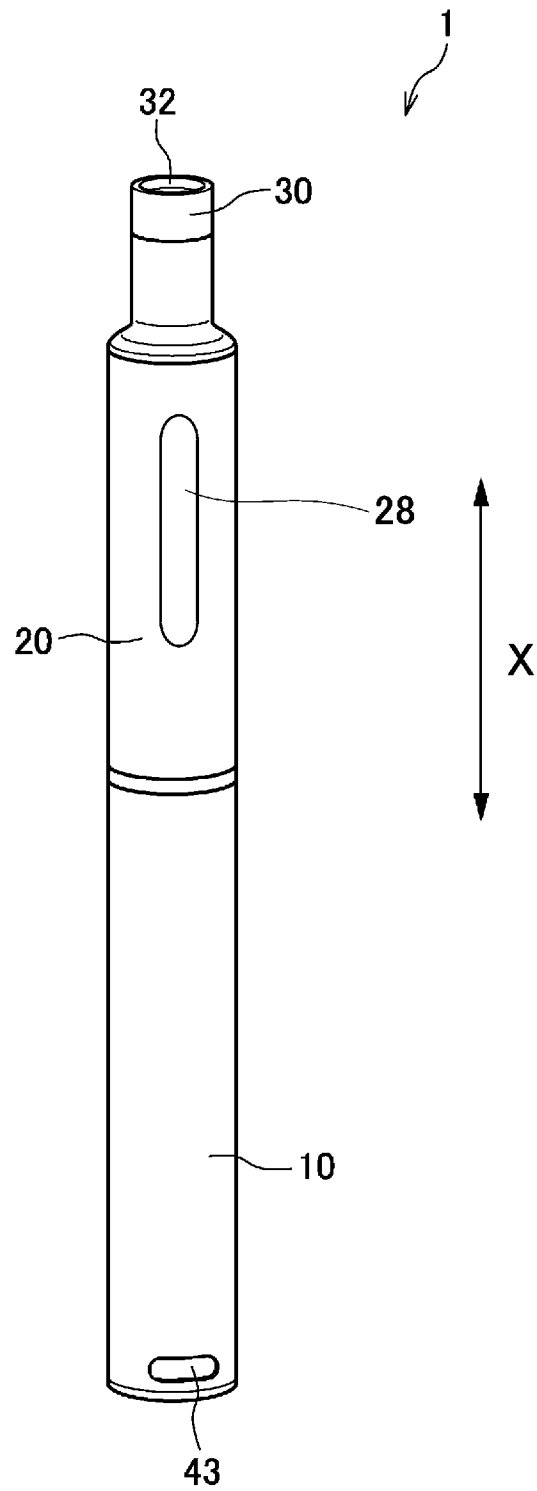
エアロゾル生成装置の電源ユニット。

- [請求項12] 請求項11に記載のエアロゾル生成装置の電源ユニットであって、前記導電パターンは、略矩形形状を有し、且つ、前記下底と前記第2の脚との接続点及び前記下底に接続される矩形部をさらに含んで構成され、
- 前記電圧変換器及び前記第2コンデンサは、前記矩形部に接続される、
- エアロゾル生成装置の電源ユニット。
- [請求項13] 請求項11又は12に記載のエアロゾル生成装置の電源ユニット。
- 前記第1コンデンサは、前記回路基板の平面視で、前記第2の脚と重ならない、
- エアロゾル生成装置の電源ユニット。

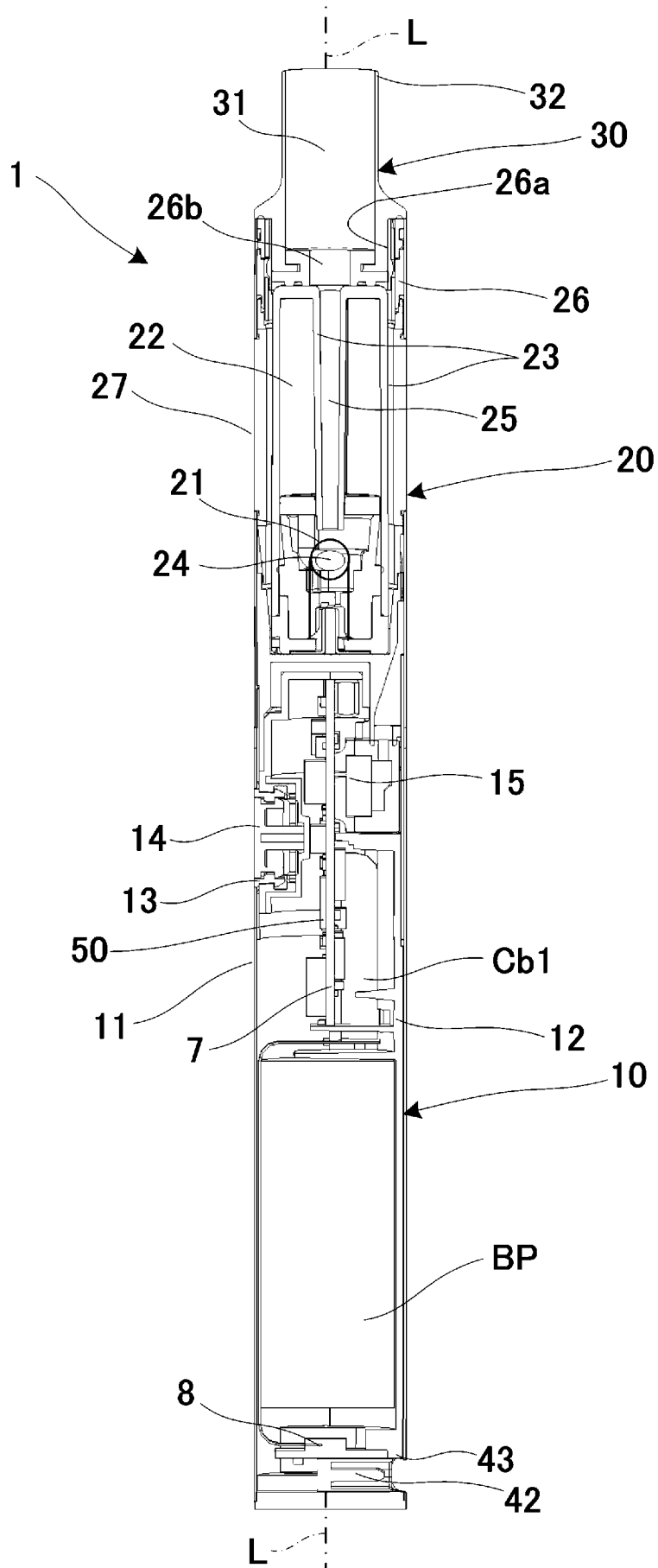
[図1]



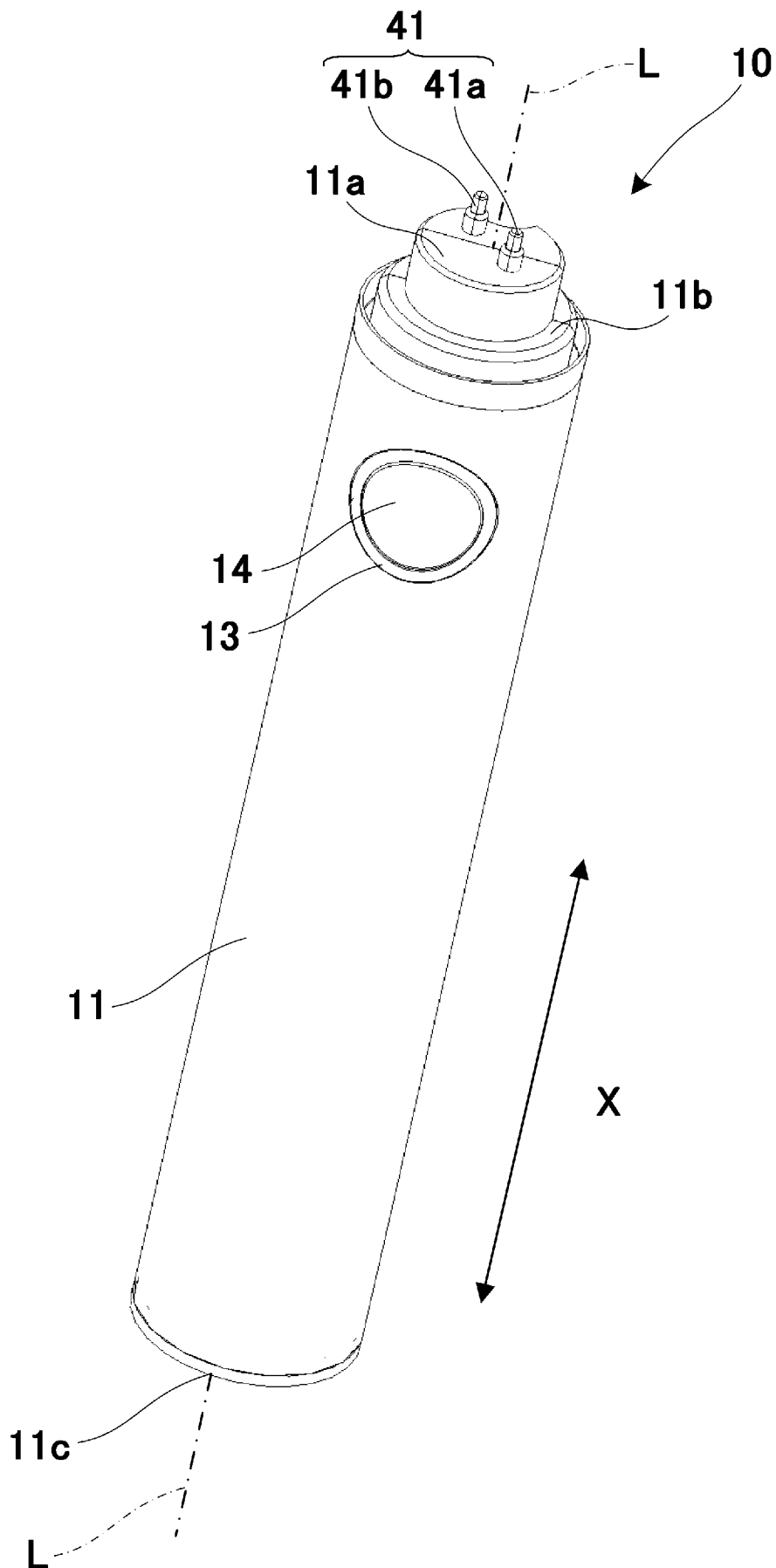
[図2]



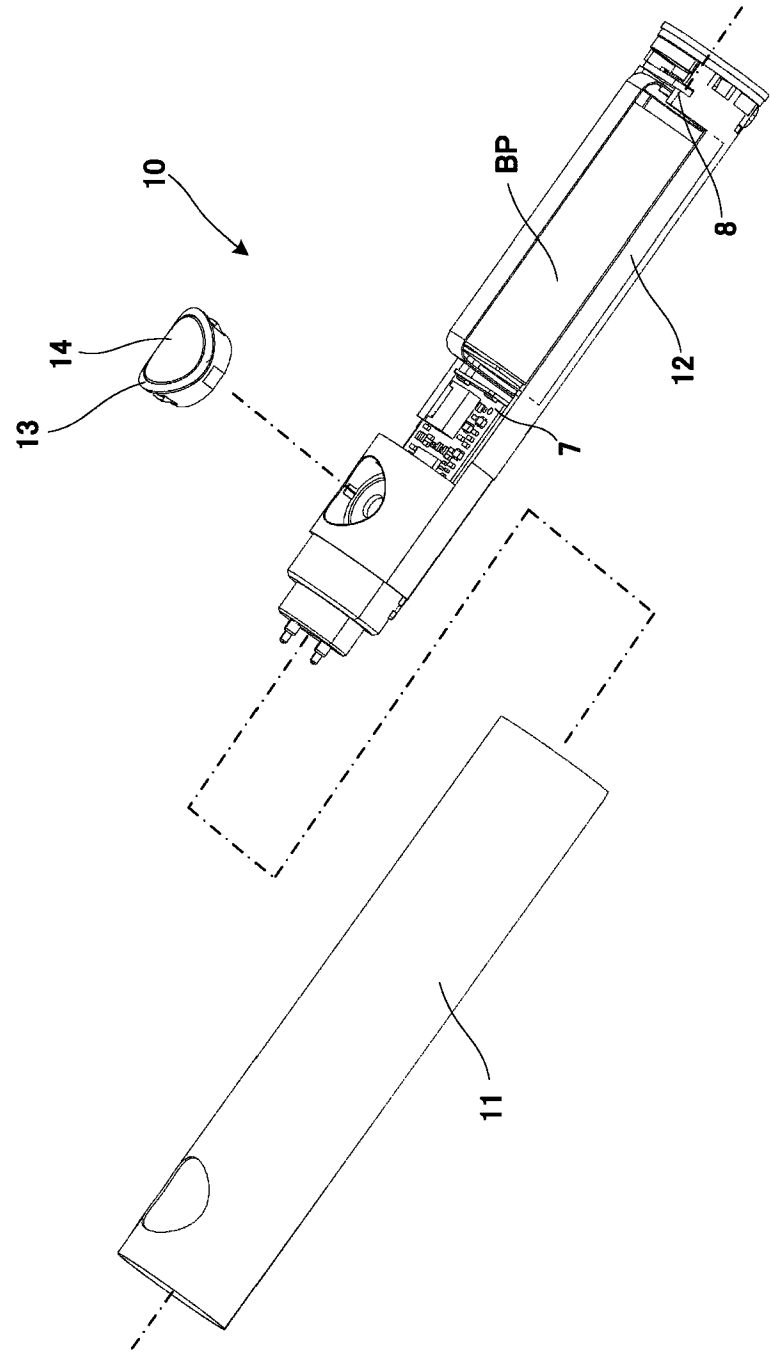
[図3]



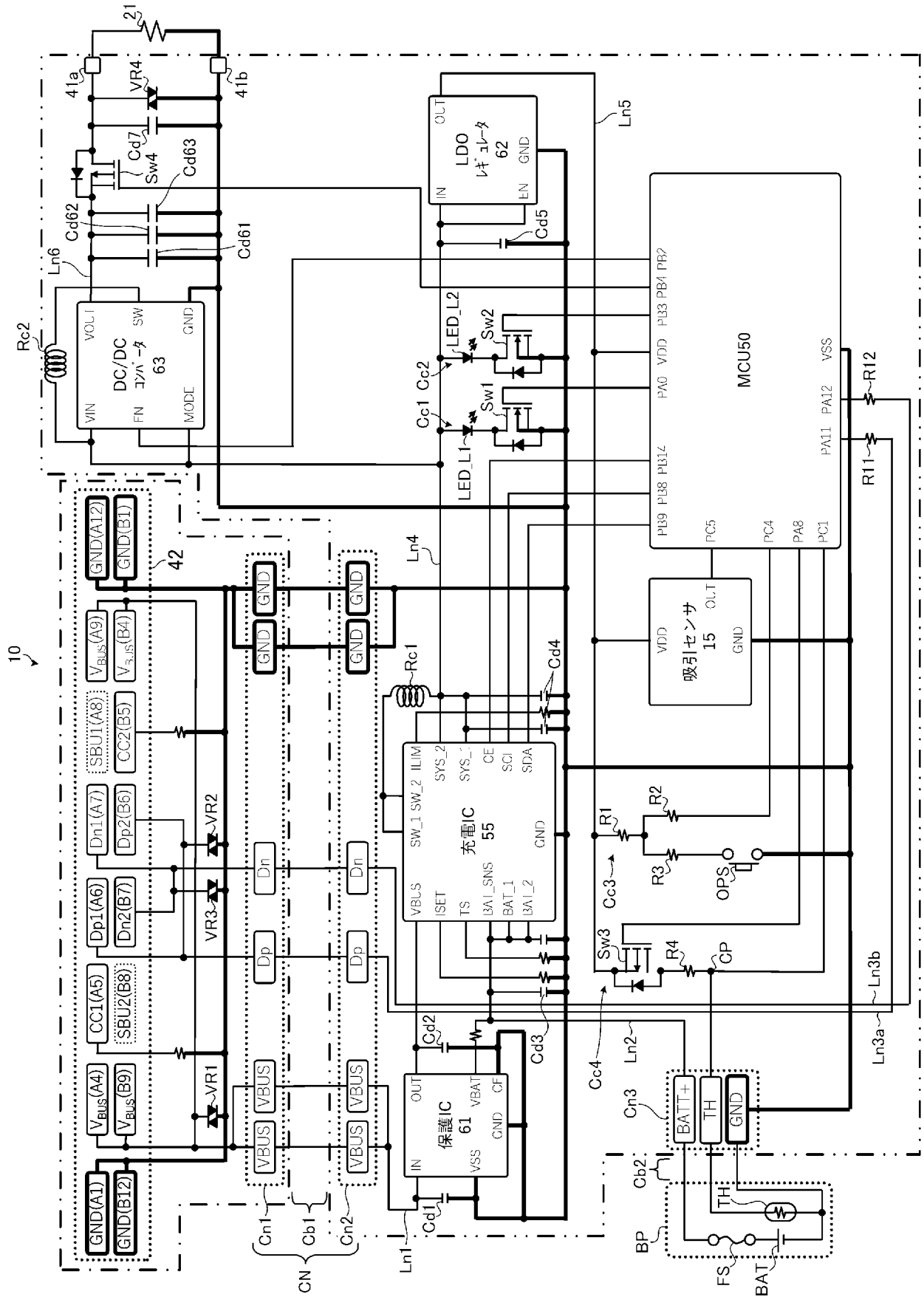
[図4]



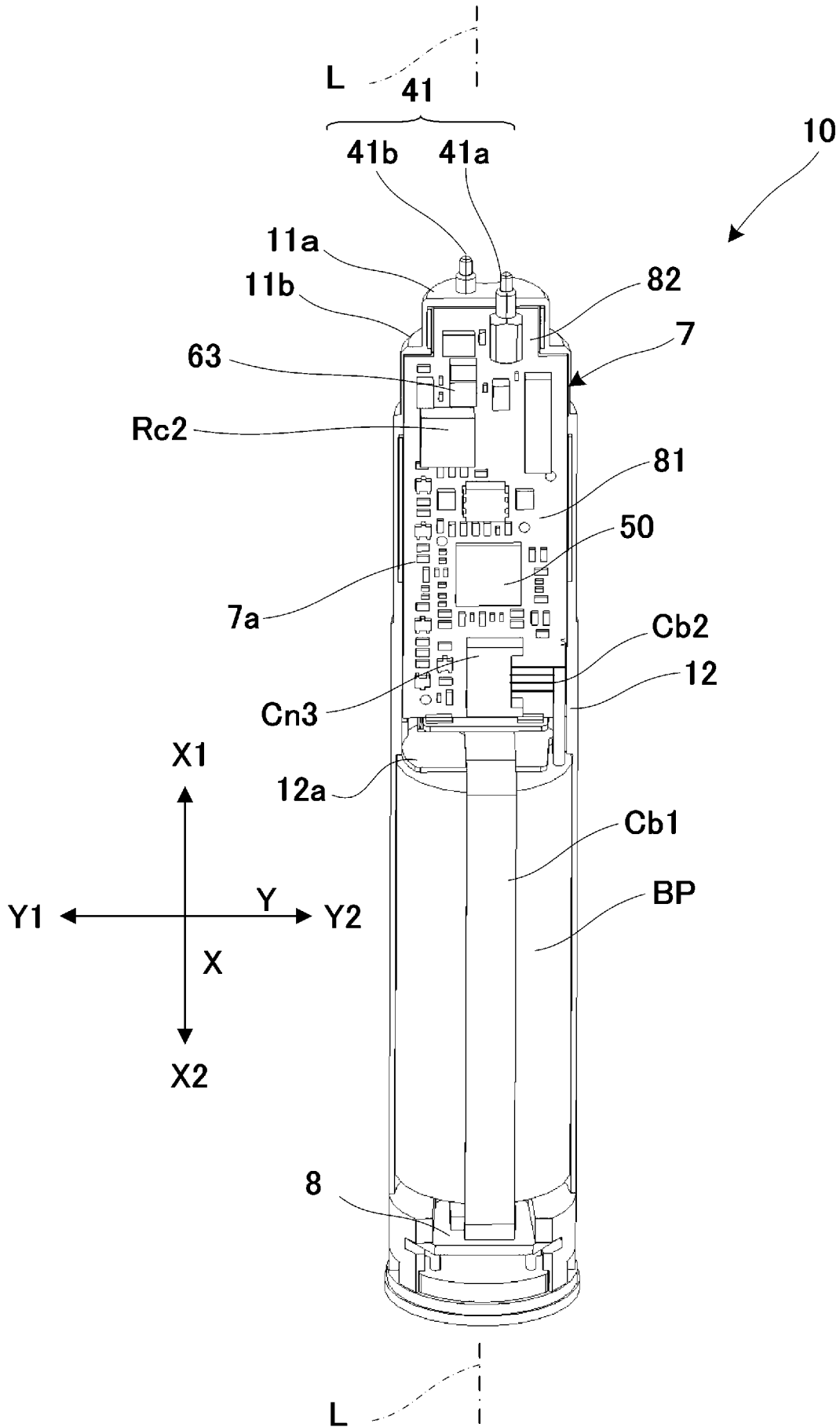
[図5]



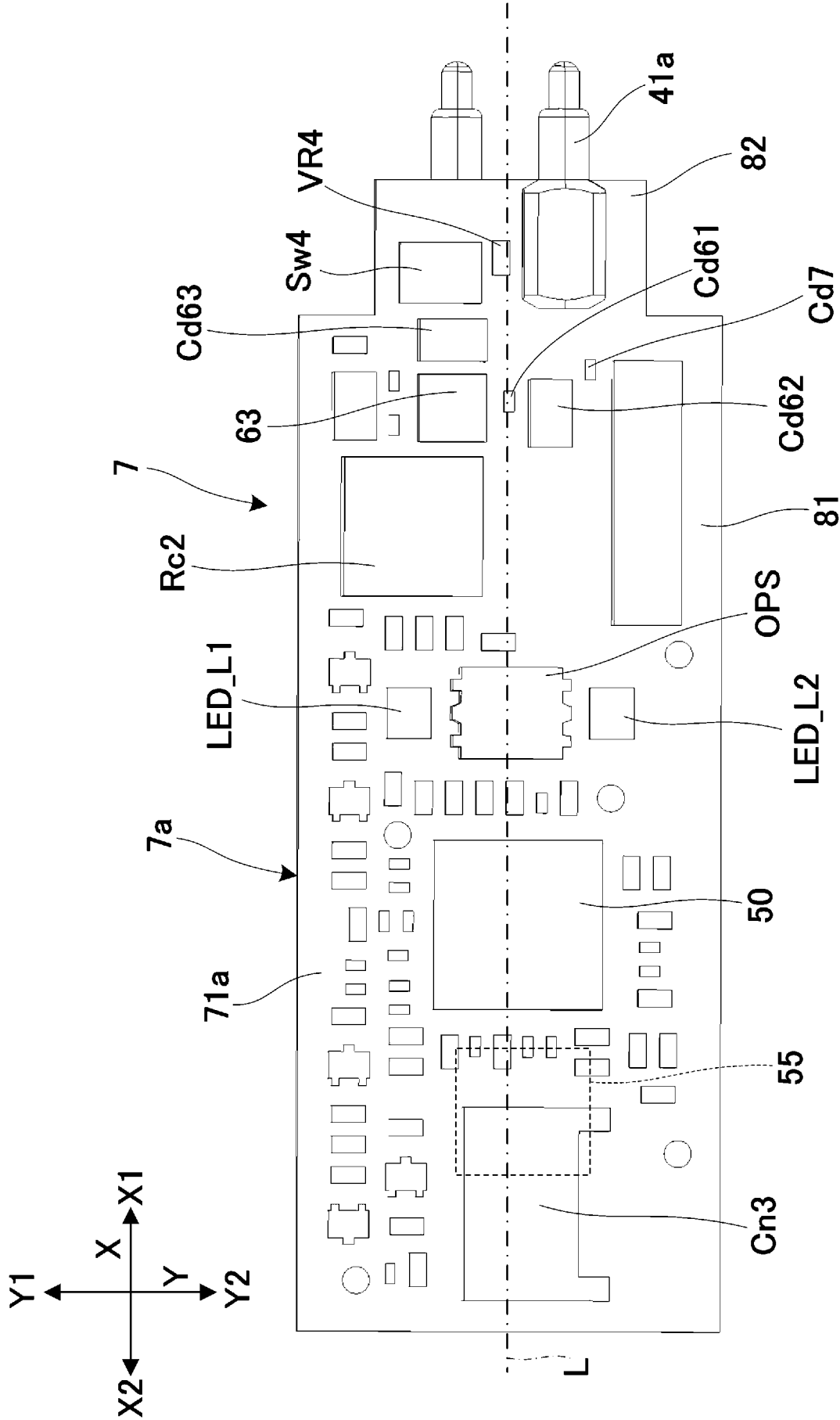
[図6]



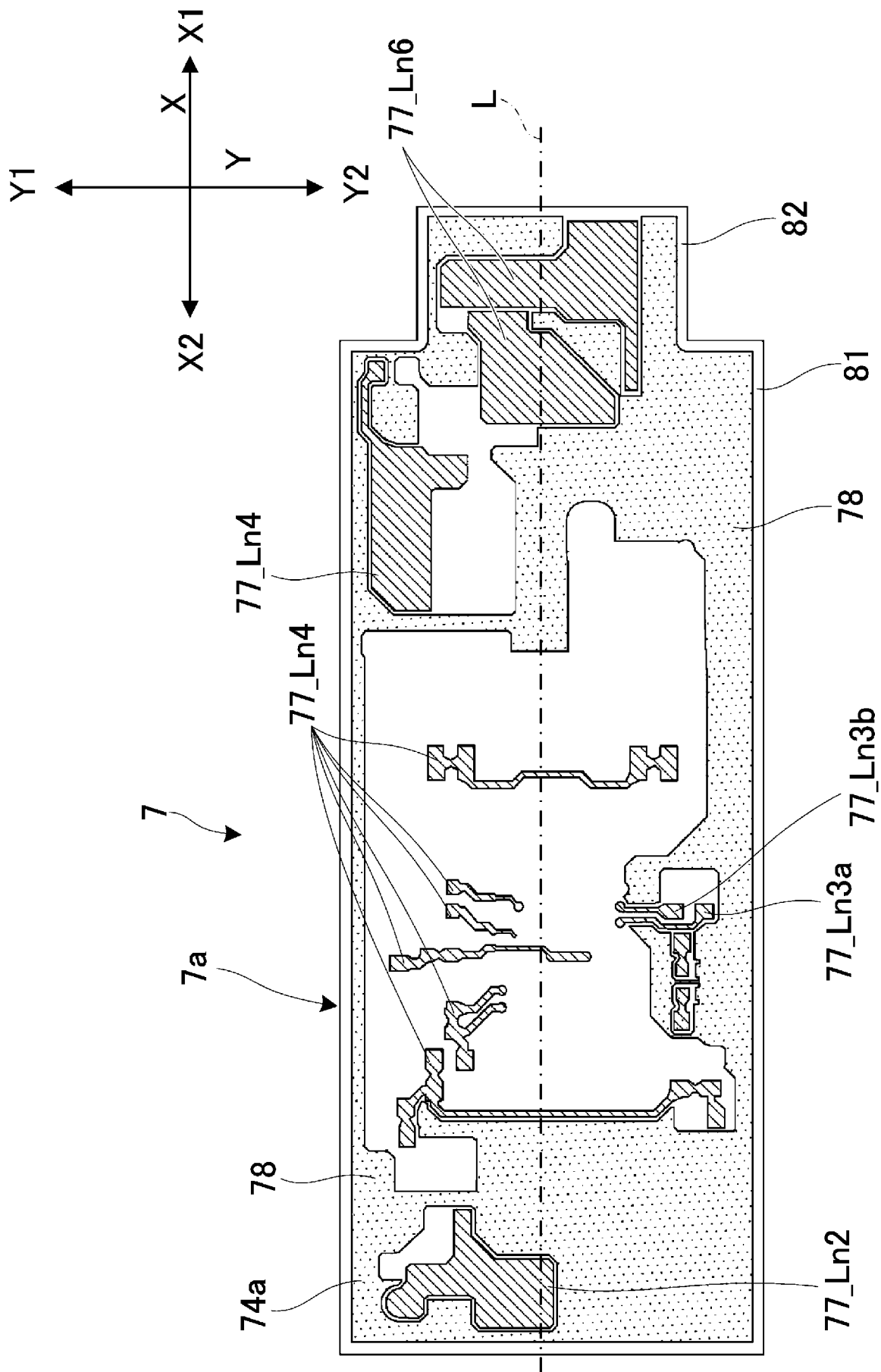
[図7]



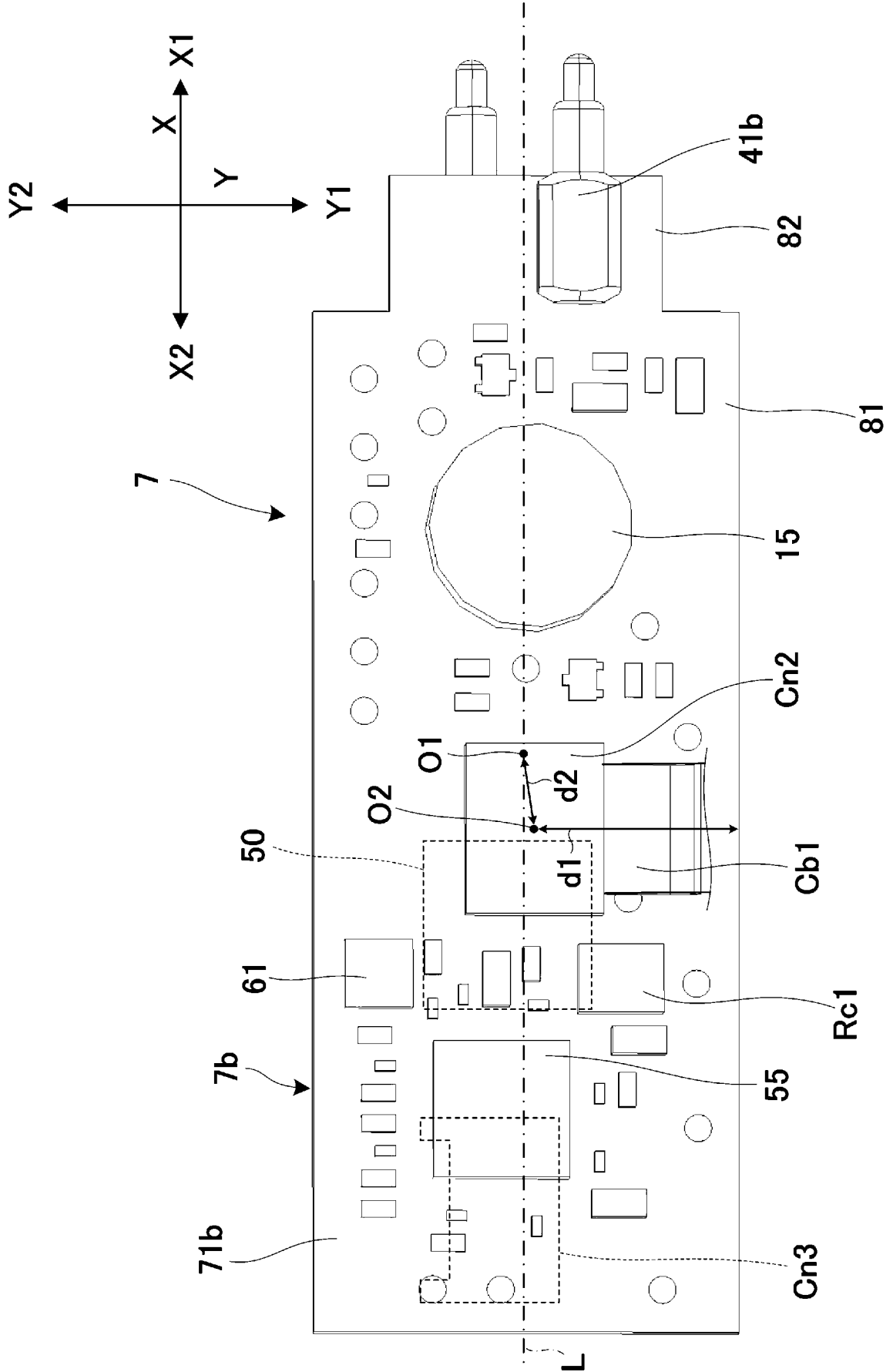
[図8]



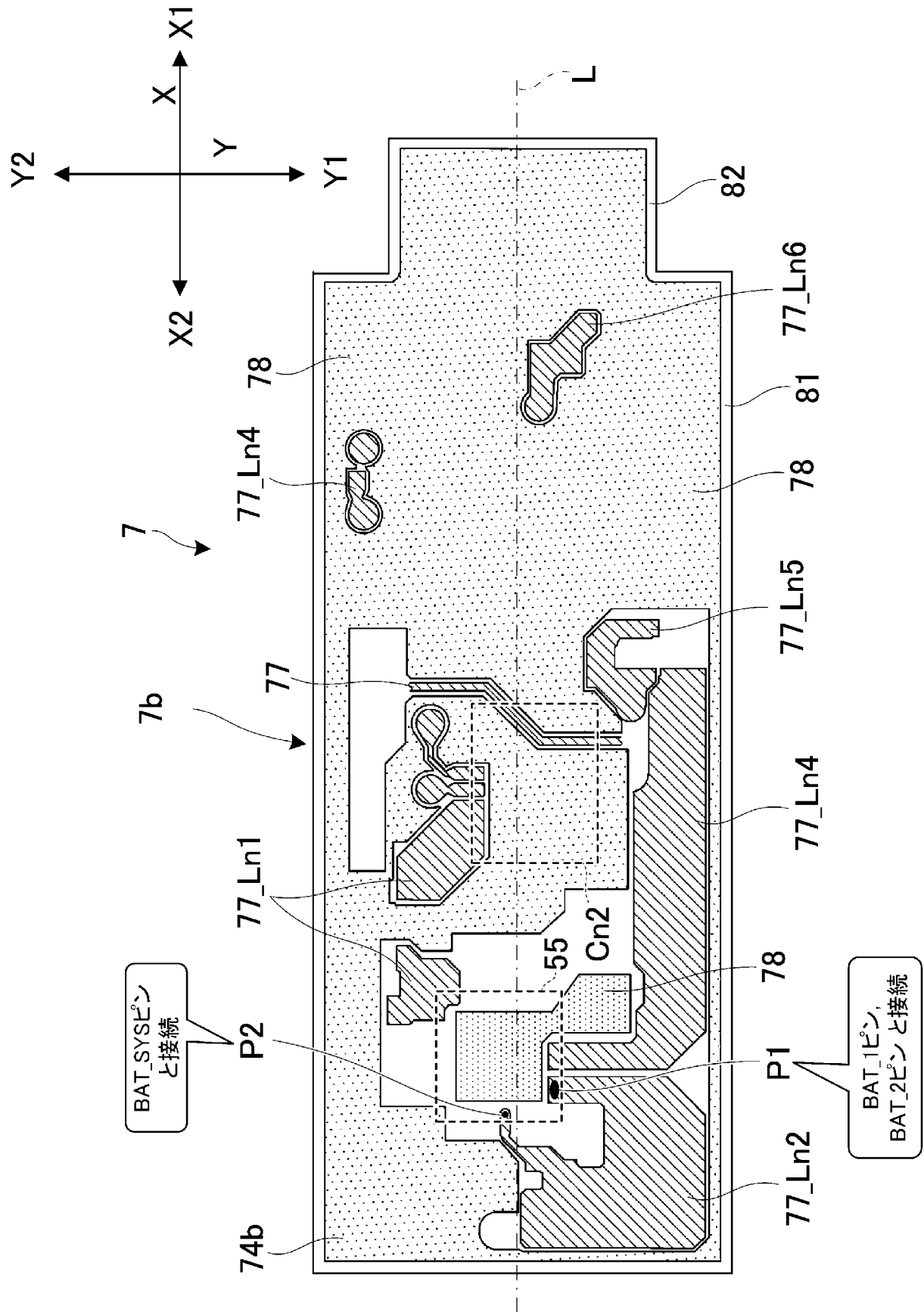
[図9]



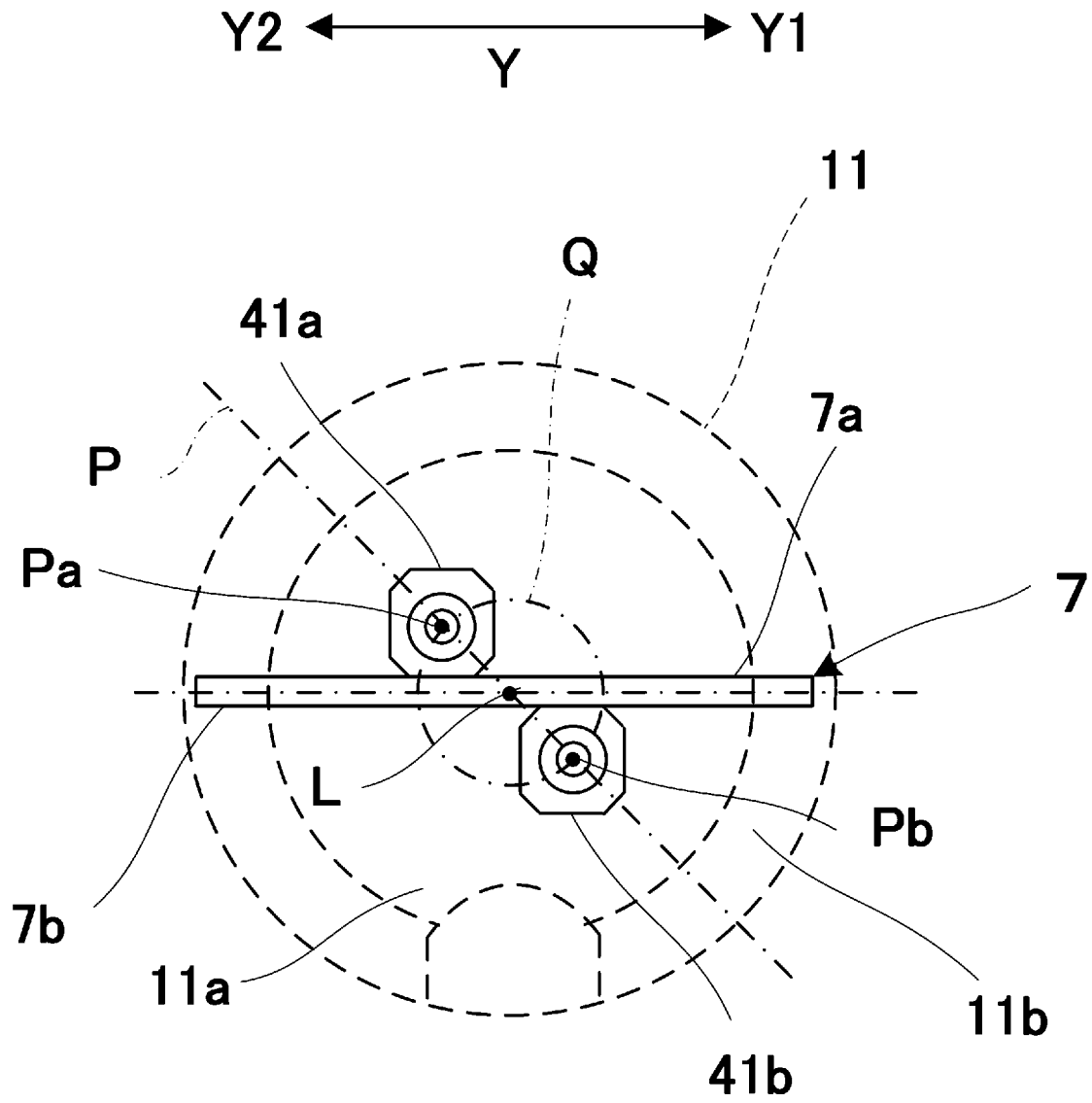
[図10]



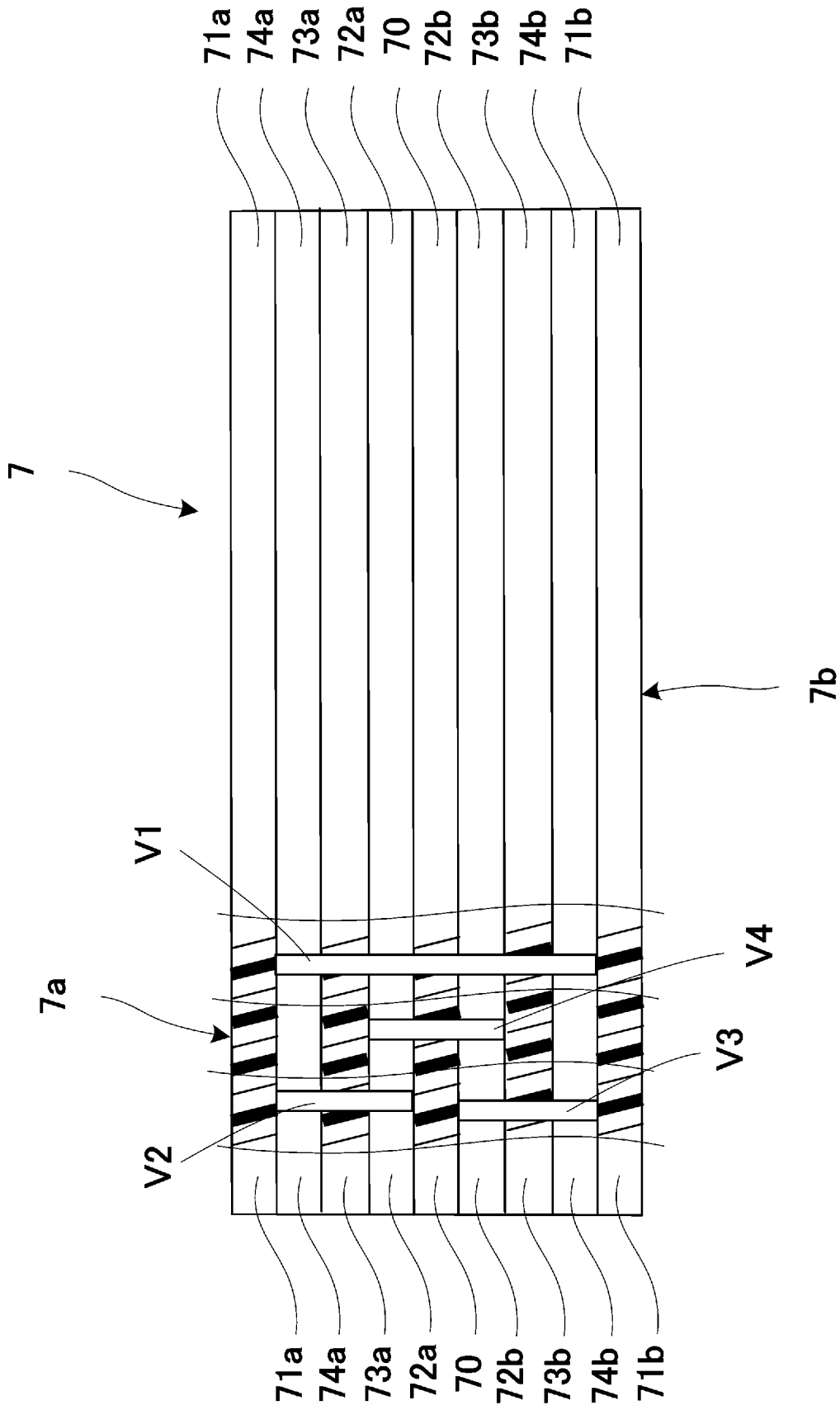
[図11]



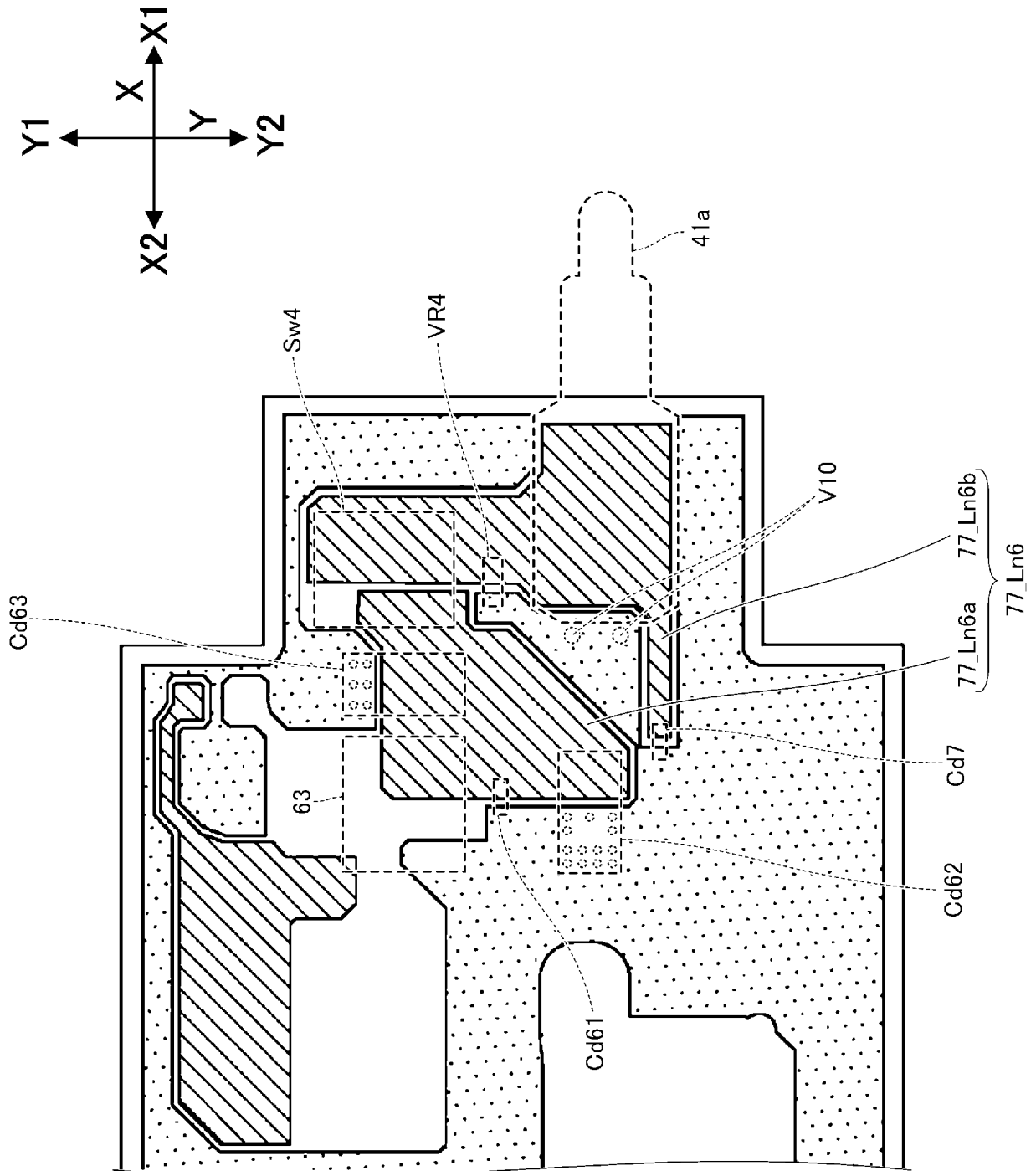
[図12]



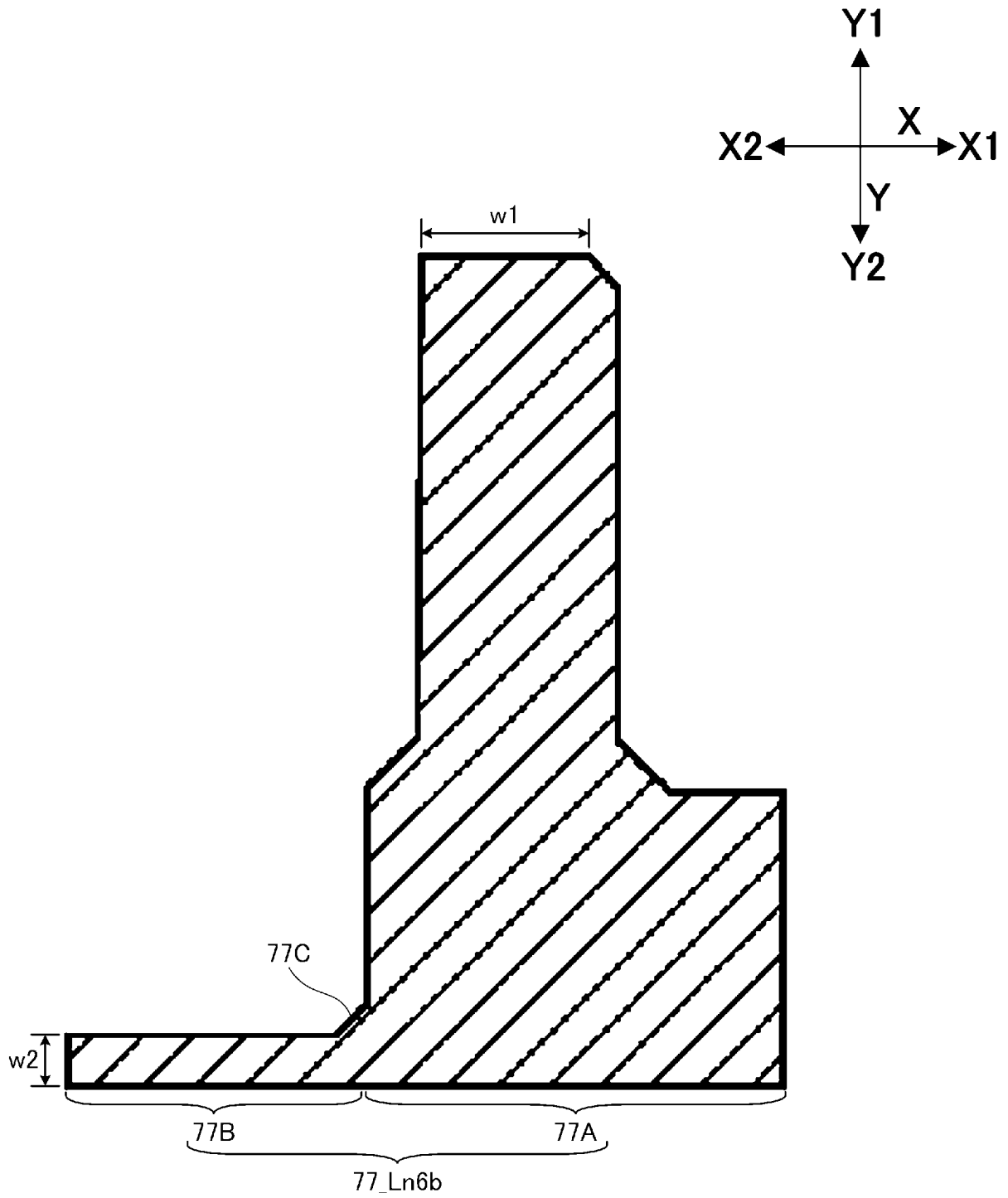
[図13]



[図14]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/025829

A. CLASSIFICATION OF SUBJECT MATTER
A24F 40/40(2020.01)i
FI: A24F40/40

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
A24F40/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 6833093 B1 (JAPAN TOBACCO INC) 24 February 2021 (2021-02-24) paragraphs [0034], [0190]-[0198], fig. 1-2, 6	1-13
Y	JP 2002-050722 A (MATSUSHITA ELECTRIC IND CO LTD) 15 February 2002 (2002-02-15) paragraphs [0006]-[0007]	1-13
Y	JP 2012-174518 A (PANASONIC CORP) 10 September 2012 (2012-09-10) paragraph [0026]	3-13
Y	JP 2007-048879 A (NEC CORP) 22 February 2007 (2007-02-22) paragraph [0047]	3-13

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search
03 September 2021 (03.09.2021)

Date of mailing of the international search report
14 September 2021 (14.09.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/025829

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 6833093 B1	24 Feb. 2021	(Family: none)	
JP 2002-050722 A	15 Feb. 2002	CN 2562364 Y	
JP 2012-174518 A	10 Sep. 2012	US 2012/0212143 A1 paragraph [0034] EP 2493266 A1 CN 102647828 A	
JP 2007-048879 A	22 Feb. 2007	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） A24F 40/40(2020.01)i FI: A24F40/40		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） A24F40/40 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 6833093 B1（日本たばこ産業株式会社）24.02.2021（2021-02-24） 段落[0034],[0190]-[0198], 図1-2, 6	1-13
Y	JP 2002-050722 A（松下電器産業株式会社）15.02.2002（2002-02-15） 段落[0006]-[0007]	1-13
Y	JP 2012-174518 A（パナソニック株式会社）10.09.2012（2012-09-10） 段落[0026]	3-13
Y	JP 2007-048879 A（日本電気株式会社）22.02.2007（2007-02-22） 段落[0047]	3-13
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 03.09.2021	国際調査報告の発送日 14.09.2021	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 西村 賢 3R 4088 電話番号 03-3581-1101 内線 3372	

国際調査報告
 パテントファミリーに関する情報

国際出願番号
 PCT/JP2021/025829

引用文献	公表日	パテントファミリー文献	公表日
JP 6833093 B1	24.02.2021	(ファミリーなし)	
JP 2002-050722 A	15.02.2002	CN 2562364 Y	
JP 2012-174518 A	10.09.2012	US 2012/0212143 A1 段落[0034] EP 2493266 A1 CN 102647828 A	
JP 2007-048879 A	22.02.2007	(ファミリーなし)	