РОССИЙСКАЯ ФЕДЕРАЦИЯ

(19) **RU** (11) **2001 133 097** (13) **A**

(51) МПК
G06F 12/00 (2006.01)

ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ,
ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ЗАЯВКА НА ИЗОБРЕТЕНИЕ

(21), (22) Заявка: **2001133097/09, 15.06.2000**

(30) Конвенционный приоритет:
16.06.1999 JP 11/170325

(43) Дата публикации заявки: **27.01.2007 Бюл. № 3**

(85) Дата перевода заявки PCT на национальную фазу:
14.12.2001

(86) Заявка PCT:
JP 00/03915 (15.06.2000)

(87) Публикация PCT:
WO 00/77786 (21.12.2000)

Адрес для переписки:
**125040, Москва, Ленинградский проспект 23,
"Транстехнология", Г.П.Курапову**

(71) Заявитель(и):
СОНИ КОМПЬЮТЕР ЭНТЕРТЭЙНМЕНТ ИНК. (JP)

(72) Автор(ы):
ЙАМАНОУИ Каору (JP)

(54) УСТРОЙСТВО ДЛЯ ПЕРЕДАЧИ ДАННЫХ, СИСТЕМА ПЕРЕДАЧИ ДАННЫХ И СПОСОБ ПЕРЕДАЧИ ДАННЫХ С ДВОЙНОЙ БУФЕРИЗАЦИЕЙ

(57) Формула изобретения

1. Устройство для передачи данных, содержащее: процессор источника передаваемых данных (14); фактически два буфера (41), (42) с возможностью попеременного переключения с буфера для записи/чтения на буфер для чтения/записи; и процессор адресата передаваемых данных (24); отличающееся тем, что при пересылке команды на начало передачи данных от процессора источника передаваемых данных в указанный процессор адресата передаваемых данных указанный процессор адресата передаваемых данных обеспечивает использование одного из указанных двух буферов в качестве памяти для записи, а другого из указанных двух буферов - в качестве памяти для чтения и управляет считыванием данных из указанных двух буферов и записью данных в указанные два буфера.

2. Устройство по п.1, отличающееся тем, что указанный процессор адресата передаваемых данных (24) содержит средство для назначения одного из буферов, который не является памятью для чтения, в качестве памяти для записи и пересылки запроса на передачу данных в указанный процессор источника передаваемых данных (14) при пересылке команды на начало передачи данных от указанного процессора источника передаваемых данных, записи данных в буферную память, назначенную в качестве памяти для записи, до достижения буферной памятью состояния заполнения и последующего ожидания достижения буферной памятью, назначенной в качестве памяти для чтения, незаполненного состояния при передаче данных от указанного процессора источника передаваемых данных, пересылки запроса на передачу данных в указанный процессор источника передаваемых данных, переключения с буфера для записи/чтения на буфер для

RU 2001133097 A

RU 2001133097 A

чтения/записи и управления считыванием данных из указанных буферов и записью данных в указанные буферы при достижении буферной памятью, назначенной в качестве памяти для чтения, незаполненного состояния и непрерывного управления считыванием данных из указанных буферов и записью данных в указанные буферы до завершения записи всего объема передаваемых данных.

3. Устройство по п.1, отличающееся тем, что указанный процессор адресата передаваемых данных (24) содержит средство для назначения одного из буферов, который не является памятью для чтения, в качестве памяти для записи и пересылки запроса на передачу данных в указанный процессор источника передаваемых данных (14) при пересылке команды на начало передачи данных от указанного процессора источника передаваемых данных, записи предопределенного объема данных в буферную память, назначенную в качестве памяти для записи, и последующего ожидания достижения буферной памятью, назначенной в качестве памяти для чтения, незаполненного состояния при передаче указанного предопределенного объема данных от указанного процессора источника передаваемых данных, пересылки запроса на передачу данных в указанный процессор источника передаваемых данных, переключения с буфера для записи/чтения на буфер для чтения/записи и управления считыванием данных из указанных буферов и записью данных в указанные буферы при достижении буферной памятью, назначенной в качестве памяти для чтения, незаполненного состояния и непрерывного управления считыванием данных из указанных буферов и записью данных в указанные буферы до завершения записи всего объема передаваемых данных.

4. Устройство по любому из пп.1-3, отличающееся тем, что каждый из указанных двух буферов содержит множество буферов (41L), (41R), (42L), (42R).

5. Устройство по любому из пп.1-4, отличающееся тем, что указанный процессор адресата передаваемых данных (24) является процессором музыкальных звуков (24), а передаваемые данные представляют собой данные музыкальных звуков.

6. Система передачи данных, содержащая: шину (12); главный процессор (14), подключенный к указанной шине; процессор музыкальных звуков (24), подключенный к указанной шине; и фактически два буфера (41), (42) с возможностью попеременного переключения с буфера для записи/чтения на буфер для чтения/записи, подключенные к указанному процессору музыкальных звуков; отличающаяся тем, что данные музыкальных звуков передаются от указанного главного процессора через указанную шину и указанный процессор музыкальных звуков в указанные буферы; а указанный процессор музыкальных звуков содержит средство для обеспечения использования одного из указанных двух буферов в качестве памяти для записи, а другого из указанных двух буферов - в качестве памяти для чтения, и управления считыванием данных из указанных двух буферов и записью данных в указанные два буфера при пересылке команды на начало передачи данных от указанного главного процессора в указанный процессор музыкальных звуков.

7. Система передачи данных по п.6, отличающаяся тем, что указанный процессор музыкальных звуков (24) содержит средство для назначения одного из буферов, который не является памятью для чтения, в качестве памяти для записи и пересылки запроса на передачу данных в указанный главный процессор при пересылке команды на начало передачи данных от указанного главного процессора, записи данных в буферную память, назначенную в качестве памяти для записи, до достижения буферной памятью состояния заполнения и последующего ожидания достижения буферной памятью, назначенной в качестве памяти для чтения, незаполненного состояния при передаче данных от указанного главного процессора, пересылки запроса на передачу данных в указанный главный процессор, переключения с буфера для записи/чтения на буфер для чтения/записи и управления считыванием данных из указанных буферов и записью данных в указанные буферы при достижении буферной памятью, назначенной в качестве памяти для чтения, незаполненного состояния и непрерывного управления считыванием данных из указанных буферов и записью данных в указанные буферы до завершения записи всего объема передаваемых данных.

8. Система передачи данных по п.6, отличающаяся тем, что указанный процессор

RU 2001133097 A

RU 2001133097 A

музыкальных звуков (24) содержит средство для назначения одного из буферов, который не является памятью для чтения, в качестве памяти для записи и пересылки запроса на передачу данных в указанный главный процессор при пересылке команды на начало передачи данных от указанного главного процессора, записи предопределенного объема данных в буферную память, назначенную в качестве памяти для записи, и последующего ожидания достижения буферной памятью, назначенной в качестве памяти для чтения, незаполненного состояния при передаче указанного предопределенного объема данных от указанного главного процессора, пересылки запроса на передачу данных в указанный главный процессор, переключения с буфера для записи/чтения на буфер для чтения/записи и управления считыванием данных из указанных буферов и записью данных в указанные буферы при достижении буферной памятью, назначенной в качестве памяти для чтения, незаполненного состояния и непрерывного управления считыванием данных из указанных буферов и записью данных в указанные буферы до завершения записи всего объема передаваемых данных.

9. Система передачи данных по любому из пп.6-8, отличающаяся тем, что каждый из указанных двух буферов содержит множество буферов (41L), (41R), (42L), (42R).

10. Система передачи данных по п.9, отличающаяся тем, что указанное множество буферов хранит данные музыкальных звуков для левого и правого стереофонических каналов.

11. Система передачи данных, содержащая: шину (12); главный процессор (14), подключенный к указанной шине; процессор музыкальных звуков (24), подключенный к указанной шине; и фактически два буфера (41), (42) с возможностью попеременного переключения с буфера для записи/чтения на буфер для чтения/записи, подключенные к указанному процессору музыкальных звуков; отличающаяся тем, что данные музыкальных звуков передаются от указанного процессора музыкальных звуков через указанную шину в указанный главный процессор; а указанный процессор музыкальных звуков содержит средство для обеспечения использования одного из указанных двух буферов в качестве памяти для записи, а другого из указанных двух буферов - в качестве памяти для чтения и управления считыванием данных из указанных двух буферов и записью данных в указанные два буфера при передаче данных в указанный главный процессор.

12. Система передачи данных по п.11, отличающаяся тем, что указанный процессор музыкальных звуков (24) содержит средство, обеспечивающее перед окончанием записи данных в один из указанных буферов завершение считывания данных из другой буферной памяти и передачу данных, полученных в результате считывания, в указанный главный процессор, а при завершении записи данных в один из указанных буферов - начало записи данных в другую буферную память, находящуюся в незаполненном состоянии.

13. Способ передачи данных в системе передачи данных, имеющей шину (12), главный процессор (14), подключенный к указанной шине, выходной процессор (24), подключенный к указанной шине, фактически два буфера (41), (42) и выходное устройство (28), подключенные к указанному выходному процессору, отличающийся тем, что содержит шаги: передачи данных от указанного главного процессора в указанный выходной процессор до достижения одним из указанных буферов состояния заполнения данными; последующей временной приостановки передачи данных; считывания данных из другого указанного буфера выходным процессором и вывода данных, полученных в результате считывания, из выходного процессора в указанное выходное устройство; назначения другой буферной памяти в качестве памяти адресата передаваемых данных и отмены временной приостановки передачи данных при достижении другой буферной памятью незаполненного состояния; и возобновления передачи данных от указанного главного процессора в указанную другую буферную память.

14. Способ по п.13, отличающийся тем, что указанные данные представляют собой данные музыкальных звуков.

RU 2001133097 A

RU 2001133097 A