

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 9 月 8 日 (08.09.2017)



(10) 国际公布号
WO 2017/148144 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) H01L 21/77 (2006.01)
- (21) 国际申请号: PCT/CN2016/100815
- (22) 国际申请日: 2016 年 9 月 29 日 (29.09.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610115048.6 2016 年 3 月 1 日 (01.03.2016) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。合肥鑫晟光电科技有限公司 (HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国安徽省合肥市新站区工业园, Anhui 230012 (CN)。
- (72) 发明人: 卢彦春 (LU, Yanchun); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。蒋学兵 (JIANG, Xuebing); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。
- (74) 代理人: 北京银龙知识产权代理有限公司 (DRAGON INTELLECTUAL PROPERTY LAW

FIRM); 中国北京市海淀区西直门北大街 32 号院枫蓝国际中心 2 号楼 10 层, Beijing 100082 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR, AND DISPLAY APPARATUS

(54) 发明名称: 阵列基板及其制作方法、显示装置

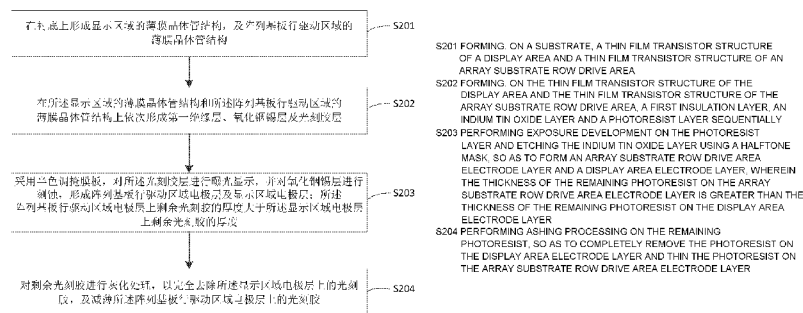


图 2

(57) Abstract: An array substrate and a manufacturing method therefor, and a display apparatus. The method comprises: forming, on a substrate (1), a thin film transistor (TFT) structure of a display area and a TFT structure of an array substrate row drive (GOA) area; forming, on the TFT structure, a first insulation layer (8), an ITO layer (9) and a photoresist layer (10) sequentially; performing exposure development on the photoresist layer and etching the ITO layer using a halftone mask, so as to form a GOA area electrode layer (11) and a display area electrode layer (12), wherein the thickness of the remaining photoresist on the GOA area electrode layer is greater than the thickness of the remaining photoresist on the display area electrode layer; and performing ashing processing on the remaining photoresist, so as to completely remove the photoresist on the display area electrode layer and thin the photoresist on the GOA area electrode layer. The GOA area electrode layer is connected to a gate line metal layer (3) of the TFT structure of the GOA area via a first via hole, and the GOA area electrode layer is connected to a data line metal layer (7) of the TFT structure of the GOA area via a second via hole.

(57) 摘要:

[见续页]

WO 2017/148144 A1



一种阵列基板及其制作方法、显示装置。其中，方法包括：在衬底(1)上形成显示区域的薄膜晶体管(TFT)结构及阵列基板行驱动(GOA)区域的 TFT 结构；在 TFT 结构上依次形成第一绝缘层(8)、ITO 层(9)及光刻胶层(10)；采用半色调掩模板，对该光刻胶层进行曝光显影，并对该 ITO 层进行刻蚀，形成 GOA 区域电极层(11)及显示区域电极层(12)，该 GOA 区域电极层上剩余光刻胶的厚度大于该显示区域电极层上剩余光刻胶的厚度；对剩余光刻胶进行灰化处理，以完全去除该显示区域电极层上的光刻胶，及减薄该 GOA 区域电极层上的光刻胶。该 GOA 区域电极层通过第一过孔与 GOA 区域的 TFT 结构的栅线金属层(3)连接，该 GOA 区域电极层通过第二过孔与 GOA 区域 TFT 结构的数据线金属层(7)连接。

阵列基板及其制作方法、显示装置

相关申请的交叉引用

本申请主张在 2016 年 3 月 1 日在中国提交的中国专利申请号 No.
5 201610115048.6 的优先权，其全部内容通过引用包含于此。

技术领域

本公开涉及显示技术领域，尤其涉及一种阵列基板及其制作方法、一种显示装置。

10

背景技术

随着薄膜晶体管液晶显示器（thin film transistor-liquid crystal display，简称 TFT-LCD）的技术发展，特别是小尺寸屏幕对窄边框的要求越来越高，因而阵列基板行驱动（Gate Drive On Array，简称 GOA）技术的使用更加频繁。GOA 技术可以将栅极驱动电路（Gate Driver IC）集成在 TFT 基板上而不是设置在 TFT 基板所在区域外部，从而减小面板的边框，使得面板更加符合技术的发展趋势。

在扭曲向列(TN)型显示面板的设计过程中，由于其液晶偏转原理的特性，必须利用密封胶内的金球（Au ball）将彩膜基板侧氧化铟锡（ITO）电极层与
20 阵列基板侧的像素电极导通。而对于具有 GOA 设计的 TN 型面板，GOA 区域的驱动电路设计有许多过孔，而阵列基板若在 GOA 区域过孔处与彩膜基板侧 ITO 电极层导通会造成显示不良。相关 TN 型显示面板的设计方法是：在 GOA 区域一定距离外涂覆封装胶，如此，就造成了 TN 型显示面板边框比高级超维场转换技术(Advanced Super Dimension Switch, ADS)型显示面板的边框宽。

25

发明内容

针对相关技术的缺陷，本公开提供了一种阵列基板及其制作方法、一种显示装置，能够解决相关技术中阵列基板在 GOA 区域的过孔处容易与彩膜基板侧

ITO 电极层导通，从而造成显示不良的问题。

第一方面，本公开提供了一种阵列基板的制作方法，所述阵列基板包括显示区域和 GOA 区域，该方法包括：

在衬底上形成显示区域的薄膜晶体管 TFT 结构及所述 GOA 区域的 TFT 结构，
5 其中所述 GOA 区域的 TFT 结构包括栅线金属层和数据线金属层；

在所述显示区域的 TFT 结构和所述 GOA 区域的 TFT 结构上依次形成第一绝缘层、ITO 层及光刻胶层；

采用半色调掩模板，对所述光刻胶层进行曝光显影，并对所述 ITO 层进行刻蚀，形成 GOA 区域电极层及显示区域电极层；所述 GOA 区域电极层上剩余光
10 刻胶的厚度大于所述显示区域电极层上剩余光刻胶的厚度；

对剩余光刻胶进行灰化处理，以完全去除所述显示区域电极层上的光刻胶，及减薄所述 GOA 区域电极层上的光刻胶；

其中，所述 GOA 区域电极层通过第一过孔与栅线金属层连接，所述 GOA 区域电极层通过第二过孔与数据线金属层连接。

15 可选的，所述采用半色调掩模板，对所述光刻胶进行曝光显影，并对所述 ITO 层进行刻蚀，形成 GOA 区域电极层及显示区域电极层，包括：

采用半色调掩模板，对所述光刻胶层进行曝光，显影后在所述 GOA 区域形成光刻胶完全去除区域和光刻胶完全保留区域，在所述显示区域形成光刻胶完全去除区域和光刻胶部分保留区域；

20 对所述 ITO 层进行刻蚀，在所述 GOA 区域的光刻胶完全保留区域形成所述 GOA 区域电极层，在所述显示区域的光刻胶部分保留区域形成所述显示区域电极层。

可选的，所述半色调掩模板包括：所述 GOA 区域电极层对应的不透光子掩模板、所述 GOA 区域除电极层外对应的全透光子掩模板、所述显示区域电极层
25 对应的半透光子掩模板以及所述显示区域除电极层外对应的全透光子掩模板。

可选的，所述方法还包括：

在所述 GOA 区域电极层的光刻胶上方涂覆密封胶；

其中，所述密封胶用于粘接所述阵列基板与彩膜基板。

可选的，所述 GOA 区域的 TFT 结构还包括栅绝缘层，显示区域的 TFT 结构包括源漏电极层；所述在所述显示区域的 TFT 结构和所述 GOA 区域的 TFT 结构
5 上依次形成第一绝缘层、ITO 层及光刻胶层，包括：

在所述显示区域的 TFT 结构和所述 GOA 区域的 TFT 结构上形成第一绝缘层；

在所述 GOA 区域，形成贯穿所述第一绝缘层及所述栅绝缘层且暴露出栅线金属层的第一过孔，及形成贯穿所述第一绝缘层且暴露出所述数据线金属层的第二过孔；以及

10 在所述显示区域，形成贯穿所述第一绝缘层且暴露出源漏电极层的第三过孔；

在所述第一过孔、所述第二过孔、所述第三过孔及所述第一绝缘层上依次形成 ITO 层及光刻胶层。

可选的，所述显示区域电极层为像素电极。

15 可选的，所述方法还包括：

采用退火工艺，对所述 GOA 区域电极层上剩余的光刻胶进行热固化。

可选的，所述方法还包括：

在所述 GOA 区域电极层的光刻胶上方涂覆密封胶；

其中，所述密封胶用于粘接所述阵列基板与彩膜基板。

20 第二方面，本公开提供了一种阵列基板，所述阵列基板包括：

GOA 区域，包括 GOA 区域 TFT 结构，及依次形成于所述 GOA 区域 TFT 结构上方的第一绝缘层、GOA 区域电极层及第二绝缘层；所述 GOA 区域电极层通过贯穿所述第一绝缘层和所述 GOA 区域 TFT 结构的栅绝缘层的第一过孔与所述 GOA 区域 TFT 结构的栅线金属层连接，所述 GOA 区域电极层通过贯穿所述第一
25 绝缘层的第二过孔与所述 GOA 区域 TFT 结构的数据线金属层连接；

显示区域，包括显示区域 TFT 结构，及依次形成于所述显示区域 TFT 结构

上方的第一绝缘层及显示区域电极层；所述显示区域电极层通过贯穿所述第一绝缘层的第三过孔与所述显示区域 TFT 结构的源漏电极层连接；

其中，所述第二绝缘层完全覆盖所述 GOA 区域电极层。

可选的，所述第二绝缘层为光刻胶。

5 可选的，所述 GOA 区域的第二绝缘层上方覆盖有密封胶。

可选的，所述显示区域电极层为像素电极。

第三方面，本公开提供了一种显示装置，包括上述任意一种阵列基板和彩膜基板。

由上述技术方案可知，本公开实施例通过半色调掩模板对光刻胶胶层进行
10 曝光显影，使得阵列基板上的 GOA 区域电极层剩余光刻胶的厚度大于显示区域电极层上剩余光刻胶的厚度，如此，对剩余光刻胶进行灰化处理后，能够保留 GOA 区域上方的部分光刻胶，以使光刻胶能够覆盖 GOA 区域上的过孔，对过孔区域形成保护。进一步地，若将密封胶能够涂覆在 GOA 区域上后，不会造成阵列基板在过孔处与彩膜基板侧的 ITO 电极层导通，从而为进一步减小面板的边
15 框以形成 TN 型窄边框显示面板提供了可能。

与相关技术相比，本公开只需使用半色调掩模板作为 ITO Mask，无需增加额外的 Mask 就能够实现在 GOA 区域的过孔位置保留光刻胶而作为绝缘层，以隔离 GOA 区域的过孔与密封胶。

当然，实施本公开的任一产品或方法并不一定需要同时达到以上所述的所有
20 优点。

附图说明

为了更清楚地说明本公开实施例或相关技术中的技术方案，下面将对实施例或相关技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述
25 中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些图获得其他的附图。

图1是相关技术中GOA区域典型的过孔设计的示意图；

图2是本公开一些实施例提供的一种阵列基板的制作方法的流程示意图；

图3是本公开一些实施例提供的阵列基板中形成栅电极层及栅线金属层的示意图；

5 图4是本公开一些实施例提供的阵列基板中形成栅绝缘层的示意图；

图5是本公开一些实施例提供的阵列基板中形成有源层的示意图；

图6是本公开一些实施例提供的阵列基板中形成源漏电极层及数据线金属层的示意图；

图7是本公开一些实施例提供的阵列基板中形成第一绝缘层的示意图；

10 图8是本公开一些实施例提供的阵列基板中形成第一过孔、第二过孔及第三过孔的示意图；

图9是本公开一些实施例提供的阵列基板中形成ITO金属层的示意图；

图10是本公开一些实施例提供的阵列基板中形成光刻胶层的示意图；

图11是本公开一些实施例提供的阵列基板中显影后的示意图；

15 图12是本公开一些实施例提供的阵列基板中形成GOA区域电极层及显示区域电极层的示意图；

图13是本公开一些实施例提供的阵列基板的示意图；

图14是本公开一些实施例提供的阵列基板中形成密封胶的示意图；

图15相关技术中阵列基板与彩膜基板密封的示意图；

20 图16是本公开一些实施例提供的一种阵列基板的制作方法的流程示意图；

图3~图15中标记说明：1—衬底；2—栅电极层；3—栅线金属层；4—栅绝缘层；5—有源层；6—源漏电极层；7—数据线金属层；8—第一绝缘层；9—ITO金属层；10—光刻胶层；11—GOA区域电极层；12—显示区域电极层；13—密封胶；14—ITO电极层；15—遮光层；16—第二绝缘层。

25

具体实施方式

下面将结合本公开实施例中的附图，对本公开实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本公开一部分实施例，而不是

全部的实施例。基于本公开中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本公开保护的范围。

图 2 是本公开一些实施例提供的一种阵列基板的制作方法的流程示意图，本实施例中的阵列基板包括显示区域和 GOA 区域。如图 2 所示，本实施例中的阵列基板的制作方法具体包括如下步骤：

S201：在衬底上形成显示区域的 TFT 结构，及所述 GOA 区域的 TFT 结构。

例如，显示区域的 TFT 结构可包括：栅电极层、栅绝缘层、有源层及源漏电极层。而 GOA 区域的 TFT 结构具体可包括：栅线金属层、栅绝缘层及数据线金属层等。

S202：在所述显示区域的 TFT 结构和所述 GOA 区域的 TFT 结构上依次形成第一绝缘层、ITO 层及光刻胶层。

S203：采用半色调掩模板，对所述光刻胶层进行曝光显影，并对所述 ITO 层进行刻蚀，形成 GOA 区域电极层及显示区域电极层；所述 GOA 区域电极层上剩余光刻胶的厚度大于所述显示区域电极层上剩余光刻胶的厚度。

S204：对剩余光刻胶进行灰化处理，以完全去除所述显示区域电极层上的光刻胶，及减薄所述 GOA 区域电极层上的光刻胶。

其中，所述 GOA 区域电极层通过第一过孔与栅线金属层连接，所述 GOA 区域电极层通过第二过孔与数据线金属层连接。

与相关技术相比，本公开实施例通过半色调掩模板对光刻胶胶层进行曝光显影，使得阵列基板上的 GOA 区域电极层剩余光刻胶的厚度大于显示区域电极层上剩余光刻胶的厚度，如此，对剩余光刻胶进行灰化处理后，能够保留 GOA 区域上方的部分光刻胶，以使光刻胶能够覆盖 GOA 区域上的过孔，如此，若将密封胶能够涂覆在 GOA 区域上后，不会造成阵列基板在过孔处与彩膜基板侧的 ITO 电极层导通，从而为进一步减小面板的边框以形成 TN 型窄边框显示面板提供了可能。

本实施例中，所述显示区域电极层可为像素电极。

本实施例中，步骤 S203，具体可通过如下步骤实现，包括：

A01、采用半色调掩模板，对所述光刻胶层进行曝光，显影后在所述 GOA 区域形成光刻胶完全去除区域和光刻胶完全保留区域，在所述显示区域形成光刻胶完全去除区域和光刻胶部分保留区域。

5 其中，所述半色调掩模板包括：所述 GOA 区域电极层对应的不透光子掩模板、所述 GOA 区域除电极层外对应的全透光子掩模板、所述显示区域电极层对应的半透光子掩模板以及所述显示区域除电极层外对应的全透光子掩模板。

可理解地，GOA 区域的光刻胶完全保留区域对应不透光子掩模板，GOA 区域的光刻胶完全去除区域对应全透光子掩模板，显示区域的光刻胶部分保留区域对应半透光子掩模板，而显示区域的光刻胶完全去除区域对应全透光子掩模板。

其中，光刻胶部分保留区域内的光刻胶层在曝光显影后有所减薄。

A02、对所述 ITO 层进行刻蚀，在所述光刻胶完全保留区域形成所述 GOA 区域电极层，在所述光刻胶部分保留区域形成所述显示区域电极层。

15 如此，通过上述步骤，使得 GOA 区域电极层上的光刻胶厚度大于显示区域电极层上的光刻胶厚度。使得后续对光刻胶进一步进行灰化处理后，能够在 GOA 区域电极层上保留有光刻胶，将 GOA 区域的过孔用光刻胶进行隔离。

本实施例中，步骤 S202，具体可通过如下步骤实现，包括：

20 B01：在所述显示区域的 TFT 结构和所述 GOA 区域的 TFT 结构上形成第一绝缘层；

B02：在所述 GOA 区域，形成贯穿所述第一绝缘层及栅绝缘层且暴露出栅线金属层的第一过孔，及形成贯穿所述第一绝缘层且暴露出所述数据线金属层的第二过孔；以及

25 B03：在所述显示区域，形成贯穿所述第一绝缘层且暴露出所述源漏电极层的第三过孔；

B04：在所述第一过孔、所述第二过孔、所述第三过孔及所述第一绝缘层

上依次形成 ITO 层及光刻胶层。

具体而言，GOA 区域设置有至少一个第一过孔和至少一个第二过孔，第一过孔的底部为 GOA 区域的 TFT 结构的栅线金属层，第二过孔的底部为 GOA 区域的 TFT 结构的数据线金属层。如此，GOA 区域电极层上保留有光刻胶，则 GOA 区域的第一过孔和第二过孔的上方保留有光刻胶。由此可见，由于 GOA 区域形成有过孔，而光刻胶能够覆盖 GOA 区域的过孔，从而密封胶涂覆在 GOA 区域，不会造成阵列基板在过孔处与彩膜基板侧的 ITO 层导通。

进一步地，本实施例中的阵列基板的制作方法在步骤 S204 之后，还包括图 2 未出的如下步骤：

- 10 S205：采用退火工艺，对所述 GOA 区域电极层上剩余的光刻胶进行热固化。
- 进一步地，本实施例中的阵列基板的制作方法还可包括如下步骤：
- 在所述 GOA 区域电极层的光刻胶上方涂覆密封胶；
- 其中，所述密封胶用于粘接所述阵列基板与彩膜基板。

由此可见，本实施例中对阵列基板的 GOA 区域电极层上进一步涂覆密封胶，以粘贴所述阵列基板与彩膜基板。与相关技术中需在 GOA 区域及密封胶涂覆区域之间留出 200um 左右的距离相比，本实施例直接将密封胶涂覆于 GOA 区域之上，并不会造成过孔与彩膜基板侧 ITO 导通，进一步减小了显示面板的边框。

为了更清楚地说明本公开的技术方案，下面结合各步骤形成的器件结构的剖面示意图说明本公开的一些具体实施例，该实施例中，如图 14 所示出的最后产品结构所示，阵列基板包括显示区域及 GOA 区域，当然，阵列基板还可以包括其他结构，在此不再赘述。应该理解，这里示出的结构是示例性的，根据本公开权利要求限定的范围和精神，还可以具有其他结构形式。

如图 16 所示，该实施例中阵列基板的制作方法可具体包括如下步骤：

- 25 S1：在衬底 1 上形成第一金属层，并刻蚀第一金属层形成显示区域的栅电极层 2 及 GOA 区域的栅线金属层 3，如图 3 所示。

一般来说，衬底 1 可为玻璃、塑料或硅等材料。采用溅射方法沉积如钼

Mo、铝/钽 Al/Nd、铝/钽/钼 Al/Nd/Mo、钼/铝/钽/钼 Mo/Al/Nd/Mo、金/钛 Au/Ti、铂/钛 Pt/Ti 等金属或合金形成金属层，并对金属层进行光刻刻蚀，形成栅电极层 2 及栅线金属层 3。

S2: 形成覆盖所述栅电极层 2、栅线金属层 3 及衬底 1 的栅绝缘层 4，如图 4 所示。

举例来说，采用常压化学气相沉积、低压化学气相沉积、等离子辅助体化学气相沉积或溅射等方法，沉积如氧化硅 SiO_x 、氮化硅 SiN_x 、氮氧化硅 SiON 、氧化铝 Al_2O_3 、氧化铪 HfO_2 、氧化锆 ZrO_2 、氧化钛 TiO_2 、氧化钇 Y_2O_3 、氧化镧 La_2O_3 、氧化钽 Ta_2O_5 等氧化物形成的单层结构或多层结构的栅绝缘层 4。

S3: 形成覆盖所述栅绝缘层 4 的半导体层，并刻蚀该半导体层形成有源层 5，如图 5 所示。

例如，采用溅射、溶胶-凝胶、真空蒸镀、喷涂或喷墨打印等方法，沉积如氧化铟镓锌 (IGZO)、氮氧化锌 (ZnON)，氧化铟锡锌 (ITZO)，氧化锌锡 (ZTO)、氧化锌铟 (ZIO)、氧化铟镓 (IGO)、氧化铝锌锡 (AZTO) 等氧化物形成半导体层，并刻蚀半导体层形成有源层 5。

S4: 在栅绝缘层 4 及有源层 5 上形成第二金属层，刻蚀第二金属层形成显示区域的源漏电极层 6 及 GOA 区域的数据线金属层 7，如图 6 所示。

具体地，可采用溅射方法沉积如钼 Mo、铝/钽 Al/Nd、铝/钽/钼 Al/Nd/Mo、钼/铝/钽/钼 Mo/Al/Nd/Mo、金/钛 Au/Ti、铂/钛 Pt/Ti 等金属或合金形成第二金属层，并对该第二金属层进行光刻刻蚀，形成漏源电极层 6 及数据线金属层 7。

S5: 形成覆盖源漏电极层 6、数据线金属层 7 及栅绝缘层 4 的第一绝缘层 8，如图 7 所示。

具体地，第一绝缘层 8 可为钝化层，可采用热生长、常压化学气相沉积、低压化学气相沉积、等离子辅助体化学气相沉积、溅射等方法。

S6: 在 GOA 区域形成贯穿第一绝缘层 8 及栅绝缘层 4 且暴露出栅线金属层

3 的第一过孔，形成贯穿第一绝缘层 8 且暴露出数据线金属层 7 的第二过孔，如图 8 所示。

可理解的是，GOA 区域设置有至少一个第一过孔和至少一个第二过孔，第一过孔的底部为 GOA 区域的 TFT 结构的栅线金属层 3，第二过孔的底部为 GOA 区域的 TFT 结构的数据线金属层 7。

S7: 在显示区域形成贯穿第一绝缘层 8 且暴露出源漏电极层 6 的第三过孔，如图 8 所示。

可理解地，显示区域设置有助于将显示区域电极层（如像素电极）与源漏电极层 6 电连接第三过孔，则第三过孔的底部为源漏电极层 6。

10 S8: 形成覆盖第一绝缘层 8、第一过孔、第二过孔及第三过孔的 ITO 金属层 9，如图 9 所示。

S9: 在 ITO 金属层 9 上形成光刻胶层 10，并采用半色调掩模板对光刻胶层 10 进行曝光，如图 10 所示。

在本实施例中，半色调掩模板包括 GOA 区域电极层对应的不透光掩模板、15 显示区域电极层对应的半透光掩模板，以及其他区域对应的全透光掩模板，如图 10 所示。半透光掩模板使得显示区域电极层上的光刻胶在曝光显影后有所减薄，而不透光掩模板使得 GOA 区域电极层上的光刻胶在曝光显影后厚度不变，其他区域的光刻胶在曝光显影后则被完全去除。

20 S10: 显影后对 ITO 金属层 9 进行刻蚀，形成 GOA 区域电极层 11 及显示区域电极层 12。

需要说明的是，在本实施例中，显影后 GOA 区域电极层上方的剩余光刻胶厚度大于显示区域电极层上方的剩余光刻胶厚度，如图 11 所示，且除 GOA 区域电极层及显示区域电极层外，其他区域的光刻胶均被完全去除。

进一步地，对 ITO 金属层 9 进行湿法刻蚀，形成 GOA 区域电极层 11 及显示区域电极层 12，如图 12 所示。

S11: 对剩余光刻胶进行灰化，完全去除显示区域电极层 12 上方的光刻胶，

且减薄 GOA 区域电极层 11 上方的光刻胶，如图 13 所示。

如此，在 GOA 区域会保留一层完全覆盖 GOA 区域电极层的光刻胶。

S12: 在 GOA 区域的光刻胶上方涂覆密封胶 13，以粘接阵列基板及彩膜基板，如图 14 所示。

5 如图 14 所示，密封胶 13 中包含有金球 (Au ball)，而彩膜基板对应密封胶 13 的部分包括有 ITO 电极层 14 及遮光层 15。

图 1 示出了相关技术中 GOA 区域典型的过孔设计，其中 101 为栅线金属，102 为数据线金属，103 为贯穿栅极绝缘层和钝化层的过孔 (GI/PVX 过孔)，104 为将两层金属 101 和 102 导通的 ITO 层，由于 GOA 区域内存在许多过孔 103，
10 如果阵列基板在过孔处与彩膜基板侧 ITO 电极层导通会造成显示不良。有鉴于此，如图 15 所示，相关技术中密封胶涂覆位置与 GOA 区域间隔一定的距离，使得显示面板边框较宽。与相关技术相比，如图 14 所示，本实施例提出的阵列基板的制作方法将密封胶 13 直接涂覆于 GOA 区域电极层上的光刻胶上方，能够大大减小显示面板边框的宽度，有利于形成 TN 型的窄边框面板。

15 本公开一些实施例提供了一种阵列基板，如图 13 所示，该实施例中的阵列基板包括：GOA 区域和显示区域。其中：

GOA 区域，包括 GOA 区域 TFT 结构，及依次形成于所述 GOA 区域 TFT 结构上方的第一绝缘层 8、GOA 区域电极层 11 及第二绝缘层 16；所述 GOA 区域电极层 11 通过贯穿所述第一绝缘层 8 和栅绝缘层 4 的第一过孔与所述 GOA 区域
20 TFT 结构的栅线金属层 3 连接，所述 GOA 区域电极层 11 通过贯穿所述第一绝缘层 8 的第二过孔与所述 GOA 区域 TFT 结构的数据线金属层 7 连接。

显示区域，包括显示区域 TFT 结构，及依次形成于所述显示区域 TFT 结构上方的第一绝缘层 8 及显示区域电极层 12；所述显示区域电极层 12 通过贯穿所述第一绝缘层 8 的第三过孔与所述显示区域 TFT 结构的源漏电极层 6 连接。

25 其中，所述第二绝缘层 16 完全覆盖所述 GOA 区域电极层 11。

其中，所述显示区域电极层 12 为像素电极。

由此可见，本实施例通过在 GOA 区域电极层的上方形成第二绝缘层，以使第二绝缘层能够覆盖 GOA 区域的过孔。如此，若将密封胶能够涂覆在 GOA 区域上后，不会造成过孔与彩膜基板侧的 ITO 电极层导通，从而为进一步减小面板的边框以形成 TN 型窄边框显示面板提供了可能。

5 可选的，上述第二绝缘层 16 可为光刻胶。

如图 14 所示，在本公开一些实施例中，所述 GOA 区域的第二绝缘层 16 上方覆盖有密封胶 13，用于粘接阵列基板及彩膜基板。

另外，本公开实施例所提供的阵列基板可由上述任意一种阵列基板的制作方法制作得到，在此不再详述。

10 基于同样的公开构思，本公开一些实施例提供了一种包括上述任意一种阵列基板的显示装置，该显示装置可以为：液晶显示面板、手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置由于包括上述任意一种阵列基板的显示装置，因而可以解决同样的技术问题，并取得相同的技术效果。

15 在本公开的描述中，需要说明的是，术语“上”、“下”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本公开和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本公开的限制。除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可
20 以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本公开中的具体含义。

还需要说明的是，在本文中，诸如第一和第二等之类的关系术语仅仅用来
25 将一个实体或者操作与另一个实体或操作区分开来，而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且，术语“包括”、

“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在
5 包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

以上实施例仅用以说明本公开的技术方案，而非对其限制；尽管参照前述实施例对本公开进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本公开各
10 实施例技术方案的精神和范围。

权利要求书

1、一种阵列基板的制作方法，所述阵列基板包括显示区域和阵列基板行驱动（GOA）区域，该方法包括：

5 在衬底上形成显示区域的薄膜晶体管（TFT）结构及所述 GOA 区域的 TFT 结构，其中所述 GOA 区域的 TFT 结构包括栅线金属层和数据线金属层；

 在所述显示区域的 TFT 结构和所述 GOA 区域的 TFT 结构上依次形成第一绝缘层、氧化铟锡（ITO）层及光刻胶层；

 采用半色调掩模板，对所述光刻胶层进行曝光显影，并对所述 ITO 层进行
10 刻蚀，形成 GOA 区域电极层及显示区域电极层；所述 GOA 区域电极层上剩余光刻胶的厚度大于所述显示区域电极层上剩余光刻胶的厚度；

 对剩余光刻胶进行灰化处理，以完全去除所述显示区域电极层上的光刻胶，及减薄所述 GOA 区域电极层上的光刻胶；

 其中，所述 GOA 区域电极层通过第一过孔与所述栅线金属层连接，所述
15 GOA 区域电极层通过第二过孔与所述数据线金属层连接。

2、根据权利要求 1 所述的方法，其中，所述采用半色调掩模板，对所述光刻胶进行曝光显影，并对所述 ITO 层进行刻蚀，形成 GOA 区域电极层及显示区域电极层，包括：

 采用半色调掩模板，对所述光刻胶层进行曝光，显影后在所述 GOA 区域形
20 成光刻胶完全去除区域和光刻胶完全保留区域，在所述显示区域形成光刻胶完全去除区域和光刻胶部分保留区域；

 对所述 ITO 层进行刻蚀，在所述 GOA 区域的光刻胶完全保留区域形成所述 GOA 区域电极层，在所述显示区域的光刻胶部分保留区域形成所述显示区域电极层。

25 3、根据权利要求 2 所述的方法，其中，所述半色调掩模板包括：所述 GOA 区域电极层对应的不透光子掩模板、所述 GOA 区域除电极层外对应的全透光子

掩膜板、所述显示区域电极层对应的半透光子掩膜板以及所述显示区域除电极层外对应的全透光子掩膜板。

4、根据权利要求 1-3 中任一项所述的方法，还包括：

在所述 GOA 区域电极层的光刻胶上方涂覆密封胶；

5 其中，所述密封胶用于粘接所述阵列基板与彩膜基板。

5、根据权利要求 1 所述的方法，其中，所述 GOA 区域的 TFT 结构还包括栅绝缘层，显示区域的 TFT 结构包括源漏电极层；所述在所述显示区域的 TFT 结构和所述 GOA 区域的 TFT 结构上依次形成第一绝缘层、ITO 层及光刻胶层，包括：

10 在所述显示区域的 TFT 结构和所述 GOA 区域的 TFT 结构上形成第一绝缘层；

在所述 GOA 区域，形成贯穿所述第一绝缘层及所述栅绝缘层且暴露出所述栅线金属层的第一过孔，及形成贯穿所述第一绝缘层且暴露出所述数据线金属层的第二过孔；以及

15 在所述显示区域，形成贯穿所述第一绝缘层且暴露出所述源漏电极层的第三过孔；

在所述第一过孔、所述第二过孔、所述第三过孔及所述第一绝缘层上依次形成 ITO 层及光刻胶层。

6、根据权利要求 1 所述的方法，其中，所述显示区域电极层为像素电极。

7、根据权利要求 1 所述的方法，还包括：

20 采用退火工艺，对所述 GOA 区域电极层上剩余的光刻胶进行热固化。

8、根据权利要求 1 所述的方法，还包括：

在所述 GOA 区域电极层的光刻胶上方涂覆密封胶；

其中，所述密封胶用于粘接所述阵列基板与彩膜基板。

9、一种阵列基板，包括：

25 阵列基板行驱动（GOA）区域，包括 GOA 区域 TFT 结构，及依次形成于所述 GOA 区域 TFT 结构上方的第一绝缘层、GOA 区域电极层及第二绝缘层；所述

GOA 区域电极层通过贯穿所述第一绝缘层和所述 GOA 区域 TFT 结构的栅绝缘层的第一过孔与所述 GOA 区域 TFT 结构的栅线金属层连接, 所述 GOA 区域电极层通过贯穿所述第一绝缘层的第二过孔与所述 GOA 区域 TFT 结构的数据线金属层连接;

- 5 显示区域, 包括显示区域 TFT 结构, 及依次形成于所述显示区域 TFT 结构上方的第一绝缘层及显示区域电极层; 所述显示区域电极层通过贯穿所述第一绝缘层的第三过孔与所述显示区域 TFT 结构的源漏电极层连接;

其中, 所述第二绝缘层完全覆盖所述 GOA 区域电极层。

10、根据权利要求 9 所述的阵列基板, 其中, 所述第二绝缘层为光刻胶。

- 10 11、根据权利要求 9 所述的阵列基板, 其中, 所述 GOA 区域的第二绝缘层上方覆盖有密封胶。

12、根据权利要求 9 所述的阵列基板, 其中, 所述显示区域电极层为像素电极。

- 15 13、一种显示装置, 包括权利要求 8-11 中任一项所述的阵列基板和彩膜基板。

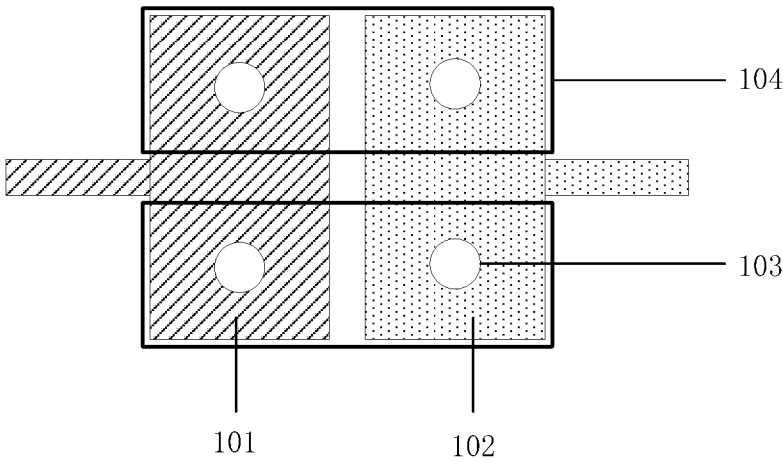


图 1

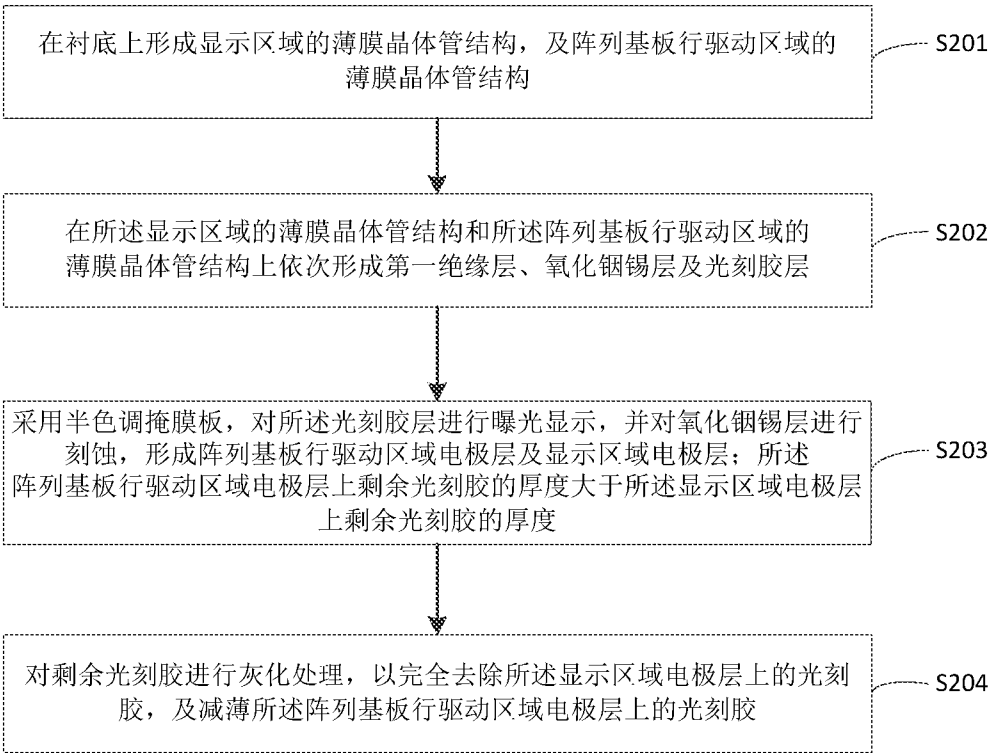


图 2



图 3

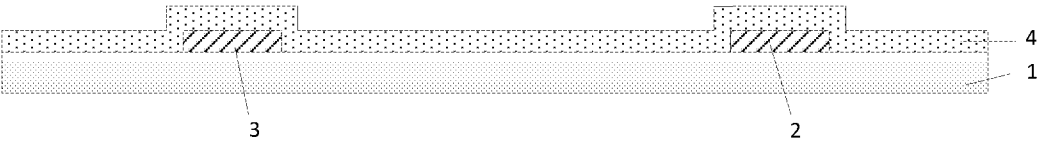


图 4

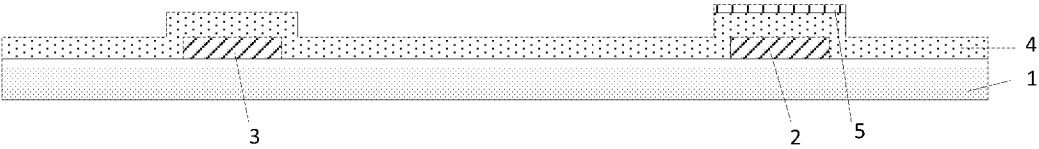


图 5

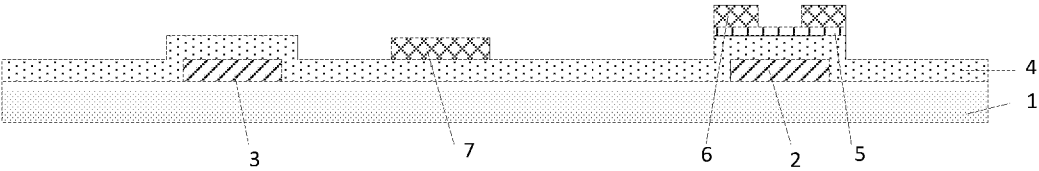


图 6

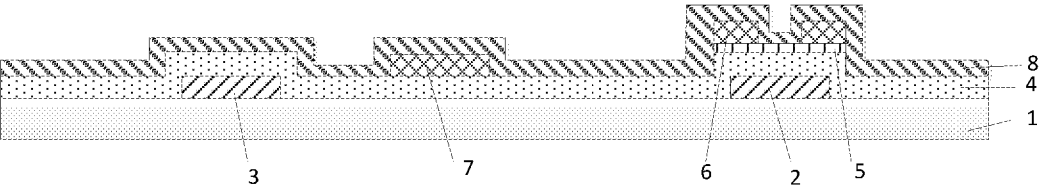


图 7

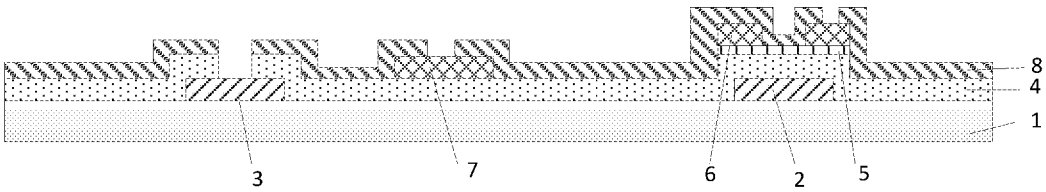


图 8

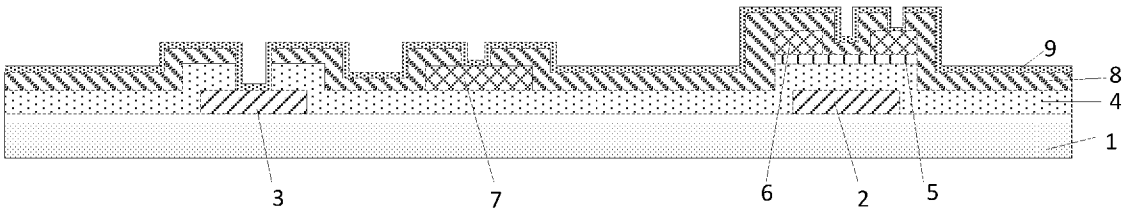


图 9

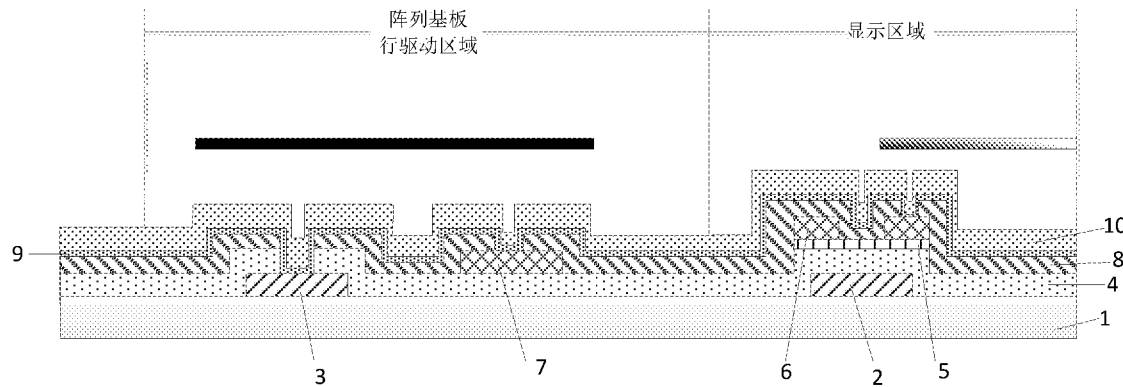


图 10

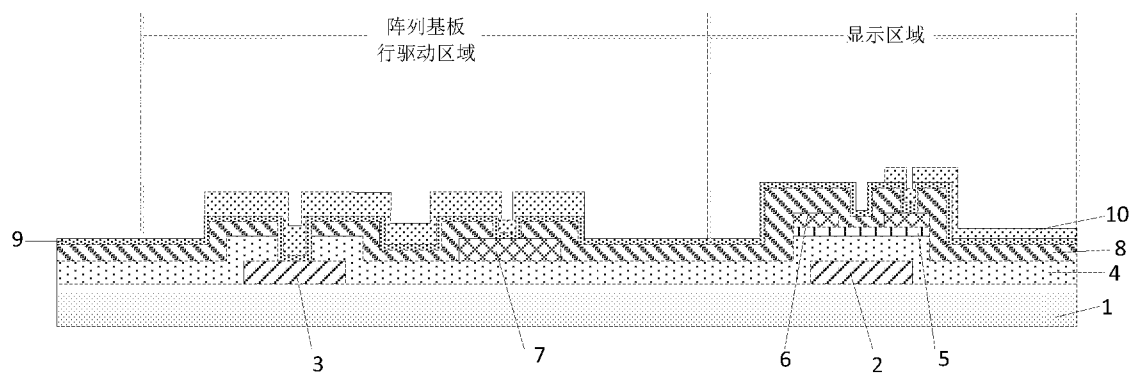


图 11

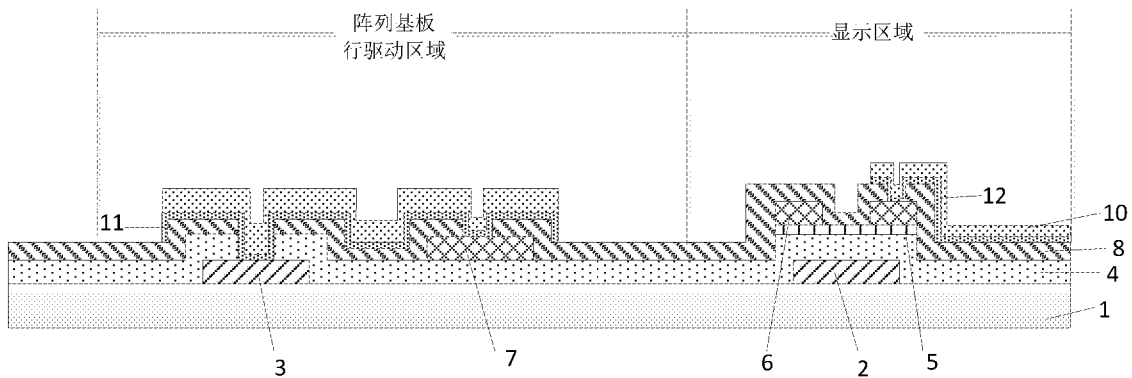


图 12

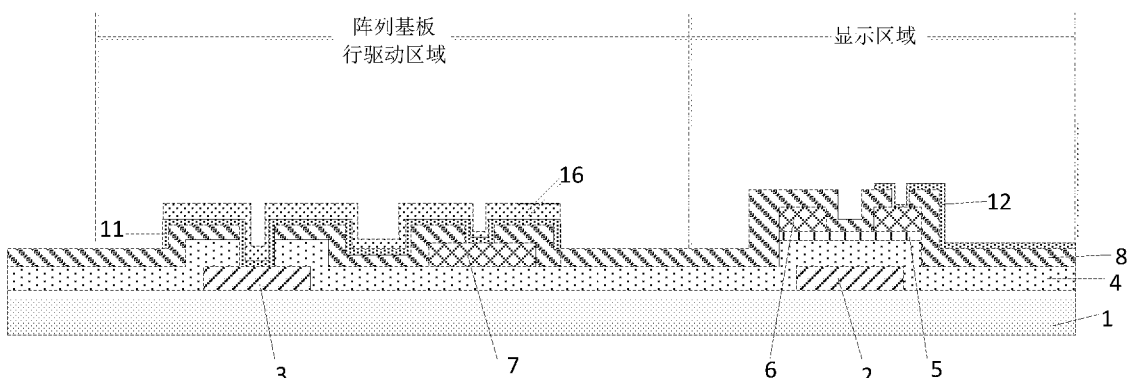


图 13

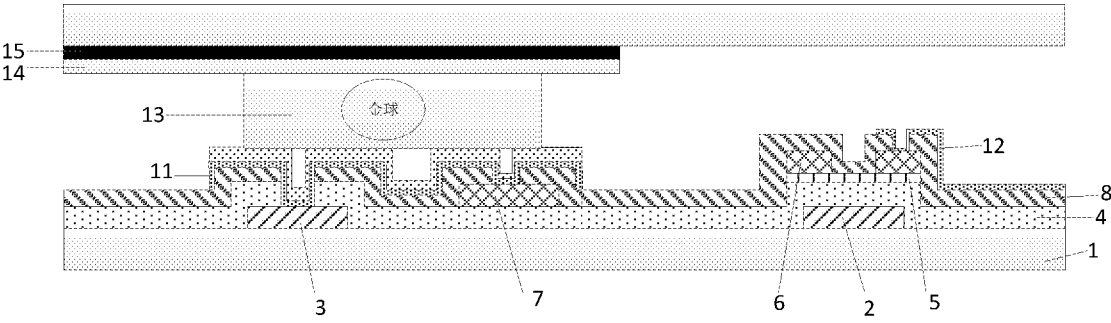


图 14

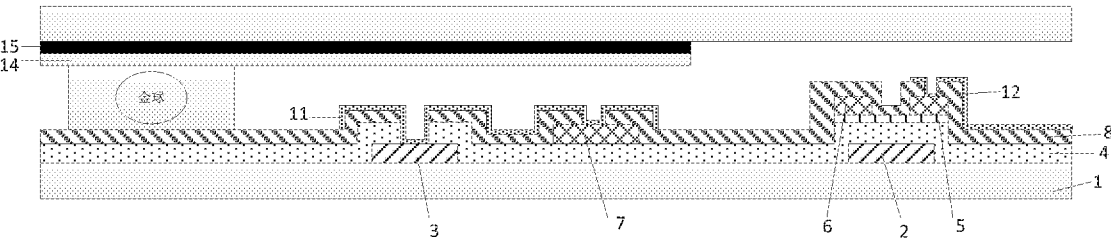


图 15

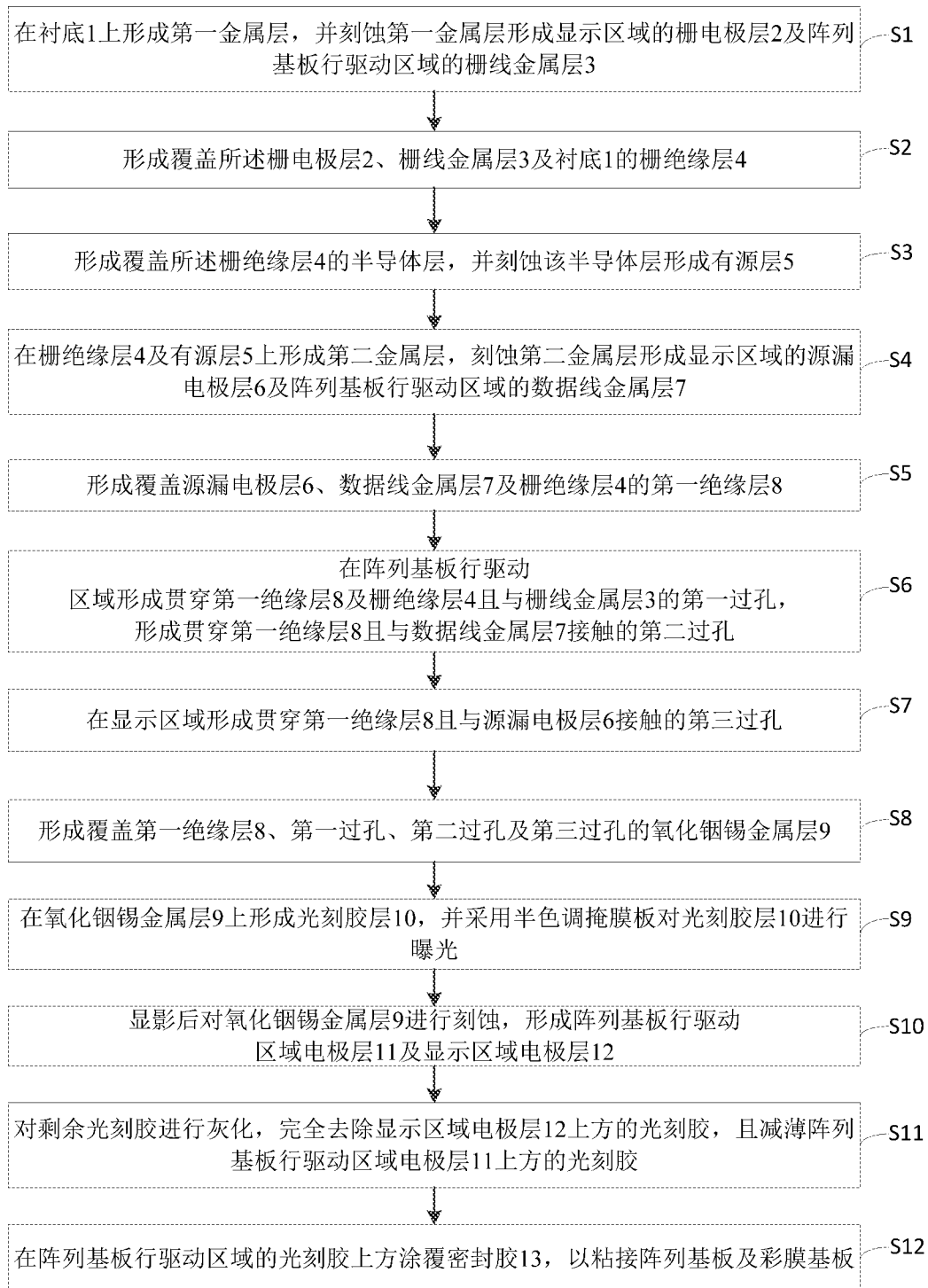


图 16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/100815

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 21/77 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, SIPOABS, DWPI, CNTXT, USTXT, EPTXT, WOTXT, CNKI, CNPAT, ISI: TFT, array substrate column driver, gate driving circuit, GOA, grey-tone, half grey-scale, thin film transistor?, gate on array, gate driver on array, half tone, half-tone, mask, through-hole?, passing hole?, hole?, via?, photoresist

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105702685 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 22 June 2016 (22.06.2016), claims 1-12, description, paragraphs [0005]-[0120], and figures 2-16	1-13
X	CN 105280649 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 27 January 2016 (27.01.2016), description, paragraphs [0023]-[0068], and figures 2-5	9, 12-13
Y	CN 105280649 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 27 January 2016 (27.01.2016), description, paragraphs [0023]-[0068], and figures 2-5	1-8, 10-11
Y	CN 104658981 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 27 May 2015 (27.05.2015), description, paragraphs [0032]-[0069], and figures 1-9	1-8, 10-11
A	CN 103022055 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 03 April 2013 (03.04.2013), the whole document	1-13

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 23 December 2016 (23.12.2016)	Date of mailing of the international search report 06 January 2017 (06.01.2017)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer WANG, Wenjie Telephone No.: (86-10) 62412092

International application No.
PCT/CN2016/100815

Form PCT/ISA/210 (patent family annex) (July 2009)

A. 主题的分类 H01L 27/12 (2006.01) i; H01L 21/77 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																				
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L; G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, SIPOABS, DWPI, CNTXT, USTXT, EPTXT, WOTXT, CNKI, CNPAT, ISI: TFT, 薄膜??晶体管, 薄膜晶体管, 阵列基板行驱动, 栅极驱动电路, GOA, 半调式, 半色调, 灰色调, 半灰阶, 掩膜, 掩模, 过孔, 光刻胶, thin film transistor?, gate on array, gate driver on array, half tone, half-tone, mask, through-hole?, passing hole?, hole?, via?, photoresist																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 105702685 A (京东方科技集团股份有限公司 等) 2016年 6月 22日 (2016 - 06 - 22) 权利要求1-12、说明书第[0005]-[0120]段、附图2-16</td> <td>1-13</td> </tr> <tr> <td>X</td> <td>CN 105280649 A (深圳市华星光电技术有限公司) 2016年 1月 27日 (2016 - 01 - 27) 说明书第[0023]-[0068]段、附图2-5</td> <td>9, 12-13</td> </tr> <tr> <td>Y</td> <td>CN 105280649 A (深圳市华星光电技术有限公司) 2016年 1月 27日 (2016 - 01 - 27) 说明书第[0023]-[0068]段、附图2-5</td> <td>1-8, 10-11</td> </tr> <tr> <td>Y</td> <td>CN 104658981 A (京东方科技集团股份有限公司 等) 2015年 5月 27日 (2015 - 05 - 27) 说明书第[0032]-[0069]段、附图1-9</td> <td>1-8, 10-11</td> </tr> <tr> <td>A</td> <td>CN 103022055 A (北京京东方光电科技有限公司) 2013年 4月 3日 (2013 - 04 - 03) 全文</td> <td>1-13</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 105702685 A (京东方科技集团股份有限公司 等) 2016年 6月 22日 (2016 - 06 - 22) 权利要求1-12、说明书第[0005]-[0120]段、附图2-16	1-13	X	CN 105280649 A (深圳市华星光电技术有限公司) 2016年 1月 27日 (2016 - 01 - 27) 说明书第[0023]-[0068]段、附图2-5	9, 12-13	Y	CN 105280649 A (深圳市华星光电技术有限公司) 2016年 1月 27日 (2016 - 01 - 27) 说明书第[0023]-[0068]段、附图2-5	1-8, 10-11	Y	CN 104658981 A (京东方科技集团股份有限公司 等) 2015年 5月 27日 (2015 - 05 - 27) 说明书第[0032]-[0069]段、附图1-9	1-8, 10-11	A	CN 103022055 A (北京京东方光电科技有限公司) 2013年 4月 3日 (2013 - 04 - 03) 全文	1-13
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
PX	CN 105702685 A (京东方科技集团股份有限公司 等) 2016年 6月 22日 (2016 - 06 - 22) 权利要求1-12、说明书第[0005]-[0120]段、附图2-16	1-13																		
X	CN 105280649 A (深圳市华星光电技术有限公司) 2016年 1月 27日 (2016 - 01 - 27) 说明书第[0023]-[0068]段、附图2-5	9, 12-13																		
Y	CN 105280649 A (深圳市华星光电技术有限公司) 2016年 1月 27日 (2016 - 01 - 27) 说明书第[0023]-[0068]段、附图2-5	1-8, 10-11																		
Y	CN 104658981 A (京东方科技集团股份有限公司 等) 2015年 5月 27日 (2015 - 05 - 27) 说明书第[0032]-[0069]段、附图1-9	1-8, 10-11																		
A	CN 103022055 A (北京京东方光电科技有限公司) 2013年 4月 3日 (2013 - 04 - 03) 全文	1-13																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2016年 12月 23日		国际检索报告邮寄日期 2017年 1月 6日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		受权官员 王文杰 电话号码 (86-10) 62412092																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/100815

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	105702685	A	2016年 6月 22日	无	
CN	105280649	A	2016年 1月 27日	无	
CN	104658981	A	2015年 5月 27日	无	
CN	103022055	A	2013年 4月 3日	无	