

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4627971号
(P4627971)

(45) 発行日 平成23年2月9日(2011.2.9)

(24) 登録日 平成22年11月19日(2010.11.19)

(51) Int.Cl.

F 1

H01L 29/786 (2006.01)
H01L 21/336 (2006.01)H01L 29/78 617V
H01L 29/78 617U
H01L 29/78 619A

請求項の数 4 (全 25 頁)

(21) 出願番号 特願2003-139390 (P2003-139390)
 (22) 出願日 平成15年5月16日 (2003.5.16)
 (65) 公開番号 特開2004-56099 (P2004-56099A)
 (43) 公開日 平成16年2月19日 (2004.2.19)
 審査請求日 平成18年5月15日 (2006.5.15)
 (31) 優先権主張番号 特願2002-143899 (P2002-143899)
 (32) 優先日 平成14年5月17日 (2002.5.17)
 (33) 優先権主張国 日本国 (JP)
 (31) 優先権主張番号 特願2002-160848 (P2002-160848)
 (32) 優先日 平成14年5月31日 (2002.5.31)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 高山 徹
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 秋元 健吾
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 綿引 隆

最終頁に続く

(54) 【発明の名称】半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

絶縁基板上に形成された結晶性半導体膜を酸化処理し、前記結晶性半導体膜上に酸化膜を形成した後、前記酸化膜を除去し、

大気に晒すことなく連続して、ArとN₂若しくはN₂のみのグロー放電下において、スパッタリングにより、前記結晶性半導体膜上に第1の窒化珪素膜を形成し、

大気に晒すことなく連続して、不活性雰囲気又は減圧下において、前記第1の窒化珪素膜を介して前記結晶性半導体膜上に、スパッタリングにより、ゲート電極を形成するための導電膜を形成し、

前記導電膜をエッチングしてゲート電極を形成し、

前記ゲート電極上及び前記結晶性半導体膜上に酸化窒化珪素膜を形成し、

前記酸化窒化珪素膜上に第2の窒化珪素膜を形成し、

前記第2の窒化珪素膜上に、第1のコンタクト部が設けられた第1の層間絶縁膜を形成し、

前記第1のコンタクト部に、Al、Ti、Mo、またはWにより、第1の配線を形成し、

前記第1の層間絶縁膜及び前記第1の配線上に、前記第1の配線の一部を露出させた第2のコンタクト部が設けられた第2の層間絶縁膜を形成し、

前記第2の層間絶縁膜の全面及び前記第2のコンタクト部により露出させた前記第1の配線の一部上に、窒化タンタル膜を形成し、

10

20

前記第2のコンタクト部に、Cuにより、第2の配線を形成し、
前記第2の配線を被覆するように、第3の窒化珪素膜を形成することを特徴とする半導体装置の作製方法。

【請求項2】

絶縁基板上に形成された結晶性半導体膜を酸化処理し、前記結晶性半導体膜上に酸化膜を形成した後、前記酸化膜を除去し、

前記結晶性半導体膜上に酸化珪素膜を形成し、

大気に晒すことなく連続して、ArとN₂若しくはN₂のみのグロー放電下において、スパッタリングにより、前記酸化珪素膜上に第1の窒化珪素膜を形成し、

大気に晒すことなく連続して、不活性雰囲気又は減圧下において、前記第1の窒化珪素膜を介して前記結晶性半導体膜上に、スパッタリングにより、ゲート電極を形成するための導電膜を形成し、

前記導電膜をエッティングしてゲート電極を形成し、

前記ゲート電極上及び前記結晶性半導体膜上に酸化窒化珪素膜を形成し、

前記酸化窒化珪素膜上に第2の窒化珪素膜を形成し、

前記第2の窒化珪素膜上に、第1のコンタクト部が設けられた第1の層間絶縁膜を形成し、

前記第1のコンタクト部に、Al、Ti、Mo、またはWにより、第1の配線を形成し、

前記第1の層間絶縁膜及び前記第1の配線上に、前記第1の配線の一部を露出させた第2のコンタクト部が設けられた第2の層間絶縁膜を形成し、

前記第2の層間絶縁膜の全面及び前記第2のコンタクト部により露出させた前記第1の配線の一部上に、窒化タンタル膜を形成し、

前記第2のコンタクト部に、Cuにより、第2の配線を形成し、

前記第2の配線を被覆するように、第3の窒化珪素膜を形成することを特徴とする半導体装置の作製方法。

【請求項3】

絶縁基板上に形成された結晶性半導体膜を酸化処理し、前記結晶性半導体膜上に酸化膜を形成した後、前記酸化膜を除去し、

大気に晒すことなく連続して、ArとN₂若しくはN₂のみのグロー放電下において、スパッタリングにより、前記結晶性半導体膜上に第1の窒化珪素膜を形成し、

大気に晒すことなく連続して、不活性雰囲気又は減圧下において、前記第1の窒化珪素膜を介して前記結晶性半導体膜上に、スパッタリングにより、ゲート電極を形成するための導電膜を形成し、

前記導電膜をエッティングしてゲート電極を形成し、

前記ゲート電極上及び前記結晶性半導体膜上に酸化窒化珪素膜を形成し、

前記酸化窒化珪素膜上に第2の窒化珪素膜を形成し、

前記第2の窒化珪素膜上に、第1のコンタクト部が設けられた感光性有機樹脂材料による第1の層間絶縁膜を形成し、

前記第1のコンタクト部に、Al、Ti、Mo、またはWにより、第1の配線を形成し、

前記第1の層間絶縁膜及び前記第1の配線上に、前記第1の配線の一部を露出させた第2のコンタクト部が設けられた第2の層間絶縁膜を形成し、

前記第2の層間絶縁膜の全面及び前記第2のコンタクト部により露出させた前記第1の配線の一部上に、窒化タンタル膜を形成し、

前記第2のコンタクト部に、Cuにより、第2の配線を形成し、

前記第2の配線を被覆するように、第3の窒化珪素膜を形成することを特徴とする半導体装置の作製方法。

【請求項4】

請求項1乃至3のいずれか一において、前記第1の窒化珪素膜を形成する際におけるN

50

₂ に対する Ar の割合は、0.01 ~ 0.5 であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、歪み点が 700 以下の基板に形成する窒化珪素膜と、当該窒化珪素膜を用いた電界効果型トランジスタに代表される半導体素子及び半導体集積回路を含む半導体装置に関する。

【0002】

【従来の技術】

液晶やエレクトロルミネセンス (EL と略記する) を利用した表示装置において、同一のガラス基板上に電界効果型薄膜トランジスタ (TFT と略記する) を用いて駆動回路を一体形成する技術が開発されている。当該 TFT には、実用的な動作周波数を実現するためには、その主要構成部である活性層 (チャネル部を形成する半導体領域) に多結晶珪素膜を用いている。そして、さらなる高速動作を実現してマイクロプロセッサをはじめ、画像処理プロセッサやメモリーなど様々な機能を有する集積回路を TFT により実現するシステムオンパネルという概念が提案されている。

【0003】

勿論、TFT は多結晶珪素膜のみでなく、ゲート絶縁膜や配線間を絶縁分離するための絶縁膜など、各部位に絶縁膜が用いられ、これらが一体となって集積回路を形成している。各部位に用いられる素材に対し、要求される特性は異なり、ゲート絶縁膜においては欠陥が少なく、低リーク電流であり、界面欠陥準位密度などが低いことが要求され、保護膜としては不純物に対し、特にアルカリイオンなどの侵入を阻止する特性が必要など用途によって様々である。

【0004】

配線に関しては高集積化の進展に伴って、アルミニウムより高密度で電流を流すことが可能であり、エレクトロマイグレーションに対する耐性が高い銅を配線材料として用いる技術が開発されている。

【0005】

絶縁膜にはピンホールなどなく、緻密で低欠陥密度であり、固定電荷を含まず、下地との密着性が良いことが求められている。また、素子の微細化に伴ってトランジスタの性能を上げるには、ゲート絶縁膜を薄くしてゲート駆動能力を向上させる必要があり、それに伴ってゲートリーク電流を増加させない緻密な絶縁膜が求められている。

【0006】

絶縁膜の形成方法には化学的な膜形成法である CVD 法と、物理的な膜形成法であるスパッタリング法が知られている。CVD 法ではそれを分類するパラメータとして、膜形成時の圧力、供給するガスの流量、化学反応を促進させるためのエネルギーなどがあり、常圧又は減圧下における熱 CVD 法、プラズマを利用するプラズマ CVD 法などがあり、それぞれ特徴を有し目的に応じて利用されている。

【0007】

【発明が解決しようとする課題】

ガラスや石英などの絶縁基板上に多結晶珪素膜を形成し、それを用いて集積回路を実現する場合、大規模集積回路で培われた製造技術をそのまま転用することは不可能であった。それは、多結晶珪素膜の結晶性の問題のみでなく、従来種々の方法によって作製される絶縁膜及びそれを用いた半導体素子は、所望された特性及び信頼性を十分発揮できないのが現状であった。

【0008】

緻密でアルカリイオンなどを通さない窒化珪素膜は減圧 CVD 法で形成することが可能であるが、膜形成温度を 750 以上とする必要があった。プラズマ CVD 法は低温で膜形成が可能であるが、膜がプラズマ中の荷電粒子により損傷を受け、欠陥やピンホールが出

10

20

30

40

50

来やすいということが問題であった。また、500 以下の膜形成温度は、水素が膜中に含まれそれが膜の安定性を低下させていた。これに対し、高周波スパッタリング法は、窒化珪素などの絶縁物ターゲットの使用も可能であり、膜中に水素の混入のない窒化珪素膜を形成することが可能である。しかし、一般に大きな圧縮応力を持つことが知られ、膜の剥離がしばしば問題となっていた。

【0009】

また、絶縁膜を堆積して形成する TFT のゲート絶縁膜は、界面準位密度が必然的に増加してしまい良好な界面を形成することができなかった。また、界面の清浄性から見ても絶縁基板上に形成される多結晶珪素膜は汚染されやすいことが問題であった。特に、化学汚染はその汚染原因や汚染経路を明確に特定することが困難であり、クリーンルームのフィルター材が発生原因と考えられるボロン汚染や、壁材やシーリング材からの燐や有機物汚染などは、日常的な基板管理のみでは防ぐことは難しく、ガラス基板のサイズが大型化する程に困難さが増している。

10

【0010】

上述の如き Cu 配線は、配線が絶縁膜に埋め込まれたダマシン構造で形成されるが、適切なバリア膜を用いないと、周囲の絶縁膜中や積層界面に容易に拡散するという問題点を有している。これを防ぐためには、Cu を拡散させず、かつ下地との密着性の良いバリア膜を形成する必要がある。

【0011】

本発明は、上記問題点を鑑みなされたものであり、ゲート絶縁膜や保護膜として好適に適用可能な緻密で高品質の絶縁膜を、ガラス基板に歪み点以下の温度で形成する技術、並びにそれを用いて高性能で高信頼性を実現する半導体装置に適用することを目的とする。

20

【0012】

【課題を解決するための手段】

上記問題点を解決するために、本発明は、珪素をターゲットとし、高周波マグнетロンスパッタリング法で、窒素又は窒素と希ガスをスパッタガスとして、300 以下の基板加熱温度で窒化珪素膜を形成するものである。当該窒化珪素膜は TFT のゲート絶縁膜として適用することができる。また、本発明は、当該窒化珪素膜と、化学処理、加熱処理、光照射により結晶性半導体膜表面に形成される酸化膜とを積層させてゲート絶縁膜として適用するものである。

30

【0013】

本発明において、珪素をターゲットとして用い、高周波マグネットロニンスパッタリング法で形成される窒化珪素膜は次に示す特性の少なくとも一つを満たす。即ち、フッ化水素アンモニウム (NH_4HF_2) を 7.13 % とフッ化アンモニウム (NH_4F) を 15.4 % 含む混合水溶液 (20) におけるエッティング速度が 10 nm/min 以下 (好ましくは 3.5 nm/min 以下)、水素濃度が $1 \times 10^{21}/\text{cm}^3$ 以下 (好ましくは $5 \times 10^{20}/\text{cm}^3$ 以下)、酸素濃度が $5 \times 10^{18} \sim 5 \times 10^{21}/\text{cm}^3$ (好ましくは $1 \times 10^{19} \sim 1 \times 10^{21}/\text{cm}^3$) であることのいずれか一つ、好ましくは複数の要件を同時に満たすものである。また、内部応力の絶対値は $2 \times 10^{10} \text{dyn}/\text{cm}^2$ 以下、好ましくは $5 \times 10^9 \text{dyn}/\text{cm}^2$ 以下、さらに好ましくは $5 \times 10^8 \text{dyn}/\text{cm}^2$ 以下とする。

40

【0014】

本発明は、水素を $1 \times 10^{21}/\text{cm}^3$ 以下の濃度で含み、酸素を $5 \times 10^{18} \sim 5 \times 10^{21}/\text{cm}^3$ の濃度で含み、また、フッ化水素アンモニウム (NH_4HF_2) を 7.13 % とフッ化アンモニウム (NH_4F) を 15.4 % 含む混合水溶液に対するエッティング速度が 10 nm/min 以下の特性を有する窒化珪素膜を提供する。このような水素及び酸素含有量及びエッティング特性を有する窒化珪素膜は、半導体装置にあって、ゲート絶縁膜や容量部の誘電体保護膜など電気絶縁性が要求される部位のみでなく、ガスやイオン性不純物の拡散を阻止する保護膜として適用することができる。

【0015】

本発明の半導体装置は、水素を $1 \times 10^{21}/\text{cm}^3$ 以下の濃度で含み、酸素を $5 \times 10^{18} \sim 5$

50

$\times 10^{21}/\text{cm}^3$ の濃度で含み、また、フッ化水素アンモニウム(NH_4HF_2)を 7.13% とフッ化アンモニウム(NH_4F)を 1.54% 含む混合水溶液に対するエッチング速度が 1.0 nm/min 以下の特性を有する窒化珪素膜を少なくとも一層含むゲート絶縁膜が形成されていることを特徴とする。さらに、当該窒化珪素膜が、チャネル長 0.35 ~ 2.5 μm の電界効果型トランジスタのゲート絶縁膜として少なくとも一層形成されていることを特徴とする。

【0016】

前記したゲート絶縁膜又は電界効果型トランジスタのゲート絶縁膜は、表面における突起部の曲率半径が 1 μm 以下である結晶性半導体膜上に形成されていることを特徴とする。

上記ゲート絶縁膜、又は電界効果型トランジスタのゲート絶縁膜は、表面における突起部の曲率半径が 1 μm 以下である結晶性半導体膜上に形成されていることを特徴とする。

10

【0017】

本発明は、前記組成及びエッチング特性を有する窒化珪素膜が、ゲート絶縁膜、容量部の誘電体膜として、半導体素子の保護膜として、又は有機樹脂で成る層間絶縁膜上に形成された構成のいずれか一つ又は複数の組み合わせを含んでいる。

【0018】

このような水素及び酸素含有量、エッチング特性を有することにより、ゲート絶縁膜への適用においては、ゲートリーク電流が低減し、電界効果移動度、サブスレショルド係数、コンダクタンス (g m) などが良好となり、連続動作におけるトランジスタ特性の経時変化が低減し、製造歩留まりや特性ばらつきを向上させることができる。また、このような効果は、結晶性半導体膜と窒化珪素膜との間に、酸化珪素膜を介在させることによって、より有効に発現させることができる。

20

【0019】

本発明の半導体装置の作製方法は、絶縁基板上に形成された結晶性半導体膜に酸化処理と、酸化膜除去処理を行う第1段階と、高周波電力を印加して Ar と N_2 若しくは N_2 のみのグロー放電下において、珪素のターゲットをスパッタリングして窒化珪素膜を形成する第2段階と、直流電力を印加して導電性膜を形成する第3段階の各段階を含み、前記第1乃至第3段階は、大気に晒すことなく不活性雰囲気又は減圧下で連続して行うことを特徴としている。上記第2段階における N_2 に対する Ar の割合は、0.01 ~ 0.5 とすることが好ましい。

30

【0020】

本発明の半導体装置の作製方法は、絶縁基板上に形成された結晶性半導体膜に、酸化処理と、酸化膜除去処理を行う第1段階と、高周波電力を印加して O_2 のグロー放電下において、酸化性雰囲気中での加熱処理により酸化珪素膜を形成する第2段階と、高周波電力を印加して Ar と N_2 若しくは N_2 のみのグロー放電下において、珪素のターゲットをスパッタリングして窒化珪素膜を形成する第3段階と、直流電力を印加して導電性膜を形成する第4段階の各段階を含み、前記第1乃至第4段階は、大気に晒すことなく不活性雰囲気又は減圧下で連続して行うことを特徴としている。第2段階における酸化性雰囲気は O_2 に、 NF_3 、 HF 、 ClF_3 から選ばれた一種又は複数種を 0.01 ~ 0.1% 添加することが好ましい。第3段階における N_2 に対する Ar の割合は、0.01 ~ 0.5 とすることが好ましい。

40

【0021】

上記本発明の半導体装置の作製方法は、歪み点 700 以下のガラス基板に適用することもできる。

【0022】

上記本発明の半導体装置の作製方法により、室温から 300 以下の温度、好ましくは 200 以下の温度において、水素を $1 \times 10^{21}/\text{cm}^3$ 以下の濃度で含み、酸素を 5×10^{18} ~ $5 \times 10^{21}/\text{cm}^3$ の濃度で含み、かつ、フッ化水素アンモニウム(NH_4HF_2)を 7.13% とフッ化アンモニウム(NH_4F)を 1.54% 含む混合水溶液に対するエッチング速度が 1.0 nm/min 以下の特性を有する窒化珪素膜を得ることができる。

50

【0023】

上記本発明の半導体装置の作製方法において、高周波マグнетロンスパッタリング法において適用する電力周波数は、1MHz以上120MHz以下、好ましくは10MHz以上60MHz以下とすることができます。

【0024】

尚、本発明における半導体装置とは、半導体特性を利用して機能しうる装置全般を指し、電気光学装置、半導体回路および電子装置は全て半導体装置の範疇に含まれるものとする。

【0025】

【発明の実施の形態】

10

本発明は、半導体装置の主要構成要素である電界効果型トランジスタ、典型的には電界効果型薄膜トランジスタ（以下、TFTと略記する）のゲート絶縁膜及び保護膜に対し、また液晶やELを利用した表示装置における層間絶縁膜や保護膜、ガラスなどの絶縁基板上に形成される集積回路における層間絶縁膜や保護膜、及び当該集積回路を構成するTFTのゲート絶縁膜などに、酸素濃度 $1 \times 10^{19}/\text{cm}^3$ 以下の単結晶又は多結晶珪素をターゲットとして、窒素又は窒素と希ガスをスパッタガスとして用い、基板加熱温度を室温から300以下の範囲内として、高周波マグネットロンスパッタリング法により作製される窒化珪素を素材として用いる。

【0026】

図7は本発明を実施するに当たり、好適なマルチタスク型マグネットロンスパッタリング/酸化膜形成装置の態様を説明する図である。図7で示す装置の構成は、基板の搬送手段102を備えた第1共通室101に対し、仕切弁119を介してスパッタリングにより被膜の形成が可能な複数の膜形成室を備えている。窒化珪素膜を形成するに当たっては、一つの反応室があれば良いが、大気に触れさせず界面を汚染することなく性状の異なる複数の被膜を連続して形成するには図7に示す装置の構成は好適である。

20

【0027】

窒化珪素膜など被膜を形成する基板はロード/アンロード室111に装填され、第2共通室109に備えられた搬送手段110により搬送される。前処理室112は、基板を回転させるスピナーが備えられ、薬液供給手段118からの各種薬液の塗布により基板の被堆積表面の洗浄、酸化、酸化膜除去などの処理が可能である。ロード/アンロード室111、第2共通室109、前処理室112はガス供給手段130により不活性ガスが充填されて常圧で使用するものであり、中間室108は内部を減圧にする第1共通室101並びにそれに連結する複数の膜形成室との間で基板を相互に受け渡しするための部屋として備えられている。図7では詳細に示さないが、中間室108はロード/アンロード室111に装填される基板の全数を一時的保持するカセットホルダーなどが備えられていても良い。

30

【0028】

加熱処理室103には加熱手段120が備えられ、基板に吸着している大気成分を含む各種不純物を離脱させ清浄化させ、若しくはスパッタリングにより形成された被膜を加熱処理して緻密化又は結晶化するなどの処理を行う。

40

【0029】

加熱処理室103の構成として、瞬間熱アニール（RTA）を行う加熱手段120が備えられていても良い。図20は加熱処理室103の詳細を説明する図である。加熱処理室103には石英で形成された反応室1129があり、その外側に光源1110が設けられている。反応室1129内には、石英で形成された基板ホルダー1112があり、被処理基板はこの基板ホルダー1112上に設置される。このとき、温度分布を均一なものとするために被処理基板はピン上に乗せられる。また、光源1110により加熱される温度をモニターする手段として、ここでは熱電対を用いた温度検出システム1128を採用している。

【0030】

光源1110は電源1111により点灯と消灯の動作をする。コンピュータ1118はこ

50

の電源と流量制御手段 1115 の動作を制御している。反応室 1129 に導入された冷媒はサーチュレータ 1116 により循環させて動作させても良い。その循環経路には精製器 1117 を設けて冷媒である He の純度を保つことも重要である。

【0031】

また、減圧下での熱処理を可能するために排気手段としてターボ分子ポンプ 1119 とドライポンプ 1120 を設けている。減圧下での熱処理においても、ランプ光が半導体膜に吸収される波長帯を用いることにより、半導体膜を加熱することが可能である。減圧下での熱処理は酸素濃度が低減されることにより、半導体膜の表面の酸化が抑制され、その結果、結晶化の促進やゲッタリング効率の向上に寄与することができる。被処理基板はゲートを介して接続された搬送室から行われ、搬送手段によって基板ステージ 1112 に被処理基板がセットされる。

10

【0032】

図 21 は光源により加熱される被処理基板と、処理室に流す気体の流量の制御方法について示す図である。最初、室温に置かれた被処理基板は光源により急速に加熱される。昇温時間は 100 ~ 200 / 秒という昇温速度で設定温度（例えば 1100 ）まで加熱する。例えば、150 / 秒の昇温速度で加熱すれば、1100 まで 7 秒弱で加熱できる。その後、ある一定時間設定温度に保持し、光源の点灯を遮断する。保持時間は 0.5 ~ 5 秒とする。従って、光源の連続点灯時間は 0.1 秒以上であり、20 秒を超えることはない。処理雰囲気中に気体を流し続けることにより降温速度は 50 ~ 150 / 秒とすることができる。例えば、100 / 秒の速度で冷却すると、1100 から 300 まで 8 秒で冷却することができる。

20

【0033】

このように光源による加熱と、気体の循環による冷却のサイクルを複数回繰り返し行うことの特徴としている。これを P P T A (Plural Pulse Thermal Annealing) 法と呼ぶ。 P P T A 法により、実際の加熱時間を短くし、かつ、半導体膜に選択的に吸収される光を光源から照射することにより、基板自体はそれ程加熱することなく、半導体膜のみを選択的に加熱することが可能となる。図 21 で示すようなパルス光は半導体膜を加熱し、その熱が基板側に伝搬する前に加熱を止め、かつ、冷媒で周囲から冷やすことにより、基板の温度はさほど上昇しない。従って、従来の R T A 装置で問題とされていた基板の変形を防ぐことができる。

30

【0034】

光源の 1 回当たりの発光時間は 0.1 ~ 60 秒、好ましくは 0.1 ~ 20 秒であり、当該光源からの光を複数回照射する。または、半導体膜の最高温度の保持時間が 0.5 ~ 5 秒であるように光源からの光をパルス状に照射する。さらに、光源の点滅に伴って、冷媒の供給量を増減させることで、半導体膜の熱処理効果を高めると共に、熱による基板のダメージを防いでいる。また、処理室内を減圧にする排気手段を設け、熱処理雰囲気における酸素濃度を低減させる。このとにより、熱処理により半導体膜の表面が酸化したり、汚染されたりすることを防ぐことができる。

【0035】

図 7 において、膜形成室 104 ~ 107 には異なる材料のターゲットが装着され、それにより複数の被膜を減圧下で連続して積層形成することができる。各膜形成室にはスパッタガスを供給するガス供給手段 115 、排気手段 114 及び圧力制御手段 113 が備えられている。膜形成室 104 、 105 は絶縁物質のターゲットを備え、スパッタリングのために高周波電源 116 が接続している。高周波電源が供給する電力の周波数は 1 MHz 以上 120 MHz 以下、好ましくは 10 MHz 以上 60 MHz 以下の周波数を適用する。このような周波数の適用範囲は、それが高くなるに従いシース電位が下がり、物理的な膜形成機構によるスパッタリング法にあっても、化学的な反応による膜形成が優位となり緻密な被膜を形成することが期待できる。また、膜形成室 106 、 107 は金属のターゲットを備え直流電源 117 が接続されている。

40

【0036】

50

図8は一例として膜形成室105の詳細を説明する図である。膜形成室105は本発明に係る窒化珪素膜を形成する場所である。ターゲット120は珪素であり、バックイングプレートを介して冷媒により冷却されている。永久磁石124はターゲット面と平行な方向に円運動又は直線運動することにより対向する基板表面に膜厚の均一性の良い被膜の形成を可能とする。シャッター123は膜形成開始前後に開閉し、放電初期においてプラズマが不安定な状態で被膜が形成されるのを防いでいる。基板保持手段122はホルダーが上下して基板を載置並びに背面板121に固定する。背面板121内には加熱手段128としてシーズヒーターが埋め込まれ、また、加熱された希ガスを基板裏側から導入して均熱性を高めている。ガス導入手段115からは希ガスの他に窒素ガスが導入され、膜形成室105内の圧力は、コンダクタンスバルブ126により制御される仕組みである。整流板125は膜形成室105内でのスパッタガスの流れを整流する目的で設けられている。ターゲットには高周波電源に接続され、高周波電力を印加することによりスパッタリングが成される。

【0037】

図8の構成による高周波マグネトロンスパッタリングにより、珪素をターゲットとして緻密な窒化珪素膜を形成することができる。主要な膜形成条件としては、ターゲット材として珪素を用い、N₂のみ又はN₂とArの混合ガスをスパッタガスとして用いている。印加する高周波電力の周波数は、典型的には13.56MHzであるが、それより高い27~120MHzの周波数を適用しても良い。周波数の増加に従って膜形成の機構はより化学的反応が優先的となり、緻密で下地へのダメージが少ない膜形成が期待できる。スパッタガスとして用いられるArは、基板を加熱するためのガスとして、図8で示したように基板の裏側から導入され、最終的にN₂と混合されてスパッタリングに寄与する。

【0038】

以下に示す表1は膜形成条件の代表例を示す。勿論、ここで示す成膜条件は一例であり、上記主要な膜形成条件を満たす範囲において適宜設定することができる。

【0039】

【表1】

ガス	Ar/N ₂
流量比	20/20
圧力 (Pa)	0.8
周波数 (MHz)	13.56
電力 (W/cm ²)	16.5
基板温度 (°C)	200
ターゲット材料	Si(Bドープ 1~10Ωcm)
T/S (mm)	60

【0040】

また、比較例として、従来のプラズマCVD法により形成される窒化珪素膜の膜形成条件を表2に示す。

【0041】

【表2】

ガス	SiH ₄ /NH ₃ /N ₂ /H ₂
流量比	30/240/300/60
圧力 (Pa)	159
周波数 (MHz)	13.56
電力 (W/cm ²)	0.35
基板温度 (°C)	325

10

【0042】

次に、表1の成膜条件で形成された窒化珪素膜と、表2の条件で形成された窒化珪素膜の代表的な特性値について比較した結果を表3に示す。尚、試料において「RFSP-SiN(No.1)」と「RFSP-SiN(No.2)」との違いはスパッタリング装置による違いであり、本発明における窒化珪素膜としての機能を損なうものではない。また、内部応力は、圧縮応力と引っ張り応力とで数値の正負が変わるが、ここではその絶対値のみを取り扱う。

【0043】

【表3】

20

	表1の条件による窒化珪素膜		表2の条件による SiN膜	備考
	RFSP-SiN(No.1)	RFSP-SiN(No.2)		
比誘電率	7.02～9.30	←	～7	
屈折率	1.91～2.13	←	2.0～2.1	波長632.8nm
内部応力 (dyn/cm ²)	4.17X10 ⁸	←	9.11X10 ⁸	
エッチャリング速度 (nm/min)	0.77～1.31	1～8.6	～30	LAL500 20°C
Si濃度 (atomic%)	37.3	51.5	35.0	RBS
N濃度 (atomic%)	55.9	48.5	45.0	RBS
H濃度 (atoms/cc)	4X10 ²⁰	—	1X10 ²²	SIMS
O濃度 (atoms/cc)	8X10 ²⁰	—	3X10 ¹⁸	SIMS
C濃度 (atoms/cc)	1X10 ¹⁹	—	4X10 ¹⁷	SIMS

30

【0044】

表3に示すように、上述の高周波マグネットロンスパッタリング法で作製された「RFSP-SiN(No.1)」と「RFSP-SiN(No.2)」の試料のプラズマCVD法で作製された比較例の試料に対する特徴的な違いは、フッ化水素アンモニウム(NH₄HF₂)を7.13%とフッ化アンモニウム(NH₄F)を15.4%含む混合水溶液の20(LAL500-SAバッファードフッ酸；橋本化成株式会社製)におけるエッチャリング速度が非常に遅く、水素の含有量が極めて少ない点にある。また、内部応力は、プラズマCVD法で形成された窒化珪素膜よりも絶対値で比較して小さい値となっている。

40

【0045】

当該窒化珪素膜における水素、酸素、炭素の不純物濃度は二次イオン質量分析(SIMS)により調べたものであり、その深さ方向分析の結果を図3に示す。試料は単結晶珪素基板上に表1に従う条件で形成された窒化珪素膜であり、水素濃度が1×10²¹/cm³以下であることが判明している。窒化珪素膜における水素結合の有無はフーリエ変換赤外分光分析(FT-IR)によっても調べ、その結果をプラズマCVD法で作製された窒化珪素膜の特性との比較で図5に示す。FT-IRの分析によってもSi-H結合、N-H結合による吸収ピークは観測されていない。

【0046】

50

また、分光光度計で測定した透過率を図4に示し、比較参照のため同図には表2で示す条件によりプラズマCVD法で作製した窒化珪素膜の特性についても示している。両者には顕著な違いは見られず、どちらも透明度の良い膜であることが分かる。

【0047】

上記、特性値は代表的な結果を示すものであり、種々の実験結果から本発明に係る高周波マグネットロンスパッタリング法で作製された窒化珪素膜の主要な特性値は以下の通りである。

【0048】

本発明に係る窒化珪素膜は種々検討した結果、次に示す特性の少なくとも一つを満たすものである。即ち、フッ化水素アンモニウム(NH_4HF_2)を7.13%とフッ化アンモニウム(NH_4F)を15.4%含む混合水溶液(20)におけるエッチング速度が10nm/min以下(好ましくは3.5nm/min以下)、水素濃度が $1 \times 10^{21}/\text{cm}^3$ 以下(好ましくは $5 \times 10^{20}/\text{cm}^3$ 以下)、酸素濃度が $5 \times 10^{18} \sim 5 \times 10^{21}/\text{cm}^3$ (好ましくは $1 \times 10^{19} \sim 1 \times 10^{21}/\text{cm}^3$)であることのいずれか一つ、好ましくは複数の要件を同時に満たすものである。また、内部応力の絶対値は $2 \times 10^{10}\text{dyn}/\text{cm}^2$ 以下、好ましくは $5 \times 10^9\text{dyn}/\text{cm}^2$ 以下、さらに好ましくは $5 \times 10^8\text{dyn}/\text{cm}^2$ 以下とする。内部応力を小さくすれば他の被膜と積層させた場合において、界面における欠陥準位の発生を抑えることができ、また剥離などの問題が生じることはない。

【0049】

さらに、上記特性を有する本発明の窒化珪素膜は、NaやLiに代表される周期律表1族及び2族の元素に対するブロッキング効果が極めて高く、これらの可動イオンの拡散を抑制することができる。この事実を端的に示すデータを図1、図2、図6に示す。図6は表2の条件でプラズマCVD法により膜形成した窒化珪素膜を誘電体としたMOS構造のバイアス-熱ストレス(B-Tストレス)試験の結果前後におけるC-V特性の変化を示すグラフである。試料の構造は単結晶珪素基板(n型、1~10cm)に100nmの窒化珪素膜を表2の条件で形成し、その上にAlにLiを添加(0.2~1.5重量%)した金属を電極(直径1mm)としたものである。この試料の構造においてAl電極にLiを添加することにより、Li拡散の有無を調べることができる。B-Tストレス試験の条件は、1.7MVの電圧を印加して150にて1時間保持する条件下にて行った。図6によれば、B-Tストレス試験によりC-V特性が大きくシフトし、窒化珪素膜上に形成したAlにLiを添加した電極からLiが拡散している影響が顕著に確認することができる。

【0050】

図1と図2は、表1の条件で作製した窒化珪素膜を誘電体膜としたMOS構造の試料におけるB-Tストレス試験前後におけるC-V特性を示している。図1の試料は窒化珪素膜上の電極をAl-Si(珪素を添加したAl)で形成したものであり、図2はAl-Liで電極を形成した試料である。但し、試料は単結晶珪素基板(p型、1~10cm)の表面に50nmの酸化膜を形成しており、これは窒化珪素膜と珪素基板との界面準位の影響を低減する目的で形成したものである。従って、窒化珪素膜のLiに対するブロッキング性に何ら影響を与えるものではない。

【0051】

図1と図2の特性を比較すると、両グラフともにB-Tストレス試験前後におけるC-V特性の変化に殆ど差がなく、Liの拡散による影響が表れていないこと、即ち、表1の膜形成条件で作製した窒化珪素膜が効果的にブロッキング膜として機能することが確認できる。このように、本発明に係る窒化珪素膜は300以下の温度で形成されているにもかかわらず、非常に緻密でありNaやLiといった可動イオンに対するブロッキング効果が高いことを確認することができる。

【0052】

以上におけるB-Tストレス試験などで確認される、非常に緻密な窒化珪素膜は従来のスパッタリング現象による物理的な膜形成機構とは異なり、ターゲット表面及び被膜堆積表面において窒素又は窒素と希ガスイオンと珪素とが相互に反応して膜形成に関与している

10

20

30

40

50

と考えられる。

【0053】

その膜形成機構の一考察例を図9の模式図により説明する。ターゲット901に高周波電力の印加によりグロー放電プラズマ900が形成されると、窒素又は窒素と希ガスとは様々なイオン種、励起種、発光種が形成される。その中で化学的に極めて活性な性質を持つ活性窒素が生成される。活性窒素はきわめて反応性が強く比較的低温でも容易に窒化物を形成することが知られている。つまり、ターゲット表面に拡散した活性窒素は、珪素と反応して窒化物を形成する。窒化珪素は安定であるが、ターゲット表面に希ガスイオン又は窒素イオンがシース電界で加速されて入射すると、スパッタリングされ気相中に放出される。グロー放電プラズマ900中を拡散する珪素の窒化物は、その過程で活性窒素や他の窒素の励起種と反応し、一部は基板表面に達する。そこで珪素の窒化物は表面反応して窒化珪素が形成される。表面反応においてもプラズマ電位と接地電位との電位差により加速されて入射するイオン種の援助が作用していると考えられる。このような膜形成機構により、窒化珪素膜中に珪素のクラスターが含まれず、それが膜の緻密さを向上させていることが推測される。

【0054】

このような膜形成機構は、供給する窒素よりも希ガスの割合を高めてしまうと、希ガスイオンによるスパッタリングが支配的となり実現することはできない。理想的には、窒素ガスのみとすれば良いが、膜形成速度が著しく低下するので、窒素と希ガスとの混合比が最大で1対1となる範囲内で選択することが好ましい。

【0055】

上記窒化珪素膜及び製造装置を用いた半導体装置の態様について、以下に図面を用いて詳細に説明する。

【0056】

(実施の形態1)

本実施の形態において適用することのできる基板には、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、アルミノシリケートガラスなどを素材とするガラス基板が適している。代表的には、コーニング社製の1737ガラス基板(歪み点667)、旭硝子社製のAN100(歪み点670)などが適用可能であるが、勿論他の同様な基板であれば特段の限定はない。いずれにしても、本発明においては歪み点700以下のガラス基板が適用可能である。本実施例では、歪み点700以下のガラス基板上に高周波マグネットロンスパッタリング法により作製された窒化珪素膜を用いてマイクロプロセッサ(Micro Processor Unit: MPU)を形成する一形態について説明する。

【0057】

尚、本発明において、歪み点が700以上である基板を除外するものではない。勿論、耐熱温度が1000以上である合成石英基板を適用しても良い。本発明に係る窒化珪素膜は700以下の温度で緻密でプロキング性の高い膜が形成でき、その特徴において特段合成石英基板を選択する必要はない。

【0058】

上記基板を選択して図10(A)に示すように、ガラス基板200上に酸化珪素膜、窒化珪素膜または酸化窒化珪素膜(SiO_xN_y)等の絶縁膜から成る第1無機絶縁体層201を形成する。代表的な一例は2層構造を有し、 SiH_4 、 NH_3 、及び N_2O を反応ガスとしてプラズマCVDにより膜形成される第1酸化窒化珪素膜202を50nm、 SiH_4 及び N_2O を反応ガスとしてプラズマCVDにより膜形成される第2酸化窒化珪素膜203を100nmの厚さに積層形成する構造である。ここで、第1酸化窒化珪素膜202を高周波マグネットロンスパッタリング法で形成する窒化珪素膜と置き換えて良い。当該窒化珪素膜はNaなどガラス基板に微量に含まれるアルカリ金属元素が拡散するのを防ぐことができる。

【0059】

TFTの活性層とする結晶性半導体膜は、第1無機絶縁体層201上に形成した非晶質珪

10

20

30

40

50

素膜 204 を結晶化して得る。また、非晶質珪素膜に換えて、非晶質シリコンゲルマニウム (Si_{1-x}Ge_x; x = 0.001 ~ 0.05) 膜を適用しても良い。最初に形成する非晶質珪素膜の厚さは出来上がりの結晶性珪素膜の厚さが 20 nm 乃至 60 nm となる範囲で選択される。この膜厚さの上限は TFT のチャネル形成領域において完全空乏型として動作させるための上限値であり、この膜厚の下限値はプロセス上の制約であり、結晶性珪素膜のエッティング工程において選択加工する場合に必要な最小値として決めている。

【0060】

結晶化の工程において、その方法は特に限定はない。例えば結晶化法の一例として、ニッケルなどの半導体の結晶化に対し触媒作用のある金属元素を添加して結晶化させても良い。この場合、ニッケルを含有する層 205 を非晶質珪素膜 204 上に保持させた後、脱水素化 (500、1 時間)、続けて 550、4 時間の加熱処理により結晶化させる。

10

【0061】

図 10 (B) は結晶性珪素膜 206 が形成された状態を示している。この状態で 50 ~ 95 % の割合で結晶化した結晶性珪素膜が得られるが、図 10 (C) で示すように、更に結晶性を向上させるためパルス発振のエキシマレーザー又は、YAG レーザー、YVO₄ レーザー、YLF レーザーなど固体レーザーの第 2 高調波を照射するレーザーアニール処理を加える。レーザーアニール処理では当該レーザー光を光学系にて短手方向の幅 400 μm の線状レーザー光として、90 ~ 98 % のオーバーラップ率を持って照射する。このパルスレーザー光の照射により、図 10 (C) に示すように表面に最大値として、膜厚と同程度の高さの凸部が多数形成される。

20

【0062】

この結晶性珪素膜の上にゲート絶縁膜を形成してトップゲート型の TFT を形成すると、ゲートリーコ電流が増加する。また、ゲート電極にバイアス電圧を印加するストレス試験によっても特性が劣化する。これは、凸部に電界が集中するためであると考えられる。よって、結晶性珪素膜の表面の凹凸形状の最大値を 10 nm 以下好ましくは 5 nm 以下にすることが望ましい。

【0063】

表面の凹凸を低減するには、オゾン水含有水溶液による酸化処理と、フッ酸含有水溶液による酸化膜除去処理を 1 回、好ましくは複数回繰り返すことで実現することができる。本実施の形態では、チャネル長 0.35 ~ 2.5 μm の TFT を作製するために、ゲート絶縁膜の実質的な厚さを 30 ~ 80 nm とするために、結晶性珪素膜の表面の平滑性に関し、凹凸形状の最大値を 10 nm 以下好ましくは 5 nm 以下にする (図 10 (D))。

30

【0064】

その後、得られた結晶性珪素膜をフォトマスクを用いて写真蝕刻法により所望の形状にエッティング処理し、TFT においてチャネル形成領域、ソース及びドレイン領域、低濃度不純物領域などを含む活性層を形成する半導体膜 216 ~ 218 を形成する (図 12 (A))。

【0065】

図 10 (D) の状態で形成された結晶性珪素膜をエッティングするには、ドライエッティング法を用いて CF₄ と O₂ の混合ガスをエッティングガスとして用い、ゲート絶縁膜の被覆性を良くするために、半導体膜 216 ~ 218 の端部に 30 ~ 60 度のテーパー角が付くように加工する。その詳細は図 17 に示されている。下地との選択比との関係で、酸化窒化珪素膜も僅かにエッティングされるが、そのザグリの深さは半導体膜の厚さ d の 1/3 以下となるようにする。ザグリが深い場合、ゲート絶縁膜が被覆せず、その上層に形成するゲート配線が断線する不良が発生する。また、半導体膜 216 ~ 218 に対し、しきい値 (V_{th}) を制御するために p 型を付与する不純物元素を添加してもよい。半導体に対して p 型を付与する不純物元素には、ボロン (B)、アルミニウム (Al)、ガリウム (Ga) など周期律第 13 族元素が対象となる。

40

【0066】

次いで、図 12 (B) で示すように、半導体膜 216 ~ 218 上にゲート絶縁膜を形成す

50

る酸化珪素膜 219、窒化珪素膜 220を高周波マグнетロンスパッタリング法で形成し、ゲート電極を形成する第1導電膜 221、第2導電膜 222の4層を大気に触れさせることなく減圧下にて連続的に形成する。

【0067】

図7で説明したマルチタスク型マグネットロンスパッタリング装置はこの工程に適した構成となっている。このゲート絶縁膜～ゲート電極を形成するまでの工程は概略以下の通りである。

【0068】

まず、ロード／アンロード室 111から搬送される基板は図12(A)の状態となっている。前述の表面の平滑化処理は、スピナーを備えた前処理室 112で行うことが可能でありオゾン水含有水溶液による酸化処理と、フッ酸含有水溶液による酸化膜除去処理を行い、半導体膜の表面を凸部を中心にエッティングする。また、この処理により半導体膜の最表面がエッティングされて水素で終端された清潔で不活性な表面が形成されるという特徴もある。

10

【0069】

その後、基板は中間室 108を経て真空排気された第1共通室 101に搬送される。加熱処理室 103には加熱手段 120が備えられ、基板に吸着している水分を離脱させ清浄化させる。膜形成室 104では高周波マグネットロンスパッタリング法により合成石英をターゲットとして酸化珪素膜を 10～60nmの厚さで形成する。主な膜形成条件は、スパッタガス O₂、スパッタリング時の圧力 0.4Pa、放電電力 11.0mW/cm²、13.56MHz、基板加熱温度 200 とする。この条件により半導体膜と界面準位密度が低く、緻密な酸化珪素膜 219を形成することができる。次いで、基板を膜形成室 105に移して高周波マグネットロンスパッタリング法にて窒化珪素膜を 10～30nmの厚さで形成する。この膜形成条件は表1と同じである。酸化珪素の比誘電率 3.8に対し窒化珪素の比誘電率は約 7.5 であるので、酸化珪素膜で形成するゲート絶縁膜に窒化珪素膜を含ませることで、実質的にはゲート絶縁膜の薄膜化を図ると同等の効果を得ることができる。

20

【0070】

即ち、結晶性珪素膜の表面の平滑性に関し、凹凸形状の最大値を 10nm以下好ましくは 5 nm以下とし、ゲート絶縁膜において酸化珪素膜と窒化珪素膜の2層構造とすることで、当該ゲート絶縁膜の全厚さを 30～80nmとしてもゲートリーケ電流を低減させ、2.5～10V、代表的には 3.0～5.5Vで TFT を駆動させることができる。

30

【0071】

また、ゲート絶縁膜とゲート電極界面の汚染物も TFT の特性ばらつきの原因となるので、ゲート絶縁膜を形成した後、続けて膜厚 10～50nmの窒化タンタル (TaN) から成る第1導電膜 221と、膜厚 100～400nmのタンゲステン (W) から成る第2導電膜 222とを積層形成する。ゲート電極を形成するための導電性材料としては Ta、W、Ti、Mo、Al、Cu から選ばれた元素、または当該元素を主成分とする合金材料もしくは化合物材料で形成する。また、リン等の不純物元素をドーピングした多結晶珪素膜に代表される半導体膜を用いてもよい。また、第1導電膜をタンタル (Ta) 膜で形成し、第2導電膜を W 膜とする組み合わせ、第1導電膜を窒化タンタル (TaN) 膜で形成し、第2導電膜を Al 膜とする組み合わせ、第1導電膜を窒化タンタル (TaN) 膜で形成し、第2導電膜を Cu 膜とする組み合わせとしてもよい。

40

【0072】

次に、図12(C)に示すように、写真蝕刻法によりゲート電極パターンが形成されるレジストマスク 223を形成する。その後、ドライエッティング法により第1エッティング処理を行う。エッティングには例えば ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッティング法が適用される。エッティング用ガスに限定はないが、W や TaN のエッティングには CF₄ と Cl₂ と O₂ を用いると良い。第1エッティング処理では、基板側には所定のバイアス電圧を印加して、形成される第1形状のゲート電極パターン 224の側面に 15～50 度の傾斜角を持たせる。エッティング条件にもよるが、第1エッティング処理によ

50

リゲート絶縁膜として形成された窒化珪素膜 220 は、第1形状のゲート電極パターン 224 の下部において残存し、酸化珪素膜 219 が露出する。この後、第2エッティング条件に変え、エッティング用ガスに SF_6 と Cl_2 と O_2 を用い、基板側に印加するバイアス電圧を所定の値として、W膜の異方性エッティングを行う。こうして、ゲート電極 224、225 を形成する。その後、レジストマスク 223 は除去する。

【0073】

ゲート電極は第1導電膜 221 と第2導電膜 222 との積層構造体であり、第1導電膜が庇のように突出した構造を有している。その後、図 12 (A) で示すようにドーピング処理を行い、各半導体膜に不純物領域を形成する。ドーピング条件は適宜設定すれば良い。半導体膜 216 に形成される第1n型不純物領域 227 は低濃度ドレインを形成し、第2n型不純物領域 228 はソース又はドレイン領域を形成する。半導体膜 217 に形成される第1p型不純物領域 230 は低濃度ドレインを形成し、第2p型不純物領域 231 はソース又はドレイン領域を形成する。それぞれの半導体膜におけるチャネル形成領域 226、229 は低濃度ドレイン領域の間に位置する。半導体膜 218 は容量部を形成するための部材であり第2n型不純物領域と同じ濃度で不純物が添加される。

【0074】

そして、図 16 (A) に示すように水素を含有する酸化窒化珪素膜 274 をプラズマ CVD 法により 50 nm の厚さで形成し、350 ~ 550 の加熱処理により半導体膜の水素化を行う。この加熱処理には図 20 及び図 21 で示す R T A 熱処理装置を用いる。また、水素化と共に上述の不純物領域の活性化処理を同時に行うこともできる。

【0075】

層間絶縁膜 275 はアクリル又はポリイミドなどを主成分とする感光性の有機樹脂材料で所定のパターンに形成する。その後、保護膜 276 を高周波マグнетロンスパッタリング法により窒化珪素膜で形成する。膜厚は 20 ~ 500 nm とすれば、酸素や空気中の水分をはじめ各種イオン性の不純物の侵入を阻止するブロッキング作用を得ることができる。そして、ドライエッティングによりコンタクトホール 277 を形成する (図 16 (B))。

【0076】

その後、図 16 (C) で示すように、A1、Ti、Mo、Wなどを用いて配線 278a ~ 278d、279 を形成する。配線構造の一例は、膜厚 50 ~ 250 nm の Ti 膜と、膜厚 300 ~ 500 nm の合金膜 (A1 と Ti との合金膜) との積層膜を用いる。

【0077】

こうして、nチャネル型 TFT 303、pチャネル型 TFT 304、容量部 305 を形成することができる。各 TFT においてはゲート絶縁膜に少なくとも 1 層の窒化珪素膜が含まれている。また、容量部 305 において、誘電体膜として少なくとも 1 層の窒化珪素膜 (276) が含まれている。当該窒化珪素膜は、フッ化水素アンモニウム (NH_4HF_2) を 7.13 % とフッ化アンモニウム (NH_4F) を 15.4 % 含む混合水溶液に対するエッティング速度が 10 nm/min 以下であるなどの本発明の特徴を有している。

【0078】

(実施の形態 2)

実施の形態 1 において、図 10 (B) で示す結晶性珪素膜が得られた後に、図 11 で示すように、連続発振型の固体レーザーとして、YAG レーザー、 YVO_4 レーザー、YLF レーザーを用いることができる。YAG レーザー、 YVO_4 レーザー、YLF レーザーの第2高調波を照射する。例えば、 YVO_4 レーザーの第2高調波 (532 nm) を線状に集光して、1 ~ 100 cm/sec の速度で走査させ結晶性の向上を図る。この工程で連続発振レーザーを用いることで、表面が平滑な結晶性珪素膜を得ることができ、表面の凹凸形状の最大値を 10 nm 以下好ましくは 5 nm 以下にすることができる。

【0079】

(実施の形態 3)

本実施の形態は、ゲート電極の構造が異なり、より微細化に適した半導体装置の構成について図面を参照して説明する。勿論、この半導体装置の各部位においても本発明に係る窒

10

20

30

40

50

化珪素膜が適用される。

【0080】

図13(A)において、半導体膜216～218は実施の形態1と同様にして形成する。ゲート絶縁膜240は、10～80nmの厚さで高周波マグネットロンスパッタリング法で作製される窒化珪素膜が適用されるが、半導体膜との界面にはスパッタリング又は酸素プラズマ処理により形成される1～5nmの厚さの酸化珪素膜を介在させておく。このことにより、窒化珪素と半導体膜とが直接接触して界面準位密度が増加するのを防ぎ、また、膜形成時のダメージを低減することができる。

【0081】

ゲート電極243、244及び容量電極245は、実施の形態1と同様に膜厚10～50nmの窒化タンタル(TaN)から成る第1導電膜241と、膜厚100～400nmのタンゲステン(W)から成る第2導電膜242とで形成する。

10

【0082】

その後、図13(B)に示すように、ドーピング処理により第1n型不純物領域246、248、第1p型不純物領域247を形成する。これらの不純物領域は、第2導電膜242をマスクとして第1導電膜241と重畳するように形成している。

【0083】

図13(C)では、ゲート電極の側壁スペーサ249～251を酸化珪素膜で形成している。全面にプラズマCVD法で酸化珪素膜を形成し、異方性ドライエッティングでこの膜を全面にわたって均一にエッティングして側壁スペーサを形成する。ゲート電極をマスクとして第2n型不純物領域252、254、第2p型不純物領域253を形成する。

20

【0084】

そして、図14(A)に示すように水素を含有する酸化窒化珪素膜256をプラズマCVD法により50nmの厚さで形成する。さらに、高周波マグネットロンスパッタリング法により作製される窒化珪素膜257を形成する。その後、410の加熱処理により水素化を行うが、窒化珪素膜257により当該水素が気相中に放散されるのを防ぎ水素化の効果を高めることができる。また、窒化珪素膜257に置き換えて酸化窒化アルミニウム(A1NxOy: X = 2.5～47.5原子%)を適用しても良い。酸化窒化アルミニウムは窒化珪素膜と同様な効果に加え、熱伝導性が高いことから、TFTの発熱を放散させる効果が得られる。即ち、素子を微細化して集積度を向上させることによる発熱の影響を低減することができる。

30

【0085】

層間絶縁膜258はプラズマCVD法で作製される酸化珪素膜、常圧CVD法で作製されるリンガラス(PSG)、あるいはボロンガラス(BSG)、もしくはリンボロンガラス(PBSG)で形成可能であるが、最も好ましくはポリイミド、アクリルなど感光性有機樹脂材料により被膜の形成と同時にコンタクト部の開口を形成する。

【0086】

そして、配線259をAl、Ti、Mo、Wなどを用いて形成する。この配線259と層間絶縁膜258を被覆する形で高周波マグネットロンスパッタリング法により窒化珪素膜260を20～100nmの厚さに形成する。これは、この上層にCu配線を形成するに際し、Cuの拡散を防ぐバリア膜とするものである。

40

【0087】

そして、酸化珪素膜又は有機樹脂材料を用いて0.5～5μmの厚さで第2層間絶縁膜261を形成する。第2層間絶縁膜261に配線を形成するための開溝を形成し、その後全面にスパッタ法で窒化タンタル膜から成るバリア層262を100～200nmの厚さで形成する。窒化タンタル膜はCuの拡散を防ぐバリア層として用いる。さらにスパッタ法でCu膜を成膜してシード層を形成し、硫酸銅を用いたメッキ法によりCu層263を1～10μmの厚さで形成する。メッキ法以外でも、Cu層をスパッタ法で形成し、450の熱処理でリフローさせて平坦化を実現することもできる(図14(C))。

【0088】

50

Cu層263をエッティング加工してCu配線264を形成する。Cu配線は酸化しやすく熱的に不安定であるので、このCu配線264を被覆する保護膜を高周波マグネットロンスパッタリング法による窒化珪素膜265で20~200nmの厚さで形成する。当該窒化珪素膜は緻密であり、Cuの酸化や周辺部位への拡散を防ぐことができる。また、窒化珪素膜260と窒化珪素膜265とでCu配線264を挟み込むことによりCuによりTFTが汚染されるのを防ぐことができる。さらに必要があれば第3層間絶縁膜266を形成し、図14(C)と同様な作業をすれば多層配線を形成し、マイクロプロセッサやメモリーなどの半導体装置を形成することができる。

【0089】

(実施の形態4)

10

本実施の形態では、ダマシンによりCu配線を形成する一形態について図15を用いて説明する。勿論、この半導体装置の各部位においても本発明に係る窒化珪素膜が適用される。

【0090】

まず、実施の形態3と同様にして図14(B)の状態を形成する。即ち、配線259の上層に窒化珪素膜260を形成する。その後、酸化シリコン膜、又は有機樹脂膜を用いて1~5μmの厚さで第2層間絶縁膜267を形成する。第2層間絶縁膜267上に窒化珪素膜268を形成した後、配線を形成するための開溝269を形成する(図15(A))。

【0091】

さらに第3層間絶縁膜270を形成し、概略開口269の位置に合わせ、それより開口幅の広い開口272を形成する。その後全面にスパッタ法で窒化タンタル膜271を100~200nmの厚さで形成する。窒化タンタル膜はCuの拡散を防ぐ層となる(図15(B))。

20

【0092】

さらにスパッタ法でCu膜を成膜し、シード層を形成した後、硫酸銅を用いたメッキ法によりCu層を1~10μmの厚さで形成する。メッキ法以外でもCu層をスパッタ法で形成し、450の熱処理でリフローさせて平坦化を実現することもできる。

【0093】

次に、CMP(Chemical-Mechanical Polishing: 化学的・機械的ポリッシング)法を用いてCuメッキ層の表面から研磨を始め、第3層間絶縁膜270が露出するまで研磨を行い、図15(C)に示すように表面を平坦化する。こうしてCu配線273が形成される。CMPのスラリーは砥粒と酸化剤と添加剤から成り、砥粒にはアルミナかシリカを用いる。酸化剤には硝酸鉄、過酸化水素、過ヨウ素酸カリウム等を用いる。こうしてバリア層271、Cu層273から成る配線が形成される。この上層に窒化珪素膜274を形成して保護膜としても良い。窒化珪素膜260、窒化珪素膜268、窒化珪素膜274とでCu配線263を挟み込むことによりCuによりTFTが汚染されるのを防ぐことができる。

30

【0094】

(実施の形態5)

本実施の形態は、ガラス基板と比較してより平坦性の高い合成石英基板を用いて、より微細化に適した半導体装置の構成について図22と図23を参照して説明する。勿論、この半導体装置の各部位においても本発明に係る窒化珪素膜が適用される。

40

【0095】

石英基板200上に結晶性珪素膜を形成する。結晶性珪素膜は600~900の加熱処理により非晶質珪素膜を結晶化して形成されたもの、又は非晶質珪素膜にNiなど珪素の結晶化の触媒となる元素を添加して500~700で結晶化させたものを適用することができる。後者の場合には、結晶性珪素膜が得られた後に、ハロゲンを含む酸化性雰囲気中で850~1050、好ましくは950にて1~12時間の加熱処理を行って、触媒となる元素をゲッタリングにより除去しておくと良い。

【0096】

50

その後、図22(A)において示すように、当該結晶性珪素膜より、島状に分割した半導体膜216～218を形成する。さらに、図7及び図20で説明したPPTA法を用いて、半導体膜216～218の表面に熱酸化処理により1～5nmの酸化珪素膜280を形成する。また、酸素に、NF₃、HF、ClF₃から選ばれた一種又は複数種を0.01～0.1%添加して酸化処理を行い、Fを酸化珪素膜中に含ませても良い。

【0097】

図22(B)で示すように、ゲート絶縁膜240は、10～80nmの厚さで高周波マグネットロニスパッタリング法で作製される窒化珪素膜が適用されるが、半導体膜との界面には熱酸化処理により形成される1～5nmの厚さの酸化珪素膜280を介在させておく。酸化珪素膜により、窒化珪素と半導体膜とが直接接触して界面準位密度が増加するのを防ぎ、また、膜形成時のダメージを低減することが可能であり、界面準位密度を低減することができる。

【0098】

また、同様な効果を得る手段として、酸化性の水溶液、代表的にはオゾン水で形成される酸化珪素膜(ケミカルオキサイド)を残存させておいても良い。

【0099】

ゲート電極243、244及び容量電極245は、実施の形態1と同様に膜厚10～50nmの窒化タンタル(TaN)から成る第1導電膜241と、膜厚100～400nmのタンゲステン(W)から成る第2導電膜242とで形成する。

【0100】

その後、図22(C)に示すように、ドーピング処理により第1n型不純物領域246、248、第1p型不純物領域247を形成する。これらの不純物領域は、第2導電膜242をマスクとして第1導電膜241と重畳するように形成している。

【0101】

図22(D)では、ゲート電極の側壁スペーサ249～251を酸化珪素膜で形成している。全面にプラズマCVD法で酸化珪素膜を形成し、異方性ドライエッティングでこの膜を全面にわたって均一にエッティングして側壁スペーサを形成する。ゲート電極をマスクとして第2n型不純物領域252、254、第2p型不純物領域253を形成する。

【0102】

そして、図23(A)に示すように水素を含有する酸化窒化珪素膜256をプラズマCVD法により50nmの厚さで形成する。さらに、高周波マグネットロニスパッタリング法により作製される窒化珪素膜257を形成する。その後、410の加熱処理により水素化を行うが、窒化珪素膜257により当該水素が気相中に放散されるのを防ぎ水素化の効果を高めることができる。また、窒化珪素膜257に置き換えて酸化窒化アルミニウム(A1NxOy: X = 2.5～47.5原子%)を適用しても良い。酸化窒化アルミニウムは窒化珪素膜と同様な効果に加え、熱伝導性が高いことから、TFTの発熱を放散させる効果が得られる。即ち、素子を微細化して集積度を向上させることによる発熱の影響を低減することができる。

【0103】

層間絶縁膜258はプラズマCVD法で作製される酸化珪素膜、常圧CVD法で作製されるリンガラス(PSG)、あるいはボロンガラス(BSG)、もしくはリンボロンガラス(PBSG)で形成可能であるが、最も好ましくはポリイミド、アクリルなど感光性有機樹脂材料により被膜の形成と同時にコンタクト部の開口を形成する。

【0104】

そして、配線259をAl、Ti、Mo、Wなどを用いて形成する。この配線259と層間絶縁膜258を被覆する形で高周波マグネットロニスパッタリング法により窒化珪素膜260を20～100nmの厚さに形成する。これは、この上層にCu配線を形成するに際し、Cuの拡散を防ぐバリア膜とするものである(図23(B))。

【0105】

そして、酸化珪素膜又は有機樹脂材料を用いて0.5～5μmの厚さで第2層間絶縁膜2

10

20

30

40

50

61を形成する。第2層間絶縁膜261に配線を形成するための開溝を形成し、その後全面にスパッタ法で窒化タンタル膜から成るバリア層262を100～200nmの厚さで形成する。窒化タンタル膜はCuの拡散を防ぐバリア層として用いる。さらにスパッタ法でCu膜を成膜してシード層を形成し、硫酸銅を用いたメッキ法によりCu層263を1～10μmの厚さで形成する。メッキ法以外でも、Cu層をスパッタ法で形成し、450の熱処理でリフローさせて平坦化を実現することもできる(図23(C))。

【0106】

Cu層263をエッティング加工してCu配線264を形成する。Cu配線は酸化しやすく熱的に不安定であるので、このCu配線264を被覆する保護膜を高周波マグнетローンスパッタリング法による窒化珪素膜265で20～200nmの厚さで形成する。当該窒化珪素膜は緻密であり、Cuの酸化や周辺部位への拡散を防ぐことができる。また、窒化珪素膜260と窒化珪素膜265とでCu配線264を挟み込むことによりCuによりTFTが汚染されるのを防ぐことができる。さらに必要があれば第3層間絶縁膜266を形成し、図23(C)と同様な作業をすれば多層配線を形成し、マイクロプロセッサやメモリーなどの半導体装置を形成することができる(図23(D))。配線層は必要に応じて多層化することができる。

【0107】

(実施の形態6)

実施の形態5に、実施の形態4で示す配線形成工程を組み合わせて半導体装置を完成させても良い。即ち、ダマシン技術によりCu配線を形成することができる。この場合においても、本発明に係る窒化珪素膜が適用される。

【0108】

(実施の形態7)

実施の形態1～6により作製される代表的な半導体装置としてマイクロコンピュータの一実施形態を図18と図19を用いて説明する。図18に示すように、0.3～1.1mmの厚さのガラス又は石英などの基板上に各種の機能回路部を集積してマイクロコンピュータを実現することができる。各種の機能回路部は実施の形態1～6により作製されるTFTや容量部を主体として形成することができる。

【0109】

図18で示すマイクロコンピュータ2100の要素としては、CPU2101、ROM2102、割り込みコントローラ2103、キャッシュメモリー2104、RAM2105、DMAC2106、クロック発生回路2107、シリアルインターフェース2108、電源発生回路2109、ADC/DAC2110、タイマカウンタ2111、WDT2112、I/Oポート2102などである。

【0110】

ガラス基板上に形成されたマイクロコンピュータ2100は、セラミックやFRP(繊維強化プラスチック)のベース2201にフェースダウンボンディングで固着される。マイクロコンピュータ2100のガラス基板の裏面には、熱伝導性の良い酸化窒化アルミニウム2203が被覆されて熱放散効果を高めている。さらにこれに接してアルミニウムで形成される放熱フィン2204が設けられ、マイクロコンピュータ2100の動作に伴う発熱対策としている。全体は封止樹脂2205で覆われ、外部回路との接続はピン2202により行う。

【0111】

本実施の形態ではマイクロコンピュータの形態を一例として示したが、各種機能回路の構成や組み合わせを換えれば、メディアプロセッサ、グラフィックス用LSI、暗号LSI、メモリー、グラフィックス用LSI、携帯電話用LSIなど様々な機能の半導体装置を完成させることができる。

【0112】

【発明の効果】

本発明により、歪み点700以下のガラス基板上であっても、水素を $1 \times 10^{21}/\text{cm}^3$ 以

10

20

30

40

50

下の濃度で含み、酸素を $5 \times 10^{18} \sim 5 \times 10^{21}/\text{cm}^3$ の濃度で含み、フッ化水素アンモニウム(NH_4HF_2)を 7.13% とフッ化アンモニウム(NH_4F)を 15.4% 含む混合水溶液に対するエッティング速度が 10 nm/min 以下の特性を有し、 Li^+ の如き可動イオンに対してプロッキング性の高い緻密な窒化珪素膜を得ることができる。

【0113】

この窒化珪素膜はゲート絶縁膜や、保護膜、特に Cu 配線のバリア膜として、半導体装置の各部位に用いることで、高性能で高信頼性を実現する半導体装置を提供することができる。

【0114】

このような水素及び酸素含有量、エッティング特性を有することにより、ゲート絶縁膜への適用においては、ゲートリーコ電流が低減し、電界効果移動度、サブスレショルド係数、コンダクタンス (g_m) などが良好となり、連続動作におけるトランジスタ特性の経時変化が低減し、製造歩留まりや特性ばらつきを向上させることができる。また、このような効果は、結晶性半導体膜と窒化珪素膜との間に、酸化珪素膜を介在させることによりより有効に発現させることができる。

【図面の簡単な説明】

【図 1】 本発明に係る窒化珪素膜を用い、MOS 構造で Li^+ の拡散がない場合の C - V 特性を示すグラフ。

【図 2】 本発明に係る窒化珪素膜を用い、MOS 構造で Li^+ の拡散がある場合の C - V 特性を示すグラフ。

【図 3】 本発明の窒化珪素膜に含まれる H、C、O 濃度を SIMS により測定した結果を示すグラフ。

【図 4】 本発明の窒化珪素膜と比較例の窒化珪素膜の透過率を示すグラフ。

【図 5】 本発明の窒化珪素膜と比較例の窒化珪素膜の赤外吸収スペクトルを示すグラフ。

【図 6】 プラズマ CVD 法により形成された窒化珪素膜を用い、MOS 構造で Li^+ の拡散がある場合の C - V 特性を示すグラフ。

【図 7】 本発明に適用するマグネットロンスパッタリング装置の構成を説明する上面図。

【図 8】 本発明に適用するマグネットロンスパッタリング装置の膜形成室の詳細を説明する断面図。

【図 9】 本発明の係る高周波マグネットロンスパッタリングにおける窒化珪素膜の膜形成機構を模式的に説明する図。

【図 10】 本発明の半導体装置の作製工程を説明する縦断面図。

【図 11】 本発明の半導体装置の作製工程を説明する縦断面図。

【図 12】 本発明の半導体装置の作製工程を説明する縦断面図。

【図 13】 本発明の半導体装置の作製工程を説明する縦断面図。

【図 14】 本発明の半導体装置の作製工程を説明する縦断面図。

【図 15】 本発明の半導体装置の作製工程を説明する縦断面図。

【図 16】 本発明の半導体装置の作製工程を説明する縦断面図。

【図 17】 半導体膜のエッティング形状の詳細を説明する図。

【図 18】 本発明によるマイクロコンピュータの構成を説明する図。

【図 19】 本発明によるマイクロコンピュータのパッケージ構造を説明する図。

【図 20】 加熱処理室の構成を説明する図。

【図 21】 光源の点滅と半導体基板の温度変化および冷媒の供給方法を説明する図。

【図 22】 本発明の半導体装置の作製工程を説明する縦断面図。

【図 23】 本発明の半導体装置の作製工程を説明する縦断面図。

10

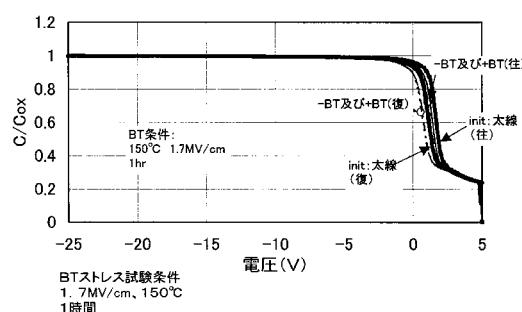
20

30

40

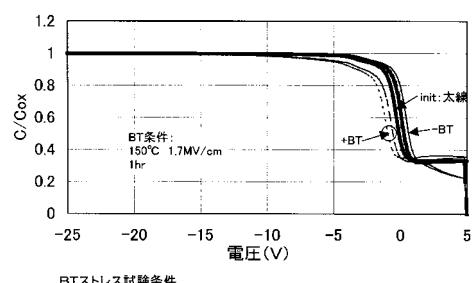
【図1】

MOS構造におけるLi拡散がない場合のC-V特性

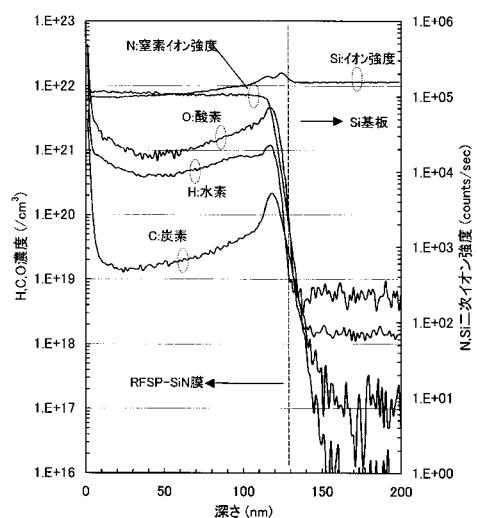


【図2】

MOS構造におけるLi拡散原がある場合のC-V特性

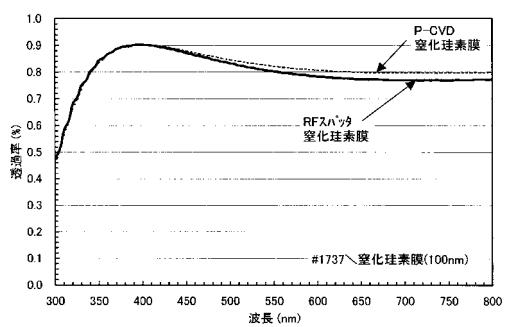


【図3】

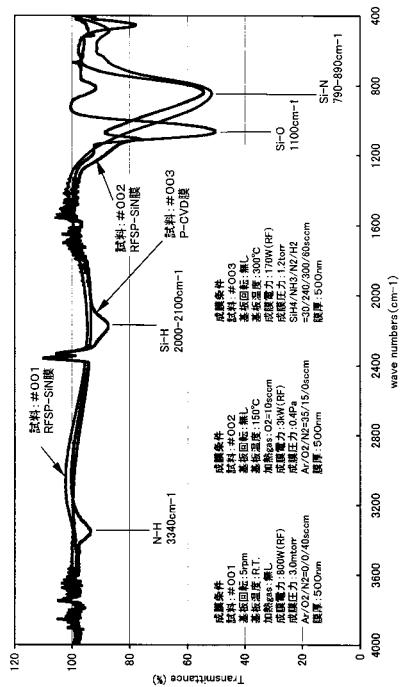


※RFSP-SiN膜の作製条件は表1の通り

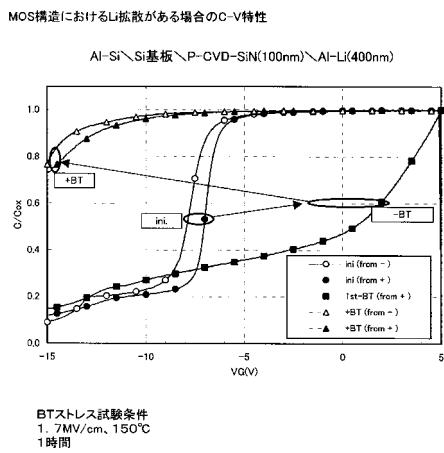
【図4】



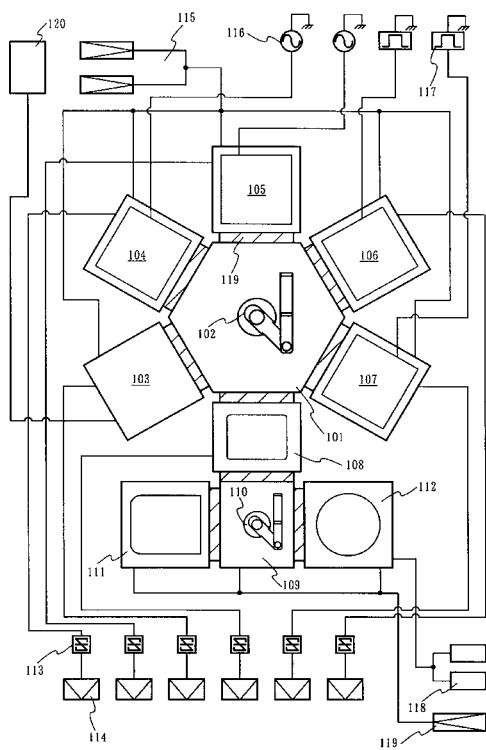
【図5】



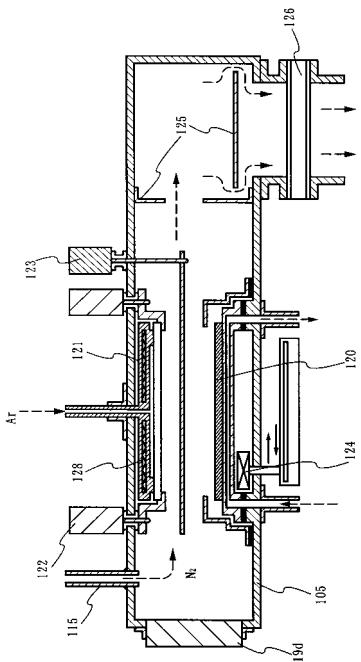
【図6】



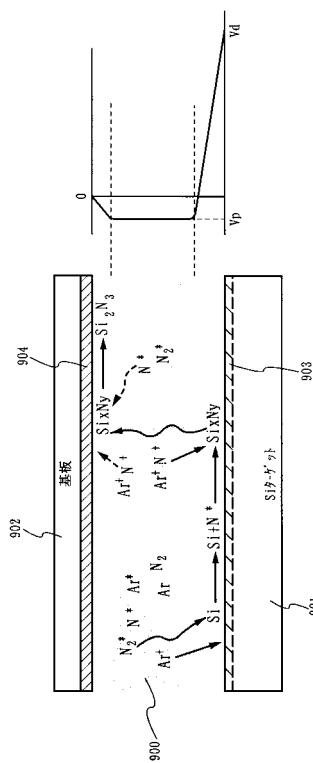
【図7】



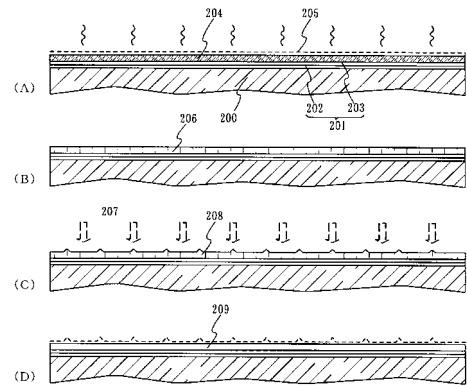
【図8】



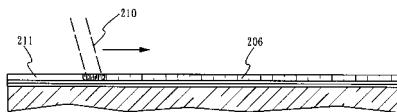
【図9】



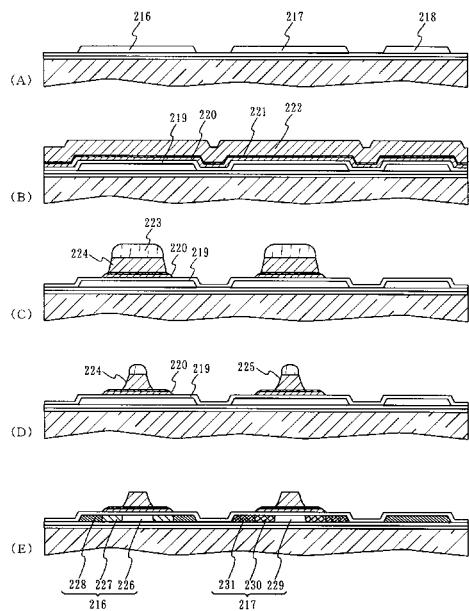
【図10】



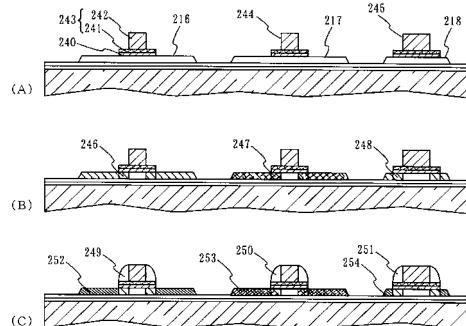
【図11】



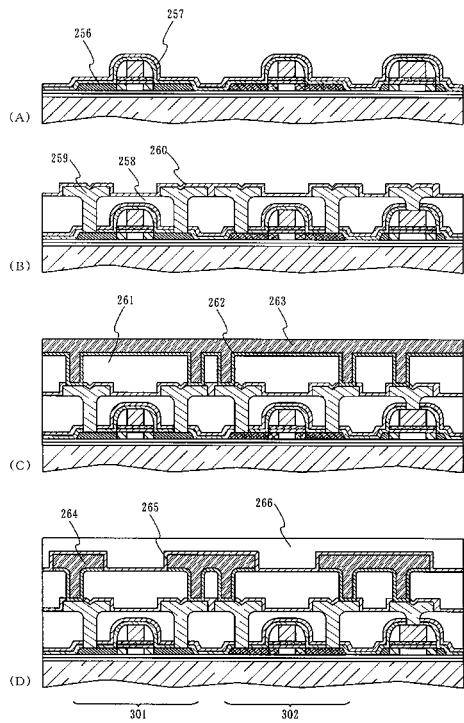
【図12】



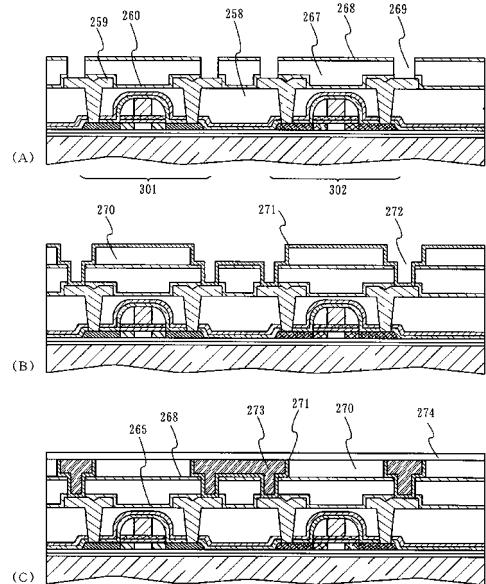
【図13】



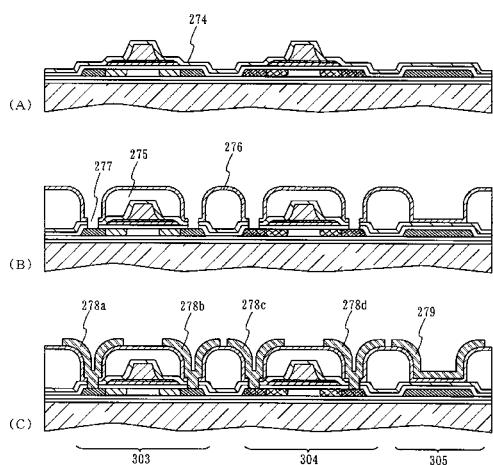
【図14】



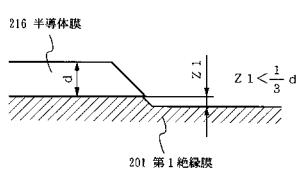
【図15】



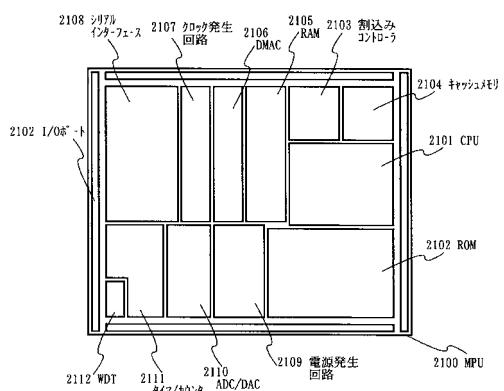
【図16】



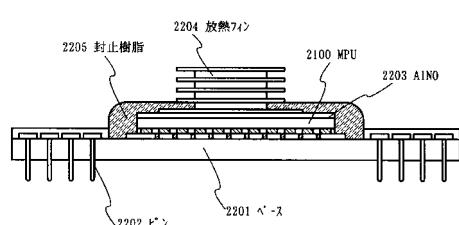
【図17】



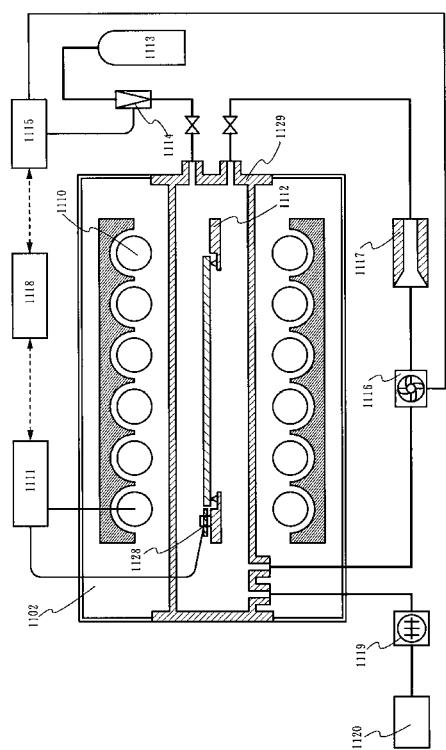
【図18】



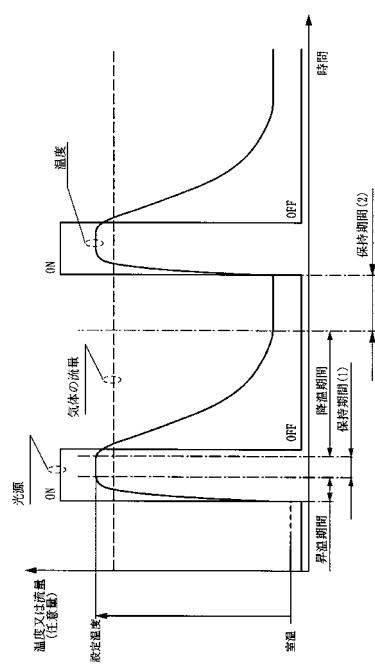
【図19】



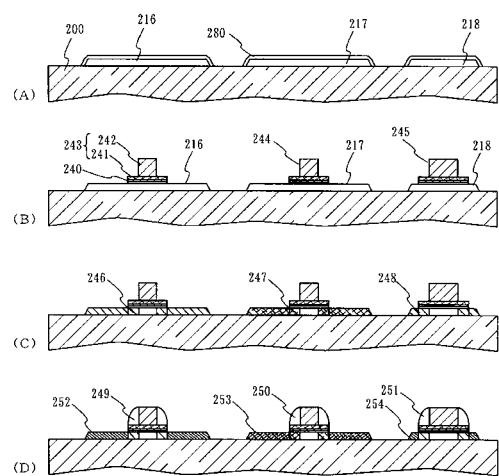
【図20】



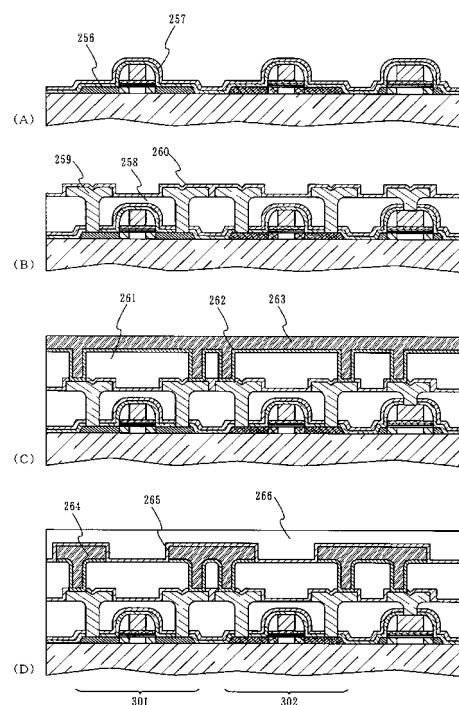
【図21】



【図22】



【図23】



フロントページの続き

(56)参考文献 特開2002-050634(JP, A)
特開平04-080928(JP, A)
特開平03-016129(JP, A)
特開平09-232250(JP, A)
特開平08-195494(JP, A)
特開平09-312406(JP, A)
特開平07-056190(JP, A)
特開平11-251599(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336

H01L 29/786