

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4862113号
(P4862113)

(45) 発行日 平成24年1月25日(2012.1.25)

(24) 登録日 平成23年11月18日(2011.11.18)

(51) Int.Cl. F I
 HO 1 L 27/105 (2006.01) HO 1 L 27/10 4 4 8
 HO 1 L 45/00 (2006.01) HO 1 L 45/00 A

請求項の数 10 (全 7 頁)

(21) 出願番号	特願2008-511849 (P2008-511849)	(73) 特許権者	507219491
(86) (22) 出願日	平成18年5月18日 (2006.5.18)		エヌエックスピー ビー ヴィ
(65) 公表番号	特表2008-541474 (P2008-541474A)		NXP B. V.
(43) 公表日	平成20年11月20日 (2008.11.20)		オランダ国 5656エイジー アインド
(86) 国際出願番号	PCT/IB2006/051575		ーフェン ハイ テク キャンパス 60
(87) 国際公開番号	W02006/123305		High Tech Campus 60
(87) 国際公開日	平成18年11月23日 (2006.11.23)		, NL-5656 AG Eindhoven,
審査請求日	平成19年12月10日 (2007.12.10)		Netherlands
(31) 優先権主張番号	60/683, 459	(74) 代理人	100147485
(32) 優先日	平成17年5月19日 (2005.5.19)		弁理士 杉村 憲司
(33) 優先権主張国	米国 (US)	(73) 特許権者	505218122
			アイメック
			ベルギー, B-3001 リューフェン,
			カペルドレーフ 75

最終頁に続く

(54) 【発明の名称】 PCMセル中の“先溶融”領域を制御する方法及びそれから得たデバイス

(57) 【特許請求の範囲】

【請求項 1】

基板上に間隔をおいて並置され、第一の相変化材料により形成した二つの絶縁領域と、これら二つの絶縁領域を接続し、第二の相変化材料により形成した接続領域とを有し、前記第一の相変化材料と前記第二の相変化材料が異なる材料であり、前記第二の相変化材料の結晶化温度が第一の相変化材料の結晶化温度より低いことを特徴とする相変化メモリセル。

【請求項 2】

前記接続領域の断面積が前記絶縁領域の断面積未満であり、前記接続領域および絶縁領域の断面は前記二つの絶縁領域を接続する前記接続領域中の電流方向に垂直な方向に取る請求項 1 に記載のメモリセル。

【請求項 3】

前記接続領域および前記絶縁領域の上面視にて、前記接続領域の幅 (W2) が、前記絶縁領域の幅 (W1) 未満である請求項 2 に記載のメモリセル。

【請求項 4】

前記接続領域の厚さ (t2) が、前記絶縁領域の厚さ (t1) 未満である請求項 2 又は 3 に記載のメモリセル。

【請求項 5】

基板上に間隔をおいて第一の相変化材料により二つの絶縁領域を形成する工程と、第二の相変化材料により前記二つの絶縁領域を接続する接続領域を形成する工程を有し

前記第一の相変化材料と前記第二の相変化材料が異なる材料であり、前記第二の相変化材料の結晶化温度が第一の相変化材料の結晶化温度より低いことを特徴とする相変化メモリセルの形成方法。

【請求項 6】

前記二つの絶縁領域を形成する工程が、
前記基板上に前記第一の相変化材料の層を形成し、
かかる層をパターン化して前記二つの絶縁領域を形成することからなる請求項 5 に記載の方法。

【請求項 7】

前記パターン化の段階が、
前記第一の相変化材料により一つの領域を形成する第一のパターン化工程；及び、
かかる領域を二つの絶縁領域に分離する第二のパターン化工程からなる請求項 6 に記載の方法。

【請求項 8】

前記接続領域を形成する工程が、
前記第一の相変化材料のパターン化層上に第二の相変化材料の層を形成し；
この第二の相変化材料の層をパターン化して前記二つの絶縁領域を接続する接続領域を形成することからなる請求項 6 又は 7 に記載の方法。

【請求項 9】

前記接続領域を形成する工程が、
前記第一の相変化材料のパターン化層上に第二の相変化材料の層を形成し；
この第二の相変化材料の層を、前記第一の相変化材料により一つの領域を形成する第一のパターン化工程に用いたのと同じマスクを使用してパターン化して、前記二つの絶縁領域を接続する接続領域を形成することからなる請求項 7 に記載の方法。

【請求項 10】

前記第二の相変化材料の層を、前記接続領域および前記絶縁領域の上面視にて、前記接続領域の幅 (W2) が前記絶縁領域の幅 (W1) 未満となるようにパターン化する請求項 8 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は相変化メモリセルに関する。

【背景技術】

【0002】

標準的な相変化メモリー (PCM) ラテラル/ライン型セルは、マーチジン H. R. ランクホルスト (Martijn H. R. Lankhorst)、バス W. S. M. M. ケテラース (Bas W. S. M. M. Ketelaars) 及び R. A. M. ウォルターズ (R. A. M. Wolters) 著の研究論文、“将来のシリコンチップ用の低コストナノスケール不揮発性メモリ構想” *Nature Materials* (2005年3月13日に電子出版された)、並びに P. ハリング ボリバー (P. Haring Bolivar)、F. マーゲット (F. Mergert)、D. - H. キム (D. - H. Kim)、B. ハダム (B. Hadam) 及び H. クルツ (H. Kurz) 著の研究論文、“低電流消費の相変化ランダムアクセスメモリセル用ラテラルデザイン”、EPCOS - 2004 会議 (www.epcos.org/pdf_2004/19paper_haringbolivar.pdf を参照されたい) に記載されているように、砂時計パターン構造の形の幾何学的なくびれを考慮して設計されている。図 1 に示すように、電流 I は、相変化材料中に形成された中央部を通して、Al、WTi/TiN のスタックからなる外部接点又は電極間を流れる。メモリセルのかかる形状は、電流密度の局所的な増加を生じ、その結果ジュール効

10

20

30

40

50

果による発熱の増加をもたらす。デバイスの動作中、電流密度が最も高いこのくびれ部分が最初に溶融する。

【0003】

図1に示すように、中央部の幅Wを減少させてその断面積を減少させる代わりに、ハリング ポリマーの文献に開示されているように、PCM層の局部的薄肉化用いて相変材料の厚さtを局部的に減少させることにより垂直方向のくびれを得ることができる。

【0004】

問題は、寸法の縮小化に伴い、先溶融領域を幾何学的に限定する両方法とも、プロセス変動しがちなことにある。図1の砂時計形の幾何学的形状の制御は更に難しくなる。図2は、加工したメモリセルの寸法が設計したセルの寸法からの偏移を生ずるリソグラフ加工により発生した丸め効果を示す。実線は設計したセルを示し、また点線はリソグラフパターン化後のセルの周縁に相当する。かかる形状の変化及びそれによる拡張は、セル特性のより多くのばらつきを招くことになる。また、相変化膜厚を、ハリング ポリマーの文献に記載されているようなエッチングにより減少させる取り組みも、十分に制御されたプロセスではなく、前記ばらつきを増加させる。

【0005】

限界寸法の明確な領域(“ホットスポット”)を有し、動作中にかかるホットスポットにおいて電流密度の局部増加を生じる相変化メモリセルを形成するために更なる制御可能な方法が必要である。

【発明の開示】

【課題を解決するための手段】

【0006】

本発明の第一の態様によると、基板上に間隔をおいて並置され、第一の相変化材料により形成した二つの絶縁領域と、これら二つの絶縁領域を接続し、第二の相変化材料により形成した接続領域とを有し、前記第一の相変化材料と前記第二の相変化材料が異なる材料であり、前記第二の相変化材料の結晶化温度が第一の相変化材料の結晶化温度より低いことを特徴とする相変化メモリセルを提供する。このことは前記問題に対する解決策を提供するもので、より低温において相を転換する、例えば相変化プロセスを開始するに必要なエネルギー量が第一の相変化材料に較べて第二の相変化材料でより少ない第二のPCM材料を用いて材料特性を局部的に変化させることを含む。所定の電流密度に対して、かかる第二のPCM材料を含む領域がまず溶融し、その結果局所的な“ホットスポット”が得られる。

【0007】

本発明の第二の態様によると、基板上に間隔をおいて並置され、第一の相変化材料により形成した二つの絶縁領域と、これら二つの絶縁領域を接続し、第二の相変化材料により形成した接続領域とを有し、前記第一の相変化材料と前記第二の相変化材料が異なる材料であり、前記第二の相変化材料の結晶化温度が第一の相変化材料の結晶化温度より低いことを特徴とする相変化メモリセルの製造方法を提供し、かかる方法は、

基板上に間隔をおいて第一の相変化材料により二つの絶縁領域を形成する工程と、第二の相変化材料により前記二つの絶縁領域を接続する接続領域を形成する工程とを備える。

【発明を実施するための最良の形態】

【0008】

本発明の実施態様を、単に例として添付図面を参照して以下に説明する。

【0009】

本発明によるプロセスは、以下のようにして実施できる。GST225のような第一のPCMの層を基板上に溶着する。この第一PCM層を最初に、例えば、図2に示すような砂時計形状にパターン化する。かかる第一のパターン化工程において、TiWのような除去可能なハードマスクを使用することができる。かかるハードマスクを第一のPCM層上に形成し、パターン化する。同様に、パターン化したハードマスクを使用して、下側の第

10

20

30

40

50

一のPCM層をパターン化する。その後、第二のマスク(図3)を使用して、第一のパターン化PCM層内に活性領域(“ホットスポット”)、すなわち先熔融領域を定める。従って、第一のPCM層を二度目にパターン化してPCMセルにおける中央部の区域を除去し、これによって第一のPCM材料の二つの絶縁領域を形成する。この場合も、TiWのようなハードマスク層をこの第二のパターン化工程に第一のパターン化段階でなされたのと同様の方法で使用できる。他の実施態様において、図3の第一及び第二のマスクの両方を一緒にして、単一パターン化工程において両絶縁部を定める単一マスクにする。

【0010】

もしあれば、前記ハードマスク層をその後を選択的に除去する。次に、第一のPCM層の温度より低い温度で結晶化する第二のPCM材料の層を溶着する。この第二のPCM層はGe4とすることができる。かかる第二のPCM層を別の溶着工程で溶着するので、その厚さを第一のPCM層の厚さと無関係に選択することができる。第二のPCM層の厚さ t_2 、すなわち電流フローパスと垂直方向の断面積を減少(図4)する場合でも、第二のPCM層の抵抗率を第一のPCM層の抵抗率と同じ又はそれ未満と選択するので、この減少した断面積は第一のPCM層に較べて第二のPCM層内に電流密度の増加をもたらす。

10

【0011】

次に、第二のPCM層をパターン化して第一のPCM材料の二つの対応する絶縁領域の間に導電性パスを形成する。第一の考慮される選択肢として、第一のパターン化工程と同様の砂時計形状のマスク(例えば第一のマスク)を使用してもよい。この場合、二つのPCM層のスタックが互いに整列した層で形成される。

20

【0012】

このパターン化した第二のPCM層は第一のPCM層中に形成された一方の絶縁領域から他方の絶縁領域まで伸びて第一のPCM領域を分離する空隙を架橋するが、その幅 W_2 を空隙の幅 W_1 未満とすることができる(図5)。このようにして、第二のPCM層の電流密度を第一のPCM層に較べて増やすことができる。追加のマスクを使用するこのような解決策は、異なるマスクを使用して第二のPCM層をパターン化する第二の選択肢と見なすことができる。ハードマスク層は、もしあれば次に選択的に除去される。

【0013】

この新規の一体化した流れの利点は、材料及び幾何学的要素を一緒にして可制御性、従ってセル特性の均質性及び再現性を改善することにある。

30

【0014】

活性領域、例えば、“ホットスポット”を構成する領域に位置するPCM材料Ge4は、活性領域を電極に接続するPCM材料GST225より低い温度(従って、より低い電流密度を必要とする)で熔融、例えば再結晶する。図4に示すような活性領域におけるGST225の除去のため、断面積は活性領域において幅 W (砂時計形状により)だけでなく厚さ t も減少される。溶着による薄層の形成は、溶着したままの層の厚さを後エッチング加工により減少させるよりも更に制御可能性が高まることに注意されたい。

【0015】

この更なる制御の利点は、熔融が実質的に活性領域のみで生じ、且つ、かかる熔融が統計上の特性のばらつきがより小さい状態で生じることである。

40

【0016】

更なる利点は、電極と相変化材料間の界面での熔融発生の危険性を低下することであり、もしかかる危険性が低下しないと、凝離及び/又は信頼性の低下を招く。かかる利点は、GST225を周囲に使用することにより実質的に実現する。

【図面の簡単な説明】

【0017】

【図1A】図1Aは、シリコンウエファ上で加工したTiN接点及びAl結合パッドを有するPCMラインセルの一例の略断面の走査電子顕微鏡写真を示す。

【図1B】図1Bは、PCMラインセルの一例の略断面の平面図を示す。

【図2】図2は、PCMセルの一部の略平面図を示す。

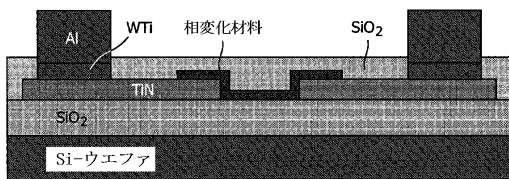
50

【図3】図3は、本発明により製造中のPCMセルの一部の略平面図を示す。

【図4】図4は、本発明によりPCMセルを製造中活性領域を薄肉化することを示す略断面図である。

【図5】図5は、本発明の第二の実施態様における活性領域の略上面図を示す。

【図1A】



【図1B】

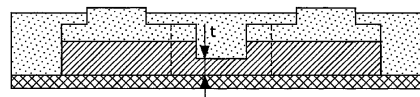
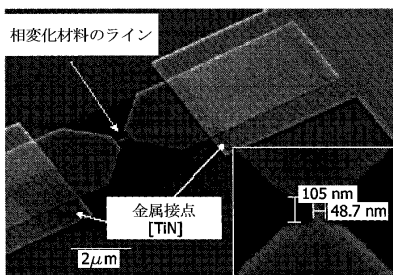
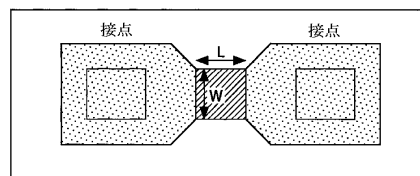


FIG. 1B

FIG. 1A

【図2】

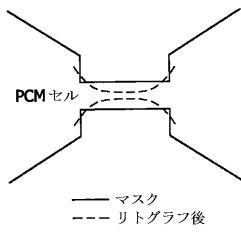


FIG. 2

【図3】

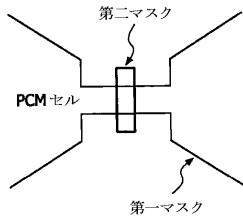


FIG. 3

【図4】

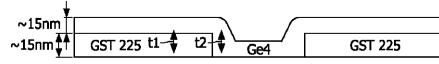


FIG. 4

【図5】

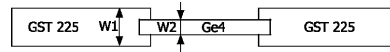


FIG. 5

フロントページの続き

- (74)代理人 100147485
弁理士 杉村 憲司
- (74)代理人 100072051
弁理士 杉村 興作
- (74)代理人 100114292
弁理士 来間 清志
- (74)代理人 100107227
弁理士 藤谷 史朗
- (74)代理人 100134005
弁理士 澤田 達也
- (74)代理人 100119530
弁理士 富田 和幸
- (72)発明者 ルドヴィク グー
イギリス国 サリー アールエイチ1 5エイチエイ レッドヒル クロス オーク レーン フ
ィリップス インテレクチュアル プロパティ アンド スタンダーズ内
- (72)発明者 ダーク ウーターズ
イギリス国 サリー アールエイチ1 5エイチエイ レッドヒル クロス オーク レーン フ
ィリップス インテレクチュアル プロパティ アンド スタンダーズ内
- (72)発明者 ジュティス リゾーニ
イギリス国 サリー アールエイチ1 5エイチエイ レッドヒル クロス オーク レーン フ
ィリップス インテレクチュアル プロパティ アンド スタンダーズ内
- (72)発明者 トーマス ギル
イギリス国 サリー アールエイチ1 5エイチエイ レッドヒル クロス オーク レーン フ
ィリップス インテレクチュアル プロパティ アンド スタンダーズ内

審査官 吉田 安子

- (56)参考文献 特開2004-274055(JP,A)
P.HARING BOLIVAR, "Lateral design for phase change random access memory cells with low
-current consumption", EUROPEAN SYMPOSIUM ON PHASE CHANGE AND OVONIC SCIENCE SYMPOSIUM
[ONLINE], 2004年 9月, URL, [http://www.epcos.org/pdf_2004/19paper_haringboliv
ar.pdf](http://www.epcos.org/pdf_2004/19paper_haringbolivar.pdf)

- (58)調査した分野(Int.Cl., DB名)
H01L 27/105
H01L 45/00