

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2011년 10월 13일 (13.10.2011)

PCT

(10) 국제공개번호
WO 2011/126209 A2

- (51) 국제특허분류:
H01L 31/042 (2006.01) H01L 31/18 (2006.01)
- (21) 국제출원번호: PCT/KR2011/000988
- (22) 국제출원일: 2011년 2월 15일 (15.02.2011)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2010-0031547 2010년 4월 6일 (06.04.2010) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): **한국기계연구원 (KOREA INSTITUTE OF MACHINERY & MATERIALS)** [KR/KR]; 대전광역시 유성구 장동 171, 305-343 Daejeon (KR).
- (72) 발명자: **김**
- (75) 발명자/출원인 (US 에 한하여): **김준동 (KIM, Joon-Dong)** [KR/KR]; 대전광역시 유성구 장동 171 번지, 305-343 Daejeon (KR). **한창수 (HAN, Chang-Soo)** [KR/KR]; 대전광역시 유성구 반석동 양지마을 예미지아파트 509 동 602 호, 305-150 Daejeon (KR).
- (74) 대리인: **팬코리아 특허법인 (PANKOREA PATENT AND LAW FIRM)**; 서울특별시 강남구 역삼동 649-10 서림빌딩, 135-080 Seoul (KR).

- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

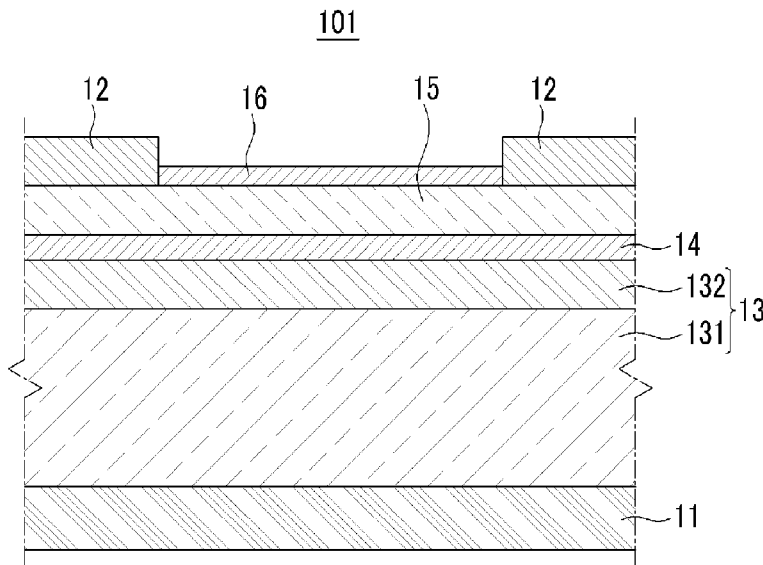
공개:

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

(54) Title: MULTI-SOLAR CELL HAVING PN JUNCTION AND SCHOTTKY JUNCTION AND MANUFACTURING METHOD THEREOF

(54) 발명의 명칭: PN 접합 및 쇼트키 접합을 갖는 다중 태양 전지 및 이의 제조 방법

[Fig. 1]



(57) Abstract: The present invention relates to a multi-solar cell having a PN junction and a Schottky junction and a manufacturing method thereof. According to one embodiment of the present invention, the solar cell comprises: a PN semiconductor layer which has a P-type semiconductor layer and an N-type semiconductor layer; a first electrode which is ohmic-joined onto a first surface of the PN semiconductor layer; a Schottky junction layer which is Schottky-joined onto a second surface facing the first surface of the PN semiconductor layer in an opposite direction; and a second electrode which is formed to join the Schottky junction layer.

(57) 요약서: 본 발명은 PN 접합 및 쇼트키 접합을 갖는 다중 태양 전지 및 이의 제조 방법에 관한 것으로서, 본 발명의 일 실시예에 따른 태양 전지는 P형 반도체층과 N형 반도체층을 갖는 PN 반도체층과 상기 PN 반도체층의 제 1 면에 오믹 접합된 제 1 전극과 상기 PN 반도체층의 상기 제

1 면과 반대방향을 향하는 제 2 면에 쇼트키 접합된 쇼트키 접합층, 및 상기 쇼트키 접합층과 접하도록 형성된 제 2 전극을 포함한다.

명세서

발명의 명칭: PN접합 및 쇼트키 접합을 갖는 다중 태양 전지 및 이의 제조 방법

기술분야

- [1] 본 발명은 태양 전지에 관한 것으로서 보다 상세하게는 PN접합 및 쇼트키 접합을 갖는 다중 태양 전지에 관한 것이다.

배경기술

- [2] 태양광을 전기에너지로 변환하는 광전변환소자인 태양 전지는 다른 에너지원과 달리 무한하고 환경 친화적이므로 시간이 갈수록 그 중요성이 증가하고 있다.
- [3] 특히 고유가와 화석연료 부존의 제한성은 재생에너지에 대한 이용을 증대시킬 것으로 보이며, 이중에 이동이 간편하고 휴대할 수 있는 태양 전지의 의존성은 더욱 커질 것으로 예측된다.
- [4] 태양전지의 구조 및 원리에 대해서 간단히 설명하면, 태양전지는 P(positive)형 반도체와 N(negative)형 반도체를 접합시킨 PN접합 구조를 하고 있으며, 이러한 구조의 태양전지에 태양광이 입사되면, 입사된 태양광이 가지고 있는 에너지에 의해 상기 반도체 내에서 정공(hole)과 전자(electron)가 발생한다. 이때, PN접합에서 발생한 전기장에 의해서 정공(+)은 P형 반도체쪽으로 이동하고 상기 전자(-)는 N형 반도체쪽으로 이동하여 전위가 발생하게 됨으로써 전력을 생산할 수 있다. 이와 같은 태양전지는 기판형 태양전지와 박막형 태양전지로 구분할 수 있다. 기판형 태양전지는 실리콘과 같은 반도체물질 자체를 기판으로 이용하여 태양전지를 제조한 것이고, 박막형 태양전지는 유리 등과 같은 기판 상에 박막의 형태로 반도체를 형성하여 태양전지를 제조한 것이다.
- [5] 기판형 태양전지는 박막형 태양전지에 비하여 효율이 다소 우수하기는 하지만, 공정상 두께를 최소화하는데 한계가 있고 고가의 반도체 기판을 이용하기 때문에 제조비용이 상승되는 단점이 있다. 박막형 태양전지는 기판형 태양전지에 비하여 효율이 다소 떨어지기는 하지만, 얇은 두께로 제조가 가능하고 저가의 재료를 이용할 수 있어 제조비용이 감소되는 장점이 있어 대량생산에 적합하다.
- [6] 그러나 기판형 태양 전지와 박막형 태양 전지의 경우에도 하나의 PN 반도체가 하나의 태양 전지를 형성하므로 공정이 복잡하고 전압을 높이기 위해서는 나란하게 배열된 태양 전지를 직렬로 연결해야 하는 문제가 있다.

발명의 상세한 설명

기술적 과제

- [7] 본 발명은 효율성이 향상된 PN접합 및 쇼트키 접합을 갖는 다중 태양 전지를 제공하고자 한다.

과제 해결 수단

- [8] 본 발명의 일 실시예에 따른 태양 전지는 P형 반도체층과 N형 반도체층이 적층 배치된 PN 반도체층과 상기 PN 반도체층의 제1 면에 오믹 접합된 제1 전극과 상기 PN 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합된 쇼트키 접합층, 상기 쇼트키 접합층과 접하도록 형성된 제2 전극, 및 상기 쇼트키 접합층과 상기 PN 반도체층 사이에는 절연성을 갖는 물질로 재결합 방지층을 포함한다.
- [9] 상기 재결합 방지층은 0.1nm 내지 10nm의 두께를 갖도록 형성될 수 있다. 또한, 상기 N형 반도체층이 상기 재결합 방지층과 접하도록 배치될 수 있으며, 상기 쇼트키 접합층은 상기 N형 반도체층 보다 더 큰 일함수를 갖도록 형성될 수 있다.
- [10] 상기 P형 반도체층이 상기 재결합 방지층과 접하도록 배치될 수 있으며, 상기 쇼트키 접합층은 상기 P형 반도체층 보다 더 작은 일함수를 갖도록 형성될 수 있다. 상기 PN 반도체층은 웨이퍼 형태로 이루어질 수 있는 바, 웨이퍼는 실리콘, GaAs로 이루어질 수 있다. 또한, 상기 PN 반도체층은 유기물질로 이루어질 수 있다.
- [11] 상기 쇼트키 접합층 상에는 반사 방지막이 부착될 수 있으며, 상기 반사 방지막은 SiOx 또는 SiN으로 이루어질 수 있다. 또한, 상기 반사 방지막은 0.1nm 내지 100nm의 두께를 갖도록 형성될 수 있다.
- [12] 상기 제1 전극에는 광투과성 기판이 접하도록 배치되고, 상기 PN 반도체층은 P형 반도체층과 N형 반도체층 및 상기 P형 반도체층과 상기 N형 반도체층 사이에 배치된 I(Intrinsic)형 반도체층을 갖는 박막 형태로 이루어질 수 있다.
- [13] 본 발명의 다른 측면에 따른 태양 전지는 P형 반도체층과 N형 반도체층을 갖는 PN 반도체층과, 상기 PN 반도체층의 제1 면에 오믹 접합된 제1 전극과, 상기 PN 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합된 쇼트키 접합층과, 상기 PN 반도체층의 상기 제2 면에 오믹 접합되며, 상기 쇼트키 접합층과 나란하게 배치된 오믹 금속층과, 상기 쇼트키 접합층 상에 형성된 제1 전면 전극과, 상기 오믹 금속층 상에 형성된 제2 전면 전극과, 상기 제2 전면 전극과 상기 제1 전극을 전기적으로 연결하는 제1 배선, 및 상기 제1 전면 전극과 상기 제1 전극을 전기적으로 연결하는 제2 배선을 포함한다.
- [14] 본 발명의 다른 측면에 따른 태양 전지는 P형 반도체층과 N형 반도체층을 갖는 PN 반도체층과, 상기 PN 반도체층의 제1 면에 오믹 접합된 제1 오믹 금속층과, 상기 PN 반도체층의 상기 제1 면에 쇼트키 접합된 제1 쇼트키 접합층과, 상기 PN 반도체층의 제1 면과 반대방향을 향하는 제2 면에 오믹 접합된 제2 오믹 금속층과, 상기 PN 반도체층의 상기 제2 면에 쇼트키 접합된 제2 쇼트키 접합층과, 상기 제1 쇼트키 접합층 상에 형성된 제1 전면 전극과, 상기 제1 오믹 금속층 상에 형성된 제2 전면 전극과, 상기 제1 전면 전극과 상기 제2 전면

- 전극을 전기적으로 연결하는 제1 배선, 및 상기 제1 전면 전극과 상기 제2 오믹 금속층을 전기적으로 연결하는 제2 배선을 포함한다.
- [15] 여기서 상기 제1 쇼트키 접합층은 상기 제2 오믹 금속층과 상하 방향으로 대응되는 위치에 배치되고, 상기 제1 오믹 금속층은 상기 제2 쇼트키 접합층과 상하 방향으로 대응되는 위치에 배치되며, 제2 쇼트키 접합층과 제2 오믹 금속층이 맞닿도록 배치될 수 있다.
- [16] 본 발명의 다른 측면에 따른 태양 전지는 P형 반도체층과 N형 반도체층을 갖는 PN 반도체층과, 상기 PN 반도체층의 제1 면에 오믹 접합된 제1 오믹 금속층과, 상기 PN 반도체층의 상기 제1 면에 쇼트키 접합된 제1 쇼트키 접합층과, 상기 PN 반도체층의 제1 면과 반대방향을 향하는 제2 면에 오믹 접합된 제2 오믹 금속층과, 상기 PN 반도체층의 상기 제2 면에 쇼트키 접합된 제2 쇼트키 접합층과, 상기 제1 쇼트키 접합층 상에 형성된 제1 전면 전극과, 상기 제1 오믹 금속층 상에 형성된 제2 전면 전극과, 상기 제1 전면 전극과 상기 제2 쇼트키 접합층을 전기적으로 연결하는 제1 배선, 및 상기 제2 전면 전극과 상기 제2 오믹 금속층을 전기적으로 연결하는 제2 배선을 포함한다.
- [17] 여기서 상기 제1 쇼트키 접합층은 상기 제2 오믹 금속층과 상하 방향으로 대응되는 위치에 배치되고, 상기 제1 오믹 금속층은 상기 제2 쇼트키 접합층과 상하 방향으로 대응되는 위치에 배치되며, 제2 쇼트키 접합층과 제2 오믹 금속층이 이격 배치될 수 있다.
- [18] 본 발명의 다른 측면에 따른 태양 전지는 광투과성 기판과, 상기 광투과성 기판 상에 형성되며, P형 반도체층과 N형 반도체층 및 상기 P형 반도체층과 상기 N형 반도체층 사이에 배치된 I(Intrinsic)형 반도체층을 갖는 PN 반도체층과, 상기 PN 반도체층의 제1 면에 쇼트키 접합된 제1 쇼트키 접합층과, 상기 PN 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합되며, 상기 광투과성 기판과 상기 PN 반도체층 사이에 배치된 제2 쇼트키 접합층, 및 상기 제1 쇼트키 접합층 상에 형성된 전극과, 상기 제1 쇼트키 접합층과 상기 PN 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 제1 재결합 방지층, 및 상기 제2 쇼트키 접합층과 상기 PN 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 제2 재결합 방지층을 포함한다.
- [19] 상기 제1 쇼트키 접합층은 상기 N형 반도체층보다 일함수가 더 큰 물질로 이루어져서 상기 N형 반도체층에 쇼트키 접합되고, 상기 제2 쇼트키 접합층은 상기 P형 반도체층보다 일함수가 더 작은 물질로 이루어져서 상기 P형 반도체층에 쇼트키 접합될 수 있으며, 상기 제1 쇼트키 접합층은 상기 P형 반도체층보다 일함수가 더 작은 물질로 이루어져서 상기 P형 반도체층에 쇼트키 접합되고, 상기 제2 쇼트키 접합층은 상기 N형 반도체층보다 일함수가 더 큰 물질로 이루어져서 상기 N형 반도체층에 쇼트키 접합될 수 있다.
- [20] 상기 태양 전지는 상기 제1 쇼트키 접합층과 상기 PN 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 제1 재결합 방지층과, 상기 제2 쇼트키

접합층과 상기 PN 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 제2 재결합 방지층을 더 포함할 수 있다.

- [21] 본 발명의 일 실시예에 따른 태양 전지의 제조 방법은 P형 반도체층과 N형 반도체층을 갖는 PN 반도체층을 마련하는 PN 반도체층 준비 단계와 상기 PN 반도체층 상에 절연성을 갖는 재결합 방지층을 형성하는 재결합 방지층 형성 단계와 상기 PN 반도체층에 쇼트키 접합된 금속층을 형성하는 쇼트키 접합층 형성 단계, 및 상기 쇼트키 접합층 상에 도전성을 갖는 전면 전극을 형성하는 전면 전극 형성 단계를 포함한다.

- [22] 상기 PN 반도체층 형성 단계는 웨이퍼를 도핑하여 N형 반도체층을 형성하는 웨이퍼 도핑 단계와 PN 반도체층의 배면에 제1 전극을 형성하는 제1 전극 형성 단계를 포함할 수 있으며, PN 반도체층 준비 단계는 N형 반도체층의 페르미 준위를 증가시키는 페르미 준위 조절 단계를 더 포함할 수 있다.

발명의 효과

- [23] 본 발명에 의한 태양 전지는 PN접합 반도체층과 쇼트키 접합층이 직렬로 연결된 2개의 태양 전지를 형성하므로 빛을 전기로 변환하므로 광전효율이 향상된다. 또한, 2 개의 공핍 영역이 형성되므로 개방회로전압(OCV)이 향상된다.

- [24] 또한, PN접합 반도체층의 양면에 쇼트키 접합층을 형성하는 것으로 3개의 태양 전지가 직렬로 연결된 효과를 갖는다. 이에 따라 직렬로 연결된 태양 전지를 용이하게 제작할 수 있을 뿐만 아니라, 태양 전지의 광효율 및 개방회로전압이 향상된다.

도면의 간단한 설명

- [25] 도 1은 본 발명의 제1 실시예에 따른 태양 전지를 도시한 단면도이다.
 [26] 도 2는 본 발명의 제1 실시예에 따른 태양 전지를 도시한 평면도이다.
 [27] 도 3은 본 발명의 제1 실시예에 따른 태양 전지의 제조 방법을 설명하기 위한 흐름도이다.
 [28] 도 4a는 본 발명의 제1 실시예에 따른 태양 전지의 PN 반도체층의 작동원리를 설명하기 위한 개략적인 구성도이다.
 [29] 도 4b는 본 발명의 제1 실시예에 따른 태양 전지의 쇼트키 접합층과 N형 반도체층의 작동원리를 설명하기 위한 개략적인 구성도이다.
 [30] 도 5는 본 발명의 제2 실시예에 따른 태양 전지를 도시한 단면도이다.
 [31] 도 6은 본 발명의 제3 실시예에 따른 태양 전지를 도시한 단면도이다.
 [32] 도 7은 본 발명의 제3 실시예에 따른 태양 전지를 도시한 평면도이다.
 [33] 도 8은 본 발명의 제4 실시예에 따른 태양 전지를 도시한 단면도이다.
 [34] 도 9는 본 발명의 제5 실시예에 따른 태양 전지를 도시한 단면도이다.
 [35] 도 10은 본 발명의 제5 실시예의 변형예에 따른 태양 전지를 도시한 단면도이다.

- [36] 도 11은 본 발명의 제6 실시예에 따른 태양 전지를 도시한 단면도이다.
 [37] 도 12는 본 발명의 제7 실시예에 따른 태양 전지를 도시한 단면도이다.

발명의 실시를 위한 형태

- [38] 또한 본 발명에 있어서 '~상에'라 함은 대상부재의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력방향을 기준으로 상부에 위치하는 것을 의미하는 것은 아니다. 또한, 본 기재에 있어서 'PN 접합'이라 함은 P형 반도체와 N형 반도체가 접합된 구조를 의미하는 것으로 P형 반도체와 N형 반도체 사이에 I형 반도체가 개재된 PIN접합을 포함하는 넓은 의미의 PN 접합으로 정의한다.
- [39] 이하, 첨부된 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 이하에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조부호를 붙였다.
- [40] 도 1은 본 발명의 제1 실시예에 따른 태양 전지를 도시한 단면도이다.
- [41] 도 1을 참조하여 설명하면, 본 실시예에 따른 태양 전지는 PN 반도체층(13)과 PN 반도체층(13)의 제1 면에 접하도록 배치된 제1 전극(11)과 PN 반도체층(13)의 제1 면과 반대 방향을 향하는 제2 면에 접하도록 배치된 쇼트키 접합층(15)과 쇼트키 접합층(15)과 PN 반도체층(13) 사이에 형성된 재결합 방지층(14), 및 쇼트키 접합층(15)과 접하도록 형성된 제2 전극(12)을 포함한다.
- [42] PN 반도체층(13)은 웨이퍼 형태로 이루어지며, P형 반도체층(131)과 N형 반도체층(132)을 포함한다. PN 반도체층(13)은 결정형 실리콘으로 이루어지는 바, P형의 성질을 갖는 결정질 실리콘에 N형 물질을 도핑하여 PN 반도체층(13)을 얻을 수 있다. 또한, 웨이퍼는 실리콘 이외에 GaAs로 이루어질 수 있다.
- [43] 본 발명이 이에 제한되는 것은 아니며, PN 반도체층은 유기물질로 이루어질 수 있는 바, 이때, PN 반도체층은 PPV, P3HT, P3OT 등의 N형 물질(Electron donor)과 C60, PCBCR, PCBCa 등의 P형 물질(Electron acceptor)이 적용될 수 있다.
- [44] PN 반도체층(13)의 배면에는 옴릭 접합으로 결합된 제1 전극(11)이 형성된다. 제1 전극(11)은 PN 반도체층(13)의 배면에 전체적으로 형성되며, 알루미늄 등의 금속 소재로 이루어질 수 있다.
- [45] PN 반도체층(13)에서 배면 쪽에는 P형 반도체층(131)이 배치되고, 전면 쪽에는 N형 반도체층(132)이 배치된다. 한편, PN 반도체층(13)의 전면에는 재결합 방지층(14)이 형성된다. 재결합 방지층(14)은 절연성을 갖는 Oxide, SiOx, SiNx 등을 포함하는 물질로 이루어질 수 있다. 재결합 방지층(14)은 0.1nm 내지 10nm의 두께로 형성되며, 빛에 의하여 발생된 캐리어가 재결합되는 것을 방지하여 전압 특성을 향상시킨다. 재결합 방지층(14)의 두께가 0.1nm 보다 더

작게 형성되면 여기된 전자가 정공과 재결합하는 문제가 발생하며, 재결합 방지층(14)의 두께가 10nm 보다 더 크게 형성되면 저항이 지나치게 증가하는 문제가 발생한다.

- [46] 본 실시예에서는 광효율 향상을 위하여 PN 반도체층(13)과 쇼트키 접합층(15) 사이에 재결합 방지층(14)이 형성된 것으로 예시하고 있으나, 본 발명이 이에 제한되는 것은 아니며 쇼트키 접합층(15)이 PN 반도체층(13)과 직접 접촉하도록 형성될 수도 있다.
- [47] 재결합 방지층(14) 상에는 PN 반도체층(13)과 쇼트키 접합된 쇼트키 접합층(15)이 형성된다. 쇼트키 접합층(15)은 N형 반도체층(132)과 대향하도록 배치되며 N형 반도체층(132)보다 더 큰 일함수를 갖는 물질로 이루어진다. 쇼트키 접합층(15)의 소재는 특정한 금속에 제한되지 않으며, N형 반도체층(132)보다 더 큰 일함수를 갖는 다면 다양한 종류의 금속이 적용될 수 있다. 또한, 쇼트키 접합층(15)은 금속, ITO, ATO, IZO, AZO 등을 포함하는 물질로 이루어질 수 있다. 쇼트키 접합층(15)에 ITO, ATO, IZO, AZO 등이 혼합되면, 전기 전도성을 저하시키지 않으면서도 쇼트키 접합층(15)의 광투과성이 향상된다.
- [48] 쇼트키 접합층(15)의 두께는 1nm ~ 20nm로 이루어질 수 있다. 쇼트키 접합층(15)의 두께가 1nm보다 더 작으면 공핍층이 제대로 형성되지 못하는 문제가 발생할 수 있으며, 쇼트키 접합층(15)의 두께가 20nm보다 더 크면 빛의 투과 효율이 현저히 저하되는 문제가 발생한다.
- [49] 쇼트키 접합층(15) 상에는 반사 방지막(16)이 형성되는 바, 반사 방지막(16)은 쇼트키 접합층(15)와 제2 전극(12) 사이에 배치된다. 반사 방지막(16)은 SiO_x, SiN로 이루어질 수 있으며, 두께는 0.1nm 내지 100nm로 형성될 수 있다.
- [50] 재결합 방지층(14)과 쇼트키 접합층(15)은 광투과성을 갖도록 충분히 작은 두께로 형성된다. 재결합 방지층(14)과 쇼트키 접합층(15)의 광투과성은 클수록 유리하나, 적어도 50% 이상의 빛을 투과시킬 수 있도록 형성된다.
- [51] 도 1 및 도 2에 도시된 바와 같이 쇼트키 접합층(15) 상에는 제2 전극(12)이 형성되는 바, 제2 전극(12)은 일방향으로 길게 이어진 띠 형상으로 이루어진다. 제2 전극은 은(Ag), 백금(Pt) 등의 전기 전도성이 우수한 금속으로 이루어진다. 제2 전극(12)은 제1 전극(11)과 반대 방향을 향하는 면에 배치되며, 제1 전극(11)을 배면 전극, 제2 전극(12)을 전면 전극이라고 정의할 수도 있다.
- [52] 제2 전극(12)은 복수 개가 이격 배치되며, 각 제2 전극들(12)에는 제2 전극들(12)을 전기적으로 연결하는 버스 바(17)가 형성된다. 제2 전극(12) 및 버스 바(17)는 저항이 낮고 전기 전도도가 우수한 Cu, Ag 등으로 이루어질 수 있다.
- [53] 도 3을 참조하여 제1 실시예에 따른 태양 전지의 제조 방법에 대하여 설명한다.
- [54] 본 실시예에 따른 태양 전지(101)의 제조 방법은 PN 반도체층(13) 준비 단계(S101)와 재결합 방지층(14) 형성 단계(S102)와 쇼트키 접합층(15) 형성

- 단계(S103)와 제2 전극(12) 형성 단계(S104)를 포함한다.
- [55] PN 반도체층(13) 준비 단계(S101)는 웨이퍼를 도핑하여 P형 반도체층(131) 상에 N형 반도체층(132)을 형성하는 웨이퍼 도핑 단계와 웨이퍼의 배면에 제1 전극(11)을 형성하는 제1 전극(11) 형성 단계를 더 포함할 수 있다.
- [56] 웨이퍼는 통상적으로 태양전지에 적용되는 결정질 실리콘으로 이루어질 수 있으며, 웨이퍼의 제작 방법은 널리 알려져 있으므로 이에 대한 자세한 설명은 생략한다.
- [57] 웨이퍼 도핑 단계는 인(P), 아세나이드(As) 등의 5족 물질을 도핑하여 형성할 수 있다. 제1 전극(11) 형성 단계는 알루미늄 등의 금속을 증착, 코팅 등의 방법으로 웨이퍼의 배면에 제1 전극(11)을 형성한다.
- [58] PN 반도체층(13) 준비 단계(S101)는 N형 반도체층(132)의 페르미 준위를 증가시키는 페르미 준위 조절 단계를 더 포함할 수 있다. 페르미 준위 조절 단계는 N형 반도체층(132)을 형성한 후, 암모니아(NH₃), 산소 등의 가스를 이용하여 N형 반도체층(132)의 페르미 준위를 증가시킬 수 있다. 또한, 페르미 준위의 조절 방법은 칼륨(K), 브롬(Br) 등의 기능 분자와 반응 및 열처리하는 방식, 폴리머(PEI) 물질과의 연결 체인을 이용하는 방식, 및 알루미늄 등과 같은 금속을 도핑하는 방법 등이 적용될 수 있다.
- [59] 한편, 재결합 방지층(14) 형성 단계(S102)에서는 N형 반도체층(132)에 Oxide, SiO_x, SiN_x 등의 물질을 증착 등의 방법으로 형성한다. 쇼트키 접합층(15) 형성 단계(S103)에서는 재결합 방지층(14) 상에 쇼트키 접합층(15)을 증착, 스퍼터링, 코팅 등의 방법으로 형성한다. 쇼트키 접합층(15)은 금속, ITO, ATO, IZO, AZO 등을 포함하는 물질로 이루어질 수 있다.
- [60] 제2 전극(12) 형성 단계(S104)는 증착, 코팅 등의 방법으로 쇼트키 접합층(15) 상에 제2 전극(12)을 형성한다. 제2 전극은 은(Ag), 백금(Pt) 등의 전기 전도성이 우수한 금속으로 이루어질 수 있다.
- [61] 도 4a 및 도 4b를 참조하여 제1 실시예에 따른 태양 전지(101)의 작용에 대하여 설명한다. 빛이 입사하면 P형 반도체층(131)과 N형 반도체층(132)이 접하는 제1 공핍영역(A1)에서 빛에 의하여 전자가 여기되고 여기된 전자는 N형 반도체층(132)으로 이동하여 전압차가 발생한다. 또한, N형 반도체층(132)과 쇼트키 접합층(15)이 접하는 부분에는 제2 공핍 영역(A2)이 형성되는 바, 빛이 입사하면 제2 공핍 영역(A2)에서 자유 전자가 발생하고, 이에 따라 전압차가 발생한다. N형 반도체층(132)에 전자가 축적되면 터널 효과(tunnel effect)에 의하여 전자가 장벽을 넘어서 쇼트키 접합층(15)으로 이동하여 외부로 인출될 수 있다.
- [62] 본 실시예에 따르면 PN 반도체층(13)이 하나의 태양 전지가 되고, N형 반도체층(132)과 쇼트키 접합층(15)이 다른 하나의 태양 전지가 되므로 2 개의 태양 전지가 직렬로 연결된 것과 동일한 효과를 갖는다. 또한, 종래의 웨이퍼 형태의 태양 전지 상에 쇼트키 접합층(15)을 형성하는 것으로 간단하게 다중

태양 전지를 형성할 수 있으므로 제작이 용이하고 원가가 절감되는 효과를 얻을 수 있다. 본 기재의 태양 전지는 하나의 쇼트키 접합층(15)을 형성하는 것으로 직렬로 연결된 태양 전지를 얻을 수 있으므로 박막 태양 전지와 같이 복수 개의 PIN 반도체층을 형성하는 것보다 제작에 있어서 훨씬 유리하다.

- [63] 도 5는 본 발명의 제2 실시예에 따른 태양 전지를 도시한 단면도이다. 도 5를 참조하여 설명하면, 본 실시예에 따른 태양 전지(102)는 PN 반도체층(23)과 PN 반도체층(23)의 일면에 접하도록 배치된 제1 전극(21)과 PN 반도체층(23)의 일면과 반대 방향을 향하는 타면과 대향하도록 배치된 쇼트키 접합층(25)과 쇼트키 접합층(25)과 PN 반도체층(23) 사이에 형성된 재결합 방지층(24), 및 쇼트키 접합층(25)과 접하도록 형성된 제2 전극(22)을 포함한다.
- [64] 본 실시예에 따른 태양 전지(102)는 PN 반도체층(23), 및 쇼트키 접합층(25)의 구조를 제외하고는 상기한 제1 실시예에 따른 태양 전지와 동일한 구조로 이루어지므로 동일한 구조에 대한 중복 설명은 생략한다.
- [65] PN 반도체층(23)은 반도체 웨이퍼로 이루어지며, N형 반도체층(231)과 P형 반도체층(232)을 포함한다. PN 반도체층(23)은 결정형 실리콘으로 이루어지는 바, N형의 성질을 갖는 결정질 실리콘에 P형 물질을 도핑하여 PN 반도체층(23)을 얻을 수 있다.
- [66] 쇼트키 접합층(25)은 P형 반도체층(232)과 쇼트키 접합되는 바, 쇼트키 접합층(25)은 P형 반도체층(232)보다 일함수가 더 작은 물질로 이루어진다. 이에 따라 쇼트키 접합층(25)과 P형 반도체층(232)이 접하는 영역에도 공핍 영역이 형성된다.
- [67] 이와 같이 본 실시예에 따르면 PN 접합 태양 전지와 쇼트키 접합 태양 전지가 직렬로 연결된 구조의 태양 전지를 얻을 수 있다.
- [68] 도 6은 본 발명의 제3 실시예에 따른 태양 전지를 도시한 단면도이고, 도 7은 본 발명의 제3 실시예에 따른 태양 전지를 도시한 평면도이다.
- [69] 도 6 및 도 7을 참조 설명하면, 본 실시예에 따른 태양 전지(103)는 PN 반도체층(33)과 PN 반도체층(33)의 일면에 접하도록 배치된 제1 전극(31)과 PN 반도체층(33)의 일면과 반대 방향을 향하는 타면에 접하도록 배치된 재결합 방지층(34), 및 재결합 방지층(34) 상에 형성된 쇼트키 접합층(35)과 오믹 금속층(36)을 포함한다.
- [70] PN 반도체층(33)은 P형 반도체층(331)과 P형 반도체층(331) 상에 형성된 N형 반도체층(332)을 포함하며, 상기한 제1 실시예에 따른 PN 반도체층과 동일한 구조로 이루어진다. 재결합 방지층(34)은 Oxide, SiOx, SiNx 등의 물질로 이루어진다.
- [71] 재결합 방지층(34) 상에는 쇼트키 접합층(35)과 오믹 금속층(36)이 이격 배치되는 바, 쇼트키 접합층(35)은 N형 반도체층(332)보다 일함수가 더 큰 물질로 이루어져 N형 반도체층(332)에 쇼트키 접합되고, 오믹 금속층(36)은 N형 반도체층(332)보다 일함수가 더 작은 물질로 이루어져 N형 반도체층(332)에

오믹 접합된다. 쇼트키 접합층(35)과 오믹 금속층(36)은 동일한 평면 상에서 나란하게 배치된다.

- [72] 쇼트키 접합층(35) 상에는 제1 전면 전극(321)이 배치되고, 오믹 금속층(36) 상에는 제2 전면 전극(322)이 배치된다. 쇼트키 접합층(35)과 오믹 금속층(36), 제1 전면 전극(321), 제2 전면 전극(322) 및 재결합 방지층(34)은 빛이 PN 반도체층(33)으로 입사될 수 있도록 충분히 작은 두께를 갖는다.
- [73] 한편, P형 반도체층(331)과 접하도록 제1 전극(31)이 형성되는 바, 제1 전극(31)은 알루미늄 등의 금속으로 이루어진다.
- [74] 본 실시예에 따르면 빛이 입사할 때, P형 반도체층(331)과 N형 반도체층(332)이 접하는 공핍 영역에서 전자가 생성되고, N형 반도체층(332)과 쇼트키 접합층(35)이 접하는 공핍 영역에서 전자가 생성된다.
- [75] 쇼트키 접합층(35)과 N형 반도체층(332) 사이에서 형성된 전자는 P형 반도체층(331)을 거쳐서 제1 전극(31)으로 이동하거나 제2 전면 전극(322)으로 이동한다. 한편, P형 반도체층(331)과 N형 반도체층(332) 사이에서 형성된 전자는 제1 전극(31)으로 이동한다.
- [76] 본 실시예에 따르면 제1 전면 전극(321)에서 제1 전극(31)으로 이동하는 전자의 흐름에서 쇼트키 접합층(35)과 N형 반도체층(332)이 제1 단위 전지가 되며 P형 반도체층(331)과 N형 반도체층(332)이 제2 단위 전지가 된다. 또한, 제1 전면 전극(321)에서 제2 전면 전극(322)으로 이동하는 전자의 흐름에서 쇼트키 접합층(35)과 N형 반도체층(332)이 제3 단위 전지가 된다. 이와 같이 본 실시예에 따르면 3개의 태양 전지가 형성된다.
- [77] 제2 전면 전극(322)과 제1 전극(31)이 제1 배선(371)을 통해서 전기적으로 연결되고, 제1 전면 전극(321)과 제1 전극(31)이 제2 배선(372)을 통해서 축전지(373)에 연결되면, 제1 단위 전지와 제2 단위 전지는 직렬로 연결되고, 제3 단위 전지는 이들에 병렬로 연결된다.
- [78] 도 8은 본 발명의 제4 실시예에 따른 태양 전지를 도시한 단면도이다.
- [79] 도 8을 참조하여 설명하면, 본 실시예에 따른 태양 전지(104)는 PN 반도체층(43)과 PN 반도체층(43)의 일면에 접하도록 배치된 제1 전극(48)과 PN 반도체층(43)의 일면과 반대 방향을 향하는 타면과 대향하도록 배치된 쇼트키 접합층(46)과 쇼트키 접합층(46)과 PN 반도체층(43) 사이에 형성된 재결합 방지층(45), 및 쇼트키 접합층(46)과 접하도록 형성된 제2 전극(47)을 포함한다.
- [80] 본 실시예에 따른 태양 전지(104)는 광투과성 기판(41) 상에 형성된 박막 형태의 태양 전지로 이루어진다. 광투과성 기판(41)은 유리 또는 폴리머 재질의 기판으로 이루어질 수 있다. 광투과성 기판(41) 상에는 나노 크기의 미세 돌기들이 형성된 반사 방지막이 부착될 수 있다. 반사 방지막은 SiO_x, SiN로 이루어질 수 있으며, 두께는 0.1nm 내지 100nm로 형성될 수 있다.
- [81] 광투과성 기판(41)은 제1 전극(48)과 접하도록 배치되는 바, 광투과성 기판(41) 상에 제1 전극(48)이 형성된다. 제1 전극(48)은 ITO, IZO, FTO 등의 투명 소재로

이루어진다. 한편, PN 반도체층(43)은 박막 형태로 이루어지는 바, P형 반도체층(431)과 N형 반도체층(432) 및 P형 반도체층(431)과 N형 반도체층(432) 사이에 형성된 I(intrinsic)형 반도체층(433)을 포함한다. 이러한 박막 태양 전지의 PIN 접합 구조는 널리 알려져 있으므로 자세한 설명은 생략한다. 여기서 I(intrinsic)형 반도체층(433)은 진성 반도체 물질로 이루어진다.

- [82] 이러한 PN 반도체층은 InP, InGaP, CdSe, CdS, ZnSe, ZnS, ZnTe 등을 포함하는 물질로 이루어질 수 있다.
- [83] 이러한 PN 반도체층(43) 상에 재결합 방지층(45)과 쇼트키 접합층(46) 및 제2 전극(47)이 순차적으로 적층된다. 재결합 방지층(45)과 쇼트키 접합층(46) 및 제2 전극(47)은 상기한 제1 실시예에 따른 태양 전지와 동일한 구조로 이루어지므로 중복 설명은 생략한다.
- [84] 이와 같이 본 실시예에 따르면 박막 태양 전지 상에 쇼트키 접합층(46)을 형성함으로써, 다중 태양 전지를 용이하게 제작할 수 있다.
- [85] 도 9는 본 발명의 제5 실시예에 따른 태양 전지를 도시한 단면도이다.
- [86] 본 실시예에 따른 태양 전지(105)는 PN 반도체층(53)과 PN 반도체층(53)의 일면에 대향하도록 배치된 제1 쇼트키 접합층(551)과 제1 오믹 금속층(552), PN 반도체층(53)의 일면과 반대 방향을 향하는 타면과 대향하도록 배치된 제2 쇼트키 접합층(541)과 제2 오믹 금속층(542)을 포함한다.
- [87] 제1 쇼트키 접합층(551)은 PN 반도체층(53)의 제1 면에 쇼트키 접합되고, 제1 오믹 금속층(552)은 PN 반도체층(53)의 제1 면에 오믹 접합된다. 제2 쇼트키 접합층(541)은 PN 반도체층(53)의 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합되며, 제2 오믹 금속층(542)은 PN 반도체층(53)의 제2 면에 오믹 접합된다.
- [88] 또한, PN 반도체층(53)과 제1 쇼트키 접합층(551) 및 제1 오믹 금속층(552) 사이에는 제1 재결합 방지층(57)이 형성되고, PN 반도체층(53)과 제2 쇼트키 접합층(541) 및 제2 오믹 금속층(542) 사이에는 제2 재결합 방지층(56)이 형성된다. 또한, 제1 쇼트키 접합층(551) 상에는 제1 전면 전극(521)이 형성되고, 제1 오믹 금속층(552) 상에는 제2 전면 전극(522)이 형성된다.
- [89] 본 실시예에 따른 태양 전지(105)는 광투과성 기판(51) 상에 형성된 박막 형태의 태양 전지로 이루어진다. 광투과성 기판(51)은 유리 또는 폴리머 재질의 기판으로 이루어질 수 있다.
- [90] 광투과성 기판(51) 상에 제2 쇼트키 접합층(541) 및 제2 오믹 금속층(542)이 형성된다. 제2 쇼트키 접합층(541) 및 제2 오믹 금속층(542)은 광투과성 기판(51) 상에서 나란하게 배치된다.
- [91] 한편, PN 반도체층(53)은 박막 형태로 이루어지는 바, P형 반도체층(531)과 N형 반도체층(532) 및 P형 반도체층(531)과 N형 반도체층(532) 사이에 형성된 I(intrinsic)형 반도체층(533)을 포함한다.
- [92] 이러한 PN 반도체층(53) 상에 재결합 방지층(57)이 형성되고, 재결합 방지층(57) 상에 제1 쇼트키 접합층(551)과 제1 오믹 금속층(552)이 나란하게

형성된다.

- [93] 제1 쇼트키 접합층(551)과 대응되는 하부의 위치에 제2 오믹 금속층(542)이 형성되고, 제1 오믹 금속층(552)과 대응되는 하부의 위치에 제2 쇼트키 접합층(541)이 형성된다.
- [94] 제1 쇼트키 접합층(551)은 N형 반도체층(532)보다 일함수가 더 큰 물질로 이루어지며, 제2 쇼트키 접합층(541)은 P형 반도체층(531)보다 일함수가 더 작은 물질로 이루어진다. 또한, 제1 오믹 금속층(552)은 N형 반도체층(532)보다 일함수가 더 작은 물질로 이루어지며, 제2 오믹 금속층(542)은 P형 반도체층(531)보다 일함수가 더 큰 물질로 이루어진다.
- [95] 본 실시예에 따르면, 제1 쇼트키 접합층(551)과 N형 반도체층(532) 사이, PN 반도체층(53), 제2 쇼트키 접합층(541)과 P형 반도체층(531) 사이에서 전자가 생성된다.
- [96] 전자의 흐름을 살펴보면, 제1 쇼트키 접합층(551)과 N형 반도체층(532) 사이 및 제1 쇼트키 접합층(551)의 아래에 위치하는 PN 반도체층(53)에서 생성된 전자는 제2 오믹 금속층(542)으로 이동하고, 제2 쇼트키 접합층(541)과 P형 반도체층(531) 사이 및 제2 쇼트키 접합층(541)의 위에 위치하는 PN 반도체층(53)에서 생성된 전자는 제2 쇼트키 접합층(541)으로 이동한다.
- [97] 이에 본 실시예에 따르면 제1 쇼트키 접합층(551)과 N형 반도체층(532)이 제1 단위 전지가 되고, 제1 쇼트키 접합층(551)의 아래에 위치하는 PN 반도체층(53)이 제2 단위 전지가 되며, 제2 쇼트키 접합층(541)과 P형 반도체층(531)이 제3 단위 전지가 되고, 제2 쇼트키 접합층(541)의 위에 위치하는 PN 반도체층(53)이 제4 단위 전지가 된다.
- [98] 제1 전면 전극(521)과 제2 전면 전극(522)이 제1 배선(581)에 의하여 전기적으로 연결되고, 제2 쇼트키 접합층(541)과 제2 오믹 금속층(542)이 서로 맞닿아 전기적으로 연결되며, 제1 전면 전극(521)과 제2 오믹 금속층(542)이 제2 배선(582)에 의하여 축전지(583)와 전기적으로 연결되면 제1 단위 전지와 제2 단위 전지가 직렬로 연결되고, 제3 단위 전지와 제4 단위 전지가 직렬로 연결되고, 직렬로 연결된 전지 집합들이 병렬로 연결된다.
- [99] 도 10은 본 발명의 제5 실시예의 변형예에 따른 태양 전지를 도시한 단면도이다.
- [100] 도 10을 참조하여 설명하면, 본 실시예에 따른 태양 전지(105')에서는 제2 쇼트키 접합층(541)과 제2 오믹 금속층(542)은 서로 이격 배치된다. 상기한 구성 및 배선을 제외하고는 제5 실시예에 따른 태양 전지와 동일한 구조로 이루어진다.
- [101] 제1 전면 전극(521)은 제2 쇼트키 접합층(541)과 제1 배선(591)을 통해서 전기적으로 연결되고, 제2 전면 전극(522)과 제2 오믹 금속층(542)에는 축전지(593)가 제2 배선(592)을 통해서 전기적으로 연결된다.
- [102] 이에 따라 본 실시예에 의하면 제1 단위 전지와 제2 단위 전지, 제3 단위 전지 및

제4 단위 전지가 직렬로 연결된다.

[103] 도 11은 본 발명의 제6 실시예에 따른 태양 전지를 도시한 단면도이다.

[104] 도 11을 참조하여 설명하면, 본 실시예에 따른 태양 전지(106)는 광투과성 기관(61)과, 광투과성 기관(61) 상에 형성된 PN 반도체층(63)과 PN 반도체층(63)의 제1 면에 쇼트키 접합된 제1 쇼트키 접합층(66)과 PN 반도체층(63)의 제2 면에 쇼트키 접합된 제2 쇼트키 접합층(68), 및 제1 쇼트키 접합층(66) 상에 형성된 전극(67)을 포함한다. 여기서 PN 반도체층(63)의 제2면은 제1면과 반대 방향을 향하는 면이 된다.

[105] 본 실시예에 따른 태양 전지(106)는 광투과성 기관(61) 상에 형성된 박막 형태의 태양 전지로 이루어진다. 광투과성 기관(61)은 유리 또는 폴리머 재질의 기관으로 이루어질 수 있다.

[106] PN 반도체층(63)은 박막 형태로 이루어지는 바, P형 반도체층(631)과 N형 반도체층(632) 및 P형 반도체층(631)과 N형 반도체층(632) 사이에 형성된 I형 반도체층(633)을 포함한다. 이러한 박막 태양 전지의 PIN 접합 구조는 널리 알려져 있으므로 자세한 설명은 생략한다.

[107] 제1 쇼트키 접합층(66)은 PN 반도체층(63) 상에 배치되며, N형 반도체층(632)에 쇼트키 접합된다. 제1 쇼트키 접합층(66)은 N형 반도체층(632)보다 일함수가 더 큰 물질로 이루어진다. 제1 쇼트키 접합층(66)과 N형 반도체층 사이에는 절연 물질로 이루어진 제1 재결합 방지층(65)이 형성된다.

[108] 제2 쇼트키 접합층(68)은 광투과성 기관(61)과 PN 반도체층(63) 사이에 배치되며 P형 반도체층(631)에 쇼트키 접합된다. 제2 쇼트키 접합층(68)은 P형 반도체층(631)보다 일함수가 더 작은 물질로 이루어진다.

[109] 이때, 제2 쇼트키 접합층(68)은 광투과성 기관과 접하도록 배치되며 제2 쇼트키 접합층(68)과 P형 반도체층(631) 사이에는 절연 물질로 이루어진 제2 재결합 방지층(64)이 형성된다.

[110] 제1 쇼트키 접합층(66)과 제2 쇼트키 접합층(68)은 광투과성을 갖도록 1nm 내지 20nm의 두께로 형성된다. 이에 따르면 양면으로 입사하는 광에 의하여 전력을 생산할 수 있다.

[111] 전극(67)과 제2 쇼트키 접합층(68)에 축전지를 연결하면, 제1 쇼트키 접합층(66)과 N형 반도체층(632)이 하나의 태양 전지를 이루고, PN 반도체층(63)이 하나의 태양 전지를 이루며, P형 반도체층(631)과 제2 쇼트키 접합층(68)이 하나의 태양 전지를 이루어서, 3개의 태양 전지가 직렬로 연결된 구조가 된다.

[112] 본 실시예에 따르면 PN 반도체층(63)의 양면에 쇼트키 접합층들(66, 68)을 형성하는 것으로 3개의 태양 전지가 직렬로 연결된 구조를 용이하게 제작할 수 있다.

[113] 도 12는 본 발명의 제7 실시예에 따른 태양 전지를 도시한 단면도이다.

[114] 도 12를 참조하여 설명하면, 본 실시예에 따른 태양 전지(107)는 광투과성

기관(71)과, 광투과성 기관(71) 상에 형성된 PN 반도체층(73)과 PN 반도체층(73)의 제1 면에 쇼트키 접합된 제1 쇼트키 접합층(76)과 PN 반도체층(73)의 제2 면에 쇼트키 접합된 제2 쇼트키 접합층(78), 및 제1 쇼트키 접합층(76) 상에 형성된 전극(77)을 포함한다. 여기서 PN 반도체층(73)의 제2면은 제1면과 반대 방향을 향하는 면이 된다.

[115] 본 실시예에 따른 태양 전지(107)는 광투과성 기관(71) 상에 형성된 박막 형태의 태양 전지로 이루어진다. 광투과성 기관(71)은 유리 또는 폴리머 재질의 기관으로 이루어질 수 있다.

[116] PN 반도체층(73)은 박막 형태로 이루어지는 바, N형 반도체층(731)과 P형 반도체층(732) 및 N형 반도체층(731)과 P형 반도체층(732) 사이에 형성된 I형 반도체층(733)을 포함한다. 이러한 박막 태양 전지의 PIN 접합 구조는 널리 알려져 있으므로 자세한 설명은 생략한다.

[117] 제1 쇼트키 접합층(76)은 PN 반도체층(73) 상에 배치되며, P형 반도체층(732)에 쇼트키 접합된다. 제1 쇼트키 접합층(76)은 P형 반도체층(732)보다 일함수가 더 작은 물질로 이루어진다. 제1 쇼트키 접합층(76)과 P형 반도체층 사이에는 절연 물질로 이루어진 제1 재결합 방지층(75)이 형성된다.

[118] 제2 쇼트키 접합층(78)은 광투과성 기관(71)과 PN 반도체층(73) 사이에 배치되며 N형 반도체층(731)에 쇼트키 접합된다. 제2 쇼트키 접합층(78)은 N형 반도체층(731)보다 일함수가 더 큰 물질로 이루어진다.

[119] 이때, 제2 쇼트키 접합층(78)은 광투과성 기관(71)과 접하도록 배치되며 제2 쇼트키 접합층(78)과 N형 반도체층(731) 사이에는 절연 물질로 이루어진 제2 재결합 방지층(74)이 형성된다.

[120] 제1 쇼트키 접합층(76)과 제2 쇼트키 접합층(78)은 광투과성을 갖도록 1nm 내지 20nm의 두께로 형성된다. 이에 따르면 양면으로 입사하는 광에 의하여 전력을 생산할 수 있다.

[121] 전극(77)과 제2 쇼트키 접합층(78)에 축전지를 연결하면, 제1 쇼트키 접합층(76)과 N형 반도체층(731)이 하나의 태양 전지를 이루고, PN 반도체층(73)이 하나의 태양 전지를 이루며, P형 반도체층(732)과 제2 쇼트키 접합층(78)이 하나의 태양 전지를 이루어서, 3개의 태양 전지가 직렬로 연결된 구조가 된다.

[122] 본 실시예에 따르면 PN 반도체층(73)의 양면에 쇼트키 접합층들(76, 78)을 형성하는 것으로 3개의 태양 전지가 직렬로 연결된 구조를 용이하게 제작할 수 있다.

[123] 상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것은 아니며 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

청구범위

- [청구항 1] P형 반도체층과 N형 반도체층을 갖는 PN 반도체층;
 상기 PN 반도체층의 제1 면에 오믹 접합된 제1 전극;
 상기 PN 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합된 쇼트키 접합층;
 상기 쇼트키 접합층과 접하도록 형성된 제2 전극; 및
 상기 쇼트키 접합층과 상기 PN 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 재결합 방지층;
 을 포함하는 태양 전지.
- [청구항 2] 제1 항에 있어서,
 상기 재결합 방지층은 0.1nm 내지 10nm의 두께를 갖는 태양 전지.
- [청구항 3] 제1 항에 있어서,
 상기 N형 반도체층이 상기 재결합 방지층과 접하도록 배치된 태양 전지.
- [청구항 4] 제3 항에 있어서,
 상기 쇼트키 접합층은 상기 N형 반도체층 보다 더 큰 일함수를 갖는 태양 전지.
- [청구항 5] 제1 항에 있어서,
 상기 P형 반도체층이 상기 재결합 방지층과 접하도록 배치된 태양 전지.
- [청구항 6] 제5 항에 있어서,
 상기 쇼트키 접합층은 상기 P형 반도체층 보다 더 작은 일함수를 갖는 태양 전지.
- [청구항 7] 제1 항에 있어서,
 상기 쇼트키 접합층은 금속으로 이루어진 태양 전지.
- [청구항 8] 제1 항에 있어서,
 상기 쇼트키 접합층은 금속, ITO, ATO, IZO, AZO로 이루어진 군에서 선택되는 어느 하나 이상의 물질로 이루어진 태양 전지.
- [청구항 9] 제1 항에 있어서,
 상기 PN 반도체층은 웨이퍼로 이루어진 태양 전지.
- [청구항 10] 제1 항에 있어서,
 상기 PN 반도체층은 유기물질로 이루어진 태양 전지.
- [청구항 11] 제1 항에 있어서,
 상기 쇼트키 접합층 상에는 반사 방지막이 부착된 태양 전지.
- [청구항 12] 제11 항에 있어서,
 상기 반사 방지막은 SiOx 또는 SiN으로 이루어진 태양 전지.
- [청구항 13] 제11 항에 있어서,

[청구항 14]

상기 반사 방지막은 0.1nm 내지 100nm의 두께를 갖는 태양 전지.
제1 항에 있어서,
상기 제1 전극에는 광투과성 기판이 접하도록 배치되고,
상기 PN 반도체층은 P형 반도체층과 N형 반도체층 및 상기 P형 반도체층과 상기 N형 반도체층 사이에 배치된 I(Intrinsic)형 반도체층을 갖는 박막 형태로 이루어진 태양 전지.

[청구항 15]

P형 반도체층과 N형 반도체층을 갖는 PN 반도체층;
상기 PN 반도체층의 제1 면에 오믹 접합된 제1 전극;
상기 PN 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합된 쇼트키 접합층;
상기 PN 반도체층의 상기 제2 면에 오믹 접합되며, 상기 쇼트키 접합층과 나란하게 배치된 오믹 금속층;
상기 쇼트키 접합층 상에 형성된 제1 전면 전극;
상기 오믹 금속층 상에 형성된 제2 전면 전극;
상기 제2 전면 전극과 상기 제1 전극을 전기적으로 연결하는 제1 배선; 및
상기 제1 전면 전극과 상기 제1 전극을 전기적으로 연결하는 제2 배선;
을 포함하는 태양 전지.

[청구항 16]

P형 반도체층과 N형 반도체층을 갖는 PN 반도체층;
상기 PN 반도체층의 제1 면에 오믹 접합된 제1 오믹 금속층;
상기 PN 반도체층의 상기 제1 면에 쇼트키 접합된 제1 쇼트키 접합층;
상기 PN 반도체층의 제1 면과 반대방향을 향하는 제2 면에 오믹 접합된 제2 오믹 금속층;
상기 PN 반도체층의 상기 제2 면에 쇼트키 접합된 제2 쇼트키 접합층;
상기 제1 쇼트키 접합층 상에 형성된 제1 전면 전극;
상기 제1 오믹 금속층 상에 형성된 제2 전면 전극;
상기 제1 전면 전극과 상기 제2 전면 전극을 전기적으로 연결하는 제1 배선; 및
상기 제1 전면 전극과 상기 제2 오믹 금속층을 전기적으로 연결하는 제2 배선;
을 포함하는 태양 전지.

[청구항 17]

제16 항에 있어서,
상기 제1 쇼트키 접합층은 상기 제2 오믹 금속층과 상하 방향으로 대응되는 위치에 배치되고, 상기 제1 오믹 금속층은 상기 제2 쇼트키 접합층과 상하 방향으로 대응되는 위치에 배치되며, 제2

[청구항 18]

쇼트키 접합층과 제2 오믹 금속층이 맞닿도록 배치된 태양 전지.
 P형 반도체층과 N형 반도체층을 갖는 PN 반도체층;
 상기 PN 반도체층의 제1 면에 오믹 접합된 제1 오믹 금속층;
 상기 PN 반도체층의 상기 제1 면에 쇼트키 접합된 제1 쇼트키 접합층;
 상기 PN 반도체층의 제1 면과 반대방향을 향하는 제2 면에 오믹 접합된 제2 오믹 금속층;
 상기 PN 반도체층의 상기 제2 면에 쇼트키 접합된 제2 쇼트키 접합층;
 상기 제1 쇼트키 접합층 상에 형성된 제1 전면 전극;
 상기 제1 오믹 금속층 상에 형성된 제2 전면 전극;
 상기 제1 전면 전극과 상기 제2 쇼트키 접합층을 전기적으로 연결하는 제1 배선; 및
 상기 제2 전면 전극과 상기 제2 오믹 금속층을 전기적으로 연결하는 제2 배선;
 을 포함하는 태양 전지.

[청구항 19]

제18 항에 있어서,
 상기 제1 쇼트키 접합층은 상기 제2 오믹 금속층과 상하 방향으로 대응되는 위치에 배치되고, 상기 제1 오믹 금속층은 상기 제2 쇼트키 접합층과 상하 방향으로 대응되는 위치에 배치되며, 제2 쇼트키 접합층과 제2 오믹 금속층이 이격 배치된 태양 전지.

[청구항 20]

광투과성 기판;
 상기 광투과성 기판 상에 형성되며, P형 반도체층과 N형 반도체층을 포함하는 PN 반도체층;
 상기 PN 반도체층의 제1 면에 쇼트키 접합된 제1 쇼트키 접합층;
 상기 PN 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합되며, 상기 광투과성 기판과 상기 PN 반도체층 사이에 배치된 제2 쇼트키 접합층;
 상기 제1 쇼트키 접합층 상에 형성된 전극;
 상기 제1 쇼트키 접합층과 상기 PN 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 제1 재결합 방지층; 및
 상기 제2 쇼트키 접합층과 상기 PN 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 제2 재결합 방지층;
 을 포함하는 태양 전지.

[청구항 21]

제20 항에 있어서,
 상기 제1 쇼트키 접합층은 상기 N형 반도체층보다 일함수가 더 큰 물질로 이루어져서 상기 N형 반도체층에 쇼트키 접합되고, 상기 제2 쇼트키 접합층은 상기 P형 반도체층보다 일함수가 더 작은

물질로 이루어져서 상기 P형 반도체층에 쇼트키 접합된 태양 전지.

[청구항 22]

제20 항에 있어서,

상기 제1 쇼트키 접합층은 상기 P형 반도체층보다 일함수가 더 작은 물질로 이루어져서 상기 P형 반도체층에 쇼트키 접합되고, 상기 제2 쇼트키 접합층은 상기 N형 반도체층보다 일함수가 더 큰 물질로 이루어져서 상기 N형 반도체층에 쇼트키 접합된 태양 전지.

[청구항 23]

P형 반도체층과 N형 반도체층을 갖는 PN 반도체층을 마련하는 PN 반도체층 준비 단계;

상기 PN 반도체층 상에 절연성을 갖는 재결합 방지층을 형성하는 재결합 방지층 형성 단계;

상기 PN 반도체층에 쇼트키 접합된 금속층을 형성하는 쇼트키 접합층 형성 단계; 및

상기 쇼트키 접합층 상에 도전성을 갖는 전면 전극을 형성하는 전면 전극 형성 단계;

를 포함하는 태양 전지의 제조 방법.

[청구항 24]

제23 항에 있어서,

상기 PN 반도체층 형성 단계는

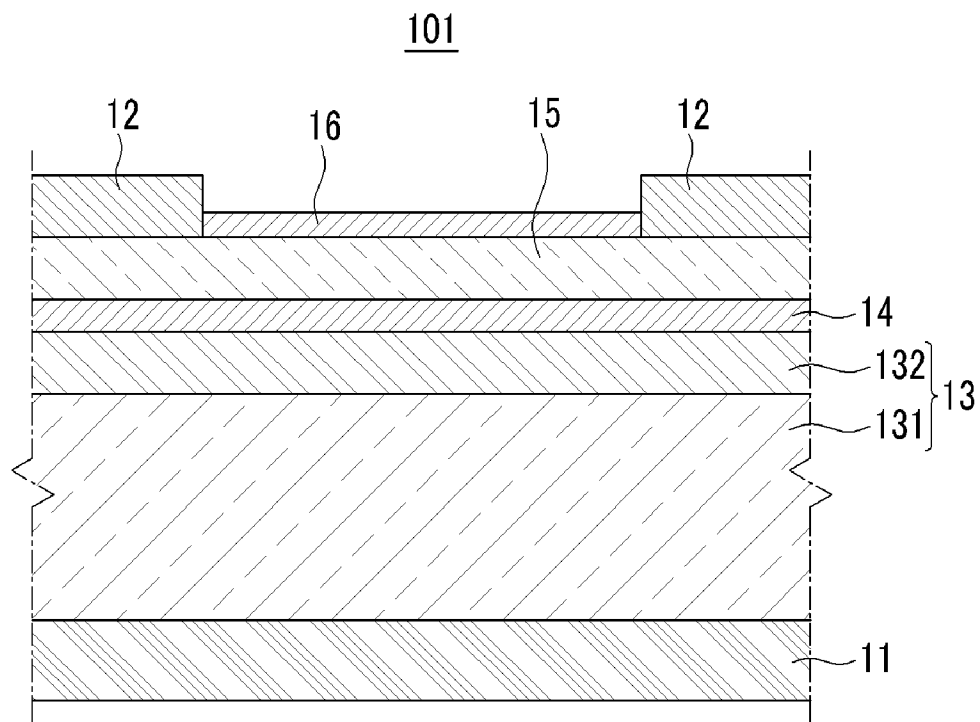
웨이퍼를 도핑하여 N형 반도체층을 형성하는 웨이퍼 도핑 단계와 PN 반도체층의 배면에 제1 전극을 형성하는 제1 전극 형성 단계를 포함하는 태양 전지의 제조 방법.

[청구항 25]

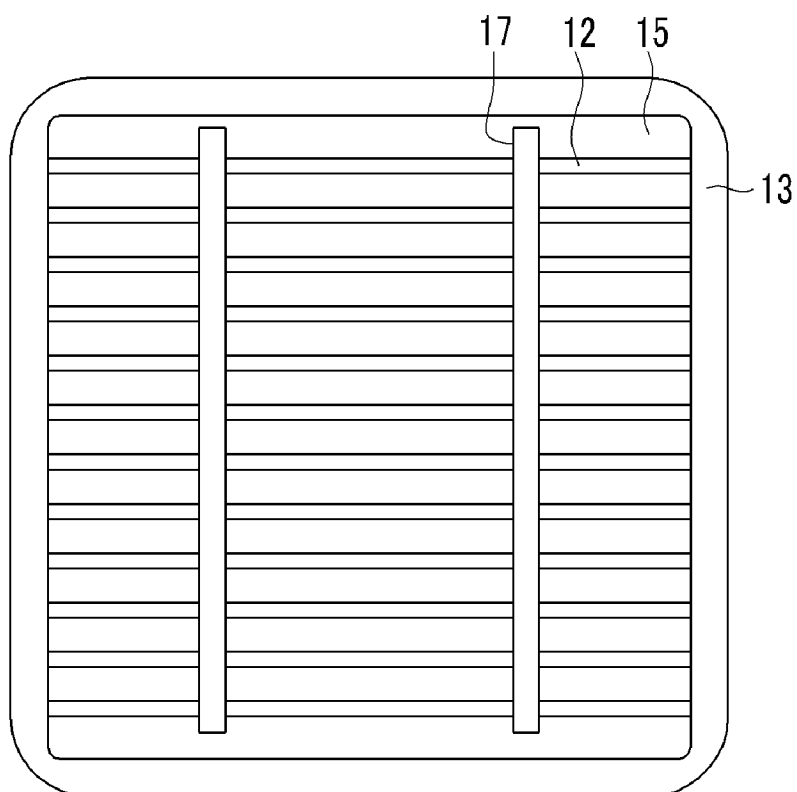
제23 항에 있어서,

PN 반도체층 준비 단계는 N형 반도체층의 페르미 준위를 증가시키는 페르미 준위 조절 단계를 더 포함하는 태양 전지의 제조 방법.

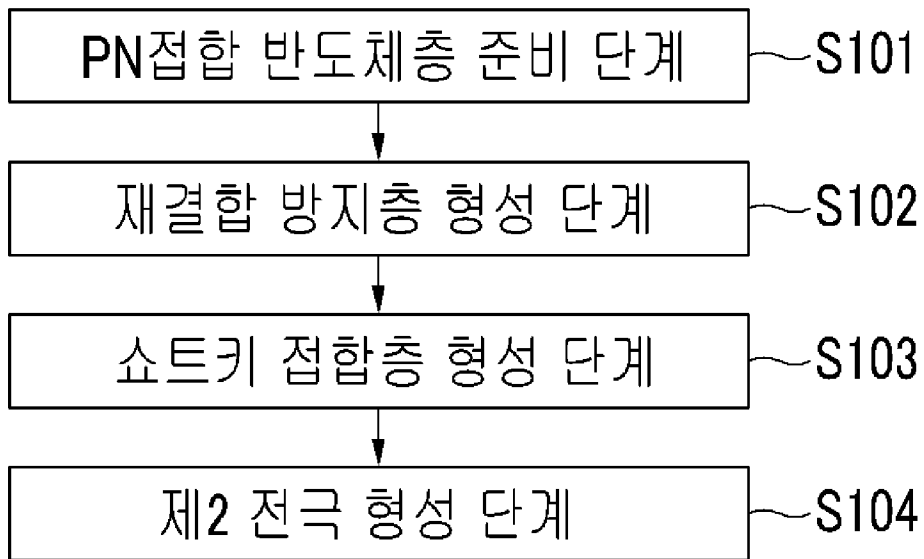
[Fig. 1]



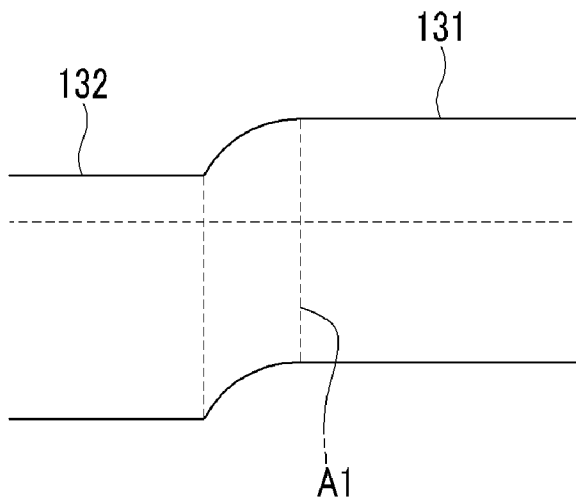
[Fig. 2]



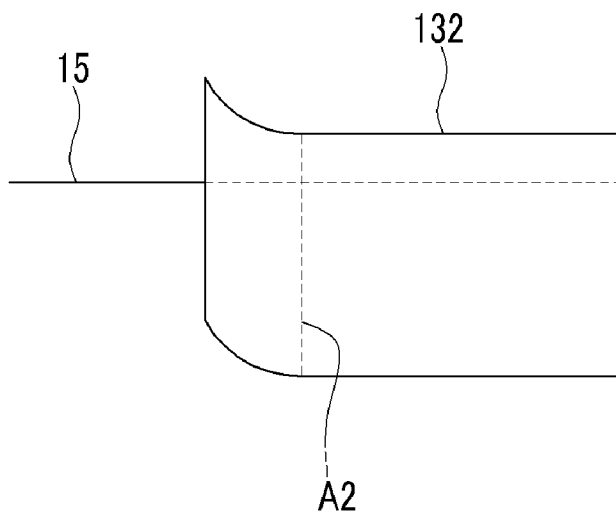
[Fig. 3]



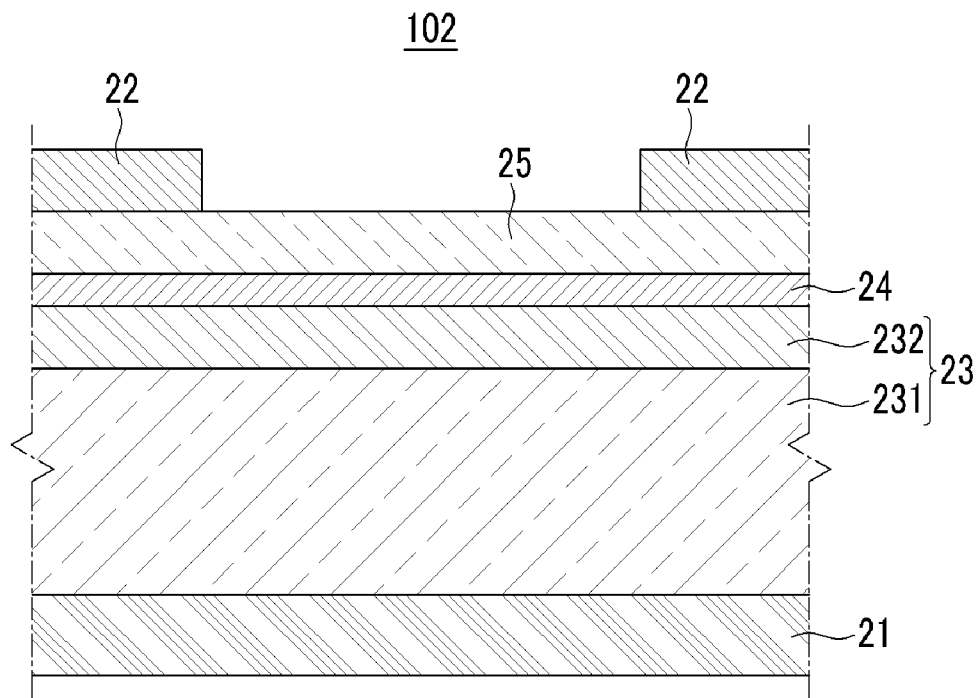
[Fig. 4a]



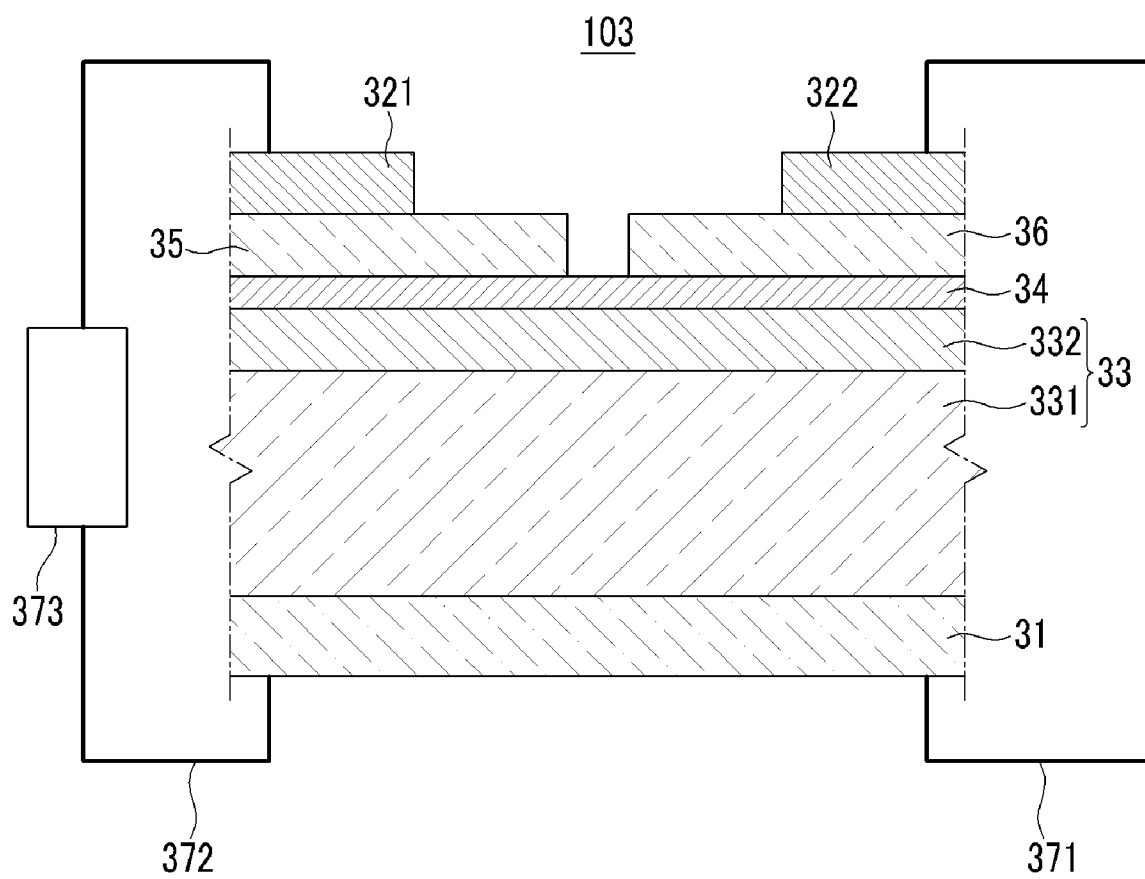
[Fig. 4b]



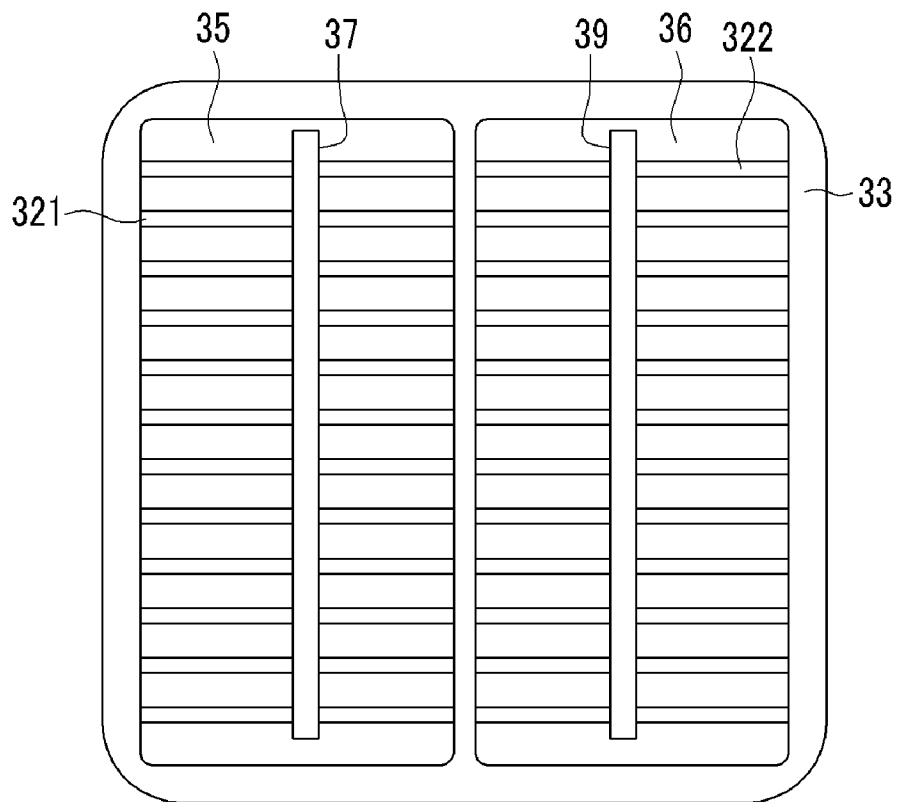
[Fig. 5]



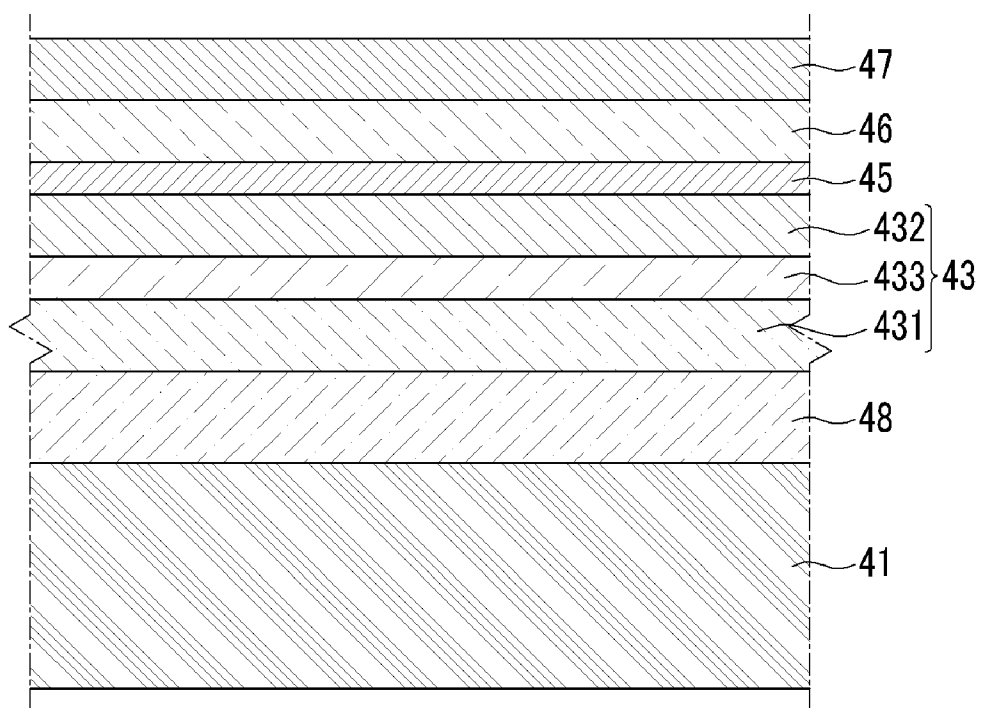
[Fig. 6]



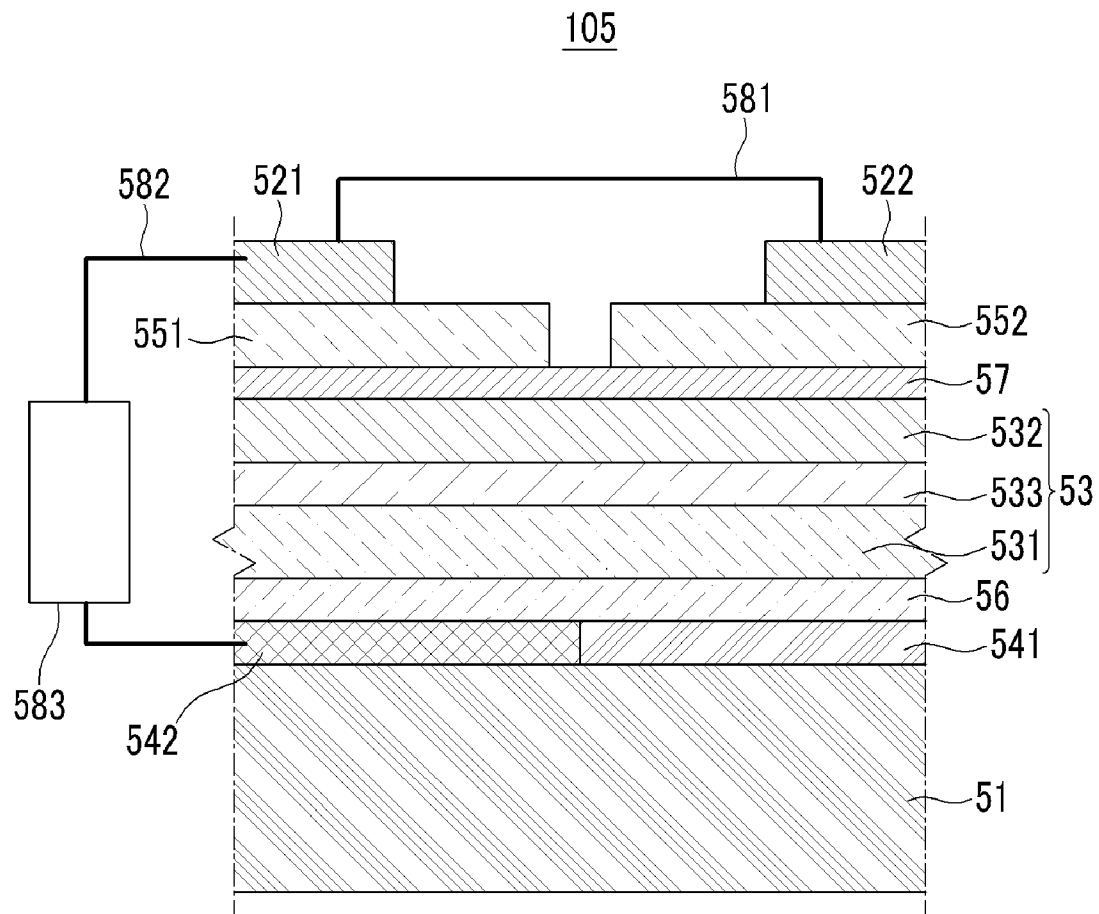
[Fig. 7]



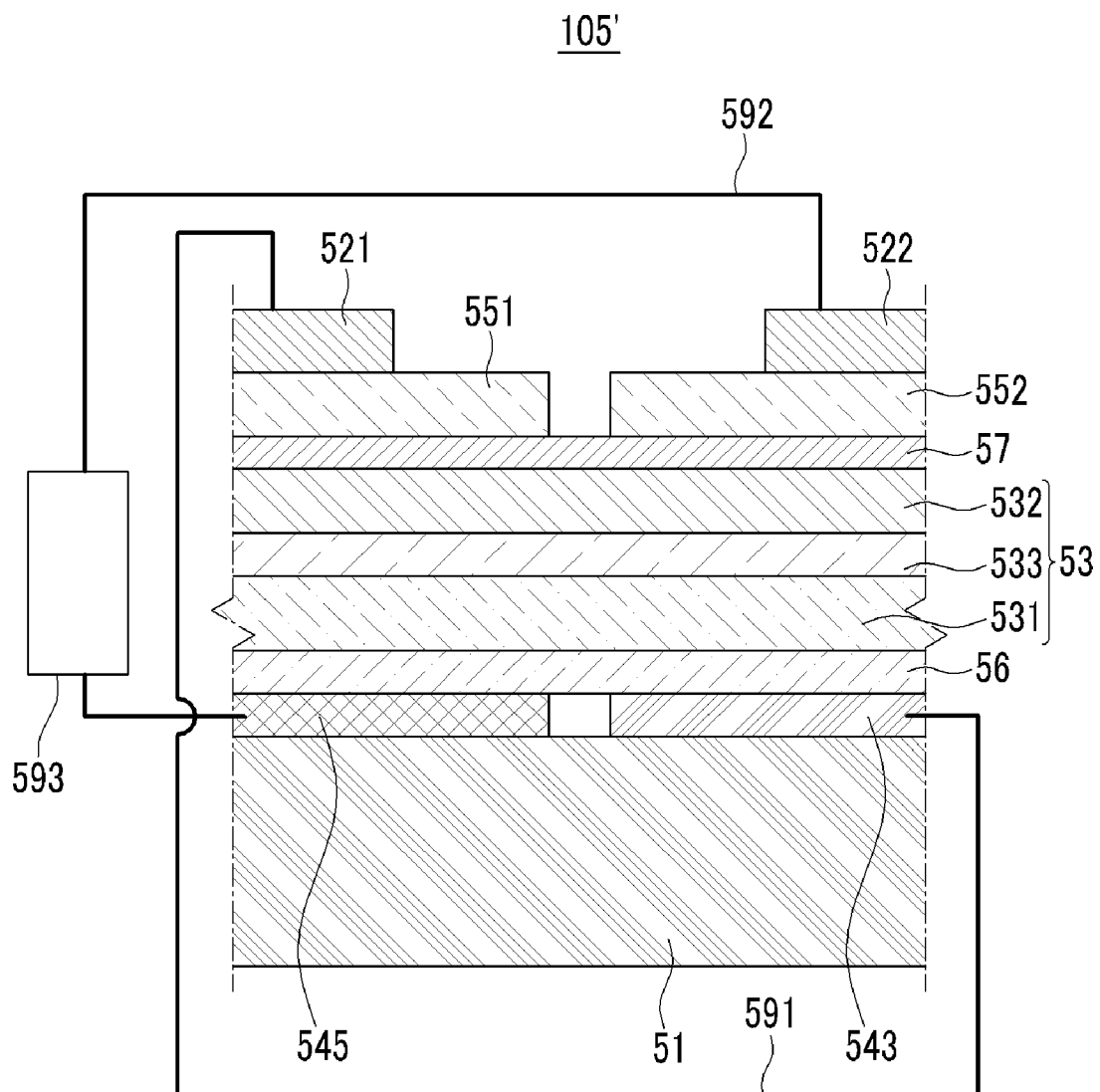
[Fig. 8]

104

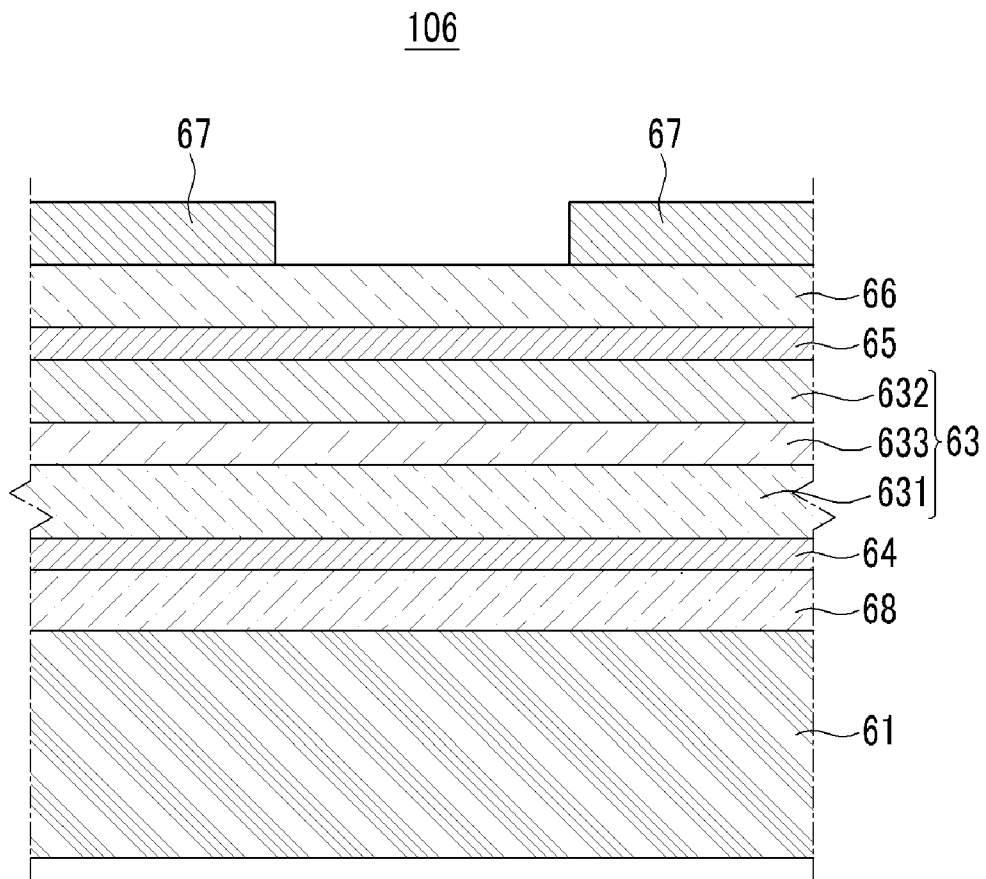
[Fig. 9]



[Fig. 10]



[Fig. 11]



[Fig. 12]

