



(12) 发明专利申请

(10) 申请公布号 CN 104461985 A

(43) 申请公布日 2015. 03. 25

(21) 申请号 201410853217. 7

(22) 申请日 2014. 12. 31

(71) 申请人 哈尔滨工业大学

地址 150001 黑龙江省哈尔滨市南岗区西大
直街 92 号

(72) 发明人 张元飞 金明河 刘宏

(74) 专利代理机构 哈尔滨市松花江专利商标事
务所 23109

代理人 岳泉清

(51) Int. Cl.

G06F 13/38(2006. 01)

G06F 13/40(2006. 01)

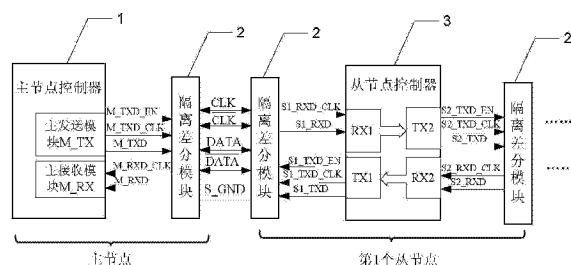
权利要求书9页 说明书12页 附图3页

(54) 发明名称

基于节点级联的主从同步串行通讯总线及其
实现方法

(57) 摘要

基于节点级联的主从同步串行通讯总线及其
实现方法，涉及一种主从同步串行通讯总线，本发
明为解决现有同步串行通讯采用主从节点复用时
钟和数据总线的方式，导致节点数量、通讯距离和
速率均受限的问题。本发明所述基于节点级联的
主从同步串行通讯装置，该通讯装置包括主节点
和 n 个从节点，n 为正整数，主节点包括主节点控
制器和隔离差分模块，主节点控制器包括主发送
模块 M_TX 和主接收模块 M_RX，每个从节点包括从
节点控制器和两个隔离差分模块，从节点控制器
包括第一从接收模块 RX1、第二从接收模块 RX2、
第一从发送模块 TX1 和第二从发送模块 TX2。本
发明用于同步串行通讯中。



1. 基于节点级联的主从同步串行通讯装置，其特征在于，该通讯装置包括主节点和 n 个从节点，n 为正整数，主节点包括主节点控制器（1）和隔离差分模块（2），主节点控制器（1）包括主发送模块 M_TX 和主接收模块 M_RX，每个从节点包括从节点控制器（3）和两个隔离差分模块（2），从节点控制器（3）包括第一从接收模块 RX1、第二从接收模块 RX2、第一从发送模块 TX1 和第二从发送模块 TX2；

主发送模块 M_TX 和主节点的隔离差分模块（2）通过能信号线 M_TXD_EN、时钟信号线 M_TXD_CLK 和数据信号线 M_TXD 相连接；

主接收模块 M_RX 和主节点的隔离差分模块（2）通过时钟信号线 M_RXD_CLK 和数据信号线 M_RXD 相连接；

相邻节点之间的隔离差分模块（2）通过信号差分线 CLK 和 $\overline{\text{CLK}}$ 、数据信号差分线 DATA 和 $\overline{\text{DATA}}$ 、隔离地线 S_GND 相连接；所述相邻节点包括主节点和第 1 个从节点、第 n-1 个从节点和第 n 个从节点；

第一从接收模块 RX1 与前端隔离差分模块（2）通过时钟信号线 S1_RXD_CLK 和数据信号线 S1_RXD 相连接；

第一从发送模块 TX1 与前端隔离差分模块（2）通过使能信号线 S1_TXD_EN、时钟信号线 S1_TXD_CLK 和数据信号线 S1_TXD 相连接；

第二从接收模块 RX2 与后端隔离差分模块（2）通过时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD 相连接；

第二从发送模块 TX2 与后端隔离差分模块（2）通过使能信号线 S2_TXD_EN、时钟信号线 S2_TXD_CLK 和数据信号线 S2_TXD 相连接。

2. 根据权利要求 1 所述基于节点级联的主从同步串行通讯装置，其特征在于，从节点控制器（3）内，第一从接收模块 RX1 和第二从发送模块 TX2 通过差分总线状态标识信号线 IDLEFlag、后端从节点接收标识信号线 BackFlag、主节点接收标识信号线 S2MFlag、时钟信号线 CLK1 和数据信号线 DATA1 相连接；第二从接收模块 RX2 和第一从发送模块 TX1 通过地址匹配标识信号线 EqualFlag、使能标识信号线 EnableFlag、时钟信号线 CLK2 和数据信号线 DATA2 相连相连接；第一从接收模块 RX1 将时钟信号线 S1_RXD_CLK 和数据信号线 S1_RXD 上的信号分别赋值给时钟信号线 CLK1 和数据信号线 DATA1；第二从发送模块 TX2 将时钟信号线 CLK1 和数据信号线 DATA1 上的信号分别赋值给时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD；第二从接收模块 RX2 将时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD 上的数据分别赋值给时钟信号线 CLK2 和数据信号线 DATA2。

3. 基于权利要求 2 所述主从同步串行通讯装置的实现方法，其特征在于，该实现方法的具体过程为：

该实现方法的具体过程为：

主节点控制器（1）周期性地读取主接收模块 M_RX 接收到的有效数据，然后将待发送的有效数据组和控制指令发送给主发送模块 M_TX，通过将发送结束标识位取反赋值给发送开始标识位的方式启动主发送模块 M_TX，在主发送模块 M_TX 启动后，将有效数据组装成多个数据帧，连同时钟信号通过差分总线分时串行发送给各个节点；

主节点控制器（1）根据系统时钟通过地址总线和数据总线配置主接收模块 M_RX 中的

数量寄存器组、数据包起始标识寄存器、复位标识寄存器和地址寄存器组，读取双口存储器 RAM；主接收模块 M_RX 中的接收控制模块、总线状态监控器、计数器、CRC 校验模块、接收移位器、NRZI 解码模块和双口存储器 RAM 的写操作均受控于同一时钟信号 M_RXD_CLK，且下降沿触发；

主节点控制器 (1) 根据系统时钟通过地址总线和数据总线配置主发送模块 M_TX 中的发送开始标识位、时刻寄存器组、数量寄存器组、复位标识寄存器、数据包起始标识寄存器和地址寄存器组，并将待发送的有效数据组写入双口存储器 RAM；主发送模块 M_TX 中发送结束标识位、发送控制模块、定时器、计数器、CRC 校验模块、发送移位器、NRZI 编码模块和双口存储器 RAM 的读取操作均受控于同一时钟信号 M_TXD_CLK，且上升沿触发；

从节点控制器 (3) 在接收到第一从接收模块 RX1 发出的中断请求后，先将发送结束标识位取反赋值给发送开始标识位，启动第一从发送模块 TX1，然后读取第一从接收模块 RX1 的双口存储器 RAM 中的有效数据；

从节点控制器 (3) 根据系统时钟和中断信号通过地址总线和数据总线配置第一从接收模块 RX1 中的数量寄存器、数据包起始标识寄存器、复位标识寄存器、地址寄存器、通讯周期寄存器和中断清除位，并完成双口存储器 RAM 的读操作；第一从接收模块 RX1 中的超时标识位、定时器和处理器均受控于系统时钟；第一从接收模块 RX1 中的中断设置位、差分总线空闲标识位、主节点接收标识位、后端从节点接收标识位、地址匹配标识位、接收控制模块、总线状态监控器、计数器、CRC 校验模块、接收移位器、NRZI 解码模块和双口存储器 RAM 的写操作均受控于时钟信号线 S1_RXD_CLK，且下降沿触发；

第二从发送模块 TX2 的处理器受控于系统时钟信号，根据差分总线空闲标识信号线、接收数据包地址域标识信号线上的信号状态控制使能信号线 S2_TXD_EN 的状态；

从节点控制器 (3) 根据系统时钟通过地址总线和数据总线配置第二从接收模块 RX2 中的数据包起始标识寄存器、复位标识寄存器、地址寄存器和通讯周期寄存器；第二从接收模块 RX2 中的超时标识位、定时器和处理器均受控于系统时钟；第二从接收模块 RX2 中的差分总线空闲标识位、主节点接收标识位、后端从节点接收标识位、地址匹配标识位、接收控制模块、总线状态监控器、接收移位器和 NRZI 解码模块均受控于时钟信号线 S2_RXD_CLK，且下降沿触发；

从节点控制器 (3) 根据系统时钟通过地址总线和数据总线配置第一从发送模块 TX1 中的发送开始标识位、数量寄存器、复位标识寄存器、数据包起始标识寄存器和地址寄存器，并将待发送的有效数据组写入双口存储器 RAM；第一从发送模块 TX1 中的多路开关受控于地址匹配标识信号线 EqualFlag；第一从发送模块 TX1 中的发送结束标识位、发送控制模块、计数器、CRC 校验模块、发送移位器、NRZI 编码模块和双口存储器 RAM 的读取操作均受控于系统时钟分频的时钟信号 LCLK，且上升沿触发。

4. 根据权利要求 3 所述的主从同步串行通讯装置的实现方法，其特征在于，主发送模块 M_TX 启动后的工作过程为：

步骤 1-1、启动定时器；

步骤 1-2、判断定时器的 Timer 是否等于时刻寄存器组中的值，如果否则重复执行步骤 1-2，如果是则执行步骤 1-3；

步骤 1-3、记录时刻寄存器组中与定时器等值的单元的相对位置 j，清空计数器，并将

使能信号线 M_TXD_EN 的信号置为“1”；

步骤 1-4、将复位标识寄存器中的数据串行发送到数据信号线 M_TXD 上，复位主从节点的接收模块到接收等待状态；所述接收模块包括主接收模块 M_RX、第一从接收模块 RX1 和第二从接收模块 RX2；

步骤 1-5、判断数据发送是否完成，如果否则重复执行步骤 1-5，如果是则执行步骤 1-6；

步骤 1-6、将数据包起始标识寄存器中的数据赋值给发送移位器，经过 NRZI 编码模块串行发送到数据信号线 M_TXD；

步骤 1-7、判断发送移位器中的数据发送是否完成，如果否则重复执行步骤 1-7，如果是则执行步骤 1-8；

步骤 1-8、将地址寄存器组第 j 个单元中的数据赋值给发送移位器，经过 NRZI 编码模块串行发送到数据信号线 M_TXD；

步骤 1-9、判断发送移位器中的数据发送是否完成，如果否则重复执行步骤 1-9，如果是则执行步骤 1-10；

步骤 1-10、根据数量寄存器组的前 j-1 单元中的数据及计数器中数据的累加值读取双口存储器 RAM 中的数据，并将读取的数据赋值给发送移位器和 CRC 校验模块，然后经过 NRZI 编码模块串行发送到数据信号线 M_TXD；

步骤 1-11、判断发送移位器中的数据发送是否完成，如果否则重复执行步骤 1-11，如果是则执行步骤 1-12；

步骤 1-12、计数器中的数值加 1；

步骤 1-13、判断计数器中的数值是否等于数量寄存器组第 j 个单元中的数值，如果不是返回执行步骤 1-10，如果是则执行步骤 1-14；

步骤 1-14、将 CRC 校验模块产生的校验码赋值给发送移位器，然后经过 NRZI 编码模块串行发送到数据信号线 M_TXD；

步骤 1-15、判断发送移位器中的数据发送是否完成，如果否则重复执行步骤 1-15，如果是则执行步骤 1-16；

步骤 1-16、将 NULL 标识赋值给发送移位器，然后经过 NRZI 编码模块串行发送到数据信号线 M_TXD；

步骤 1-17、判断发送移位器中的数据发送是否完成，如果否则重复执行步骤 1-17，如果是则执行步骤 1-18；

步骤 1-18、将复位标识寄存器中的数据串行发送到数据信号线 M_TXD 上；

步骤 1-19、判断数据串行发送是否完成，如果否则返回执行步骤 1-19，如果是则执行步骤 1-20；

步骤 1-20、将使能信号线 M_TXD_EN 的信号置为“0”，结束数据帧发送，复位 CRC 校验模块；

步骤 1-21、判断定时器的 Timer 是否大于 n 个时刻寄存器组中的最大值，如果否则返回执行步骤 1-2，如果是则执行步骤 1-22；

步骤 1-22、将发送开始标识位赋值给发送结束标识位，清空和关闭定时器。

5. 根据权利要求 3 所述的主从同步串行通讯装置的实现方法，其特征在于，主接收模

块 M_RX 启动后的工作过程为：

对于总线状态监控器：

步骤 2-1-1、将数据信号线 M_RXD 连接到总线状态监控器；

步骤 2-1-2、判断总线状态监控器接收到的数据和复位标识寄存器中的数据是否匹配，如果否则设置数据总线忙状态为“真”，重复执行步骤 2-1-2，如果是则设置数据总线忙状态变量为“假”，重复执行步骤 2-1-2；

对于接收控制模块：

步骤 2-2-1、将数据信号线 M_RXD 连接到 NRZI 解码模块；

步骤 2-2-2、判断数据总线忙状态变量是否为“真”，如果否则复位 CRC 校验模块，设置数据包起始标识匹配变量、地址匹配变量和地址匹配任务已执行变量为“假”，重复执行步骤 2-2-2，如果是则执行步骤 2-2-3；

步骤 2-2-3、判断数据包起始标识匹配变量是否为“真”，如果否则执行步骤 2-2-4，如果是则执行步骤 2-2-5；

步骤 2-2-4、判断经过 NRZI 解码模块输入给接收移位器中的数据是否与数据包起始标识寄存器中的数据匹配，如果否则返回执行步骤 2-2-2，如果是则设置数据包起始标识匹配变量为“真”，然后返回执行步骤 2-2-2；

步骤 2-2-5、判断接收移位器是否完成下一组数据接收，如果否则重复执行步骤 2-2-2，如果是则执行步骤 2-2-6；

步骤 2-2-6、判断地址匹配变量是否为“真”，如果否则执行步骤 2-2-7，如果是则执行步骤 2-2-9；

步骤 2-2-7、判断地址匹配任务已执行变量是否为“真”，如果否则设置地址匹配任务已执行变量为“真”，并执行步骤 2-2-8，如果是则返回执行步骤 2-2-2；

步骤 2-2-8、判断接收移位器中的数据与地址寄存器组中的数据是否匹配，如果否则返回执行步骤 2-2-2，如果是则设置地址匹配变量为“真”，记录地址寄存器组中的匹配单元的相对位置 j，并清空计数器，然后返回执行步骤 2-2-2；

步骤 2-2-9、判断计数器中的数值是否小于等于数量寄存器组第 j 个单元中的数值，如果否则返回执行步骤 2-2-2，如果是则执行步骤 2-2-10；

步骤 2-2-10、判断计数器中的数值和数量寄存器组第 j 个单元中的数值是否相等，如果否则执行步骤 2-2-11，如果是则执行步骤 2-2-12；

步骤 2-2-11、将接收的数据赋值给 CRC 校验模块，并根据数量寄存器组前 j-1 个单元中的数据各自加 1 及计数器中数据的累加值，将数据写入双口存储器 RAM，并将计数器中的数值加 1，然后返回执行步骤 2-2-2；

步骤 2-2-12、根据数量寄存器组前 j-1 个单元中的数据各自加 1 及计数器中的数据的累加值，将 CRC 校验模块产生的校验码写入双口存储器 RAM，然后返回执行步骤 2-2-2。

6. 根据权利要求 3 所述的主从同步串行通讯装置的实现方法，其特征在于，第一从发送模块 RX1 启动后的工作过程为：

对于总线状态监控器：

步骤 3-1-1、将数据信号线 S1_RXD 连接到总线状态监控器；

步骤 3-1-2、判断总线状态监控器接收到的数据与复位标识寄存器中的数据是否匹配，

如果否则将差分总线空闲标识位置为“0”，重复执行步骤 3-1-2，如果是则将差分总线空闲标识位置为“1”，重复执行步骤 3-1-2；

对于定时器：

步骤 3-2-1、启动定时器；

步骤 3-2-2、判断差分总线空闲标识位是否为“1”，如果否则执行 3-2-3，如果是则执行 3-2-4；

步骤 3-2-3、清空定时器；

步骤 3-2-4、判断定时器中的数值是否大于通讯周期寄存器中的数值，如果否则将超时标识位置为“0”，返回执行步骤 3-2-2，如果是则将超时标识位置为“1”，返回执行步骤 3-2-2；

对于处理器：

步骤 3-3-1、判断超时标识位是否为“1”，如果否则执行 3-3-2，如果是则执行 3-3-3；

步骤 3-3-2、根据差分总线状态标识位、后端从节点接收标识位和主节点接收标识位的状态分别设置差分总线状态标识信号线 IDLEFlag、后端从节点接收标识信号线 BackFlag 和主节点接收标识信号线 S2MF1ag 的状态，然后返回执行步骤 3-3-1；

步骤 3-3-3、将差分总线状态标识信号线 IDLEFlag 和主节点接收标识信号线 S2MF1ag 的状态设置为“1”，然后返回执行 3-3-1；

对于接收控制模块：

步骤 3-4-1、将数据信号线 S1_RXD 连接到 NRZI 解码模块；

步骤 3-4-2、判断差分总线空闲标识位是否为“1”，如果否则执行 3-4-3，如果是则复位 CRC 校验模块，设置数据包起始标识匹配变量、地址匹配变量和地址匹配任务已执行变量为“假”，重复执行 3-4-2；

步骤 3-4-3、判断数据包起始标识匹配变量是否为“真”，如果否则执行步骤 3-4-4，如果是则执行步骤 3-4-5；

步骤 3-4-4、判断经 NRZI 解码模块输入给接收移位器的数据与数据包起始标识寄存器中的数据是否匹配，如果否则返回执行步骤 3-4-2，如果是则设置数据包起始标识匹配变量为“真”，然后返回执行步骤 3-4-2；

步骤 3-4-5、判断接收移位器是否完成下一组数据接收，如果否则返回执行步骤 3-4-2，如果是则执行步骤 3-4-6；

步骤 3-4-6、判断地址匹配变量是否为“真”，如果否则执行步骤 3-4-7，如果是则执行步骤 3-4-11；

步骤 3-4-7、判断地址匹配任务已执行变量是否为“真”，如果否则设置地址匹配任务已执行变量为“真”，并执行步骤 3-4-8，如果是则返回执行步骤 3-4-2；

步骤 3-4-8、判断接收移位器中的数据是否处于主节点接收地址域，如果否则将主节点接收标识位置为“0”，并执行步骤 3-4-9，如果是则将主节点接收标识位置为“1”，然后返回执行步骤 3-4-2；

步骤 3-4-9、判断接收移位器中的数据是否处于当前从节点的后端从节点接收地址域，如果否则将后端从节点接收标识位置为“0”，然后返回执行步骤 3-4-10，如果是则后端从节点接收标识位置为“1”，然后返回执行步骤 3-4-2；

步骤 3-4-10、判断接收移位器中的数据与地址寄存器组中的数据是否匹配,如果否则返回执行步骤 3-4-2,如果是则设置地址匹配变量为“真”,清空计数器,返回执行步骤 3-4-2;

步骤 3-4-11、判断计数器中的数值是否小于等于数量寄存器中的数值,如果否则返回执行步骤 3-4-2,如果是则执行步骤 3-4-12;

步骤 3-4-12、判断计数器中的数值和数量寄存器中的数值是否相等,如果否则执行步骤 2-2-13,如果是则执行步骤 2-2-14;

步骤 3-4-13、将接收的数据赋值给 CRC 校验模块,同时根据计数器中的数值将接收的数据写入双口存储器 RAM,并将计数器中的数值加 1,返回执行步骤 3-4-2;

步骤 3-4-14、根据计数器中的数值,将 CRC 校验模块产生的校验码写入双口存储器 RAM,将中断清除位中的数值取反赋值给中断设置位,发出中断请求信号,返回执行步骤 3-4-2。

7. 根据权利要求 3 所述的主从同步串行通讯装置的实现方法,其特征在于,第二从发送模块 RX2 启动后的工作过程为:

对于总线状态监控器:

步骤 4-1-1、将数据信号线 S2_RXD 连接到总线状态监控器;

步骤 4-1-2、判断总线状态监控器接收到的数据与复位标识寄存器中的数据是否匹配,如果否则将差分总线空闲标识位置为“0”,重复执行步骤 4-1-2,如果是则将差分总线空闲标识位置为“1”,重复执行步骤 4-1-2;

对于定时器:

步骤 4-2-1、启动定时器;

步骤 4-2-2、判断差分总线空闲标识位是否为“1”,如果否则执行 4-2-3,如果是则执行 4-2-4;

步骤 4-2-3、清空定时器;

步骤 4-2-4、判断定时器中的数值是否大于通讯周期寄存器中的数值,如果否则将超时标识位置为“0”,返回执行步骤 4-2-2,如果是则将超时标识位置为“1”,返回执行步骤 4-2-2;

对于处理器:

步骤 4-3-1、判断超时标识位是否为“1”,如果否则执行 4-3-2,如果是则执行 4-3-6;

步骤 4-3-2、根据地址匹配标识位的状态设置地址匹配标识信号线 EnableFlag 的状态;

步骤 4-3-3、判断差分总线空闲标识位是否为“1”,如果否则返回执行步骤 4-3-1,如果是则执行 4-3-4;

步骤 4-3-4、判断主节点接收标识位是否为“1”,如果否则执行步骤 4-3-5,如果是则延迟 Δt 时间后将使能标识信号线 EnableFlag 的状态设置为“0”,返回执行步骤 4-3-1,所述 Δt 为不小于主从节点模块串行发送数据时的最大发送时钟周期系统时钟周期;

步骤 4-3-5、判断后端从节点接收标识位是否为“1”,如果否则返回执行步骤 4-3-1,如果是则延迟 Δt 时间后将使能标识信号线 EnableFlag 的状态设置为“1”,返回执行步骤 4-3-1

步骤 4-3-6、将地址匹配标识信号线 EqualFlag 和使能标识信号线 EnableFlag 的状态设置为“0”，然后返回执行 4-3-1；

对于接收控制模块：

步骤 4-4-1、将数据信号线 S2_RXD 连接到 NRZI 解码模块；

步骤 4-4-2、判断差分总线空闲标识位是否为“1”，如果否则执行 4-4-3，如果是则设置数据包起始标识匹配变量、地址匹配变量和地址匹配任务已执行变量为“假”，重复执行 4-4-2；

步骤 4-4-3、判断数据包起始标识匹配变量是否为“真”，如果否则执行步骤 4-4-4，如果是则执行步骤 4-4-5；

步骤 4-4-4、判断经 NRZI 解码模块输入给接收移位器的数据与数据包起始标识寄存器中的数据是否匹配，如果否则返回执行步骤 4-4-2，如果是则设置数据包起始标识匹配变量为“真”，然后返回执行步骤 4-4-2；

步骤 4-4-5、判断接收移位器是否完成下一组数据接收，如果否则返回执行步骤 4-4-2，如果是则执行步骤 4-4-6；

步骤 4-4-6、判断地址匹配变量是否为“真”，如果否则执行步骤 4-4-7，如果是则执行步骤 4-4-11；

步骤 4-4-7、判断地址匹配任务已执行变量是否为“真”，如果否则设置地址匹配任务已执行变量为“真”，并执行步骤 4-4-8，如果是则返回执行步骤 4-4-2；

步骤 4-4-8、判断接收移位器中的数据是否处于主节点接收地址域，如果否则将主节点接收标识位置为“0”，并执行步骤 4-4-9，如果是则将主节点接收标识位置为“1”，返回执行步骤 4-4-2；

步骤 4-4-9、判断接收移位器中的数据是否处于当前从节点的后端从节点接收地址域，如果否则将后端从节点接收标识位置为“0”，执行步骤 4-4-10，如果是则后端从节点接收标识位置为“1”，返回执行步骤 4-4-2；

步骤 4-4-10、判断接收移位器中的数据与地址寄存器组中的数据是否匹配，如果否则将地址匹配标识位置为“0”，返回执行步骤 4-4-2，如果是则将地址匹配标识位置为“1”，设置地址匹配变量为“真”，返回执行步骤 4-4-2。

8. 根据权利要求 3 所述的主从同步串行通讯装置的实现方法，其特征在于，第一从接收模块 TX1 启动后的工作过程为：

对于多路开关：

步骤 5-1-1、判断地址匹配标识信号线 EqualFlag 的状态是否为“1”，如果否则执行步骤 5-1-2，如果是则执行步骤 5-1-3；

步骤 5-1-2、将使能标识信号线 EnableFlag、时钟信号线 C1K2 和数据信号线 DATA2 分别连接到使能信号线 S1_TXD_EN、时钟信号线 S1_TXD_CLK 和数据信号线 S1_TXD，返回执行步骤 5-1-1；

步骤 5-1-3、断开步骤 5-1-2 中的连接，将系统时钟分频得到的时钟信号 LCLK 直接赋值给时钟信号线 S1_TXD_CLK。

对于发送控制模块：

步骤 5-2-1、判断发送开始标识位和发送结束标识位是否相等，如果否则重复执行步骤

5-2-1,如果是则执行步骤 5-2-2 ;

步骤 5-2-2、将使能信号线 S1_TXD_EN 的使能信号置为“1”,将复位标识寄存器中的数据串行发送到数据信号线 S1_TXD 上,复位所有主从节点的接收模块到等待状态 ;

步骤 5-2-3、判断数据发送是否完成,如果否则重复执行步骤 5-2-3,如果是则执行步骤 5-2-4 ;

步骤 5-2-4、将数据包起始标识寄存器中的数据赋给发送移位器,经 NRZI 编码模块串行发送到数据信号线 S1_TXD ;

步骤 5-2-5、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-5,如果是则执行步骤 5-2-6 ;

步骤 5-2-6、将地址寄存器中的数据赋给发送移位器,经 NRZI 编码模块串行发送到数据信号线 S1_TXD ;

步骤 5-2-7、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-7,如果是则执行步骤 5-2-8 ;

步骤 5-2-8、根据计数器读取双口存储器 RAM 中的数据,并将读取的数据赋值给发送移位器和 CRC 校验模块,经 NRZI 编码模块串行发送到数据信号线 S1_TXD ;

步骤 5-2-9、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-9,如果是则执行步骤 5-2-10 ;

步骤 5-2-10、计数器中的数值加 1 ;

步骤 5-2-11、判断计数器中的数值与数量寄存器中的数值是否相等,如果否则重复执行步骤 5-2-8,如果是则执行步骤 5-2-12 ;

步骤 5-2-12、将 CRC 校验模块产生的校验码赋值给发送移位器,经 NRZI 编码模块串行发送到数据信号线 S1_TXD ;

步骤 5-2-13、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-13,如果是则执行步骤 5-2-14 ;

步骤 5-2-14、将 NULL 标识赋值给发送移位器,然后经过 NRZI 编码模块串行发送到数据信号线 S1_TXD ;

步骤 5-2-15、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-15,如果是则执行步骤 5-2-16 ;

步骤 5-2-16、将复位标识寄存器中的数据直接串行发送到数据信号线 S1_TXD ;

步骤 5-2-17、判断数据发送是否完成,如果否则重复执行步骤 5-2-17,如果是则执行步骤 5-2-18 ;

步骤 5-2-18、将使能信号线 S1_TXD_EN 置为“0”,同时将发送开始标识位赋值给发送结束标识位,清空计数器,复位 CRC 校验模块,返回执行步骤 5-1-1。

9. 根据权利要求 3 所述的主从同步串行通讯装置的实现方法,其特征在于,第二从发送模块 TX2 启动后的工作过程为 :

步骤 6-1、判断差分总线空闲标识位是否为“1”,如果否则返回执行步骤 6-1,如果是则执行 6-2 ;

步骤 6-2、判断主节点接收标识位是否为“1”,如果否则执行步骤 6-3,如果是则延迟 Δt 时间后将使能标识信号线 S2_TXD_EN 的状态设置为“1”,返回执行步骤 6-1,所述 Δt 为

不小于主从节点模块串行发送数据时的最大发送时钟周期系统时钟周期；

步骤 6-3、判断后端从节点接收标识位是否为“1”，如果否则返回执行步骤 6-1，如果是则延迟 Δt 时间后将使能标识信号线 S2_TXD_EN 的状态设置为“0”，返回执行步骤 6-1。

基于节点级联的主从同步串行通讯总线及其实现方法

技术领域

[0001] 本发明涉及一种主从同步串行通讯总线。

背景技术

[0002] 同步串行通讯是一种连续串行传输数据的通讯方式，相比异步通讯更适合大量数据的传输，如 SPI 同步串行通讯等。这类通讯方式往往采用主从节点复用时钟和数据总线的方式构建一主多从通讯网络，且各个节点数据的收发时钟来源于主节点。因此受接口芯片负载能力和通讯线路时延的影响，从节点的数量、通讯距离和速率均受到限制。

发明内容

[0003] 本发明目的是为了解决现有同步串行通讯采用主从节点复用时钟和数据总线的方式，导致节点数量、通讯距离和速率均受限的问题，提供了一种基于节点级联的主从同步串行通讯总线及其实现方法。

[0004] 本发明所述基于节点级联的主从同步串行通讯装置，该通讯装置包括主节点和 n 个从节点，n 为正整数，主节点包括主节点控制器和隔离差分模块，主节点控制器包括主发送模块 M_TX 和主接收模块 M_RX，每个从节点包括从节点控制器和两个隔离差分模块，从节点控制器包括第一从接收模块 RX1、第二从接收模块 RX2、第一从发送模块 TX1 和第二从发送模块 TX2；

[0005] 主发送模块 M_TX 和主节点的隔离差分模块通过能信号线 M_TXD_EN、时钟信号线 M_TXD_CLK 和数据信号线 M_TXD 相连接；

[0006] 主接收模块 M_RX 和主节点的隔离差分模块通过时钟信号线 M_RXD_CLK 和数据信号线 M_RXD 相连接；

[0007] 相邻节点之间的隔离差分模块通过信号差分线 CLK 和 \overline{CLK} 、数据信号差分线 DATA 和 \overline{DATA} 、隔离地线 S_GND 相连接；所述相邻节点包括主节点和第 1 个从节点、第 n-1 个从节点和第 n 个从节点；

[0008] 第一从接收模块 RX1 与前端隔离差分模块通过时钟信号线 S1_RXD_CLK 和数据信号线 S1_RXD 相连接；

[0009] 第一从发送模块 TX1 与前端隔离差分模块通过使能信号线 S1_TXD_EN、时钟信号线 S1_TXD_CLK 和数据信号线 S1_TXD 相连接；

[0010] 第二从接收模块 RX2 与后端隔离差分模块通过时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD 相连接；

[0011] 第二从发送模块 TX2 与后端隔离差分模块通过使能信号线 S2_TXD_EN、时钟信号线 S2_TXD_CLK 和数据信号线 S2_TXD 相连接。

[0012] 从节点控制器内，第一从接收模块 RX1 和第二从发送模块 TX2 通过差分总线状态标识信号线 IDLEFlag、后端从节点接收标识信号线 BackFlag、主节点接收标识信号线 S2MFlag、时钟信号线 CLK1 和数据信号线 DATA1 相连接；第二从接收模块 RX2 和第一从发

送模块 TX1 通过地址匹配标识信号线 EqualFlag、使能标识信号线 EnableFlag、时钟信号线 CLK2 和数据信号线 DATA2 相连相连接；第一从接收模块 RX1 将时钟信号线 S1_RXD_CLK 和数据信号线 S1_RXD 上的信号分别赋值给时钟信号线 CLK1 和数据信号线 DATA1；第二从发送模块 TX2 将时钟信号线 CLK1 和数据信号线 DATA1 上的信号分别赋值给时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD；第三从接收模块 RX2 将时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD 上的数据分别赋值给时钟信号线 CLK2 和数据信号线 DATA2。

[0013] 基于节点级联的主从同步串行通讯装置的实现方法，该实现方法的具体过程为：

[0014] 主节点控制器周期性地读取主接收模块 M_RX 接收到的有效数据，然后将待发送的有效数据组和控制指令发送给主发送模块 M_TX，通过将发送结束标识位取反赋值给发送开始标识位的方式启动主发送模块 M_TX，在主发送模块 M_TX 启动后，将有效数据组装成多个数据帧，连同时钟信号通过差分总线分时串行发送给各个节点；

[0015] 主节点控制器根据系统时钟通过地址总线和数据总线配置主接收模块 M_RX 中的数量寄存器组、数据包起始标识寄存器、复位标识寄存器和地址寄存器组，读取双口存储器 RAM；主接收模块 M_RX 中的接收控制模块、总线状态监控器、计数器、CRC 校验模块、接收移位器、NRZI 解码模块和双口存储器 RAM 的写操作均受控于同一时钟信号 M_RXD_CLK，且下降沿触发；

[0016] 主节点控制器根据系统时钟通过地址总线和数据总线配置主发送模块 M_TX 中的发送开始标识位、时刻寄存器组、数量寄存器组、复位标识寄存器、数据包起始标识寄存器和地址寄存器组，并将待发送的有效数据组写入双口存储器 RAM；主发送模块 M_TX 中发送结束标识位、发送控制模块、定时器、计数器、CRC 校验模块、发送移位器、NRZI 编码模块和双口存储器 RAM 的读取操作均受控于同一时钟信号 M_TXD_CLK，且上升沿触发；

[0017] 从节点控制器在接收到第一从接收模块 RX1 发出的中断请求后，先将发送结束标识位取反赋值给发送开始标识位，启动第一从发送模块 TX1，然后读取第一从接收模块 RX1 的双口存储器 RAM 中的有效数据；

[0018] 从节点控制器根据系统时钟和中断信号通过地址总线和数据总线配置第一从接收模块 RX1 中的数量寄存器、数据包起始标识寄存器、复位标识寄存器、地址寄存器、通讯周期寄存器和中断清除位，并完成双口存储器 RAM 的读操作；第一从接收模块 RX1 中的超时标识位、定时器和处理器均受控于系统时钟；第一从接收模块 RX1 中的中断设置位、差分总线空闲标识位、主节点接收标识位、后端从节点接收标识位、地址匹配标识位、接收控制模块、总线状态监控器、计数器、CRC 校验模块、接收移位器、NRZI 解码模块和双口存储器 RAM 的写操作均受控于时钟信号线 S1_RXD_CLK，且下降沿触发；

[0019] 第二从发送模块 TX2 的处理器受控于系统时钟信号，根据差分总线空闲标识信号线、接收数据包地址域标识信号线上的信号状态控制使能信号线 S2_TXD_EN 的状态；

[0020] 从节点控制器根据系统时钟通过地址总线和数据总线配置第二从接收模块 RX2 中的数据包起始标识寄存器、复位标识寄存器、地址寄存器和通讯周期寄存器；第二从接收模块 RX2 中的超时标识位、定时器和处理器均受控于系统时钟；第二从接收模块 RX2 中的差分总线空闲标识位、主节点接收标识位、后端从节点接收标识位、地址匹配标识位、接收控制模块、总线状态监控器、接收移位器和 NRZI 解码模块均受控于时钟信号线 S2_RXD_CLK，且下降沿触发；

[0021] 从节点控制器根据系统时钟通过地址总线和数据总线配置第一从发送模块 TX1 中的发送开始标识位、数量寄存器、复位标识寄存器、数据包起始标识寄存器和地址寄存器，并将待发送的有效数据组写入双口存储器 RAM；第一从发送模块 TX1 中的多路开关受控于地址匹配标识信号线 EqualFlag；第一从发送模块 TX1 中的发送结束标识位、发送控制模块、计数器、CRC 校验模块、发送移位器、NRZI 编码模块和双口存储器 RAM 的读取操作均受控于系统时钟分频的时钟信号 LCLK，且上升沿触发。

[0022] 本发明的优点：本发明提出一种基于节点级联的主从同步串行通讯装置及其实现方法。该方法采用主从节点级联的方式构建一主多从通讯网络，从而从节点的数量不受接口芯片负载能力限制，相比复用时钟和数据总线的方式通讯距离显著提高；采用数据与时钟信号同节点发送模式，有效保证了数据与时钟信号之间的时序关系，消除了通讯线路时延对通讯速率的影响。主从节点之间通讯的数据的发送采取了直接发送和 NRZI 编码发送相结合的方式，确保了主从节点接收模块对数据总线状态的监控；节点间时钟和数据信号的收发采用了隔离差分总线传输，有效延长网络通讯距离和抗干扰能力。

附图说明

- [0023] 图 1 是本发明所述基于节点级联的主从同步串行通讯装置的结构示意图；
- [0024] 图 2 是本发明数据帧结构定义及数据流向框图；
- [0025] 图 3 是本发明所述主发送模块 M_TX 的结构示意图；
- [0026] 图 4 是本发明所述主接收模块 M_RX 的结构示意图；
- [0027] 图 5 是本发明所述从节点控制模块的结构示意图。

具体实施方式

[0028] 具体实施方式一：下面结合图 1 说明本实施方式，本实施方式所述基于节点级联的主从同步串行通讯装置，该通讯装置包括主节点和 n 个从节点，n 为正整数，主节点包括主节点控制器 1 和隔离差分模块 2，主节点控制器 1 包括主发送模块 M_TX 和主接收模块 M_RX，每个从节点包括从节点控制器 3 和两个隔离差分模块 2，从节点控制器 3 包括第一从接收模块 RX1、第二从接收模块 RX2、第一从发送模块 TX1 和第二从发送模块 TX2；

[0029] 主发送模块 M_TX 和主节点的隔离差分模块 2 通过能信号线 M_TXD_EN、时钟信号线 M_TXD_CLK 和数据信号线 M_TXD 相连接；

[0030] 主接收模块 M_RX 和主节点的隔离差分模块 2 通过时钟信号线 M_RXD_CLK 和数据信号线 M_RXD 相连接；

[0031] 相邻节点之间的隔离差分模块 2 通过信号差分线 CLK 和 \overline{CLK} 、数据信号差分线 DATA 和 \overline{DATA} 、隔离地线 S_GND 相连接；所述相邻节点包括主节点和第 1 个从节点、第 n-1 个从节点和第 n 个从节点；

[0032] 第一从接收模块 RX1 与前端隔离差分模块 2 通过时钟信号线 S1_RXD_CLK 和数据信号线 S1_RXD 相连接；

[0033] 第一从发送模块 TX1 与前端隔离差分模块 2 通过使能信号线 S1_TXD_EN、时钟信号线 S1_TXD_CLK 和数据信号线 S1_TXD 相连接；

[0034] 第二从接收模块 RX2 与后端隔离差分模块 2 通过时钟信号线 S2_RXD_CLK 和数据

信号线 S2_RXD 相连接；

[0035] 第二从发送模块 TX2 与后端隔离差分模块 2 通过使能信号线 S2_RXD_EN、时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD 相连接。

[0036] 具体实施方式二：下面结合图 2 说明本实施方式，本实施方式对实施方式一作进一步说明，从节点控制器 3 内，第一从接收模块 RX1 和第二从发送模块 TX2 通过差分总线状态标识信号线 IDLEFlag、后端从节点接收标识信号线 BackFlag、主节点接收标识信号线 S2MFflag、时钟信号线 CLK1 和数据信号线 DATA1 相连接；第二从接收模块 RX2 和第一从发送模块 TX1 通过地址匹配标识信号线 EqualFlag、使能标识信号线 EnableFlag、时钟信号线 CLK2 和数据信号线 DATA2 相连相连接；第一从接收模块 RX1 将时钟信号线 S1_RXD_CLK 和数据信号线 S1_RXD 上的信号分别赋值给时钟信号线 CLK1 和数据信号线 DATA1；第二从发送模块 TX2 将时钟信号线 CLK1 和数据信号线 DATA1 上的信号分别赋值给时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD；第二从接收模块 RX2 将时钟信号线 S2_RXD_CLK 和数据信号线 S2_RXD 上的数据分别赋值给时钟信号线 CLK2 和数据信号线 DATA2。

[0037] 具体实施方式三：下面结合图 3- 图 5 说明本实施方式，本实施方式所述基于节点级联的主从同步串行通讯装置的其实现方法，该实现方法的具体过程为：

[0038] 主节点控制器 1 周期性地读取主接收模块 M_RX 接收到的有效数据，然后将待发送的有效数据组和控制指令发送给主发送模块 M_TX，通过将发送结束标识位取反赋值给发送开始标识位的方式启动主发送模块 M_TX，在主发送模块 M_TX 启动后，将有效数据组装成多个数据帧，连同时钟信号通过差分总线分时串行发送给各个节点；

[0039] 主节点控制器 1 根据系统时钟通过地址总线和数据总线配置主接收模块 M_RX 中的数量寄存器组、数据包起始标识寄存器、复位标识寄存器和地址寄存器组，读取双口存储器 RAM；主接收模块 M_RX 中的接收控制模块、总线状态监控器、计数器、CRC 校验模块、接收移位器、NRZI 解码模块和双口存储器 RAM 的写操作均受控于同一时钟信号 M_RXD_CLK，且下降沿触发；

[0040] 主节点控制器 1 根据系统时钟通过地址总线和数据总线配置主发送模块 M_TX 中的发送开始标识位、时刻寄存器组、数量寄存器组、复位标识寄存器、数据包起始标识寄存器和地址寄存器组，并将待发送的有效数据组写入双口存储器 RAM；主发送模块 M_TX 中发送结束标识位、发送控制模块、定时器、计数器、CRC 校验模块、发送移位器、NRZI 编码模块和双口存储器 RAM 的读取操作均受控于同一时钟信号 M_RXD_CLK，且上升沿触发；

[0041] 从节点控制器 3 在接收到第一从接收模块 RX1 发出的中断请求后，先将发送结束标识位取反赋值给发送开始标识位，启动第一从发送模块 TX1，然后读取第一从接收模块 RX1 的双口存储器 RAM 中的有效数据；

[0042] 从节点控制器 3 根据系统时钟和中断信号通过地址总线和数据总线配置第一从接收模块 RX1 中的数量寄存器、数据包起始标识寄存器、复位标识寄存器、地址寄存器、通讯周期寄存器和中断清除位，并完成双口存储器 RAM 的读操作；第一从接收模块 RX1 中的超时标识位、定时器和处理器均受控于系统时钟；第一从接收模块 RX1 中的中断设置位、差分总线空闲标识位、主节点接收标识位、后端从节点接收标识位、地址匹配标识位、接收控制模块、总线状态监控器、计数器、CRC 校验模块、接收移位器、NRZI 解码模块和双口存储器 RAM 的写操作均受控于时钟信号线 S1_RXD_CLK，且下降沿触发；

[0043] 第二从发送模块 TX2 的处理器受控于系统时钟信号,根据差分总线空闲标识信号线、接收数据包地址域标识信号线上的信号状态控制使能信号线 S2_TXD_EN 的状态;

[0044] 从节点控制器 3 根据系统时钟通过地址总线和数据总线配置第二从接收模块 RX2 中的数据包起始标识寄存器、复位标识寄存器、地址寄存器和通讯周期寄存器;第二从接收模块 RX2 中的超时标识位、定时器和处理器均受控于系统时钟;第二从接收模块 RX2 中的差分总线空闲标识位、主节点接收标识位、后端从节点接收标识位、地址匹配标识位、接收控制模块、总线状态监控器、接收移位器和 NRZI 解码模块均受控于时钟信号线 S2_RXD_CLK,且下降沿触发;

[0045] 从节点控制器 3 根据系统时钟通过地址总线和数据总线配置第一从发送模块 TX1 中的发送开始标识位、数量寄存器、复位标识寄存器、数据包起始标识寄存器和地址寄存器,并将待发送的有效数据组写入双口存储器 RAM;第一从发送模块 TX1 中的多路开关受控于地址匹配标识信号线 EqualFlag;第一从发送模块 TX1 中的发送结束标识位、发送控制模块、计数器、CRC 校验模块、发送移位器、NRZI 编码模块和双口存储器 RAM 的读取操作均受控于系统时钟分频的时钟信号 LCLK,且上升沿触发。

[0046] 本实施方式中,系统时钟表示为 sys_clk,中断信号表示为 IRQ,地址总线表示为 address_bus,数据总线表示为 data_bus,时刻寄存器组表示为 Schedule_S_registers,数量寄存器组表示为 Number_S_registers,复位标识寄存器表示为 ResetFlag_register,数据包起始标识寄存器表示为 SOPFlag_register,地址寄存器组表示为 ADDR_S_registers,发送开始标识位表示为 TransCMDFlag_bit,发送结束标识位表示为 TransEndFlag_bit,发送控制模块表示为 TX_controller,定时器表示为 Timer,计数器表示为 Counter,发送移位器表示为 TX_shifter,接收控制模块表示为 RX_controller,总线状态监控器表示为 Status_detecter,接收移位器表示为 RX_shifter,数量寄存器表示为 Number_register,地址寄存器表示为 ADDR_register,通讯周期寄存器表示为 Period_register,中断设置位表示为 SetIRQ_bit,中断清除位表示为 ClearIRQ_bit,超时标识位表示为 OverFlag_bit,差分总线空闲标识位表示为 IDLEFlag_bit,后端从节点接收标识位表示为 BackFlag_bit,主节点接收标识位表示为 S2MFlag_bit,处理器表示为 Processer,地址匹配标识位表示为 EqualFlag_bit,多路开关表示为 Multiplexer。

[0047] 具体实施方式四:下面结合图 3 说明本实施方式,本实施方式对实施方式三作进一步说明,主发送模块 M_TX 启动后的工作过程为:

[0048] 步骤 1-1、启动定时器;

[0049] 步骤 1-2、判断定时器的 Timer 是否等于时刻寄存器组中的值,如果否则重复执行步骤 1-2,如果是则执行步骤 1-3;

[0050] 步骤 1-3、记录时刻寄存器组中与定时器等值的单元的相对位置 j,清空计数器,并将使能信号线 M_TXD_EN 的信号置为“1”;

[0051] 步骤 1-4、将复位标识寄存器中的数据串行发送到数据信号线 M_RXD 上,复位主从节点的接收模块到接收等待状态;所述接收模块包括主接收模块 M_RX、第一从接收模块 RX1 和第二从接收模块 RX2;

[0052] 步骤 1-5、判断数据发送是否完成,如果否则重复执行步骤 1-5,如果是则执行步骤 1-6;

- [0053] 步骤 1-6、将数据包起始标识寄存器中的数据赋值给发送移位器, 经过 NRZI 编码模块串行发送到数据信号线 M_TXD ;
- [0054] 步骤 1-7、判断发送移位器中的数据发送是否完成, 如果否则重复执行步骤 1-7, 如果是则执行步骤 1-8 ;
- [0055] 步骤 1-8、将地址寄存器组第 j 个单元中的数据赋值给发送移位器, 经过 NRZI 编码模块串行发送到数据信号线 M_TXD ;
- [0056] 步骤 1-9、判断发送移位器中的数据发送是否完成, 如果否则重复执行步骤 1-9, 如果是则执行步骤 1-10 ;
- [0057] 步骤 1-10、根据数量寄存器组的前 j-1 单元中的数据及计数器中数据的累加值读取双口存储器 RAM 中的数据, 并将读取的数据赋值给发送移位器和 CRC 校验模块, 然后经过 NRZI 编码模块串行发送到数据信号线 M_TXD ;
- [0058] 步骤 1-11、判断发送移位器中的数据发送是否完成, 如果否则重复执行步骤 1-11, 如果是则执行步骤 1-12 ;
- [0059] 步骤 1-12、计数器中的数值加 1 ;
- [0060] 步骤 1-13、判断计数器中的数值是否等于数量寄存器组第 j 个单元中的数值, 如果否则返回执行步骤 1-10, 如果是则执行步骤 1-14 ;
- [0061] 步骤 1-14、将 CRC 校验模块产生的校验码赋值给发送移位器, 然后经过 NRZI 编码模块串行发送到数据信号线 M_TXD ;
- [0062] 步骤 1-15、判断发送移位器中的数据发送是否完成, 如果否则重复执行步骤 1-15, 如果是则执行步骤 1-16 ;
- [0063] 步骤 1-16、将 NULL 标识赋值给发送移位器, 然后经过 NRZI 编码模块串行发送到数据信号线 M_TXD ;
- [0064] 步骤 1-17、判断发送移位器中的数据发送是否完成, 如果否则重复执行步骤 1-17, 如果是则执行步骤 1-18 ;
- [0065] 步骤 1-18、将复位标识寄存器中的数据串行发送到数据信号线 M_TXD 上 ;
- [0066] 步骤 1-19、判断数据串行发送是否完成, 如果否则返回执行步骤 1-19, 如果是则执行步骤 1-20 ;
- [0067] 步骤 1-20、将使能信号线 M_TXD_EN 的信号置为“0”, 结束数据帧发送, 复位 CRC 校验模块 ;
- [0068] 步骤 1-21、判断定时器的 Timer 是否大于 n 个时刻寄存器组中的最大值, 如果否则返回执行步骤 1-2, 如果是则执行步骤 1-22 ;
- [0069] 步骤 1-22、将发送开始标识位赋值给发送结束标识位, 清空和关闭定时器。
- [0070] 本实施方式中, NULL 标识表示一个位数大于等于 1 小于等于 8 的任意二进制数。
- [0071] 具体实施方式五 : 下面结合图 4 说明本实施方式, 本实施方式对实施方式三作进一步说明, 主接收模块 M_RX 启动后的工作过程为 :
- [0072] 对于总线状态监控器 :
- [0073] 步骤 2-1-1、将数据信号线 M_RXD 连接到总线状态监控器 ;
- [0074] 步骤 2-1-2、判断总线状态监控器接收到的数据和复位标识寄存器中的数据是否匹配, 如果否则设置数据总线忙状态为“真”, 重复执行步骤 2-1-2, 如果是则设置数据总线

忙状态变量为“假”，重复执行步骤 2-1-2；

[0075] 对于接收控制模块：

[0076] 步骤 2-2-1、将数据信号线 M_RXD 连接到 NRZI 解码模块；

[0077] 步骤 2-2-2、判断数据总线忙状态变量是否为“真”，如果否则复位 CRC 校验模块，设置数据包起始标识匹配变量、地址匹配变量和地址匹配任务已执行变量为“假”，重复执行步骤 2-2-2，如果是则执行步骤 2-2-3；

[0078] 步骤 2-2-3、判断数据包起始标识匹配变量是否为“真”，如果否则执行步骤 2-2-4，如果是则执行步骤 2-2-5；

[0079] 步骤 2-2-4、判断经过 NRZI 解码模块输入给接收移位器中的数据是否与数据包起始标识寄存器中的数据匹配，如果否则返回执行步骤 2-2-2，如果是则设置数据包起始标识匹配变量为“真”，然后返回执行步骤 2-2-2；

[0080] 步骤 2-2-5、判断接收移位器是否完成下一组数据接收，如果否则重复执行步骤 2-2-2，如果是则执行步骤 2-2-6；

[0081] 步骤 2-2-6、判断地址匹配变量是否为“真”，如果否则执行步骤 2-2-7，如果是则执行步骤 2-2-9；

[0082] 步骤 2-2-7、判断地址匹配任务已执行变量是否为“真”，如果否则设置地址匹配任务已执行变量为“真”，并执行步骤 2-2-8，如果是则返回执行步骤 2-2-2；

[0083] 步骤 2-2-8、判断接收移位器中的数据与地址寄存器组中的数据是否匹配，如果否则返回执行步骤 2-2-2，如果是则设置地址匹配变量为“真”，记录地址寄存器组中的匹配单元的相对位置 j，并清空计数器，然后返回执行步骤 2-2-2；

[0084] 步骤 2-2-9、判断计数器中的数值是否小于等于数量寄存器组第 j 个单元中的数值，如果否则返回执行步骤 2-2-2，如果是则执行步骤 2-2-10；

[0085] 步骤 2-2-10、判断计数器中的数值和数量寄存器组第 j 个单元中的数值是否相等，如果否则执行步骤 2-2-11，如果是则执行步骤 2-2-12；

[0086] 步骤 2-2-11、将接收的数据赋值给 CRC 校验模块，并根据数量寄存器组前 j-1 个单元中的数据各自加 1 及计数器中数据的累加值，将数据写入双口存储器 RAM，并将计数器中的数值加 1，然后返回执行步骤 2-2-2；

[0087] 步骤 2-2-12、根据数量寄存器组前 j-1 个单元中的数据各自加 1 及计数器中的数据的累加值，将 CRC 校验模块产生的校验码写入双口存储器 RAM，然后返回执行步骤 2-2-2。

[0088] 具体实施方式六：下面结合图 5 说明本实施方式，本实施方式对实施方式三作进一步说明，第一从接收模块 RX1 启动后的工作过程为：

[0089] 对于总线状态监控器：

[0090] 步骤 3-1-1、将数据信号线 S1_RXD 连接到总线状态监控器；

[0091] 步骤 3-1-2、判断总线状态监控器接收到的数据与复位标识寄存器中的数据是否匹配，如果否则将差分总线空闲标识位置为“0”，重复执行步骤 3-1-2，如果是则将差分总线空闲标识位置为“1”，重复执行步骤 3-1-2；

[0092] 对于定时器：

[0093] 步骤 3-2-1、启动定时器；

[0094] 步骤 3-2-2、判断差分总线空闲标识位是否为“1”，如果否则执行 3-2-3，如果是则

执行 3-2-4；

[0095] 步骤 3-2-3、清空定时器；

[0096] 步骤 3-2-4、判断定时器中的数值是否大于通讯周期寄存器中的数值，如果否则将超时标识位置为“0”，返回执行步骤 3-2-2，如果是则将超时标识位置为“1”，返回执行步骤 3-2-2；

[0097] 对于处理器：

[0098] 步骤 3-3-1、判断超时标识位是否为“1”，如果否则执行 3-3-2，如果是则执行 3-3-3；

[0099] 步骤 3-3-2、根据差分总线状态标识位、后端从节点接收标识位和主节点接收标识位的状态分别设置差分总线状态标识信号线 IDLEFlag、后端从节点接收标识信号线 BackFlag 和主节点接收标识信号线 S2MFlag 的状态，然后返回执行步骤 3-3-1；

[0100] 步骤 3-3-3、将差分总线状态标识信号线 IDLEFlag 和主节点接收标识信号线 S2MFlag 的状态设置为“1”，然后返回执行 3-3-1；

[0101] 对于接收控制模块：

[0102] 步骤 3-4-1、将数据信号线 S1_RXD 连接到 NRZI 解码模块；

[0103] 步骤 3-4-2、判断差分总线空闲标识位是否为“1”，如果否则执行 3-4-3，如果是则复位 CRC 校验模块，设置数据包起始标识匹配变量、地址匹配变量和地址匹配任务已执行变量为“假”，重复执行 3-4-2；

[0104] 步骤 3-4-3、判断数据包起始标识匹配变量是否为“真”，如果否则执行步骤 3-4-4，如果是则执行步骤 3-4-5；

[0105] 步骤 3-4-4、判断经 NRZI 解码模块输入给接收移位器的数据与数据包起始标识寄存器中的数据是否匹配，如果否则返回执行步骤 3-4-2，如果是则设置数据包起始标识匹配变量为“真”，然后返回执行步骤 3-4-2；

[0106] 步骤 3-4-5、判断接收移位器是否完成下一组数据接收，如果否则返回执行步骤 3-4-2，如果是则执行步骤 3-4-6；

[0107] 步骤 3-4-6、判断地址匹配变量是否为“真”，如果否则执行步骤 3-4-7，如果是则执行步骤 3-4-11；

[0108] 步骤 3-4-7、判断地址匹配任务已执行变量是否为“真”，如果否则设置地址匹配任务已执行变量为“真”，并执行步骤 3-4-8，如果是则返回执行步骤 3-4-2；

[0109] 步骤 3-4-8、判断接收移位器中的数据是否处于主节点接收地址域，如果否则将主节点接收标识位置为“0”，并执行步骤 3-4-9，如果是则将主节点接收标识位置为“1”，然后返回执行步骤 3-4-2；

[0110] 步骤 3-4-9、判断接收移位器中的数据是否处于当前从节点的后端从节点接收地址域，如果否则将后端从节点接收标识位置为“0”，然后返回执行步骤 3-4-10，如果是则后端从节点接收标识位置为“1”，然后返回执行步骤 3-4-2；

[0111] 步骤 3-4-10、判断接收移位器中的数据与地址寄存器组中的数据是否匹配，如果否则返回执行步骤 3-4-2，如果是则设置地址匹配变量为“真”，清空计数器，返回执行步骤 3-4-2；

[0112] 步骤 3-4-11、判断计数器中的数值是否小于等于数量寄存器中的数值，如果否则

返回执行步骤 3-4-2,如果是则执行步骤 3-4-12 ;

[0113] 步骤 3-4-12、判断计数器中的数值和数量寄存器中的数值是否相等,如果否则执行步骤 2-2-13,如果是则执行步骤 2-2-14 ;

[0114] 步骤 3-4-13、将接收的数据赋值给 CRC 校验模块,同时根据计数器中的数值将接收的数据写入双口存储器 RAM,并将计数器中的数值加 1,返回执行步骤 3-4-2 ;

[0115] 步骤 3-4-14、根据计数器中的数值,将 CRC 校验模块产生的校验码写入双口存储器 RAM,将中断清除位中的数值取反赋值给中断设置位,发出中断请求信号,返回执行步骤 3-4-2。

[0116] 具体实施方式七:下面结合图 5 说明本实施方式,本实施方式对实施方式三作进一步说明,第二从接收模块 RX2 启动后的工作过程为:

[0117] 对于总线状态监控器:

[0118] 步骤 4-1-1、将数据信号线 S2_RXD 连接到总线状态监控器;

[0119] 步骤 4-1-2、判断总线状态监控器接收到的数据与复位标识寄存器中的数据是否匹配,如果否则将差分总线空闲标识位置为“0”,重复执行步骤 4-1-2,如果是则将差分总线空闲标识位置为“1”,重复执行步骤 4-1-2;

[0120] 对于定时器:

[0121] 步骤 4-2-1、启动定时器;

[0122] 步骤 4-2-2、判断差分总线空闲标识位是否为“1”,如果否则执行 4-2-3,如果是则执行 4-2-4;

[0123] 步骤 4-2-3、清空定时器;

[0124] 步骤 4-2-4、判断定时器中的数值是否大于通讯周期寄存器中的数值,如果否则将超时标识位置为“0”,返回执行步骤 4-2-2,如果是则将超时标识位置为“1”,返回执行步骤 4-2-2;

[0125] 对于处理器:

[0126] 步骤 4-3-1、判断超时标识位是否为“1”,如果否则执行 4-3-2,如果是则执行 4-3-6;

[0127] 步骤 4-3-2、根据地址匹配标识位的状态设置地址匹配标识信号线 EnableFlag 的状态;

[0128] 步骤 4-3-3、判断差分总线空闲标识位是否为“1”,如果否则返回执行步骤 4-3-1,如果是则执行 4-3-4;

[0129] 步骤 4-3-4、判断主节点接收标识位是否为“1”,如果否则执行步骤 4-3-5,如果是则延迟 Δt 时间后将使能标识信号线 EnableFlag 的状态设置为“0”,返回执行步骤 4-3-1,所述 Δt 为不小于主从节点模块串行发送数据时的最大发送时钟周期系统时钟周期;

[0130] 步骤 4-3-5、判断后端从节点接收标识位是否为“1”,如果否则返回执行步骤 4-3-1,如果是则延迟 Δt 时间后将使能标识信号线 EnableFlag 的状态设置为“1”,返回执行步骤 4-3-1

[0131] 步骤 4-3-6、将地址匹配标识信号线 EqualFlag 和使能标识信号线 EnableFlag 的状态设置为“0”,然后返回执行 4-3-1;

[0132] 对于接收控制模块:

- [0133] 步骤 4-4-1、将数据信号线 S2_RXD 连接到 NRZI 解码模块；
- [0134] 步骤 4-4-2、判断差分总线空闲标识位是否为“1”，如果否则执行 4-4-3，如果是则设置数据包起始标识匹配变量、地址匹配变量和地址匹配任务已执行变量为“假”，重复执行 4-4-2；
- [0135] 步骤 4-4-3、判断数据包起始标识匹配变量是否为“真”，如果否则执行步骤 4-4-4，如果是则执行步骤 4-4-5；
- [0136] 步骤 4-4-4、判断经 NRZI 解码模块输入给接收移位器的数据与数据包起始标识寄存器中的数据是否匹配，如果否则返回执行步骤 4-4-2，如果是则设置数据包起始标识匹配变量为“真”，然后返回执行步骤 4-4-2；
- [0137] 步骤 4-4-5、判断接收移位器是否完成下一组数据接收，如果否则返回执行步骤 4-4-2，如果是则执行步骤 4-4-6；
- [0138] 步骤 4-4-6、判断地址匹配变量是否为“真”，如果否则执行步骤 4-4-7，如果是则执行步骤 4-4-11；
- [0139] 步骤 4-4-7、判断地址匹配任务已执行变量是否为“真”，如果否则设置地址匹配任务已执行变量为“真”，并执行步骤 4-4-8，如果是则返回执行步骤 4-4-2；
- [0140] 步骤 4-4-8、判断接收移位器中的数据是否处于主节点接收地址域，如果否则将主节点接收标识位置为“0”，并执行步骤 4-4-9，如果是则将主节点接收标识位置为“1”，返回执行步骤 4-4-2；
- [0141] 步骤 4-4-9、判断接收移位器中的数据是否处于当前从节点的后端从节点接收地址域，如果否则将后端从节点接收标识位置为“0”，执行步骤 3-4-10，如果是则后端从节点接收标识位置为“1”，返回执行步骤 4-4-2；
- [0142] 步骤 4-4-10、判断接收移位器中的数据与地址寄存器组中的数据是否匹配，如果否则将地址匹配标识位置为“0”，返回执行步骤 4-4-2，如果是则将地址匹配标识位置为“1”，设置地址匹配变量为“真”，返回执行步骤 4-4-2。
- [0143] 具体实施方式八：下面结合图 5 说明本实施方式，本实施方式对实施方式三作进一步说明，第一从发送模块 TX1 启动后的工作过程为：
- [0144] 对于多路开关：
- [0145] 步骤 5-1-1、判断地址匹配标识信号线 EqualFlag 的状态是否为“1”，如果否则执行步骤 5-1-2，如果是则执行步骤 5-1-3；
- [0146] 步骤 5-1-2、将使能标识信号线 EnableFlag、时钟信号线 C1K2 和数据信号线 DATA2 分别连接到使能信号线 S1_RXD_EN、时钟信号线 S1_RXD_CLK 和数据信号线 S1_RXD，返回执行步骤 5-1-1；
- [0147] 步骤 5-1-3、断开步骤 5-1-2 中的连接，将系统时钟分频得到的时钟信号 LCLK 直接赋值给时钟信号线 S1_RXD_CLK。
- [0148] 对于发送控制模块：
- [0149] 步骤 5-2-1、判断发送开始标识位和发送结束标识位是否相等，如果否则重复执行步骤 5-2-1，如果是则执行步骤 5-2-2；
- [0150] 步骤 5-2-2、将使能信号线 S1_RXD_EN 的使能信号置为“1”，将复位标识寄存器中的数据串行发送到数据信号线 S1_RXD 上，复位所有主从节点的接收模块到等待状态；

- [0151] 步骤 5-2-3、判断数据发送是否完成,如果否则重复执行步骤 5-2-3,如果是则执行步骤 5-2-4 ;
- [0152] 步骤 5-2-4、将数据包起始标识寄存器中的数据赋给发送移位器,经 NRZI 编码模块串行发送到数据信号线 S1_TXD ;
- [0153] 步骤 5-2-5、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-5,如果是则执行步骤 5-2-6 ;
- [0154] 步骤 5-2-6、将地址寄存器中的数据赋给发送移位器,经 NRZI 编码模块串行发送到数据信号线 S1_TXD ;
- [0155] 步骤 5-2-7、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-7,如果是则执行步骤 5-2-8 ;
- [0156] 步骤 5-2-8、根据计数器读取双口存储器 RAM 中的数据,并将读取的数据赋值给发送移位器和 CRC 校验模块,经 NRZI 编码模块串行发送到数据信号线 S1_TXD ;
- [0157] 步骤 5-2-9、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-9,如果是则执行步骤 5-2-10 ;
- [0158] 步骤 5-2-10、计数器中的数值加 1 ;
- [0159] 步骤 5-2-11、判断计数器中的数值与数量寄存器中的数值是否相等,如果否则重复执行步骤 5-2-8,如果是则执行步骤 5-2-12 ;
- [0160] 步骤 5-2-12、将 CRC 校验模块产生的校验码赋值给发送移位器,经 NRZI 编码模块串行发送到数据信号线 S1_TXD ;
- [0161] 步骤 5-2-13、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-13,如果是则执行步骤 5-2-14 ;
- [0162] 步骤 5-2-14、将 NULL 标识赋值给发送移位器,然后经过 NRZI 编码模块串行发送到数据信号线 S1_TXD ;
- [0163] 步骤 5-2-15、判断发送移位器中的数据发送是否完成,如果否则重复执行步骤 5-2-15,如果是则执行步骤 5-2-16 ;
- [0164] 步骤 5-2-16、将复位标识寄存器中的数据直接串行发送到数据信号线 S1_TXD ;
- [0165] 步骤 5-2-17、判断数据发送是否完成,如果否则重复执行步骤 5-2-17,如果是则执行步骤 5-2-18 ;
- [0166] 步骤 5-2-18、将使能信号线 S1_TXD_EN 置为“0”,同时将发送开始标识位赋值给发送结束标识位,清空计数器,复位 CRC 校验模块,返回执行步骤 5-1-1。
- [0167] 具体实施方式九:下面结合图 5 说明本实施方式,本实施方式对实施方式三作进一步说明,第二从发送模块 TX2 启动后的工作过程为:
- [0168] 步骤 6-1、判断差分总线空闲标识位是否为“1”,如果否则返回执行步骤 6-1,如果是则执行 6-2 ;
- [0169] 步骤 6-2、判断主节点接收标识位是否为“1”,如果否则执行步骤 6-3,如果是则延迟 Δt 时间后将使能标识信号线 S2_TXD_EN 的状态设置为“1”,返回执行步骤 6-1,所述 Δt 为不小于主从节点模块串行发送数据时的最大发送时钟周期系统时钟周期;
- [0170] 步骤 6-3、判断后端从节点接收标识位是否为“1”,如果否则返回执行步骤 6-1,如果是则延迟 Δt 时间后将使能标识信号线 S2_TXD_EN 的状态设置为“0”,返回执行步骤

6-1。

[0171] 本发明中，从节点的控制器上电后，初始化第一从接收模块 RX1、第一从发送模块 TX1、第二从接收模块 RX2 和第二从发送模块 TX2，使从节点前端差分总线脱离第一从发送模块 TX1 的控制，同时使从节点后端差分总线处于第二从发送模块 TX2 的控制下。差分总线状态标识信号线 IDLEFlag、主节点接收标识信号线 S2MF1ag、地址匹配标识信号线 EqualFlag 和使能标识信号线 EnableFlag 的初始化状态分别为“1”、“1”、“0”、和“0”。从节点控制器正常运行后，如果第一从接收模块 RX1 在一个通讯周期内检测不到接收模块复位标识，则复位差分总线状态标识信号线 IDLEFlag 和主节点接收标识位 S2MF1ag 到初始化状态；如果第二从接收模块 RX2 在一个通讯周期内检测不到接收模块复位标识，则将地址匹配标识信号线 EqualFlag 和使能标识信号线 EnableFlag 复位到初始化状态。

[0172] 本发明中，主从节点间通讯周期、有效数据组大小和从节点数量等参数均是可配置的。对于主节点而言：在一个通讯周期内，主节点控制器首先读取主接收模块 M_RX 接收到的有效数据，然后将待发送的有效数据组和控制指令发送给主发送模块 M_TX，最后主发送模块 M_TX 将该有效数据组封装成多个数据帧，并连同时钟信号通过差分总线分时串行发送给各个从节点。对于从节点而言：通过第一从接收模块 RX1 和第二从接收模块 RX2 监控数据总线状态，并分别输出控制信号、数据信号和时钟信号给第二从发送模块 TX2 和第一从发送模块 TX1，而后这两个模块根据接收到的控制信号完成对差分信号线的控制。当第一从接收模块 RX1 接收到有效数据存储后，产生中断请求信号。从节点控制器响应请求后，首先清中断，然后将待回传的有效数据组和控制指令发送给第一从发送模块 TX1，最后读取第一从接收模块 RX1 接收到的有效数据。第一从发送模块 TX1 启动后，将该有效数据组封装成数据帧，并连同时钟信号经差分线及上级各从节点串行发送给主接收模块 M_RX。在主从节点之间，数据的发送采取了直接发送和非归零反相 (No Return Zero-Inverse :NRZI) 编码发送相结合的方式，确保了各个节点接收模块对数据总线状态的监控。通过采用时钟与数据信号同节点发送的方式，保证了两种信号之间的时序关系不受通讯线路时延的影响。通过节点间级联和通讯信号隔离差分传输，可有效延长网络通讯距离和抗干扰能力。

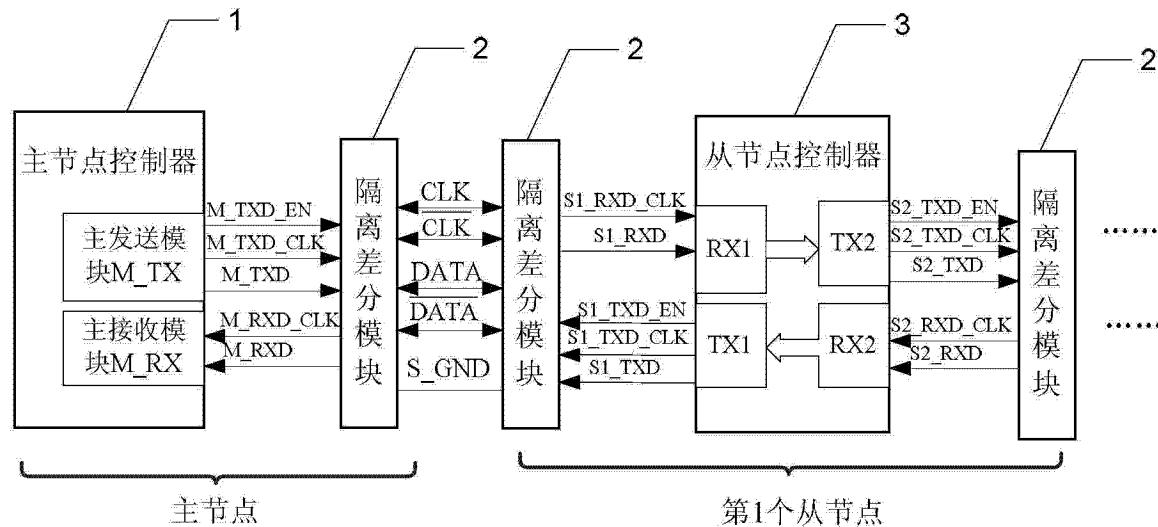


图 1

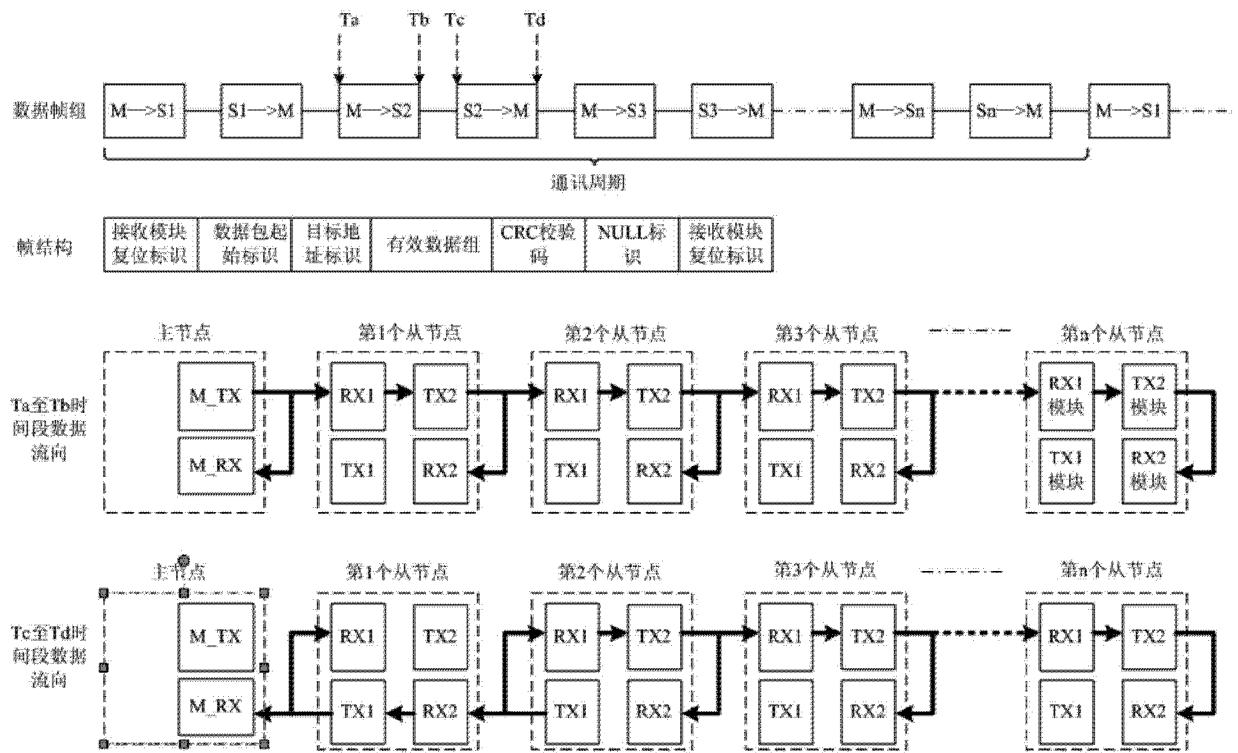


图 2

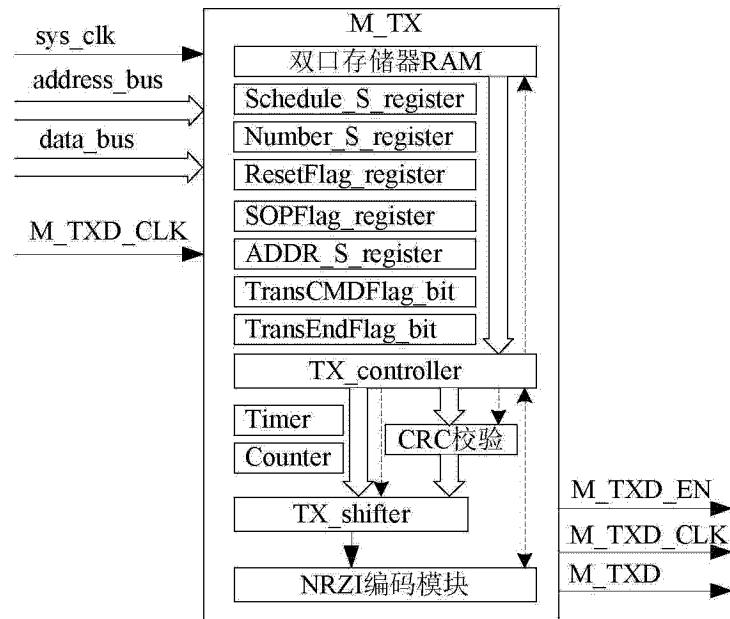


图 3

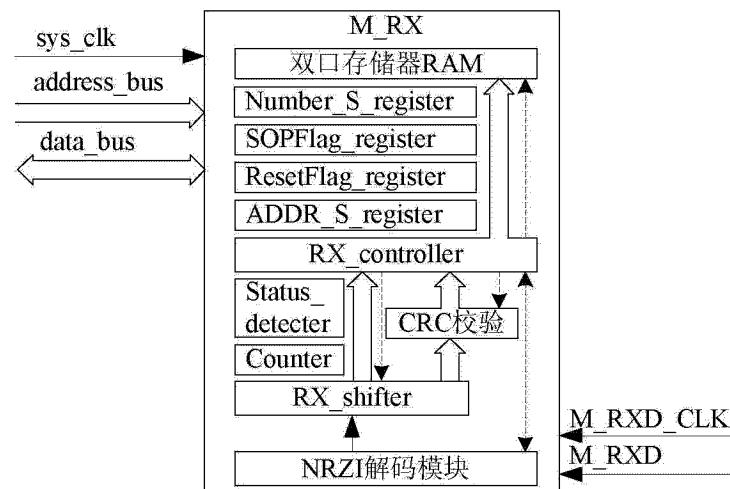


图 4

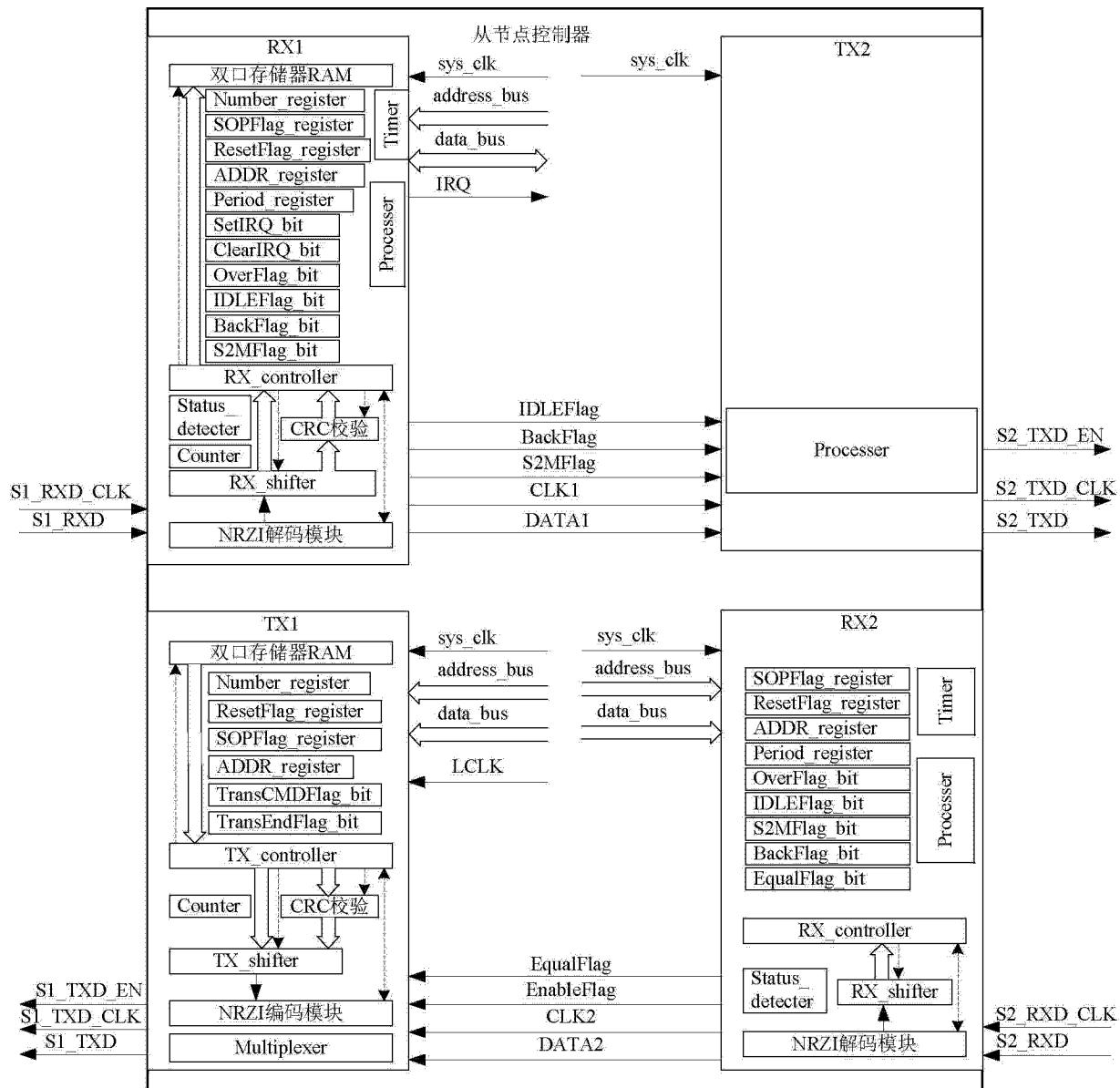


图 5