

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4741026号  
(P4741026)

(45) 発行日 平成23年8月3日 (2011.8.3)

(24) 登録日 平成23年5月13日 (2011.5.13)

(51) Int. Cl.	F I
G 0 6 F 3/041 (2006.01)	G O 6 F 3/041 3 2 O A
G 0 9 G 3/36 (2006.01)	G O 9 G 3/36
G 0 9 G 3/20 (2006.01)	G O 9 G 3/20 6 9 1 D
G 0 9 F 9/30 (2006.01)	G O 9 G 3/20 6 8 O H
G 0 9 F 9/00 (2006.01)	G O 9 G 3/20 6 2 4 C

請求項の数 17 外国語出願 (全 43 頁) 最終頁に続く

(21) 出願番号	特願2010-36614 (P2010-36614)	(73) 特許権者	503260918
(22) 出願日	平成22年2月2日 (2010.2.2)		アップル インコーポレイテッド
(65) 公開番号	特開2010-231773 (P2010-231773A)		アメリカ合衆国 9 5 0 1 4 カリフォル
(43) 公開日	平成22年10月14日 (2010.10.14)		ニア州 クパチーノ インフィニット ル
審査請求日	平成22年4月2日 (2010.4.2)		ープ 1
(31) 優先権主張番号	61/149, 340	(74) 代理人	100092093
(32) 優先日	平成21年2月2日 (2009.2.2)		弁理士 辻居 幸一
(33) 優先権主張国	米国 (US)	(74) 代理人	100082005
(31) 優先権主張番号	61/156, 463		弁理士 熊倉 禎男
(32) 優先日	平成21年2月27日 (2009.2.27)	(74) 代理人	100067013
(33) 優先権主張国	米国 (US)		弁理士 大塚 文昭
(31) 優先権主張番号	12/545, 649	(74) 代理人	100086771
(32) 優先日	平成21年8月21日 (2009.8.21)		弁理士 西島 孝喜
(33) 優先権主張国	米国 (US)	(74) 代理人	100109070
			弁理士 須田 洋之
早期審査対象出願		最終頁に続く	

(54) 【発明の名称】 一体型タッチスクリーン

(57) 【特許請求の範囲】

【請求項 1】

複数の表示画素のスタックアップにおいて、  
ゲート線を含む導電性材料の第 1 の層と、  
データ線を含む導電性材料の第 2 の層と、  
それぞれが表示画素の回路素子を含む第 1、第 2、及び第 3 の領域であって、前記第 3  
の領域は前記第 1 及び第 2 の領域の間に配置される領域と、を含み、  
前記第 1 の領域内の前記表示画素の回路素子が、第 1 線部分の第 1 の複数の部分により  
第 1 の方向に共に電氣的に接続され、前記第 1 の領域内の表示画素の回路素子が、第 2 線  
部分の第 1 の複数の部分により第 2 の方向に共に電氣的に接続され、  
前記第 2 の領域の前記表示画素の回路素子は、前記第 1 線部分の第 2 の複数の部分によ  
って、前記第 1 の方向に共に電氣的に接続され、前記第 2 の領域の前記表示画素の回路素  
子は、前記第 2 線部分の第 2 の複数の部分によって、前記第 2 の方向に共に電氣的に接続  
され、  
少なくとも 1 つの導電路が、前記第 1 の領域の回路素子を前記第 2 の領域の回路素子に  
接続し、前記第 3 の領域の回路素子を電氣的にバイパスすることを特徴とするスタックア  
ップ。

【請求項 2】

少なくとも前記第 1 の領域内に、前記第 1 線部分の第 1 の複数の部分及び前記第 2 線部  
分の第 1 の複数の部分が単一の導電層に配置されている請求項 1 に記載のスタックアップ

。

## 【請求項 3】

前記第 3 の領域内の前記表示画素の回路素子が、前記第 1 及び第 2 の方向の少なくとも 1 つに共に電氣的に接続される、  
請求項 1 又は 2 に記載のスタックアップ。

## 【請求項 4】

前記回路素子が前記表示画素の共通電極である、  
請求項 2 又は 3 に記載のスタックアップ。

## 【請求項 5】

請求項 1 から 4 のいずれかに記載のスタックアップを含むタッチ感知システムであって、  
前記第 1 及び第 2 の領域は駆動線の少なくとも一部を形成し、前記第 3 の領域は感知線を形成し、前記システムは、第 1 及び第 2 の領域の一方に接続された駆動信号発生器と、  
前記第 3 の領域に接続された感知チャンネルと、を備えるタッチ感知システム。

10

## 【請求項 6】

各表示画素が共通電極を有し、  
前記第 1 線部分の第 1 の複数の部分及び前記第 2 線部分の第 1 の複数の部分が、前記第 1 の領域内の表示画素の共通電極を共に接続し、  
前記第 1 線部分の第 2 の複数の部分及び前記第 2 線部分の第 2 の複数の部分が、前記第 2 の領域の表示画素の共通電極を共に接続し、  
前記第 1 の方向に伸びる第 1 線部分の第 3 の複数の部分及び前記第 1 の方向に伸びる第 2 線部分の第 3 の複数の部分が、前記第 3 の領域の表示画素の共通電極を共に接続し、  
前記駆動信号発生器が、前記第 1 の領域内の前記第 1 線部分の第 1 の複数の部分又は前記第 2 線部分の第 1 の複数の部分の少なくとも一方に、或いは、前記第 2 の領域内の前記第 1 線部分の第 2 の複数の部分又は前記第 2 線部分の第 2 の複数の部分の少なくとも一方に接続される、  
請求項 5 に記載のタッチ感知システム。

20

## 【請求項 7】

前記感知チャンネルが、前記第 1 線部分の第 3 の複数の部分又は前記第 2 線部分の第 3 の複数の部分の一方に接続され、前記感知チャンネルが電荷増幅器を含む、  
請求項 6 に記載のタッチ感知システム。

30

## 【請求項 8】

請求項 1 から 4 のいずれかに記載のスタックアップを含むタッチスクリーン。

## 【請求項 9】

プロセッサと、  
メモリと、  
表示回路及び表示制御装置を含むディスプレイシステムと、  
タッチ制御装置、及び請求項 1 から 4 のいずれかに記載のスタックアップを含むタッチ感知システムと、  
を備えたコンピュータシステム。

40

## 【請求項 10】

請求項 1 から 4 のいずれかに記載のスタックアップにおいて、  
前記複数の表示画素が、第 1 の画素形式を含み、前記第 1 の画素形式は前記第 1 の画素形式の対応する回路素子に接続され、且つ前記第 1 の方向及び前記第 1 の方向の反対の方向並びに前記第 2 の方向及び前記第 2 の方向の反対の方向に沿った少なくとも隣接する第 1 の画素形式に電氣的に接続された、  
スタックアップ。

## 【請求項 11】

第 2 の画素形式を更に備え、前記第 2 の画素形式は、前記第 2 の画素形式の対応する回路素子に接続され且つ前記第 1 の方向及び前記第 1 の方向の反対の方向並びに前記第 2 の方向及び前記第 2 の方向の反対の方向のうちの 1 つを除いた全て又は 2 つを除いた全てに

50

沿って、隣接する前記第 2 の画素形式に少なくとも電氣的に接続され、

第 3 の画素形式を更に備え、前記第 3 の画素形式は、前記第 3 の画素形式の対応する回路素子に接続され且つ前記第 1 の方向及び前記第 1 の方向の反対の方向並びに前記第 2 の方向及び前記第 2 の方向の反対の方向の全てに沿って又は 1 つを除いた全てに沿って、少なくとも隣接する前記第 3 の画素形式に電氣的に接続され、前記第 3 の画素形式が、導電路に接続され、

第 4 の画素形式を更に備え、前記第 4 の画素形式は、前記第 4 の画素形式の対応する回路素子に接続され且つ前記第 1 の方向及び前記第 1 の方向の反対の方向並びに前記第 2 の方向及び前記第 2 の方向の反対の方向の全てに沿って又は 1 つを除いた全てに沿って、少なくとも隣接する前記第 4 の画素形式に電氣的に接続され、前記第 4 の画素形式が、隣接する第 4 の画素形式の少なくとも 1 つの導電路に接続される少なくとも 1 つの導電路を有する、

請求項 1 0 に記載のタッチスクリーン。

【請求項 1 2】

前記第 1、第 2、及び第 3 の領域のそれぞれは、前記第 1 の方向に沿って又は実質的に平行に及び前記第 2 の方向に沿って又は実質的に平行に配設された表示画素を含む請求項 1 から 4 のいずれかに記載のスタックアップ。

【請求項 1 3】

複数のタッチ画素を有するタッチスクリーンであって、  
前記タッチ画素が前記タッチスクリーンのタッチ又はタッチ近接に応答し、前記各タッチ画素が、

駆動線の一部を形成する表示画素の第 1 のグループと、

第 1 の方向に沿った前記表示画素の第 1 のグループに隣接し且つ感知線の一部を形成する表示画素の第 2 のグループと、

前記第 1 の方向に沿った前記表示画素の第 2 のグループに隣接し且つ駆動線の別の部分を形成する表示画素の第 3 のグループと、

を含み、前記第 1、第 2、及び第 3 のグループの表示画素が共通電極を含み、

前記各タッチ画素が更に、

前記表示画素の第 2 のグループを迂回しながら前記表示画素の第 1 及び第 3 のグループを接続する手段と、

前記表示画素の第 1 のグループの表示画素の共通電極を第 1 の方向に沿って、及び第 2 の異なる方向に沿って共に電氣的に接続し、且つ前記表示画素の第 3 のグループの表示画素の共通電極を前記第 1 の方向に沿って、及び前記第 2 の異なる方向に沿って共に電氣的に接続する手段と、

を含み、前記第 1、第 2、及び第 3 のグループが、前記第 1 の方向に沿って配置され、前記第 1、第 2、及び第 3 のグループの各々が、前記第 1 の方向に沿って及び前記第 2 の方向に沿って配設された表示画素を含む、  
タッチスクリーン。

【請求項 1 4】

前記接続手段が、前記表示画素の第 1 のグループの少なくとも 1 つの共通電極を前記表示画素の第 3 のグループの少なくとも 1 つの共通電極と電氣的に接続する、  
請求項 1 3 に記載のタッチスクリーン。

【請求項 1 5】

前記複数の表示画素が第 1 の画素形式を含み、前記第 1 の画素形式が、該第 1 の画素形式の対応する回路素子に接続され、且つ前記第 1 の方向、前記第 1 の方向の反対の方向、前記第 2 の方向、前記第 2 の方向の反対の方向に沿った少なくとも 1 つの隣接する第 1 の画素形式に電氣的に接続された第 1 の導電層を含む、請求項 1 3 に記載のタッチスクリーン。

【請求項 1 6】

前記ディスプレイが液晶ディスプレイを含み、前記タッチスクリーンが更に、

前記複数の表示画素に接続された複数のゲート線と、  
前記複数の表示画素に接続された複数のデータ線と、  
を備える、

請求項 1 5 に記載のタッチスクリーン。

【請求項 1 7】

第 2 の画素形式を更に備え、前記第 2 の画素形式は、前記第 2 の画素形式の対応する回路素子に接続され且つ前記第 1 の方向及び前記第 1 の方向の反対の方向並びに前記第 2 の方向及び前記第 2 の方向の反対の方向のうちの 1 つを除いた全て又は 2 つを除いた全てに沿って、隣接する前記第 2 の画素形式に少なくとも電気的に接続された第 1 の導電層を含み、

10

第 3 の画素形式を更に備え、前記第 3 の画素形式は、前記第 3 の画素形式の対応する回路素子に接続され且つ前記第 1 の方向及び前記第 1 の方向の反対の方向並びに前記第 2 の方向及び前記第 2 の方向の反対の方向の全てに沿って又は 1 つを除いた全てに沿って、少なくとも隣接する前記第 3 の画素形式に電気的に接続された第 1 の導電層を含み、前記第 3 の画素形式の第 1 の導電層が、1 つ又はそれ以上の絶縁層により前記第 1 の導電層から分離された第 2 の導電層によって形成される前記第 1 及び第 3 のグループの表示画素を接続する手段に接続され、

第 4 の画素形式を更に備え、前記第 4 の画素形式は、前記第 4 の画素形式の対応する回路素子に接続され且つ前記第 1 の方向及び前記第 1 の方向の反対の方向並びに前記第 2 の方向及び前記第 2 の方向の反対の方向の全てに沿って又は 1 つを除いた全てに沿って、少なくとも隣接する前記第 4 の画素形式に電気的に接続された第 1 の導電層を含み、前記第 4 の画素形式が、前記第 2 の導電層により形成された前記第 1 及び第 3 のグループの表示画素を接続する手段を有し、前記第 4 の画素形式の第 1 の導電層が、前記第 4 の画素形式の前記第 1 及び第 3 のグループの表示画素を接続する手段には接続されておらず、前記第 4 の画素形式の前記第 1 及び第 3 のグループの表示画素を接続する手段が、隣接する第 4 の画素形式の前記第 1 及び第 3 のグループの表示画素を接続する手段に接続される、  
請求項 1 5 又は 1 6 に記載のタッチスクリーン。

20

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

30

(関連出願の相互参照)

本出願は、2009 年 2 月 2 日に出願の米国特許仮出願第 61 / 149 , 340 号及び 2009 年 2 月 27 日に出願の米国特許仮出願番号第 61 / 156 , 463 号の利益を主張するものであり、当該特許の内容は、全ての目的において引用により全体が本明細書に組み込まれる。

【0 0 0 2】

本出願は、一般に、表示画素スタックアップを含むディスプレイに関し、更に詳細には、ディスプレイの表示画素スタックアップに一体化されたタッチ感知回路に関する。

【背景技術】

【0 0 0 3】

40

ボタン又はキー、マウス、トラックボール、ジョイスティック、タッチセンサパネル、タッチスクリーン、及び同様のものなど、コンピュータシステムにおいて操作を行うために多くの形式の入力デバイスが現在利用可能である。特に、タッチスクリーンは、操作のし易さ及び汎用性、並びに価格の低下に起因してますます人気が高まっている。タッチスクリーンは、タッチ感応面を有する透明パネルとすることができるタッチセンサパネルと、タッチ感応表面がディスプレイデバイスの可視区域の少なくとも一部を覆うことができるようにパネルの後方に部分的又は完全に位置決めすることができる、液晶ディスプレイ (LCD) などのディスプレイデバイスとを含むことができる。タッチスクリーンは、ディスプレイデバイスにより表示されるユーザインタフェース (UI) によって多くの場合指図される位置において、ユーザが、指、スタイラス又は他の物体を使用してタッチセン

50

サパネルにタッチすることで種々の機能を行うことを可能にすることができる。一般に、タッチスクリーンは、タッチセンサパネル上のタッチ及びタッチの位置を認識することができ、次いで、コンピュータシステムは、タッチ時に表示されているディスプレイに従ってタッチを解釈し、その後、タッチに基づいて1つ又はそれ以上のアクションを行うことができる。一部のタッチ感知システムの場合、ディスプレイ上の物理的タッチは、タッチを検出するのに必要ではない。例えば、一部の容量式タッチ感知システムにおいては、タッチを検出するのに使用されるフリンジフィールドは、ディスプレイ表面を超えて延在することができ、表面近くに接近する物体を表面に実際に接触せずに表面近傍で検出することができる。

#### 【0004】

10

容量性タッチセンサパネルは、実質的に透明の基板上で水平方向及び垂直方向に横列及び縦列状態で配設されることが多い、酸化インジウムスズ（ITO）などの実質的に透明な導電性材料の駆動線及び感知線のマトリクスから形成することができる。上述のようにタッチスクリーンを形成するために容量性タッチセンサパネルをディスプレイ上に重ね合わせることができることは、1つには、実質的に透過性であることに起因する。しかしながら、タッチセンサパネルとディスプレイの重ね合わせは、重量及び厚さの増加、タッチセンサパネルを駆動するのに必要とされる電力の増加、及びディスプレイ輝度の減少などの欠点を有することがある。

#### 【発明の概要】

#### 【0005】

20

本出願は、LCDディスプレイなどのディスプレイの表示画素スタックアップ（すなわち、表示画素を形成するスタック材料層）に一体化されたタッチ感知回路に関する。表示画素スタックアップ内の回路素子を併せてグループ化し、ディスプレイ上又はその近傍のタッチを感知するタッチ感知回路を形成することができる。タッチ感知回路は、例えば、駆動線及び感知線などのタッチ信号線、接地領域、及び他の回路を含むことができる。一体型タッチスクリーンは、ディスプレイ上で画像を生成するディスプレイシステムの回路として動作するように設計された表示回路の一部を形成することができ、更にまた、ディスプレイ上又はその近傍で1つ又はそれ以上のタッチを感知するタッチ感知システムのタッチ感知回路の一部を形成することもできる、多機能回路素子を含むことができる。多機能回路素子は、例えば、LCDの表示画素のキャパシタとすることができ、ディスプレイシステムの表示回路の蓄積キャパシタ／電極、共通電極、導電線／導電路、その他として動作するように構成することができ、更に、タッチ感知回路の回路素子として動作するように構成することもできる。このようにすると、例えば、幾つかの実施形態においては、一体化されたタッチ感知能力を有するディスプレイを、より少数の部品及び／又は処理段階を用いて製造することができ、ディスプレイ自体を薄肉化、高輝度化、及び低所要電力化することができる。

30

#### 【図面の簡単な説明】

#### 【0006】

【図1A】本開示の実施形態による、例示的な一体型タッチスクリーンを含む例示的な携帯電話を示す図である。

40

【図1B】本開示の実施形態による、例示的な一体型タッチスクリーンを含む例示的なデジタルメディアプレーヤを示す図である。

【図1C】本開示の実施形態による、例示的な一体型タッチスクリーンを含む例示的なパーソナルコンピュータを示す図である。

【図1D】本開示の実施形態による、タッチスクリーンを含む例示的な一体型タッチスクリーンシステムを示す図である。

【図1E】本開示の実施形態による、タッチスクリーンを含む例示的な一体型タッチスクリーンシステムを示す図である。

【図1F】本開示の実施形態による、タッチスクリーンを含む例示的な一体型タッチスクリーンシステムを示す図である。

50

【図 1 G】本開示の実施形態による、タッチスクリーンを含む例示的な一体型タッチスクリーンシステムを示す図である。

【図 2】本開示の実施形態による、例示的な一体型タッチスクリーンの 1 つの実施を示す例示的なコンピュータシステムのブロック図である。

【図 3】本開示の実施形態による、駆動線及び感知線の例示的な構成を示す図 2 のタッチスクリーンの更に詳細な図である。

【図 4】本開示の実施形態による共通電極 ( V c o m ) をタッチ感知回路が含む例示的な構成を示す図である。

【図 5】本開示の実施形態による、導電線の例示的な構成を示す図である。

【図 6】本開示の実施形態による、例示的な表示画素の更なる詳細を示す平面図である。

10

【図 7】本開示の実施形態による、例示的な表示画素の更なる詳細を示す平面図である。

【図 8】本開示の実施形態による、例示的な表示画素の更なる詳細を示す平面図である。

【図 9】本開示の実施形態による、複数のサブ画素を含む例示的なタッチスクリーンの部分的回路図である。

【図 1 0】本開示の実施形態による、例示的なタッチ感知動作を示す図である。

【図 1 1 A】本開示の実施形態による、例示的なタッチ感知動作を示す図である。

【図 1 1 B】本開示の実施形態による、例示的なタッチ感知動作を示す図である。

【図 1 2 A】本開示の実施形態による、例示的なタッチ感知動作を示す図である。

【図 1 2 B】本開示の実施形態による、例示的なタッチ感知動作を示す図である。

【図 1 3 A】本開示の実施形態による、タッチスクリーンのタッチ段階中にタッチ感知回路として機能する領域にグループ化された多機能表示画素の別の例示的な構成を示す図である。

20

【図 1 3 B】本開示の実施形態による、タッチスクリーンのタッチ段階中にタッチ感知回路として機能する領域にグループ化された多機能表示画素の別の例示的な構成を示す図である。

【図 1 4 A】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

【図 1 4 B】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

【図 1 4 C】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

30

【図 1 5 A】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

【図 1 5 B】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

【図 1 5 C】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

【図 1 6 A】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

【図 1 6 B】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

40

【図 1 6 C】本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示す図である。

【図 1 7】本開示の実施形態による、異なる製造段階における例示的な表示画素を示す図である。

【図 1 8】本開示の実施形態による、異なる製造段階における例示的な表示画素を示す図である。

【図 1 9】本開示の実施形態による、異なる製造段階における例示的な表示画素を示す図である。

【図 2 0】本開示の実施形態による、異なる製造段階における例示的な表示画素を示す図

50

である。

【図 2 1 A】本開示の実施形態による、1つの例示的なタッチ画素に関する表示画素の例示的なレイアウトを示す図である。

【図 2 1 B】本開示の実施形態による、例示的な駆動トンネルを示す図 2 1 A の一部の拡大図である。

【図 2 2 - 1】図 2 1 A に示すような例示的なタッチ画素を含むことができる例示的なタッチ画素レイアウトを示す図である。

【図 2 2 - 2】2 1 A に示すような例示的なタッチ画素を含むことができる例示的なタッチ画素レイアウトを示す図である。

【図 2 3】本開示の実施形態による、高抵抗 ( R ) 遮蔽体を含む例示的なタッチスクリーンの側面図である。

10

【図 2 4】本開示の実施形態による、別の例示的な一体型タッチスクリーンの部分平面図である。

【発明を実施するための形態】

【 0 0 0 7 】

例示的な実施形態の以下の説明において、本明細書の一部を形成し、本開示の実施形態を実施することができる特定の実施形態を例証として示された添付図面を参照する。他の実施形態を用いることができ、本開示の実施形態の範囲から逸脱することなく構造的変更を行うことができる点を理解されたい。

【 0 0 0 8 】

20

以下の説明は、LCDディスプレイなどのディスプレイの表示画素スタックアップ（すなわち、表示画素を形成するスタック材料層）にタッチ感知回路を一体化することができる実施例を含む。本明細書の実施形態はLCDディスプレイに関して説明するが、一般に、電氣的に画像形成可能材料を含む、あらゆる電氣的に画像形成可能な層など、LCDディスプレイではなく代替のディスプレイを利用することができる点を理解されたい。電氣的に画像形成可能な材料は、発光又は光変調することができる。発光材料は、本質的に無機又は有機とすることができる。好適な材料としては、有機発光ダイオード ( OLED ) 又は高分子発光ダイオード ( PLED ) を挙げることができる。光変調材料は、反射式又は透過式とすることができる。光変調材料としては、限定ではないが、電気化学材料、Gyricon 粒子などの電気泳動材料、エレクトロクロミック材料、又は液晶材料を挙げることができる。液晶材料は、限定ではないが、ツイステッドネマチック ( TN ) 液晶、スーパーツイステッドネマチック ( STN ) 液晶、強誘電性液晶、磁気液晶、又はキラルネマチック液晶とすることができる。他の好適な材料として、サーモクロミック材料、荷電粒子、及び磁性粒子を挙げることができる。タッチ感知回路は、例えば、駆動線及び感知線などのタッチ信号線、接地領域、及び他の回路を含むことができる。表示画素スタックアップは通常、導電性材料（例えば、金属、実質的に透明導体）、半導電性材料（例えば、多結晶シリコン ( poly - Si ) ）及び誘電材料（例えば、SiO<sub>2</sub>、有機物質、SiNx）などの材料の堆積、マスキング、エッチング、ドーピング、その他を含むプロセスにより製造される。表示画素スタックアップ内で形成される種々の構造体は、ディスプレイ上に画像を生成するディスプレイシステムの回路として動作するように設計することができる。換言すると、スタックアップ構造体の一部は、表示回路の回路素子とすることができる。一体型タッチスクリーンの一部の実施形態は、ディスプレイシステムの表示回路の一部を生成することができる、更に、ディスプレイ上又はその近傍で1つ又はそれ以上のタッチを感知するタッチ感知システムのタッチ感知回路の一部を形成することもできる多機能回路素子を含むことができる。多機能回路素子は、例えば、LCDの表示画素におけるキャパシタとすることができる、ディスプレイシステムの表示回路の蓄積キャパシタ / 電極、共通電極、導電線 / 導電路、その他として動作するように構成することができる、更に、タッチ感知回路の回路素子として動作するよう構成することもできる。このようにすると、例えば、幾つかの実施形態においては、一体型タッチ感知能力を有するディスプレイは、より少数の部品及び / 又は処理段階を用いて製造することができ、ディスプレイ

30

40

50

自体を薄肉化、高輝度化、及び低所要電力化することができる。

【 0 0 0 9 】

例示的な実施形態は、x方向及びy方向を水平方向及び垂直方向にそれぞれ一致するとみなすことができるデカルト座標系を参照して本明細書で説明することができる。しかしながら、特定の座標系を参照することは、単に明瞭にする目的に過ぎず、構造体の方向を特定の方向又は特定の座標系に限定するものではない点は、当業者であれば理解するであろう。更に、特定の材料及び材料のタイプを例示的な実施形態の説明に含める場合があるが、同じ機能を達成する他の材料を使用できることは当業者であれば理解するであろう。例えば、以下の実施例において説明する「金属層」は、あらゆる導電性材料の層とすることができることを理解されたい。

10

【 0 0 1 0 】

幾つかの例示的な実施形態においては、一体型タッチ感知機能性を備えたLCDディスプレイは、表示画素の多機能回路素子をアドレス指定して、表示段階中に画像を表示するため、及びディスプレイの多機能回路素子をアドレス指定して、タッチ感知段階中にタッチを感知するための電圧データ線のマトリクスを含むことができる。従って、幾つかの実施形態においては、多機能回路素子は、表示段階中にディスプレイシステムの一部として動作することができ、更に、タッチ感知段階中にタッチ感知システムの一部として動作することができる。例えば、幾つかの実施形態においては、電圧線の一部は、第1の駆動装置信号で駆動され、タッチ感知段階中にタッチスクリーンの駆動領域を駆動することができる。更に、電圧線の1つ又はそれ以上は、タッチスクリーンの駆動領域を駆動するのに使用される第1の駆動信号に対して180度同期がずれた第2の駆動信号で駆動することができる。これら同期外れの電圧線は、タッチスクリーンの静的キャパシタンスを低減するのに用いることができる。

20

【 0 0 1 1 】

薄さ、輝度及び電力効率など、本開示の様々な実施形態の可能性のある利点の幾つかは、特にポータブルデバイスに有用とすることができるが、本開示の実施形態の使用は、ポータブルデバイスに限定されない。図1A～図1Cは、本開示の実施形態による一体型タッチスクリーンを実装することができる例示的なシステムを示す。図1Aは、一体型タッチスクリーン124を含む例示的な携帯電話136を示す。図1Bは、一体型タッチスクリーン126を含む例示的なデジタルメディアプレーヤ140を示す。図1Cは、一体型

30

【 0 0 1 2 】

図1D～図1Gは、本開示の実施形態による、例示的な一体型タッチスクリーン153を含む例示的な一体型タッチスクリーンシステム150を示す。図1Dを参照すると、タッチスクリーン153は、多機能回路素子を含む表示画素155を含む。図1Dは、1つの表示画素155の拡大図を示し、該画素は、ディスプレイシステム制御装置170により制御されるディスプレイシステムの一部として動作することができ、更に、タッチ感知システム制御装置180により制御されたタッチ感知システムのタッチ感知回路の一部として動作することができる、多機能回路素子157、159及び161を含む。表示画素155はまた、ディスプレイシステムの表示回路、タッチ感知システム、及び電力システム制御装置190により制御される電力システムの一部として動作することができる多機能回路素子163を含む。表示画素155はまた、幾つかの実施形態においては表示回路の一部としてのみ動作することができる単一機能の表示回路素子165と、幾つかの実施形態においてはタッチ感知回路の一部としてのみ動作することができる単一機能のタッチ感知回路素子167とを含む。

40

【 0 0 1 3 】

図1E～図1Gは、異なる動作段階を含むタッチスクリーンシステム150の例示的な動作を示す。図1Eは、表示段階中の例示的な動作を示し、ここでは、表示画素155の回路素子は、タッチスクリーン153上に画像を表示するよう動作することができる。表示段階中の動作は、例えば、スイッチ169a～eを用いて表示回路の回路素子からタッ

50



チ感知回路素子 1 6 7 を電氣的に分離又は切断することにより、例えば、表示画素 1 5 5 をディスプレイ構成にアクティブに構成する段階を含むことができる。一体型タッチスクリーンの特定のシステムの回路の一部として動作するように表示画素の回路素子をアクティブに構成する段階は、例えば、異なるシステムの線間で接続を切り替える段階、回路素子をオン/オフする段階、電圧線の電圧レベルを変更する段階、制御信号などの信号を変更する段階、その他を含むことができる。アクティブな構成は、タッチスクリーンの動作中に行うことができ、少なくともある程度、タッチスクリーンの静的構成、すなわち、構造的構成に基づくことができる。構造的構成は、例えば、表示画素スタックアップにおける導電路の数及び配置など、表示画素のスタックアップ内の構造体のサイズ、形状、配置、材料組成、その他、又は、2つの導電層の接点を接続する導体充填バイアなどの永久接続部、導電性材料が設計において除去された導電路の一部分など永久破断部、その他を含むことができる。

10

#### 【 0 0 1 4 】

ディスプレイシステム制御装置 1 7 0 は、表示画素 1 5 0 の多機能回路素子 1 5 7 及び 1 6 1 にタッチスクリーン 1 5 3 上に画像を表示させるために、多機能回路素子 1 5 9 及び 1 6 3 並びにディスプレイシステム回路素子 1 6 5 をそれぞれ介して制御信号 1 7 1、1 7 3 及び 1 7 5 を送信することができる。幾つかの実施形態においては、制御信号 1 7 1、1 7 3 及び 1 7 5 は、例えば、ゲート信号、V c o m 信号、及びデータ信号とすることができる。

#### 【 0 0 1 5 】

20

図 1 F は、タッチ感知段階中の例示的な動作を示し、ここでは、表示画素 1 5 5 の回路素子は、例えば、スイッチ 1 6 9 b 及び 1 6 9 c を用いてタッチ感知回路素子 1 6 7 を電氣的に接続し、スイッチ 1 6 9 a 及び 1 6 9 d を用いてディスプレイシステム回路素子 1 6 5 を電氣的に切断することによって、タッチ感知用の表示画素をアクティブに構成する段階を含めて、タッチを感知するよう動作することができる。タッチ感知システム制御装置 1 8 0 は、制御信号 1 8 1 を送信することができ、情報信号 1 8 3 及び 1 8 5 を受信することができる。幾つかの実施形態においては、制御信号 1 8 1 は、例えば、容量性感知用の駆動信号、光学的感知用の駆動信号、その他とすることができる。幾つかの実施形態においては、情報信号 1 8 3 は、例えば、容量性、光学的、その他の感知用の感知信号とすることができ、情報信号 1 8 5 は、例えば、タッチ感知システムのフィードバック信号とすることができる。

30

#### 【 0 0 1 6 】

図 1 G は、電力システム段階中の例示的な動作を示し、ここでは、表示画素 1 5 5 の多機能回路素子 1 6 3 をディスプレイシステム及びスイッチ 1 6 9 c、1 6 9 d 及び 1 6 9 e を有するタッチ感知システムの両方から電氣的に切断することができる。電力システム制御装置 1 9 0 は、多機能回路素子 1 6 3 を介して信号 1 9 2 を送信することができる。信号 1 9 2 は、例えば、電力システムの再充電状態、電源電圧、その他を示す信号とすることができる。

#### 【 0 0 1 7 】

本発明の幾つかの実施形態においては、タッチ感知システムは、キャパシタンスベースとすることができる。タッチ画素の各々でキャパシタンスの変化を検出し、タッチ画素の場所を確認することにより、タッチ感知システムは、複数の物体を認識し、物体がタッチスクリーンを横切ったときにその物体の場所、圧力、方向、速度及び/又は加速度を求めることができる。

40

#### 【 0 0 1 8 】

例証として、統合タッチ感知システムの一部の実施形態は、自己キャパシタンスベースとすることができ、一部の実施形態では、相互キャパシタンスベースとすることができる。自己キャパシタンスベースのタッチシステムにおいては、タッチ画素の各々は、接地に対する自己キャパシタンスを形成する個々の電極により形成することができる。物体がタッチ画素に接近すると、物体とタッチ画素との間で、接地に対する更なるキャパシタンス

50

を形成することができる。接地に対する更なるキャパシタンスにより、結果として、タッチ画素で見られる自己キャパシタンスの正味の増大をもたらすことができる。この自己キャパシタンスの増大は、タッチスクリーンにタッチしたときに、複数の物体の位置を特定するためにタッチ感知システムにより検出及び測定することができる。相互キャパシタンススペースのタッチシステムにおいては、タッチ感知システムは、例えば、駆動線及び感知線などの駆動領域及び感知領域を含むことができる。1つの例示的な場合において、駆動線は横列で形成することができ、一方、感知線は縦列（例えば、直交して）で形成することができる。タッチ画素は、横列及び縦列の交点に設置することができる。動作の間、横列はAC波形で誘導することができ、相互キャパシタンスは、タッチ画素の横列と縦列の間に形成することができる。物体がタッチ画素に接近すると、タッチ画素の横列と縦列の間で結合される電荷の一部をその物体に結合させることができる。タッチ画素にわたるこの電荷結合の低減により、結果として、横列及び縦列間の相互キャパシタンスの正味減少、及びタッチ画素にわたって結合されるAC波形の低減を生じることができる。この電荷結合AC波形の低減がタッチ感知システムにより検出及び測定され、複数の物体がタッチスクリーンにタッチしたときに該複数の物体の位置を特定することができる。幾つかの実施形態においては、一体型タッチスクリーンは、マルチタッチ、シングルタッチ、投影スキャン、完全撮像マルチタッチ、又は任意の容量性タッチとすることができる。

10

#### 【0019】

図2は、本開示の実施形態による、例示的な一体型タッチスクリーン220の1つの実施を示す例示的なコンピュータシステム200のブロック図である。例えば、コンピュータシステム200は、携帯電話136、デジタルメディアプレーヤ140、パーソナルコンピュータ144、又はタッチスクリーンを含む任意のモバイル又は非モバイルコンピュータデバイスに含めることができる。コンピュータシステム200は、1つ又はそれ以上のタッチプロセッサ202、周辺機器204、タッチ制御装置206、及びタッチ感知回路（以下で更に詳細に説明）を含む、タッチ感知システムを含むことができる。周辺機器204は、限定ではないが、ランダムアクセスメモリ（RAM）又は他の形式のメモリもしくはストレージ、ウォッチドグタイマ、及び同様のものを含むことができる。タッチ制御装置206は、限定ではないが、1つ又はそれ以上の感知チャンネル208、チャンネルスキャン論理210、及びドライバ論理214を含むことができる。チャンネルスキャン論理210は、RAM212へのアクセス、感知チャンネルからの自律的なデータ読み込み、及び感知チャンネルの制御を行うことができる。加えて、チャンネルスキャン論理210は、種々の頻度及び段階で誘導信号216を生成するようにドライバ論理214を制御することができ、該信号は、以下で更に詳細に説明するように、タッチスクリーン220のタッチ感知回路の駆動領域に選択的に適用することができる。幾つかの実施形態においては、タッチ制御装置206、タッチプロセッサ202、及び周辺機器204は、単一特定用途向け集積回路（ASIC）に一体化することができる。

20

30

#### 【0020】

コンピュータシステム200はまた、タッチプロセッサ202から出力を受信して、出力に基づいたアクションを行うためのホストプロセッサ228を含むことができる。例えば、ホストプロセッサ228は、LCDドライバ234など、プログラムストレージ232及び表示制御装置に接続することができる。ホストプロセッサ228は、LCDドライバ234を使用して、ユーザインタフェース（UI）の画像など、タッチスクリーン220上に画像を生成することができ、タッチプロセッサ202及びタッチ制御装置206を使用して、表示されたUIへのタッチ入力など、タッチスクリーン220上又はその近傍でタッチを検出することができる。タッチ入力は、プログラムストレージ232内に格納されたコンピュータプログラムが利用して、限定ではないが、カーソル又はポインタなどの物体を移動させる、スクロール又はパニングする、制御設定を調整する、ファイル又は文書を開く、メニューを表示する、選択する、命令を実行する、ホストデバイスに接続された周辺機器を操作する、電話に出る、電話をかける、電話を終了させる、ボリューム又はオーディオ設定を変更する、アドレス、頻繁にかけられる電話番号、着信、不在着信のよう

40

50

な電話通信に係る情報を格納する、コンピュータ又はコンピュータネットワークにログインする、コンピュータ又はコンピュータネットワークの制限区域への許可された個人アクセスを許可する、コンピュータデスクトップのユーザ好適な構成に関連したユーザプロフィールを取り込む、ウェブコンテンツへのアクセスを許可する、特定のプログラムを起動する、メッセージを暗号化又は復号化する、及び/又はその他を含むことができる、アクションを行うことができる。ホストプロセッサ 228 はまた、タッチ処理に関連しないとすることができる付加的機能を実行することができる。

#### 【0021】

タッチスクリーン 220 は、複数の駆動線 222 及び複数の感知線 223 を有する容量性感知媒体を含むことができるタッチ感知回路を含むことができる。用語「線」とは、当業者には容易に理解されるように、本明細書では単に導電路を指すのに用いる場合があり、厳密に線形である構造体に限定されず、方向を変える経路を含み、及なるサイズ、形状、材料、その他の経路を含む点に留意されたい。駆動線 222 は、ドライバ論理 214 から駆動装置インタフェース 224 を介して誘導信号 216 により駆動することができ、感知線 223 において生成された結果として得られる感知信号 217 は、感知インタフェース 225 を介してタッチ制御装置 206 内の感知チャンネル 208 (事象検出及び復調回路とも呼ばれる) に送信することができる。このように、駆動線及び感知線は、容量性感知ノードを形成するよう相互作用することができるタッチ感知回路の一部とすることができる。該容量性感知ノードは、タッチ画素 226 及び 227 などのタッチ画像素子 (タッチ画素) と考えることができる。このような捉え方は、タッチスクリーン 220 がタッチの「画像」を取り込んでいると見なされる場合に特に有用とすることができる。換言すると、タッチスクリーン内の各タッチ画素でタッチが検出されたかどうかをタッチ制御装置 206 が判断した後、タッチが発生したタッチスクリーン内のタッチ画素のパターンは、タッチの「画像」(例えば、タッチスクリーンに触れている指のパターン) と考えることができる。

#### 【0022】

図 3 は、本開示の実施形態による駆動線 222 及び感知線 223 の例示的な構成を示すタッチスクリーン 220 のより詳細な図である。図 3 に示すように、各駆動線 222 は、接続部 305 にて駆動線リンク 303 により電氣的に接続することができる 1 つ又はそれ以上の駆動線セグメント 301 から形成することができる。駆動線リンク 303 は、感知線 223 に電氣的に接続されておらず、駆動線リンクは、バイパス 307 を通じて感知線を迂回することができる。駆動線 222 及び感知線 223 は、タッチ画素 226 及び 227 などのタッチ画素を形成するために容量的に相互作用することができる。駆動線 222 (すなわち、駆動線セグメント 301 及び対応する駆動線リンク 303) 及び感知線 223 は、タッチスクリーン 220 において電気回路素子で形成することができる。図 3 の例示的な構成においては、タッチ画素 226 及び 227 の各々は、1 つの駆動線セグメント 301 の一部、感知線 223 の一部、及び別の駆動線セグメント 301 の一部を含むことができる。例えば、タッチ画素 226 は、感知線の部分 311 の片側の駆動線セグメントの右半部分 309、及び感知線の部分 311 の反対側の駆動線セグメントの左半部分 313 を含むことができる。

#### 【0023】

回路素子は、例えば、上述のように、従来の LCD ディスプレイ内に存在することができる構造体を含むことができる。尚、回路素子は、キャパシタ全体、トランジスタ全体、その他など回路構成部品全体に限定されず、平行板キャパシタの 2 つのプレート的一方だけなど、回路の一部を含むことができる。図 4 は、共通電極 (Vcom) が本開示の実施形態によるタッチ感知システムのタッチ感知回路の一部を形成することができる、例示的な構成を示している。共通電極は、画像を表示するためにディスプレイシステムの一部として動作することができる、一部の形式の従来の LCD ディスプレイ (例えば、広視野角技術 (FFS) ディスプレイ) の表示画素のスタックアップ (すなわち、表示画素を形成するスタック材料層) におけるディスプレイシステム回路の回路素子である。図 4 に示す

実施例においては、共通電極（Vcom）401（例えば、図1Dの素子161）は、タッチスクリーン220のディスプレイシステムの表示回路として動作することができ、更に、タッチ感知システムのタッチ感知回路として動作することもできる多機能回路素子の役割を果たすことができる。この実施例においては、共通電極401は、タッチスクリーンの表示回路の共通電極として動作することができ、更に、タッチスクリーンのタッチ感知回路として他の共通電極とグループ化されたときに共に動作することもできる。例えば、共通電極401のグループは、タッチ感知段階中にタッチ感知回路の駆動線又は感知線の容量性部分として共に動作することができる。タッチスクリーン220の他の回路素子は、例えば、領域の共通電極401を共に電気的に接続すること、及び電気的接続部を切り替えること、その他によって、タッチ感知回路の一部を形成することができる。一般に、タッチ感知回路素子の各々は、タッチ感知回路の一部を形成することができ、更に、表示回路の一部を形成するなど1つ又はそれ以上の他の機能を行うことができる多機能回路素子とすることができ、或いは、タッチ感知回路としてのみ動作することができる単機能回路素子とすることができ、同様に、表示回路素子の各々は、表示回路として動作することができ、更に、タッチ感知回路として動作するなど1つ又はそれ以上の他の機能を行うことができる多機能回路素子とすることができる、或いは、表示回路としてのみ動作することができる単機能回路素子とすることができる。従って、幾つかの実施形態においては、表示画素スタックアップにおける回路素子の一部は、多機能回路素子とすることができ、他の回路素子は、単機能回路素子とすることができる。他の実施形態においては、表示画素スタックアップの回路素子の全ては、単機能回路素子であってもよい。

#### 【0024】

加えて、本明細書の例示的な実施形態は、表示回路を表示段階中に動作しているものとして説明することができ、更に、タッチ感知回路をタッチ感知段階中に動作しているものとして説明することができるが、表示段階及びタッチ感知段階は、同時に動作させ、例えばある程度又は完全に重なり合うことができ、或いは、表示段階及びタッチ段階は、異なる時間に動作することができる点を理解されたい。また、本明細書の例示的な実施形態は、特定の回路素子を多機能として説明し、他の回路素子を単機能として説明しているが、他の実施形態においては、回路素子は特定の機能に限定されない点を理解されたい。換言すると、本明細書の1つの例示的な実施形態において単機能回路素子として説明される回路素子は、他の実施形態においては多機能回路素子として構成することができ、逆もまた可能である。

#### 【0025】

例えば、図4は、一般に駆動線セグメント301及び感知線223にそれぞれ対応する駆動領域セグメント301及び感知線223を形成するよう共にグループ化された共通電極401を示している。表示画素の多機能回路素子を1つの領域にグループ化することは、表示画素の多機能回路素子を共に動作させて、当該領域の共通機能を実行することを意味することができる。機能地域へのグループ化は、例えば、システムの構造的構成（例えば、物理的破断及びバイパス、電圧線構成）、システムの動作上の構成（例えば、回路素子のオン/オフ切り替え、電圧レベル及び/又は電圧線上の信号の変更）など、1つの手法又は手法の組み合わせにより達成することができる。

#### 【0026】

幾つかの実施形態においては、回路素子のグループ化は、表示画素のレイアウトとして実施することができ、各表示画素は、表示画素構成の限定された数のセットから選択される。幾つかの実施形態においては、タッチ感知回路の特定の機能は、その機能を実行することができる構成を有する特定の形式の表示画素により提供することができる。例えば、図17～図22を参照して以下で説明する1つの実施形態は、スタックアップの接続層内で1つ又はそれ以上の隣接画素を共に接続することができる形式の表示画素、スタックアップの別の層に対する接点を提供することができる形式の表示画素、及び他の層内で1つ又はそれ以上の隣接画素を共に接続することができる形式の表示画素を含むことができる。

## 【 0 0 2 7 】

幾つかの実施形態においては、領域は、例えば、画素を異なるサイズ、形状、その他の領域にグループ化できるように再構成可能にすることができる。例えば、一部の実施形態は、例えば、タッチスクリーンから感知されることになる物体の環境騒音、サイズ及び／又は距離の変動に応じて、異なるサイズの領域に表示画素をグループ化する再構成可能なスイッチング方式を可能にするプログラマブルスイッチングアレイを含むことができる。グループ化を可能にすることができる構成の他の態様は、再構成可能ではない場合があり、例えば、表示画素のスタックアップ内の線の物理的破断は再構成可能ではない。しかしながら、物理的破断を含むタッチスクリーン構成は、例えば、プログラマブルスイッチ、信号発生器、その他など、再構成可能である他の回路素子を含めることによって異なるサイズ、形状、その他の領域への表示画素の再構成可能なグループ化を依然として可能にすることができる。

10

## 【 0 0 2 8 】

タッチスクリーンの表示画素の多機能回路素子は、表示段階及びタッチ段階の両方で動作することができる。例えば、タッチ段階中に、共通電極 4 0 1 は、駆動領域及び感知領域のようなタッチ信号線を形成するように共にグループ化することができる。幾つかの実施形態においては、回路素子は 1 つの形式の連続的タッチ信号線及び別の形式のセグメント化されたタッチ信号線を形成するようにグループ化することができる。例えば、図 4 は、駆動領域セグメント 4 0 3 及び感知領域 4 0 5 がタッチスクリーン 2 2 0 の駆動線セグメント 3 0 1 及び感知線 2 2 3 に対応する 1 つの例示的な実施形態を示している。例えば、他の実施形態においては他の構成が可能であり、駆動線が各々連続した駆動領域から形成され、感知線が各々、駆動領域を迂回する接続部を介して共にリンクされる複数の感知領域セグメントから形成されるように、共通電極 4 0 1 を共にグループ化することができる。例示的な表示段階及び例示的なタッチ段階の動作の更なる詳細を図 1 1 A ~ 図 1 1 B を参照して以下で説明する。

20

## 【 0 0 2 9 】

図 3 の実施例の駆動領域は、表示画素の複数の共通電極を含む矩形領域として図 4 に示されており、図 3 の感知領域は、LCD の垂直方向の長さを延びる表示画素の複数の共通電極を含む矩形領域として図 4 に示されている。幾つかの実施形態においては、図 4 の構成のタッチ画素は、例えば、表示画素の 6 4 × 6 4 区域を含むことができる。しかしながら、駆動領域及び感知領域は、図示の形状、方位及び位置に限定されず、本開示の実施形態によるあらゆる好適な構成を含むことができる。タッチ画素を形成するのに使用される表示画素は、上述したものに限定されず、本開示の実施形態によるタッチ能力を可能にするあらゆる好適なサイズ又は形状とすることができる点を理解されたい。

30

## 【 0 0 3 0 】

図 5 は、本開示の実施形態に従って、共通電極 4 0 1 を図 4 に示す領域にグループ化し、更に、駆動領域セグメントをリンクして駆動線を形成するのに使用することができる導電線の例示的な構成を示す。一部の実施形態は、図 1 3 に示す例示的な実施形態に示すように、駆動線間及び／又は駆動線と感知線との間の接地領域など、他の領域を含むことができる。

40

## 【 0 0 3 1 】

図 5 は、x 方向に沿った複数の x V c o m 線 5 0 1 と、y 方向に沿った複数の y V c o m 線 5 0 3 とを示す。この実施形態においては、共通電極 4 0 1 の各横列は、対応する x V c o m 線 5 0 1 を有することができる、共通電極 4 0 1 の各縦列は、対応する y V c o m 線 5 0 3 を有することができる。図 5 は更に、複数の駆動領域セグメント 4 0 3 ( 破線で示す ) を示しており、各駆動領域セグメント 4 0 3 は、x - y - c o m 接続部 5 0 5 を介して共に接続された共通電極 4 0 1 のグループとして形成することができ、x - y - c o m 接続部 5 0 5 は、以下で更に詳細に説明するように、駆動領域セグメント内で x V c o m 線 5 0 1 及び y V c o m 線 5 0 3 に各共通電極を接続する。y V c o m 線 5 0 3 a のような、駆動領域セグメント 4 0 3 を延びる y V c o m 線 5 0 3 は、他の駆動領域セグメン

50

ト（例えば、所与の駆動領域セグメントを上回る及び下回るセグメント）から各駆動領域セグメントの電氣的分離を行う破断部 509 を含むことができる。破断部 509 は、y - 切断（y 方向の電氣的切断）を行うことができる。

#### 【0032】

駆動線 511 は各々、複数の駆動領域セグメント 403 により形成することができ、該セグメントは、共通電極 401 及び相互接続導電線 x V c o m により形成することができる。具体的には、駆動線 511 は、x V c o m 線 501 を使用して感知領域 405 にわたって駆動領域セグメント 403 を接続することにより形成することができる。図 5 に示すように、第 1 の駆動線 511 a は、駆動領域セグメント 403 の最上横列により形成することができ、次の駆動線 511 b は、駆動領域セグメント 403 の次の横列により形成することができ、x V c o m 線は、以下で更に詳細に説明するように、バイパス 513 を使用して感知領域 405 内の y V c o m 線を迂回する導電路である。

10

#### 【0033】

図 5 は更に、複数の感知領域 405（破線により示す）を示す。各感知領域 405 は、y - c o m 接続部 507 を介して共に接続された共通電極 401 のグループとして形成することができ、y - c o m 接続部 507 は、y V c o m 線 503 のうちの 1 つに感知領域 405 の各共通電極を接続することができる。更なる接続部（例えば図 10 を参照）は、各感知領域 405 の y V c o m 線を共に接続することができる。例えば、更なる接続部は、動作のタッチ段階中に各感知領域の y V c o m 線を共に接続することができるタッチスクリーン 220 の境界部においてスイッチを含むことができる。y V c o m 線 503 b のように、感知領域 405 を介して延びる y V c o m 線 503 は、y 方向で共通電極 401 の全てを電氣的に接続することができ、従って、感知領域の y V c o m 線は破断部を含まない。このようにして、例えば、感知領域は、互いに及び対応する表示画素の回路素子に接続された複数の垂直共通電圧線 y V c o m により形成することができ、その結果、感知領域内の表示画素の電氣的接続の回路素子からなる感知線 512 が形成される。図 5 に示す例示的な感知領域においては、垂直共通電圧線 y V c o m は、水平共通電圧線 x V c o m と非接続状態にすることができ、更に、容量性タッチ感知の構造体を形成するように水平共通電圧線 x V c o m（513 で）上を横断することができる。y V c o m 及び x V c o m 上のこの横断はまた、感知領域と駆動領域との間で更なる寄生キャパシタンスを形成することもできる。

20

30

#### 【0034】

各共通電極 401 は、表示画素 515 及び 517 など、タッチスクリーン 220 の表示画素に対応することができる。表示段階中に、共通電極 401 は、タッチスクリーン上で画像を表示するように、タッチスクリーン 220 のディスプレイシステムの表示回路として他の表示画素構成部品と共に動作することができる。タッチ段階中に、共通電極 401 のグループは、タッチスクリーン 220 のタッチ感知システムのタッチ感知回路として動作し、タッチスクリーン上又はその近傍で 1 つ又はそれ以上のタッチを検出することができる。

#### 【0035】

タッチ段階中の動作において、水平共通電圧線 x V c o m 501 は、誘導信号を送信して駆動線 511 を誘導し、誘導された駆動線と感知線 512 との間に電場を形成して、図 3 のタッチ画素 226 などのタッチ画素を生成することができる。指などの物体がタッチ画素に接近又はタッチすると、物体は、駆動線 511 と感知線 512 との間に延在する電場に影響を与え、その結果、感知線に容量結合された電荷量を低減することができる。電荷の低減は、感知チャンネルにより感知され、タッチの「画像」を作成するために、他のタッチ画素の類似情報と共にメモリ内に格納することができる。

40

#### 【0036】

幾つかの実施形態においては、駆動線及び / 又は感知線は、例えば典型的な LCD ディスプレイ内に既に存在している他の構造体（例えば、搬送信号、格納電圧、その他など、典型的な LCD ディスプレイ内で回路素子としても機能する、他の電極、導電層及び / 又

50

は半導電層、金属線)、典型的な液晶スタックアップ構造体でない液晶スタックアップ内に形成される他の構造体(例えば、機能が実質的にタッチスクリーンのタッチ感知システム用のものである他の金属線又はプレート)、及び液晶スタックアップの外側に形成される構造体(例えば、外部の実質的に透明な導電プレート、ワイヤ及び他の構造体など)を含む、他の構造体で形成することができる。例えば、タッチ感知システムの一部は、公知のタッチパネルオーバーレイに類似した構造体を含むことができる。ディスプレイ内に既に存在する構造体を部分的に又は全て使用してタッチ感知システムを形成すると、典型的にはディスプレイを覆うことになるタッチ感知に主として専用の構造体の量を低減することによって、タッチスクリーンの画質、輝度、その他を場合によっては増大させることができる。

10

#### 【0037】

幾つかの実施形態においては、表示画素は、駆動領域と感知領域との間の領域及び/又は2つの駆動領域間にグループ化することができ、例えば、これらの領域は、接地又は仮想接地に接続され、駆動領域の間及び/又は駆動領域と感知領域との間の干渉を更に最小限に抑えるように接地領域を形成することができる。図13A~図13Bは、駆動領域間、及び駆動領域と感知領域との間の接地領域を含む、本開示の実施形態による領域の例示的なレイアウトを示す。他の実施形態においては、垂直共通電圧線破断部を省略し、駆動領域間で全体的に線を共有することができる。

#### 【0038】

図5でわかるように、表示画素515は、感知領域405にグループ化することができ、更に、表示画素517は、駆動領域セグメント403にグループ化することができる。図6~図8は、図5の「ボックスA」内の表示画素515及び517の更なる詳細を示す平面図及び側面図を示しており、本開示の実施形態による、面内/層内である例示的な破断部/バイパスと、面外/層外である例示的な破断部/バイパスとを含む1つの例示的な構成を示す。

20

#### 【0039】

図6は、本開示の実施形態による、タッチスクリーン220の表示画素515及び517並びに他の構造体の更なる詳細を示す、図5の「ボックスA」の拡大図である。表示画素515及び517は各々、共通電極401及び3つの表示画素電極601を含むことができ、3つの表示画素電極601は各々、タッチスクリーンの表示段階中にゲート線611全体にわたって印加された電圧によりサブ画素のトランジスタ609がオンになったときにサブ画素に色データを提供する、Rデータ線603、Gデータ線605及びBデータ線607に対応する、赤色(R)サブ画素、緑色(G)サブ画素及び青色(B)サブ画素である。

30

#### 【0040】

幾つかの実施形態においては、モノクローム(例えば、白黒)表示画素、3つより多い又は少ないサブ画素を含む表示画素、赤外線など非可視スペクトルで動作する表示画素、その他など、他の形式の表示画素を使用することができる。異なる実施形態は、異なるサイズ、形状、光学的性質を有する表示画素を含むことができる。一部の実施形態の表示画素は、互いに対して異なるサイズ、形状、光学的性質、その他のものとしてことができ、タッチスクリーンにおいて利用される異なる形式の表示画素は、幾つかの実施形態においては異なる機能を提供することができる。

40

#### 【0041】

図6はまた、表示画素517を延びるyVcom線503が、表示画素517(及び表示画素517の駆動領域セグメント403、図5を参照)を隣接する駆動領域セグメントから分離する破断部509を有することを示している。破断部509は、実質的に同一平面、この場合は、yVcom線503が延びるx-y面において延びた導電路間の電氣的開口部である面内破断部の実施例である。同様に、破断部509は、同一層、この場合は、以下で説明するように第2の金属層に延びる導電路間の電氣的開口部である層内破断部の実施例である。多くの層内破断部も面内破断部とすることができるが、これは必ずしも当

50

てはまる訳ではない。例えば、スタックアップ内の材料層の導電路の破断部は、異なるスタックアップ高さ（すなわち、異なる平面）にて層が形成される場所で発生する可能性があり、従って、このような場所での破断部は、層内面外破断部ではなく、層内面内破断部となる。

#### 【0042】

これに反して、感知領域405の表示画素515を通して延びるyVcom線503は破断部を含まず、その結果、表示画素515は、y方向で感知領域405の他の表示画素に電氣的に接続することができ、すなわち、感知領域の表示画素はy接続される。

#### 【0043】

xVcom線501は、表示画素515及び517を通してx方向に延びる。xVcom線501は、表示画素515の左上コーナのRデータ線603の背後のxVcomの拡大図で示すように、それぞれR、G及びBデータ線603、605及び607の背後にある。xVcom及びyVcom線間の接続部、並びに表示画素515及び517の共通電極401は、図6に分解図で更に詳細に示されており、図6はまた、xVcom線501がyVcom線503の背後にあり、yVcom線503が共通電極401の背後にあることを示している。感知領域の表示画素515については、表示画素515のy-com接続507の分解図は、y-com接続が表示画素のyVcom線503と共通電極401との間の導電線613（例えば、導電性材料が充填されたバイア）であることを示し、Vcom線501とyVcom線503の間には接続部がなく（従って、xVcom線と共通電極との間には接続部がない）、すなわち、バイパス513があることを示す。バイパス513の結果として、表示画素515は、x切断又はx方向で隔離され、すなわち、x方向に沿って隣接する表示画素から切断又は隔離することができる。この例示的な実施形態においては、上述の境界部スイッチなど、感知領域のyVcom線503の更なる接続部は、表示画素515の左側の隣接する感知領域表示画素の共通電極に表示画素515の共通電極401を電氣的に接続し、従って、バイパス513は、表示画素515右側の隣接駆動領域表示画素517から表示画素515を「右側切断する」（換言すると、表示画素515を正のx方向に表示画素からx切断、すなわち、正のx切断をすることができる。

#### 【0044】

バイパス513は、実質的に異なる平面内に延びる導電路間の電気開口部とすることができる面外バイパスの実施例であり、この場合、yVcom線503が延びるx-y平面は、xVcom線501が延びるx-y平面とは異なる場合がある。同様に、以下で説明するように、バイパス513は、異なる層、この場合は、yVcom503の第2の金属層及びxVcom501の第1の金属層に延びる導電路間の電気開口部とすることができる層外バイパスの実施例である。yVcom-共通電極の接続部、タッチスクリーン境界部（上述のように、同じ感知領域のyVcom線における）内のyVcom-yVcomの接続部、及びxVcomとyVcom線との間のバイパスを含むこの構成は、感知領域内でディスプレイの回路素子を共にグループ化してタッチ感知に対する感知線を形成し、更に、感知領域によって互いに分離された駆動領域セグメントを共にリンクさせるxVcom線で感知線を迂回して、タッチ感知に対する駆動線を形成する1つの実施例である。

#### 【0045】

駆動領域セグメントの表示画素517において、表示画素517のx-y-com接続部505の分解図は、x-y-com接続部が、xVcom線をyVcom線に接続する導電線615並びにyVcom線を共通電極に接続する導電線613のうちの1つを含むことができることを示している。従って、各表示画素が、垂直線（yVcom）（すなわちy接続）及び水平線（xVcom）（すなわち、x接続）の同じ導電グリッドに接続することができるので、駆動領域セグメントにおける各表示画素の共通電極は、共に電氣的に接続することができる。この例示的な構成においては、共通電極、垂直線及び水平線は、実質的に同一平面の異なる平面に配向され、2つのセットの接続部を介して共に接続することができ、一方のセットが垂直線及び水平線を接続し、他方のセットが垂直線及び共

10

20

30

40

50



通電極を接続する。垂直線内の破断部を含むこの構成は、駆動領域セグメント内でディスプレイの回路素子を共にグループ化し、中間感知線を迂回する駆動線リンクを介して他の駆動線セグメントにリンクすることができる駆動線のタッチ感知回路を形成する1つの実施例である。

#### 【0046】

図7～図8は、それぞれ、表示画素515スタックアップの一部及び表示画素517スタックアップの一部を示す断面図である。図7は、図6の7-7'から矢印線に沿って切り取った表示画素515の断面図を示す。図7は、第1の金属層(M1)に形成されたゲート線611及びxVcom線501、Bデータ線607、ドレイン701、及び第2の金属層(M2)内に形成されたyVcom線503を含む。この図はまた、共通電極401と、ITOなど透明導体から形成された表示画素電極601とを含む。共通電極401は、導電性材料を充填することができる誘電体層707a内のバイア、すなわち、図6の導電線613の1つの実施例である導電性バイア703を介してyVcom線503に電氣的に接続することができる。図7はまた、xVcom501とyVcom503との間のバイパス513(接続なし)を示している。この点に関して、バイパス513は、誘電体層707bの一部を含むことができる、xVcom501及びyVcom503を分離する構造体とみなすことができる。ゲート絶縁体層705は、SiO<sub>2</sub>、SiNx、その他などの誘電材料を含むことができる。液晶層は、画素電極に続くカラーフィルタの上方に配置することができ、偏光板は、スタックアップ(図示せず)の上部及び底部に位置決めすることができる。タッチスクリーンは図7に関しては上部から見える。

#### 【0047】

図8は、図6の8-8'から矢印線に沿って取った表示画素517の断面図を示す。図8は、図8の導電性バイア801が図7のバイパス513と置き換わっていることを除いて、図7と同一である。よって、xVcom501は、駆動領域セグメント表示画素517内のyVcom503に電氣的に接続することができる。従って、図6の導電線615は、この例示的なスタックアップにおいて導体充填バイアとすることができる。

#### 【0048】

これらを総合すると、図7～図8は、幾つかの実施形態において、本開示の実施形態による面外/層外破断部/バイパスを使用することによって、多機能回路素子を含む多機能タッチ感知LCD構造体を生成する効率的な方法がどのようにして得られるかに関する1つの実施例を示している。この場合、幾つかの実施形態において、異なる平面/層内の導電路間に作製された接続部/バイパスは、多機能構成の設計においてより多くの選択肢を提供することができ、他の場合では同一平面/層内にバイパスを形成するために追加する必要がある付加的な構造体(例えば、線)の数を低減できる場合がある。この点に関して、一部の実施形態におけるy-切断部及び/又はx-切断部は、例えば、表示画素スタックアップの異なる平面/層内に単に導電路を形成することによって好都合に形成することができる。同様に、一部の実施形態におけるy-接続部及び/又はx-接続部は、異なる平面/層内の導電路を接続するために異なる平面/層間に導電路を使用して好都合に形成することができる。特に、これによって、本開示の実施形態による一体型タッチ機能を追加するために既存の液晶設計をより容易に修正可能にすることができる。この点に関しては、面内/層内及び面外/層外破断部及びバイパスを選択的に使用することで、既存のLCD設計においてより多くの構造体をタッチ感知システムの回路素子として使用することが可能になり、マスキング、ドーピング、堆積、その他など、既存の製造工程に必要とされる変更の数を低減することができる。

#### 【0049】

例示的なタッチスクリーン及び多機能タッチスクリーンLCD回路素子を動作させる例示的な方法の更なる詳細を図9～図12Bを参照して説明する。図9は、本開示の実施形態による複数のサブ画素を含む、例示的なタッチスクリーン900の部分回路図である。上述の例示的な実施形態と同様に、タッチスクリーン900のサブ画素は、LCDサブ画素及びタッチセンサ回路素子として多機能性が可能であるように構成することができる。

すなわち、サブ画素は、表示画素のLCD回路の一部として動作することができ、更に、タッチ感知回路の回路素子として動作することもできる回路素子を含むことができる。このように、タッチスクリーン900は、一体型タッチ感知能力を有するLCDとして動作することができる。図9は、タッチスクリーン900のサブ画素901、902及び903の詳細を示す。この例示的な実施形態においては、各サブ画素は、赤色(R)、緑色(G)又は青色(B)サブ画素とすることができ、3つのR、G及びBサブ画素全ての組み合わせが1つの色表示画素を形成する。この例示的な実施形態は、赤、緑、及び青のサブ画素を含むが、サブ画素は、電磁放射線の他の色の光又は他の波長(例えば、赤外線)に基づくことができ、或いは、単色構成に基づいてもよい。

#### 【0050】

サブ画素902は、ゲート955a、ソース955b及びドレイン955cを有する薄膜トランジスタ(TFT)955を含むことができる。サブ画素902はまた、例えば、図6に示す共通電極401など、サブ画素901、902及び903の間で共有される実質的に導電性の材料の連続プレートとすることができる共通電極(Vcom)957bを含むことができる。サブ画素902はまた、ディスプレイシステム回路の一部として共通電極957bと共に動作することができる画素電極957aを含むことができる。画素電極957aは、例えば、図6~図8に示す画素電極601とすることができる。タッチスクリーン900は、各サブ画素の画素電極及び共通電極が、サブ画素の液晶に適用されるフリンジフィールドを生成するFFSディスプレイシステムとして動作することができ、更に、サブ画素のストレージキャパシタを形成することができる。サブ画素902は、画素電極957a及び共通電極957bにより形成されたストレージキャパシタ957を含むことができる。サブ画素902はまた、緑色(G)の色データのGデータ線917におけるデータ線の一部917a、及びゲート線913における一部913bを含むこともできる。ゲート955aは、ゲート線部913bに接続することができ、ソース955bは、Gデータ線部917aに接続されている。画素電極957aは、TFT955のドレイン955cに接続することができる。

#### 【0051】

サブ画素901は、ゲート905a、ソース905b及びドレイン905cを有する薄膜トランジスタ(TFT)905を含むことができる。サブ画素901はまた、サブ画素に対するフリンジフィールドを生成し、更に、ストレージキャパシタ907を形成するために共通電極957bと共に動作することができる画素電極907aを含むことができる。サブ画素901はまた、赤色(R)の色データ用データ線であるRデータ線915の一部915a、及びゲート線913の一部913aを含むことができる。ゲート905aは、ゲート線部913aに接続することができ、ソース905bは、Rデータ線部915aに接続することができる。画素電極907aは、TFT905のドレイン905cに接続することができる。サブ画素901及び902は、例えば、従来のLCDサブ画素の構造体の大部分又は全てを含むことができる。

#### 【0052】

サブ画素903は、ゲート975a、ソース975b及びドレイン975cを有する薄膜トランジスタ(TFT)975を含むことができる。サブ画素903はまた、サブ画素に対するフリンジフィールドを生成し、更に、ストレージキャパシタ977を形成するために共通電極957bと共に動作することができる画素電極977aを含むことができる。サブ画素903はまた、青色(B)の色データ用データ線であるBデータ線919の一部919a、及びゲート線913の一部913cを含むことができる。ゲート975aは、ゲート線部913cに接続することができ、ソース975bは、Bデータ線部919aに接続することができる。画素電極977aは、TFT975のドレイン975cに接続することができる。サブ画素901及び902とは異なり、サブ画素903はまた、y方向に延びる共通電圧線であるyVcom925の一部925a、及び接続点929を含むことができる。他の実施形態においては、yVcomは、青色サブ画素ではなく赤色サブ画素又は緑色サブ画素に延びることができる。図6を参照して上述したy-c om接続5

10

20

30

40

50

07、又はx-y-com接続部505などの接続部は、例えば、共通電極957bをyVcom925（他の表示画素を介して垂直方向に延びる）に接続するため、共通電極957bをyVcom925及びxVcom921（他の画素を介して水平方向に延びる）に接続するため、及びその他のために、接続点929において作製することができる。このようにすると、例えば、共通電極957bは、接続される共通電極の領域を作成するために他の表示画素の共通電極と接続することができる。

#### 【0053】

別個の領域を作成する1つの方法は、幾つかの例示的な実施形態において上述したように、水平及び/又は垂直共通線内に破断部（開口部）を形成することによるものである。例えば、yVcom925は、図9に示すような任意選択的な破断部を有することができる、これにより、破断部の上方のサブ画素と破断部の下方のサブ画素とを分離可能にすることができ、すなわち、サブ画素は、底部切断することができる。x-切断部は、接続点929にてx-y-com接続部の代わりにy-com接続部を形成することにより作成することができる、従って、xVcom921が共通電極957bから切断される。幾つかの実施形態においては、xVcom921は、破断部を含むことができ、該破断部は、破断部の右側のサブ画素を破断部の左側のサブ画素から隔離可能にすることができる。他の構成は、感知線のバイパスを介して共にリンクされた駆動線セグメントに関して上述されたように、表示画素回路素子をグループ化可能にすることができる。

#### 【0054】

このようにすると、タッチスクリーン900の共通電極を共にグループ化して、タッチ感知システムのタッチ感知回路の一部として動作することができる表示画素内の構造体を形成することができる。例えば、共通電極は、幾つかの実施形態などに関して上述されたようにバイパス及びリンクを形成するために駆動領域又は感知領域を形成するように構成することができる。この点に関しては、共通電極、xVcom線、その他の回路素子は、多機能回路素子として動作することができる。

#### 【0055】

一般に、タッチスクリーン900は、画面内の全てのサブ画素の共通電極が、例えば、複数の水平共通電圧線に対する接続部を有する少なくとも1つの垂直共通電圧線を介して共に接続できるように構成することができる。別のタッチスクリーンは、異なるグループのサブ画素を共に接続して、共に接続された共通電極の複数の別個の領域を形成できるように構成することができる。

#### 【0056】

図10～図12bを参照し、本開示の実施形態によるタッチ感知動作を説明する。図10は、本開示の実施形態による、例示的なタッチスクリーンの駆動領域1001及び感知領域1003における表示画素内のタッチ感知回路の一部の部分回路図を示す。簡潔さを期すために、図10は、一部の回路素子がタッチ感知回路でなく主として表示回路の一部として動作することを表すために、破線で示した回路素子を含む。加えて、タッチ感知動作は、主として、単一の駆動表示画素1001a（例えば、駆動領域1001の単一の表示画素）と単一の感知表示画素1003a（例えば、感知領域1003の単一の表示画素）とに関して説明している。しかしながら、駆動領域1001内の他の駆動表示画素は、駆動表示画素1001に関して以下に説明するのと同じタッチ感知回路を含むことができ、感知領域1003内の他の感知表示画素は、感知表示画素1003aに関して以下に説明するのと同じタッチ感知回路を含むことができることは理解される。従って、駆動表示画素1001a及び感知表示画素1003aの動作の説明は、それぞれ駆動領域1001及び感知領域1003の動作の説明と考えることができる。

#### 【0057】

図10を参照すると、駆動領域1001は、駆動表示画素1001aを含む複数の駆動表示画素を含む。駆動表示画素1001aは、TFT1007、ゲート線1011、データ線1013、xVcom線部1015及びyVcom線部1017、画素電極1019、並びに共通電極1023を含む。図10は、xVcom線部1015及びyVcom線

10

20

30

40

50

部 1 0 1 7 を介して駆動領域 1 0 0 1 内の他の駆動表示画素の共通電極に接続されて、以下で更に詳細に説明するようにタッチ感知に使用される構造体を駆動領域 1 0 0 1 の表示画素内に形成する共通電極 1 0 2 3 を示している。感知領域 1 0 0 3 は、感知表示画素 1 0 0 3 a を有する複数の感知表示画素を含む。感知表示画素 1 0 0 3 a は、T F T 1 0 0 9、ゲート線 1 0 1 2、データ線 1 0 1 4、y V c o m 線部 1 0 1 6、画素電極 1 0 2 1 及び共通電極 1 0 2 5 を含む。図 1 0 は、例えばタッチスクリーンの境界部領域内に接続することができる y V c o m 線部 1 0 1 6 を介して感知領域 1 0 0 3 内の他の感知表示画素の共通電極に接続されて、以下で更に詳細に説明するようにタッチ感知に使用される構造体を感知領域 1 0 0 3 の表示画素内に形成する共通電極 1 0 2 5 を示している。

#### 【 0 0 5 8 】

10

タッチ感知段階中に、x V c o m 線部 1 0 1 5 に適用される駆動信号は、駆動領域 1 0 0 1 の接続された共通電極 1 0 2 3 の構造体と、電荷増幅器 1 0 2 6 などの感知増幅器に接続されている感知領域 1 0 0 3 のうちの接続された共通電極 1 0 2 5 の構造体との間に電界を発生する。電荷が感知領域 1 0 0 3 の接続された共通電極の構造体に注入され、電荷増幅器 1 0 2 6 は、注入電荷を測定可能な電圧に変換する。注入される電荷の量及びその結果として測定される電圧は、指 1 0 2 7 などのタッチ物体の駆動領域及び感知領域への近接度に左右される可能性がある。このようにすると、測定電圧は、タッチスクリーン上又はその近傍でのタッチの指標とすることができる。

#### 【 0 0 5 9 】

図 1 1 A は、例示的な L C D 又は表示段階中及び例示的なタッチ段階中において、駆動表示画素 1 0 0 1 を含む駆動領域 1 0 0 1 の駆動表示画素に x V c o m 1 0 1 5 を介して印加された例示的な信号を表している。L C D 段階中、x V c o m 1 0 1 5 及び y V c o m 1 0 1 7 は、L C D 反転を行うために  $2.5\text{ V} \pm 2.5\text{ V}$  の方形波信号で駆動させることができる。L C D 段階は持続時間が 1 2 m s である。

20

#### 【 0 0 6 0 】

タッチ段階においては、x V c o m 1 0 1 5 は、正弦波、方形波、三角波、その他などの A C 信号で駆動させることができる。図 1 1 A に示す実施例において、y V c o m 1 0 1 6 が図 1 1 B に示すように電荷増幅器 1 0 2 6 の仮想接地に維持されている間、x V c o m は、各々が 2 0 0 マイクロ秒継続する 1 5 ~ 2 0 回の連続誘導段階で駆動させることができる。この場合の駆動信号は、各々が同じ周波数及び 0 度又は 1 8 0 度 (図 1 1 A の「+」及び「-」に対応) の相対位相を有する  $2.5\text{ V} \pm 2\text{ V}$  の方形又は正弦波信号とすることができる。タッチ段階は持続時間が 4 m s である。

30

#### 【 0 0 6 1 】

図 1 2 A は、タッチ段階中の共通電極 1 0 2 3 の動作の詳細を示す。特に、共通電極 1 0 2 3 及び画素電極 1 0 1 9 により形成されるストレージキャパシタのキャパシタンスは、システム内の他のキャパシタンス (すなわち、種々の導電構造体間及び共通電極と指 1 0 2 7 との間の浮遊容量) よりも遙かに高いので、共通電極 1 0 2 3 に適用されている  $2.5\text{ V} \pm 2\text{ V}$  正弦駆動信号の A C 成分のほとんど全部 (約 9 0 %) は、画素電極 1 0 1 9 にも印加される。従って、共通電極 1 0 2 3 と画素電極 1 0 1 9 との間の電圧差を小さく維持することができ、液晶は、タッチ誘導に起因する電場の変化が最小であり、L C D 段階中に設定された電荷状態を維持する。共通電極 1 0 2 3 及び 1 0 2 5 は、L C D の表示段階動作中に、通常 0 又は 5 ボルト D C (正方形波  $2.5 \pm 2.0\text{ V}$ ) に帯電することができる。しかしながら、タッチモード中に、駆動領域 1 0 2 3 内の共通電極は、2 V 振幅の重畳正弦波信号で  $2.5\text{ V}$  の D C 電圧に帯電することができる。同様に、感知領域 1 0 2 5 内の共通電極は、2.5 ボルトの D C レベルで電荷増幅器 1 0 2 6 の仮想接地に維持することができる。タッチ段階中、駆動領域 1 0 0 1 内の共通電極 1 0 2 3 上の正弦波信号は、感知領域 1 0 0 3 の共通電極 1 0 2 5 を通過することができる。駆動領域及び感知領域両方における共通画素電極間の結合が高いことに起因して、共通電極の電圧変化の 9 0 % が対応する画素電極に伝達され、従って、タッチ感知を実施している間に表示段階中に保存された画像電荷の変動が最小限に抑えられる。このようにすると、駆動領域及び感

40

50

知領域の共通電極は、LCD画像に影響を与えることなく、容量性タッチ感知用の構造体を形成することにより、タッチ感知回路の回路素子として動作することができる。

#### 【0062】

共通電極及び画素電極がタッチ感知回路の回路素子として動作するように構成されると同時に、電極は、LCDシステムの一部として継続して動作することができる。図12A～図12Bに示すように、画素電極1021の構造体の電圧は各々、約 $\pm 2$  Vで変調されるが、画素電極1021と共通電極1025との間の相対電圧は、ほぼ一定値 $\pm 0.1$  Vのままである。この相対電圧は、LCD動作において表示画素の液晶に発生する電圧であり、その大きさが画像（例えば図12Aでは、この相対電圧は2 V）のグレースケールレベルを決定付けることができる。AC変動は通常、液晶の応答時間よりも高い周波数を有するので、タッチ（感知）段階中の相対電圧の $0.1$  V AC変動のLCDに及ぼす影響は、許容可能な程度に低いことになる。例えば、誘導信号周波数、すなわち、AC変動の周波数は通常は $100$  kHzを上回ることになる。しかしながら、液晶の応答時間は通常、 $100$  Hzを下回る。従って、タッチシステムの回路素子としての共通電極及び画素電極の機能は、LCD機能を妨げないはずである。

#### 【0063】

次に、図10、図11B及び図12Bを参照し、感知領域1003の例示的な動作についてここで説明する。図11Bは、上述のLCD段階及びタッチ段階中に、表示画素1003aを含む、感知領域の表示画素に対してyVcom 1016を介して印加された信号を示す。駆動領域の場合と同様に、yVcom 1016は、LCD段階中にLCD反転を行うために $2.5$  V  $\pm$   $2.5$  Vの方形波信号で駆動される。タッチ段階中、yVcom 1016は、電荷増幅器1026に接続され、これにより電圧は $2.5$  Vの仮想接地又はその近傍に保持される。その結果として、画素電極1021も $2.5$  Vに保持される。図10に示すように、フリンジ電界は、共通電極1023から共通電極1025に伝播する。上述のように、フリンジ電界は、駆動領域により約 $\pm 2$  Vで変調される。表示画素1003aは、表示画素1001aと同じ又は類似の浮遊容量及びストレージキャパシタンスを有するので、これらの電界が画素電極1021により受け取られると、信号の大部分は、共通電極1025に伝達される。

#### 【0064】

yVcom 1016は、電荷増幅器1026に接続され、仮想接地に保持されているので、yVcom 1016に注入された電荷により電荷増幅器の出力電圧が生成されることになる。この出力電圧は、タッチ感知システムに対してタッチ感知情報を提供する。例えば、指1027がフリンジ電界に近づくと電界の変動が発生する。この変動は、電荷増幅器1026の出力電圧の変動としてタッチシステムが検出することができる。TFT1009のドレインに接続された画素電極1021に衝突するフリンジ電界の約90%が、電荷増幅器1026に伝達されることになる。yVcom 1016に直接接続された共通電極1025に衝突する電荷の100%は電荷増幅器1026に伝達されることになる。各電極に衝突する電荷比率はLCD設計に依存する。非IPSでは、パターン形成されたCFプレートが指に最も接近しているので、指により影響を受けた電荷のほぼ100%が、共通電極に衝突することができる。IPS形式ディスプレイでは、電極の各部は、指に面する面積がほぼ等しい（つまり、 $1/4$ 対 $3/4$ ）ので、比率は、50%前後とすることができる。一部のサブタイプのIPSディスプレイでは、画素電極は同一平面上にはなく、上向き区域の大部分が共通電極に割り当てられる。

#### 【0065】

図13Aは、本開示の実施形態によるタッチスクリーンのタッチ段階中に、タッチ感知システム内で機能する領域にグループ化された多機能表示画素の別の例示的な構成を示す。図13Bは、図13Aの接地領域を有するタッチスクリーンのより詳細な図を示している。図13A～図13Bに示すように、例えば、表示画素の領域は駆動領域と感知領域との間に形成することができ、領域は、駆動-感知接地領域1301を形成するために実際の接地に接地することができる。図13A～図13Bはまた、2つの駆動領域間の表示画

10

20

30

40

50

素の類似のグループを示しており、該2つの領域は、同様に接地されて駆動 - 駆動接地領域1303を形成することができる。接地領域及び他の領域は、例えば、導電線部分のグリッドのような接続構造体から形成することができる。例えば、図13A～図13Bは、面/層内破断部(y - 切断部)1305及び面/層内破断部(x - 切断部)1309を含む水平及び垂直導電路の接地領域接続グリッド1304を示す。駆動領域をリンクする線は、面/層外バイパス1308により接地領域及び感知領域を迂回することができる。図13A～図13Bの例示的な構成において、駆動 - 感知接地領域1301は、接続部1310を介し駆動 - 駆動接地領域1303に電氣的に接続され、接地領域の全ては、タッチスクリーンの1つの境界部にてマルチプレクサ1311を介して単一接地1313に接地することができる。

10

#### 【0066】

図13Bは、面内破断部1305(y - 切断部)及び面内破断部1309(x - 切断部)を有する他の他領域からの電氣的分離を維持しながら、接地領域接続グリッド1304が接続部1310を介して接地領域1301及び1303の共通電極を接続できることを示している。感知領域の共通電極は、同様にグリッドと接続することができる。図13Bはまた、駆動領域の共通電極が、駆動領域接続グリッド1321を形成するために接続部1323により接続された導電線の異なるグリッドから形成することができることを示している。駆動領域接続グリッドの水平線は、例えば、駆動領域と接地及び感知領域との間の電氣的接触を防止するために、面外バイパス1308を使用して接地領域及び感知領域を延びる迂回導電路1325により接地領域及び感知領域を迂回することができる。導電路の迂回は、例えば、以下で更に詳細に説明する駆動トンネルとすることができる。図13A～図13Bの例示的な構成においては、接地領域1301及び1303は各々、表示画素2つ分の幅であるが、接地領域の幅は、表示画素2つ分に限定されず、より少ない又はより多い数の表示画素の幅であってもよい。同様に、図13A～図13Bは、駆動 - 感知接地領域に接続された駆動 - 駆動接地領域を示しているが、他の実施形態においては、接地領域は、他の接地領域から電氣的に分離することができる。他の実施形態においては、接地領域は、AC接地などの他の形式の接地に接地することができる。接地領域1301及び1303は、駆動領域及び感知領域間及び/又は駆動領域及び駆動領域間に形成することができる静的キャパシタンスの低減を助けることができる。タッチシステム構成においてこのような静的キャパシタンスを低減すると、例えば、タッチスクリーンの精度及び電力消費量を改善させることができる。

20

30

#### 【0067】

図14A～図16Cは、第3の金属(M3)層を含む本開示の実施形態による、表示画素の多機能回路素子の別の例示的な構成を示し、更に、本開示の実施形態による表示画素を製造する例示的な方法を示している。図14A～図16Cは、単に比較しやすいように、の3つの異なる表示画素の例示的なセットを並べて示しているが、表示画素の特定の順序付けを意味するものではない。図14A～図14Cは、図5～図6を参照して上記で説明した表示画素517などの駆動領域内の例示的な表示画素1401を示す。図15A～図15Cは、図5～図6を参照して説明した画素515のような、駆動トンネルを有する感知領域内の例示的な表示画素1501を示す。図16A～図16Cは、駆動トンネルが無い感知領域内の例示的な表示画素1601を示す。以下の説明においては、表示画素1401、1501及び1601の全てに共通するプロセス及び構造体は、単に簡潔さを期すために単一の表示画素に関して説明している。

40

#### 【0068】

図14A、15A及び図16Aは、トランジスタの回路素子を含むポリシリコン層を形成する第1の段階を含む、処理のより早期の段階を示す。第2の段階は、全ての表示画素のM1層内のゲート線を形成する段階と、表示画素1401及び1501のM1層内のxVcom線を形成する段階とを含む。表示画素1401のxVcom線は、yVcom線との接続を可能にするために左側の延長部分を含む。xVcom線と感知領域(すなわち、バイパスがある)の他の導電路との間に接続部が形成されないため、表示画素1501

50

のx V c o m線は、感知領域内の他の導電路を迂回する駆動トンネルとしての役割を果たす。次に、表示画素のトランジスタ回路素子の上に接続部を含む接続層（C O N 1）が形成される。表示画素1 4 0 1は、延長x V c o m部上の更なる接続部を含む。データ線は、表示画素のM 2層内に形成され、表示画素1 4 0 1のM 2層はy V c o m線を含む。

【0 0 6 9】

図1 4 B、1 5 B及び図1 6 Bは、処理の中間段階を示す。参考として、M 2層も示されている。第2の接続層（C O N 2）は、画素電極にトランジスタのドレインを接続ために形成される。表示画素1 4 0 1は、共通電極にy V c o mを接続するC O N 2内の別の接続部を含む。次いで、共通電極が、例えばI T Oから形成される。

【0 0 7 0】

図1 4 C、1 5 C及び図1 6 Cは、処理の後の段階を示しており、参考として、前の処理からのV c o mを示している。第3の金属（M 3）層が形成される。表示画素1 4 0 1のM 3層は、図示のように、表示画素1 5 0 1及び1 6 0 1のM 3層とは異なる。感知領域表示画素1 5 0 1及び1 6 0 1のM 3層構成部は、上下に表示画素に接続する垂直線を含み、従って、感知領域表示画素をy V c o m線を使用せずにy方向に接続することが可能になる。駆動領域表示画素1 4 0 1内でこのM 3構造体を模擬することにより、感知領域内の更なる金属から生じる可能性があるタッチスクリーンの視覚的不適合の低減を助けることができる。第3の接続部層（C O N 3）が形成され、次いで、表示画素電極が全ての表示画素上に形成される。

【0 0 7 1】

これらを総合すると、図1 4 A～図1 4 Cは、上述の画素5 1 7に類似した駆動領域用に構成された表示画素1 4 0 1を示す。表示画素1 4 0 1は、第1の金属（m 1）層内のゲート線1 4 0 3及びx V c o m線1 4 0 5と、第2の金属（M 2）層内のy V c o m線1 4 0 7及びデータ線1 4 0 9とを含む。表示画素1 4 0 1は、上述の接続部5 0 5のような、x - y - c o m接続部1 4 1 1などの接続部を含むことができる。x - y - c o m接続部1 4 1 1は、共通電極（V c o m）1 4 1 3とx V c o m線1 4 0 5、y V c o m線1 4 0 7を接続する。

【0 0 7 2】

総合すると、図1 5 A～図1 5 Cは、上述の表示画素5 1 5に類似した感知領域用に構成されたタッチスクリーン表示画素1 5 0 1を示す。表示画素1 5 0 1は、M 1層内のゲート線1 5 0 3及びx V c o m線1 5 0 5と、M 2層内のデータ線1 5 0 7とを含む。x V c o m線1 5 0 5はスタックアップ（M 1）の下位層に形成されるので、更に、x V c o mとy V c o mとの間に接続部が設置されないで、x V c o m線は、感知領域の共通電極（V c o m）1 5 1 3に接続することなく、感知領域表示画素1 5 0 1を通して水平方向に「トンネル」される。これは、駆動トンネルの1つの実施例であり、当該領域を迂回しながら、すなわち迂回した領域の表示画素スタックアップ内のタッチ感知回路素子と電氣的に接触せずに、感知領域などの別の形式の領域の表示画素スタックアップを延びる導電路を介して駆動領域を接続することができる。同様に、他の実施形態においては、感知領域を接続する感知トンネルなど、他の形式のトンネルを使用することができる。図1 5 Cは、第3の金属（M 3）層が、接続部グリッド1 5 0 9により示すようにx及びyの両方向で感知領域内の表示画素回路素子を電氣的に接続する接続部構造体として部分的に使用されることを示している。尚、y V c o mが駆動画素電極1 4 0 1において使用されているが、y V c o mは、感知画素電極1 5 0 1及び1 6 0 1では使用されない。むしろ、y接続はM 3層により実現される。幾つかの実施形態においては、感知領域内の表示画素は、タッチスクリーンの境界部の接続部及びスイッチを介して水平方向内に共に接続することができる。

【0 0 7 3】

総合すると、図1 6 A～図1 6 Cは、表示画素1 6 0 1が駆動トンネルを含まないことを除いては、表示画素1 5 0 1と同一の表示画素1 6 0 1を示す。表示画素1 6 0 1は、図1 6 Cの接続部グリッド1 6 0 3で示すように、感知領域内の表示画素回路素子を電氣的

10

20

30

40

50

に接続するためにM3層内の接続部構造体を含む。

#### 【0074】

図17～図23は、第3の金属(M3)層の別の構成を含む表示画素の他の例示的な構成、表示画素を製造する例示的な方法、例示的なタッチ画素レイアウト、及び本開示の実施形態による例示的なタッチスクリーンを示す。上記の図14A～図16Cの場合と同様に、図17～図20は、単に比較を容易にするために、異なる製造段階における表示画素の例示的なセットの並列図を示す。図21A及び図21Bは、本開示の実施形態による、1つの例示的なタッチ画素についての表示画素の例示的なレイアウトを示す。図224及び図22-2は、図21Aに示すような例示的なタッチ画素を含むことができる例示的なタッチ画素レイアウトを示す。

10

#### 【0075】

8つの例示的な表示画素の表示画素スタックアップ(A\_\_pixel、B\_\_pixel、...、H\_\_pixelで表記される)のセットの例示的な製造プロセスである、図17～図20を参照する。以下で更に詳細に説明するように、セット内の表示画素の各々は、以下で更に詳細に説明する3つの形式の表示画素、すなわち、接続層形式、接点形式及びトンネル形式のうちの1つである。以下の説明においては、表示画素A～Hの全てに共通するプロセス及び構造体は、単に簡潔さを期すために、単一の表示画素について説明している場合がある。

#### 【0076】

図17は、トランジスタ1701の回路素子を含む、ポリシリコン層を形成する第1の段階を含む例示的な処理のより早期の段階を示す。第2の段階は、全ての表示画素のM1層内のゲート線を形成する段階と、表示画素E～HのM1層内のxVcom線1705を形成する段階とを含む。表示画素E～FのxVcom線は、共通電極への接続を可能にするために、中間サブ画素において延長部分1706を含む。xVcom線と感知領域(すなわち、バイパスがある)の他の導電路との間に接続部が形成されないため、表示画素G～HのxVcom線は、感知領域内の他の導電路を迂回する駆動トンネルとしての役割を果たす。次に、表示画素のトランジスタ回路素子上、更に、延長xVcom部1706上に接続部を含む接続層(CON1)が形成される。データ線1709が表示画素のM2層内に形成される。

20

#### 【0077】

図18は、例示的な処理の中間段階を示す。参考として、M2層も示されている。第2の接続層(CON2)は、接続部1801により共通電極(Vcom)1805にトランジスタのドレインを接続するために形成される。表示画素E～Fは、共通電極1805にxVcom 1705を接続する、CON2内の別の接続部1803を含む。次に、共通電極1805は、例えば、ITOなどの実質的に透明導体から形成することができる。

30

#### 【0078】

図19は、例示的な処理の後の段階を示しており、参考として、前の処理からのVcom 1805を示している。図19に示す処理においては、第3の金属(M3)層及び第3の接続部層(CON3)が形成される。CON3層1905は、表示画素電極に接続する。M3層は、Vcom 1805と電氣的に接触して形成される。各表示画素のM3層は、2つの垂直線1901及び1つの水平線1903を含む。幾つかの実施形態においては、M3層は、他の実施形態のyVcom線と同じ目的を提供することができる。一般に、幾つかの実施形態においては、M3層は、M3層自体とデータ/ゲート線との間の相対的に低いクロスキャパシタンスを実現することができる点で一定の利点を有することができる。更に、感知領域においては、M3層の水平(x方向)接続部は、y方向電荷感知を向上させるために、全ての感知共通電極を共に結合する役割を果たすことができる。感知領域内の共通電極のx-y接続部は、均一性が得られるように、駆動領域内で繰り返すことができる。更にまた、データ線上に垂直M3線(y方向)を位置決めすることにより、開口率の向上を達成することができる。感知領域を迂回するために、M3層に対しても駆動トンネルを使用することができるので、M3層の水平(x方向)接続部は、駆動トンネル

40

50



を覆って、及び開口率を増大させるように位置合わせされた任意のx V c o m層を覆って配置することができる。x V c o m線が使用されない画素の実施形態においては、誘導用駆動線信号をM 3層に供給することができる。一般的には、シミュレーション駆動線信号を、x V c o m線及びM 3層の一方又は両方に供給することができる。各表示画素内の垂直線1 9 0 1は、セットの特定の表示画素（すなわち、A \_ p i x e l、B \_ p i x e l、その他）に応じて、y切断部又はy接続部を含むことができる。図1 9において、B \_ p i x e lのy - 接続部及びC \_ p i x e lのy切断部は強調表示されている。各表示画素内の水平線1 9 0 3は、セットの特定の表示画素に応じてx - 切断部又はx - 接続部を含むことができる。図1 9において、A \_ p i x e lのx - 接続部及びE \_ p i x e lのx - 切断部は、強調表示されている。表示画素A、F及びHのM 3層の垂直線1 9 0 1及び水平線1 9 0 3は、表示画素の縁部（上、下、左、右）まで延在し、場合によっては、各方向で隣接する表示画素に表示画素A、F及びHを接続することができる。従って、表示画素A、F及びHは、x - 接続部及びy - 接続部（x - c o n、y - c o n）を提供する。各表示画素の水平線1 9 0 3が左右の隣接する表示画素間に導電路を形成し、各表示画素の垂直線1 9 0 1が上下の隣接する表示画素間で導電路を形成するので、表示画素A、F及びHは、x接続及びy接続表示画素として表記される。しかしながら、表示画素A、F及びHはx方向及びy方向の両方において接続する接続構造体を有するが、隣接する表示画素の1つ又はそれ以上は、例えば、画素A、F又はHから隣接する表示画素を切断する切断部をM 3層において含むことができるので、表示画素は、必ずしも隣接する表示画素に接続されるわけではない。

#### 【0 0 7 9】

表示画素B、E及びGの各々におけるM 3層は、垂直方向に完全に延在するが、表示画素の右縁部までは延在しない。これらの表示画素は、x - 切断部及びy接続部（x - d i s c o n、y - c o n）を提供する。更に詳細には、表示画素B、E及びGは「右側で切断され」、すなわち、右側では表示画素のM 3層に接続していない。同様に、表示画素CのM 3層は、x - 接続部及びy切断部（x - c o n、y - d i s c o n）を提供し、更に詳細には、画素Cは「下側で切断されている」。表示画素DのM 3層は、x - 切断部及びy切断部（x - d i s c o n、y - d i s c o n）を提供し、更に詳細には、画素Dは、「右側及び下側で切断されている」。切断部は、右側及び/又は下側に限定されず、上側、左側、或いは、表示画素のM 3層の内部に、あらゆる数及び組み合わせで存在することができる点に留意されたい。

#### 【0 0 8 0】

図2 0は、例示的な処理の更に後の段階を示す。M 3層及びC O N 3層は、参照として示されている。表示画素電極2 0 0 1及びブラックマスク（B M）2 0 0 3が全ての表示画素上に形成される。図1 7～図2 0では、図5の実施形態において存在したy V c o m線接続が存在しない。むしろ、M 3層は、x方向及びy方向で共通電極を接続する目的を果たすことができる。しかしながら、x V c o mは、駆動トンネル、すなわち感知領域バイパスを提供するために、依然として、幾つかの画素（すなわち、E、F、G、H）において使用することができる。

#### 【0 0 8 1】

図2 1及び図2 1 Bは、1つの例示的なタッチ画素に関する表示画素の例示的なレイアウトを示す。タッチ画素2 1 0 3は、6 4 x 6 4表示画素の領域を含み、表示画素の各々は、図に示す表示画素の凡例に従って上述した表示画素A～Hのうちの1つである。図2 1 Aはまた、1 5 0個（1 5 x 1 0）タッチ画素2 1 0 3の例示的な構成を含む例示的なタッチスクリーン2 1 0 1を示す。表示画素レイアウトは、図4及び図1 3を参照して上述した駆動領域セグメント、感知領域及び接地領域に実質的に対応することができる表示画素のグループを作成する。特に、表示画素のレイアウトは、2つのX領域（X 1及びX 2）、2つのY領域（Y 1及びY 2）及び1つのZ領域を形成する。X 1領域及びX 2領域は、例えば、図3では、それぞれ、右半部分3 0 9及び左半部分3 1 3など、駆動領域セグメントの右半部分及び別の駆動領域セグメントの左半部分とすることができる。Y領

域は、例えば、図 13 の駆動 - 感知接地領域 1301 などの接地領域の一部とすることができる。Z 領域は、例えば、図 3 の感知線 223 などの感知領域の一部とすることができる。図 17 から図 20 に示す 8 つの表示画素のセットの特定の構成は、図 21A 及び図 21B に示す特定の設計画素レイアウトと共に、タッチを検出するためにタッチ感知システムにおいて使用することができる回路素子のグループを作成する。

#### 【0082】

図 17 ~ 20 及び図 21A の凡例に照らすとわかるように、縦列 1 ~ 23 からの表示画素及び横列 1 ~ 64 からの表示画素が共に M3 層において接続され、駆動領域 X1 を形成する。接地領域 Y1 は、縦列 24 ~ 25 及び横列 1 ~ 64 の表示画素を含む。感知領域 Z は、縦列 26 ~ 39、及び横列 1 ~ 64 を含む。接地領域 Y2 は、縦列 40 ~ 41 及び横列 1 ~ 64 の表示画素を含む。駆動領域 X2 は、縦列 42 ~ 64、及び横列 1 ~ 64 を含む。

10

#### 【0083】

駆動領域 X1 及び X2 は、駆動トンネル (バイパス) 2105 の表示画素の回路素子を介して共に電氣的に接続されている。駆動トンネル 2105 は、表示画素 E、H、G 及び F を含む。図 20 を参照すると、表示画素 E 及び F は、図でわかるように、M1 層内の x Vcom と接続するための導電層 Vcom ITO、CON2、M2 及び CON1 を介して M3 層 (図 20 の接点 2005 にて) 間で「接点」を提供する。従って、表示画素 E 及び F により、駆動領域の M3 は、トンネリング (x Vcom (M1) 層への層外 / 面外バイパスを作成) により接地領域及び感知領域を迂回することが可能になる。

20

#### 【0084】

表示画素 G 及び H は、回路素子 x Vcom を含み、x Vcom と、以下で更に詳細に説明するタッチ感知システム内で動作する表示画素の他の回路素子の何れかとの間に接続部を含まない。従って、表示画素形式 G 及び H は、2 つの駆動領域、例えば、駆動領域 X1 及び X2 を共に接続するために、接地領域及び感知領域を迂回するトンネリング接続部の実施例である。

#### 【0085】

図 17 ~ 図 20 を再び参照し、ここで、表示画素、接続層形式、接点形式及びトンネル形式の 3 つの例示的な形式について、図 21A 及び図 21B の例示的な表示画素レイアウトに対して更に詳細に説明する。この実施例においては、各領域内の表示画素の共通電極は、主として本明細書では接続層と呼ばれる M3 層を介して共に接続される。A\_\_pixel、B\_\_pixel、C\_\_pixel 及び D\_\_pixel は、接続層を介して表示画素の共通電極を共に接続する共通機能を提供することができる、接続層形式の表示画素である。詳細には、上述のように、垂直線 1901 及び水平線 1903 は、表示画素の共通電極に電氣的に接続される。接続層形式の表示画素の 4 つの異なる M3 層構成により、表示画素間に M3 層を接続する 4 つの異なる方法が得られる。A\_\_pixel は、全ての隣接する表示画素 (上、下、左、及び右) において M3 層を接続することができる。B\_\_pixel は、上、下、及び左側に接続することができるが、右側に表示画素からの切断部を設けている。C\_\_pixel は、上、下、右側に接続することができるが、下側に表示画素からの切断部を設けている。D\_\_pixels は、上及び左側に接続することができるが、右側及び下側に表示画素からの切断部を設けている。図 21A を参照すると、表示画素レイアウトの表示画素の大半は、A\_\_pixel とすることができ、A\_\_pixel は通常、全ての隣接画素を効率的に接続するように領域の内部区域内に位置付けることができる。

30

40

#### 【0086】

B\_\_pixel、C\_\_pixel 及び D\_\_pixel は、これらの表示画素の x 切断部及び y 切断部が、領域の境界を形成する切断部を提供することができるので、領域の境界に位置付けることができる。例えば、右側で切断されている B\_\_pixel は、図 21A に示すように垂直線内に配設され、左側及び右側で領域を分離することができる。C\_\_pixel は、図 21A に示すように、水平線内に配設され、上側及び下側で領域を分離す

50

ることができる。D\_\_pixelは、領域のコーナ内に配置され、左右及び上下側で領域を分離することができる。

#### 【0087】

画素A～Dだけを使用して、図21Aに示す駆動領域セグメント、感知線及び接地領域を形成することが可能である。しかしながら、本発明の幾つかの実施形態においては、駆動領域セグメントは、接地領域及び感知領域などの他の領域を迂回する導電路を介して共に電氣的に接続される。接点形式表示画素、すなわち、E\_\_pixel及びF\_\_pixel、並びにトンネル形式表示画素、すなわち、C\_\_pixel及びH\_\_pixelは、他の領域を迂回する導電路を形成することができる。接点形式画素は、表示画素のスタックアップ内の2つ又はそれ以上の導電層を電氣的に接続又は切断することができる。本明細書で説明する例示的な接点形式表示画素は、第1の金属層(M1層)内に形成することができる接続部をM3層とxVcom線との間に含む。従って、接点形式画素は、異なる導電路、すなわちM1層内のxVcom線に駆動領域セグメントの接続層(M3層)を接続することにより、面/層外バイパスを形成する。トンネル形式表示画素は、xVcom線を含むが、M3層などの接続部をxVcom線と表示画素スタックアップの他の何れかの回路素子との間に含まない。

#### 【0088】

ここで、迂回導電路を更に詳細に説明する。図21A及び図21Bに示すように、タッチ画素2103は3つの駆動トンネル2105を含む。各駆動トンネル2105は、画素形式の以下のパターン内の表示画素、すなわち、E、H、G、H...H、G、H、G、Fを含む。駆動トンネル2105は、迂回導電路の1つの実施例である。駆動トンネル2105の左端から始めて、迂回導電路は、E\_\_pixelで始まり、E\_\_pixelは、図21において駆動領域セグメントと接地領域との間で接続層を切断する右切断部を接続層内に含む。結果として、E\_\_pixelの右切断部により、2つの駆動領域セグメント間の接続層内の+x切断部が生じ、E\_\_pixelの面/層外接続部により、2つの駆動領域セグメント間の別の層(M1)内のx接続部が生じる。

#### 【0089】

他の層に対する面/層外接続部が作製されると、迂回導電路は、トンネル形式表示画素を使用して他の領域、すなわち接地領域及び感知領域を延びる。トンネル形式表示画素は各々、xVcom線を含み、或いは、x切断部及びx接続部を含む。更に詳細には、G\_\_pixelは右切断部を含み、H\_\_pixelは右接続部を含む。トンネル形式表示画素のx接続/切断は、例えば、2つ以上の他の領域を2つの駆動領域セグメント間に形成可能にすることができる。特に、図21に示すように、G\_\_pixelは、E\_\_pixelの垂直縦列内に形成され、接地領域Y1と感知領域Zと間の境界、感知領域Zと接地領域Y2との間の境界、及び接地領域Y2と駆動領域セグメントX2との間の境界を形成するように切断部を作成することができる。H\_\_pixelの接続層(M3層)が、A\_\_pixelと同様に全ての隣接画素に接続されるので、H\_\_pixelは、接地領域及び感知領域などの他の領域の内部区域内に位置付けることができる。

#### 【0090】

図22-1及び図22-2は、本開示の実施形態による、例示的なタッチ画素レイアウト及びタッチスクリーン2201を示す。タッチスクリーン2201は、LCD回路(図示せず)にタッチスクリーン2201を接続するLCD FPC(フレキシブルプリント基板)、表示段階において表示画素を駆動するLCD駆動装置、タッチスクリーン用共通電圧を流すVcom線を含む。タッチFPCは、以下の線、すなわち、駆動領域に駆動信号を送信するr0-r14及びr14-r0線、感知領域から感知信号を受信するc0-c9線、並びに、タッチスイッチ(TSW)に接続するtswX線、tswY線、及びtswZ線(本明細書では「tswX、Y、Z」と呼ばれる場合がある)を含み、これらtswX線、tswY線、及びtswZ線は、タッチ段階における全てのデータ線の仮想接地接続から表示段階中のLCD駆動装置による対応するデータ出力に対するそれぞれのデータ線の接続へのスイッチング、タッチ感知段階中の感知領域間のスイッチング、その他

10

20

30

40

50

など、種々のスイッチングを制御することができる。タッチ F P C はまた、仮想接地にデータ線及び接地領域をそれぞれ接続する、g 1 線及び g 0 線を含む。ゲート線を駆動するゲートドライバが含まれる。

#### 【 0 0 9 1 】

図 2 2 - 2 はまた、タッチスクリーン 2 2 0 1 の側面図を示す。側面図は、接続部の一部を更に詳細に示している。例えば、図 2 2 - 2 は、Y 領域からの M 3 接続部により、Y 領域を g 0 に接地することができることを示している。Z 領域からの M 3 接続部により、Z 領域を共同 c 9 線に接続することができる。M 2 接続部により、データ線をタッチ感知段階中に g 1 に接地することができる。

#### 【 0 0 9 2 】

図 2 3 は、本開示の実施形態による、高抵抗 ( R ) 遮蔽体を含む例示的なタッチスクリーンの側面図である。図 2 3 は、カバー 2 3 0 1、接着材 2 3 0 2、偏光板 2 3 0 3、高抵抗 ( R ) 遮蔽体 2 3 0 4、カラーフィルタガラス 2 3 0 5、駆動領域 2 3 0 9、感知領域 2 3 1 3、接地領域 2 3 1 5、T F T ガラス 2 3 1 6、及び第 2 の偏光板 2 3 1 7 を含む、タッチスクリーン 2 3 0 0 の一部を示す。液晶層は、カラーフィルタガラスの下方に配置することができる。高 R 遮蔽体 2 3 0 4 などの高抵抗遮蔽体は、例えば、F F S L C D 用低抵抗率遮蔽層の代わりに、C F ガラスと前方偏光板との間に設置することができる。高 R 遮蔽体のシート抵抗は、例えば、2 0 0 M オーム / スクエア ~ 2 G オーム / スクエアとすることができる。幾つかの実施形態においては、高電気抵抗率遮蔽膜を有する偏光板は、高 R 遮蔽層として使用することができ、従って、例えば、偏光板 2 3 0 3 及び高 R 遮蔽体 2 3 0 4 は単一の高 R 遮蔽偏光板に置き換えられる。高 R 遮蔽体は、ディスプレイ近傍の低周波 / D C 電圧によるディスプレイ動作の妨害を阻止するのを助けることができる。同時に、高 R 遮蔽体は、容量性タッチ感知に通常使用されるものなどの高周波信号が遮蔽体を貫通できるようにすることができる。従って、高 R 遮蔽体は、ディスプレイの遮蔽を助けると共に、ディスプレイがタッチ事象を感知可能にすることができる。高 R 遮蔽体は、例えば、超高抵抗有機物質、カーボンナノチューブ、その他から作ることができる。

#### 【 0 0 9 3 】

図 2 4 は、本開示の実施形態による、別の例示的な容量式一体型タッチスクリーン 2 4 0 0 の部分平面図である。この特定のタッチスクリーン 2 4 0 0 は、自己キャパシタンスベースであり、従って、各々がタッチスクリーン 2 4 0 0 の平面内の異なる座標を表す、複数のタッチ感知領域 2 4 0 2 を含む。タッチ画素 2 4 0 2 は、タッチスクリーン 2 4 0 0 上で画像を表示する表示回路の一部として、及びタッチスクリーン上又はその近傍でタッチを感知するタッチ感知回路の一部として動作する多機能回路素子を含む表示画素 2 4 0 4 から形成される。この例示的な実施形態においては、タッチ感知回路及びシステムは、自己キャパシタンス、従って、タッチ画素 2 4 0 2 内の回路素子の自己キャパシタンスに基づいて動作する。幾つかの実施形態においては、自己キャパシタンス及び相互キャパシタンスの組み合わせを用いて、タッチを感知することができる。

#### 【 0 0 9 4 】

本開示の実施形態を添付図面を参照しながら十分に説明してきたが、限定ではないが、異なる実施形態の特徴の組み合わせ、1 つ又は複数の特徴の省略、その他を含む、様々な変更及び改変は、本明細書及び各図に照らして当業者には明らかとなる点に留意されたい。

#### 【 0 0 9 5 】

例えば、上述のコンピュータシステム 2 0 0 の機能の 1 つ又はそれ以上は、メモリ ( 例えば図 2 の周辺機器 2 0 4 の 1 つ ) 内に格納されたファームウェアにより実施されて、タッチプロセッサ 2 0 2 により実行するか、或いは、プログラムストレージ 2 3 2 内に格納して、ホストプロセッサ 2 2 8 により実行することができる。ファームウェアはまた、コンピュータベースのシステム、プロセッサ組み込みシステム、或いは、命令実行システム、装置又はデバイスから命令をフェッチして該命令を実行することができる他のシステム

10

20

30

40

50

といった、命令実行システム、装置又はデバイスが使用するため又はこれらに関連して任意のコンピュータ可読媒体に格納及び／又は移送することができる。この実施形態の状況においては、「コンピュータ可読媒体」は、命令実行システム、装置具又はデバイスが使用するため又はこれらに関連してプログラムを含む又は格納することができる任意の媒体とすることができる。コンピュータ可読媒体は、限定ではないが、電子、磁気、光学、電磁、赤外線又は半導体システム、装置、又はデバイス、ポータブルコンピュータディスク（磁気）、ランダムアクセスメモリ（RAM）（磁気）、読み取り専用メモリ（ROM）（磁気）、消去及びプログラム可能読み取り専用メモリ（EPROM）（磁気）、又は、CD、CD-R、CD-RW、DVD、DVD-R又はDVD-RWなどの携帯型光ディスク、或いは、コンパクトフラッシュ（登録商標）カード、セキュアデジタルカード、USBメモリデバイス、メモリースティック、及び同様のものなどのフラッシュメモリなどを含むことができる。

10

#### 【0096】

ファームウェアはまた、コンピュータベースのシステム、プロセッサ組み込みシステム、或いは、命令実行システム、装置又はデバイスから命令をフェッチして該命令を実行することができる他のシステムといった、命令実行システム、装置又はデバイスが使用するため又はこれらに関連して任意の移送媒体内で伝播することができる。この実施形態の状況においては、「移送媒体」は、命令実行システム、装置具又はデバイスが使用するため又はこれらに関連してプログラムを伝達、伝播、又は移送することができる任意の媒体とすることができる。移送可読媒体は、限定ではないが、電子、磁気、光学、電磁、又は赤外線有線又は無線の伝播媒体を含むことができる。

20

#### 【0097】

更なる好適な実施形態を以下のように説明することができる。

#### 【0098】

複数の表示画素のスタックアップは、ゲート線を含む導電性材料の第1の層と、データ線を含む導電性材料の第2の層と、第1の方向の第1の導電線を含む導電性材料の第3の層とを有する。第1の導電線の各々は、複数の表示画素を介して延在し、第3の層内の切断部により第1の方向に互いに分離された複数の第1の線部分を含む。第1の方向を横断する第2の方向に配置された第2の導電線も設けられる。第2の導電線の各々は、複数の表示画素を介して延在し、切断部により第2の方向に互いに分離された複数の第2の線部分を含む。第1の領域内の表示画素の回路素子は、第1の複数の第1の線部分により第1の方向に共に電氣的に接続され、第1の領域内の表示画素の回路素子は、第1の複数の第2の線部分により第2の方向に共に電氣的に接続される。スタックアップの第3の層は、第2の導電線を含むことができ、第2の線部分の切断部は、第3の層に存在することができる。表示画素の第2の領域も設けることができ、該第2の領域の表示画素の回路素子は、第2の複数の第1の線部分及び第2の複数の第2の線部分それぞれによって、第1及び第2の方向に共に電氣的に接続され、第3の層内で第1の領域内の回路素子から電氣的に切断される。回路素子は、表示画素の共通電極とすることができる。スタックアップは、表示画素の第3の領域を含むことができ、該第3の領域の表示画素の回路素子は、第3の複数の第1の線部分及び第3の複数の第2の線部分によって、第1及び第2の方向に共に電氣的に接続され、第3の領域は、第1及び第2の領域の間に位置付けられ、少なくとも1つの導電路は、第1の領域の回路素子を第2の領域の回路素子に接続し、少なくとも1つの導電路は、第3の領域の回路素子に電氣的に接続することなく、第3の領域の1つ又はそれ以上の表示画素を延びる。スタックアップの導電路は、第1の層内の共通線と、第1の領域の回路素子の少なくとも一部を共通線に電氣的に接続する第1の導電接点と、第2の領域の回路素子の少なくとも一部を共通線に電氣的に接続する第2の導電接点とを含むことができる。

30

40

#### 【0099】

また、第1の領域と第2の領域との間に位置付けられる表示画素の第4の領域を設けることができ、導電路の少なくとも一部は、第4の領域の回路素子に電氣的に接続すること

50

なく、第4の領域の1つ又はそれ以上の表示画素を延びる。また、他の実施形態においては、第4の領域を接地に接続する導電線を設けることもできる。

【0100】

タッチ感知システムはまた、第1及び第2の領域の一方に接続された駆動信号発生器と、第3の領域に接続された感知チャンネルとを含むことができる。

【0101】

各表示画素は、別個の共通電極を有し、第1の複数の第1の線部分及び第1の複数の第2の線部分は、第1の領域内の表示画素の共通電極を共に接続する。第2の複数の第1の線部分及び第2の複数の第2の線部分は、第2の領域の表示画素の共通電極を共に接続する。第3の複数の第1の線部分及び第3の複数の第2の線部分は、第3の領域の表示画素の共通電極を共に接続する。駆動信号発生器は、第1の領域内の第1の複数の第1の線部分又は第1の複数の第2の線部分の少なくとも一方に、或いは、第2の領域内の第2の複数の第1の線部分又は第2の複数の第2の線部分の少なくとも一方に接続される。感知チャンネルは、第3の複数の第1の線部分又は第3の複数の第2の線部分の一方に接続することができ、該感知チャンネルは電荷増幅器を含むことができる。

10

【0102】

タッチスクリーンは、表示画素の第1の回路素子及びディスプレイドライバに対する接続部を含む表示回路と、タッチ感知回路とを含み、該タッチ感知回路は、表示画素の第1の回路素子の一部を有する第1の導電線と、表示画素の第2の異なる回路素子を有する少なくとも1つの導電路によって共に電氣的に接続された少なくとも2つの導電線部分を含む第2の導電線とを備える。第1及び第2の導電線の一方は、タッチ感知回路の駆動線であり、第1及び第2の導電線の他方は、タッチ感知回路の感知線である。更にまた、少なくとも2つの導電線部分は第1の回路素子の少なくとも一部を含むことができ、第1の回路素子は、表示画素の共通電極を含むことができ、第2の回路素子は、共通電圧線を含むことができる。また、実質的に第1及び第2の導電線の2つの導電線の間には導電領域を設けることができ、該導電領域は接地される。更にまた、導電領域は交流(AC)接地に接地されてもよい。

20

【0103】

更に別の実施形態は、プロセッサと、メモリと、表示画素の複数の回路素子を含む表示回路及び表示制御装置を含むディスプレイシステムと、タッチ感知システムとを備えるコンピュータシステムとして説明することができる。タッチ感知システムは、複数の第1の領域及び複数の第2の領域にグループ化された複数の回路素子を有するタッチ感知回路を含むことができ、第2の領域を通る導電路は、第2の領域を迂回しながら複数の第1の領域を接続する。第1の領域の各々の回路素子は、第1の方向に沿って、及び第1の方向を横断する第2の方向に沿って共に電氣的に接続することができ、また、タッチ制御装置を設けることもできる。更にまた、第2の領域の各々の回路素子は、第1及び第2の方向の一方に沿って共に電氣的に接続することができる。

30

【0104】

更なる好ましい実施形態は、一体型ディスプレイを有するタッチスクリーンとして説明することができる。タッチスクリーンは、各々が対応する回路素子を有する複数の表示画素と、各々が表示画素の少なくとも第1の複数の回路素子を含む複数の駆動線と、駆動線を横断して配置され、表示画素の少なくとも第2の複数の回路素子を含む複数の感知線と、複数の駆動線及び複数の感知線の隣接画素により形成された複数のタッチ画素とを備える。複数の表示画素は、第1の画素形式を含み、第1の画素形式は、該第1の画素形式の対応する回路素子に接続され、且つ正及び負の第1の方向並びに正及び負の第2の方向の両方に沿った少なくとも隣接する第1の画素形式に電氣的に接続された第1の導電層を含む。タッチスクリーンのディスプレイは、液晶ディスプレイとすることができる。タッチスクリーンは更に、複数の表示画素に接続された複数のゲート線と、複数の表示画素に接続された複数のデータ線とを含むことができる。更にまた、複数の表示画素の各々の対応する回路素子は、液晶ディスプレイの共通電極を含むことができる。

40

50

## 【 0 1 0 5 】

第2の画素形式を更に設けることができ、第2の画素形式は、該第2の画素形式の対応する回路素子に接続され、且つ正及び負の第1の方向並びに正及び負の第2の方向のうちの1つを除いた全て又は2つを除いた全てに沿って、隣接する第2の画素形式に少なくとも電氣的に接続された第1の導電層を含む。更にまた、第3の画素形式を設けることができ、第3の画素形式は、該第3の画素形式の対応する回路素子に接続され、且つ正及び負の第1の方向並びに正及び負の第2の方向の全てに沿って又は1つを除いた全てに沿って、少なくとも隣接する第3の画素形式に電氣的に接続された第1の導電層を含み、第3の画素形式の第1の導電層は、1つ又はそれ以上の絶縁層により第1の導電層から分離された第2の導電層によって形成された駆動トンネルに接続され、更に、第4の画素形式を設けることができ、第4の画素形式は、該第4の画素形式の対応する回路素子に接続され、且つ正及び負の第1の方向並びに正及び負の第2の方向の全てに沿って又は1つを除いた全てに沿って、少なくとも隣接する第4の画素形式に電氣的に接続された第1の導電層を含み、第4の画素形式は、第2の導電層により形成された駆動トンネルを有し、第4の画素形式の第1の導電層は、第4の画素形式の駆動トンネルには接続されておらず、第4の画素形式の駆動トンネルは、隣接する第4の画素形式の駆動トンネルに接続される。

10

## 【 0 1 0 6 】

更に別の好ましい実施形態を以下のように説明することができる。

## 【 0 1 0 7 】

タッチスクリーンは、一体型ディスプレイを有し、且つ各々が対応する回路素子を有する複数の表示画素と、各々が表示画素の少なくとも第1の複数の回路素子を含む複数の駆動線と、駆動線に対して横断して配置され且つ表示画素の少なくとも第2の複数の回路素子を含む複数の感知線と、複数の駆動線及び複数の感知線の隣接画素により形成された複数のタッチ画素とを備える。複数の表示画素は、第1の画素形式と、第2の画素形式とを含み、第1の画素形式は、該第1の画素形式の対応する回路素子に接続され、且つ正及び負の第1の方向並びに正及び負の第2の方向に沿って少なくとも隣接する第1の画素形式に電氣的に接続された第1の導電層を含み、第2の画素形式は、該第2の画素形式の対応する回路素子に接続され、且つ正及び負の第1の方向並びに正及び負の第2の方向のうちの1つを除いた全て又は2つを除いた全てに沿って少なくとも隣接する第2の画素形式に電氣的に接続された第1の導電層を含む。複数の駆動線の各々は、正及び負の第1の方向並びに正及び負の第2の方向に沿って配設された表示画素の回路素子を含む。更にまた、回路素子は、横列を形成するために正及び負の第1の方向に沿って配設することができ、回路素子は、縦列を形成するために正及び負の第2の方向に沿って配設することができ、駆動線の各々内の駆動トンネルの数は、回路素子の横列の数のサブセットである。更に、駆動線間に又は駆動線と感知線との間に位置決めされた表示画素の複数の接地回路素子を設けることができる。

20

30

## 【 0 1 0 8 】

ディスプレイと一体化されたタッチスクリーンは、第1及び第2の方向に沿って配設された複数の表示画素と、第1の方向に沿って配置された複数の表示画素の一部を含む複数の駆動線と、第1の方向を横切る第2の方向に沿って配置された複数の表示画素の他のものを含む複数の感知線と、を含むことができる。複数の駆動線の各々は、複数の表示画素の回路素子の第1のグループを含み、複数の感知線の各々は、複数の表示画素の回路素子の第2のグループを含む。更に、複数の駆動線の少なくとも1つの一部により定義された第1の領域内の少なくとも第1の方向に沿って又は実質的に平行に第1のグループのうちの1つのグループの回路素子の少なくとも一部を相互接続する導電層が設けられ、該導電層が更に、複数の感知線の少なくとも1つの少なくとも一部により定義された第2の領域内の少なくとも第2の方向に沿って又は実質的に平行に第2のグループの回路素子の少なくとも一部を相互接続し、該第1の領域及び第2の領域が導電層において電氣的に切断されており、第1のグループのうちの1つのグループの少なくとも一部の回路素子を第1のグループのうちの別のグループの回路素子と電氣的に接続する駆動トンネル導電層が更に

40

50

設けられ、該駆動トンネル導電層は、感知線の表示画素をほぼ通って又はその下を通過するが、回路素子の第2のグループの回路素子を電氣的に迂回する。複数の駆動線は、第1及び第2の方向に沿って配設された表示画素の回路素子を含むことができ、複数の感知線の各々は、第1及び第2の方向に沿って配設された表示画素の回路素子を含むことができる。タッチスクリーンのディスプレイは、液晶ディスプレイを含むことができ、第1のグループの表示画素の回路素子及び第2のグループの表示画素の回路素子は、液晶ディスプレイの共通電極を含むことができる。更に、導電層は、第1及び第2の方向に沿って第1の領域内の液晶ディスプレイの共通電極を相互接続し、導電層は、第1及び第2の方向に沿って第2の領域内の液晶ディスプレイの共通電極を相互接続する。

【0109】

10

更にまた好ましい実施形態を以下のように説明することができる。

【0110】

タッチスクリーンのタッチ又はタッチ近接に応答する複数のタッチ画素を有するタッチスクリーンであって、各タッチ画素が、駆動線の一部を形成する表示画素の第1のグループと、第1の方向に沿った表示画素の第1のグループに隣接し且つ感知線の一部を形成する表示画素の第2のグループと、第1の方向に沿った表示画素の第2のグループに隣接し且つ駆動線の別の部分を形成する表示画素の第3のグループとを含む。第1、第2、及び第3のグループの表示画素は共通電極を含む。例えば駆動トンネルなど、表示画素の第2のグループを迂回しながら表示画素の第1のグループを接続する手段が提供される。駆動線導体は、表示画素の第1のグループの表示画素の共通電極を第1の方向に沿って又は実質的に平行に、及び第2の異なる方向に沿って又は実質的に平行に共に電氣的に接続し、表示画素の第3のグループの表示画素の共通電極を第1の方向に沿って又は実質的に平行に、及び第2の異なる方向に沿って又は実質的に平行に共に電氣的に接続する。第1、第2、及び第3のグループは、第1の方向に沿って配置することができ、第1、第2、及び第3のグループの各々は、第1の方向に沿って又は実質的に平行に、及び第2の方向に沿って又は実質的に平行に配設された表示画素を含むことができる。接続手段（例えば、駆動トンネル）は、表示画素の第1のグループの少なくとも1つの共通電極を表示画素の第3のグループの少なくとも1つの共通電極と電氣的に接続する。他の実施形態においては、複数の駆動トンネルは、第1のグループ内の表示画素の複数の共通電極を表示画素の第3のグループ内の表示画素の対応する複数の共通電極と接続する。表示画素は、液晶ディスプレイの一部である。感知線導体は、第2の方向に沿って又は実質的に平行に表示画素の第2のグループの表示画素の共通電極を共に電氣的に接続することができる。更に、タッチ感知動作中に駆動線に印加される誘導AC波形を供給する駆動信号発生器を設けることができる。表示画素の第1、第2、及び第3のグループの間で、表示画素の第2のグループだけが、共通電極をタッチ感知チャンネルに接続させることができる。タッチ感知チャンネルは、電荷増幅器を含むことができる。

20

30

【0111】

タッチスクリーンは、各表示画素に対して別個の画素電極及び共通電極を含む複数の表示画素を有する液晶ディスプレイと、タッチスクリーンのタッチ又はタッチ近接に応答する複数のタッチ画素とを有し、各タッチ画素は、複数の駆動線のうちの1つの一部を形成する表示画素の第1のグループと、表示画素の第1のグループに隣接し且つ感知線の一部を形成する表示画素の第2のグループと、表示画素の第2のグループに隣接し且つ複数の駆動線のうちの1つの一部を形成する表示画素の第3のグループとを含む。駆動線導体は、第1の方向に沿って又は実質的に平行に、及び第2の異なる方向に沿って又は実質的に平行に表示画素の第1のグループの表示画素の共通電極を共に電氣的に接続し、第1の方向に沿って又は実質的に平行に、及び第2の異なる方向に沿って又は実質的に平行に表示画素の第3のグループの表示画素の共通電極を共に電氣的に接続する。感知線導体は、第2の方向に沿って又は実質的に平行に表示画素の第2のグループの表示画素の共通電極を共に電氣的に接続する。

40

【0112】

50



コンピュータプログラムは、プロセッサと、メモリと、一体型タッチスクリーンとを含むことができる。タッチスクリーンは、表示画素の回路素子を１つ又はそれ以上の隣接する表示画素の第１の接続層に接続する導電性材料の第１の接続層を有する第１の表示画素と、第１の接続層を有し且つ第２の表示画素の第１の接続層及び導電性材料の第２の接続層を接続する接続部を含む第２の表示画素とを含むことができ、第２の表示画素の第２の接続層は、隣接する表示画素の第２の接続層に接続し、タッチスクリーンは更に、第１の接続層を有し且つ第３の表示画素の第２の接続層と第３の表示画素の第１の接続層との間の接続部なしで第２の接続層を含む第３の表示画素を含み、第３の表示画素の第２の接続層は、隣接する表示画素に接続する。

#### 【０１１３】

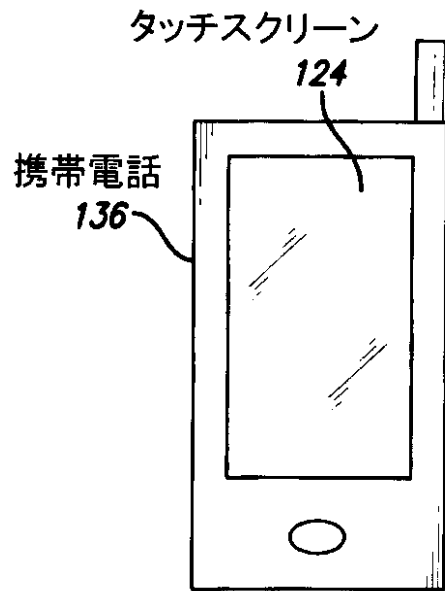
他の好ましい実施形態は、複数の表示画素と該表示画素の共通電極を含む回路素子とを有する一体型タッチスクリーンスタックアップを製造する方法を含む。本方法は、セグメント化されたタッチ信号線を形成する段階を含み、該セグメント化されたタッチ信号線を形成する段階が、複数の表示画素を含むタッチスクリーンの第１の領域において第１の方向及び第２の異なる方向に第１の領域内の表示画素の回路素子を接続する第１の線セグメントを形成する段階と、タッチスクリーンの第３の領域により第１の領域から分離されるタッチスクリーンの第２の領域において第２の線セグメントを形成する段階と、を含み、該第２及び第３の領域が複数の表示画素を含み、該第２の線セグメントが、第１の方向及び第２の方向に第２の領域内の表示画素の回路素子を接続し、タッチ信号線を形成する段階が更に、第３の領域を延びる導電路を形成する段階を含み、該導電路は、第３の領域の表示画素の回路素子を電氣的に迂回して、第１の線セグメント及び第２の線セグメントを電氣的に接続する。第１の線セグメントは、第１の領域内の複数の表示画素の回路素子に接続された導電性材料の第１の構造体を含むことができ、第２の線セグメントは、第２の領域内の複数の表示画素の回路素子に接続された導電性材料の第２の構造体を含むことができる。第１の構造体及び第２の構造体は、スタックアップの第１の層に形成することができ、第１の層は、第１及び第２の構造体間に切断部を含むことができる。導電路は、第１の層とは異なるスタックアップの第２の層内に形成された導電性材料の第３の構造体と、第３の構造体と第１の領域の回路素子との間の接続部と、第３の構造体と第２の領域の回路素子との間の接続部とを含むことができる。第１及び第２の領域の回路素子は、例えば、表示画素の共通電極とすることができる。接続部は、第２の層と接触するバイアを形成することによって形成することができる。第１及び第２の構造体を形成する段階は、回路素子を含む区域上に第１の層を堆積する段階を含むことができる。導電路は、第２の層に形成された導電性材料の第３の構造体を含むことができ、第１及び第２の構造体は、第２の層の外側に形成される。更にまた、本方法は、タッチ感知信号線を形成することができ、該タッチ感知信号線は第３の領域に形成され、且つ第３の領域内の複数の表示画素の回路素子に接続された導電性材料の別の構造体を定め、タッチ感知信号線は、導電路から切断される。セグメント化したタッチ信号線は、駆動線として形成することができる。

#### 【符号の説明】

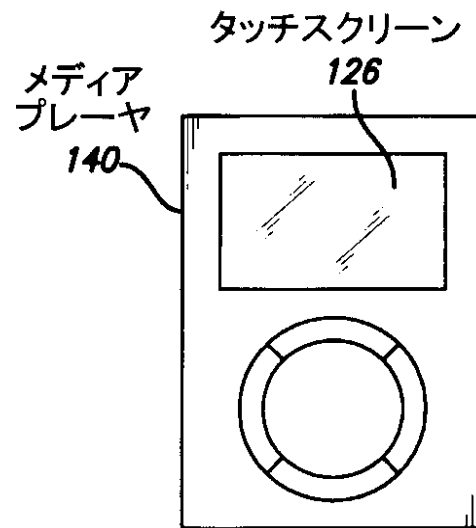
#### 【０１１４】

- １５３ タッチスクリーン
- １５５ 表示画素
- １５７ 多機能素子（表示及びタッチ）
- １５９ 多機能素子（表示及びタッチ）
- １６１ 多機能素子（表示及びタッチ）
- １６３ 多機能素子（表示、タッチ、及び電力）
- １６５ ディスプレイシステム素子
- １６７ タッチ感知素子
- １７０ ディスプレイシステム制御装置
- １８０ タッチ感知システム制御装置
- １９０ 電力システム制御装置

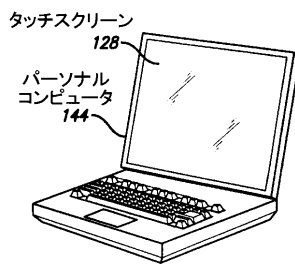
【図 1 A】



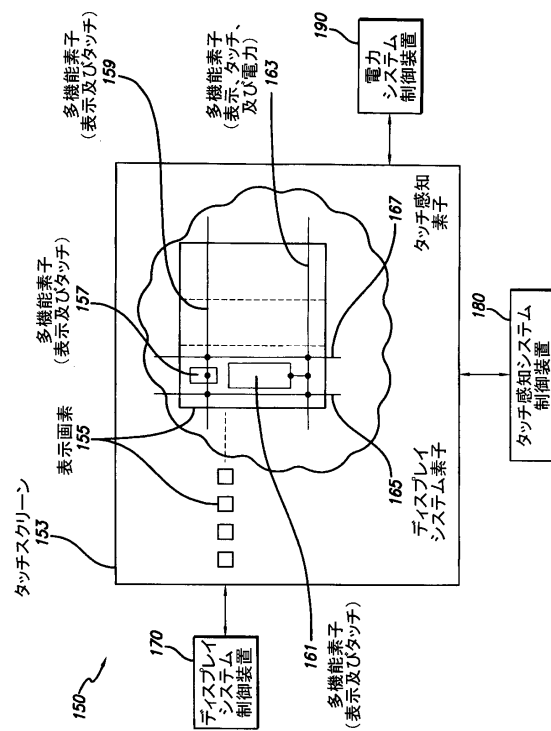
【図 1 B】



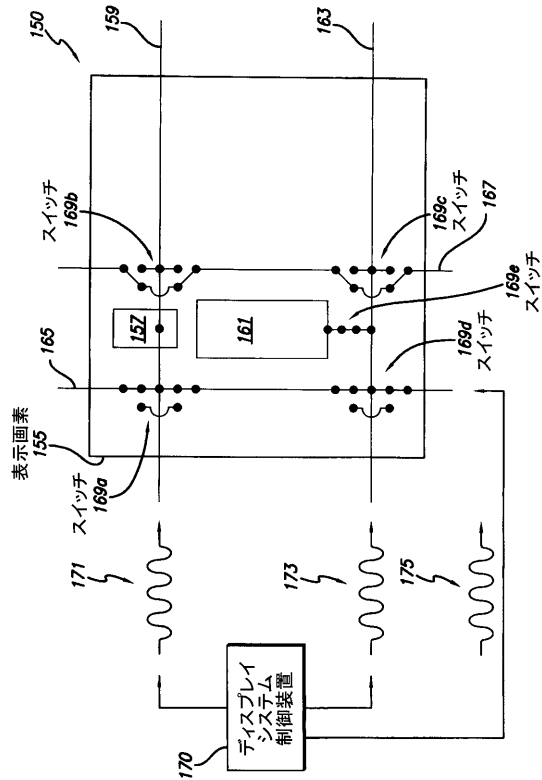
【図 1 C】



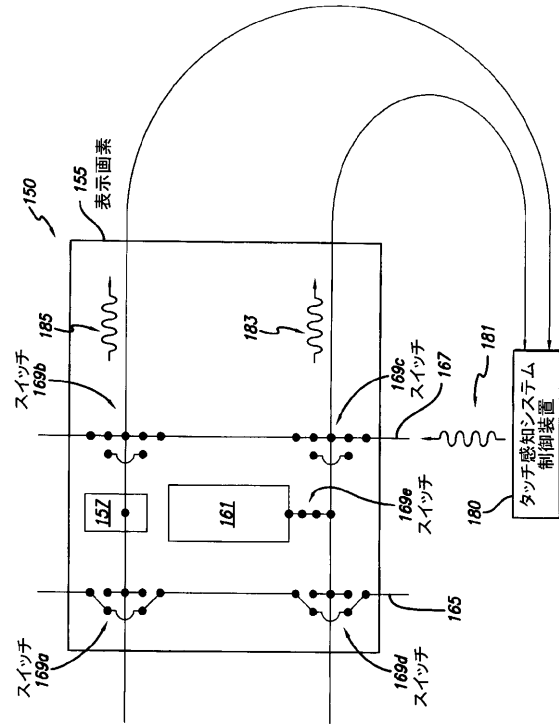
【図 1 D】



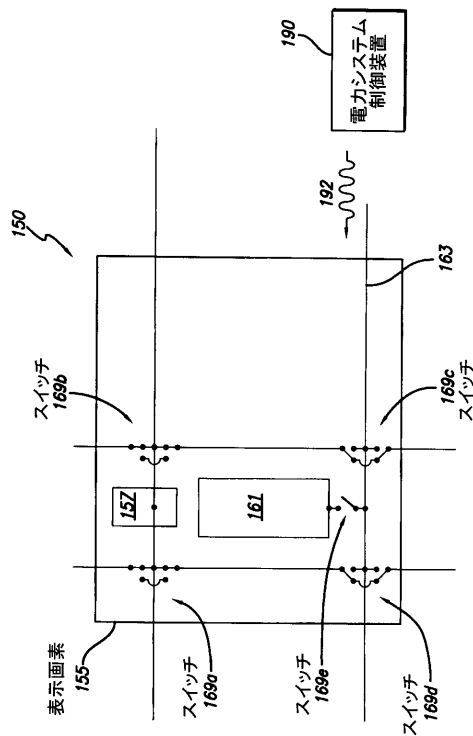
【図 1 E】



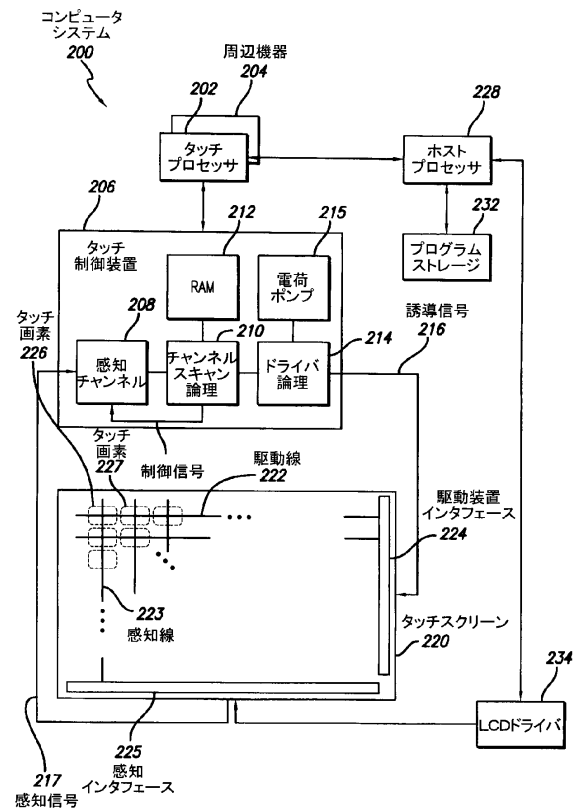
【図 1 F】



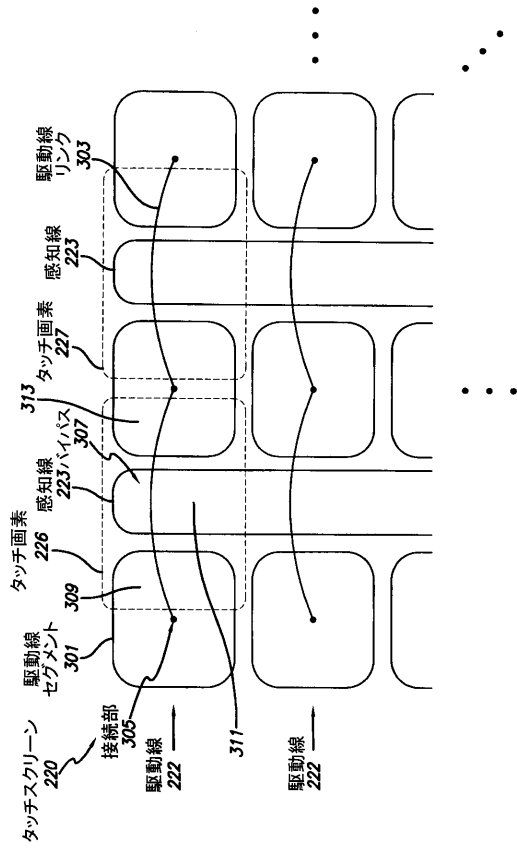
【図 1 G】



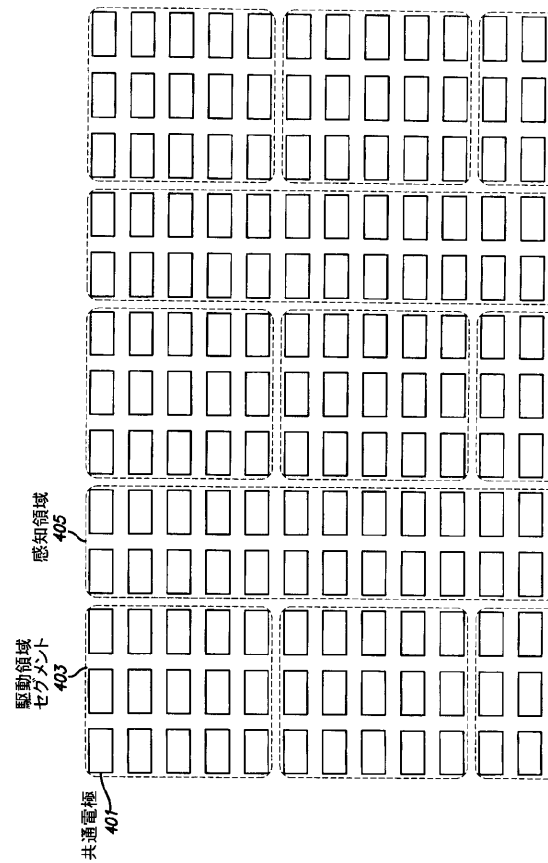
【図 2】



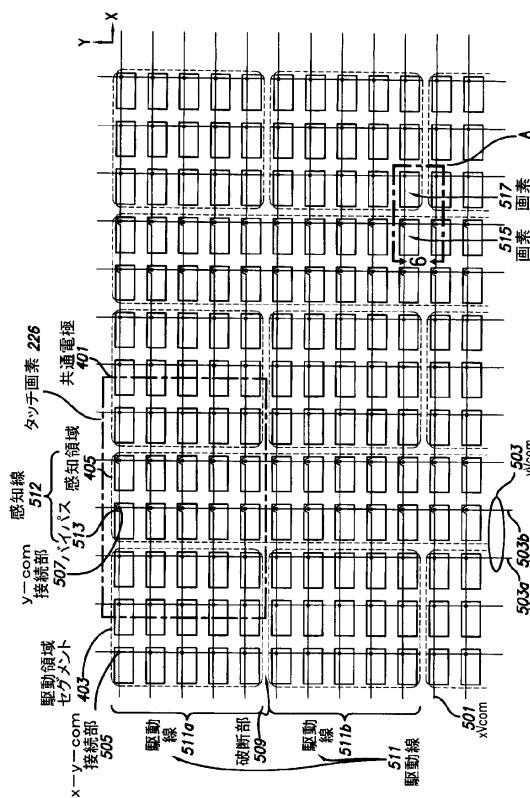
【図 3】



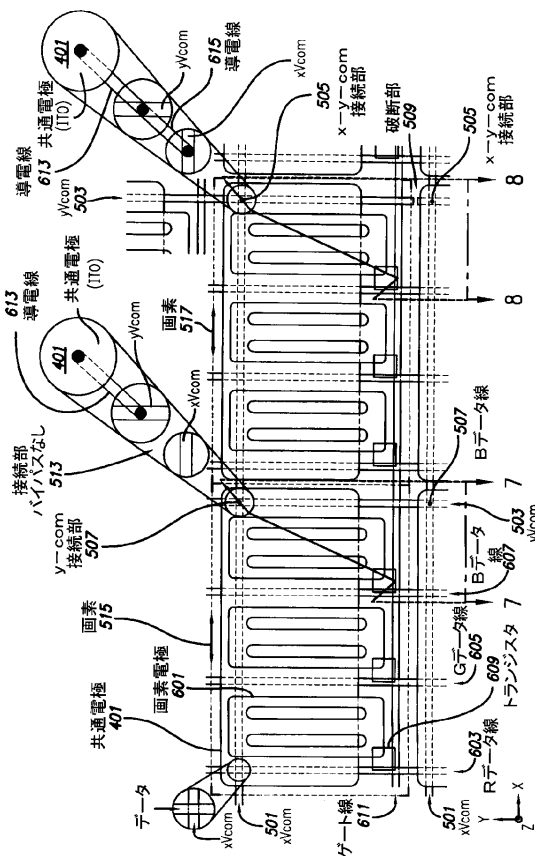
【図 4】



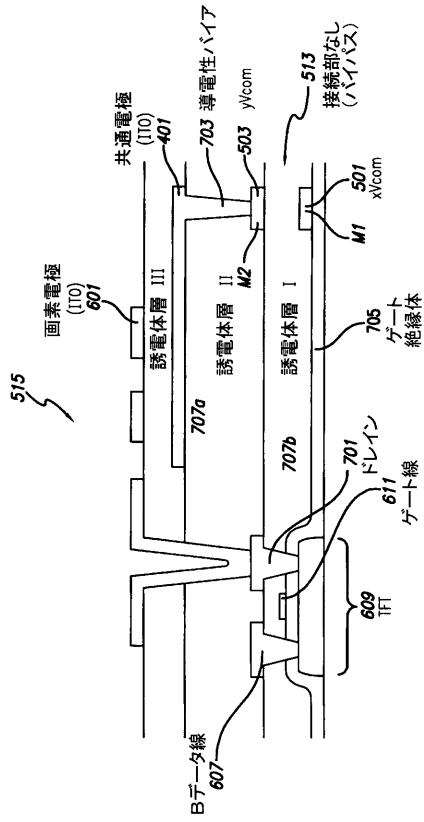
【図 5】



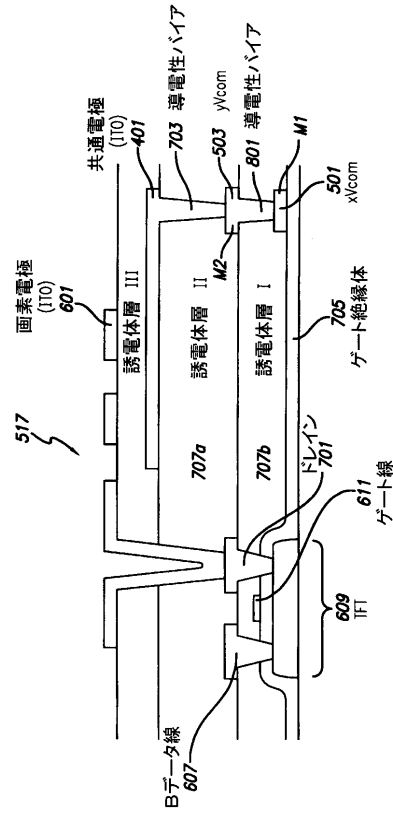
【図 6】



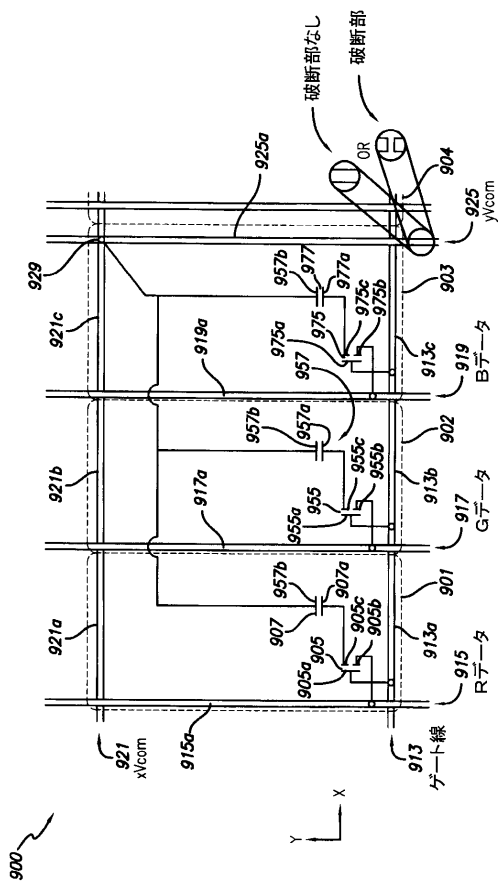
【 図 7 】



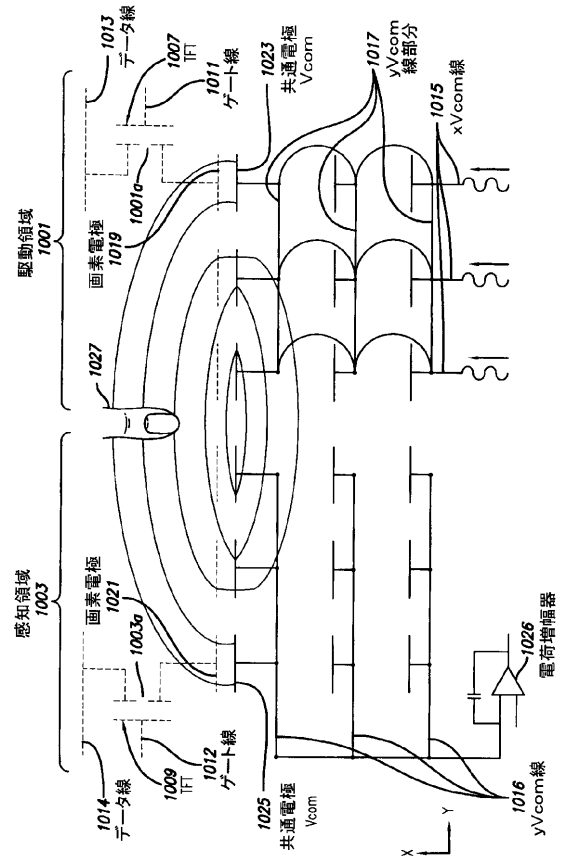
【 図 8 】



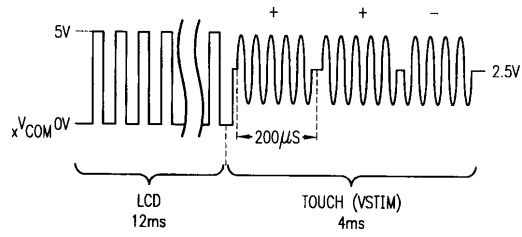
【 図 9 】



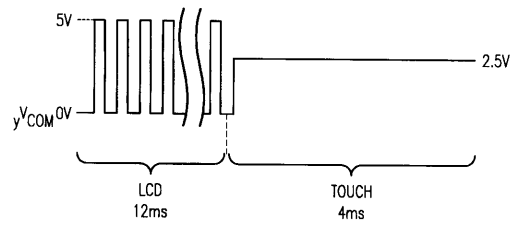
【 図 1 0 】



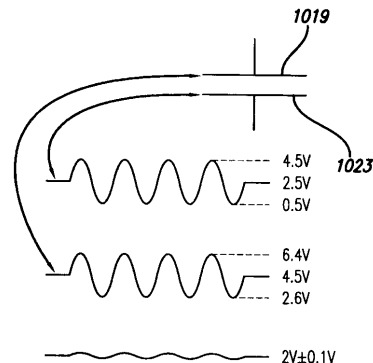
【図 1 1 A】



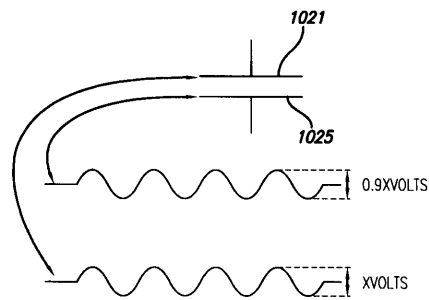
【図 1 1 B】



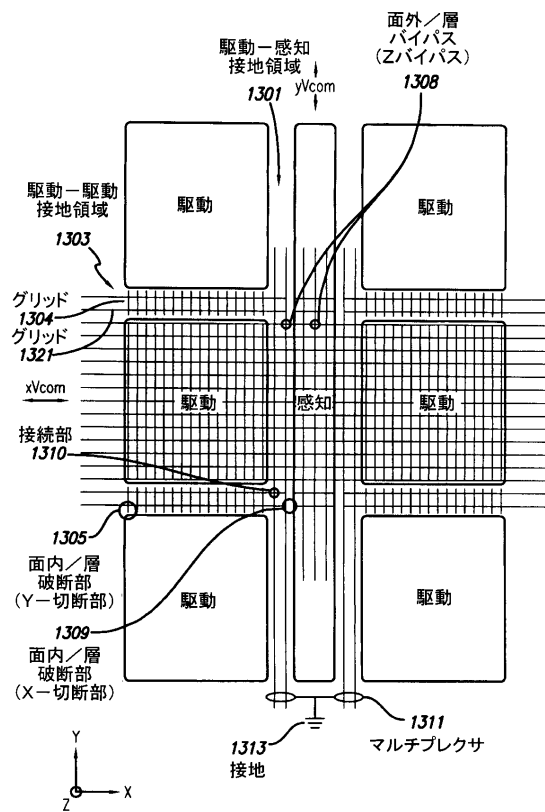
【図 1 2 A】



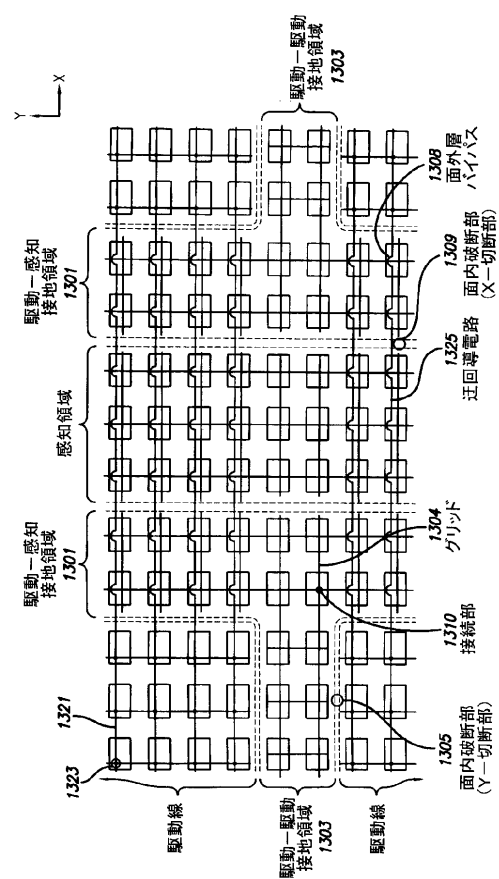
【図 1 2 B】



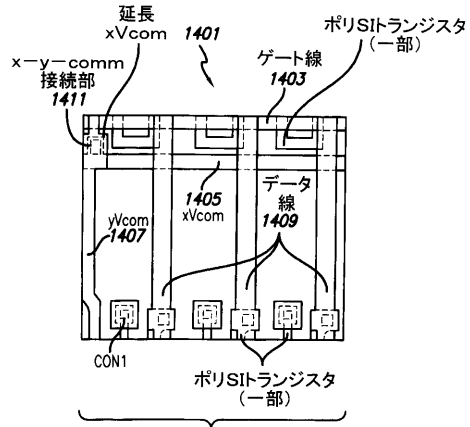
【図 1 3 A】



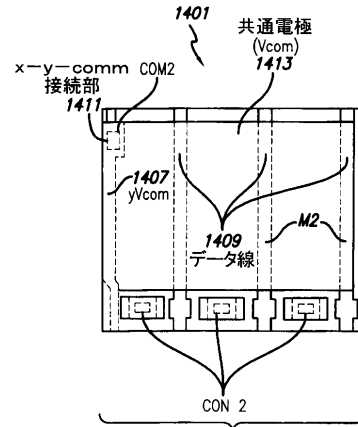
【図 1 3 B】



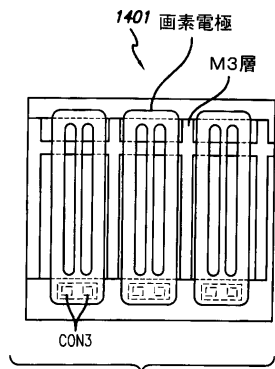
【図 14 A】



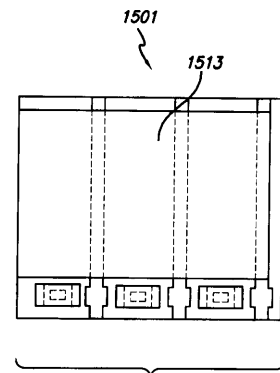
【図 14 B】



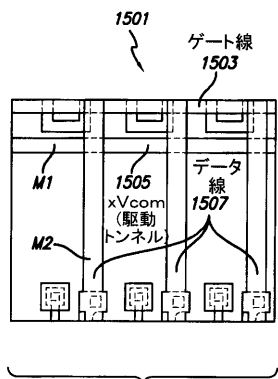
【図 14 C】



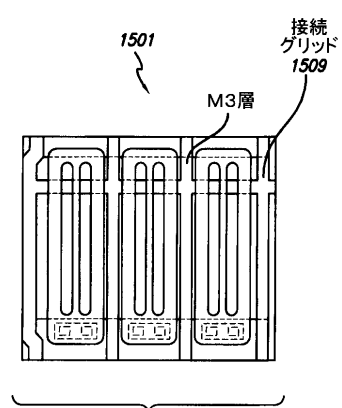
【図 15 B】



【図 15 A】



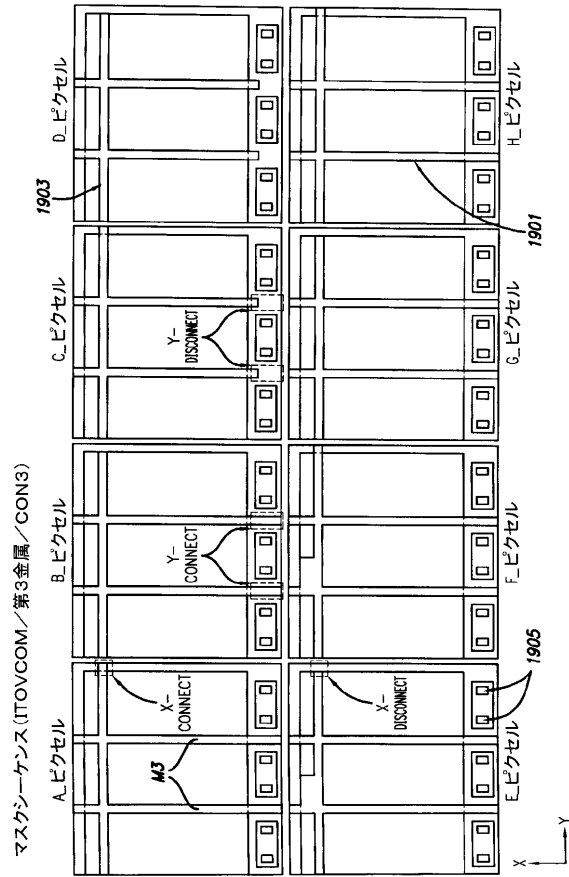
【図 15 C】



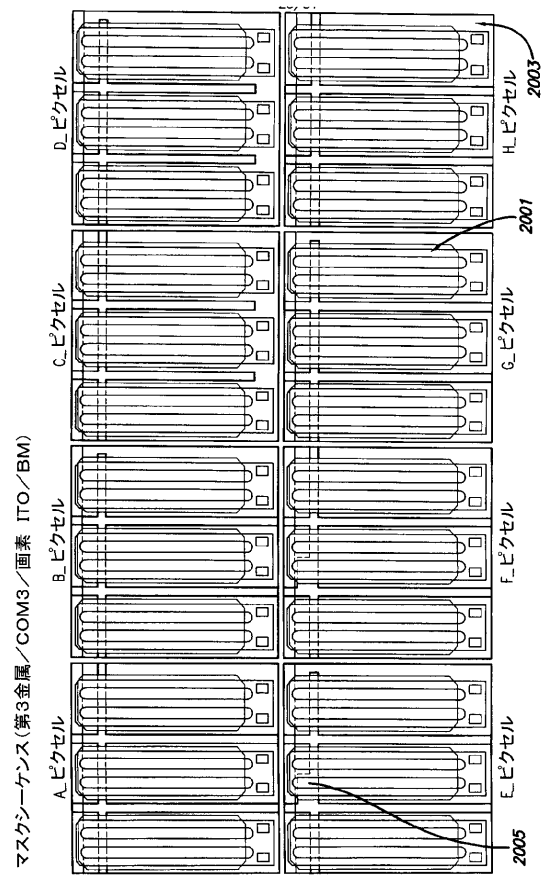




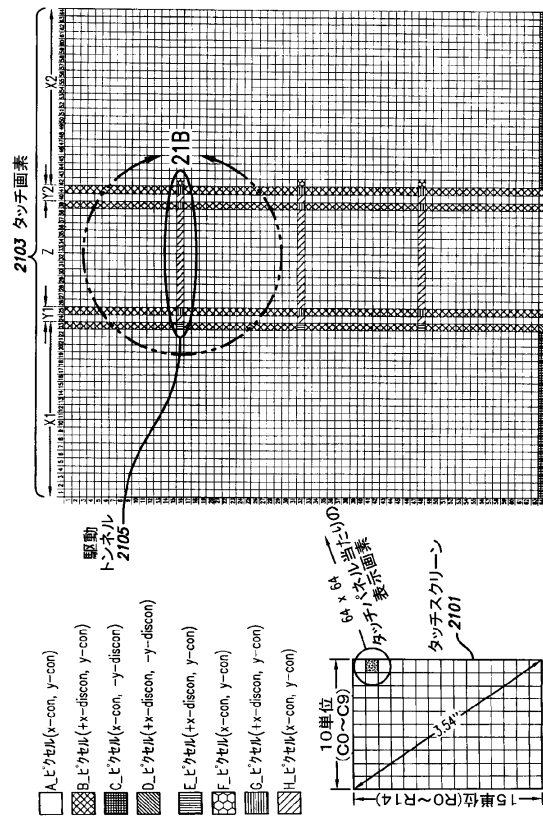
【図 19】



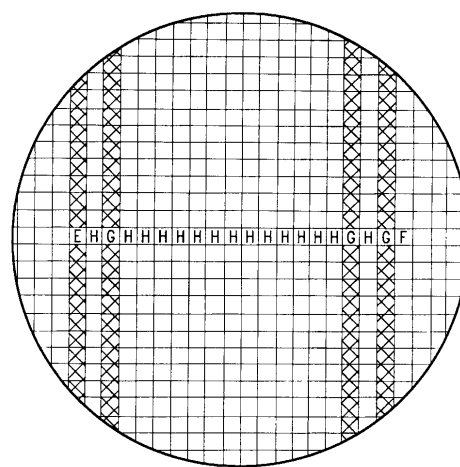
【図 20】



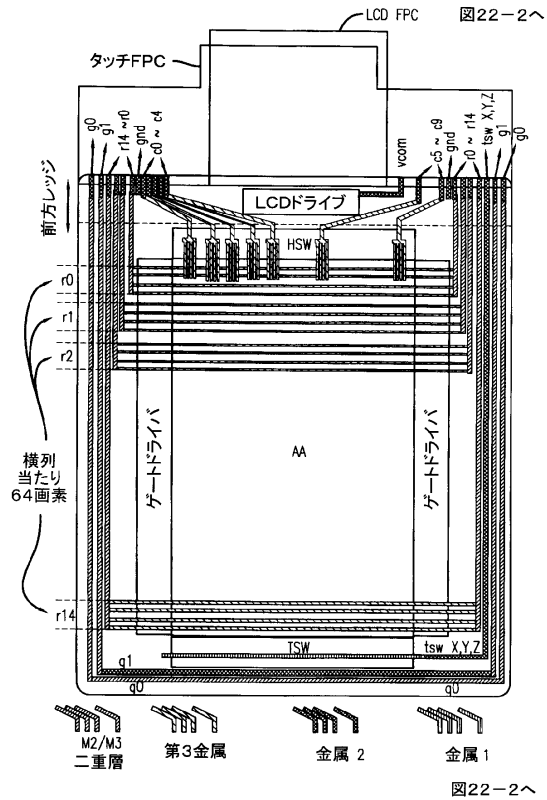
【図 21 A】



【図 21 B】



【図 22 - 1】

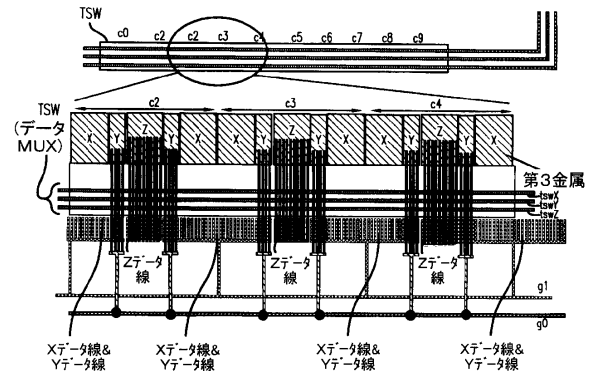


【図 22 - 2】

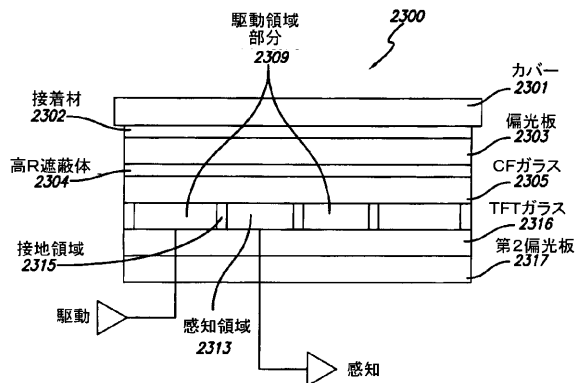
図22-1から

ピン割り当て

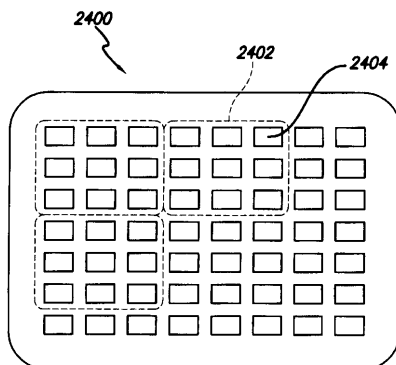
	1	2	3 ~ 17	18	19 ~ 23	24	25 ~ 29	30	31 ~ 45	46 ~ 48	49	50
PIN NAME	g0	g1	r14 ~ r0	gnd	c0 ~ c4	vcom	c5 ~ c9	gnd	r0 ~ r14	tsw X ~ Z	g1	g0



【図 23】



【図 24】



## フロントページの続き

(51)Int.Cl.		F I
<b>G 0 2 F</b>	<b>1/1333</b>	<b>(2006.01)</b>
<b>G 0 6 F</b>	<b>3/042</b>	<b>(2006.01)</b>
	G 0 9 G	3/20 6 1 1 A
	G 0 9 F	9/30 3 3 8
	G 0 9 F	9/00 3 6 6 A
	G 0 2 F	1/1333
	G 0 6 F	3/042 B

(74)代理人 100109335

弁理士 上杉 浩

(74)代理人 100120525

弁理士 近藤 直樹

(72)発明者 スティーヴ ポーター ホテリング

アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ インフィニット ループ 1 ア  
ップル インコーポレイテッド内

(72)発明者 マルデューク ユーセフボル

アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ インフィニット ループ 1 ア  
ップル インコーポレイテッド内

(72)発明者 シー チャン チャン

アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ インフィニット ループ 1 ア  
ップル インコーポレイテッド内

(72)発明者 ジョン ゼット ゾン

アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ インフィニット ループ 1 ア  
ップル インコーポレイテッド内

審査官 中村 直行

(56)参考文献 特開平 0 7 - 1 1 0 7 4 2 ( J P , A )

特開 2 0 0 6 - 3 4 4 1 6 3 ( J P , A )

国際公開第 2 0 0 7 / 1 4 6 7 8 0 ( W O , A 1 )

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 G 3 / 0 0 - 5 / 4 2

G 0 6 F 3 / 0 3 3 - 3 / 0 4 2

G 0 2 F 1 / 1 3 3 3

G 0 9 F 9 / 0 0

G 0 9 F 9 / 3 0