



(21)申請案號：102123428 (22)申請日：中華民國 102 (2013) 年 07 月 01 日

(51)Int. Cl. : H04B1/38 (2015.01) H04B10/25 (2013.01)

(71)申請人：財團法人工業技術研究院(中華民國) INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE (TW)

新竹縣竹東鎮中興路 4 段 195 號

(72)發明人：陳家銘 CHEN, JIA MING (TW)；劉家維 LIU, JIA WEI (TW)；曾銘健 TSENG, MING CHIEN (TW)；陳世揚 CHEN, SHI YANG (TW)

(74)代理人：洪澄文；顏錦順

(56)參考文獻：

TW 201206101A

TW 201315172A

US 2013/0129020A1

曾銘健等人，"台灣高鐵環境下專屬於 WIMAX 之 ROF 系統開發與實測"，第 147 期，第 126~133 頁，ICT technical journal (2012-10-25)

審查人員：黃蘭惠

申請專利範圍項數：23 項 圖式數：3 共 28 頁

(54)名稱

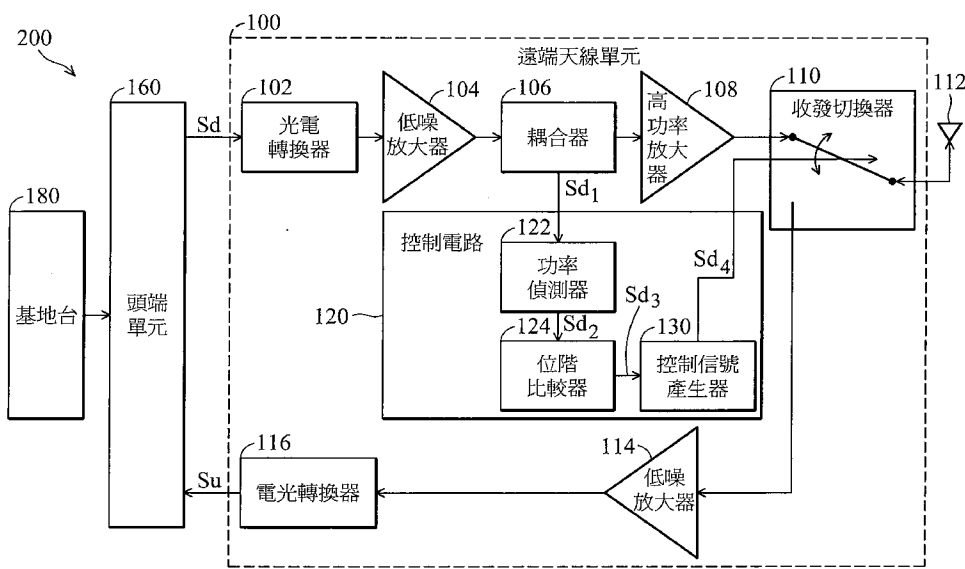
電子裝置與控制方法

ELECTRONIC DEVICE AND DATA CONTROL METHOD

(57)摘要

本揭露提供一種電子裝置，包括一耦合器、一收發切換器、以及一控制電路。耦合器根據來自一頭端單元之下行信號產生一耦合下行信號。收發切換器根據一控制信號切換上行信號與下行信號之傳輸。控制電路用以接收耦合下行信號，依據耦合下行信號之功率狀態產生一狀態計數信號，並且依據狀態計數信號產生控制信號，其中僅當耦合下行信號之準位低於一振幅門檻值且超過一狀態計數時間時，控制電路將狀態計數信號自一第一邏輯準位轉變為相對於第一邏輯準位之一第二邏輯準位，否則控制電路將狀態計數信號維持在第一邏輯準位。

The disclosure provides an electronic device. The electronic device includes a coupler, a transceiver, and a control circuit. The coupler generates a coupled downlink signal according to a downlink signal from a head-end unit. The transceiver switches the transmission of an uplink signal and a downlink signal according to a control signal. The control circuit receives the coupled downlink signal, generates a status counting signal according to the power status of the coupled downlink signal, and generates the control signal according to the status counting signal. Only when the level of the coupled downlink signal is lower than an amplitude threshold level with a duration longer than a status counting time, the control circuit converts the status counting signal from a first logic level to a second logic level opposite to the first logic level. Otherwise, the control circuit remains the status counting signal on the first logic level.



第 1A 圖

- 100 . . . 遠端天線單元
- 102 . . . 光電轉換器
- 104、114 . . . 低噪放大器
- 106 . . . 耦合器
- 108 . . . 高功率放大器
- 110 . . . 收發切換器
- 112 . . . 天線
- 116 . . . 電光轉換器
- 120 . . . 控制電路
- 122 . . . 功率偵測器
- 124 . . . 位階比較器
- 130 . . . 控制信號產生器
- 160 . . . 頭端單元
- 180 . . . 基地台
- 200 . . . 光載無線電系統
- Sd . . . 下行信號
- Sd₁ . . . 耦合下行信號
- Sd₂ . . . 功率偵測信號
- Sd₃ . . . 位階比較信號
- Sd₄ . . . 控制信號
- Su . . . 上行信號

發明摘要

※ 申請案號：102123428

※ 申請日：102. 7. 01

※IPC 分類：~~H04B~~ 1/38 (2015.01)

H04B 1/35 (2013.01)

【發明名稱】 電子裝置與控制方法

ELECTRONIC DEVICE and DATA CONTROL

METHOD

【中文】

本揭露提供一種電子裝置，包括一耦合器、一收發切換器、以及一控制電路。耦合器根據來自一頭端單元之下行信號產生一耦合下行信號。收發切換器根據一控制信號切換上行信號與下行信號之傳輸。控制電路用以接收耦合下行信號，依據耦合下行信號之功率狀態產生一狀態計數信號，並且依據狀態計數信號產生控制信號，其中僅當耦合下行信號之準位低於一振幅門檻值且超過一狀態計數時間時，控制電路將狀態計數信號自一第一邏輯準位轉變為相對於第一邏輯準位之一第二邏輯準位，否則控制電路將狀態計數信號維持在第一邏輯準位。

【英文】

The disclosure provides an electronic device. The electronic device includes a coupler, a transceiver, and a control circuit. The coupler generates a coupled downlink signal according to a downlink signal from a head-end unit. The transceiver switches the transmission of an uplink signal and a downlink signal according to a control signal. The control circuit receives the coupled downlink signal, generates a status

counting signal according to the power status of the coupled downlink signal, and generates the control signal according to the status counting signal. Only when the level of the coupled downlink signal is lower than an amplitude threshold level with a duration longer than a status counting time, the control circuit converts the status counting signal from a first logic level to a second logic level opposite to the first logic level. Otherwise, the control circuit remains the status counting signal on the first logic level.

【代表圖】

【本案指定代表圖】：第（ 1A ）圖。

【本代表圖之符號簡單說明】：

100~遠端天線單元；	102~光電轉換器；
104、114~低噪放大器；	106~耦合器；
108~高功率放大器；	110~收發切換器；
112~天線；	
116~電光轉換器；	120~控制電路；
122~功率偵測器；	124~位階比較器；
130~控制信號產生器；	160~頭端單元；
180~基地台；	200~光載無線電系統；
Sd~下行信號；	Sd ₁ ~耦合下行信號；
Sd ₂ ~功率偵測信號；	Sd ₃ ~位階比較信號；
Sd ₄ ~控制信號；	Su~上行信號。

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

發明專利說明書

【發明名稱】 電子裝置與控制方法

ELECTRONIC DEVICE and DATA CONTROL
METHOD

【技術領域】

【0001】 本揭露係有關於一種適用於分時雙工 (Time Division Duplexing, TDD) 通訊系統之電子裝置與控制方法。

【先前技術】

【0002】 採用光載無線電 (Radio over fiber, RoF) 技術之分散式天線系統 (Distributed antenna system, DAS) 已被廣泛應用於高速環境下的無線傳輸。一般而言，光載無線電係由頭端單元 (Head-end unit, HEU) 與遠端天線單元 (Remote antenna unit, RAU) 端所構成。然而，在分時雙工的通訊系統中，如果遠端天線單元沒有在適當的時間進行信號傳輸與信號接收的切換，可能會遺失下行 (downlink) 信號或上行 (uplink) 信號的封包。因此，需要一種有效切換信號傳輸與信號接收的電子裝置與控制方法。

【發明內容】

【0003】 有鑑於上述需求。本揭露提供一種電子裝置，將下行信號耦合至控制信號產生器以產生控制信號。控制信號產生器會判斷下行信號是否結束、以及調整時序使控制信號與下行信號同步。本揭露所提供之電子裝置可讓通訊系統之上行信號與下行信號都擁有高隔離度，並且適合應用在各種通訊系統，尤其是高移動性的第四代無線通訊系統 (例如 802.16) 以及

TDD通訊系統。

【0004】 本揭露提供一種電子裝置，用以接收至少一下行信號以及傳送至少一上行信號，包括一耦合器、一收發切換器、以及一控制電路。耦合器設置於一下行路徑中，用以根據來自一頭端單元之下行信號產生一耦合下行信號。收發切換器根據一控制信號切換上行信號與下行信號之傳輸。控制電路，用以接收耦合下行信號，依據耦合下行信號之功率狀態產生一狀態計數信號，並且依據狀態計數信號產生控制信號，其中僅當耦合下行信號之準位低於一振幅門檻值且超過一狀態計數時間時，控制電路將狀態計數信號自一第一邏輯準位轉變為相對於第一邏輯準位之一第二邏輯準位，否則控制電路將狀態計數信號維持在第一邏輯準位。

【0005】 本揭露提供一種控制方法，應用於一接收至少一下行信號以及傳送至少一上行信號之電子裝置。電子裝置包括一耦合器、一收發切換器、以及一控制電路，其中耦合器設置於一下行路徑中，控制方法包括根據來自一頭端單元之下行信號產生一耦合下行信號；依據耦合下行信號之功率狀態產生一狀態計數信號；依據狀態計數信號產生一控制信號，其中僅當耦合下行信號之準位低於一振幅門檻值且超過一狀態計數時間時，將狀態計數信號自一第一邏輯準位轉變為相對於第一邏輯準位之一第二邏輯準位，否則將控制信號維持在第一邏輯準位；以及根據狀態計數信號切換上行信號與下行信號之傳輸。

【圖式簡單說明】

【0006】

第1A圖為本揭露所提供之電子裝置之示意圖。

第1B圖為本揭露所提供之控置信號產生器之示意圖。

第2A圖為功率偵測器之輸出的示意圖。

第2B圖為位階比較器之輸出的示意圖。

第2C圖為狀態計數器之輸出的示意圖。

第2D圖為時序調整器之輸出的示意圖。

第2E圖為延遲電路之輸出的示意圖。

第3圖為本揭露所提供之應用於電子裝置之控置方法的流程圖。

【實施方式】

【0007】 以下將詳細討論本揭露各種實施例之裝置及使用方法。然而值得注意的是，本揭露所提供之許多可行的揭露概念可實施在各種特定範圍中。這些特定實施例僅用於舉例說明本揭露之裝置及使用方法，但非用於限定本揭露之範圍。

【0008】 第1A圖為本揭露所提供之電子裝置之示意圖。如第1A圖所示，光載無線電系統200包括頭端單元(Head-end unit, HEU)160與遠端天線單元(Remote antenna unit, RAU)100。詳細而言，基地台180將信號傳送至頭端單元160。頭端單元160將下行信號Sd進行電光轉換，並且利用光纖傳至遠端天線單元100。遠端天線單元100包括光電轉換器102、低噪放大器104、耦合器106、高功率放大器108、收發切換器110、低噪放大器114、電光轉換器116、以及控制電路120。遠端天線單元100之光電轉換器102將所接收之下行信號Sd轉變為射頻信號，並且依序傳送至低雜訊放大器(Low-noise amplifier, LNA)104將信

號放大。然後，被低雜訊放大器104放大後之射頻信號被傳送至耦合器106。然後，耦合器將耦合後之下行信號傳送至高功率放大器(High power amplifier, HPA)108以放大被耦合之下行信號。然後，被高功率放大之下行信號被傳送至收發切換器110以進行傳輸之切換，最後經由天線112發射被高功率放大之下行信號。

【0009】另一方面，遠端天線單元100接收上行信號 S_u ，並且依序傳送至低雜訊放大器114以放大上行信號 S_u ，以及傳送至電光轉換器116轉換為光信號，然後利用光纖傳送至頭端單元160以及基地台180。在本實施例中，光電轉換器102、低噪放大器104、耦合器106、控制電路120、以及高功率放大器108構成一下行路徑，而低噪放大器114以及電光轉換器116構成一上行路徑，但並非限定於此。在某些實施例中，上行路徑與下行路徑中之元件亦可省略或更動。

【0010】值得注意的是，耦合器106除了將下行信號 S_d 傳送至高功率放大器108與收發切換器110之外，更輸出一耦合下行信號 S_{d_1} 至控制電路120。如第1A圖所示，控制電路120耦接於耦合器106以及收發切換器110之間。控制電路120依據耦合下行信號 S_{d_1} 之功率狀態產生一狀態計數信號 $S_{d_{31}}$ (如第1B圖所示)，並且依據狀態計數信號 $S_{d_{31}}$ 產生控制信號 S_{d_4} ，以及將控制信號 S_{d_4} 傳送至收發切換器110。詳細而言，控制電路120包括功率偵測器122、位階比較器124以及控制信號產生器130。功率偵測器122耦接於耦合器106以及位階比較器124之間，用以接收耦合器106所傳送之耦合下行信號 S_{d_1} ，以及偵測耦合下

行信號 Sd_1 之功率以產生一功率偵測信號 Sd_2 。

【0011】 在一實施例中，位階比較器 124 耦接於功率偵測器 122 以及控制信號產生器 130 之間，用以根據功率偵測信號 Sd_2 產生位階比較信號 Sd_3 。詳細而言，當位階比較器 124 於功率偵測信號 Sd_2 之準位大於或等於一振幅門檻值 λ_1 時，將位階比較信號 Sd_3 維持在第一邏輯準位，並且於功率偵測信號 Sd_2 之振幅小於振幅門檻值 λ_1 時，將位階比較信號 Sd_3 維持在第二邏輯準位。此外，控制信號產生器 130 包括狀態計數器 132、時序調整器 134 以及延遲電路 136。控制信號產生器 130 依據所接收之位階比較信號 Sd_3 產生控制信號 Sd_4 ，使得收發切換器 110 能夠切換上行信號 Su 與下行信號 Sd 之傳輸。在另一實施例中，控制信號產生器 130 係利用可編程邏輯門陣列 (FPGA) 來實現。在另一實施例中，控制信號產生器 130 係利用一微處理器來實現。

【0012】 第 2A 圖與第 2B 圖分別為功率偵測器 122 以及位階比較器 124 之輸出的示意圖。遠端天線單元 100 會接收頭端單元 160 所傳送之下行的信號，或是將所接收的上行的信號傳送至頭端單元 160。因此，在上下行訊號切換時會有接收/發射轉換間隔 (Receive/transmit transition gap, GAP_1) 與發射/接收轉換間隔 (Transmit/receive transition gap, GAP_2)。如第 2A 圖所示， GAP_1 為上行的信號切換至下行的信號之第一切換時間，亦即接收/發射轉換間隔； GAP_2 為下行的信號切換至上行的信號之第二切換時間，亦即發射/接收轉換間隔。在一實施例中，位階比較器 124 接收功率偵測信號 Sd_2 ，並且以振幅門檻值 λ_1 與功率偵測信號 Sd_2 之振幅進行比較，以及產生位階比較信號 Sd_3 。

位階比較器 124 當功率偵測信號 Sd_2 之振幅大於或等於振幅門檻值 λ_1 時，將位階比較信號 Sd_3 維持在第一邏輯準位，並且當功率偵測信號 Sd_2 之振幅小於振幅門檻值 λ_1 時，將位階比較信號 Sd_3 維持在第二邏輯準位。在本實施例中，第一邏輯準位為高準位，而第二邏輯準位為低準位(例如零伏特)，但不限定於此。在某些實施例中，第一邏輯準位為低準位，而第二邏輯準位為高準位。最後，如第 2 B 圖所示，位階比較器 124 將具有第一邏輯準位與第二邏輯準位之位階比較信號 Sd_3 送至控制信號產生器 130。值得注意的是，振幅門檻值 λ_1 係小於下行信號 Sd 的最小功率值，並且最小功率值為一非零的值。

【0013】 第 1 B 圖為本揭露所提供之控制信號產生器 130 之示意圖。如第 1 B 圖所示，控制信號產生器 130 包括狀態計數器 132、時序調整器 134 以及延遲電路 136。在一實施例中，狀態計數器 132 判斷所接收之位階比較信號 Sd_3 是否由一第一邏輯準位轉變為相對於第一邏輯準位之一第二邏輯準位，並產生狀態計數信號 Sd_{31} 。如第 2 C 圖所示，當位階比較信號 Sd_3 為第一邏輯準位時，狀態計數器 132 將狀態計數信號 Sd_{31} 維持在一第一邏輯準位。當位階比較信號 Sd_3 為第二邏輯準位且超過(大於或等於)一狀態計數時間 τ_1 (亦即 $\tau' > \tau_1$) 時，狀態計數器 132 將狀態計數信號 Sd_{31} 自第一邏輯準位轉變為第二邏輯準位。當位階比較信號 Sd_3 為第二邏輯準位且並未超過狀態計數時間 τ_1 (亦即 $\tau' < \tau_1$)，狀態計數器 132 將狀態計數信號 Sd_{31} 維持在第一邏輯準位。值得注意的是，狀態計數時間 τ_1 係大於或等於一資源塊(resource block)之期間。由於一個資源塊中會穿插數

個領航(pilot)信號，所以即使下行信號 S_d 所傳送的下行子載波並未乘載資料，下行信號 S_d 未乘載資料之傳輸時間也不會超過一個資源塊的期間。若超過一個資源塊的期間，則光載無線電系統200中所傳輸的必定為上行信號 S_u 而非下行信號 S_d 。

【0014】 在另一實施例中，當位階比較信號 S_{d3} 為第一邏輯準位時，狀態計數器132之計數值歸零，並且將狀態計數信號 $S_{d_{31}}$ 維持在第一邏輯準位。當位階比較信號 S_{d3} 為第二邏輯準位，則狀態計數器132之開始計數，亦即計數值開始增加。如果計數值所表示的時間大於狀態計數時間 τ_1 ，則狀態計數器132將狀態計數信號 $S_{d_{31}}$ 自第一邏輯準位轉變為第二邏輯準位。如果計數值所表示的時間小於狀態計數時間 τ_1 ，則狀態計數器132將狀態計數信號 $S_{d_{31}}$ 持在第一邏輯準位。

【0015】 在另一實施例中，當位階比較信號 S_{d3} 為該第一準位時，狀態計數器132將狀態計數信號 $S_{d_{31}}$ 維持在第一第三邏輯準位。當位階比較信號 S_{d3} 為第二準位且超過一狀態計數時間 τ_1 時，狀態計數器132將狀態計數信號 $S_{d_{31}}$ 自第三邏輯準位轉變為相對於第三邏輯準位之一第四邏輯準位。當位階比較信號 S_{d3} 為第二準位且並未超過狀態計數時間 τ_1 ，狀態計數器132將狀態計數信號 $S_{d_{31}}$ 維持在第三邏輯準位。在本實施例中，第一、第三邏輯準位皆為高準位，而第二、第四邏輯準位皆為低準位(例如零伏特)，但不限定於此。在一實施例中，第一、第三邏輯準位皆為低準位，而第二、第四邏輯準位皆為高準位。在另一實施例中，第一、第四邏輯準位皆為低準位，而第二、第三邏輯準位皆為高準位。

【0016】 然後，時序調整器 134 接收狀態計數信號 Sd_{31} 。如第 2 D 圖所示，時序調整器 134 以一時序調整時間 τ_2 提前狀態計數信號 Sd_{31} 中由第一邏輯準位轉變為第二邏輯準位之時間，以產生一時序調整信號 Sd_{32} 。值得注意的是，時序調整時間 τ_2 之範圍為：

$$\tau_1 > \tau_2 > \tau_1 - (GAP_1 + GAP_2) / 2$$

其中 τ_2 為時序調整時間， τ_1 為狀態計數時間， GAP_1 為從至少一上行信號之任一者切換至至少一下行信號之任一者之期間， GAP_2 為從至少一下行信號之任一者切換至至少一上行信號之任一者之期間。詳細而言，當位階比較信號 Sd_3 為第二邏輯準位且超過一狀態計數時間 τ_1 ，狀態計數器 132 將狀態計數信號 Sd_{31} 自第一邏輯準位轉變為第二邏輯準位。因此，時序調整器 134 所接收之狀態計數信號 Sd_{31} 包含了在第一邏輯準位之狀態計數時間 τ_1 的延遲。換言之，時序調整器 134 以時序調整時間 τ_2 提前狀態計數信號 Sd_{31} 中由第一邏輯準位轉變為第二邏輯準位之時間，可補償狀態計數時間 τ_1 的延遲。

【0017】 在一實施例中，延遲電路 136 接收時序調整信號 Sd_{32} 。如第 2 E 圖所示，延遲電路 136 以一延遲時間 τ_3 延後時序調整信號 Sd_{32} ，並且產生與耦合下行信號 Sd_1 同步之控制信號 Sd_4 。在另一實施例中，耦合下行信號 Sd_1 同步於下行信號 Sd ，因此控制信號 Sd_4 也同步於下行信號 Sd 。值得注意的是，延遲時間 τ_3 之範圍為：

$$Ts > \tau_3 > Ts - GAP_1 / 2$$

其中 T_s 為一個訊框 (Frame) 之週期。詳細而言，一個訊框係包括一個上行信號 S_u 以及一個下行信號 S_d 。在一實施例中，訊框之週期等於上行信號 S_u 之時間、下行信號 S_d 之時間、第一切換時間 GAP_1 與第二切換時間 GAP_2 之總合。

【0018】延遲電路 136 以延遲時間 τ_3 延後時序調整信號 $S_{d_{32}}$ ，使得控制信號 S_{d_4} 之起始時間以第一時間 Δ_1 先前於耦合下行信號 S_{d_1} 之起始時間，並且控制信號 S_{d_4} 之結束時間以第二時間 Δ_2 落後於耦合下行信號 S_{d_1} 之結束時間。如第 2E 圖所示， t_1 為控制信號 S_{d_4} 之起始時間，亦即控制信號 S_{d_4} 自第二邏輯準位轉變為第一邏輯準位之時間； t_2 為耦合下行信號 S_{d_1} 之起始時間； t_3 為耦合下行信號 S_{d_1} 之結束時間； t_4 為控制信號 S_{d_4} 之結束時間，亦即控制信號 S_{d_4} 自第一邏輯準位轉變為第二邏輯準位之時間。此外，第一時間 Δ_1 以及第二時間 Δ_2 之範圍為：

$$GAP_1 / 2 > \Delta_1 > 0$$

$$GAP_2 / 2 > \Delta_2 > 0$$

值得注意的是，在本實施例中，頭端單元 160 會傳送至少一個下行信號 S_d 。因此，控制電路 120 依據耦合下行信號 S_{d_1} 所產生之控制信號 S_{d_4} 係同步於下一個週期之耦合下行信號 S_{d_1} 。

【0019】第 3 圖為本揭露所提供之應用於電子裝置之控制方法的流程圖。在步驟 S300 中，耦合器 106 將耦合下行信號 S_{d_1} 耦接至功率偵測器 122，然後進入步驟 S302 偵測器 122 偵測耦合下行信號 S_{d_1} 功率。在步驟 S304 中，位階比較器 124 判斷功率偵

測信號 S_{d_2} 之準位是否大於或等於一振幅門檻值 λ_1 。如果功率偵測信號 S_{d_2} 之準位大於或等於一振幅門檻值 λ_1 ，則進入步驟 S306；如果功率偵測信號 S_{d_2} 之準位小於一振幅門檻值 λ_1 ，則進入步驟 S308。

【0020】 在步驟 S306 中，位階比較器 124 將位階比較信號 S_{d_2} 維持在第一邏輯準位。在步驟 S308 中，位階比較器 124 將位階比較信號 S_{d_2} 轉變為第二邏輯準位，然後進入步驟 S310。在步驟 S310 中，狀態計數器 132 判斷位階比較信號 S_{d_2} 是否在第二邏輯準位且超過一狀態計數時間 τ_1 。如果位階比較信號 S_{d_2} 在第二邏輯準位且超過一狀態計數時間 τ_1 ，則進入步驟 S314；如果位階比較信號 S_{d_2} 並未在第二邏輯準位且超過一狀態計數時間 τ_1 ，則進入步驟 S312。在步驟 S312 中，狀態計數器 132 將狀態計數信號 S_{d_2} 維持在第一邏輯準位。在步驟 S314 中，狀態計數器 132 將狀態計數信號 S_{d_2} 維持在第二邏輯準位。然後，進入步驟 S316，時序調整器 134 以時序調整時間 τ_2 提前第一邏輯準位轉變為第二邏輯準位之時間。然後，進入步驟 S318，延遲電路 136 以延遲時間 τ_3 延後時序調整信號 S_{d_2} 。最後進入步驟 S320，流程結束。本控制方法中之步驟的細部動作請參考先前之敘述，於此不再累述。

【0021】 惟以上所述者，僅為本揭露之較佳實施例而已，當不能以此限定本揭露實施之範圍，即大凡依本揭露申請專利範圍及揭露說明內容所作之簡單的等效變化與修飾，皆仍屬本揭露專利涵蓋之範圍內。另外，本揭露的任一實施例或申請專利範圍不須達成本揭露所揭露之全部目的或優點或特點。此

外，摘要部分和標題僅是用來輔助專利文件搜尋之用，並非用來限制本揭露之權利範圍。

【符號說明】

【0022】

- 100~遠端天線單元；
- 102~光電轉換器；
- 104、114~低噪放大器；
- 106~耦合器；
- 108~高功率放大器；
- 110~收發切換器；
- 112~天線；
- 116~電光轉換器；
- 120~控制電路；
- 122~功率偵測器；
- 124~位階比較器；
- 130~控制信號產生器；
- 132~狀態計數器；
- 134~時序調整器；
- 136~延遲電路；
- 160~頭端單元；
- 180~基地台；
- 200~光載無線電系統；

S_d ~下行信號；

S_u ~上行信號；

S_{d_1} ~耦合下行信號；

S_{d_2} ~功率偵測信號；

S_{d_3} ~位階比較信號；

$S_{d_{31}}$ ~狀態計數信號；

$S_{d_{32}}$ ~時序調整信號；

● S_{d_4} ~控制信號；

τ' 、 τ'' ~位階比較信號處於第二邏輯準位之時間；

τ_1 ~狀態計數時間；

τ_2 ~時序調整時間；

τ_3 ~延遲時間；

Δ_1 ~第一時間；

Δ_2 ~第二時間；

● λ_1 ~振幅門檻值；

T_s ~週期；

GAP_1 ~第一切換時間；

GAP_2 ~第二切換時間。

申請專利範圍

1. 一種電子裝置，用以接收至少一下行信號以及傳送至少一上行信號，上述電子裝置包括：

一耦合器，設置於一下行路徑中，用以根據來自一頭端單元之該下行信號產生一耦合下行信號；

一收發切換器，用以根據一控制信號，以切換該上行信號與該下行信號之傳輸；以及

一控制電路，用以接收該耦合下行信號，依據該耦合下行信號之功率狀態產生一狀態計數信號，並且依據該狀態計數信號產生該控制信號，其中僅當該耦合下行信號之準位低於一振幅門檻值且超過一狀態計數時間時，該控制電路將該狀態計數信號自一第一邏輯準位轉變為相對於該第一邏輯準位之一第二邏輯準位，否則該控制電路將該狀態計數信號維持在該第一邏輯準位。

2. 如申請專利範圍第1項所述之電子裝置，其中該控制電路更包括一控制信號產生器，該控制信號產生器包括：

一狀態計數器，用以判斷所接收之一位階比較信號是否由該第一邏輯準位轉變為該第二邏輯準位，並產生該狀態計數信號，其中該位階比較信號係根據該耦合下行信號所產生，並且當該位階比較信號為該第一邏輯準位時，將該狀態計數信號維持在該第一邏輯準位，當該位階比較信號為該第二邏輯準位且超過該狀態計數時間，將該狀態計數信號自該第一邏輯準位轉變為該第二邏輯準位，當該位

階比較信號為該第二邏輯準位且並未超過該狀態計數時間，將該狀態計數信號維持在該第一邏輯準位。

3.如申請專利範圍第2項所述之電子裝置，其中該控制信號產生器更包括一時序調整器，耦接至該狀態計數器，並且以一時序調整時間提前該狀態計數信號之該第一邏輯準位轉變為該第二邏輯準位之時間，以產生一時序調整信號。

4.如申請專利範圍第3項所述之電子裝置，其中該控制信號產生器更包括一延遲電路，耦接至該時序調整器，並且以一延遲時間延後該時序調整信號，以產生與該下行信號同步之該控制信號。

5.如申請專利範圍第4項所述之電子裝置，其中該狀態計數時間係大於或等於一資源塊(resource block)之期間。

6.如申請專利範圍第4項所述之電子裝置，其中該時序調整時間之範圍為：

$$\tau_1 > \tau_2 > \tau_1 - (GAP_1 + GAP_2) / 2$$

其中 τ_2 為該時序調整時間， τ_1 為該狀態計數時間， GAP_1 為從該至少一上行信號之任一者切換至該至少一下行信號之任一者之期間， GAP_2 為從該至少一下行信號之任一者切換至該至少一上行信號之任一者之期間。

7.如申請專利範圍第4項所述之電子裝置，其中該延遲時間之範圍為：

$$T_s > \tau_3 > T_s - GAP_1 / 2$$

其中 τ_3 為該延遲時間， T_s 為一個訊框之週期， GAP_1 為從該至少一上行信號之任一者切換至該至少一下行信號之任一者之期間。

8. 如申請專利範圍第7項所述之電子裝置，其中該控制信號之起始時間以一第一時間先前於該耦合下行信號之起始時間，並且該控制信號之結束時間以一第二時間落後於該耦合下行信號之結束時間，並且該第一時間以及該第二時間之範圍為：

$$GAP_1 / 2 > \Delta_1 > 0$$

$$GAP_2 / 2 > \Delta_2 > 0$$

其中 Δ_1 為該第一延遲時間， Δ_2 為該第二延遲時間， GAP_2 為從該至少一下行信號之任一者切換至該至少一上行信號之任一者之期間。

9. 如申請專利範圍第2項所述之電子裝置，其中該控制電路更包括一功率偵測器，耦接至該耦合器，用以偵測該耦合下行信號之功率以產生一功率偵測信號。

10. 如申請專利範圍第9項所述之電子裝置，其中該控制電路更包括一位階比較器，耦接於該功率偵測器以及該控制信號產生器之間，用以根據該功率偵測信號產生該位階比較信號，其中該位階比較器於該功率偵測信號之準位

大於或等於該振幅門檻值時，將該位階比較信號維持在該第一邏輯準位，並且於該功率偵測信號之振幅小於該振幅門檻值時，將該位階比較信號維持在該第二邏輯準位。

11.如申請專利範圍第1項所述之電子裝置，更包括一天線，耦接至該收發切換器，用以接收該收發切換器所傳送之該下行信號，或是將所接收之該上行信號傳送至該收發切換器。

12.如申請專利範圍第4項所述之電子裝置，其中該控制信號產生器係利用可編程邏輯門陣列(FPGA)或是微處理器來實現。

13.如申請專利範圍第1項所述之電子裝置，其中該電子裝置係為一遠端天線單元。

14.一種控制方法，該控制方法應用於接收至少一下行信號以及傳送至少一上行信號之一電子裝置，該電子裝置包括一耦合器、一收發切換器、以及一控制電路，並且該耦合器設置於一下行路徑中，該控制方法包括：

根據來自一頭端單元之該下行信號，產生一耦合下行信號；

依據該耦合下行信號之功率狀態，產生一狀態計數信號，其中該狀態計數信號僅當該耦合下行信號之準位低於一振幅門檻值且超過一狀態計數時間時，將自一第一邏輯準位轉變為相對於該第一邏輯準位之一第二邏輯準位；該耦合下行信號之準位低於該振幅門檻值未超過該狀態計數時間或未低於該振幅門檻值時，則維持在該第一邏輯準位；

依據該狀態計數信號，產生一控制信號；以及
根據該控制信號切換該上行信號與該下行信號之傳輸。

15.如申請專利範圍第14項所述之控制方法，其中依據該耦合下行信號之功率狀態產生該狀態計數信號之步驟更包括：

判斷一位階比較信號是否由該第一邏輯準位轉變為該第二邏輯準位，其中該位階比較信號係根據該耦合下行信號所產生；

當該位階比較信號為該第一邏輯準位時，將該狀態計數信號維持在該第一邏輯準位；

當該位階比較信號為該第二邏輯準位且超過該狀態計數時間時，將該狀態計數信號自該第一邏輯準位轉變為該第二邏輯準位；以及

當該位階比較信號為該第二邏輯準位且並未超過該狀態計數時間時，將該狀態計數信號維持在該第一邏輯準位。

16.如申請專利範圍第15項所述之控制方法，更包括以一時序調整時間提前該狀態計數信號由該第一邏輯準位轉變為該第二邏輯準位之時間，以產生一時序調整信號。

17.如申請專利範圍第16項所述之控制方法，更包括以一延遲時間延後該時序調整信號，以產生與該下行信號同步之該控制信號。

18.如申請專利範圍第17項所述之控制方法，其中該狀態計數時間係大於或等於一資源塊之期間。

19.如申請專利範圍第17項所述之控制方法，其中該時序調整時間之範圍為：

$$\tau_1 > \tau_2 > \tau_1 - (GAP_1 + GAP_2) / 2$$

其中 τ_2 為該時序調整時間， τ_1 為該狀態計數時間， GAP_1 為從該至少一上行信號之任一者切換至該至少一下行信號之任一者之期間， GAP_2 為從該至少一下行信號之任一者切換至該至少一上行信號之任一者之期間。

20.如申請專利範圍第17項所述之控制方法，其中該延遲時間之範圍為：

$$Ts > \tau_3 > Ts - GAP_1 / 2$$

其中 τ_3 為該延遲時間， T_s 為該位階比較信號之週期， GAP_1 為從該至少一上行信號之任一者切換至該至少一下行信號之任一者之期間。

21.如申請專利範圍第20項所述之控制方法，其中該控制信號之起始時間以一第一時間先前於該耦合下行信號之起始時間，並且該控制信號之結束時間以一第二時間落後於該耦合下行信號之結束時間，並且該第一時間以及該第二時間之範圍為：

$$GAP_1 / 2 > \Delta_1 > 0$$

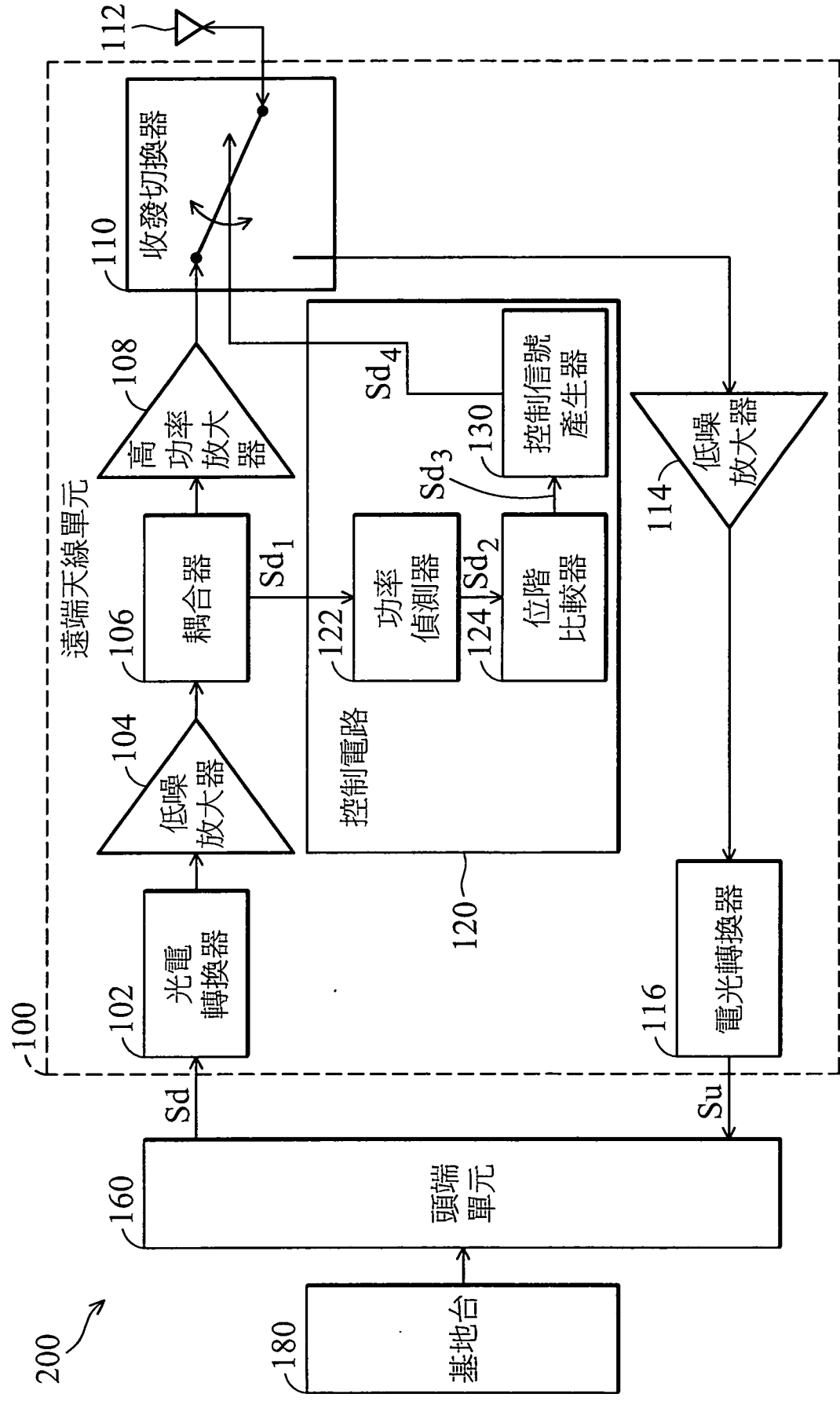
$$GAP_2 / 2 > \Delta_2 > 0$$

其中 Δ_1 為該第一延遲時間， Δ_2 為該第二延遲時間， GAP_2 為從該至少一下行信號之任一者切換至該至少一上行信號之任一者之期間。

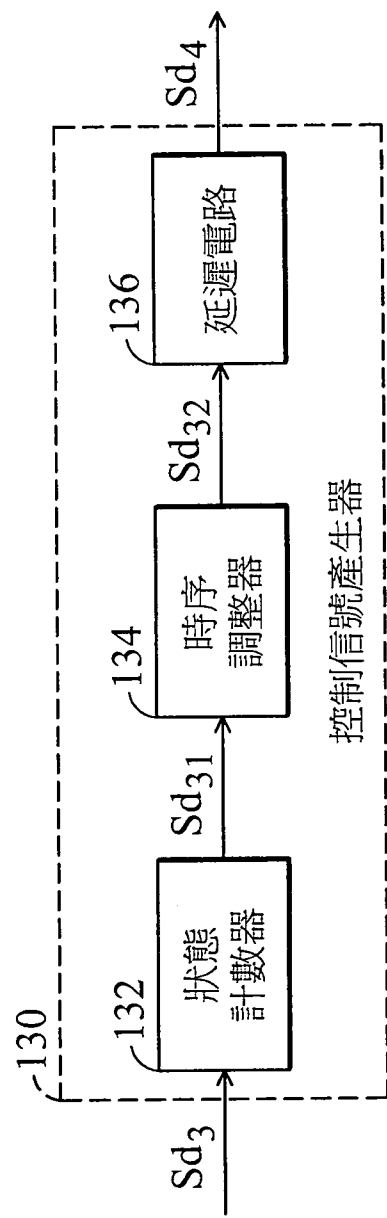
22. 如申請專利範圍第15項所述之控制方法，更包括偵測該耦合下行信號之功率，以產生一功率偵測信號。

23. 如申請專利範圍第22項所述之控制方法，更包括根據該功率偵測信號產生該位階比較信號，其中該位階比較器於該功率偵測信號之準位大於或等於該振幅門檻值時，將該位階比較信號維持在該第一邏輯準位，並且於該功率偵測信號之振幅小於該振幅門檻值時，將該位階比較信號維持在該第二邏輯準位。

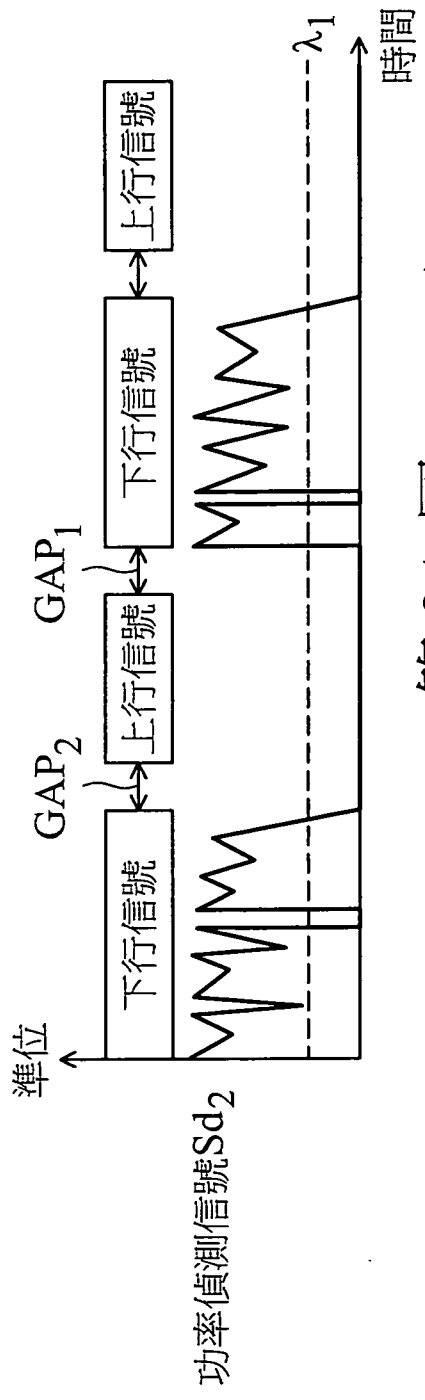
圖式



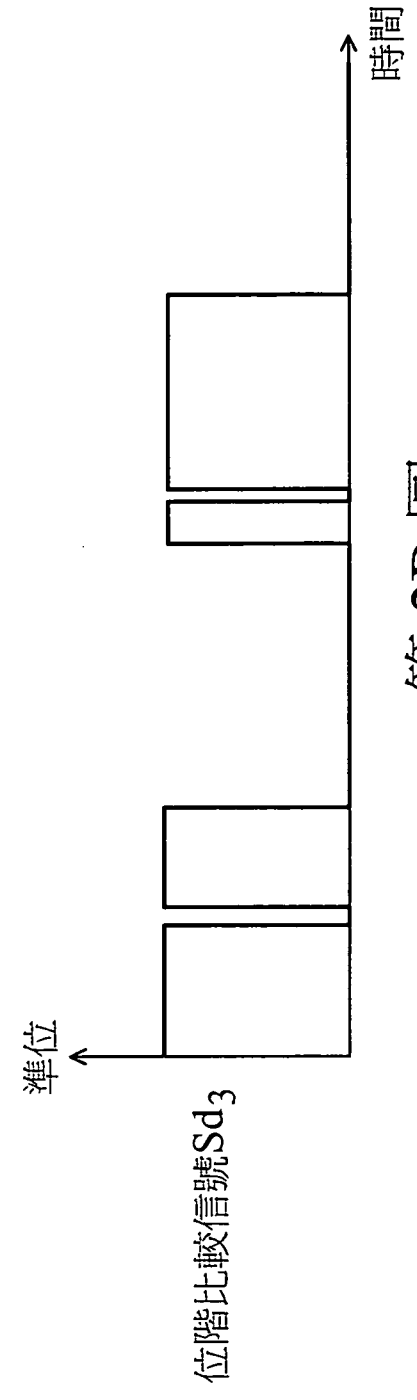
第 1A 圖



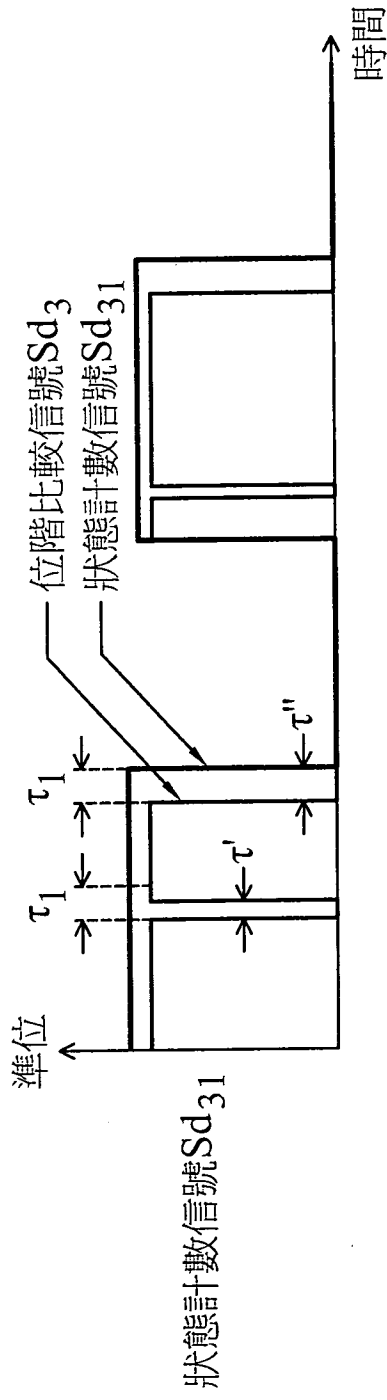
第 1B 圖



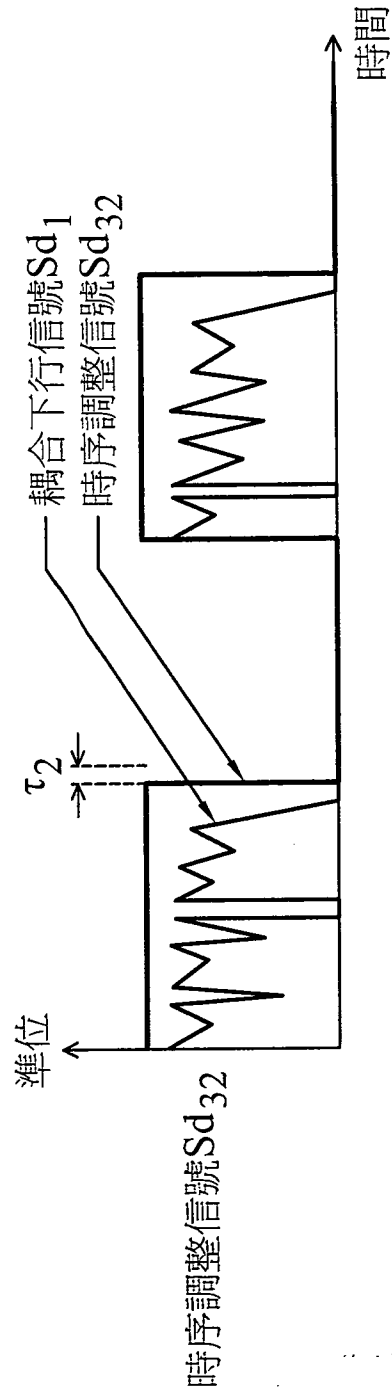
第 2A 圖



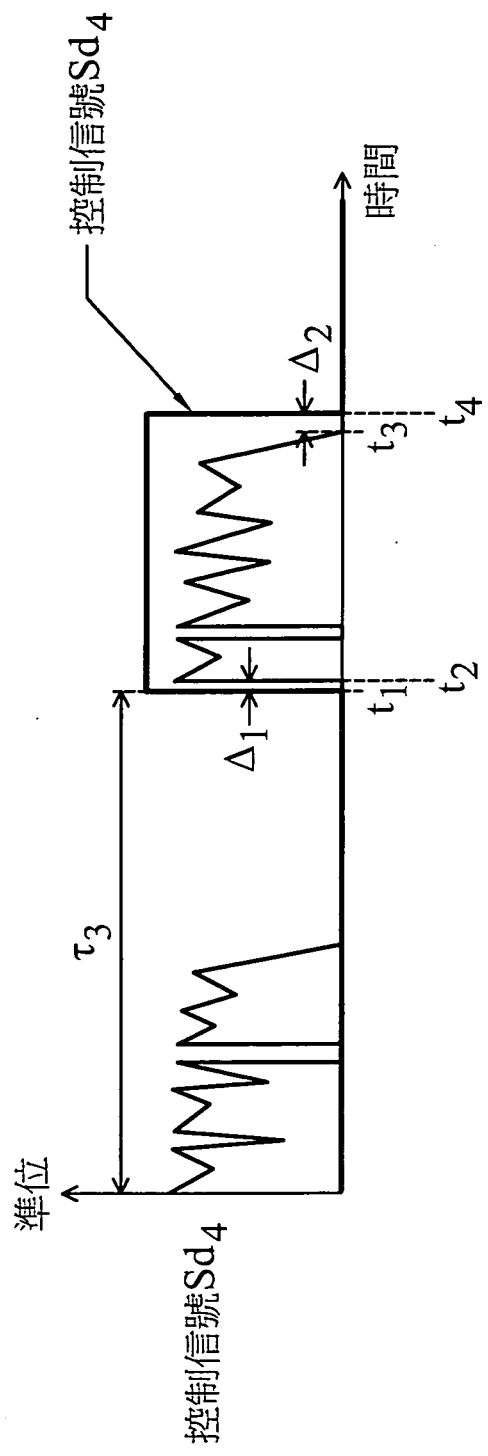
第 2B 圖



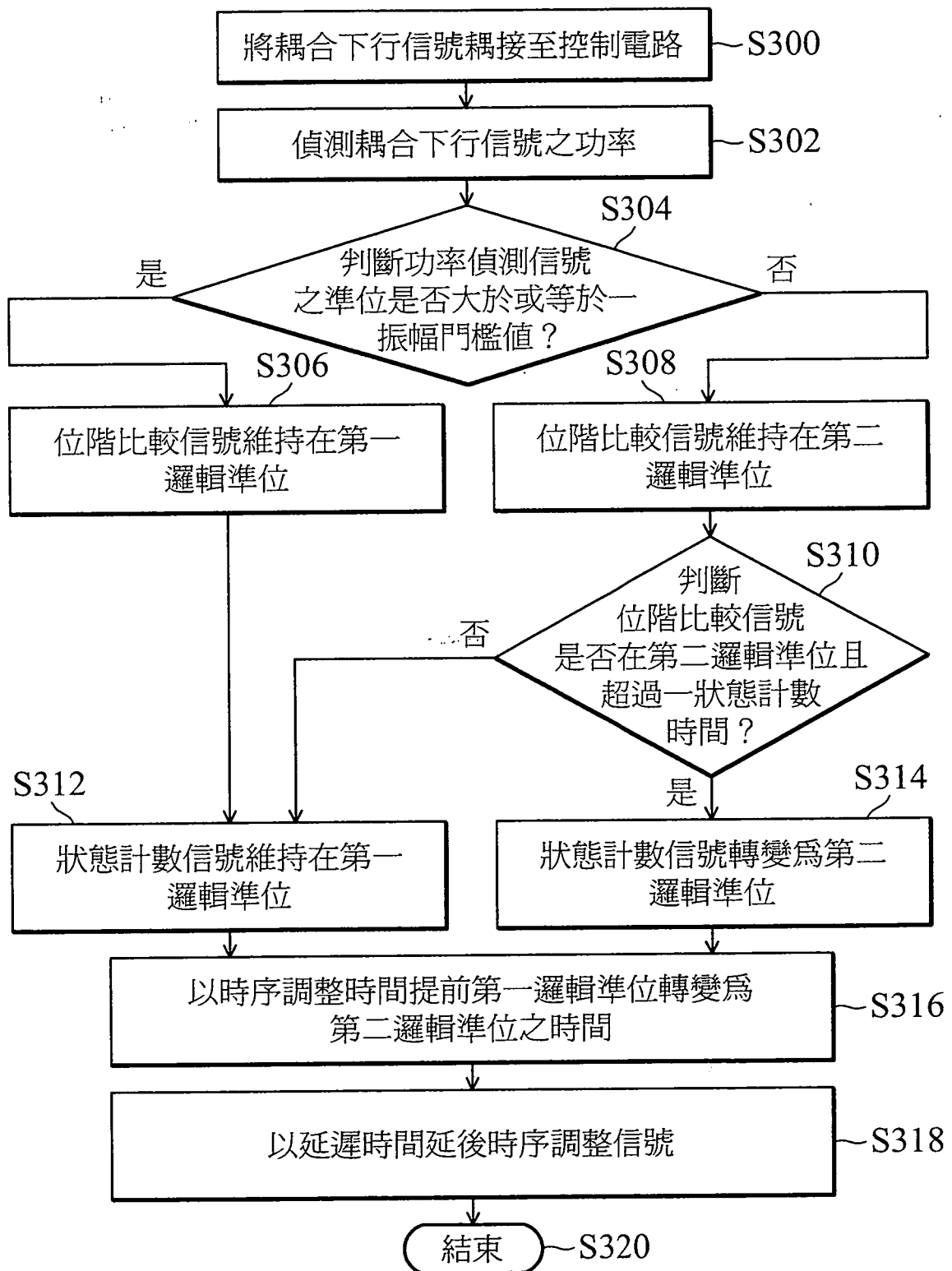
第 2C 圖



第 2D 圖



第2E圖



第 3 圖