

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6214596号
(P6214596)

(45) 発行日 平成29年10月18日(2017.10.18)

(24) 登録日 平成29年9月29日(2017.9.29)

(51) Int.Cl.	F 1
HO4N 5/341 (2011.01)	HO4N 5/341
HO4N 5/347 (2011.01)	HO4N 5/347
HO4N 5/374 (2011.01)	HO4N 5/374
HO4N 5/369 (2011.01)	HO4N 5/369
GO2B 7/34 (2006.01)	GO2B 7/34

請求項の数 15 (全 16 頁) 最終頁に続く

(21) 出願番号	特願2015-107374 (P2015-107374)	(73) 特許権者 000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成27年5月27日(2015.5.27)	(74) 代理人 100126240 弁理士 阿部 琢磨
(62) 分割の表示	特願2011-248823 (P2011-248823) の分割	(74) 代理人 100124442 弁理士 黒岩 創吾
原出願日	平成23年11月14日(2011.11.14)	(72) 発明者 沖田 彰 東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内
(65) 公開番号	特開2015-222948 (P2015-222948A)	(72) 発明者 有嶋 優 東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内
(43) 公開日	平成27年12月10日(2015.12.10)	
審査請求日	平成27年6月25日(2015.6.25)	

最終頁に続く

(54) 【発明の名称】撮像装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

各々が複数の光電変換素子を有する複数の光電変換ユニットと、各々が前記光電変換ユニットの複数の光電変換素子で共有され前記複数の光電変換素子の信号を増幅する複数の増幅部と、複数の前記増幅部からの信号が outputされる複数の共通出力線と、前記複数の共通出力線のいずれかからの信号を受ける複数の列回路と、前記複数の列回路で処理された信号が outputされる水平出力線とを有する撮像装置の駆動方法であって、

前記光電変換ユニットの複数の光電変換素子のうち少なくとも1つの光電変換素子の信号を前記増幅部の入力ノードへ読み出し、前記増幅部を介して前記共通出力線へ信号を読み出す第1の動作により焦点検出用の信号を生じさせ、

前記第1の動作により読み出された信号が前記増幅部において保持された状態で、同じ光電変換ユニットに含まれる、少なくとも前記第1の動作で読み出しを行なわれていない光電変換素子の信号を前記増幅部の入力ノードへ読み出して、前記増幅部を介して前記共通出力線へ信号を読み出す第2の動作により画像形成用の信号を生じさせ、

前記複数の列回路において保持された、所定行の複数の前記光電変換ユニットで生じた前記焦点検出用の信号と前記画像形成用の信号とを、まとめて水平出力線へ出力することを特徴とする撮像装置の駆動方法。

【請求項 2】

各々が複数の光電変換素子を有する複数の光電変換ユニットと、各々が前記光電変換ユニットの複数の光電変換素子で共有され前記複数の光電変換素子の信号を増幅する複数の

10

20

増幅部と、複数の前記増幅部からの信号が出力される複数の共通出力線と、前記複数の共通出力線のいずれかからの信号を受ける複数の列回路と、前記複数の列回路で処理された信号が出力される水平出力線とを有し、前記複数の光電変換素子は、各々が、撮影レンズの瞳の異なる領域からの光を受光する撮像装置の駆動方法であって、

前記光電変換ユニットの複数の光電変換素子のうち少なくとも1つの光電変換素子の信号を前記増幅部の入力ノードへ読み出し、前記増幅部を介して前記共通出力線へ信号を読み出す第1の動作と、

前記第1の動作により読み出された信号が前記増幅部において保持された状態で、同じ光電変換ユニットに含まれる、少なくとも前記第1の動作で読み出しを行なわれていない光電変換素子の信号を前記増幅部の入力ノードへ読み出して、前記増幅部を介して前記共通出力線へ信号を読み出す第2の動作とを有し、

前記複数の列回路において保持された、所定行の複数の前記光電変換ユニットで生じた前記第1の動作で読み出された信号と前記第2の動作で読み出された信号とを、まとめて水平出力線へ出力することを特徴とする撮像装置の駆動方法。

【請求項3】

各々が複数の光電変換素子を有する複数の光電変換ユニットと、各々が前記光電変換ユニットの複数の光電変換素子で共有され前記複数の光電変換素子の信号を増幅する複数の増幅部と、複数の前記増幅部からの信号が出力される複数の共通出力線と、前記複数の共通出力線のいずれかからの信号を受ける複数の列回路と、前記複数の列回路で処理された信号が出力される水平出力線とを有し、前記複数の光電変換ユニットの各々に対応して配された複数のレンズを有するレンズアレイを有し、前記レンズアレイの各レンズは同一光電変換ユニットの複数の光電変換素子に集光する撮像装置の駆動方法であって、

前記光電変換ユニットの複数の光電変換素子のうち少なくとも1つの光電変換素子の信号を前記増幅部の入力ノードへ読み出し、前記増幅部を介して前記共通出力線へ信号を読み出す第1の動作と、

前記第1の動作により読み出された信号が前記増幅部において保持された状態で、同じ光電変換ユニットに含まれる、少なくとも前記第1の動作で読み出しを行なわれていない光電変換素子の信号を前記増幅部の入力ノードへ読み出して、前記増幅部を介して前記共通出力線へ信号を読み出す第2の動作とを有し、

前記複数の列回路において保持された、所定行の複数の前記光電変換ユニットで生じた前記第1の動作で読み出された信号と前記第2の動作で読みだされた信号とを、まとめて水平出力線へ出力することを特徴とする撮像装置の駆動方法。

【請求項4】

前記第1の動作と前記第2の動作の間に前記増幅部の入力ノードをリセットしないことを特徴とする請求項1～3のいずれか1項に記載の撮像装置の駆動方法。

【請求項5】

前記複数の光電変換ユニットの各々に対応して配された複数のレンズを有するレンズアレイを有し、前記レンズアレイの各レンズは同一光電変換ユニットの複数の光電変換素子に集光することを特徴とする請求項1または2のいずれかに記載の撮像装置の駆動方法。

【請求項6】

各々が異なる光電変換ユニットに含まれる複数の光電変換素子で、1つの前記増幅部を共有することを特徴とする請求項1～5のいずれかに記載の撮像装置の駆動方法。

【請求項7】

前記第1の動作時に、各々が、前記増幅部を共有する第1及び第2の光電変換ユニットのそれぞれに含まれる少なくとも2つの光電変換素子の信号を前記共有された増幅部で加算し、

前記第2の動作時に前記第1の光電変換ユニットに含まれる複数の光電変換素子の信号と前記第2の光電変換ユニットに含まれる複数の光電変換素子の信号とを、前記共有された増幅部で加算することを特徴とする請求項6に記載の撮像装置の駆動方法。

【請求項8】

10

20

30

40

50

複数の前記増幅部の入力ノードどうしを電気的に接続するスイッチを有することを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の撮像装置の駆動方法。

【請求項 9】

前記第 1 の動作時に前記スイッチを導通させることで、複数の前記増幅部の入力ノードを電気的に接続し、前記接続された入力ノードの信号を加算し、

前記第 2 の動作時に前記スイッチを導通させることで、複数の前記増幅部の入力ノードを電気的に接続し、前記接続された入力ノードの信号を加算することを特徴とする請求項 8 に記載の撮像装置の駆動方法。

【請求項 10】

複数の光電変換素子の各々の信号を対応する前記増幅部の入力ノードに転送する複数の転送ゲートを有し、10

前記第 1 の動作時に、前記転送ゲートが導通するパルスを供給することで、前記光電変換素子の信号を対応する前記増幅部の入力ノードへ転送し、

前記第 2 の動作時に、前記第 1 の動作時に信号が転送される光電変換素子に対応する転送ゲートが導通状態となる期間の少なくとも一部の期間において、前記第 2 の動作時に信号が転送される光電変換素子に対応する転送ゲートの両者が導通状態となることを特徴とする請求項 1 ~ 9 のいずれか 1 項に記載の撮像装置の駆動方法。

【請求項 11】

前記光電変換ユニットに含まれる複数の光電変換素子は平面視において異なる位置に配されることを特徴とする請求項 1 ~ 10 のいずれか 1 項に記載の撮像装置の駆動方法。20

【請求項 12】

前記第 1 の動作の前に前記増幅部の入力ノードの電位をリセットし、前記増幅部の入力ノードの電位のリセット後に前記増幅部を介して前記共通出力線へ出力されるリセット信号を用いて、前記第 1 の動作及び、前記第 2 の動作で得られる信号に対し、差分処理を行なうことを特徴とする請求項 1 ~ 11 のいずれか 1 項に記載の撮像装置の駆動方法。

【請求項 13】

各々が複数の光電変換素子を有する複数の光電変換ユニットと、各々が前記光電変換ユニットの複数の光電変換素子で共有され前記複数の光電変換素子の信号を増幅する複数の増幅部と、複数の前記増幅部の信号が出力される複数の共通出力線と、前記複数の共通出力線のいずれかからの信号を受ける複数の列回路と、前記複数の列回路で処理された信号が出力される水平出力線とを有する撮像装置であって、30

前記光電変換ユニットの複数の光電変換素子のうち少なくとも 1 つの光電変換素子の信号を前記増幅部の入力ノードへ読み出し、前記増幅部を介して前記共通出力線へ信号を読み出す第 1 の動作により焦点検出用の信号を生じさせ、

前記第 1 の動作により読み出された信号が前記増幅部において保持された状態で、同じ光電変換ユニットに含まれる少なくとも前記第 1 の動作で読み出されなかった光電変換素子の信号を前記増幅部の入力ノードへ読み出して、前記増幅部を介して前記共通出力線へ信号を読み出す第 2 の動作により画像形成用の信号を生じさせ、

前記複数の列回路において保持された、所定行の複数の前記光電変換ユニットで生じた前記焦点検出用の信号と前記画像形成用の信号とを、まとめて水平出力線へ出力することを特徴とする撮像装置。40

【請求項 14】

各々が複数の光電変換素子を有する複数の光電変換ユニットと、各々が前記光電変換ユニットの複数の光電変換素子で共有され前記複数の光電変換素子の信号を増幅する複数の増幅部と、複数の前記増幅部の信号が出力される複数の共通出力線と、前記複数の共通出力線のいずれかからの信号を受ける複数の列回路と、前記複数の列回路で処理された信号が出力される水平出力線とを有し、

前記複数の光電変換素子は、各々が、撮影レンズの瞳の異なる領域からの光を受光する撮像装置であって、

前記光電変換ユニットの複数の光電変換素子のうち少なくとも 1 つの光電変換素子の信50

号を前記増幅部の入力ノードへ読み出し、前記増幅部を介して前記共通出力線へ信号を読み出す第1の動作と、

前記第1の動作により読み出された信号が前記増幅部において保持された状態で、同じ光電変換ユニットに含まれる少なくとも前記第1の動作で読み出されなかつた光電変換素子の信号を前記増幅部の入力ノードへ読み出して、前記増幅部を介して前記共通出力線へ信号を読み出す第2の動作とを行ない、

前記複数の列回路において保持された、所定行の複数の前記光電変換ユニットで生じた前記第1の動作で読み出された信号と前記第2の動作で読み出された信号とを、まとめて水平出力線へ出力することを特徴とする撮像装置。

【請求項15】

10

各々が複数の光電変換素子を有する複数の光電変換ユニットと、各々が前記光電変換ユニットの複数の光電変換素子で共有され前記複数の光電変換素子の信号を増幅する複数の増幅部と、複数の前記増幅部の信号が出力される複数の共通出力線と、前記複数の共通出力線のいずれかからの信号を受ける複数の列回路と、前記複数の列回路で処理された信号が出力される水平出力線とを有し、前記複数の光電変換ユニットの各々に対応して配された複数のレンズを有するレンズアレイを有し、前記レンズアレイの各レンズは同一光電変換ユニットの複数の光電変換素子に集光する撮像装置であつて、

前記光電変換ユニットの複数の光電変換素子のうち少なくとも1つの光電変換素子の信号を前記増幅部の入力ノードへ読み出し、前記増幅部を介して前記共通出力線へ信号を読み出す第1の動作と、

20

前記第1の動作により読み出された信号が前記増幅部において保持された状態で、同じ光電変換ユニットに含まれる少なくとも前記第1の動作で読み出されなかつた光電変換素子の信号を前記増幅部の入力ノードへ読み出して、前記増幅部を介して前記共通出力線へ信号を読み出す第2の動作とを行い、

前記複数の列回路において保持された、所定行の複数の前記光電変換ユニットで生じた前記第1の動作で読み出された信号と前記第2の動作で読み出された信号とを、まとめて水平出力線へ出力することを特徴とする撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

30

本発明は、撮像装置の駆動方法に関するものであり、具体的には撮像面で焦点検出を行なうことが可能な撮像装置の駆動方法に関するものである。

【背景技術】

【0002】

近年撮像装置の発展が目覚しい。撮像装置の各画素にマイクロレンズが形成されたイメージセンサを用いて瞳分割方式の焦点検出を行う装置が知られている（特許文献1）。

【0003】

特許文献1によると、イメージセンサは撮影レンズの予定結像面に配置されている。また、イメージセンサの1つの画素は光電変換素子Aと光電変換素子Bで構成されており、各光電変換素子は撮影レンズ側に形成されたイメージセンサのマイクロレンズによって撮影レンズの瞳と略共役となるように配置されている。

40

【0004】

ここで光電変換素子Aは撮影レンズの瞳の一部を透過する光束を受光する。また光電変換素子Bは光電変換素子Aが透過した瞳と異なる部分を透過する光束を受光する。焦点検出時には複数の画素の光電変換素子AおよびBから各々信号が独立して読みだされ、撮影レンズの瞳の互いに異なる位置を透過した光束による2つの像が生成される。また、2つの光電変換素子AとBを加算することにより画像情報を得ることができる。

【先行技術文献】

【特許文献】

【0005】

50

【特許文献 1】特開 2001 124984 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら特許文献 1 では光電変換素子 A と光電変換素子 B の信号を独立に順次読み出すため、光電変換素子 A の信号と光電変換素子 B の信号の受光時刻が異なる。

【0007】

具体的には、ある行の信号を読み出す場合、まず光電変換素子 A のリセット信号を出力する。次に光電変換素子 A の信号を出力する。同様に光電変換素子 B のリセット信号を出力し、次に光電変換素子 B の画像信号を出力する。この動作により光電変換素子 A と光電変換素子 B の信号には数十～数百 μ sec の時間差が発生する。これにより光電変換素子 A と光電変換素子 B の信号間に誤差が生じ焦点検出の精度を高めることが難しい。10

【課題を解決するための手段】

【0008】

上記課題に鑑み、本発明は、各々が複数の光電変換素子を有する複数の光電変換ユニットと、各々が前記光電変換ユニットの複数の光電変換素子で共有され前記複数の光電変換素子の信号を増幅する複数の増幅部と、複数の前記増幅部の信号が出力される複数の共通出力線と、前記複数の共通出力線のいずれかからの信号を受ける複数の列回路と、前記複数の列回路で処理された信号が出力される水平出力線とを有する撮像装置の駆動方法であって、前記光電変換ユニットの複数の光電変換素子のうち少なくとも 1 つの光電変換素子の信号を前記増幅部の入力ノードへ読み出し、前記増幅部を介して前記共通出力線へ信号を読み出す第 1 の動作により焦点検出用の信号を生じさせ、前記第 1 の動作により読み出された信号が前記増幅部において保持された状態で同じ光電変換ユニットに含まれる他の光電変換素子の信号を前記増幅部の入力ノードへ読み出し、前記増幅部を介して前記共通出力線へ信号を読み出す第 2 の動作により画像形成用の信号を生じさせ、前記複数の列回路において保持された、所定行の複数の前記光電変換ユニットで生じた前記焦点検出用の信号と前記画像形成用の信号とを、まとめて水平出力線へ出力することを特徴とする。20

【発明の効果】

【0009】

本発明によれば焦点検出の精度が向上する。30

【図面の簡単な説明】

【0010】

【図 1】本発明に係る撮像装置の第 1 の実施例における全体ブロック図

【図 2】本発明に係る撮像装置の第 1 の実施例におけるタイミング図

【図 3】本発明に係る撮像装置の第 2 の実施例における全体ブロック図

【図 4】本発明に係る撮像装置の第 2 の実施例におけるタイミング図

【図 5】本発明に係る撮像装置の第 2 の実施例における画素ブロック図

【図 6】本発明に係る撮像装置の第 3 の実施例におけるタイミング図

【図 7】本発明に係る撮像装置の第 2 の実施例における画素ブロック図

【図 8】本発明に係る撮像装置の第 3 の実施例におけるタイミング図40

【発明を実施するための形態】

【0011】

図面を用いて本発明の実施例について説明する。以下の説明では、画素を N チャネル M MOS トランジスタで構成した例を説明する。画素を P チャネル MOS トランジスタで構成する場合にも本発明は適用できる。この場合には、電圧等を適宜変更すればよい。

【0012】

(実施例 1)

図 1 は本実施例の撮像装置の等価回路図である。光電変換ユニット 100 は、複数の光電変換素子を有し、ここでは第 1 光電変換素子 101A および第 2 光電変換素子 101B を有する。光電変換素子としてはフォトダイオードを用いることができる。50

【0013】

転送トランジスタ102A、102Bは複数の光電変換素子の各々に対応して設けられ、対応する光電変換素子の信号を増幅部の入力ノード103に転送する。複数の光電変換ユニットの各々に対応して配された複数のレンズを有するレンズアレイ（不図示）が光電変換素子の上部に配される。レンズアレイの各レンズは同一光電変換ユニットの複数の光電変換素子に集光する。各光電変換ユニットに含まれる複数の光電変換素子は平面視において、異なる位置に配される。

【0014】

増幅部104は入力ノード103に転送された信号を増幅して共通出力線107へ出力する。増幅部104にはMOSトランジスタを用いることができる。

10

【0015】

リセットトランジスタ105は増幅部の入力ノード103にリセット電圧を供給する。選択トランジスタ106は増幅部104と共に出力線107との間の電気的導通を制御する。

【0016】

共通出力線107には電流源108が電気的に接続される。電流源108は増幅部104にバイアス電流を供給し、増幅部104と電流源108ことでソースフォロアを構成する。

【0017】

転送トランジスタ102A、102B、リセットトランジスタ105、選択トランジスタ106のゲートには、それぞれ駆動線109A、109B、駆動線110、駆動線111が接続される。それぞれのゲートには垂直走査回路112からの駆動パルスが、行ごとに順次もしくはランダムに供給される。

20

【0018】

列回路は共通出力線107からの信号を受ける。列回路は共通出力線に直接もしくはスイッチを介して接続される。列回路で処理された信号は水平走査回路114により順次出力アンプ115に出力され外部へ出力される。

【0019】

列回路の主たる動作は共通出力線107の信号を入力容量116の容量値及びフィードバック容量117の容量値とで決まるゲインで反転増幅する。更には仮想接地動作も可能であり、入力容量116を用いたクランプ動作によりCDS（相関2重サンプリング）動作を行なうことが可能である。

30

【0020】

次に、列回路の具体的な回路の一例を説明する。入力容量116は第1ノードが共通出力線107に電気的に接続され、第2ノードが演算増幅器119の反転入力ノードに電気的に接続される。フィードバック容量117の第1ノードは、演算増幅器119の反転入力ノード及び入力容量の第2ノードに電気的に接続される。フィードバック容量117の第2ノードは演算増幅器119の出力ノードに電気的に接続される。

【0021】

スイッチ118は演算増幅器119の反転入力ノードと出力ノードとの間のフィードバック経路に、両者の電気的接続を制御するために設けられる。フィードバック容量117とスイッチ118とは並列に設けられる。

40

【0022】

電源120は基準電圧Vrefを演算増幅器119の非反転入力ノードに供給する。保持容量121～124は演算増幅器119からの出力を保持する容量である。スイッチ125～128は保持容量121～124と演算増幅器119との間の電気経路に設けられ、演算増幅器119の出力ノードと、保持容量121～124との電気的導通を制御する。スイッチ129～132は水平走査回路114からの信号を受けて、保持容量121～124で保持された信号を水平出力線139、140へ出力させる。出力アンプ115は水平出力線139、140に出力された信号の差分を取り外部へ出力する。

50

【0023】

駆動パルス P C O R はスイッチ 118 へ供給される。駆動パルス P T N はスイッチ 126、128 へ供給される。駆動パルス P T S A はスイッチ 125 へ供給される。駆動パルス P T S A B はスイッチ 127 へ供給される。

【0024】

次に図 1 の撮像装置の駆動に関して図 2 を用いて説明する。いずれの駆動パルスもハイレベルのパルスで素子が導通状態になる。

【0025】

まず時刻 $T = t_1$ において、駆動線 109A および 109B に供給される駆動パルス P T X A および P T X B がハイレベルとなる。この時、駆動線 110 に供給される駆動パルス P R E S がハイレベルであるため、光電変換素子 101A, 101B がリセットされる。
10

【0026】

次に $T = t_2$ において、駆動パルス P T X A および P T X B がローレベルとなる。このタイミングで光電変換素子 101A, 101B での電荷蓄積期間が開始する。駆動パルス P R E S はハイレベルを維持しているため、増幅部 104 の入力ノード 103 のリセット動作は継続している。

【0027】

所定期間蓄積を行った後に各行ごと、もしくは複数行ごとに順次共通出力線 107 への信号の読み出しを行う。
20

【0028】

時刻 $T = t_3$ において、選択トランジスタ 106 の駆動線 111 に供給される駆動パルス P S E L がハイレベルとなり、選択トランジスタ 106 が導通する。これにより増幅部 104 の入力ノードの電位に応じた信号が共通出力線 107 に出力される。

【0029】

時刻 $T = t_4$ でリセットトランジスタ 105 の駆動線 110 に供給される駆動パルス P R E S をローレベルとすることにより増幅部 104 の入力ノード 103 のリセット動作を解除する。そしてリセット信号レベルを共通出力線 107 へ読み出し、列回路に入力する。この時、列回路は演算増幅器 119 が仮想接地状態となっている。具体的には駆動パルス P C O R がハイレベルとなりスイッチ 118 が導通状態である。演算増幅器 119 は V ref の出力をバッファする状態でありこの状態で入力容量 116 にリセット信号レベルが供給される。
30

【0030】

次に $T = t_5$ において駆動パルス P C O R をローレベルとし、 $T = t_6$ において駆動パルス P T N をローレベルからハイレベルへ切り替え、スイッチ 126, 128 を導通状態とする。 $T = t_7$ で駆動パルス P T N をハイレベルからローレベルへと切り替え、スイッチ 126, 128 を非導通状態とする。この動作により略 V ref の出力が保持容量 122, 124 へ供給され、その後保持容量 122, 124 と演算増幅器 119 の出力ノードとが非導通となる。

【0031】

引き続き $T = t_8$ において、駆動パルス P T X A をハイレベルとし光電変換素子 101A の光電荷を増幅部 104 の入力ノード 103 へ転送し、 $T = t_9$ において駆動パルス P T X A をローレベルとする。この動作により光電変換素子 101A の光電荷が入力ノード 103 へ転送される。これにより光電荷に基づく信号が増幅部 104、共通出力線 107 を介して列回路へ供給される。この動作により、共通出力線に焦点検出用の信号を生じさせることができる。
40

【0032】

列回路では入力容量 116 の容量値 C0、フィードバック容量 117 の容量値 Cf の比率で電圧変化に反転ゲインが掛け合された値が出力される。具体的には共通出力線 107 の電圧変化を V a (負)、演算増幅器 119 の出力を V (A) とすると、
50

$$V(A) = V_{ref} + V_a \times (-C_0 / C_f) \quad \text{式(1)}$$

となる。

【0033】

次に $T = t_{10}$ において、駆動パルス P T S A をローレベルからハイレベルへ切り替えスイッチ 125 を導通させる。 $T = t_{11}$ において駆動パルス P T S A をハイレベルからローレベルへと切り替え、スイッチ 125 を非導通とする。この動作により保持容量 121 に信号を保持する。

【0034】

ひきつづき $T = t_{12}$ において、駆動パルス P T X A をハイレベルとし駆動パルス P T X A のハイレベル期間の少なくとも一部の期間で駆動パルス P T X B をハイレベルとする。この動作により光電変換素子 101A と 101B の双方の光電荷を同時に入力ノード 103 へ転送することができる。この動作により、共通出力線に画像形成用の信号を生じさせることができる。光電変換素子 102A の信号を転送してから、光電変換素子 101A と 101B の双方の光電荷を同時に入力ノード 103 へ転送するまでの間に増幅部 104 の入力ノード 103 はリセットされない。

【0035】

増幅部 104 の入力ノード 103 へ転送された電荷は光電変換素子 101A の電荷のみを転送した際と同様に列回路へ供給される。共通出力線 107 の電位変化を $V_a + b$ (負)、演算増幅器 119 の出力電位を $V(A + B)$ とすると

$$V(A + B) = V_{ref} + V_a + b \times (-C_0 / C_f) \quad \text{式(2)}$$

となる。

【0036】

$T = t_{14}$ において、駆動パルス P T S A B をローレベルからハイレベルへ切り替え、スイッチ 122 を導通させる。そして $T = t_{15}$ において駆動パルス P T S A B をハイレベルからローレベルへと切り替え、スイッチ 122 を非導通とする。この動作により演算増幅器 119 の出力ノードの電位 $V(A + B)$ を保持容量 123 へ書き込むことができる。

【0037】

そして容量 C T S A B と C T N の差電圧である、

$$V(A + B) - V_{ref} = V_a + b \times (-C_0 / C_f) \quad \text{式(3)}$$

を得ることができる。これは光電変換ユニットに含まれる 2 つの光電変換素子の信号を加算して得られたものに相当する。光電変換ユニットに含まれる複数の光電変換素子で撮像をする際の 1 画素に相当する信号が得られる。

【0038】

また、保持容量 121 と 122 の電位差

$$V(A) - V_{ref} = V_a \times (-C_0 / C_f) \quad \text{式(4)}$$

を得ることで、光電変換素子 101A のみの信号を得ることができる。光電変換素子 101A によって得られる信号は集光された撮影レンズの瞳の一部を透過する光束の情報に相当する。さらにこれらの電位差すなわち

$$\begin{aligned} & (V_a + b \times (-C_0 / C_f)) - (V_a \times (-C_0 / C_f)) \\ & = (V_a + b - V_a) \times (-C_0 / C_f) \end{aligned} \quad \text{式(5)}$$

を得ることにより光電変換素子 101B のみの信号を得ることができる。光電変換素子 101B よって得られる信号は集光された撮影レンズの瞳の一部を透過する光束の情報が得られる。各光電変換ユニットに含まれる複数の光電変換素子は平面視において、異なる位置に配される。そして光電変換素子 101A、101B の 2 つの光束の情報から焦点検出を行なうことができる。

【0039】

上記演算は撮像装置内で行うこともできるし、撮像装置から出力された後に信号処理部で行うこともできる。ただし光電変換素子 101A のみの信号、及び光電変換素子 101A、101B の加算後の信号は撮像装置内で得られる。

10

20

30

40

50

【0040】

次に $T = t_{16}$ で駆動パルス P R E S をハイレベルとし、リセット部 105 を導通させ、入力ノード 103 の電位をリセットする。

【0041】

保持容量 121 ~ 124 に保持された信号は $T = t_{17}$ 以降にパルス P H に同期した駆動パルス 133、134 が順次導通することで読み出される。本実施例によれば水平出力線 139、140 の後段に差分処理を行なうことが可能な出力アンプ 115 を有しているため、保持容量 121、122 に保持された信号の差分を撮像装置外部に出力することができる。更に保持容量 123、124 に保持された信号の差分を撮像装置外部に出力することができる。これにより水平出力線 139、140 において生じるノイズを低減することができる。しかしながら出力アンプ 115 は必ずしも差分出力を得る構成である必要はなく単なるバッファ段でもよい。これ以降、順次各列の信号が水平走査回路 114 により走査されて水平出力線 139、140 に読み出される。10

【0042】

なお、読み出しの順番は光電変換素子 A のみの信号を読み出した後に光電変換素子 A および B の加算信号を読み出す例を示したが、順番を入れ替えてよい。光電変換素子 A のみの信号を先に読み出すことで、よりよい信号が得られる。なぜならば保持容量 121 ~ 124 に保持されている時間が長いほど容量およびスイッチによるリーク電流の影響を受けやすくなるからである。

【0043】

本実施例の特徴は期間 $t_{11} \sim t_{15}$ の動作にある。20

【0044】

特許文献 1 には、以下の動作が開示されている。第 1 の光電変換素子の信号を保持容量に書き込み、水平転送動作を行い、信号を撮像装置外へ読み出す。そしてリセットトランジスタによりリセット動作を行なう。その後、第 2 の光電変換素子の信号を保持容量に書き込み、水平転送動作を行い、信号をセンサ外へ読み出す。そして再度リセットトランジスタによりリセット動作を行なう。

【0045】

この場合、第 1 光電変換素子の信号と第 2 光電変換素子の信号とを読み出す間には 1 行分の読み出し時間差（数十 ~ 数百 μ sec）が発生してしまう。30

【0046】

本実施例では光電変換素子 101A の信号を読み終え、 $T = t_{11}$ で保持容量に信号を書き込む。入力ノード 103 に光電変換素子 101A の信号を保持したまま、 $T = t_{12}$ において光電変換素子 101A、101B の双方の信号を読み出す。このことにより読み出し時間は大幅（数 μ sec）に短縮される。更に、光電変換素子 101A、101B 間の信号読み出しの時間差が短くなり、焦点検出の精度を高くる効果がある。

【0047】

また本実施例の副次的な特徴は時刻 $T = t_8 \sim t_{15}$ の動作にある。駆動パルス P T X A、P T X B を同時にハイレベルにすることにより以下の効果が得られる。

【0048】

まず 1 点目として、一般に、転送トランジスタのゲート電位がローレベルからハイレベルに遷移する際に転送トランジスタの駆動配線と、入力ノードとの容量結合により入力ノード 103 の電位が上昇する。本実施例では 2 つの転送トランジスタ 102A、102B のゲート電位がローレベルからハイレベルに遷移する。したがって 1 つの転送トランジスタの場合より入力ノード 103 の電位の上昇分が大きくなる。入力ノード 103 の電位が高くなると光電変換素子 101A、101B の電荷が入力ノード 103 に転送されやすくなる。したがって転送効率が向上する。40

【0049】

特に本実施例の撮像装置のように、1 つの撮像用の画素を 2 つの光電変換素子に分けて構成している場合、光電変換素子 101A と 101B の間にはポテンシャル障壁を設ける50

場合が多い。このポテンシャル障壁により、光電変換素子のポテンシャル分布が複雑になる。このため転送時の電荷残りが発生しやすく固定パタンノイズ、ランダムノイズが生じる場合がある。これに対して駆動パルス P T X A、P T X B を同時刻にハイレベルとすることにより入力ノードの電位を高い状態で固定パタンノイズ、ランダムノイズを低減する効果がある。

【0050】

2点目として、光電変換素子 101A、101B の蓄積時間の差を小さくすることができる。たとえば特許文献 1 の構成では 2つの光電変換素子における蓄積時間がずれてしまう。これに対し、本実施形態のように、入力ノード 103 で加算する際に、加算を行なう光電変換素子に対応するすべての転送ゲートをオフするタイミングを略同一にすることで蓄積時間を揃えることができる。これは撮像装置の撮像面において焦点検出用の信号を得る構成において特に有効である。10

【0051】

本実施例においては焦点検出用の信号を生じさせるために 1つの光電変換素子の信号を用いたが、1光電変換ユニットに更に多数の光電変換素子が含まれる場合にはこれに限られるものではない。ただし、焦点検出用の信号を得るためにには 1光電変換ユニットに含まれる全ての光電変換素子の信号を用いることはできない。これは以下の実施例においても同様である。

【0052】

また第 2 の動作において 1光電変換ユニットに含まれる全ての光電変換素子（ここでは二つ）の信号を読み出したがこれに限られるものではない。少なくとも第 1 の動作で読み出しが行われなかった光電変換素子の信号を読み出せばよい。これも以下の実施例においても同様である。20

【0053】

（実施例 2）

図 3 に第 2 の実施例の撮像装置の等価回路図を示す。

【0054】

実施例 1との差異は、光電変換ユニットおよび列回路の構成である。1つの光電変換ユニットに含まれる光電変換素子の数が 3つとなりこれに応じて、列回路に含まれる保持容量の数も 6つとなっている。実施例 1 と同様の機能を有する部分には同様の符号を付し詳細な説明は省略する。30

【0055】

光電変換ユニット 200 は光電変換素子 101A～101C を有する。実施例 1 に比べて撮像用の 1 画素に含まれる光電変換素子の分割数を増やしているため更に高い精度の焦点検出が可能となる。

【0056】

光電変換素子 101A～101C の電荷を転送する転送トランジスタ 102A～102C を有する。転送トランジスタ 102C の駆動パルスとして P T X C が追加される。

【0057】

列回路 210 は、光電変換素子 101A～101C の加算後の信号を保持するための保持容量 201 を新たに有している。またノイズレベルを保持するための保持容量 202 も新たに追加される。これらに対応してスイッチ 203～206 が追加される。40

【0058】

次に図 4 を用いて本実施例の撮像装置の駆動方法を説明する。基本的な動作は図 2 と同様であるため実施例 1 と異なる部分を中心に説明を行なう。

【0059】

時刻 $T = t_{12}$ において駆動パルス P T X A と P T X B の双方がハイレベルとなる。この動作により光電変換素子 101A、101B の信号が入力ノード 103 で加算される。ここでは駆動パルス P T X A、P T X B の両者をハイレベルとしているが、駆動パルス P T X B のみをハイレベルとしてもよい。そして時刻 $T = t_{16}$ において、駆動パルス P T

X A , P T X B , P T X C の全てをハイレベルとする。この動作により光電変換素子 1 0 1 A ~ 1 0 1 C の電荷が入力ノード 1 0 3 で加算される。時刻 $T = t_{17}$ において駆動パルス P T X A , P T X B , P T X C の全てをローレベルとする。このような動作により光電変換素子 1 0 1 A ~ 1 0 1 C の蓄積時間を期間 $t_2 \sim t_{17}$ の期間に揃えることが可能となる。

【 0 0 6 0 】

先に光電変換素子 1 0 1 A ~ 1 0 1 C の加算信号を読み出した後に光電変換素子 1 0 1 A のみの信号、光電変換素子 1 0 1 A 、 1 0 1 B の加算信号を読み出してもよい。

【 0 0 6 1 】

光電変換素子 1 0 1 A のみの信号、光電変換素子 1 0 1 A 、 1 0 1 B の加算信号、光電変換素子 1 0 1 A ~ 1 0 1 C の加算信号をこの順で読み出すことで、よりよい信号が得られる。なぜならば保持容量 1 2 1 ~ 1 2 4 、 2 0 1 , 2 0 2 に保持されている時間が長いほど容量およびスイッチによるリーク電流の影響を受けやすくなるからである。10

【 0 0 6 2 】

(実施例 3)

図 5 に第 3 の実施例の撮像装置の等価回路図を示す。実施例 1 、 2 との差異は、互いに異なる光電変換ユニットに含まれる複数の光電変換素子で増幅部 1 0 4 を共有する点である。

【 0 0 6 3 】

図 5 では、光電変換素子 5 0 1 A , 5 0 1 B を有する第 1 光電変換ユニットと、光電変換素子 5 0 2 A , 5 0 2 B とを有する第 2 光電変換ユニットとを有する。第 1 光電変換ユニットに含まれる複数の光電変換素子には第 1 マクロレンズにより集光された光が入射し、第 2 光電変換ユニットに含まれる複数の光電変換素子には第 2 マイクロレンズにより集光された光が入射する。20

【 0 0 6 4 】

それぞれの光電変換素子 5 0 1 A 、 5 0 1 B 、 5 0 2 A 、 5 0 2 B に対応して、転送トランジスタ 5 0 3 A , 5 0 3 B 、 5 0 4 A , 5 0 4 B を有している。転送トランジスタ 5 0 3 A 、 5 0 3 B 、 5 0 4 A 、 5 0 4 B に駆動パルスを供給する配線として、駆動線 5 0 5 A 、 5 0 5 B 、 5 0 6 A 、 5 0 6 B が配されている。

【 0 0 6 5 】

このような構成によれば増幅部 1 0 4 、リセット部 1 0 5 、選択部 1 0 6 を撮像用の複数の画素で共有化することができる。これにより撮像用の 1 画素あたりのトランジスタ数を削減することができる。その結果、光電変換素子の面積を拡大させることができる。30

【 0 0 6 6 】

それぞれの光電変換素子 5 0 1 A , 5 0 1 B 、 5 0 2 A , 5 0 2 B を順次読みだす際の動作に関しては図 2 と基本的に同様な読み出しをおこなうことで、異なる行の信号として読み出すことができる。具体的には、第 1 光電変換ユニットでは光電変換素子 5 0 1 A の信号を読み出したのちに、光電変換素子 5 0 1 A 、 5 0 1 B の信号を入力ノード 1 0 3 で加算する。これにより焦点検出量の信号と撮像用の信号の両者を生じさせることができる。続いて第 2 光電変換ユニットでは光電変換素子 5 0 2 A の信号を読み出したのちに、光電変換素子 5 0 2 A 、 5 0 2 B の信号を入力ノード 1 0 3 で加算する。これにより焦点検出量の信号と撮像用の信号の両者を生じさせることができる。40

【 0 0 6 7 】

更に本実施例では異なる 2 つの光電変換ユニットで増幅部 1 0 4 を共有している。したがって光電変換素子 5 0 1 A 、 5 0 2 A の信号を入力ノード 1 0 3 で加算し、光電変換素子 5 0 1 B 、 5 0 2 B の信号を入力ノード 1 0 3 で加算することもできる。具体的な駆動タイミングの一例を図 6 に示す。本実施例に特徴的な部分を中心に説明する。ここで転送トランジスタ 5 0 3 A に供給される駆動パルスを P T X A (5 0 5 A) 、転送トランジスタ 5 0 3 B に供給される駆動パルスを P T X B (5 0 5 B) とする。更に、転送トランジ
50

スタ 5 0 4 A に供給される駆動パルスを P T X A (5 0 6 A) 、転送トランジスタ 5 0 4 B に供給される駆動パルスを P T X B (5 0 6 B) とする。

【 0 0 6 8 】

時刻 $T = t_8$ において、駆動パルス P T X A (5 0 5 A) 、 P T X A (5 0 6 A) をローレベルからハイレベルとする。その後時刻 $T = t_9$ において、駆動パルス P T X A (5 0 5 A) 、 P T X A (5 0 6 A) をハイレベルからローレベルとする。この動作により異なる光電変換ユニットに含まれる光電変換素子 5 0 1 A 、 5 0 2 A の信号が入力ノード 1 0 3 で加算される。この信号は焦点検出用の信号として用いられる。

【 0 0 6 9 】

そして時刻 $T = t_{12}$ において、駆動パルス P T X A (5 0 5 A) 、 P T X B (5 0 5 B) 、 P T X A (5 0 6 A) 、 P T X B (5 0 6 B) をローレベルからハイレベルとする。その後、 $T = t_{13}$ において、駆動パルス P T X A (5 0 5 A) 、 P T X B (5 0 5 B) 、 P T X A (5 0 6 A) 、 P T X B (5 0 6 B) をローレベルからハイレベルとする。この動作により異なる光電変換ユニットに含まれる全ての光電変換素子 5 0 1 A 、 5 0 1 B 、 5 0 2 A 、 5 0 2 B の信号が入力ノード 1 0 3 で加算される。この信号は撮像用の信号として用いられる。10

【 0 0 7 0 】

本動作により焦点検出用の信号が、異なる光電変換ユニットに含まれる複数の光電変換素子の信号を加算して得ているため S / N が向上する。このためより精度の高い焦点検出が可能となる。20

【 0 0 7 1 】

なお、本実施例では 2 つの撮像用の画素の信号を加算する例を示したがこれが 3 つ以上であっても同様の効果が得られる。

【 0 0 7 2 】

(実施例 4)

図 7 は第 4 の実施例の撮像装置の等価回路図である。本実施例の実施例 3 と異なる点は、複数の入力ノード 1 0 3 を電気的に接続するためのスイッチを設けた点である。実施例 1 ~ 3 の構成と同様の機能を有する部分には同様の符号を付し詳細な説明は省略する。

【 0 0 7 3 】

図 7 において第 1 光電変換ユニットは光電変換素子 7 0 1 A 、 7 0 1 B を有している。第 2 光電変換ユニットは光電変換素子 7 0 2 A 、 7 0 2 B を有している。第 3 光電変換ユニットは光電変換素子 7 2 1 A 、 7 2 1 B を有している。第 4 光電変換ユニットは光電変換素子 7 2 2 A 、 7 2 2 B を有している。第 1 及び第 2 光電変換ユニットに対し、共有化された増幅部 7 0 7 が配されている。第 3 及び第 4 光電変換ユニットに対し、共有化された増幅部 7 2 7 が配されている。30

【 0 0 7 4 】

それぞれの光電変換素子に対応して転送トランジスタ 7 0 3 A 、 7 0 3 B 、 7 0 4 A 、 7 0 4 B 、 7 2 3 A 、 7 2 3 B 、 7 2 4 A 、 7 2 4 B が配されている。そしてそれぞれの転送トランジスタを駆動するための駆動配線 7 0 5 A 、 7 0 5 B 、 7 0 6 A 、 7 0 6 B 、 7 2 5 A 、 7 2 5 B 、 7 2 6 A 、 7 2 6 B が配されている。40

【 0 0 7 5 】

スイッチ 7 4 0 は増幅部 7 0 7 、 7 2 7 の入力ノードを電気的に接続する。スイッチ 7 4 0 は駆動配線 7 4 1 により制御される。

【 0 0 7 6 】

図 8 に図 7 の駆動パルス図を示す。ここでは第 1 光電変換ユニット及び第 3 光電変換ユニットに対応する部分のみ抜き出して説明する。第 2 、第 4 光電変換ユニットも同様の駆動を行なうことができる。駆動パルス P T X A (7 0 5 A) は駆動配線 7 0 5 A に供給されるパルスである。駆動パルス P T X B (7 0 5 B) は駆動配線 7 0 5 B に供給されるパルスである。駆動パルス P T X A (7 2 5 A) は駆動配線 7 2 5 A に供給されるパルスである。駆動パルス P T X B (7 2 5 B) は駆動配線 7 2 5 B に供給されるパルスである。50

P V A D D (7 4 1) は駆動配線 7 4 1 に供給されるパルスである。

【 0 0 7 7 】

図 8 においては第 1 光電変換ユニット、第 3 光電変換ユニットに含まれる光電変換素子 7 0 1 A、7 2 1 A の信号を加算する例を示す。

【 0 0 7 8 】

P V A D D (7 4 1) は図 8 に図示されている期間においてはハイレベルが維持されている。つまり増幅部 7 0 7, 7 2 7 の入力ノードが常に電気的に接続された状態である。

【 0 0 7 9 】

T = t 8 において、駆動パルス P T X A (7 0 5 A)、P T X A (7 2 5 A) をローレベルからハイレベルとする。その後、時刻 T = t 9 において、駆動パルス P T X A (7 0 5 A)、P T X A (7 2 5 A) をハイレベルからローレベルとする。この動作により異なる光電変換ユニットに含まれる光電変換素子 7 0 1 A、7 2 1 A の信号が各々対応する増幅部 7 0 7, 7 2 7 へ転送される。そしてスイッチ 7 4 0 は導通状態となっているため、両信号は加算される。この信号は焦点検出用の信号として用いられる。10

【 0 0 8 0 】

そして時刻 T = t 1 2 において、駆動パルス P T X A (7 0 5 A)、P T X B (7 0 5 B)、P T X A (7 2 5 A)、P T X B (7 2 5 B) をローレベルからハイレベルとする。その後、T = t 1 3 において、駆動パルス P T X A (7 0 5 A)、P T X B (7 0 5 B) P T X A (7 2 5 A)、P T X B (7 2 5 B) をローレベルからハイレベルとする。この動作により異なる光電変換ユニットに含まれる複数の光電変換素子 7 0 1 A、7 0 1 B、7 2 1 A、7 2 1 B の信号が対応する増幅部 7 0 7, 7 2 7 へ転送される。そしてスイッチ 7 4 0 は導通状態となっているため、全ての信号は加算される。この信号は撮像用の信号として用いられる。20

【 0 0 8 1 】

本実施例においては複数の入力ノードを電気的に接続する機能が付加された。これにより、カラーフィルタを有する撮像装置において、同色の信号が離間して配されている場合、例えば、ペイヤ配列のカラーフィルタを有する場合に適している。離間して配されている同色の光電変換素子の信号を加算することが可能となるためである。そのため、焦点検出だけでなく画像信号の S / N も向上し精度の高い焦点検出と同時に高画質な画像情報を得ることができる。30

【 0 0 8 2 】

なお、本実施例では 2 つの入力ノードを接続する例を示したが、3 つ以上に関しても同様の効果が得られる。

【 0 0 8 3 】

以上具体的な実施例を挙げて本発明の説明を行ったが、本発明は上記実施の形態に制限されるものではなく、本発明の精神及び範囲から離脱することなく、様々な変更及び変形が可能である。例えば画素の回路構成はこれに限るものではなく、選択部を有さずにリセット部により入力ノードの電位を切り替えることにより選択、非選択を切り替える構成であってもよい。更に列回路として演算増幅器を有する構成としたがソース接地増幅回路のようなより簡易な構成とすることもできる。もしくはゲイン段を複数設ける、ゲイン段とバッファ段との組み合わせにするなど各種変形が可能である。また共通出力線を画素列に対して 1 本設けたが、1 画素列に対し複数の共通出力線を設けてもよい。40

【 符号の説明 】

【 0 0 8 4 】

1 0 0、2 0 0、3 0 0、7 0 0、7 2 0 光電変換ユニット
 1 0 1 A、1 0 1 B、5 0 1 A, B、5 0 2 A, B、7 0 1 A, B、7 0 2 A, B、7
 2 1 A, B、7 2 2 A, B 光電変換素子
 1 0 4、7 0 7、7 2 7 増幅部
 1 0 5、7 0 8、7 2 8 リセット部
 1 0 7 共通出力線

10

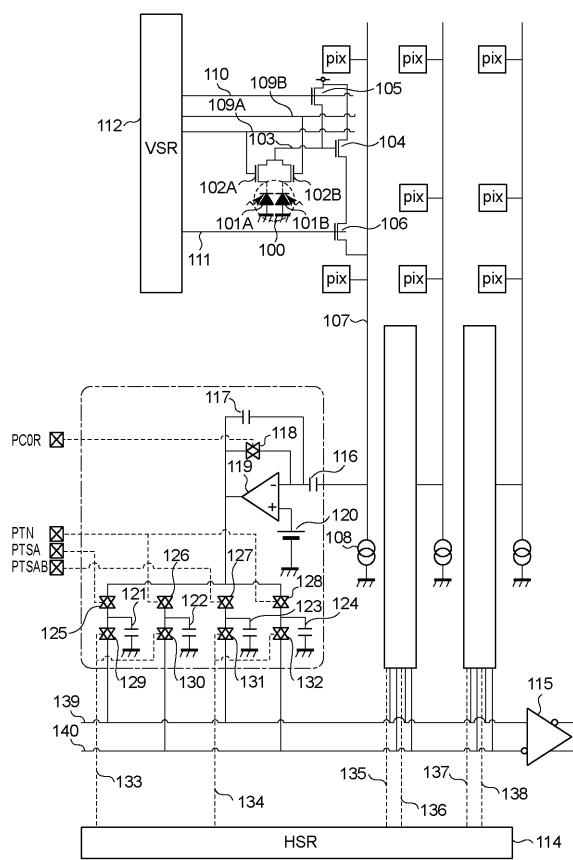
20

30

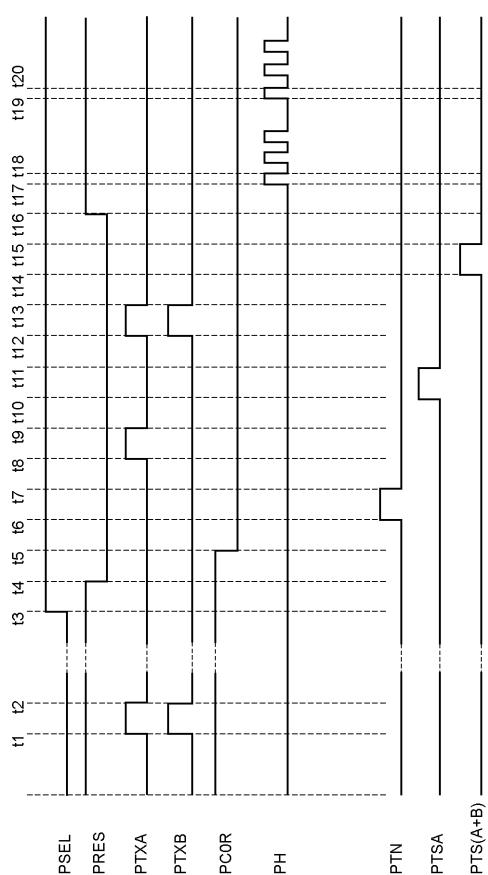
40

50

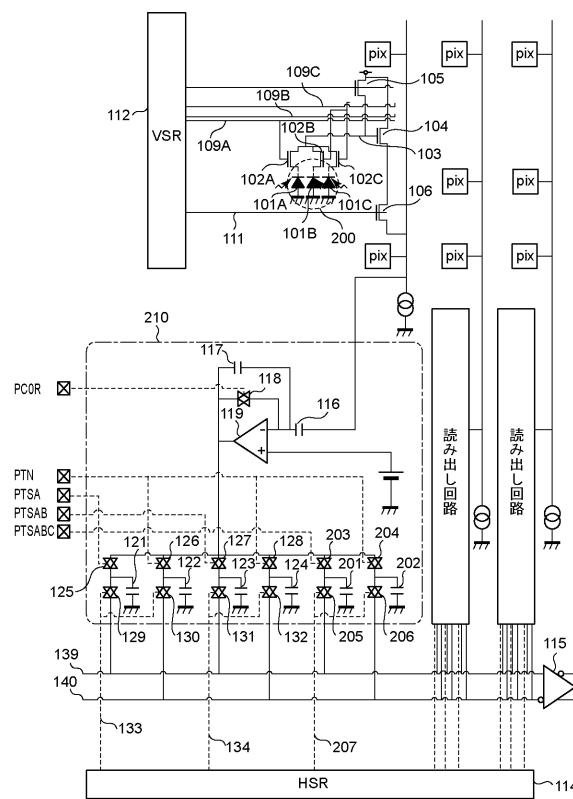
【図1】



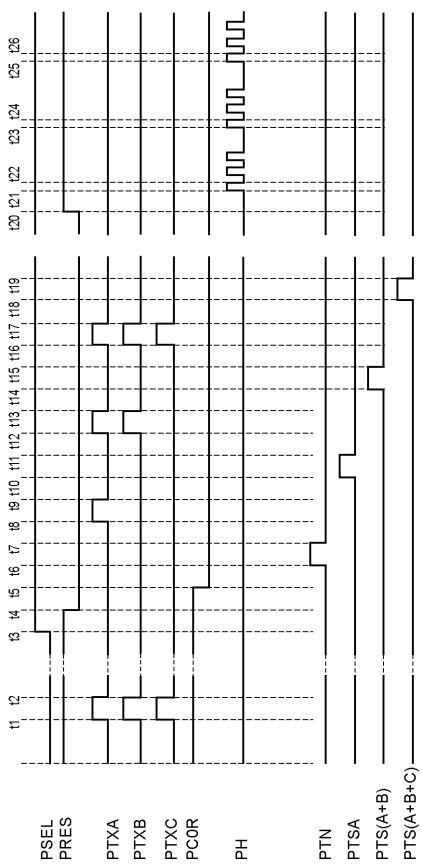
【図2】



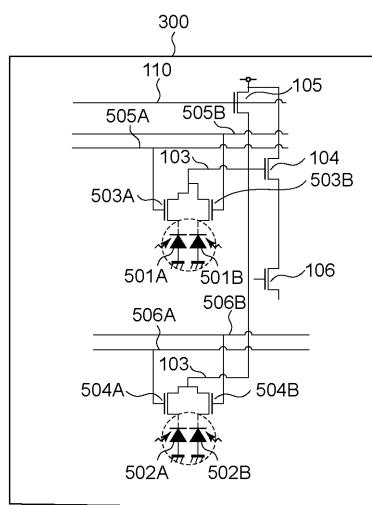
【図3】



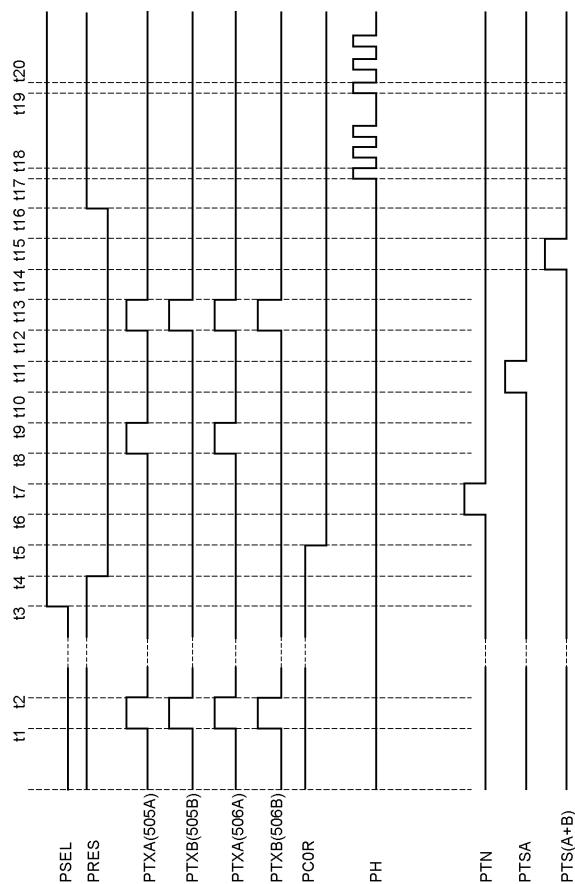
【図4】



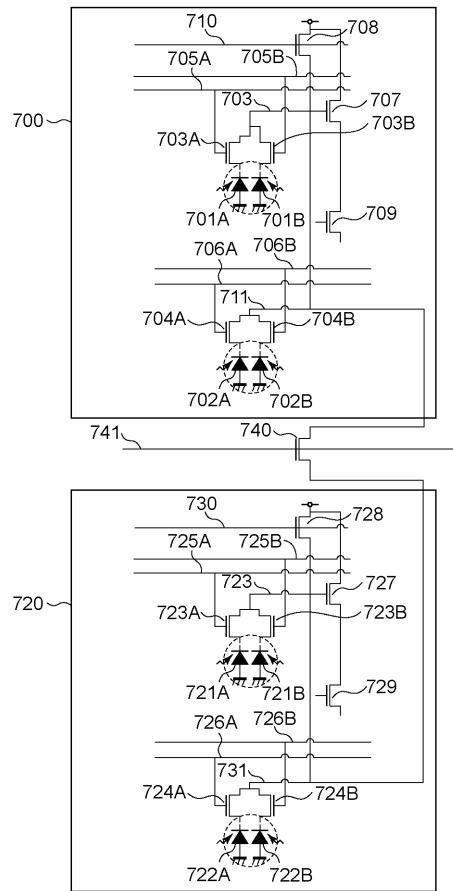
【図5】



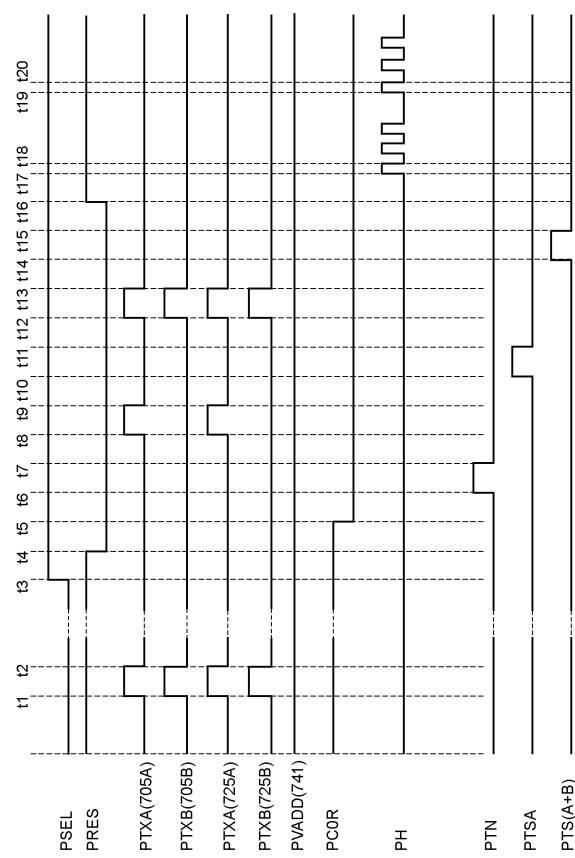
【図6】



【図7】



【図8】



フロントページの続き

(51)Int.Cl. F I
G 03 B 13/36 (2006.01) G 03 B 13/36

(72)発明者 箕輪 雅章
東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 鈴木 明

(56)参考文献 特開2004-319837 (JP, A)
特開2008-103885 (JP, A)
特開2010-193437 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H 04 N 5 / 30 - 5 / 378
G 02 B 7 / 34
G 03 B 13 / 36