(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 105075128 B
(45)授权公告日 2018.07.17

(21)申请号 201480008419.X

(22)申请日 2014.02.13

(65)同一申请的已公布的文献号
申请公布号 CN 105075128 A

(43)申请公布日 2015.11.18

(30)优先权数据
61/764,476 2013.02.13 US (续)

(85)PCT国际申请进入国家阶段日
2015.08.11

(86)PCT国际申请的申请数据
PCT/US2014/016279 2014.02.13

(87)PCT国际申请的公布数据
WO2014/127140 EN 2014.08.21

(73)专利权人 高通股份有限公司
地址 美国加利福尼亚州

(72)发明人 T·J·理查德森

(74)专利代理机构 上海专利商标事务所有限公司 31100
代理人 周敏

(51)Int.Cl.
H03M 13/11(2006.01) (续)

(56)对比文件
CN 1770640 A,2006.05.10,
CN 101427473 A,2009.05.06,
US 2008222486 A1,2008.09.11,
US 2012166914 A1,2012.06.28,
陈石平.基于马尔可夫的LDPC码围长检测研究.《桂林电子科技大学学报》.2007,第27卷(第5期),
陈鹏程.基于陪集的拟循环LDPC码构造.《计算机工程》.2009,第35卷(第24期),
Reza Asvadi et al..Lowering the Error Floor of LDPC Codes Using Cyclic Liftings.《IEEE TRANSACTIONS ON INFORMATION THEORY》.2011,第57卷(第4期),
(续)

审查员 赵丽敬

权利要求书3页 说明书11页 附图10页

(54)发明名称

用于经提升LDPC码的方法、计算机可读存储介质和设备

(57)摘要

公开了一种数据编码的方法。编码器接收一组信息比特并基于经匹配式提升的LDPC码对该组信息比特执行LDPC编码操作以产生码字。经匹配式提升的LDPC码基于交换提升群并且包括数个奇偶比特以及用以确定这些奇偶比特的值的子矩阵。提升群(Z)的阶数对应于提升的大小。该子矩阵的行列式是以下形式的多项式:$g_a+(g_0+g_L)P$,其中g_0是该群的幺元,$g_0=g_L^{2^k}$,并且P是与该提升群相关联的二进制群环的任意非零元素。匹配的经提升LDPC码可以基于准循环提升,其中该子矩阵的行列式是以下形式:$x^a+(1+x^L)P(x)$,其中P(x)具有至少两项并且对于正整数k有2^kL模Z=0。

600 →

$$M(x)=\begin{bmatrix} x^a & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \\ x^b & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

CN 105075128 B

[转续页]

[接上页]

(30)优先权数据

14/179,871 2014.02.13 US

14/179,942 2014.02.13 US

(51)Int.Cl.

H03M 13/00(2006.01)

(56)对比文件

Mehdi Karimi and Amir H.Banihashemi.On the Girth of Quasi Cycilc Protograph LDPC Codes.《2012 IEEE International Symposium on Information Theory Proceedings》.2012,

1.一种数据编码的方法，所述方法包括：

接收一组信息比特；

对该组信息比特执行低密度奇偶校验LDPC编码操作以产生经匹配式提升的LDPC码的码字，所述经匹配式提升的LDPC码是使用交换提升群G提升的，其中所述群G包括Z个元素$g_0,g_1,\cdots,g_{Z-1}$，所述群乘法规则为$g_ig_j=g_k$，其中使用所述群G提升的码字包括形式$\sum_{i=0}^{Z-1}b_ig_i$的n个元素，其中$(b_0,b_1,\ldots,b_{Z-1})$表示二进制向量以使得所述码字为长度Zn的二进制向量，其中所述LDPC码由尺寸为m×n的经提升奇偶校验矩阵H表示，所述经提升奇偶校验矩阵H包括m个奇偶列和n-m个信息列，并且子方阵M通过取m个奇偶列来形成，并且其中：

所述提升群的阶数Z对应于所述提升的大小；

所述子方阵M的行列式是以下形式的多项式：$g_a+(g_0+g_L)P$，其中：

g_0是所述提升群G的幺元，

$g_0=g_L^{2^k}$，

k为正整数，

a是任意的，并且

P是与所述提升群相关联的二进制群环的任意非零元素。

2.如权利要求1所述的方法，其特征在于，所述提升群是循环群，其中：

g_i能用x^i来标识；并且

所述子方阵的行列式是以下形式：$x^a+(1+x^L)P(x)$，其中P(x)具有至少两项并且2^kL模Z=0。

3.如权利要求1所述的方法，其特征在于，所述子方阵直到其行和列的置换为止是双对角和近上三角的。

4.如权利要求3所述的方法，其特征在于，所述子方阵的次对角线以下的元素等于0。

5.一种包含程序指令的计算机可读存储介质，所述程序指令在由通信设备内提供的处理器执行时使所述设备：

接收一组信息比特；

对该组信息比特执行低密度奇偶校验LDPC编码操作以产生经匹配式提升的LDPC码的码字，所述经匹配式提升的LDPC码是使用交换提升群G提升的，其中所述群G包括Z个元素$g_0,g_1,\cdots,g_{Z-1}$，所述群乘法规则为$g_ig_j=g_k$，其中使用所述群G提升的码字包括形式$\sum_{i=0}^{Z-1}b_ig_i$的n个元素，其中$(b_0,b_1,\ldots,b_{Z-1})$表示二进制向量以使得所述码字为长度Zn的二进制向量，其中所述LDPC码由尺寸为m×n的经提升奇偶校验矩阵H表示，所述经提升奇偶校验矩阵H包括m个奇偶列和n-m个信息列，并且子方阵M通过取m个奇偶列来形成，并且其中：

所述提升群的阶数Z对应于所述提升的大小；

所述子方阵M的行列式是以下形式的多项式：$g_a+(g_0+g_L)P$，其中：

g_0是所述提升群G的幺元，

$g_0=g_L^{2^k}$，

k为正整数，

a是任意的，并且

P是与所述提升群相关联的二进制群环的任意非零元素。

6.如权利要求5所述的计算机可读存储介质，其特征在于，所述提升群是循环群，其中：

g_i能用x^i来标识；并且

所述子方阵的行列式是以下形式：$x^a+(1+x^L)P(x)$，其中$P(x)$具有至少两项并且2^kL模Z＝0。

7.如权利要求5所述的计算机可读存储介质，其特征在于，所述子方阵直到其行和列的置换为止是双对角和近上三角的。

8.如权利要求7所述的计算机可读存储介质，其特征在于，所述子方阵的次对角线以下的元素等于0。

9.一种通信设备(400)，包括：

存储器(412)，其用于存储一组信息比特；以及

编码器(414)，其用于：

对该组信息比特执行低密度奇偶校验LDPC编码操作以产生经匹配式提升的LDPC码的码字，所述经匹配式提升的LDPC码是使用交换提升群G提升的，其中所述群G包括Z个元素$g_0,g_1,\cdots,g_{Z-1}$，所述群乘法规则为$g_ig_j=g_k$，其中使用所述群G提升的码字包括形式$\sum_{i=0}^{Z-1}b_ig_i$的n个元素，其中$(b_0,b_1,\ldots,b_{Z-1})$表示二进制向量以使得所述码字为长度Zn的二进制向量，其中所述LDPC码由尺寸为m×n的经提升奇偶校验矩阵H表示，所述经提升奇偶校验矩阵H包括m个奇偶列和n-m个信息列，并且子方阵M通过取m个奇偶列来形成，并且其中：

所述提升群的阶数Z对应于所述提升的大小；

所述子方阵M的行列式是以下形式的多项式：$g_a+(g_0+g_L)P$，其中：

g_0是所述提升群G的幺元，

$g_0=g_L^{2^k}$，

k为正整数，

a是任意的，并且

P是与所述提升群相关联的二进制群环的任意非零元素。

10.如权利要求9所述的设备，其特征在于，所述提升群是循环群，其中：

g_i能用x^i来标识；并且

所述子方阵的行列式是以下形式：$x^a+(1+x^L)P(x)$，其中$P(x)$具有至少两项并且2^kL模Z＝0。

11.如权利要求9所述的设备，其特征在于，所述子方阵直到其行和列的置换为止是双对角和近上三角的。

12.如权利要求11所述的设备，其特征在于，所述子方阵的次对角线以下的元素等于0。

13.一种编码器，包括：

用于接收一组信息比特的装置；

用于对该组信息比特执行低密度奇偶校验LDPC编码操作以产生经匹配式提升的LDPC码的码字的装置，所述经匹配式提升的LDPC码是使用交换提升群G提升的，其中所述群G包括Z个元素$g_0,g_1,\cdots,g_{Z-1}$，所述群乘法规则为$g_ig_j=g_k$，其中使用所述群G提升的码字包括形式$\sum_{i=0}^{Z-1}b_ig_i$的n个元素，其中$(b_0,b_1,\ldots,b_{Z-1})$表示二进制向量以使得所述码字为长度Zn的

二进制向量，其中所述LDPC码由尺寸为m×n的经提升奇偶校验矩阵H表示，所述经提升奇偶校验矩阵H包括m个奇偶列和n-m个信息列，并且子方阵M通过取m个奇偶列来形成，并且其中：

所述提升群的阶数Z对应于所述提升的大小；

所述子方阵M的行列式是以下形式的多项式：$g_a+(g_0+g_L)P$，其中：

g_0是所述提升群G的幺元，

$g_0=g_L^{2^k}$，

k为正整数，

a是任意的，并且

P是与所述提升群相关联的二进制群环的任意非零元素。

用于经提升LDPC码的方法、计算机可读存储介质和设备

技术领域

[0001] 本公开的各实施例一般涉及通信和数据存储系统，尤其涉及使用LDPC码的通信和数据存储系统。

[0002] 相关技术背景

[0003] 许多通信系统使用纠错码。具体而言，纠错码通过在数据流中引入冗余度来补偿这些系统中固有的信息传递不可靠性。低密度奇偶校验(LDPC)码是一种特定类型的纠错码，其使用迭代编码系统。LDPC码可由二部图(常常称为“Tanner图”)来表示，其中一组变量节点对应于码字的比特，并且一组校验节点对应于定义该码的一组奇偶校验约束。变量节点和校验节点在该图中若被边连接，则它们被认为是“邻居”。当且仅当对于每个校验节点，与所有相邻变量节点相关联的比特的模2总和为0(即，它们包括偶数个1)时，与变量节点序列具有一对一关联的比特序列是有效码字。

[0004] 例如，图1A示出表示示例性LDPC码的二部图100。二部图100包括连接至4个校验节点120(由正方形表示)的一组5个变量节点100(由圆形表示)。图100中的边将变量节点110连接至校验节点120。图1B示出二部图100的矩阵表示150。矩阵表示150包括奇偶校验矩阵H和码字向量x，其中x1-x5表示码字x的比特。更具体地，当且仅当Hx＝0时，码字向量x表示有效码字。图2图形化地解说了对图1A的图作出三个副本的效果，例如，如在共同拥有的美国专利7,552,097中描述的。三个副本可通过置换这些副本间的相似边来被互连。如果置换被限为循环置换，则结果所得的图对应于具有提升Z＝3的准循环LDPC。从其作出三个副本的原始图在本文中被称为基图。

[0005] 所接收到的LDPC码字可被解码以产生原始码字的经重构版本。在不存在差错的情况下或者在可校正差错的情形中，解码可被用来恢复已被编码的原始数据单元。LDPC解码器通常通过以下操作来工作：沿着各边在二部图100内交换消息，以及通过基于传入消息在各节点处执行计算来更新这些消息。例如，图100中的每个变量节点110可初始地被提供以“软比特”(例如，表示码字的收到比特)，其指示如由从通信信道所作的观察所确定的相关联比特的值的估计。使用这些软比特，LDPC解码器可通过从存储器迭代地读取消息或其部分并将经更新消息或其部分写回存储器来更新消息。更新操作通常基于对应LDPC码的奇偶校验约束。在用于经提升LDPC码的实现中，在相似边上的消息常常被并行处理。

[0006] 许多实践中的LDPC码设计使用具有大提升因子和相对较小的基图的准循环构造以支持编码和解码操作中的高并行性。许多LDPC码还在它们的构造中使用具有度数为2的变量节点的链。此类度数为2的变量节点链(有时称为积累结构)产出简单的编码和良好的性能。基于循环提升的LDPC码设计可被解读为多项式环模上的码，其可为二进制多项式模x^Z-1，其中Z是提升大小(例如，准循环码中的循环的大小)。因此，对此类码进行编码往往可被解读为此环中的代数运算。

[0007] 概述

[0008] 提供本概述以便以简化形式介绍将在以下的详细描述中进一步描述的一些概念。本概述并非旨在标识出要求保护的主题内容的关键特征或必要特征，亦非旨在限定要求保

护的主题内容的范围。

[0009] 许多LDPC码设计使用循环提升来支持并行性。另外，许多LDPC设计使用度数为2的变量节点积累结构来支持简单的编码并且因为它们产出具有良好性能的码。然而，在目标为非常低的差错率的编码系统中，大积累结构可能是有问题的，因为它们导致高差错本底。一些编码系统的性能目标因此难以用使用积累结构的经循环提升设计来达成。差错本底可通过以下各项来降低以给出改进的性能：增大累积链中一些变量节点的度数，或者普遍地增大图中变量节点的度数。然而，这样做通常使编码过程复杂化。因此，期望找到修改积累结构的方式，其保留编码的简单性而同时又支持更高度数的变量节点。

[0010] 基于循环提升的LDPC码设计可被解读为多项式环以模x^Z-1上的码，其中Z是提升大小(例如，准循环码中的循环的大小)。此类码的编码往往约化为在此环中求解矩阵方程。积累结构的简单编码在编码方程中涉及的编码矩阵的简单可逆性中显现无遗。另外，近上(或下)三角的编码矩阵允许其中许多奇偶比特通过回代来确定。发起回代过程涉及求解一些初始比特。此初始步骤的困难与编码矩阵的可逆性有密切关系。常用的积累结构导致近双对角的矩阵，其很大程度上仅在编码矩阵的对角线和次对角线上有非零条目。在使用积累链的一些编码结构中，在矩阵中有度数较高(通常为度数3)的一列。然而，在目标为非常低的差错率的编码系统中，大积累结构可能是有问题的，因为它们导致高差错本底。差错本底可通过以下各项来降低以给出改进的性能：增大积累链中一些变量节点的度数，或者普遍地增大图中变量节点的度数。然而，这样做通常使编码过程复杂化。

[0011] 因此，期望以保留编码的简单性而同时又支持更高度数的变量节点的方式来修改积累结构。本文的各实施例提供了产出简单编码的经修改编码结构。一些实施例具有可被视为经修改积累链的结构，其中该链中的一些变量节点具有额外的边并且由此具有高于2的度数。用于这些码的编码矩阵由此具有双对角结构，但可能在对角线上方有额外的非零元素。其结果是，可能有度数至少为3的额外的列。通过仔细地选择循环提升值，其中一些额外的边可被选取以使得编码操作简单而同时又维持该码的底层图形表示中的大围长(girth)，藉此支持低差错本底性能。熟悉本领域技术人员将理解，所描述的双对角和近上三角结构是仅用对矩阵的列和行的恰适排序就能显式地观察到的，并且即使用并非显而易见的其他排序，该结构仍存在。

[0012] 附图简述

[0013] 本发明各实施例是作为示例来解说的，且不旨在受附图中各图的限定，其中：

[0014] 图1A-1B示出了示例性LDPC码的图形和矩阵表示；

[0015] 图2图形化地解说了对图1A的图作出三个副本的效果；

[0016] 图3示出根据一些实施例的通信系统；

[0017] 图4是根据一些实施例的通信设备的框图；

[0018] 图5示出示例性准循环LDPC码的经提升奇偶校验矩阵表示的奇偶比特部分；

[0019] 图6示出另一示例性准循环LDPC码的经提升奇偶校验矩阵表示的奇偶比特部分；

[0020] 图7示出图10中给出的具有码率r＝27/30的示例性LDPC码的经提升奇偶校验矩阵表示的奇偶比特部分；

[0021] 图8示出图11中给出的具有码率r＝13/15的示例性LDPC码的经提升奇偶校验矩阵表示的奇偶比特部分；

[0022] 图9示出图12中给出的具有码率r＝21/28的示例性LDPC码的经提升奇偶校验矩阵表示的奇偶比特部分。

[0023] 图10示出与具有码率r＝27/30的LDPC码相关联的示例性奇偶校验矩阵；

[0024] 图11示出与具有码率r＝13/15的LDPC码相关联的示例性奇偶校验矩阵；

[0025] 图12示出与具有码率r＝21/28的LDPC码相关联的示例性奇偶校验矩阵；以及

[0026] 图13是根据一些实施例的通信设备的框图。

[0027] 详细描述

[0028] 在以下描述中，阐述了众多具体细节(诸如具体组件、电路、和过程的示例)，以提供对本公开的透彻理解。如本文所使用的，术语“耦合”意指直接连接到、或通过一个或多个居间组件或电路来连接。而且，在以下描述中并且出于解释目的，阐述了具体的命名以提供对本公开各实施例的透彻理解。然而，对于本领域技术人员将明显的是，可以不需要这些具体细节就能实践本发明各实施例。在其他实例中，以框图形式示出公知的电路和设备以避免混淆本公开。本文所描述的各种总线上所提供的任何信号可以与其他信号进行时间复用并且在一条或多条共用总线上提供。另外，各电路元件或软件块之间的互连可被示为总线或单信号线。每条总线可替换地是单信号线，而每条单信号线可替换地是总线，并且单线或总线可表示用于各组件之间的通信的大量物理或逻辑机制中的任一个或多个。本发明各实施例不应被解释为限于本文描述的具体示例，而是在其范围内包括由所附权利要求所限定的所有实施例。

[0029] 图3示出根据一些实施例的通信系统300。发射机310将信号发射到信道320上，并且接收机330从信道320接收该信号。发射机310和接收机330可以是例如计算机、交换机、路由器、集线器、网关、和/或类似设备。在一些实施例中，信道320是无线的。在其他实施例中，信道320是有线链路(例如，同轴电缆或其他物理连接)。

[0030] 通信系统300中的各个组件的瑕疵可能成为信号损伤的源，并由此导致信号降级。例如，信道320中的瑕疵可能引入信道畸变，其可包括线性畸变、多径效应、和/或加性高斯白噪声(AWGN)。为了对抗潜在的信号降级，发射机310和接收机330可包括LDPC编码器和解码器。特别地，发射机310可对传出数据执行LDPC编码以产生能由接收机330后续解码(例如，通过LDPC解码操作)以恢复原始数据的码字。对于一些实施例，发射机310可传送具有一个或多个“被穿孔”比特(例如，基于具有一个或多个被穿孔变量节点的LDPC码)的经LDPC编码码字。

[0031] 提升是用于从较小基码的多个副本生成相对较大LDPC码的技术。例如，提升可通过以下操作来生成经提升的LDPC码：产生经更新基图的数个(Z个)并行副本，并随后通过该基图的每个副本的边簇的置换来互连这些并行副本。边簇是指基图的单条边在该基图的Z个并行副本中的Z个副本的集合。提升使得LDPC码能够使用并行编码和/或解码实现来实现，而同时还降低通常与大LDPC码相关联的描述复杂度。经提升的LDPC码的更详细讨论可例如在于2008年3月17日出版的、由Tom Richardson和Ruediger Urbanke撰写的题为“Modern Coding Theory(现代编码理论)”的书中找到，其通过引用整体纳入于此。

[0032] 当处理具有提升大小Z的码字时，LDPC解码器可利用Z个处理元件来并发地对经提升图的所有Z条边执行奇偶校验或变量节点操作。在一些实施例中，可使用Z的因数。具体而言，每个奇偶校验操作可涉及从存储器读取对应软比特值，将该软比特值与关联于该校验

节点的其他软比特值进行组合并将由校验节点操作结果得到的软比特写回存储器。

[0033] 图4是根据一些实施例的通信设备400的框图。通信设备400包括编码器410、解码器420、和收发机430，收发机430经由通信信道传送和/或接收经LDPC编码的码字。编码器410包括存储器412和LDPC编码器414。存储器412可被用来存储要由LDPC编码器414编码的数据(即，信息比特)。LDPC编码器414通过基于LDPC码生成要被传送给另一设备的码字来处理存储在存储器412中的信息比特。对于一些实施例而言，LDPC码可以是经提升的LDPC码。

[0034] 解码器420包括存储器422和LDPC解码器424。存储器422存储经由收发机430接收到的、要被LDPC解码器424解码的码字。LDPC解码器424通过以下操作来处理存储器424中存储的码字：迭代地执行奇偶校验操作，使用LDPC码，以及尝试校正可能接收出错了的任何比特。对于一些实施例而言，LDPC码可以是经提升的LDPC码。对于一些实施例而言，LDPC解码器424可包括多个处理元件来并行执行奇偶校验或变量节点操作。例如，当处理具有提升大小Z的码字时，LDPC解码器424可利用数个(Z个)处理元件来并发地对经提升图的所有Z条边执行奇偶校验操作。在一些实施例中，可使用Z的因数。

[0035] 对于一些实施例而言，可考虑码准循环二进制LDPC码。例如，可使用原型图/基图视角，并且使用Z来表示循环提升的大小。数学上，经循环提升的LDPC码可被视为二进制多项式的群代数模x^Z-1上的码。在此解读下，二进制向量$(b_0,b_1,\cdots,b_{Z-1})$被解读为多项式：

[0036] $$B(x)=\sum_{i=0}^{n-1}b_i x^i \text{ 。}$$

[0037] 因此，乘以x^a给出了：

[0038] $$x^a B(x)=\sum_{i=0}^{n-1}b_i x^{((i+a))Z}=\sum_{i=0}^{n-1}b_{((i-a))Z}x^i$$

[0039] 其对应于通过将$(b_0,b_1,\cdots,b_{Z-1})$向右循环移位a获得的二进制向量：

[0040] $b_{Z-a},b_{Z-a+1},\cdots,b_{Z-1},b_0,b_1,\cdots,b_{Z-1}$。

[0041] 在经提升奇偶校验矩阵表示中，假定没有多重边，则经提升奇偶校验矩阵H的非空条目可被视为整数模Z。码字$C(x)=[C_1(x),C_2(x),\cdots C_n(x)]^T$可被视为n个二进制多项式模$X^Z-1$的向量(n为基图中的变量节点的数目)，其满足：

[0042] $$\sum_{j\in N_i}x^{H_{i,j}}C_j(x)=0$$

[0043] 其中对于每个i，其中N_i表示H的行i中的非空条目的集合。对于经提升奇偶校验矩阵H，使用H(x)来表示二进制多项式模X^Z-1上的矩阵，其中如果$H_{i,j}$为非空，则$H_{i,j}(x)=x^{H_{i,j}}$，并且如果$H_{i,j}$为空，则$H_{i,j}(x)=0$。在多重边的情形中，H的对应条目可被取为一组整数模Z。例如，双重边$H_{i,j}=a,b$可被分解为$H_{i,j}(x)=x^a+x^b$。在后续示例中，将假定不发生多重边。熟悉所述代数的技术人员将容易理解如何将本描述推广到包括多重边。

[0044] 编码涉及从信息比特确定C(x)。H中列子集可被指定为信息列I。如果H具有尺寸m×n，则有n-m个信息列(即，$|I|=n-m$)。对于一些实施例而言，I可对应于集合$I=\{n-m+1,n-m+2,\cdots,n\}$。I在[1,n]中的补被称为奇偶列P。对于一些实施例而言，P可对应于集合$P=\{1,2,\cdots,m\}$。对于一些实施例，LDPC码包括被穿孔的列。这些列不是所传送码字的一部分。在解码器处，与这些节点相关联的对数似然比(LLR)被初始化为0。基传送块长度为n-p，其中p是

被穿孔列的数目，并且码率为(n-m)/(n-p)。二进制信息块大小为(n-m)*Z，并且传送块大小为(n-p)*Z。

[0045] 为了执行此类LDPC码的编码，信息比特被用来针对所有i∈I设置$C_i(x)$。编码过程针对i∈P求解$C_i(x)$，以使得H(x)C(x)＝0。在一些LDPC码中，H中的与P中的元素相关联的一些列可以是度数为1的。与这些列相关联的比特是其他比特的简单奇偶比特。此类比特往往是码中的奇偶比特并且一旦其他比特被确定就被容易地确定。通常关注于对度数为2或以上的奇偶比特的编码。为了标注方便，将假定没有此类度数为1的变量节点。

[0046] 编码过程的第一步往往是计算：

[0047] $$D_i(x)=\sum_{j\in N_i} x^{H_{ij}}C_j(x)$$

[0048] 其中N_i表示H中在行i中有的非空条目的列的集合。假定$D(x)=(D_1(x),\cdots,D_m(x))^T$，并且对于i∈P暂时设$C_i(x)=0$，则D(x)可被重写为D(x)＝H(x)C(x)。令M表示H的通过从P取列来形成的子方阵。进一步，令$C_p(x)$表示C(x)的仅由奇偶元素组成的子向量。然后，编码过程求解以下方程：

[0049] 对于$C_P(X)$，D(x)＝M(x)$C_P(X)$。

[0050] 将观察到，编码过程的复杂度很大程度上取决于求解此方程的复杂度。因此，矩阵M的结构的选取在决定编码复杂度方面具有显著的重要性。常用的编码结构是双对角类型结构，诸如以下结构：

[0051] $$M(x)=\begin{bmatrix}1&0&0&0&0&x\\1&1&0&0&0&0\\0&1&1&0&0&1\\0&0&1&1&0&0\\0&0&0&1&1&0\\0&0&0&0&1&x\end{bmatrix}$$

[0052] 在此矩阵中，双对角结构是明显的。双对角和近上三角结构意味着能应用简单高斯消元规程。在以上示例中，如果每行被其自身和上方行的总和所替代，则结果所得的矩阵是上三角矩阵。此编码系统就能被容易地求解。

[0053] 推广该方法的编码办法如下所述。首先，建立多项式向量$p(x)=(p_1(x),\cdots,p_m(x))$以确定：

[0054] $$E(x)=p(x)D(x)=\sum_{i=1}^{m}p_i(x)D_i(x)$$

[0055] 常常，其中每一个p_i均将具有低权重。注意，此操作可通过对向量D(x)执行桶形移位并将结果异或(XOR)在一起以获得E(x)来执行。向量p(x)被选取为使得p(x)M(x)＝(0,…,0,q(x))，这产出了：

[0056] E(x)＝q(x)$C_m(x)$

[0057] 在先前示例中，对p(x)的对应选取为全1向量。此编码过程的下一步是计算：

[0058] $C_m(x)=q(x)^{-1}E(x)$

[0059] 其中$q^{-1}(x)q(x)=1$。对于本公开的各实施例而言，奇偶校验矩阵被构建成使得$q^{-1}(x)$具有作为低权重多项式的乘积的低复杂度实现。最后，可执行回代步骤以确定剩下的$C_j(x)$。

[0060] 为了解说本文所使用的符号，以下提供包括大小为3×5的基矩阵且Z＝6的示例：

[0061] $$H(x)=\begin{bmatrix}1 & 0 & x^3 & x^1 & x^4\\ 1 & 1 & x^4 & x^3 & x^2\\ 0 & 1 & 1 & x^5 & 1\end{bmatrix}$$

[0062] 码字C(x)＝(C1(x)，…，C5(x))，其中每个Ci(x)为以下形式：

[0063] $$\sum_{i=0}^{5} b_i x^i$$

[0064] 其对应于二进制向量(b0，…，b5)。在此示例中，信息列是C4(x)和C5(x)。令这两个列分别给为二进制向量(1，1，0，1，0，0)和(0，0，0，0，1，1)，从而C4(x)＝1+x+x^3并且C5(x)＝x^4+x^5。

[0065] 计算D(x)，得到：

[0066] $$D(x)=\begin{bmatrix}D_1(x)\\ D_2(x)\\ D_3(x)\end{bmatrix}=\begin{bmatrix}x^1 & x^4\\ x^3 & x^2\\ x^5 & 1\end{bmatrix}\begin{bmatrix}C_4(x)\\ C_5(x)\end{bmatrix}=\begin{bmatrix}x+x^3+x^4\\ x+x^3+x^4\\ 1+x^2+x^4\end{bmatrix}$$

[0067] 其以二进制向量形式为：

[0068] $$D(x)\equiv\begin{bmatrix}(0,1,0,1,1,0)\\ (0,1,0,1,1,0)\\ (1,0,1,0,1,0)\end{bmatrix}=\begin{bmatrix}(0,1,1,0,1,0)+(0,0,1,1,0,0)\\ (1,0,0,1,1,0)+(1,1,0,0,0,0)\\ (1,0,1,0,0,1)+(0,0,0,0,1,1)\end{bmatrix}$$

[0069] 现在得到：

[0070] $$M(x)=\begin{bmatrix}1 & 0 & x^3\\ 1 & 1 & x^4\\ 0 & 1 & 1\end{bmatrix}$$

[0071] 并且想要(针对CP(x)＝[C1(x)，C2(x)，C3(x)]^T)求解：

[0072] D(x)＝M(x)(C1(x)，C2(x)，C3(x))^T.

[0073] 将观察到，M(x)具有双对角结构，其中仅第三列具有大于2的度数。遵循高斯消元办法，左乘以p(x)＝(1，1，1)并且注意到：

[0074] $$(1,1,1)M(x)=(1,1,1)\begin{bmatrix}1 & 0 & x^3\\ 1 & 1 & x^4\\ 0 & 1 & 1\end{bmatrix}=(0,0,1+x^3+x^4)$$

[0075] 因此获得：

[0076] D1(x)+D2(x)+D3(x)＝(1+x^3+x^4)C3(x)

[0077] 因此q(x)＝(1+x^3+x^4)。现在q(x)^2＝q(x^2)＝1+x^6+x^8＝x^8＝x^2，并且因此获得q^{-1}(x)＝x^4q(x)，其导致

[0078] C3(x)＝x^4(1+x^3+x^4)(D1(x)+D2(x)+D3(x))

[0079] ＝(x^1+x^2+x^4)(D1(x)+D2(x)+D3(x))

[0080] ＝(x^1+x^2+x^4)(1+x^2+x^4)

[0081] ＝x^1+x^3+x^5

[0082] 这等效于(0，1，0，1，0，1)。将观察到，多项式q(x)包含项(1+x^3)，其求平方给出(1+x^6)＝0。本公开的各实施例将选取M(x)以使得q(x)＝x^a+(1+x^L)P(x)，其中对于某个正整数k

有$2^k L=Z$，并且P(x)是任意的非零多项式。已知有此时P(x)是单项式的示例。在P(x)并非简单地是单项式时，本公开的各实施例将具有此一般化形式的q(x)。

[0083] 最后，为了完成本示例的编码，使用回代来求解$C_2(x)$和$C_1(x)$。得到$C_2(x)=C_3(x)+D_3(x)=1+x+x^2+x^3+x^4+x^5$并且$C_1(x)=x^3C_3(x)+D_1(x)=1+x+x^2+x^3$。因此，结果所得的码字为：

[0084] $$\begin{bmatrix}(1,1,1,1,0,0)\\(1,1,1,1,1,1)\\(0,1,0,1,0,1)\\(1,1,0,1,0,0)\\(0,0,0,0,1,1)\end{bmatrix}$$

[0085] 图5示出示例性准循环LDPC码的经提升奇偶校验矩阵表示500的奇偶比特部分。矩阵表示500包括8x8矩阵M(x)。这类似于先前的6x6示例，其中行和列的次序倒转。在此示例中，因此该双对角结构看起来是对角和超对角的，并且该矩阵是近下三角而非上三角的。在此情形中，最左列具有度数3。编码可通过首先将M(x)的行求和以获得：

[0086] [1 0 0 0 0 0 0 0]

[0087] 来执行。可确定：

[0088] $$C_1(x)=\sum_{i=1}^{m} D_i(x)$$

[0089] 剩下的$C_i(x)$可容易地通过回代来获得。在此示例中，可在该双对角结构中在第二到第八列中观察到积累链。在积累链上求和导致此特别简单的示例。

[0090] 在此示例中，矩阵M(x)还示出包含Z个环的对应二部图，其中每个环包括m-1个度数为2的变量节点以及单个度数为3的变量节点。如果m很小，则此结构可导致不良性能、慢收敛、以及高差错本底。

[0091] 图6示出另一示例性准循环LDPC码的经提升奇偶校验矩阵表示600的奇偶比特部分。矩阵表示600包括8x8矩阵M(x)，其中0、a和b模Z都相异。在此情形中，将M(x)的各行求和产生：

[0092] $[1+x^a+x^b\ 0\ 0\ 0\ 0\ 0\ 0\ 0]$

[0093] 因此基于式[1]可确定：

[0094] $$(1+x^a+x^b)C_1(x)=\sum_{i=1}^{m} D_i(x)$$

[0095] 为了求解$C_1(x)$，必须首先对$(1+x^a+x^b)$求逆。为了实现低复杂度，使该逆具有低权重会是优选的。因此，a和b可被相应选取以促成这一点。更具体地，存在两个观察可帮助选取a和b。第一个观察是一般化关系：

[0096] $$\left(\sum_{i=1}^{k} x^{a_i}\right)^2=\sum_{i=1}^{k} x^{2a_i}$$

[0097] 第二个观察是如果a和b两者均整除Z(例如，假定d>1是最大公约数)，则该问题等同于在二进制多项式环模$x^{Z/d}-1$中对$(1+x^{a/d}+x^{b/d})$求逆。然而，注意到，如果发生这种情况，则矩阵M表示d个不相交的子图。

[0098] 现在，假定$Z=2^k L$。这产出了方程：$(1+x^L)^{2^k}=0$，或者更一般地对于$l\in\{1,2,\ldots,$

k}有$(1+x^{2^l L})^{2^{k-l}}=0$。因此，如果a＝$2^1$L或b＝$2^1$L、或a-b＝$2^1$L，则可容易地对$(1+x^a+x^b)$求逆。例如，如果k＝3并且a＝L，则该方程变为：

[0099] $(1+x^{4a}+x^{4b})(1+x^{2a}+x^{2b})(1+x^a+x^b)(1+x^a+x^b)=x^{8b}$

[0100] 从此方程，看到$(1+x^a+x^b)$的逆可使用简单的规程来获得，其涉及在右边乘以前3个因子并随后对结果循环移位。

[0101] 相应地，此编码操作的主要困难可被约化为对M(x)的行列式求逆。一般而言，二进制多项式仅当其权重是奇数的情况下才是可逆的。这限制了M(x)的可能结构。注意，以上规程可被用来对以下形式的任何多项式求逆：

[0102] $q(x)=x^a+(1+x^L)P(x)$ [2]

[0103] 其中P(x)是任意的非零多项式，a是任意的，并且对于某个正整数k，有2^kL模Z＝0。则$q(x^{2^k})=x^{2^k a}$。由于$q(x^{2^k})=q(x^{2^{k-1}})q(x^{2^{k-2}})\ldots q(x)^2$，获得q(x)的逆为$x^{-2^k a}q(x^{2^{k-1}})q(x^{2^{k-2}})\ldots q(x)$。对于具有近上三角或下三角形式的双对角的矩阵而言，通过以上运算获得的q(x)(直到单项式因子)是M(x)的行列式(det)。因此，对于一些实施例，矩阵M(x)可被构造成使得det M(x)采取式[2]的形式。

[0104] 图7示出图10中给出的具有码率r＝27/30的示例性LDPC码的经提升奇偶校验矩阵表示700的奇偶比特部分。编码操作可通过首先设置$p(x)=(1,1,(1+x^{135}),(1+x^{113}+x^{135}))$以产生下式来执行：

[0105] $E(x)=D_1(x)+D_2(x)+(1+x^{135})D_3(x)+(1+x^{113}+x^{135})D_4(x)$

[0106] 随后可验证$q(x)=(1+x^{13}+x^{58}+x^{90}+x^{135}+x^{203}+x^{225})$，由此：

[0107] $E(x)=(1+x^{13}+x^{58}+x^{90}+x^{135}+x^{203}+x^{225})C^4(x)$

[0108] 得到$q(x)=x^{203}+(1+x^{45})(x^{13}+(1+x^{45})(1+x^{135}))=x^{203}+(1+x^{45})P(x)$，其中$P(x)=x^{13}+(1+x^{45})(1+x^{135})=1+x^{13}+x^{45}+x^{135}+x^{180}$，从而可对$C_4(x)$求解为：

[0109] $C_4(x)=(x^{228}+x^{288}+x^{48})(1+x^{26}+x^{116}+x^{180}+x^{270}+x^{46}+x^{90})(1+x^{13}+x^{58}+x^{90}+x^{135}+x^{203}+x^{225})E(x)$

[0110] 注意，在此示例中发生了一些简化，并且事实上，以上乘积中的中间因子可被进一步简化，这是因为P(x)内部发生的一些附加项的形式的原因。最终，通过回代求解，以完成编码，得到：

[0111] $C_3(x)=x^{328}C_4(x)+x^{238}D_4(x)$

[0112] $C_2(x)=x^{241}C_3(x)+x^{119}D_3(x)+x^{119}D_4(x)$

[0113] $C_1(x)=x^{16}C_2(x)+x^{13}C_4(x)+D_1(x)$

[0114] 图8示出图11中给出的具有码率r＝13/15的示例性LDPC码的经提升奇偶校验矩阵表示800的奇偶比特部分。编码操作可通过首先设置$p(x)=(1,1,1,1)$以产生下式来执行：

[0115] $E(x)=D_1(x)+D_2(x)+D_3(x)+D_4(x)$

[0116] 随后可验证$q(x)=(1+x^{45}+x^{119})$，由此：

[0117] $E(x)=(1+x^{45}+x^{119})C_4(x)$

[0118] 对$C_4(x)$求解产出：

[0119] $C_4(x)=x^{128}(1+x^{180}+x^{116})(1+x^{90}+x^{238})(1+x^{45}+x^{119})E(x)$

[0120] 最终，可通过回代获得$C_1(x),\ldots,C_3(x)$。

[0121] 图9示出图12中给出的具有码率r＝21/28的示例性LDPC码的经提升奇偶校验矩阵表示900的奇偶比特部分。编码操作可通过首先设置$p(x)=(1,1,1,1,x^{2}+x^{47},x^{2}+x^{47},x^{2}+x^{47},x^{2}+x^{47})$以产生下式来执行：

[0122] $E(x)=D_1(x)+D_2(x)+D_3(x)+D_4(x)+(x^{2}+x^{47})(D_5(x)+D_6(x)+D_7(x)+D_8(x))$

[0123] 随后可验证$q(x)=(x^{2}+x^{92}+x^{261})$，由此：

[0124] $E(x)=(x^{2}+x^{92}+x^{261})C_8(x)$

[0125] 对C8(x)求解产生：

[0126] $C_8(x)=(x^{42}+x^{222}+x^{200})(1+x^{90}+x^{259})E(x)$

[0127] 最终，可通过回代获得$C_1(x),\ldots,C_7(x)$。

[0128] 在所给出的所有示例中，假定了循环提升。所给出的概念可被推广到匹配式提升类。一般的匹配式提升使用阶数与提升大小相同的群的提升。在循环提升的情形中，群是循环群。匹配式提升的其他示例可使用循环群或任意有限群的乘积。在此广义设置中，群G由Z个元素$g_0,g_1,\ldots,g_{z-1}$以及满足群的众所周知的定义的乘法规则$g_ig_j=g_k$构成。每个群具有幺元，将其取为g_0。G上的经匹配式提升的二进制LDPC码可被解读为由形式为$\sum_{i=0}^{Z-1}b_ig_i$的元素构成的群环上的码。环中的加法对应于对应系数的加法，如同$\sum_{i=0}^{Z-1}b_ig_i+\sum_{i=0}^{Z-1}c_ig_i=\sum_{i=0}^{Z-1}(b_i+c_i)g_i$。乘法基于群乘法，如同$(\sum_{i=0}^{Z-1}b_ig_i)(\sum_{i=0}^{Z-1}c_ig_i)=\sum_{i=0}^{Z-1}d_ig_i$，其中$d_i=\sum_{j,k:g_jg_k=g_i}b_jc_k$。在循环提升的情形中，可简单地用$x^i$标识$g_i$并且群环中的乘法是模$x^Z-1$多项式乘法。如果群G是交换的，这意味着对于所有i、j，有$g_ig_j=g_jg_i$，则在广义群环中恒等式$q(x^2)=q(x)^2$一般成立。更具体地，$(\sum_{i=0}^{Z-1}b_ig_i)^2=\sum_{i=0}^{Z-1}b_i(g_i)^2$成立。因此，上述用于简单编码的构造推广到任意交换匹配式提升的情形。简化条件是编码矩阵M的行列式采取形式$g_a+(g_0+g_L)P$，其中P是群环的任意元素并且g_L对于某个正整数k具有属性$g_L^{2^k}=g_0$。

[0129] 在以上示例中，编码子矩阵直到行和/或列的置换为止为近上(或下)三角。换言之，M中次对角线以下的所有元素为0。此类构造涉及M中至少一个变量节点的度数为2。在要求非常深的差错本底的一些应用中，可期望最小度数大于2。在此情形中，对M求逆通常比以上给出的示例更复杂。然而，将观察到，主要的编码问题与对M求逆有关并且可通过确保M的行列式在准循环提升的情形中具有期望形式即$x^a+(1+x^L)P(x)$并且在任意交换群匹配式提升的情形中具有形式$g_a+(g_0+g_L)P$来使其简单。

[0130] 在本公开的各实施例中，经提升LDPC码的码字可被视为大小为Z×n的二维的二进制阵列，其中n是基(传输)块长度。对于一些实施例而言，所提议的码被定义为使得Z＝360。在每个星座中，可每次每维取k个比特(例如，对于1024QAM，k＝5)。此外，k是360的因数，并且可按列一次取k个比特，由此生成360/k维或180/k个码元每列。由此应注意，在感兴趣的情形中，对于集合$k\in\{1,2,3,4,5,6\}$，k是60的因数。

[0131] 图10、11和12分别示出根据一些实施例的示例性奇偶校验矩阵1000、1100和1200。在奇偶校验矩阵1000、1100和1200中的每一者中，顶行索引H的列。第二行指示信息(1)和校验(0)列。第三行指示被传送列(1)和被穿孔列(0)。

[0132] 注意，分别与具有码率r＝27/30和r＝13/15的LDPC码相关联的奇偶校验矩阵1000和1100是系统性的。然而，与具有码率r＝21/28的LDPC码相关联的奇偶校验矩阵1200具有被穿孔的信息列，由此不是完全系统性的。

[0133] 图13是根据一些实施例的通信设备1300的框图。通信设备1300包括收发机1310、处理器1320和存储器1330。收发机1310可被用于向和/或从通信设备1300传达数据。例如，收发机1310可在通信设备1300与CPU之间接收和/或传送信息比特。编码器接口1310还可在通信设备1300与网络中的另一通信设备之间输出和/或接收LDPC码字。

[0134] 存储器1330可包括数据存储1332，数据存储1332可被用作存储收到信息比特和/或码字的本地高速缓存。此外，存储器1330还可包括非瞬态计算机可读存储介质(例如，一个或多个非易失性存储器元件，诸如EPROM、EEPROM、闪存存储器、硬盘驱动器、等等)，其可存储以下软件模块：

[0135] • LDPC编码模块1334，其使用LDPC码对一组信息比特进行编码以产生码字；以及

[0136] • LDPC解码模块1336，其使用LDPC码对LDPC码字进行解码。

[0137] 每个软件模块可以包括指令，这些指令在由处理器1320执行时可以使编码器1300执行相应的功能。由此，存储器1330的非瞬态计算机可读存储介质可包括用于执行LDPC编码操作(例如，如以上关于图5-12描述的)的指令。应注意，虽然模块1334-1336被描绘为存储器1330中的软件，但这些模块中的任一者可以用硬件、软件、或前述的组合来实现。

[0138] 处理器1520(其耦合在编码器接口1510与存储器1530之间)可以是能够执行存储在解码器1500中(例如，存储器1530内)的一个或多个软件程序的指令的脚本的任何合适的处理器。例如，处理器1520可执行LDPC编码模块1534、CW穿孔模块1536、和/或LDPC解码模块1538。

[0139] 处理器1320(其耦合在编码器接口1310与存储器1330之间)可以是能够执行存储在解码器1300中(例如，存储器1330内)的一个或多个软件程序的指令的脚本的任何合适的处理器。例如，处理器1320可执行LDPC编码模块1334和/或LDPC解码模块1336。

[0140] LDPC编码模块1334可被处理器1320执行以使用LDPC码对信息比特进行编码以产生码字。例如，处理器1320在执行LDPC编码模块1334时可基于由LDPC编码模块1334与对应接收设备的解码模块共享的LDPC码来对信息比特执行LDPC编码操作。每个码字可包括原始信息比特以及可被用来对原始信息比特执行奇偶校验和/或恢复原始信息比特的一组奇偶比特。

[0141] 对于一些实施例而言，LDPC码可以是基于准循环提升的经提升LDPC码以降低和/或最小化编码复杂度(例如，如以上关于图5-12描述的)。例如，LDPC码可包括数个奇偶比特以及用以确定这些奇偶比特的值的子矩阵。具体地，LDPC码可以是阶数为Z(即，对应于提升的大小)的经匹配式提升的LDPC码。子矩阵的行列式可以是以下形式的多项式：$g_a+(g_0+g_L)P$，其中g_0是群的幺元，$g_0=g_L^{2^k}$，并且P是与提升群相关联的二进制群环的任意非零元素。对于一些实施例而言，提升群可以是循环群，其中g_i可用x^i来标识。相应地，子矩阵的行列式可以是以下形式：$x^a+(1+x^L)P(x)$，其中P(x)具有至少两项并且2^kL模Z＝0。

[0142] LDPC解码模块1336可被处理器1320执行以使用LDPC码对LDPC码字进行解码。如上所述，LDPC码可以是经提升(例如基于准循环提升)的LDPC码。

[0143] 在说明书前述篇幅中，本发明各实施例已参照其具体示例性实施例进行了描述。

然而将明显的是，可对其作出各种修改和改变而不会脱离如所附权利要求中所阐述的本公开更宽泛的范围。

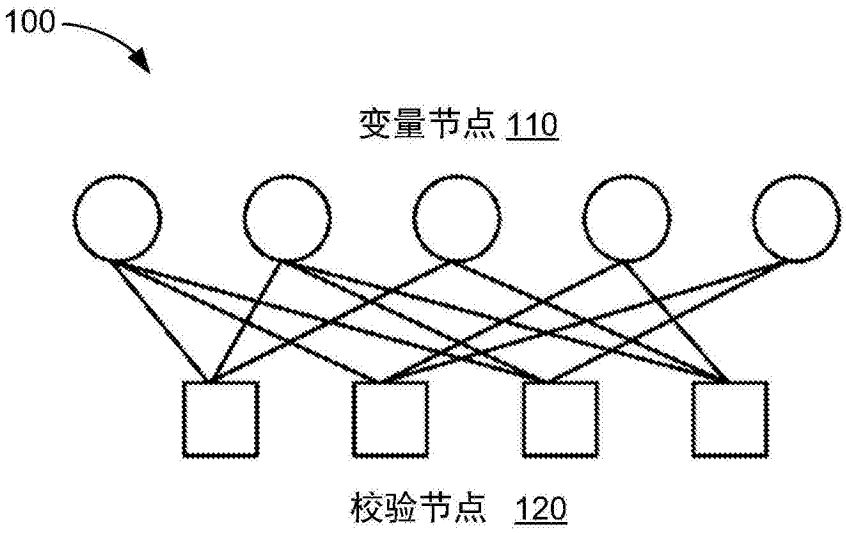

100
变量节点 110
校验节点 120

图1A

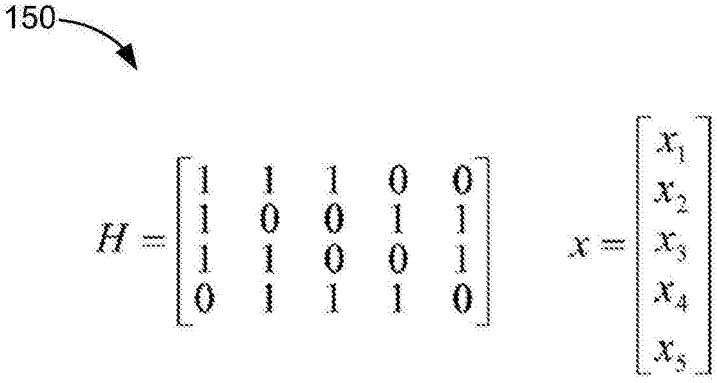

150
$H=\begin{bmatrix}1&1&1&0&0\\1&0&0&1&1\\1&1&0&0&1\\0&1&1&1&0\end{bmatrix}$
$x=\begin{bmatrix}x_1\\x_2\\x_3\\x_4\\x_5\end{bmatrix}$

图1B

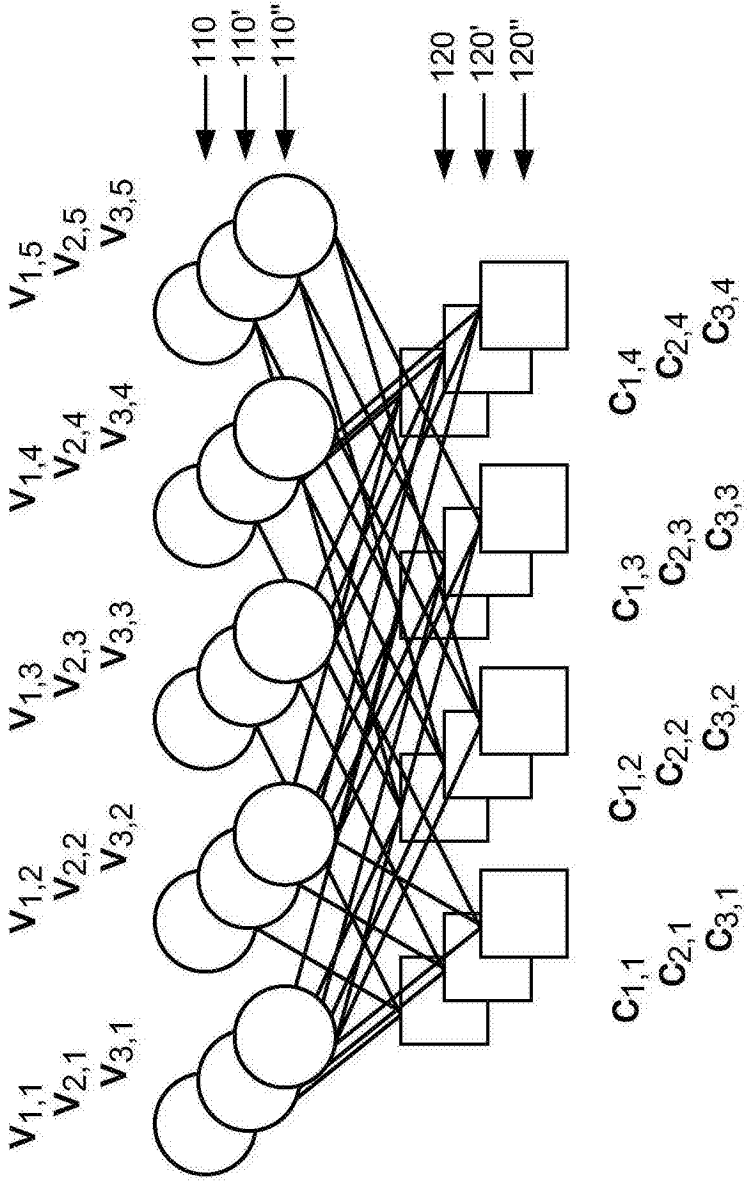

110
110'
110''
120
120'
120''
v1,5
v2,5
v3,5
v1,4
v2,4
v3,4
v1,3
v2,3
v3,3
v1,2
v2,2
v3,2
v1,1
v2,1
v3,1
c1,4
c2,4
c3,4
c1,3
c2,3
c3,3
c1,2
c2,2
c3,2
c1,1
c2,1
c3,1

图2

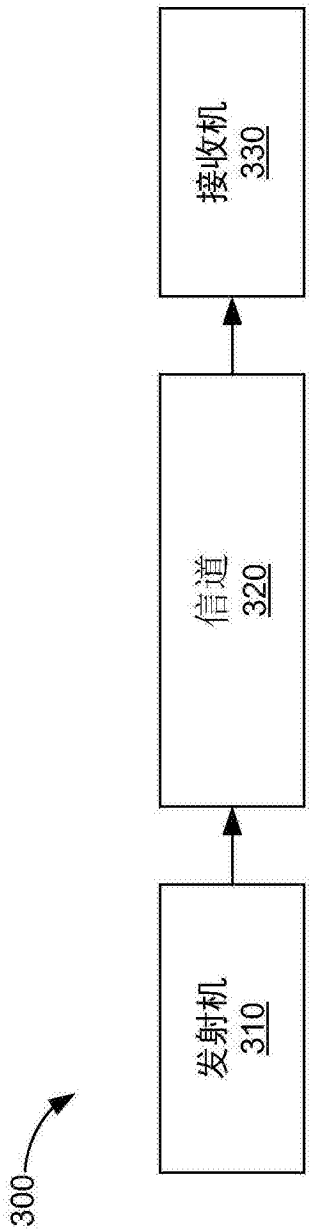


图3

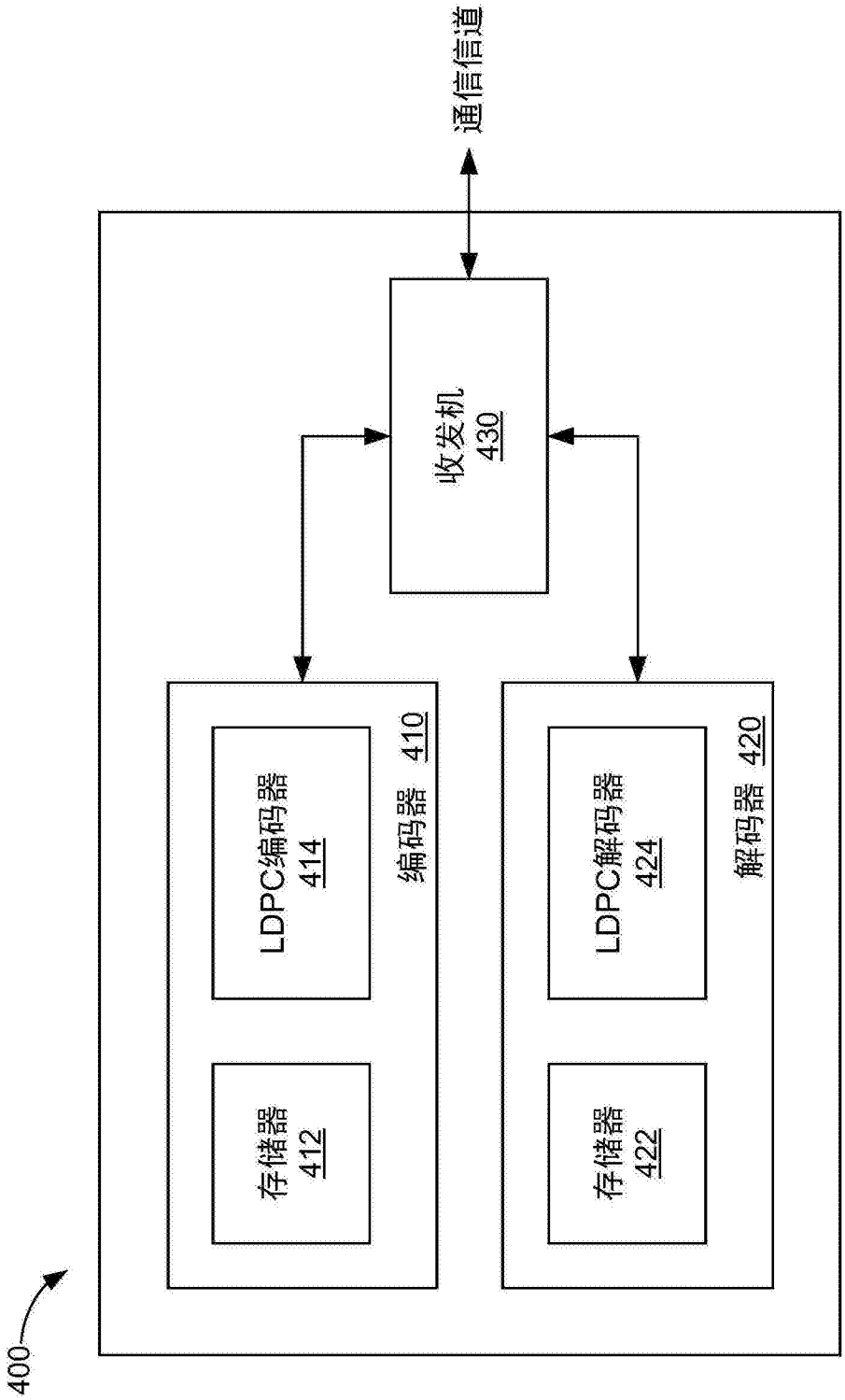

通信信道
收发机
430
LDPC编码器
414
存储器
412
编码器 410
LDPC解码器
424
存储器
422
解码器 420
400

图4

500

$$M(x)=\begin{bmatrix} x & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \\ x & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

图5

600

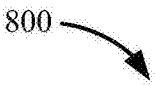
$$M(x)=\begin{bmatrix} x^{a} & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \\ x^{b} & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

图6

700

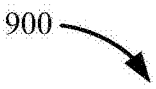
$$M(x)=\begin{bmatrix} 1 & x^{16} & 0 & x^{13} \\ 1 & x^{241} & x^{235} & x^{58} \\ 0 & x^{241} & x^{122} & 1 \\ 0 & 0 & x^{122} & x^{90} \end{bmatrix}$$

图7



$$M(x)=\begin{bmatrix}1 & 0 & 0 & x^{45}\\ 1 & x^{241} & 0 & 0\\ 0 & x^{241} & x^{122} & x^{119}\\ 0 & 0 & x^{122} & 1\end{bmatrix}$$

图8



$$M(x)=\begin{bmatrix}1 & 0 & 0 & 0 & 0 & 0 & x^{2} & 0\\ 1 & x^{119} & 0 & 0 & 0 & 0 & 0 & 0\\ 0 & x^{119} & x^{238} & 0 & 0 & 0 & 0 & x^{261}\\ 0 & 0 & x^{238} & 0 & 0 & 0 & x^{47} & 0\\ 0 & 0 & 0 & 1 & 0 & 0 & 1 & x^{45}\\ 0 & 0 & 0 & 1 & x^{119} & 0 & 0 & 0\\ 0 & 0 & 0 & 0 & x^{119} & x^{238} & 0 & 0\\ 0 & 0 & 0 & 0 & 0 & x^{238} & 0 & 1\end{bmatrix}$$

图9

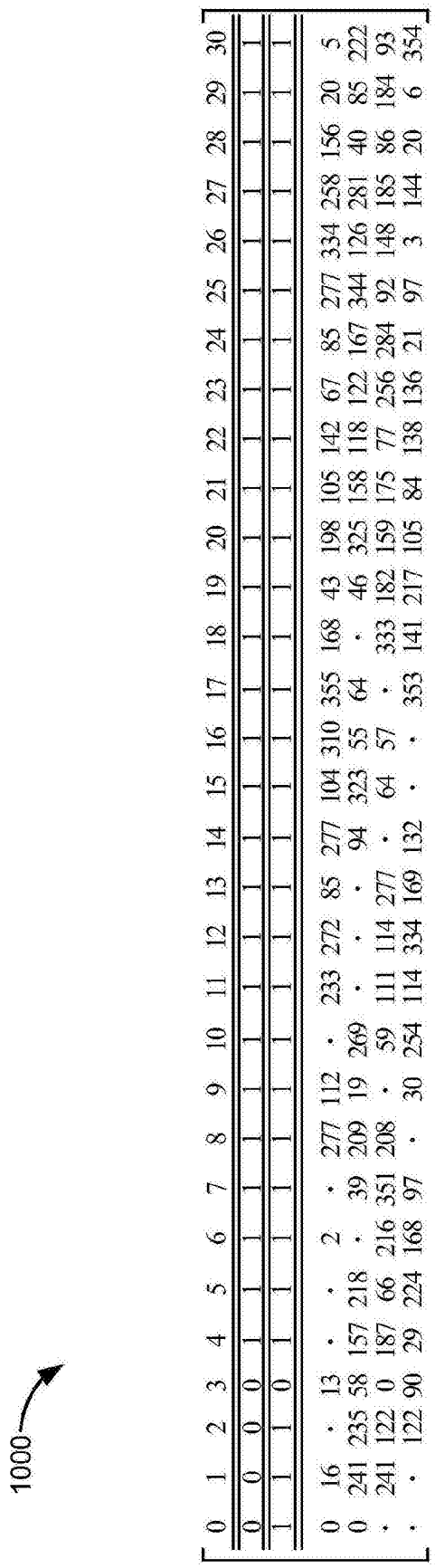

1000
0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28 29 30
0 0 0 0 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
0 16 · 13 · · 2 · 277 112 · 233 272 85 · 277 104 310 355 168 43 198 105 142 67 85 277 334 258 156 20 5
0 241 235 58 157 218 · 39 209 19 269 · · · 94 323 55 64 · 46 325 158 118 122 167 344 126 281 40 85 222
· 241 122 0 187 66 216 351 208 · 59 111 114 277 · 64 57 · 333 182 159 175 77 256 284 92 148 185 86 184 93
· · 122 90 29 224 168 97 · 30 254 114 334 169 132 · · 353 141 217 105 84 138 136 21 97 3 144 20 6 354

图10

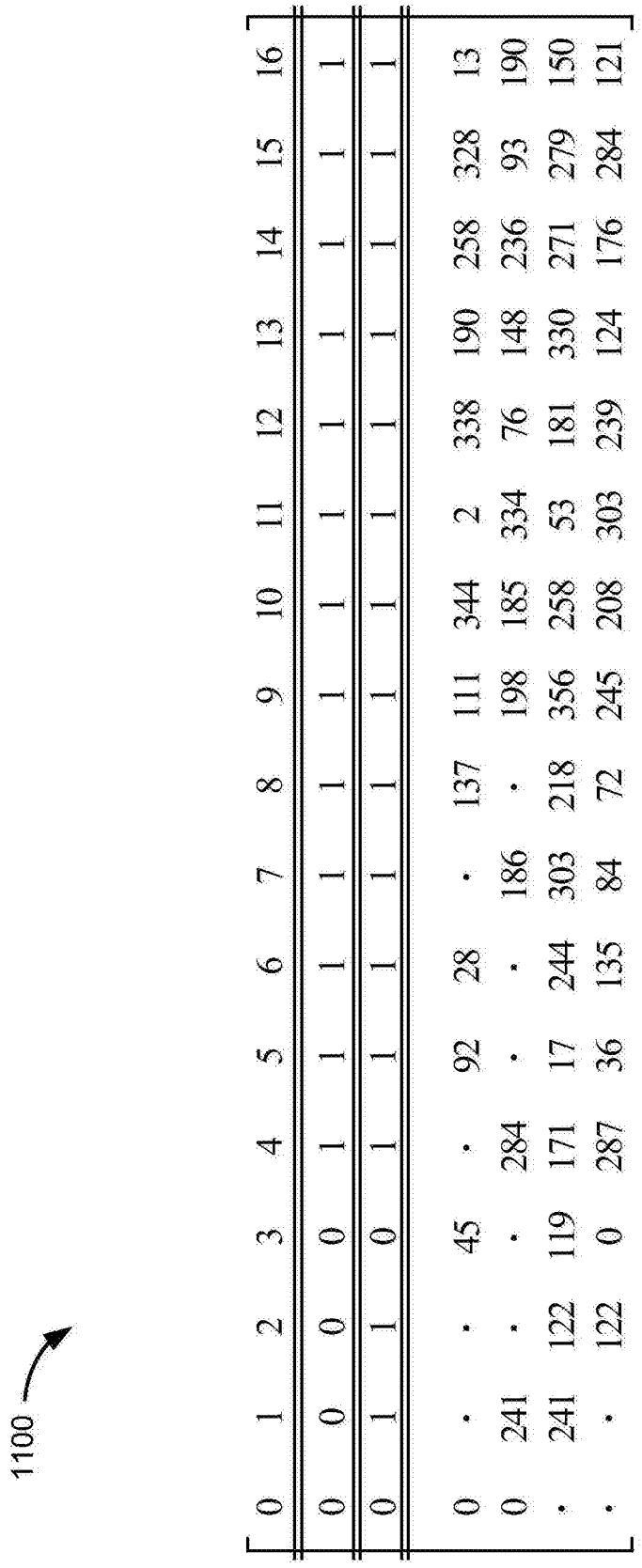

1100
0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16
0 0 0 0 1 1 1 1 1 1 1 1 1 1 1 1 1
0 1 1 0 1 1 1 1 1 1 1 1 1 1 1 1 1
0 · · 45 · 92 28 · 137 111 344 2 338 190 258 328 13
0 241 · · 284 · · 186 · 198 185 334 76 148 236 93 190
· 241 122 119 171 17 244 303 218 356 258 53 181 330 271 279 150
· · 122 0 287 36 135 84 72 245 208 303 239 124 176 284 121

图11

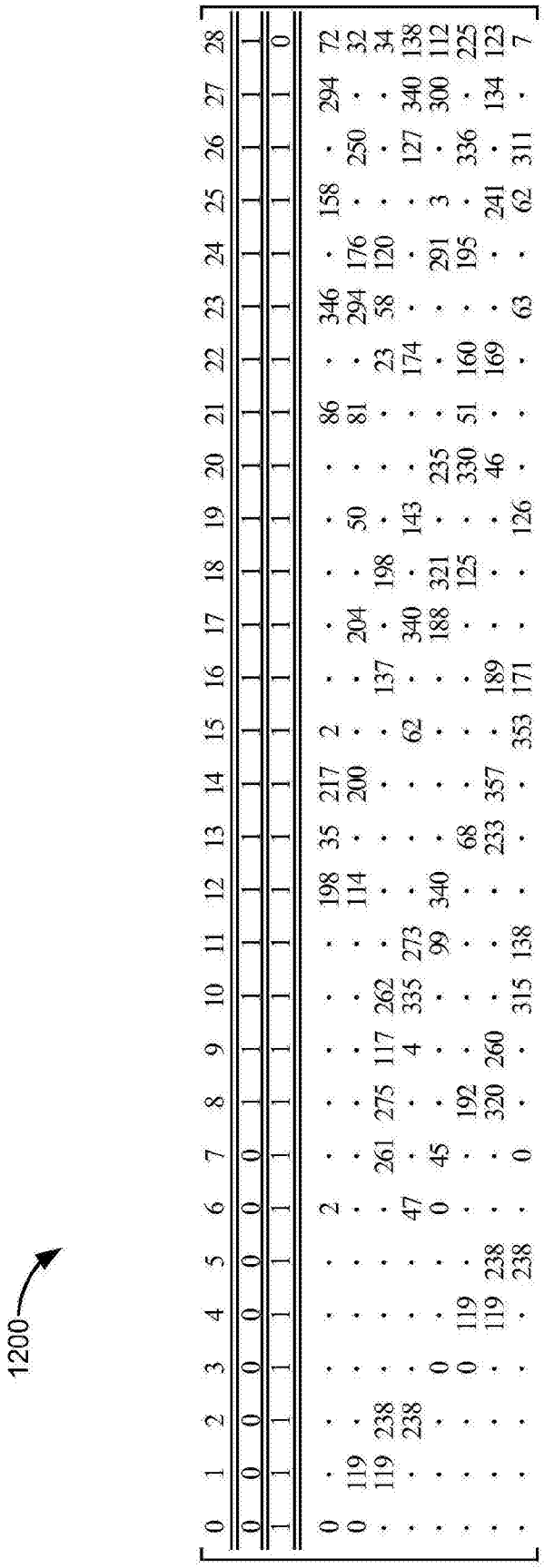

1200
0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28
0 0 0 0 0 0 0 0 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 0
0 . . . . . 2 . . . . . 198 35 217 2 . . . . 86 . 346 . 158 . 294 72
0 119 . . . . 114 . 200 . . 204 . 50 . 81 . 294 176 . 250 . 32
. 119 238 . . . . . 261 275 117 262 . . . . 137 . 198 . . 23 58 120 . . . 34
. . 238 . . . . 47 . . 4 335 273 . . . 62 . 340 . 143 . . 174 . . . 127 340 138
. . . 0 . . 0 45 . . . . 99 340 . . . . 188 321 . 235 . . . 291 3 . 300 112
. . . . 0 119 . . 192 . . . . 68 . . . . 125 . 330 51 160 . . 195 . 336 . 225
. . . . . 119 238 . . 320 260 . . . 233 357 . 189 . . 46 . 169 . . . 241 . 134 123
. . . . . 238 . 0 . . . 315 138 . . . 353 171 . . 126 . . . 63 . . 62 311 . 7

图12

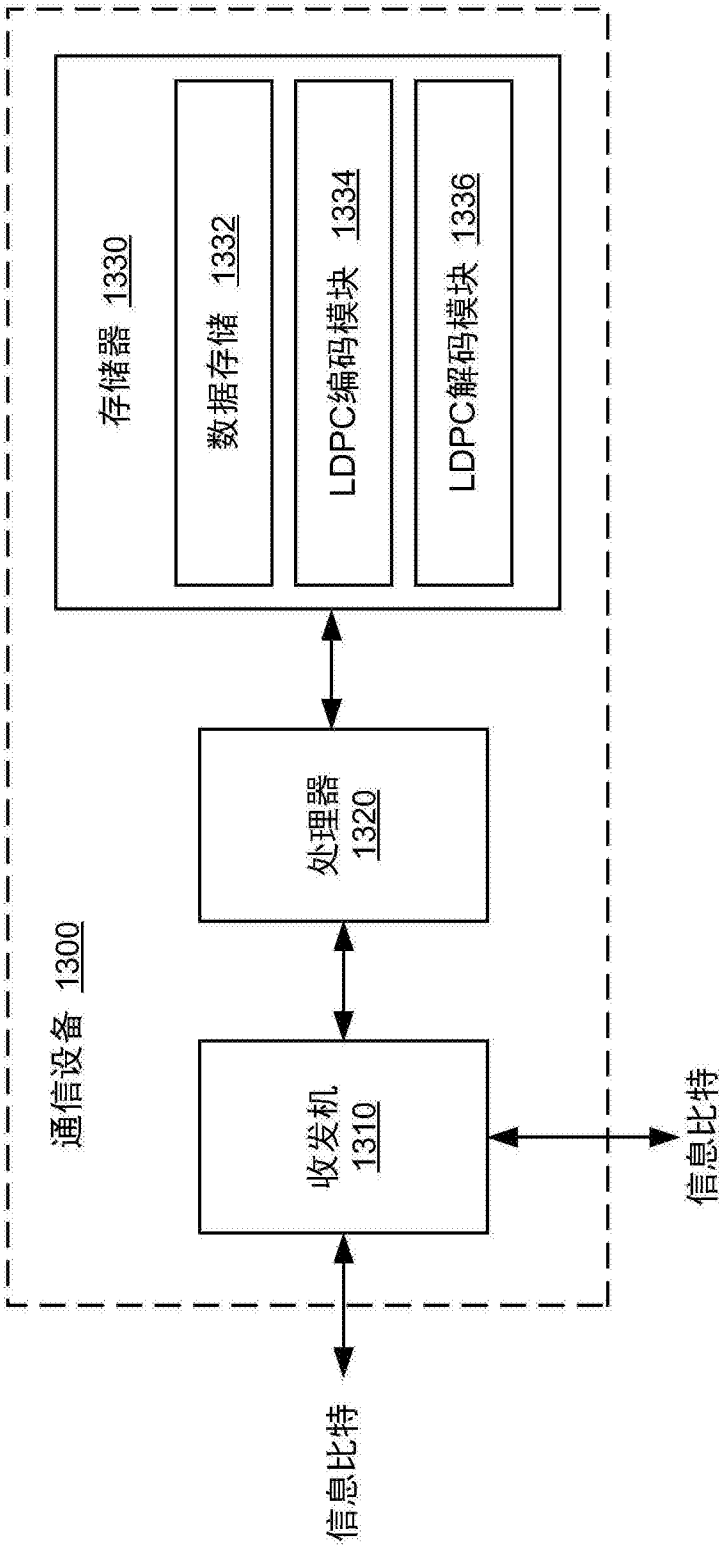

通信设备 1300
存储器 1330
数据存储 1332
LDPC编码模块 1334
LDPC解码模块 1336
处理器 1320
收发机 1310
信息比特
信息比特

图13