

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 25 日 (25.06.2020)



(10) 国际公布号
WO 2020/125792 A1

(51) 国际专利分类号:
H04J 3/06 (2006.01) **H04L 12/875** (2013.01)

(21) 国际申请号: PCT/CN2019/127322

(22) 国际申请日: 2019 年 12 月 23 日 (23.12.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811573811.5 2018 年 12 月 21 日 (21.12.2018) CN

(71) 申请人: 深圳市中兴微电子有限公司
(**SANECIPS TECHNOLOGY CO., LTD.**) [CN/CN];
中国广东省深圳市南山区西丽街道留仙大道
中兴工业园, Guangdong 518055 (CN)。

(72) 发明人: 李龙龙 (**LI, Longlong**); 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。

(74) 代理人: 北京品源专利代理有限公司 (**BEYOND ATTORNEYS AT LAW**); 中国北京市海淀区莲花池东路 39 号西金大厦 6 层, Beijing 100036 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** DATA OUTPUT METHOD AND APPARATUS, AND STORAGE MEDIUM AND DEVICE

(54) 发明名称: 数据输出方法及装置、存储介质及设备

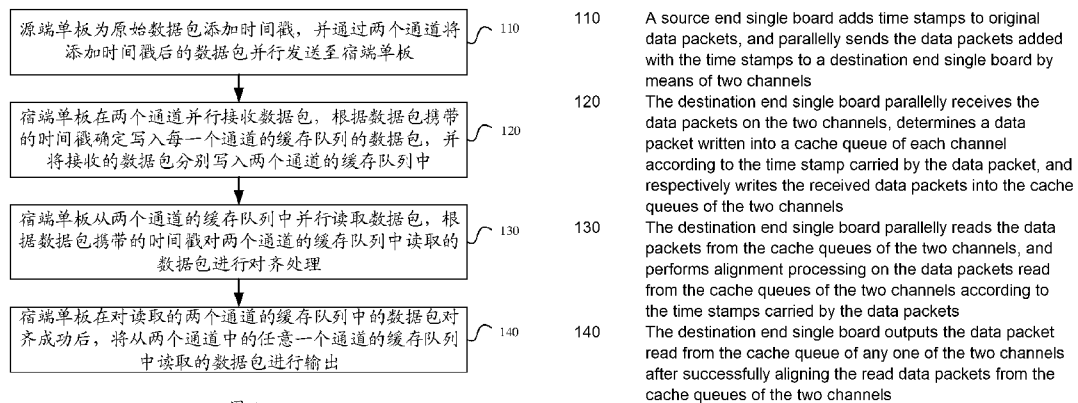


图 1

(57) **Abstract:** Disclosed are a data output method and apparatus. The data output method comprises: a source end single board adds time stamps to original data packets, and parallelly sends the data packets added with the time stamps to a destination end single board by means of two channels; the destination end single board parallelly receives the data packets on the two channels, determines a data packet written into a cache queue of each channel according to the time stamp carried by the data packet, and respectively writes the received data packets into the cache queues of the two channels; the destination end single board parallelly reads the data packets from the cache queues of the two channels, and performs alignment processing on the data packets read from the cache queues of the two channels according to the time stamps carried by the data packets; and the destination end single board outputs the data packet read from the cache queue of any one of the two channels after successfully aligning the read data packets from the cache queues of the two channels.

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 本文公开了一种数据输出方法及装置。所述数据输出方法包括: 源端单板为原始数据包添加时间戳, 并通过两个通道将添加时间戳后的数据包并行发送至宿端单板; 宿端单板在两个通道并行接收数据包, 根据数据包携带的时间戳确定写入每一个通道的缓存队列的数据包, 并将接收的数据包分别写入两个通道的缓存队列中; 宿端单板从两个通道的缓存队列中并行读取数据包, 根据所述数据包携带的时间戳对两个通道的缓存队列中读取的数据包进行对齐处理; 宿端单板在对读取的两个通道的缓存队列中的数据包对齐成功后, 将从两个通道中的任意一个通道的缓存队列中读取的数据包进行输出。

数据输出方法及装置、存储介质及设备

本申请要求在 2018 年 12 月 21 日提交中国专利局、申请号为 201811573811.5 的中国专利申请的优先权，该申请的全部内容通过引用结合在本申请中。

技术领域

本公开涉及光传输网技术领域，例如涉及一种数据输出方法及装置、存储介质及设备。

背景技术

光传输网（Optical Transport Network, OTN）的下背板交换，能够集 OTN 与分组交换于同一平台，可为运营商在网络设计和成本优化方面提供最大的灵活性，可以通过交换接入（Switch Access, SA）接口完成时分复用（Time Division Multiplexing, TDM）包交换。

网络处理器（Network Processor, NP）对接的包交换是通过以太网包的交换实现的，接口只能采用 Interlaken 接口实现。分组光传输网（Packet Optical Transport Network, POTN）技术是基于 OTN 技术上的具有分组交换和传输能力的一种技术，它是将分组传送网（Packet Transport Network, PTN）和 OTN、分组、TDM、包交换等全部优势集中到同一个设备中，实现多颗粒的交换，对多种技术进行深层次的融合达到完美，其中的交叉板采用 Interlaken 接口实现交叉。

但是在第五代移动通信技术（5th-Generation, 5G）前传网络中，对 TDM 包的交换传输延时性能、传输数据可靠性提出了更高的要求。

发明内容

本公开提供一种数据输出方法及装置、存储介质及设备，能够提高数据传输的可靠性。

在一实施例中，本公开实施例提供了一种数据输出方法，包括：

源端单板为原始数据包添加时间戳，并通过两个通道将添加时间戳后的数据包并行发送至宿端单板；

所述宿端单板在所述两个通道并行接收所述数据包，根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中；

所述宿端单板从所述两个通道的缓存队列中并行读取数据包，根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理；

所述宿端单板在对读取的所述两个通道的缓存队列中的数据包对齐成功后，将从所述两个通道中的任意一个通道的缓存队列中读取的数据包进行输出。

在一实施例中，本公开实施例提供了一种数据输出装置，包括：

源端单板处理模块，设置为为原始数据包添加时间戳，并通过两个通道将添加所述时间戳后的数据包并行发送至宿端单板处理模块；

所述宿端单板处理模块，设置为在所述两个通道并行接收所述数据包，根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中；从所述两个通道的缓存队列中并行读取所述数据包，根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理；在对读取的所述两个通道的缓存队列中的数据包对齐成功后，将从所述两个通道中的任意一个通道的缓存队列中读取的数据包进行输出。

在一实施例中，本公开实施例提供了一种计算机可读存储介质，所述计算机可读存储介质存储有一个或者多个程序，所述一个或者多个程序可被一个或者多个处理器执行，以实现上述的方法。

在一实施例中，本公开实施例提供了一种设备，包括：存储器、处理器及存储在所述存储器上并可在所述处理器上运行的计算机程序，所述处理器执行所述计算机程序时实现上述的方法。

附图说明

图 1 为本公开实施例的一种数据输出方法流程图；

图 2 为本公开实施例的一种 TDM 包中携带时间戳的示意图；

图 3 为本公开实施例的一种数据输出装置示意图；

图 4 为本公开示例 1 的一种数据输出装置示意图；

图 5 为本公开实施例的一种设备的结构示意图。

具体实施方式

下文中将结合附图对本公开的实施例进行详细说明。在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互任意组合。

实施例 1

如图 1 所示，本公开实施例提供了一种数据输出方法，包括：

步骤 110，源端单板为原始数据包添加时间戳，并通过两个通道将添加时间戳后的数据包并行发送至宿端单板。

步骤 120，所述宿端单板在所述两个通道并行接收所述数据包，根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中。

步骤 130，所述宿端单板从所述两个通道的缓存队列中并行读取数据包，根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理。

步骤 140，所述宿端单板在对读取的所述两个通道的缓存队列中的数据包（也称为两个通道的读缓存操作）对齐成功后，将从所述两个通道中的任意一个通道的缓存队列中读取的数据包进行输出。

在一实施例中，读缓存操作可以理解为读取所述两个通道的缓存队列中的数据包的操作。

在上述实施方式中，源端单板通过在原始数据包中添加时间戳为宿端单板的并行接收提供了数据对齐的参考依据。宿端单板在两个通道并行接收数据包，根据所述数据包携带的时间戳对写缓存和读缓存的操作进行控制。在读缓存时，通过检查两个通道读取的数据包携带的时间戳是否相同可以判断两个通道读出的数据包是否对齐。在两个通道的读操作对齐后，任意一个通道可以作为当前的工作通道，另一个通道可以作为备用通道。当工作通道发生故障时，由于两个通道读取的数据是一致的，因此可以达到无缝切换工作通道和备用通道，从

而满足 5G 前传网络对通信延时和可靠性的要求。

在一种实施方式中，所述数据包包括：时分复用 TDM 数据包；

在一种实施方式中，所述为原始数据包添加时间戳，包括：在 TDM 数据包的包头添加时间戳；

其中，如图 2 所示，TDM 数据包包括：包头和负载；其中，包头包括 16 比特的时间戳和 16 比特的开销（Overhead，OH）；

在一种实施方式中，所述两个通道均为高速数据传输 Interlaken 通道；其中，Interlaken 是一种高速通道化的接口协议；

在一种实施方式中，所述根据接收的所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将所述数据包分别写入所述两个通道的缓存队列中，包括：

针对每一个通道，当所述通道接收到的数据包的时间戳从最大值变为最小值时，将接收携带所述最小值时间戳的数据包的时刻作为参考时刻，将在所述参考时刻之前接收的所有数据包写入该通道的缓存队列中；

在一种实施方式中，所述根据所述数据包携带的时间戳对两个通道的缓存队列中读取的数据包进行对齐处理，包括：

当两个通道的缓存队列中允许读取的数据包的数量均达到或超过读取阈值时，同时读取两个通道的缓存队列，当从两个通道的缓存队列中读取的前 n 个数据包携带的时间戳相同时，确定两个通道的缓存队列中读取的数据包对齐；

其中，n 可以取值为 1，或 2 或 3 或其他正整数数值。

在一种实施方式中，所述根据所述数据包携带的时间戳对两个通道的缓存队列中读取的数据包进行对齐处理，还包括：

当所述两个通道中的一个通道的缓存队列中允许读取的数据包的数量达到或超过读取阈值，而所述两个通道中的另一个通道的缓存队列中允许读取的数据包的数量为零时，确定两个通道的读缓存操作不满足对齐条件；

在一种实施方式中，所述根据接收的所述数据包携带的时间戳确定写入所述两个通道的缓存队列的数据包并将所述数据包分别写入每一个通道的缓存队

列中, 包括:

查询每一个通道的告警信息;

对所述两个通道中的任意一个通道, 在未查询到所述通道的告警信息时, 触发对所述通道的写缓存处理。

在一种实施方式中, 查询每一个通道的告警信息后, 所述方法还包括:

在查询到任意一个通道的告警信息后, 对所述告警信息进行处理;

所述告警信息包括以下至少一种: Interlaken 通道未对齐、去偏移失败、循环冗余校验 (Cyclic Redundancy Check, CRC) 校验错误、包头和包尾不匹配错误、和元帧长度错误。

在一种实施方式中, 所述方法还包括:

当宿端单板将从所述两个通道中的第一通道的缓存队列中读取的数据包进行输出后, 如果所述第一通道出现告警, 则将从所述两个通道中的第二通道的缓存队列中读取的数据包进行输出;

在一种实施方式中, 所述方法还包括:

当所述第一通道告警恢复后, 重新触发对所述第一通道的缓存队列写操作, 以及对第一通道和第二通道的读缓存操作重新进行对齐处理。

在一种实施方式中, 所述每一个通道的缓存队列为先入先出 (First Input First Output, FIFO) 队列。

实施例 2

如图 2 所示, 本公开实施例提供了一种数据输出装置, 包括:

源端单板处理模块 10, 设置为为原始数据包添加时间戳, 并通过两个通道将添加时间戳后的数据包并行发送至宿端单板处理模块;

宿端单板处理模块 20, 设置为在两个通道并行接收所述数据包, 根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包, 并将接收的所述数据包分别写入所述两个通道的缓存队列中; 从两个通道的缓存队列中并行

读取数据包，根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理；在对读取的所述两个通道的缓存队列中的数据包对齐成功后，将从所述两个通道中的任意一个通道的缓存队列中读取的数据包进行输出。

在一种实施方式中，所述数据包包括：时分复用 TDM 数据包；

在一种实施方式中，所述源端单板处理模块 10，是设置为采用以下方式对原始数据包添加时间戳：在 TDM 数据包的包头添加时间戳；

在一种实施方式中，所述两个通道均为 Interlaken 通道；

在一种实施方式中，所述宿端单板处理模块 20，是设置为采用以下方式根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中：针对每一个通道，当所述通道接收到的数据包的时间戳从最大值变为最小值时，将接收携带所述最小值时间戳的数据包的时刻作为参考时刻，将在所述参考时刻之前接收的所有数据包写入该通道的缓存队列中；

在一种实施方式中，所述宿端单板处理模块 20，是设置为采用以下方式根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理：当两个通道的缓存队列中允许读取的数据包的数量均达到或超过读取阈值时，同时读取两个通道的缓存队列，当从两个通道的缓存队列中读取的前 n 个数据包携带的时间戳相同时，确定两个通道的缓存队列中读取的数据包对齐。

其中， n 可以取值为 1 或 2 或 3 或其他正整数数值。

在一种实施方式中，所述宿端单板处理模块 20，还设置为采用以下方式根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理：当所述两个通道中的一个通道的缓存队列中允许读取的数据包的数量达到或超过读取阈值，而所述两个通道中的另一个通道的缓存队列中允许读取的数据包的数量为零时，确定两个通道的读缓存操作不满足对齐条件；

在一种实施方式中，所述宿端单板处理模块 20，是设置为采用以下方式根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中：查询每一个通道的告警

信息；对所述两个通道中的任意一个通道，在未查询到所述通道的告警信息时，触发对所述通道的写缓存处理。

在一种实施方式中，所述宿端单板处理模块 20，还设置为查询每一个通道的告警信息，如果查询到任意一个通道的告警信息后，则对所述告警信息进行处理。

所述告警信息包括以下至少一种：Interlaken 通道未对齐、去偏移失败、CRC 校验错误、包头和包尾不匹配错误、和元帧长度错误。

在一种实施方式中，所述宿端单板处理模块 20，还设置为将从所述两个通道中的第一通道的缓存队列中读取的数据包进行输出后，如果所述第一通道出现告警，则将从所述两个通道中的第二通道的缓存队列中读取的数据包进行输出；

在一种实施方式中，所述宿端单板处理模块 20，还设置为当所述第一通道告警恢复后，重新触发对所述第一通道的缓存队列写操作，以及对所述第一通道和所述第二通道的读缓存操作重新进行对齐处理。

示例 1

如图 4 所示，本示例提供一种数据输出装置，包括：源端单板和宿端单板；所述源端单板包括：TDM 包处理模块、第一通道发送模块、和第二通道发送模块；所述宿端单板包括：第一通道接收模块、第二通道接收模块、第一告警处理模块、第二告警处理模块、FIFO 读写控制模块、第一 FIFO 模块、第二 FIFO 模块、和包输出模块；

所述 TDM 包处理模块，设置为为原始 TDM 数据包添加时间戳，并将添加了时间戳的 TDM 数据包并行分发至第一通道发送模块和第二通道发送模块；

所述第一通道发送模块，设置为将添加了时间戳的 TDM 数据包通过第一 Interlaken 通道发送至宿端单板；

所述第二通道发送模块，设置为将添加了时间戳的 TDM 数据包通过第二 Interlaken 通道发送至宿端单板；

第一通道接收模块，设置为通过第一 Interlaken 通道接收 TDM 数据包，通

知第一告警处理模块查询所述第一 Interlaken 通道是否存在告警信息;

第一告警处理模块, 设置为当查询到第一 Interlaken 通道的告警信息后, 对所述告警信息进行处理, 并通知 FIFO 读写控制模块; 当未查询到第一 Interlaken 通道的告警信息时, 通知 FIFO 读写控制模块第一 Interlaken 通道接口正常;

第二通道接收模块, 设置为通过第二 Interlaken 通道接收 TDM 数据包, 通知第二告警处理模块查询所述第二 Interlaken 通道是否存在告警信息;

第二告警处理模块, 设置为当查询到第二 Interlaken 通道的告警信息后, 对所述告警信息进行处理, 并通知 FIFO 读写控制模块; 当未查询到第二 Interlaken 通道的告警信息时, 通知 FIFO 读写控制模块第二 Interlaken 通道接口正常;

其中, 所述告警信息可以包括以下至少一种: Interlaken 通道未对齐、去偏移失败、CRC 校验错误、包头和包尾不匹配错误、和元帧长度错误。

FIFO 读写控制模块, 设置为获知第一 Interlaken 通道接口正常后, 当所述第一 Interlaken 通道接收到的数据包的时间戳从最大值变为最小值时, 将接收携带所述最小值时间戳的数据包的时刻作为参考时刻, 触发第一 FIFO 模块写缓存; 以及设置为获知第二 Interlaken 通道接口正常后, 当所述第二 Interlaken 通道接收到的数据包的时间戳从最大值变为最小值时, 将接收携带所述最小值时间戳的数据包的时刻作为参考时刻, 触发第二 FIFO 模块写缓存;

第一 FIFO 模块, 设置为将在所述参考时刻之前接收的所有数据包写入第一 Interlaken 通道的 FIFO 缓存队列中;

第二 FIFO 模块, 设置为将在所述参考时刻之前接收的所有数据包写入第二 Interlaken 通道的 FIFO 缓存队列中;

FIFO 读写控制模块, 还设置为查询第一 Interlaken 通道的 FIFO 缓存队列中允许读取的数据包的数量, 以及查询第二 Interlaken 通道的 FIFO 缓存队列中允许读取的数据包的数量; 当两个 Interlaken 通道的缓存队列中允许读取的数据包的数量均达到或超过读取阈值时, 触发第一 FIFO 模块和第二 FIFO 模块同时读取 FIFO 缓存队列; 当从两个 Interlaken 通道的 FIFO 缓存队列中读取的

前 n 个数据包携带的时间戳相同时，通知包输出模块数据包对齐；当一个 Interlaken 通道的缓存队列中允许读取的数据包的数量达到或超过读取阈值，而另一个 Interlaken 通道的缓存队列中允许读取的数据包的数量为 0 时，确定两个 Interlaken 通道的读缓存操作不满足对齐条件；

包输出模块，设置为在获知两个 Interlaken 通道的 FIFO 缓存队列读取的数据包对齐后，选择从第一 Interlaken 通道的 FIFO 缓存队列中读取的数据包进行输出，或者选择从第二 Interlaken 通道的 FIFO 缓存队列中读取的数据包进行输出；

FIFO 读写控制模块，还设置为当选择从第一 Interlaken 通道的 FIFO 缓存队列中读取的数据包进行输出后，如果获知第一 Interlaken 通道出现告警，则选择从第二 Interlaken 通道的 FIFO 缓存队列中读取的数据包进行输出；当获知第一 Interlaken 通道告警恢复后，重新触发第一 FIFO 模块写缓存，以及重新控制第一 FIFO 模块和第二 FIFO 模块读缓存并进行数据包对齐处理。

在上述示例中，源端单板通过在原始数据包中添加时间戳为宿端单板的并行接收提供了数据对齐的参考依据。宿端单板在两个 Interlaken 通道并行接收数据包，根据所述数据包携带的时间戳对写缓存和读缓存的操作进行控制。在读缓存时，通过检查两个 Interlaken 通道读取的数据包携带的时间戳是否相同可以判断两个 Interlaken 通道读出的数据包是否对齐。当两个 Interlaken 通道的读操作对齐后，任意一个通道可以作为当前的工作通道，另一个通道可以作为备用通道。当工作通道发生故障时，由于两个通道读取的数据是一致的，因此可以达到无缝切换工作通道和备用通道，从而满足 5G 前传网络对通信延时和可靠性的要求。

如图 5 所示，本公开实施例还提供一种设备，包括：存储器 510、处理器 520 及存储在存储器 510 上并可在处理器 520 上运行的计算机程序，所述处理器 520 执行所述计算机程序时实现上述任一实施例所述的方法。

本公开实施例还提供一种计算机可读存储介质，存储有计算机可执行指令，所述计算机可执行指令用于执行上述任意实施例所述的方法。

本公开实施例的技术方案能够提高数据传输的可靠性。

本领域普通技术人员可以理解，上文中所公开方法中的全部或某些步骤、

系统、装置中的功能模块/单元可以被实施为软件、固件、硬件及其适当的组合。在硬件实施方式中，在以上描述中提及的功能模块/单元之间的划分不一定对应于物理组件的划分；例如，一个物理组件可以具有多个功能，或者一个功能或步骤可以由多个物理组件合作执行。某些物理组件或所有物理组件可以被实施为由处理器，如中央处理器、数字信号处理器或微处理器执行的软件，或者被实施为硬件，或者被实施为集成电路，如专用集成电路。这样的软件可以分布在计算机可读介质上，计算机可读介质可以包括计算机存储介质（或非暂时性介质）和通信介质（或暂时性介质）。术语计算机存储介质包括在用于存储信息（诸如计算机可读指令、数据结构、程序模块或其他数据）的多种方法或技术中实施的易失性和非易失性、可移除和不可移除介质。计算机存储介质包括随机存取存储器（Random Access Memory, RAM）、（Read-Only Memory, ROM）、带电可擦可编程只读存储器（Electrically Erasable Programmable read only memory, EEPROM）、闪存或其他存储器技术、只读光盘（Compact Disc Read-Only Memory, CD-ROM）、数字多功能盘（Digital Versatile Disc, DVD）或其他光盘存储、磁盒、磁带、磁盘存储或其他磁存储装置、或者可以用于存储期望的信息并且可以被计算机访问的多种其他的介质。通信介质通常包含计算机可读指令、数据结构、程序模块或者诸如载波或其他传输机制之类的调制数据信号中的其他数据，并且可包括多种信息递送介质。

权利要求书

1、一种数据输出方法，包括：

源端单板为原始数据包添加时间戳，并通过两个通道将添加时间戳后的数据包并行发送至宿端单板；

所述宿端单板在所述两个通道并行接收所述数据包，根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中；

所述宿端单板从所述两个通道的缓存队列中并行读取所述数据包，根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理；

所述宿端单板在对读取的所述两个通道的缓存队列中的数据包对齐成功后，将从所述两个通道中的任意一个通道的缓存队列中读取的数据包进行输出。

2、如权利要求 1 所述的方法，其中：

所述根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中，包括：

针对每一个通道，在所述通道接收到的数据包的时间戳从最大值变为最小值的情况下，将接收携带所述最小值时间戳的数据包的时刻作为参考时刻，将在所述参考时刻之前接收的所有数据包写入所述通道的缓存队列中。

3、如权利要求 1 所述的方法，其中：

所述根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理，包括：

在所述两个通道的缓存队列中允许读取的数据包的数量均达到或超过读取阈值的情况下，同时读取所述两个通道的缓存队列，在从所述两个通道的缓存队列中读取的前 n 个数据包携带的时间戳相同的情况下，确定所述两个通道的缓存队列中读取的数据包对齐。

4、如权利要求 1 所述的方法，其中：

所述根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理，包括：

在所述两个通道中的一个通道的缓存队列中允许读取的数据包的数量达到或超过读取阈值，而所述两个通道中的另一个通道的缓存队列中允许读取的数据包的数量为零的情况下，确定所述两个通道的读缓存操作不满足对齐条件。

5、如权利要求 1 所述的方法，其中：

所述根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中，包括：

查询每一个通道的告警信息；

对所述两个通道中的任意一个通道，在未查询到所述通道的告警信息的情况下，触发对所述通道的写缓存处理。

6、如权利要求 1 所述的方法，还包括：

在所述宿端单板将从所述两个通道中的第一通道的缓存队列中读取的数据包进行输出后，响应于所述第一通道出现告警，将从所述两个通道中的第二通道的缓存队列中读取的数据包进行输出；

在所述第一通道告警恢复后，重新触发对所述第一通道的缓存队列写操作，以及对所述第一通道和所述第二通道的读缓存操作重新进行对齐处理。

7、如权利要求 1-6 中任一项所述的方法，其中：

所述两个通道均为高速数据传输 Interlaken 通道；

所述数据包为时分复用 TDM 数据包。

8、一种数据输出装置，包括：

源端单板处理模块，设置为为原始数据包添加时间戳，并通过两个通道将添加所述时间戳后的数据包并行发送至宿端单板处理模块；

所述宿端单板处理模块，设置为在所述两个通道并行接收所述数据包，根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中；从所述两个通道的缓存队列中并行读取所述数据包，根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理；在对读取的所述两个通道的缓存队列中的数据包对齐成功后，将从所述两个通道中的任意一个通道的缓存队列中读

取的数据包进行输出。

9、如权利要求 8 所述的装置，其中：

所述宿端单板处理模块，是设置为采用以下方式根据所述数据包携带的时间戳确定写入每一个通道的缓存队列的数据包，并将接收的所述数据包分别写入所述两个通道的缓存队列中：针对每一个通道，在所述通道接收到的数据包的时间戳从最大值变为最小值的情况下，将接收携带所述最小值时间戳的数据包的时刻作为参考时刻，将在所述参考时刻之前接收的所有数据包写入所述通道的缓存队列中。

10、如权利要求 8 所述的装置，其中：

所述宿端单板处理模块，是设置为采用以下方式根据所述数据包携带的时间戳对所述两个通道的缓存队列中读取的数据包进行对齐处理：在所述两个通道的缓存队列中允许读取的数据包的数量均达到或超过读取阈值的情况下，同时读取所述两个通道的缓存队列，在从所述两个通道的缓存队列中读取的前 n 个数据包携带的时间戳相同的情况下，确定所述两个通道的缓存队列中读取的数据包对齐。

11、一种计算机可读存储介质，所述计算机可读存储介质存储有一个或者多个程序，所述一个或者多个程序可被一个或者多个处理器执行，以实现如权利要求 1 至 7 任一项所述的方法。

12、一种设备，包括：存储器、处理器及存储在所述存储器上并可在所述处理器上运行的计算机程序，所述处理器执行所述计算机程序时实现如权利要求 1 至 7 中任一项所述的方法。

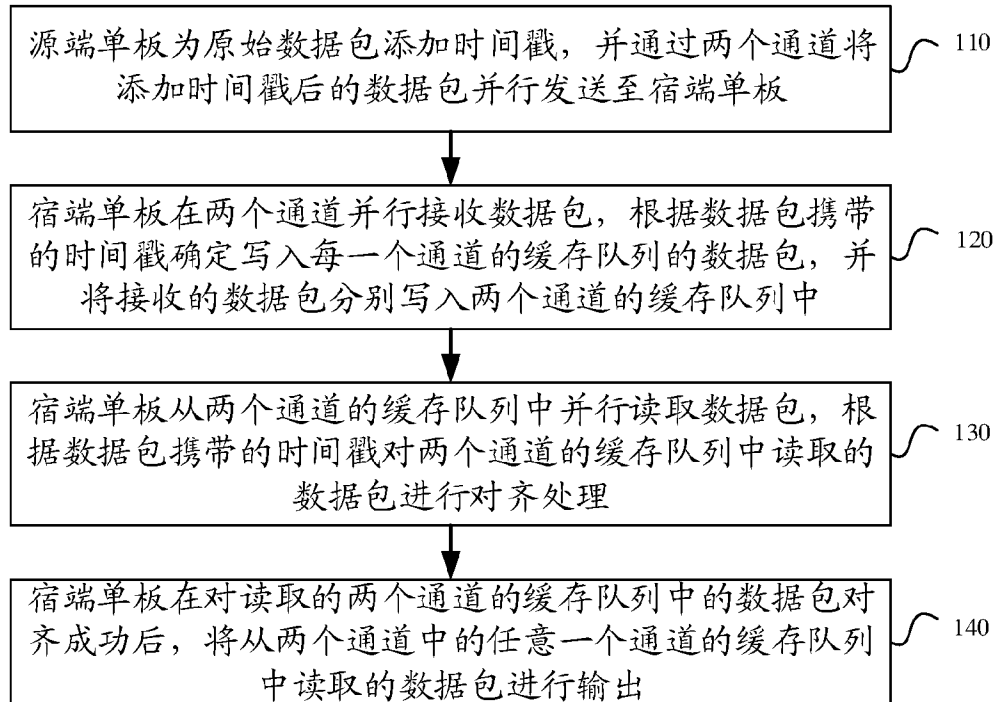


图 1

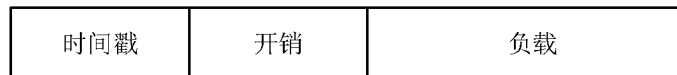


图 2

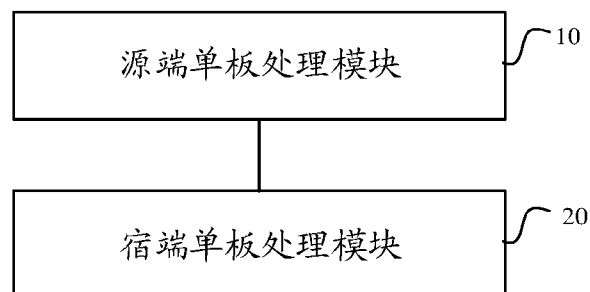


图 3

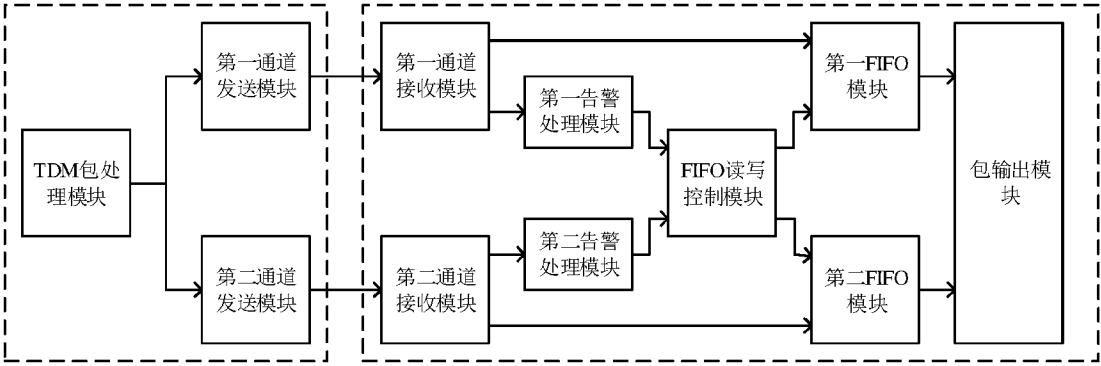


图 4

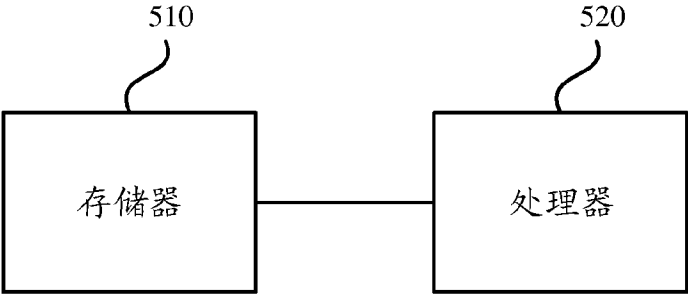


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/127322

A. CLASSIFICATION OF SUBJECT MATTER

H04J 3/06(2006.01)i; H04L 12/875(2013.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04J H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT; CNABS; VEN; EPTXT; USTXT; WOTXT; PATENTICS; CNKI; IEEE; WEB OF SCIENCE; 3GPP: 源端单板, 宿端单板, 数据包, 缓存, 通道, 时间戳, 同步, single?board, packet, channel+, cache+, synchron+, time?stamp+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101873186 A (HUAWEI TECHNOLOGIES CO., LTD.) 27 October 2010 (2010-10-27) description, paragraphs [0021]-[0059]	1-12
A	CN 103684651 A (ZTE CORPORATION) 26 March 2014 (2014-03-26) entire document	1-12
A	US 2016359711 A1 (CISCO TECH INC) 08 December 2016 (2016-12-08) entire document	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

17 February 2020

Date of mailing of the international search report

12 March 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/127322

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)		Publication date (day/month/year)
CN	101873186	A	27 October 2010	None		
CN	103684651	A	26 March 2014	CN	103684651	B 13 February 2018
US	2016359711	A1	08 December 2016	None		

国际检索报告

国际申请号

PCT/CN2019/127322

A. 主题的分类

H04J 3/06 (2006.01) i; H04L 12/875 (2013.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04J H04L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTXT;CNABS;VEN;EPTXT;USTXT;WOTXT;PATENTICS;CNKI;IEEE;WEB OF SCIENCE;3GPP: 源端单板, 宿端单板, 数据包, 缓存, 通道, 时间戳, 同步, single?board, packet, channel+, cache+, synchron+, time?stamp+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101873186 A (华为技术有限公司) 2010年 10月 27日 (2010 - 10 - 27) 说明书第[0021]-[0059]段	1-12
A	CN 103684651 A (中兴通讯股份有限公司) 2014年 3月 26日 (2014 - 03 - 26) 全文	1-12
A	US 2016359711 A1 (CISCO TECH INC) 2016年 12月 8日 (2016 - 12 - 08) 全文	1-12

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2020年 2月 17日

国际检索报告邮寄日期

2020年 3月 12日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

马丽

电话号码 (86-512)88996209

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/127322

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	101873186	A	2010年 10月 27日	无	
CN	103684651	A	2014年 3月 26日	CN 103684651	B 2018年 2月 13日
US	2016359711	A1	2016年 12月 8日	无	