

(12) 发明专利申请

(10) 申请公布号 CN 103283008 A

(43) 申请公布日 2013.09.04

(21) 申请号 201180059481.8

(74) 专利代理机构 北京清亦华知识产权代理事

(22) 申请日 2011.09.26

务所（普通合伙）11201

(30) 优先权数据

代理人 宋融冰

61/393,311 2010.10.14 US

(51) Int. Cl.

13/243,877 2011.09.23 US

H01L 21/60 (2006.01)

(85) PCT申请进入国家阶段日

2013.06.08

(86) PCT申请的申请数据

PCT/US2011/053294 2011.09.26

(87) PCT申请的公布数据

W02012/050812 EN 2012.04.19

(71) 申请人 英闻萨斯有限公司

地址 美国加利福尼亚州

(72) 发明人 基思·莱克·巴里

苏塞特·K·潘格尔

格兰特·维拉维森西奥

杰弗里·S·莱亚尔

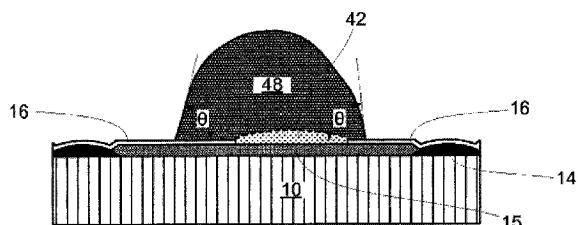
权利要求书2页 说明书7页 附图2页

(54) 发明名称

具有精确间距的电互连的半导体管芯

(57) 摘要

一种管芯具有位于互连边缘附近的互连面上的互连焊盘和具有被保形介质涂层覆盖的至少部分互连面，其中，介质涂层上的互连迹线与介质涂层的表面形成高界面角。因为迹线具有高界面角，减轻互连材料横向“渗出”的趋势且避免相邻迹线的接触或重叠。互连迹线包括可固化的导电互连材料，即包括可以以可流动方式施加的材料，然后被固化或被允许固化以形成导电迹线。而且，一种方法包括：在形成迹线之前，对保形介质涂层的表面进行 $\text{CF}_4$ 等离子体处理。



1. 一种包括半导体管芯的组件，所述半导体管芯具有位于互连边缘附近的互连面处的互连焊盘和具有被保形介质涂层覆盖的至少部分所述互连面，其中，所述介质涂层上的互连迹线与所述介质涂层的表面形成高界面角。
2. 根据权利要求 1 所述的组件，其中，所述互连迹线包括可固化的互连材料。
3. 根据权利要求 1 所述的组件，包括多个堆叠且电连接的所述管芯。
4. 根据权利要求 1 所述的组件，包括安装在支撑件上的电路上的且与所述电路电连接的管芯堆叠。
5. 根据权利要求 1 所述的组件，其中，所述保形涂层包括聚合物材料。
6. 根据权利要求 5 所述的组件，其中，所述保形涂层的所述聚合物材料包括非有机聚合物。
7. 根据权利要求 5 所述的组件，其中，所述保形涂层的所述聚合物材料包括有机聚合物。
8. 根据权利要求 5 所述的组件，其中，所述保形涂层的所述聚合物材料包括杂化聚合物。
9. 根据权利要求 7 所述的组件，其中，所述保形涂层的所述聚合物材料包括聚对二甲苯。
10. 根据权利要求 9 所述的组件，其中，所述保形涂层的所述聚合物材料包括聚对二甲苯 C、聚对二甲苯 N、聚对二甲苯 A 和聚对二甲苯 SR 中的一种或多种的组合。
11. 根据权利要求 1 所述的组件，其中，所述互连材料包括可固化的导电聚合物或者导电油墨。
12. 根据权利要求 1 所述的组件，其中，所述互连材料包括导电聚合物。
13. 根据权利要求 1 所述的组件，其中，所述互连材料包括填充有颗粒形式的导电材料的聚合物。
14. 根据权利要求 1 所述的组件，其中，所述互连材料包括填充有金属的聚合物。
15. 根据权利要求 1 所述的组件，其中，所述互连材料包括填充有金属的环氧树脂。
16. 根据权利要求 1 所述的组件，其中，所述互连材料包括填充有金属的热固性聚合物。
17. 根据权利要求 1 所述的组件，其中，所述互连材料包括填充有金属的热塑性聚合物。
18. 根据权利要求 1 所述的组件，其中，所述互连材料包括有机聚合物。
19. 根据权利要求 1 所述的组件，其中，所述互连材料包括无机聚合物。
20. 根据权利要求 1 所述的组件，其中，所述互连材料包括有机 - 无机杂化聚合物。
21. 根据权利要求 1 所述的组件，其中，所述互连材料包括导电油墨。
22. 根据权利要求 1 所述的组件，其中，所述互连材料包括可固化的聚合物。
23. 根据权利要求 22 所述的组件，其中，所述可固化的聚合物分阶段可固化。
24. 根据权利要求 1 所述的组件，其中，所述互连材料包括含有导电填充剂的基体。
25. 根据权利要求 24 所述的组件，其中，所述互连基体包括可固化的或可凝固的材料，所述导电填充剂包括颗粒形式的导电金属。
26. 根据权利要求 1 所述的组件，其中，所述互连材料包括导电环氧树脂。

27. 根据权利要求 1 所述的组件, 其中, 所述互连材料包括填充有银的环氧树脂。
28. 根据权利要求 1 所述的组件, 其中, 所述互连材料包括填充有 60–90 重量% 的银的环氧树脂。
29. 根据权利要求 1 所述的组件, 其中, 所述互连材料包括填充有 80–85 重量% 的银的环氧树脂。
30. 根据权利要求 1 所述的组件, 其中, 所述界面角的范围为约 60° – 约 120° 。
31. 根据权利要求 30 所述的组件, 其中, 所述界面角的范围为约 75° – 约 105° 。
32. 根据权利要求 30 所述的组件, 其中, 所述界面角的范围为约 75° – 约 90° 。
33. 一种用于制作管芯组件的方法, 包括:  
提供管芯, 所述管芯表面上具有互连特征;  
在所述管芯上形成保形电绝缘涂层;  
形成开口, 暴露选中的一个所述互连特征;  
施加可固化的互连材料与暴露的所述互连特征接触;  
固化所述互连材料。
34. 根据权利要求 33 所述的方法, 其中, 形成所述保形涂层包括通过气相沉积形成涂层。
35. 根据权利要求 33 所述的方法, 其中, 形成所述保形涂层包括通过液相沉积形成涂层。
36. 根据权利要求 33 所述的方法, 其中, 形成所述保形涂层包括通过固相沉积形成涂层。
37. 根据权利要求 34 所述的方法, 其中, 形成所述开口包括实施激光烧蚀步骤。
38. 根据权利要求 33 所述的方法, 其中, 所述互连材料包括可固化的导电聚合物, 施加所述互连材料包括以可流动的形式施加所述互连材料。
39. 根据权利要求 33 所述的方法, 其中, 所述互连材料包括导电油墨, 施加所述互连材料包括以可流动的形式施加所述互连材料。
40. 根据权利要求 33 所述的方法, 其中, 所述互连特征包括所述管芯上的互连焊盘。
41. 根据权利要求 33 所述的方法, 进一步包括将所述管芯安装在支撑件上。
42. 根据权利要求 41 所述的方法, 其中, 所述互连特征包括所述支撑件上的键合位点。
43. 根据权利要求 33 所述的方法, 进一步包括利用 CF<sub>4</sub> 等离子体处理被涂布的所述管芯。
44. 根据权利要求 43 所述的方法, 其中, 在形成所述开口之前实施利用 CF<sub>4</sub> 等离子体处理被涂布的所述管芯。
45. 根据权利要求 43 所述的方法, 其中, 在形成所述开口之后实施利用 CF<sub>4</sub> 等离子体处理被涂布的所述管芯。
46. 根据权利要求 33 所述的方法, 进一步包括在形成所述开口之后进行等离子体清洁。

## 具有精确间距的电互连的半导体管芯

[0001] 相关申请的交叉引用

[0002] 本申请要求 K. L Barrie 等于 2010 年 10 月 14 日提交的、发明名称为“Semiconductor die having fine pitch electrical interconnects”的、美国临时专利申请 No. 61/393, 311 的优先权，以及本申请要求 K. L Barrie 等于 2011 年 9 月 23 日提交的、发明名称为“Semiconductor die having fine pitch electrical interconnects”的、美国临时专利申请 No. 13/243, 877 的优先权。

[0003] 本申请与 S. J. S. McElrea 等于 2008 年 5 月 20 日提交的、发明名称为“Electrically interconnected stacked die assemblies”的、美国专利申请 No. 12/124, 077，以及 T. Caskey 等于 2009 年 3 月 12 日提交的、发明名称为“Electrical interconnect formed by pulse dispense”的、美国专利申请 No. 12/124, 097 相关。上文或下文的每个申请通过引用并入本文。

### 背景技术

[0004] 本发明涉及集成电路芯片的电互连，以及特别地涉及包括一个或多个集成电路芯片的组件的互连。

[0005] 典型的半导体管芯具有其中形成有集成电路的正面（“有源面”）、背面和侧壁。侧壁在正面边缘与正面相接，在背面边缘与背面相接。在半导体管芯的正面典型地设置有互连焊盘（管芯焊盘）用于管芯上的电路与采用该管芯的器件中的其他电路的电互连。设置的一些管芯具有沿着一个或多个管芯边沿的正面上的管芯焊盘，这些管芯可被称为外围焊盘管芯。设置的其他管芯具有在接近管芯的中心处的正面上布置为一行或两行的管芯焊盘，这些管芯可被称为中心焊盘管芯。管芯可被“重新布线”以在或接近一个或多个管芯的边沿设置互连焊盘的适当布置。互连焊盘被布置的管芯边沿可以被称为“互连边沿”；相邻的正面上的管芯边沿可以被称为“互连边缘”；与互连管芯边沿相邻的管芯的侧壁可以被称为“互连侧壁”。

[0006] 半导体管芯可以与其他电路电连接，例如在印刷电路板中，通过任何方式与封装衬底或引线框或另一管芯电连接。连接可以例如通过引线键合或者倒装芯片互连或者接头互连进行。

[0007] 通过引用并入本文的 T. Caskey 等于 2009 年 3 月 12 日提交的、发明名称为“Electrical interconnect formed by pulse dispense”的、美国专利申请 No. 12/124, 097 描述了通过在待连接的特征 (feature) 上沉积可固化的导电材料以及固化该材料以形成导电迹线的管芯的电互连。合适的可固化材料包括例如导电聚合物或导电油墨。

[0008] 在形成互连表面之前形成在管芯表面上的介质涂层用于隔离否则可能被导电迹线接触但是电接触是不期望的的特征，例如管芯焊盘被定位的管芯边沿以及相邻的管芯边缘和侧壁；以及迹线可以穿过其上但是不意欲与其他特征电连接的管芯焊盘。介质涂层可以为各种材料的任何一种，且可以使用适合于特定的材料的各种技术的任何一种。合适的材料包括有机聚合物，特别合适的材料包括通过气相前驱体分子原位聚合形成的聚对二甲

苯。在涂布过程中,所有暴露于该材料的表面(包括将制作电连接的区域)均被涂层覆盖。因此,在选中区域上例如通过选择性激光烧蚀形成开口,在选中区域与导电迹线的接触是期望的。

[0009] 为了在最小化封装尺寸(封装面积,封装厚度)的同时提高集成电路芯片封装中的有源半导体电路的密度,已经提出了很多方法。在制作具有较小面积的高密度封装的一个方法中,将相同或不同功能的两个或多个半导体管芯相互堆叠且安装在封装衬底上。

[0010] 通过引用并入本文的 S. J. S McElrea 等于 2008 年 5 月 20 日提交的、发明名称为“Electrically interconnected stacked die assemblies”的、美国专利申请 No. 12/124,077 描述了具有各种堆叠配置的堆叠的管芯组件,其中,使用互连材料(例如包括例如导电聚合物或导电油墨的材料)制作电互连。在一些配置中,例如(尤其是),每个管芯具有位于沿互连边缘的边沿的互连焊盘,以及将堆叠中的随后的管芯布置为使得它们各自的互连边缘朝向堆叠的相同面,并且将互连管芯边缘偏置以使该配置为阶梯管芯堆叠,互连制作在台阶上。

[0011] 随着焊盘间距的减小,相邻迹线接近在一起,取决于特定的互连材料和特定的下层介质涂层,互连材料可能横向“渗出”以使相邻迹线的边缘相接或重叠,导致相邻迹线间的电泄露。这种电泄露是不可接受的。

## 发明内容

[0012] 在一个一般方面,本发明以一种组件为特征,所述组件包括管芯,所述管芯具有位于互连边缘附近的互连面处的互连焊盘和具有被保形介质涂层覆盖的至少部分所述互连面,其中,所述介质涂层上的互连迹线与所述介质涂层的表面形成高界面角。因为迹线具有高界面角,减轻互连材料横向“渗出”的趋势,且避免相邻迹线的接触或重叠。互连迹线包括可固化的导电互连材料,即包括可以以可流动的形式施加的材料,然后被固化或被允许固化以形成导电迹线。

[0013] 在一些实施例中,互连材料包括可固化的导电聚合物或导电油墨。在特定的实施例中,例如,互连材料为导电聚合物,合适的导电聚合物包括填充有颗粒形式的导电材料的聚合物,例如填充有金属的聚合物,包括例如填充有金属的环氧树脂,填充有金属的热固性聚合物,填充有金属的热塑性聚合物,或者导电油墨。导电颗粒的大小和形状可以宽范围变化,例如它们可以为纳米颗粒或者更大的颗粒。在一些实施例中,导电聚合物为可固化的聚合物,以及可以为分阶段可固化的聚合物。互连材料可以包括例如含有导电填充剂的基体,该基体可以为可固化的或可凝固的材料,导电填充剂可以为颗粒形式,例如使得当基体被凝固或固化时,材料自身是导电的。在一些实施例中,该材料包括导电环氧树脂,例如填充有银的环氧树脂;例如,填充有 60-90% (更通常地 80-85%) 银的环氧树脂可能是合适的。在一些实施例中,该材料包括点胶后固化的环氧树脂,导致在一些实施例中一系列点融合为连续的互连股。

[0014] 在一些实施例中,待电互连的特征(例如管芯上的互连焊盘或支撑件上的连接位点)的表面可以可选地设置有在固化条件下,可以与互连材料中的元素一起在互连材料和焊盘或位点表面的界面处形成金属间化合物的元素。这种金属间化合物可以导致提高迹线的导电性以及改善焊盘或位点与迹线之间的连续性。

[0015] 合适的互连材料的特别的例子包括导电胶,该导电胶包含具有不同比例的 Cu、Bi 和 Sn 颗粒或 Cu、Bi、Sn 和 Ag 颗粒的有机聚合物。在固化过程中,这些材料可以在自身迹线中形成金属间化合物(特别地,例如 CuSn 金属间化合物);在互连焊盘或连接位点的表面设置有金的情况下,例如,这些材料可以在迹线和焊盘或位点表面的界面形成 AuSn 金属间化合物。

[0016] 合适的互连材料的其他特别的例子包括填充有银的环氧树脂。

[0017] 在一些实施例中,保形介质涂层的材料包括非有机(无机)聚合物,可以为硅基聚合物,溶胶-凝胶玻璃沉积物可以是合适的无机聚合物。在一些实施例中,保形涂层的材料包括有机聚合物,例如聚酰亚胺,苯并环丁烯(BCB),环氧树脂或氰基丙烯酸酯。在一些实施例中,保形涂层的材料包括杂化(无机-有机)聚合物,例如与有机聚合物结合的硅基聚合物可能是合适的。在特定的实施例中,保形涂层包括卤化聚合物,例如对二甲苯的聚合物或者其衍生物,例如聚对二甲苯聚合物,例如聚对二甲苯 C 或聚对二甲苯 N 或聚对二甲苯 A 或聚对二甲苯 SR。在一些实施例中,保形涂层通过沉积形成,例如通过气相沉积或液相沉积或固相沉积形成。

[0018] 在一些实施例中,组件包括两个或多个以偏置(阶梯)配置方式堆叠且电连接的管芯。在一些实施例中,组件包括安装在支撑件(例如衬底)上且与支撑件电连接的至少一个管芯或者管芯堆叠。

[0019] 在液相/气相界面与固相表面的相接处通过类似于“接触角”测量出的界面角可以接近或超过约 90°,在不同的实施例中,可以在约 60° 至约 120° 之间的范围内,更通常地在约 75° 至约 105° 之间的范围内,以及在特定的实施例中在约 75° 至约 90° 之间的范围内。

[0020] 在另一个一般方面,本发明以一种用于形成组件的方法为特征,包括在施加互连材料于保形涂层上之前利用 CF<sub>4</sub> 等离子体处理保形涂层的表面。显然地,这个步骤降低保形涂层表面上的互连材料对互连材料的“润湿性”。CF<sub>4</sub> 等离子体处理可以在选中的特征上形成(例如通过激光烧蚀)开口之后实施;通常在这些实施例中,在介质涂层中形成开口的步骤之后进行等离子体清洁(例如 Ar 等离子体处理),以及 CF<sub>4</sub> 处理可以在等离子体清洁之后进行。

[0021] 根据本发明的组件可以用于任何电子系统中,特别地用于小型化应用,例如便携式或手提式装置;例如组件可以用于制造计算机,例如个人电脑、电信设备以及消费和工业电子装置。

## 附图说明

- [0022] 图 1 为以概貌图示出电互连的照片;
- [0023] 图 2A 为以剖视图示出电互连的照片;
- [0024] 图 2B 为识别出现在图 2A 的照片中的特征的示意图;
- [0025] 图 3 为以概貌图示出改进的电互连的照片;
- [0026] 图 4A 为以剖视图示出改进的电互连的照片;
- [0027] 图 4B 为识别出现在图 4A 的照片中的特征的示意图;
- [0028] 图 5 为示出用于制作改进的电互连的方法的各步骤的流程图。

## 具体实施方式

[0029] 现在通过参考附图进一步详细地描述本发明，附图示出本发明的可选的实施例。附图是示意性的，示出本发明的特征及其与其他特征和结构的关系，且不是按比例制作的。为了更清晰的表示，在说明本发明的实施例的附图中，不特别地对与其他图中示出的元件对应的元件全部重新编号，尽管它们在所有的附图中都是易于被识别的。而且，为了清晰的表示，在附图中未示出某些对于理解本发明不是必须的特征。

[0030] 图 1 为示出部分电互连管芯堆叠的照片。在所示出的管芯堆叠中，上层管芯 10 堆叠在下层管芯 10' 上。互连焊盘 15 沿上层管芯 10 的互连边缘 11 布置，且互连焊盘 15' 沿下层管芯 10' 的互连边缘（在照片的边框外部）布置。在示出的该示例中，堆叠中的管芯是偏置的，即上层管芯 10 的互连边缘 11 相对于下层管芯 10' 的互连边缘偏置，使得互连焊盘 15' 被露出。堆叠中的管芯通过导电迹线 18 电互连。

[0031] 图 2A 和 2B 示出安装在衬底的管芯附着表面上的且具有形成在互连焊盘上的电连接迹线的部分管芯的剖视图。图 2A 为照片，图 2B 为该照片的示意图，以帮助识别某些特征。如常规的，管芯的有源面上的集成电路电连接至管芯的互连表面上的互连焊盘。（管芯内和管芯上的一些电路位于照片的边框外部，管芯内和管芯上的这些电路的细节在图中省略。）管芯的互连表面常规地覆盖有钝化层，该钝化层被图案化（例如通过掩模 - 刻蚀工艺）以暴露管芯表面；以及互连焊盘（和通向互连焊盘的电迹线）常规地通过在管芯的钝化互连表面上形成金属层，然后图案化（例如通过掩模 - 刻蚀工艺）金属层而形成。管芯相对于衬底定向使得管芯的互连表面背离衬底的管芯安装表面。

[0032] 现在参考图 2B，管芯 10 通过使用粘合剂 12（例如管芯附着薄膜）安装在衬底 20 上。如常规地，衬底设置有暴露在管芯附着表面的焊盘用于将管芯与衬底电路电连接。（衬底内和衬底上的一些电路位于照片的边框外部，衬底内和衬底上的这些电路的细节在图中省略。）在此示出的部分衬底 20 包括介质材料层和图案化的金属层或金属化层 22。

[0033] 管芯 10 具有形成在管芯表面的互连焊盘 15。焊盘 15 之间的管芯表面被钝化层 14 覆盖，电绝缘保形涂层 16 形成在焊盘 15 和钝化层 14 之上。钝化层 14 可以是例如无机介质例如无机氧化物，例如氧化硅；或例如有机介质聚合物，例如聚酰亚胺或聚对二甲苯。电绝缘保形涂层 16 可以为，例如，有机介质聚合物，例如聚对二甲苯。在一个特定的示例中，保形介质涂层为聚对二甲苯。

[0034] 形成（例如通过激光烧蚀）穿过绝缘保形涂层的开口以暴露期待与后形成的下层迹线电接触的特征。（穿过保形涂层的开口由于在图 2A 中未出现，故在图 2B 中未示出；在示出的特定的焊盘中没有开口，或者所有开口均在照片边框的外部。）互连管芯焊盘可以包括例如金属，在特定的示例中例如可以包括一种或多种金属，例如铝或铜或金。在特定的实施例中，金或钯接触表面可以是优选的，在这样的实施例中，管芯焊盘可以被金或其他金属处理（例如通过电镀或溅射工艺）以具有金或钯接触表面。在一些实施例中，钯接触表面通过先用镍然后用钯电镀或溅射焊盘形成。

[0035] 在一个特定的示例中，管芯焊盘包括在接触表面的金。

[0036] 在所示出的示例中，互连迹线 18 由以可流动形式施加的导电材料形成，然后被固化或被允许固化以完成迹线。

[0037] 这些材料包括,例如,导电聚合物,包括包含在可固化的有机聚合物基体(例如,导电(例如填充的)环氧树脂,或导电油墨)中的导电颗粒(例如导电金属颗粒),以及包括,例如,在液体载体中传输的导电颗粒。在特定的实施例中,互连材料为导电聚合物,例如可固化的导电聚合物或导电油墨。

[0038] 例如,导电材料可以包括可固化的聚合物基体中的导电颗粒。在一个特定的示例中,导电材料包括环氧树脂基体中的铋、铜和锡的颗粒。

[0039] 如在图1和图2B中以19示出的以及如出现在图2A中的,尽管迹线具有基本上为半环形的横截面,在这些示例中与焊盘表面相邻的互连材料在边缘扩散,至少在一些情况下,相邻迹线的边缘相互接触或重叠。这可能导致相邻迹线间的电泄露,这种电泄露是不可接受的状态。

[0040] 我们已经发现在迹线的形成之前利用CF<sub>4</sub>等离子体处理保形介质涂层表面可以减轻与焊盘表面相邻的互连材料在边缘扩散的趋势。图3、4A和4B示出产生的结构的示例。这些材料与在图1、2A和2B的示例中使用的材料基本类似;制作这些示例的方法基本类似,除了这里的CF<sub>4</sub>等离子体处理在形成迹线的过程之前进行之外。

[0041] 在图3的照片所示出的概貌图中,可以看见迹线48被很好地限制,仅在边缘47处有轻微的“羽化”。如图4A的照片中的剖视图以及图4B的示意图所示,迹线显示出迹线材料和焊盘表面的相交处的高界面角θ,以及在与焊盘表面相邻的边缘很少或没有互连材料“跑出”或“渗出”。在这些图的示例中,示出保形介质涂层中的开口,允许互连材料接触焊盘表面,以及在互连材料和焊盘的界面处形成金属间化合物42。

[0042] 图5示出用于制作改进的互连的方法中的步骤。

[0043] 步骤51,提供互连面上具有互连焊盘的管芯,或者提供互连面上具有互连焊盘的管芯堆叠。各种类型的管芯的任何一种均可以根据本发明实施例进行处理;在提供管芯堆叠的情况下,管芯可以以各种堆叠配置的任何一种布置。

[0044] 例如,在上文引用的以及通过引用并入本文的美国专利申请No.12/124,077中描述了各种堆叠配置的示例。

[0045] 在一些堆叠配置中,例如,每个管芯具有位于沿着至少第一管芯边缘的边沿中的互连焊盘,以及将堆叠中的随后的管芯布置为使得它们各自的第一管芯边缘(“互连管芯边缘”)朝向堆叠的相同面(“互连堆叠面”)。在一些这样的堆叠布置中,互连边缘均基本彼此垂直地对齐,即互连堆叠面基本是平的且垂直于上堆叠表面和下堆叠表面的平面(任意“水平的”平面)。在其他的这样的堆叠布置中,堆叠中的每个管芯相对于下层管芯偏置,暴露下层管芯的部分互连边沿。该配置作为“阶梯”管芯堆叠提出,互连可以制作在“台阶”上。在其他实施例中,例如,每个管芯具有沿着至少第一管芯边缘的互连边沿,但是将堆叠中的随后的管芯布置为使得它们各自的第一管芯边缘朝向堆叠的不同的(例如相对的)面。在第一管芯边缘朝向相对的堆叠面的情况下,该配置作为“交错”管芯堆叠提出,其中(从堆叠的底部依次对管芯编号)奇数编号的管芯的第一管芯边缘朝向一个堆叠面,而偶数编号的管芯的第一管芯边缘朝向相对的堆叠面。在交错堆叠中,奇数编号的管芯的第一管芯边缘在一个堆叠面垂直对齐,相应的下层焊盘可以通过垂直互连连接;偶数编号的管芯在相对的堆叠面垂直对齐,相应的下层焊盘可以通过另一个垂直互连连接。在交错堆叠配置中,偶数编号的管芯用作奇数编号的管芯之间的衬垫,奇数编号的管芯用作偶数编号的管芯之

间的衬垫。因为管芯之间的间隙相对较高, (大约为插入管芯的厚度), 形成互连迹线以横贯未支撑的互连距离的部分。在其他实施例中, 例如, X 尺寸大于 Y 尺寸的管芯被堆叠, 将堆叠中的随后的管芯相对于其下或其上垂直相邻的管芯以 90° 定位。在这样的实施例中, 每个管芯具有位于沿至少一个第一较窄管芯边缘 (通常沿着两个较窄管芯边缘) 的边沿中的互连焊盘, 以及 (从堆叠的底部依次对管芯编号) 偶数编号的管芯的第一管芯边缘朝向堆叠的一个面, 奇数编号的管芯的第一管芯边缘可以朝向与第一堆叠面成 90° 的第二堆叠面。在这些实施例的任何一个实施例中, 每个管芯可以额外地具有位于沿着除了第一管芯边缘之外的第二管芯边缘的边沿中的互连焊盘, 且第二管芯边缘可以为相对边缘或相邻的 (成 90° ) 管芯边缘。

[0046] 一些堆叠配置包括堆叠中的管芯具有相同长度和宽度尺寸的布置, 和 / 或并非堆叠中所有的管芯具有相同长度和相同宽度尺寸的布置。在一些偏置管芯堆叠中, 至少一个管芯具有比下层管芯更小的长度或宽度尺寸, 这些可以作为“金字塔”提出, 该“金字塔”通过朝向堆叠面的至少两个相对面看出。

[0047] 由于互连材料基本上与其所沉积的表面共形, 除了电绝缘的表面之外, 任何这样的表面都可以与导电迹线形成电接触。因此, 可能接触互连迹线且不期望有电接触的管芯的表面应当被电绝缘。这可以通过例如在表面上施加保形介质薄膜 (步骤 52), 然后在期待有电接触的薄膜中形成开口 (步骤 53) 而实现。在一些实施例中, 保形涂层的材料包括有机聚合物薄膜, 该有机聚合物为例如对二甲苯的聚合物或者其衍生物, 例如聚对二甲苯聚合物, 例如聚对二甲苯 C 或聚对二甲苯 N 或聚对二甲苯 A 或聚对二甲苯 SR。在一些实施例中, 保形涂层通过沉积形成, 例如通过气相沉积或液相沉积或固相沉积形成。

[0048] 特别合适的介质薄膜是聚对二甲苯薄膜, 该薄膜可以在将管芯组装成堆叠之前, 或者在组装之后但是在形成一个或多个互连迹线之前施加至管芯。

[0049] 将介质保形涂层的厚度形成为足以提供连续的涂层 (无针孔), 且足以提供具有满足或高于下层电路要求的介电强度的电绝缘。例如, 聚对二甲苯涂层厚度为约 1  $\mu\text{m}$  至约 5  $\mu\text{m}$  可能是合适的。聚对二甲苯涂布可以使用标准聚对二甲苯装置实施。

[0050] 在涂布完成之后, 从聚对二甲苯腔中取出晶片, 并使用激光烧蚀系统将涂层从选中特征 (例如待电互连的互连管芯焊盘) 去除。可以理解的是, 考虑到聚对二甲苯在 300–800nm 的可见光范围基本是透明的, 激光必须以在涂层中有明显的能量吸收的波长操作。任选地, 从焊盘去除涂层材料可以在后续步骤的任何时间 (直至管芯的电互连将被实施的时间为止) 实施。

[0051] 激光烧蚀步骤典型地紧接着进行等离子体清洁 (步骤 54), 例如 Ar 等离子体处理, 如常规采用的。

[0052] 接着是步骤 55, 实施  $\text{CF}_4$  等离子体处理。以下参数可能是合适的 :

[0053]  $\text{CF}_4\%$  : 约 5–100% ;

[0054] 功率 : 约 100–800 瓦 ;

[0055] 压力 : 约 50–500 毫托 ;

[0056] 时间 : 约 10 秒 – 约 30 分钟 ;

[0057] 流速 : 约 100–2000sccm。

[0058] 在一个特定的示例中, 采用以下参数 : 通入 100%  $\text{CF}_4$ , 以 400 瓦的功率、200 毫托的

压力、250sccm 的速率运行 60 秒。

[0059] CF<sub>4</sub> 处理可以通过如下步骤实施：在两步骤方法中，Ar 等离子体清洁之后紧接着进行 CF<sub>4</sub> 处理。任选地，在三步骤方法中，Ar 等离子体清洁之后紧接着进行 N 等离子体处理，然后进行 CF<sub>4</sub> 处理；在可选的三步骤方法中，Ar 等离子体清洁之后紧接着进行 CF<sub>4</sub> 处理，然后进行第二次 Ar 等离子体处理（在一定程度上减轻 CF<sub>4</sub> 处理的结果）。

[0060] 如将被理解的，对于特定的互连材料和保形介质材料这些参数可以被优化；且这种优化可以不经过不当的实验而易于实现。

[0061] CF<sub>4</sub> 处理之后紧接着进行互连材料的沉积（步骤 56），在此之后，互连材料被固化或者被允许固化以形成互连迹线（步骤 57）。

[0062] 其他实施例包括在权利要求中。

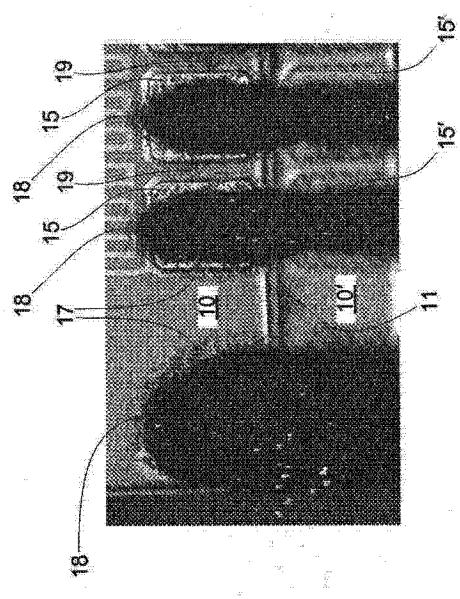


图 1

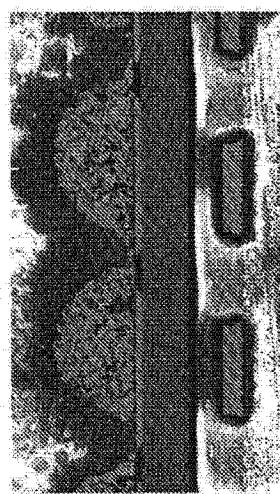


图 2A

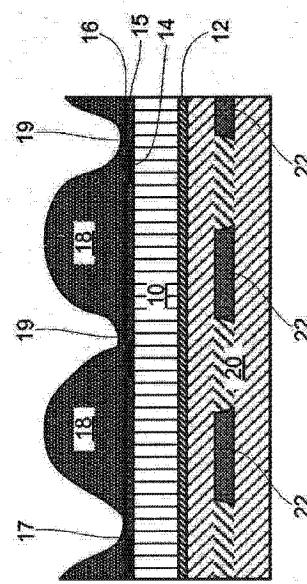


图 2B

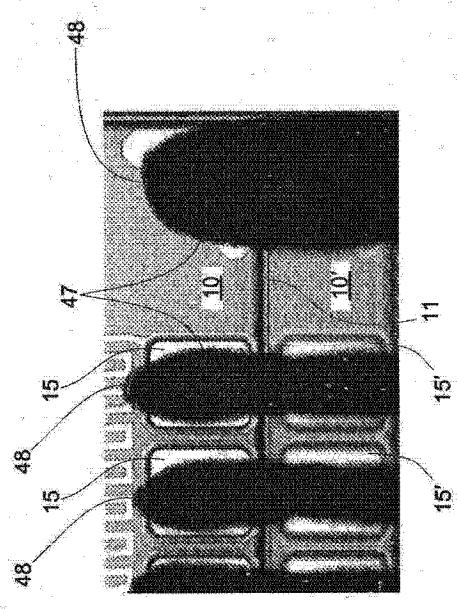


图 3

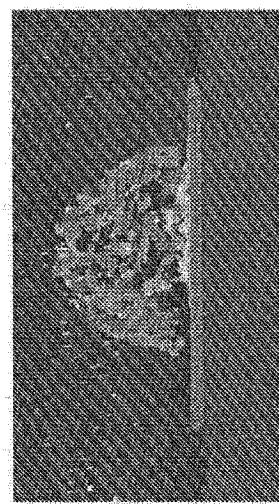


图 4A

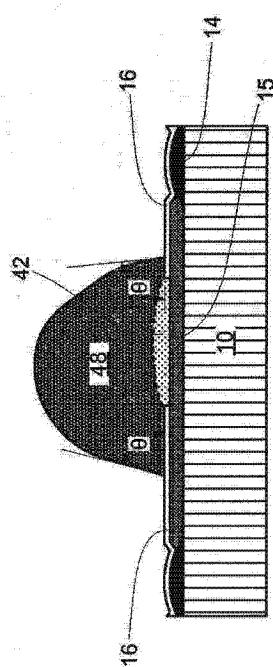


图 4B

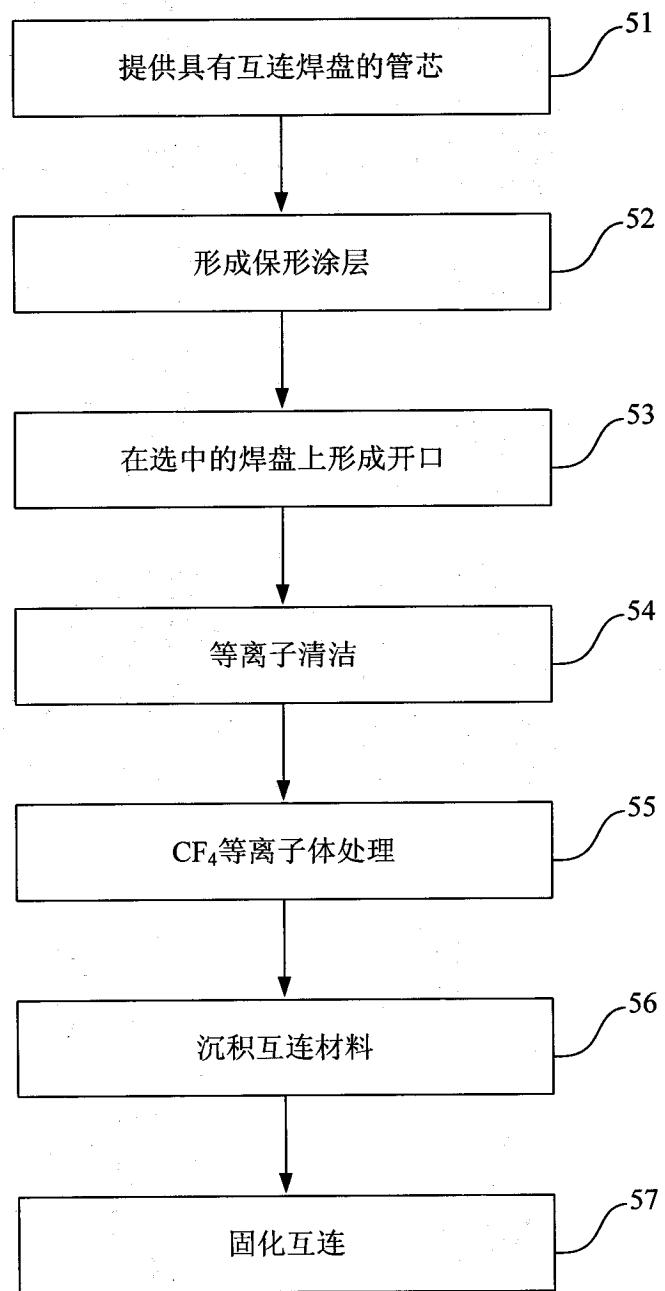


图 5