

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7548743号
(P7548743)

(45)発行日 令和6年9月10日(2024.9.10)

(24)登録日 令和6年9月2日(2024.9.2)

(51)国際特許分類

F I

H 0 1 L 23/29 (2006.01)

H 0 1 L 23/30

B

H 0 1 L 23/31 (2006.01)

請求項の数 10 (全23頁)

(21)出願番号	特願2020-124231(P2020-124231)	(73)特許権者	000190688
(22)出願日	令和2年7月21日(2020.7.21)		新光電気工業株式会社
(65)公開番号	特開2022-20941(P2022-20941A)		長野県長野市小島田町 8 0 番地
(43)公開日	令和4年2月2日(2022.2.2)	(74)代理人	100105957
審査請求日	令和5年5月31日(2023.5.31)		弁理士 恩田 誠
		(74)代理人	100068755
			弁理士 恩田 博宣
		(72)発明者	村山 啓
			長野県長野市小島田町 8 0 番地 新光電
			気工業株式会社内
		(72)発明者	相澤 光浩
			長野県長野市小島田町 8 0 番地 新光電
			気工業株式会社内
		(72)発明者	金子 周
			長野県長野市小島田町 8 0 番地 新光電
			最終頁に続く

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】

【請求項 1】

下基板と、
上面に電極パッドを有し、前記下基板の上面に搭載された半導体素子と、
基板本体と、前記基板本体の下面に形成された接着層とを有し、前記半導体素子の上面に
設けられた上基板と、
前記下基板と前記上基板との間に設けられ、前記半導体素子を封止する封止樹脂と、
前記上基板の上面に設けられた配線層と、
前記封止樹脂と同程度の熱膨張係数を有する材料からなり、前記上基板の上面に設けら
れた被覆樹脂と、
前記基板本体及び前記接着層を厚さ方向に貫通して前記電極パッドの上面の一部を露出
する貫通孔と、
前記貫通孔内に形成されるとともに、前記電極パッドと前記配線層とを電氣的に接続す
るビア配線と、を有し、
前記被覆樹脂は、前記配線層の側面を被覆しており、
前記半導体素子の上面は、前記接着層によって前記基板本体に接着されており、
前記配線層の厚さは、前記基板本体の厚さよりも大きい半導体装置。

【請求項 2】

前記被覆樹脂は、前記配線層から露出する前記上基板の上面全面を被覆している請求項
1 に記載の半導体装置。

【請求項 3】

前記被覆樹脂は、前記配線層の上面を被覆しており、

前記被覆樹脂は、前記配線層の上面の一部を露出する開口部を有している請求項 1 又は請求項 2 に記載の半導体装置。

【請求項 4】

前記開口部の底部に露出する前記配線層の上面に設けられた外部接続端子を更に有する請求項 3 に記載の半導体装置。

【請求項 5】

前記封止樹脂と前記被覆樹脂とは連続して一体に形成されている請求項 1 から請求項 4 のいずれか一項に記載の半導体装置。

10

【請求項 6】

前記封止樹脂は、前記上基板の側面を被覆している請求項 1 から請求項 5 のいずれか一項に記載の半導体装置。

【請求項 7】

前記封止樹脂は、前記下基板の側面を被覆し、前記下基板の下面を被覆している請求項 1 から請求項 6 のいずれか一項に記載の半導体装置。

【請求項 8】

前記下基板の下面に形成された金属層を更に有する請求項 1 から請求項 7 のいずれか一項に記載の半導体装置。

【請求項 9】

20

前記上基板の平面形状は、前記下基板の平面形状と同じ大きさに形成されている請求項 1 から請求項 8 のいずれか一項に記載の半導体装置。

【請求項 10】

前記上基板の平面形状は、前記下基板の平面形状よりも小さく形成されている請求項 1 から請求項 8 のいずれか一項に記載の半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体装置に関するものである。

【背景技術】

30

【0002】

従来、半導体装置として、電力の制御や電力の供給を行うパワー系の半導体装置（パワーモジュール）が知られている。この種の半導体装置としては、下基板と上基板との間に搭載された半導体素子と、下基板と上基板との間に設けられて半導体素子を封止する封止樹脂と、半導体素子と電氣的に接続され、上基板の上面に形成された配線層とを有するものが知られている。

【0003】

なお、上記従来技術に関連する先行技術として、特許文献 1 が開示されている。

【先行技術文献】**【特許文献】**

40

【0004】**【文献】特開 2018 - 120902 号公報****【発明の概要】****【発明が解決しようとする課題】****【0005】**

ところで、従来の半導体装置では、半導体素子と封止樹脂との熱膨張係数（CTE：Coefficient of Thermal Expansion）の差が大きくなる。これら熱膨張係数の大きな差に起因して、上基板に応力が生じることにより上基板の上面に設けられた配線層にクラックが生じるという問題がある。

【課題を解決するための手段】

50

【 0 0 0 6 】

本発明の一観点によれば、下基板と、上面に電極パッドを有し、前記下基板の上面に搭載された半導体素子と、基板本体と、前記基板本体の下面に形成された接着層とを有し、前記半導体素子の上面に設けられた上基板と、前記下基板と前記上基板との間に設けられ、前記半導体素子を封止する封止樹脂と、前記上基板の上面に設けられた配線層と、前記封止樹脂と同程度の熱膨張係数を有する材料からなり、前記上基板の上面に設けられた被覆樹脂と、前記基板本体及び前記接着層を厚さ方向に貫通して前記電極パッドの上面の一部を露出する貫通孔と、前記貫通孔内に形成されるとともに、前記電極パッドと前記配線層とを電氣的に接続するビア配線と、を有し、前記被覆樹脂は、前記配線層の側面を被覆しており、前記半導体素子の上面は、前記接着層によって前記基板本体に接着されており、前記配線層の厚さは、前記基板本体の厚さよりも大きい。

10

【発明の効果】

【 0 0 0 7 】

本発明の一観点によれば、クラックの発生を抑制できるという効果を奏する。

【図面の簡単な説明】

【 0 0 0 8 】

【図 1】(a) は、一実施形態の半導体装置を示す概略断面図（図 2 及び図 3 における 1 - 1 線断面図）、(b) は、図 1 (a) に示した半導体装置の一部を拡大した拡大断面図である。

【図 2】一実施形態の半導体装置を示す概略平面図である。

20

【図 3】一実施形態の半導体装置を示す概略平面図である。

【図 4】一実施形態の半導体装置を示す概略断面図（図 2 及び図 3 における 4 - 4 線断面図）である。

【図 5】一実施形態の半導体装置を示す概略断面図（図 2 及び図 3 における 5 - 5 線断面図）である。

【図 6】(a) , (b) は、一実施形態の半導体装置の製造方法を示す概略断面図である。

【図 7】(a) , (b) は、一実施形態の半導体装置の製造方法を示す概略断面図である。

【図 8】変更例の半導体装置を示す概略断面図である。

【図 9】変更例の半導体装置を示す概略断面図（図 1 0 における 9 - 9 線断面図）である。

【図 1 0】変更例の半導体装置を示す概略平面図である。

30

【図 1 1】変更例の半導体装置を示す概略平面図である。

【図 1 2】変更例の半導体装置を示す概略断面図である。

【図 1 3】変更例の半導体装置を示す概略断面図である。

【図 1 4】変更例の半導体装置を示す概略断面図（図 1 5 における 1 4 - 1 4 線断面図）である。

【図 1 5】変更例の半導体装置を示す概略平面図である。

【図 1 6】変更例の半導体装置を示す概略断面図である。

【図 1 7】変更例の半導体装置を示す概略断面図である。

【図 1 8】変更例の半導体装置を示す概略断面図（図 1 9 における 1 8 - 1 8 線断面図）である。

40

【図 1 9】変更例の半導体装置を示す概略平面図である。

【発明を実施するための形態】

【 0 0 0 9 】

以下、一実施形態について添付図面を参照して説明する。なお、添付図面は、便宜上、特徴を分かりやすくするために特徴となる部分を拡大して示している場合があり、各構成要素の寸法比率などが各図面で同じであるとは限らない。断面図では、各部材の断面構造を分かりやすくするために、一部の部材のハッチングを梨地模様に代えて示し、一部の部材のハッチングを省略している。また、本明細書において、「平面視」とは、対象物を図 1 (a) 等の鉛直方向から見ることを言い、「平面形状」とは、対象物を図 1 (a) 等の鉛直方向から見た形状のことを言う。

50

【 0 0 1 0 】

まず、図 1 (a) に従って、半導体装置 1 0 の構造について説明する。

半導体装置 1 0 は、例えば、電力の制御や電力の供給を行うパワー系の半導体装置（パワーモジュール）である。例えば、半導体装置 1 0 は、D C - D C コンバータである。半導体装置 1 0 は、下基板 2 0 と、下基板 2 0 の上面に搭載された 1 つ又は複数（本実施形態では、2 つ）の半導体素子 3 0 と、半導体素子 3 0 の上面に設けられた上基板 4 0 とを有している。半導体装置 1 0 は、下基板 2 0 と上基板 4 0 との間に設けられ、半導体素子 3 0 を封止する封止樹脂 5 0 と、半導体素子 3 0 と電氣的に接続され、上基板 4 0 の上面に設けられた配線層 6 0 とを有している。各半導体素子 3 0 は、下基板 2 0 の上面と上基板 4 0 の下面との間に設けられている。半導体装置 1 0 では、下基板 2 0 と上基板 4 0 との間に半導体素子 3 0 が内蔵されている。

10

【 0 0 1 1 】

各半導体素子 3 0 は、例えば、シリコン（S i ）やシリコンカーバイド（S i C ）から形成されている。各半導体素子 3 0 は、例えば、パワー系の半導体素子である。例えば、半導体素子 3 0 としては、絶縁ゲートバイポーラトランジスタ（I G B T : Insulated Gate Bipolar Transistor）、金属酸化膜半導体電界効果トランジスタ（M O S F E T : Metal-Oxide-Semiconductor Field-Effect Transistor）やダイオード等を用いることができる。本実施形態の半導体素子 3 0 は、M O S F E T である。半導体素子 3 0 の平面形状は、任意の形状及び任意の大きさとすることができる。半導体素子 3 0 の平面形状は、例えば、矩形状に形成されている。半導体素子 3 0 の厚さは、例えば、5 0 μ m ~ 6 0 0 μ m 程度とすることができる。半導体素子 3 0 の熱膨張係数は、例えば、3 p p m / ~ 6 p p m / 程度とすることができる。

20

【 0 0 1 2 】

半導体素子 3 0 は、例えば、電極パッド 3 1 と、電極パッド 3 2 と、電極パッド 3 3 とを有している。電極パッド 3 1 は、例えば、半導体素子 3 0 の下面に形成されている。例えば、電極パッド 3 1 は、半導体素子 3 0 の下面全面を被覆するように形成されている。電極パッド 3 2 , 3 3 は、例えば、半導体素子 3 0 の上面に形成されている。電極パッド 3 2 , 3 3 は、半導体素子 3 0 の上面において互いに離れて設けられている。電極パッド 3 1 は、例えば、M O S F E T のドレイン電極である。電極パッド 3 2 は、例えば、M O S F E T のソース電極である。電極パッド 3 3 は、例えば、M O S F E T のゲート電極である。

30

【 0 0 1 3 】

電極パッド 3 1 , 3 2 , 3 3 の材料としては、例えば、アルミニウム（A l ）や銅（C u ）などの金属、又はこれら金属から選択される少なくとも一種の金属を含む合金を用いることができる。なお、必要に応じて、電極パッド 3 1 , 3 2 , 3 3 の表面に表面処理層を形成するようにしてもよい。表面処理層の例としては、金（A u ）層、ニッケル（N i ）層 / A u 層（N i 層と A u 層をこの順番で積層した金属層）、N i 層 / パラジウム（P d ）層 / A u 層（N i 層と P d 層と A u 層をこの順番で積層した金属層）などを挙げることができる。これら A u 層、N i 層、P d 層としては、例えば、無電解めっき法により形成された金属層（無電解めっき金属層）を用いることができる。また、A u 層は A u 又は A u 合金からなる金属層、N i 層は N i 又は N i 合金からなる金属層、P d 層は P d 又は P d 合金からなる金属層である。

40

【 0 0 1 4 】

下基板 2 0 は、平板状に形成されている。下基板 2 0 は、例えば、酸化物系セラミックスや非酸化物系セラミックス等のセラミックスからなるセラミックス基板である。酸化物系セラミックスとしては、例えば、酸化アルミニウム（A l ₂ O ₃ ）、ジルコニア（Z r O ₂ ）などを挙げることができる。非酸化物系セラミックスとしては、例えば、窒化アルミニウム（A l N ）、窒化ケイ素（S i ₃ N ₄ ）などを挙げることができる。下基板 2 0 の熱膨張係数は、例えば、2 p p m / ~ 7 p p m / 程度とすることができる。

【 0 0 1 5 】

50

下基板 20 の平面形状は、任意の形状及び任意の大きさとすることができる。例えば、下基板 20 の平面形状は、矩形状に形成されている。下基板 20 の厚さは、例えば、200 ~ 400 μm 程度とすることができる。

【0016】

図 2 及び図 3 に示すように、下基板 20 の上面には、例えば、配線層 21 が形成されている。配線層 21 は、例えば、1 つ又は複数（ここでは、1 つ）の配線パターン 22 と、1 つ又は複数（ここでは、2 つ）の配線パターン 23 と、1 つ又は複数（ここでは、2 つ）の配線パターン 24 とを有している。なお、図 2 及び図 3 は、図 1 (a) に示した半導体装置 10 を上方から見た平面図である。また、図 3 では、封止樹脂 50 が透視的に描かれている。

10

【0017】

配線パターン 22 , 23 , 24 の材料としては、例えば、銅や銅合金を用いることができる。なお、必要に応じて、配線パターン 22 , 23 , 24 の表面（上面及び側面、又は上面のみ）に表面処理層を形成するようにしてもよい。表面処理層としては、Au 層、Ni 層 / Au 層、Ni 層 / Pd 層 / Au 層などの金属層を挙げることができる。配線層 21 の熱膨張係数は、例えば、15 ppm / °C ~ 18 ppm / °C 程度とすることができる。配線パターン 22 , 23 , 24 の厚さは、例えば、100 μm ~ 400 μm 程度とすることができる。

【0018】

図 3 に示すように、配線パターン 22 , 23 , 24 は、下基板 20 の上面において互いに離れて設けられている。配線パターン 22 , 23 , 24 の平面形状は、任意の形状及び任意の大きさとすることができる。

20

【0019】

配線パターン 22 の平面形状は、例えば、矩形状に形成されている。配線パターン 22 は、例えば、各配線パターン 23 , 24 の平面形状よりも大きく形成されている。配線パターン 22 は、例えば、ベタ状に形成されている。例えば、配線パターン 22 は、下基板 20 の上面において、図中左側半分の領域に全体的に広がるように形成されている。配線パターン 22 は、例えば、その一部が上基板 40 と平面視で重なるように設けられている。配線パターン 22 は、例えば、半導体素子 30 の電極パッド 31（図 1 参照）と電氣的に接続されている。

30

【0020】

各配線パターン 23 の平面形状は、例えば、矩形状に形成されている。各配線パターン 23 は、例えば、図中上下方向に所定の幅を有し、図中左右方向に延びる帯状に形成されている。2 つの配線パターン 23 は、例えば、図中上下方向において、配線パターン 24 よりも外側に設けられている。例えば、2 つの配線パターン 23 は、図中上下方向において、2 つの配線パターン 24 を挟むように設けられている。各配線パターン 23 は、例えば、その一部が上基板 40 と平面視で重なるように設けられている。各配線パターン 23 は、例えば、半導体素子 30 の電極パッド 32（図 1 参照）と電氣的に接続されている。

【0021】

ここで、本明細書における「上下方向」及び「左右方向」は、各図面において各部材を示す符号が正しく読める向きを正位置とした場合の方向である。

40

各配線パターン 24 の平面形状は、例えば、矩形状に形成されている。各配線パターン 24 は、例えば、図中上下方向に所定の幅を有し、図中左右方向に延びる帯状に形成されている。各配線パターン 24 は、例えば、各配線パターン 23 と平行に延びるように形成されている。2 つの配線パターン 24 は、例えば、図中上下方向において、配線パターン 23 よりも内側に設けられている。各配線パターン 24 は、例えば、その一部が上基板 40 と平面視において重なるように設けられている。各配線パターン 24 は、例えば、半導体素子 30 の電極パッド 33（図 1 参照）と電氣的に接続されている。

【0022】

図 1 (a) に示すように、下基板 20 の下面には、例えば、金属層 26 が形成されてい

50

る。金属層 26 の平面形状は、任意の形状及び任意の大きさとすることができる。金属層 26 の平面形状は、例えば、矩形状に形成されている。金属層 26 は、例えば、ベタ状に形成されている。例えば、金属層 26 は、下基板 20 の下面のうち外周縁部を除く下面全面に広がるように形成されている。金属層 26 は、例えば、下基板 20 の反り等を抑制する補強層としての機能を有している。金属層 26 は、例えば、放熱部材として機能させることもできる。

【0023】

金属層 26 の材料としては、例えば、銅や銅合金を用いることができる。なお、必要に応じて、金属層 26 の表面（下面及び側面、又は下面のみ）に表面処理層を形成するようにしてもよい。表面処理層としては、Au 層、Ni 層 / Au 層、Ni 層 / Pd 層 / Au 層などの金属層を挙げることができる。金属層 26 の厚さは、例えば、100 μm ~ 400 μm 程度とすることができる。金属層 26 の厚さは、例えば、配線層 21 よりも薄く形成されている。

【0024】

配線パターン 22 の上面には、導電性を有する接合部 71 を介して半導体素子 30 が接合されている。接合部 71 は、配線パターン 22 に接合されるとともに、電極パッド 31 に接合されている。接合部 71 は、配線パターン 22 と半導体素子 30 の電極パッド 31 とを電氣的に接続している。

【0025】

図 4 に示すように、接合部 71 は、例えば、複数の半導体素子 30 に対して共通に設けられている。本実施形態の接合部 71 は、2 つの半導体素子 30 の電極パッド 31 に接合されるとともに、配線パターン 22 に接合されている。これにより、2 つの電極パッド 31 と配線パターン 22 とが接合部 71 を介して電氣的に接続されている。

【0026】

各半導体素子 30 は、接合部 71 を介して配線パターン 22 の上面に接合されている。2 つの半導体素子 30 は、例えば、半導体装置 10 の積層方向（図中上下方向）と直交する平面方向（ここでは、左右方向）において、互いに離れて設けられている。2 つの半導体素子 30 は、図中左右方向に沿って並んで設けられている。2 つの半導体素子 30 は、例えば、互いに同じ厚さに形成されている。2 つの半導体素子 30 の平面形状は、例えば、互いに同じ形状及び同じ大きさに形成されている。図 3 に示すように、各半導体素子 30 は、例えば、その全体が配線パターン 22 と平面視で重なるように設けられている。各半導体素子 30 は、例えば、その全体が上基板 40 と平面視で重なるように設けられている。

【0027】

図 5 に示すように、各配線パターン 23, 24 の上面には、導電性を有する接合部 72 が形成されている。各接合部 72 の上面には、接続部材 75 が形成されている。接合部 72 は、配線パターン 23 又は配線パターン 24 に接合されるとともに、接続部材 75 に接合されている。接合部 72 は、配線パターン 23 と接続部材 75 とを電氣的に接続している。接合部 72 は、配線パターン 24 と接続部材 75 とを電氣的に接続している。

【0028】

接合部 71, 72 の材料としては、例えば、金属の焼結材料を用いることができる。焼結材料としては、例えば、銀 (Ag) 粒子を主成分とする焼結材料（銀シンタリング材料）や銅粒子を主成分とする焼結材料（銅シンタリング材料）を用いることができる。また、接合部 71, 72 の材料としては、例えば、はんだ、銀ペースト等の導電性ペーストや金属ろう材を用いることもできる。接合部 71, 72 の厚さは、例えば、20 μm ~ 60 μm 程度とすることができる。

【0029】

接続部材 75 は、上基板 40 の上面に形成された配線層 60 と電氣的に接続されている。これにより、配線パターン 23, 24 は、接合部 72 及び接続部材 75 を介して配線層 60 と電氣的に接続されている。接続部材 75 は、例えば、半導体装置 10 の積層方向（

10

20

30

40

50

図中上下方向)に沿って延びる柱状に形成されている。接続部材75は、例えば、金属ボストである。図1(a)に示すように、接続部材75は、例えば、半導体素子30と同じ厚さに形成されている。接続部材75の厚さは、例えば、 $50\mu\text{m} \sim 600\mu\text{m}$ 程度とすることができる。例えば、接続部材75の上面は、半導体素子30の上面と同一平面上に形成されている。なお、接続部材75の材料としては、例えば、銅や銅合金を用いることができる。

【0030】

上基板40は、半導体素子30の上面及び接続部材75の上面に設けられている。上基板40は、平板状に形成されている。上基板40の平面形状は、任意の形状及び任意の大きさとすることができる。図3に示すように、上基板40の平面形状は、例えば、矩形状に形成されている。上基板40の平面形状は、例えば、下基板20の平面形状よりも小さく形成されている。例えば、上基板40の図中左右方向の寸法は、下基板20の図中左右方向の寸法よりも小さく形成されている。例えば、上基板40の図中上下方向の寸法は、下基板20の図中上下方向の寸法よりも小さく形成されている。上基板40は、例えば、その全体が下基板20と平面視で重なるように設けられている。

【0031】

図1(b)に示すように、上基板40は、例えば、基板本体41と、基板本体41の下面に形成された接着層42とを有している。基板本体41の材料としては、例えば、ポリイミド系樹脂やポリエステル系樹脂などの絶縁性樹脂を用いることができる。接着層42としては、例えば、エポキシ系、ポリイミド系やシリコン系の接着剤を用いることができる。上基板40の熱膨張係数は、例えば、 $20\text{ppm}/^\circ\text{C} \sim 25\text{ppm}/^\circ\text{C}$ 程度とすることができる。基板本体41の厚さは、例えば、 $30\mu\text{m} \sim 50\mu\text{m}$ 程度とすることができる。接着層42の厚さは、例えば、 $20\mu\text{m} \sim 40\mu\text{m}$ 程度とすることができる。

【0032】

基板本体41は、例えば、接着層42により半導体素子30に接着されている。接着層42は、半導体素子30の上面に接着されるとともに、基板本体41の下面に接着されている。接着層42は、例えば、半導体素子30の一部を内蔵するように設けられている。換言すると、半導体素子30の一部は、接着層42に埋設されている。例えば、半導体素子30の電極パッド32, 33は、接着層42に埋設されている。例えば、半導体素子30の上部は、接着層42に埋設されている。接着層42は、例えば、半導体素子30の上部の側面を被覆するように形成されている。

【0033】

上基板40には、上基板40を厚さ方向に貫通する貫通孔40Xが形成されている。貫通孔40Xは、例えば、基板本体41及び接着層42を厚さ方向に貫通して形成されている。貫通孔40Xは、例えば、電極パッド32, 33の上面の一部を露出するように形成されている。図1(a)に示すように、貫通孔40Xは、例えば、接続部材75の上面の一部を露出するように形成されている。

【0034】

配線層60は、上基板40の上面に形成されている。配線層60は、1つ又は複数(ここでは、1つ)の配線パターン61と、1つ又は複数(ここでは、2つ)の配線パターン62とを有している。

【0035】

配線パターン61, 62の材料としては、例えば、銅や銅合金を用いることができる。なお、必要に応じて、配線パターン61, 62の表面(上面及び側面、又は上面のみ)に表面処理層を形成するようにしてもよい。表面処理層としては、Au層、Ni層/Au層、Ni層/Pd層/Au層などの金属層を挙げることができる。配線層60の熱膨張係数は、例えば、 $15\text{ppm}/^\circ\text{C} \sim 18\text{ppm}/^\circ\text{C}$ 程度とすることができる。配線パターン61, 62の厚さは、例えば、 $50\mu\text{m} \sim 200\mu\text{m}$ 程度とすることができる。

【0036】

図2及び図3に示すように、配線パターン61, 62は、上基板40の上面において互

10

20

30

40

50

いに離れて設けられている。配線パターン 6 1 , 6 2 の平面形状は、任意の形状及び任意の大きさとすることができる。

【 0 0 3 7 】

配線パターン 6 1 は、例えば、本体部 6 1 A と、本体部 6 1 A から平面方向に延出された延出部 6 1 B とを有している。本体部 6 1 A の平面形状は、例えば、矩形状に形成されている。本体部 6 1 A は、例えば、半導体素子 3 0 と平面視で重なるように設けられている。例えば、本体部 6 1 A は、半導体素子 3 0 の電極パッド 3 2 (図 1 (a) 参照) と平面視で重なるように設けられている。

【 0 0 3 8 】

図 1 (b) に示すように、配線パターン 6 1 の本体部 6 1 A は、例えば、電極パッド 3 2 の上面の一部を露出する貫通孔 4 0 X 内に形成されたビア配線 V 1 を介して電極パッド 3 2 と電氣的に接続されている。配線パターン 6 1 は、例えば、ビア配線 V 1 と一体に形成されている。本実施形態の配線パターン 6 1 は、複数のビア配線 V 1 と一体に形成されている。複数のビア配線 V 1 は、例えば、平面方向 (図中左右方向) において互いに離れて設けられている。各ビア配線 V 1 は、例えば、貫通孔 4 0 X を充填するように形成されている。各ビア配線 V 1 は、上基板 4 0 の基板本体 4 1 及び接着層 4 2 を厚さ方向に貫通して形成されている。

【 0 0 3 9 】

図 3 に示すように、本体部 6 1 A のうち配線パターン 6 2 と対向する側の側面 6 1 S に、1 つ又は複数 (ここでは、2 つ) の凹部 6 1 X が形成されている。各凹部 6 1 X は、側面 6 1 S から本体部 6 1 A の内方に凹むように形成されている。各凹部 6 1 X は、例えば、本体部 6 1 A のうち各半導体素子 3 0 の電極パッド 3 3 (図 4 参照) と平面視で重なる部分に設けられている。

【 0 0 4 0 】

各延出部 6 1 B は、例えば、平面視において、本体部 6 1 A の側面 6 1 S から配線パターン 2 3 に向かって延びている。2 つの延出部 6 1 B は、例えば、本体部 6 1 A の図中上下方向の各端部にそれぞれ形成されている。各延出部 6 1 B は、例えば、図中左右方向に沿って延びている。各延出部 6 1 B の先端部は、例えば、配線パターン 2 3 と平面視で重なる位置まで延びるように形成されている。各延出部 6 1 B の平面形状は、例えば、矩形状に形成されている。各延出部 6 1 B の平面形状は、例えば、図中上下方向に所定の幅を有し、図中左右方向に沿って延びる帯状に形成されている。

【 0 0 4 1 】

図 5 に示すように、配線パターン 6 1 の延出部 6 1 B は、例えば、接続部材 7 5 の上面の一部を露出する貫通孔 4 0 X 内に形成されたビア配線 V 2 を介して接続部材 7 5 と電氣的に接続されている。配線パターン 6 1 は、例えば、ビア配線 V 2 と一体に形成されている。ビア配線 V 2 は、例えば、貫通孔 4 0 X を充填するように形成されている。配線パターン 6 1 は、ビア配線 V 2 と接続部材 7 5 と接合部 7 2 とを介して配線パターン 2 3 と電氣的に接続されている。これにより、配線パターン 2 3 は、接合部 7 2 と、接続部材 7 5 と、ビア配線 V 2 と、配線パターン 6 1 と、図 1 (b) に示したビア配線 V 1 とを介して、半導体素子 3 0 の電極パッド 3 2 (ソース電極) と電氣的に接続されている。

【 0 0 4 2 】

図 3 に示すように、各配線パターン 6 2 の平面形状は、例えば、矩形状に形成されている。各配線パターン 6 2 は、例えば、図中上下方向に所定の幅を有し、図中左右方向に延びる帯状に形成されている。各配線パターン 6 2 は、例えば、各配線パターン 6 1 の延出部 6 1 B と平行に延びるように形成されている。2 つの配線パターン 6 2 は、例えば、図中上下方向において、配線パターン 6 1 の延出部 6 1 B よりも内側に設けられている。各配線パターン 6 2 の第 1 端部 (図中左端部) は、例えば、平面視において、本体部 6 1 A の凹部 6 1 X 内に入り込むように形成されている。各配線パターン 6 2 の第 1 端部は、図 1 (a) に示した半導体素子 3 0 の電極パッド 3 3 と平面視で重なる位置に設けられている。

10

20

30

40

50

【 0 0 4 3 】

図 1 (a) に示すように、各配線パターン 6 2 の第 1 端部は、例えば、電極パッド 3 3 の上面の一部を露出する貫通孔 4 0 X 内に形成されたビア配線 V 3 を介して電極パッド 3 3 と電氣的に接続されている。配線パターン 6 2 は、例えば、ビア配線 V 3 と一体に形成されている。各ビア配線 V 3 は、例えば、貫通孔 4 0 X を充填するように形成されている。

【 0 0 4 4 】

図 3 に示すように、各配線パターン 6 2 の第 1 端部とは反対側の第 2 端部 (図中右端部) は、例えば、配線パターン 2 4 と平面視で重なる位置まで延びるように形成されている。

【 0 0 4 5 】

図 5 に示すように、配線パターン 6 2 の第 2 端部は、例えば、接続部材 7 5 の上面の一部を露出する貫通孔 4 0 X 内に形成されたビア配線 V 4 を介して接続部材 7 5 と電氣的に接続されている。配線パターン 6 2 は、例えば、ビア配線 V 4 と一体に形成されている。ビア配線 V 4 は、例えば、貫通孔 4 0 X を充填するように形成されている。配線パターン 6 2 は、ビア配線 V 4 と接続部材 7 5 と接合部 7 2 とを介して配線パターン 2 4 と電氣的に接続されている。これにより、配線パターン 2 4 は、接合部 7 2 と、接続部材 7 5 と、ビア配線 V 4 と、配線パターン 6 2 と、図 1 (a) に示したビア配線 V 3 とを介して、半導体素子 3 0 の電極パッド 3 3 (ゲート電極) と電氣的に接続されている。

【 0 0 4 6 】

図 1 (a) に示すように、封止樹脂 5 0 は、例えば、下基板 2 0 と上基板 4 0 との間に設けられた半導体素子 3 0、接続部材 7 5 及び接合部 7 1、7 2 を封止するように形成されている。封止樹脂 5 0 は、例えば、複数の半導体素子 3 0 を一括して封止するように形成されている。封止樹脂 5 0 は、例えば、各半導体素子 3 0 の側面と、接続部材 7 5 の側面と、各半導体素子 3 0 から露出する接合部 7 1 の上面と、接合部 7 1 の側面と、接続部材 7 5 から露出する接合部 7 2 の上面と、接合部 7 2 の側面とを被覆するように形成されている。封止樹脂 5 0 は、例えば、上基板 4 0 と平面視で重なる部分において、配線層 2 1 の側面と、配線層 2 1 から露出する下基板 2 0 の上面とを被覆するように形成されている。

【 0 0 4 7 】

封止樹脂 5 0 は、例えば、上基板 4 0 から露出する配線層 2 1 の一部を被覆するように形成されている。封止樹脂 5 0 は、例えば、上基板 4 0 から露出する配線層 2 1 の一部を露出するように形成されている。封止樹脂 5 0 は、例えば、上基板 4 0 から露出する下基板 2 0 の上面の一部を被覆するように形成されている。図 2 に示すように、封止樹脂 5 0 は、例えば、上基板 4 0 から露出する下基板 2 0 の上面の一部を露出するように形成されている。封止樹脂 5 0 は、例えば、下基板 2 0 の側面を被覆している。封止樹脂 5 0 は、例えば、下基板 2 0 の側面全面を被覆している。封止樹脂 5 0 は、例えば、下基板 2 0 の側面を全周にわたって被覆している。封止樹脂 5 0 は、例えば、下基板 2 0 を外側から囲むように形成されている。

【 0 0 4 8 】

図 1 (a) に示すように、封止樹脂 5 0 は、例えば、下基板 2 0 の下面を被覆するように形成されている。封止樹脂 5 0 は、例えば、金属層 2 6 から露出する下基板 2 0 の下面全面を被覆している。封止樹脂 5 0 は、例えば、金属層 2 6 の側面を被覆するように形成されている。封止樹脂 5 0 は、例えば、金属層 2 6 の側面全面を被覆している。封止樹脂 5 0 は、例えば、金属層 2 6 の下面を露出するように形成されている。封止樹脂 5 0 の下面は、例えば、金属層 2 6 の下面と面一になるように形成されている。

【 0 0 4 9 】

封止樹脂 5 0 は、例えば、上基板 4 0 の側面を被覆するように形成されている。封止樹脂 5 0 は、例えば、上基板 4 0 の側面全面を被覆している。図 2 に示すように、封止樹脂 5 0 は、例えば、上基板 4 0 の側面を全周にわたって被覆している。封止樹脂 5 0 は、例えば、上基板 4 0 を外側から囲むように形成されている。

【 0 0 5 0 】

10

20

30

40

50

封止樹脂 50 は、例えば、上基板 40 の上面を被覆するように形成されている。封止樹脂 50 は、例えば、配線層 60 から露出する上基板 40 の上面全面を被覆している。封止樹脂 50 は、例えば、配線層 60 の側面を被覆するように形成されている。封止樹脂 50 は、例えば、配線層 60 の側面全面を被覆している。封止樹脂 50 は、例えば、配線層 60 の側面に接触している。封止樹脂 50 は、例えば、配線パターン 61, 62 を囲むように形成されている。封止樹脂 50 は、例えば、配線パターン 61 の凹部 61X を充填するように形成されている。封止樹脂 50 は、例えば、配線層 60 の上面を露出するように形成されている。図 1 (a) に示すように、封止樹脂 50 の上面は、例えば、配線層 60 の上面と面一になるように形成されている。

【0051】

封止樹脂 50 は、例えば、上基板 40 から露出する配線層 21 を覆う部分の側面 50S から平面方向（図中左右方向）に延びる延出部 51 を有している。延出部 51 は、例えば、配線層 21 の配線パターン 22 の上面を被覆するように形成されている。図 2 に示すように、延出部 51 は、例えば、側面 50S から半導体装置 10 の外側面まで延びている。延出部 51 は、例えば、図中上下方向に所定の幅を有し、図中左右方向に延びる帯状に形成されている。

【0052】

封止樹脂 50 の材料としては、例えば、熱硬化性樹脂を主成分とする非感光性の絶縁性樹脂を用いることができる。封止樹脂 50 の材料としては、例えば、エポキシ系樹脂やポリイミド系樹脂などの絶縁性樹脂、又はこれら樹脂にシリカやアルミナ等のフィラーを混入した樹脂材を用いることができる。封止樹脂 50 としては、例えば、モールド樹脂を用いることができる。封止樹脂 50 の熱膨張係数は、例えば、 $5 \text{ ppm} / ^\circ\text{C} \sim 18 \text{ ppm} / ^\circ\text{C}$ 程度とすることができる。

【0053】

図 1 (a) に示した電極パッド 31 は、配線パターン 22 を介して封止樹脂 50 よりも外側に引き出されている。電極パッド 32 は、配線パターン 61 及び配線パターン 23（図 3 参照）を介して封止樹脂 50 よりも外側に引き出されている。電極パッド 33 は、配線パターン 62 及び配線パターン 24 を介して封止樹脂 50 よりも外側に引き出されている。そして、封止樹脂 50 よりも外側に引き出されて封止樹脂 50 から露出された配線パターン 22, 23, 24 は、検査用パッドとして機能する。検査用パッドには、例えば、電気特性測定装置のプローブピン（図示略）が接触される。

【0054】

（半導体装置 10 の製造方法）

次に、半導体装置 10 の製造方法について説明する。なお、説明の便宜上、最終的に半導体装置 10 の各構成要素となる部分には、最終的な構成要素の符号を付して説明する。

【0055】

まず、図 6 (a) に示す工程では、配線層 21 が上面に形成されるとともに、金属層 26 が下面に形成された下基板 20 を準備する。このとき、配線層 21 は、配線パターン 22 と配線パターン 23（図 3 参照）と配線パターン 24 とを有している。

【0056】

次に、図 6 (b) に示す工程では、配線層 21 の上面に接合部 71, 72 を形成する。接合部 71, 72 は、例えば、ペースト状の焼結材料（シンタリングペースト）を印刷法やディスペンサ法により塗布して形成することができる。シンタリングペーストとしては、例えば、銀粒子を有機溶媒に分散させた銀シンタリングペーストを用いることができる。印刷法としては、例えば、スクリーン印刷法やステンスル印刷法を用いることができる。

【0057】

続いて、接合部 71 の上面に半導体素子 30 を載置し、接合部 72 の上面に接続部材 75 を載置する。このとき、半導体素子 30 の下面に形成された電極パッド 31 が接合部 71 の上面に接触するように、半導体素子 30 を接合部 71 の上面に載置する。

【0058】

10

20

30

40

50

次いで、接合部 7 1 , 7 2 を加熱することにより、接合部 7 1 , 7 2 を焼結させる。これにより、配線層 2 1 の配線パターン 2 2 と半導体素子 3 0 の電極パッド 3 1 とが接合部 7 1 により接合され、配線パターン 2 2 上に接合部 7 1 を介して半導体素子 3 0 が接合される。また、配線層 2 1 の配線パターン 2 3 , 2 4 (図 5 参照) と接続部材 7 5 とが接合部 7 2 により接合され、配線パターン 2 3 , 2 4 上に接合部 7 2 を介して接続部材 7 5 が接合される。

【 0 0 5 9 】

次に、図 7 (a) に示す工程では、半導体素子 3 0 の上面及び接続部材 7 5 の上面に、上基板 4 0 を搭載する。例えば、図 1 (b) に示した接着層 4 2 により、半導体素子 3 0 の上面及び接続部材 7 5 の上面に上基板 4 0 を接着する。例えば、半導体素子 3 0 の上面及び接続部材 7 5 の上面にシート状の上基板 4 0 を熱圧着によりラミネートする。

10

【 0 0 6 0 】

続いて、半導体素子 3 0 の電極パッド 3 2 , 3 3 の上面の一部が露出されるように上基板 4 0 の所要箇所に貫通孔 4 0 X を形成するとともに、接続部材 7 5 の上面の一部が露出されるように上基板 4 0 の所要箇所に貫通孔 4 0 X を形成する。貫通孔 4 0 X は、例えば、CO₂ レーザや UV - YAG レーザ等によるレーザ加工法によって形成することができる。次いで、貫通孔 4 0 X をレーザ加工法によって形成した場合には、デスマア処理を行って、貫通孔 4 0 X の底部に露出する電極パッド 3 2 , 3 3 及び接続部材 7 5 の露出面に付着した樹脂スミアを除去する。

【 0 0 6 1 】

20

次に、貫通孔 4 0 X 内にビア配線 V 1 ~ V 4 を形成するとともに、それらビア配線 V 1 ~ V 4 を介して電極パッド 3 2 , 3 3 又は接続部材 7 5 と電氣的に接続される配線層 6 0 を上基板 4 0 の上面に形成する。このとき、配線層 6 0 は、配線パターン 6 1 と配線パターン 6 2 とを有している。ビア配線 V 1 ~ V 4 及び配線層 6 0 は、例えば、セミアディティブ法などの各種の配線形成方法を用いて形成することができる。

【 0 0 6 2 】

次に、図 7 (b) に示す工程では、下基板 2 0 と上基板 4 0 との間に設けられた半導体素子 3 0 及び接続部材 7 5 等を封止するとともに、配線層 6 0 の側面に接触してその側面を被覆する封止樹脂 5 0 を形成する。封止樹脂 5 0 は、例えば、上基板 4 0 を全体的に被覆するとともに、下基板 2 0 の側面及び下面を被覆するように形成される。封止樹脂 5 0 は、例えば、樹脂モールド成形法により形成することができる。例えば、封止樹脂 5 0 の材料として熱硬化性を有したモールド樹脂を用いる場合には、1 組の上型及び下型からなる金型の下型の上に図 7 (a) に示した構造体を載せ、上方から上型で挟み込むようにして金型内に上記構造体を収容する。続いて、金型のゲート部 (図示略) から金型内に、圧力 (例えば、5 MPa ~ 10 MPa) を印加して流動化したモールド樹脂を導入する。その後、モールド樹脂を 180 程度の温度で加熱して硬化させることにより、封止樹脂 5 0 を形成する。このとき、図示は省略するが、金型には、下基板 2 0 の側面を被覆する封止樹脂 5 0 が形成される領域と、上基板 4 0 を全体的に被覆する封止樹脂 5 0 が形成される領域とを接続する通路が設けられている。この通路にモールド樹脂が導入されることにより、封止樹脂 5 0 に延出部 5 1 が形成される。そして、所要の封止処理を終えると、封止樹脂 5 0 の形成された構造体を上記金型から取り出す。なお、モールド樹脂を充填する方法としては、例えば、トランスファーモールド法、コンプレッションモールド法やインジェクションモールド法などの方法を用いることができる。

30

40

【 0 0 6 3 】

以上の製造工程により、本実施形態の半導体装置 1 0 を製造することができる。なお、半導体装置 1 0 は、天地逆の状態を用いることができ、又は任意の角度で配置することができる。

【 0 0 6 4 】

次に、本実施形態の作用効果を説明する。

(1) 下基板 2 0 と上基板 4 0 との間に設けられた半導体素子 3 0 を封止する封止樹脂

50

50を、配線層60の側面を被覆するように上基板40の上面にも設けた。この構成によれば、上基板40を上下から封止樹脂50で挟むことができる。このため、半導体素子30と封止樹脂50との熱膨張係数の差に起因して生じる上基板40の歪みを緩和することができる。これにより、上基板40の上面に形成された配線層60にクラックが発生することを抑制できる。

【0065】

(2)また、配線層60の側面を封止樹脂50により被覆するようにした。このため、封止樹脂50によって配線層60の動きを物理的に阻害することができる。これにより、配線層60の歪みを緩和することができるため、配線層60にクラックが発生することを好適に抑制できる。

【0066】

(3)半導体素子30を封止する部分と、配線層60の側面を被覆する部分とを、単層の封止樹脂50により一体に形成した。この構成によれば、同一の封止樹脂50によって上基板40を上下から挟むことができる。このため、半導体素子30と封止樹脂50との熱膨張係数の差に起因して生じる上基板40の歪みを好適に緩和することができる。したがって、上基板40の上面に形成された配線層60にクラックが発生することを好適に抑制できる。

【0067】

(4)上基板40の側面を被覆するように封止樹脂50を形成した。この構成によれば、封止樹脂50によって上基板40の外周を取り囲むことができる。このため、半導体素子30と封止樹脂50との熱膨張係数の差に起因して生じる上基板40の歪みを好適に緩和することができる。したがって、上基板40の上面に形成された配線層60にクラックが発生することを好適に抑制できる。

【0068】

(5)下基板20の側面を被覆し、下基板20の下面を被覆するように封止樹脂50を形成した。この構成によれば、封止樹脂50によって下基板20の外周を取り囲むことができる。このため、半導体素子30と封止樹脂50との熱膨張係数の差に起因して、下基板20に歪みが発生することを好適に抑制できる。

【0069】

(他の実施形態)

上記実施形態は、以下のように変更して実施することができる。上記実施形態及び以下の変更例は、技術的に矛盾しない範囲で互いに組み合わせて実施することができる。

【0070】

・図8に示すように、封止樹脂50の上面に、配線層60の上面を被覆するソルダーレジスト層80を形成してもよい。ソルダーレジスト層80は、例えば、配線層60の上面と面一に形成された封止樹脂50の上面を被覆するように形成されている。ソルダーレジスト層80には、例えば、ソルダーレジスト層80を厚さ方向に貫通し、配線層60の上面の一部を外部接続用パッドP1として露出する開口部80Xが形成されている。

【0071】

この構成によれば、配線層60の上面と封止樹脂50の上面とが面一に形成されているため、それら配線層60及び封止樹脂50の上面に形成されたソルダーレジスト層80の厚さを均一に形成することができる。

【0072】

・図8に示すように、開口部80Xの底部に露出する配線層60の上面、つまり外部接続用パッドP1上に、半導体装置10をマザーボード等の実装基板(図示略)に実装する際に使用される外部接続端子81を設けるようにしてもよい。外部接続端子81は、実装基板に設けられたパッドと電氣的に接続される接続端子である。外部接続端子81としては、例えば、はんだボールやリードピンを用いることができる。本変更例では、外部接続端子81として、はんだボールを用いている。

【0073】

10

20

30

40

50

・図 9 に示すように、配線層 6 0 の上面を被覆するように封止樹脂 5 0 を形成してもよい。封止樹脂 5 0 には、例えば、配線層 6 0 の上面の一部を外部接続用パッド P 1 として露出する開口部 5 0 X が形成されている。外部接続用パッド P 1 上には、外部接続端子 8 1 を設けるようにしてもよい。

【 0 0 7 4 】

図 1 0 に示すように、開口部 5 0 X は、例えば、配線パターン 6 1 の本体部 6 1 A の上面の一部を露出するように形成されている。開口部 5 0 X は、例えば、配線パターン 6 1 の各延出部 6 1 B の上面の一部を露出するように形成されている。開口部 5 0 X は、例えば、各配線パターン 6 2 の第 2 端部における上面の一部を露出するように形成されている。各開口部 5 0 X の平面形状は、任意の形状及び任意の大きさに形成することができる。各開口部 5 0 X の平面形状は、例えば、円形状に形成されている。なお、図 8 に示した開口部 8 0 X も開口部 5 0 X と同様に形成される。

【 0 0 7 5 】

この構成によれば、封止樹脂 5 0 により配線層 6 0 の上面が被覆され、その封止樹脂 5 0 に開口部 5 0 X が形成されるため、図 8 に示したソルダーレジスト層 8 0 の形成を省略することができる。

【 0 0 7 6 】

・図 1 1 に示すように、下基板 2 0 の上面に形成された配線パターン 2 3 , 2 4 を省略してもよい。すなわち、半導体素子 3 0 の電極パッド 3 2 , 3 3 (図 1 (a) 参照) と電氣的に接続された配線パターン 6 1 , 6 2 を封止樹脂 5 0 の外側に引き出すための配線パターン 2 3 , 2 4 を省略してもよい。この場合には、図 1 (a) に示した接続部材 7 5 を省略することができる。また、この場合には、例えば、開口部 5 0 X から露出する配線パターン 6 1 , 6 2 を検査用パッドとして利用してもよい。あるいは、開口部 5 0 X とは別に、配線パターン 6 1 , 6 2 の上面の一部を検査用パッドとして露出させるための開口部を封止樹脂 5 0 やソルダーレジスト層 8 0 (図 8 参照) に設けるようにしてもよい。

【 0 0 7 7 】

・上記実施形態において、配線パターン 2 2 のうち封止樹脂 5 0 よりも外側に引き出された部分を省略してもよい。また、配線パターン 2 2 のうち上基板 4 0 よりも外側に引き出された部分を省略してもよい。

【 0 0 7 8 】

・上記実施形態では、上基板 4 0 を、下基板 2 0 よりも平面形状が小さくなるように形成したが、これに限定されない。例えば、上基板 4 0 を、下基板 2 0 よりも平面形状が大きくなるように形成してもよい。

【 0 0 7 9 】

また、例えば図 1 2 に示すように、上基板 4 0 の平面形状を、下基板 2 0 の平面形状と同じ大きさに形成してもよい。例えば、上基板 4 0 の平面形状を、下基板 2 0 の平面形状と同じ形状及び同じ大きさに形成してもよい。本変更例の上基板 4 0 は、平面視において、その全体が下基板 2 0 と重なるように設けられている。

【 0 0 8 0 】

・上記実施形態では、下基板 2 0 と上基板 4 0 との間に設けた半導体素子 3 0 を封止する封止樹脂 5 0 を、配線層 6 0 の側面を被覆するように形成した。すなわち、半導体素子 3 0 を封止する部分と、配線層 6 0 の側面を被覆する部分とを単層の封止樹脂 5 0 により一体に形成した。しかし、これに限定されない。

【 0 0 8 1 】

例えば図 1 3 に示すように、半導体素子 3 0 を封止する封止樹脂 5 0 とは別に、配線層 6 0 の側面を被覆する被覆樹脂 9 0 を上基板 4 0 の上面に設けるようにしてもよい。すなわち、半導体素子 3 0 を封止する封止樹脂 5 0 と、配線層 6 0 の側面を被覆する被覆樹脂 9 0 とを別部材で構成するようにしてもよい。このとき、被覆樹脂 9 0 の材料としては、封止樹脂 5 0 と同程度の熱膨張係数を有する材料を用いることができる。ここで、本明細書において、「同程度の熱膨張係数」の「同程度」は、封止樹脂 5 0 の熱膨張係数と被覆

10

20

30

40

50

樹脂 90 の熱膨張係数との差が $10 \text{ ppm} /$ 以下の範囲のことである。被覆樹脂 90 の熱膨張係数は、例えば、 $5 \text{ ppm} / \sim 28 \text{ ppm} /$ 程度とすることができる。例えば、被覆樹脂 90 の熱膨張係数は、被覆樹脂 90 の熱膨張係数と封止樹脂 50 の熱膨張係数との差が、被覆樹脂 90 の熱膨張係数と半導体素子 30 の熱膨張係数との差よりも小さくなるように設定されている。例えば、被覆樹脂 90 の熱膨張係数は、被覆樹脂 90 の熱膨張係数と封止樹脂 50 の熱膨張係数との差が、被覆樹脂 90 の熱膨張係数と上基板 40 の熱膨張係数との差よりも小さくなるように設定されている。被覆樹脂 90 の材料としては、例えば、封止樹脂 50 と同様の材料を用いることができる。被覆樹脂 90 の材料としては、例えば、熱硬化性樹脂を主成分とする非感光性の絶縁性樹脂を用いることができる。被覆樹脂 90 の材料としては、例えば、エポキシ系樹脂やポリイミド系樹脂などの絶縁性樹脂、又はこれら樹脂にシリカやアルミナ等のフィラーを混入した樹脂材を用いることができる。被覆樹脂 90 としては、例えば、モールド樹脂、アンダーフィル樹脂やポッティング樹脂などを用いることができる。被覆樹脂 90 は、例えば、樹脂モールド成形法やポッティング法により形成することができる。

10

【0082】

本変更例の被覆樹脂 90 は、配線層 60 の側面全面を被覆している。被覆樹脂 90 は、配線層 60 の側面に接触している。被覆樹脂 90 は、例えば、配線層 60 の上面を露出するように形成されている。被覆樹脂 90 の上面は、例えば、配線層 60 の上面と面一になるように形成されている。被覆樹脂 90 は、例えば、配線層 60 から露出する上基板 40 の上面全面を被覆するように形成されている。

20

【0083】

この構成によれば、下基板 20 と上基板 40 との間に設けられた半導体素子 30 を封止する封止樹脂 50 と、封止樹脂 50 と同程度の熱膨張係数を有する材料からなり、配線層 60 の側面を被覆する被覆樹脂 90 とによって、上基板 40 を上下から挟むことができる。すなわち、同程度の熱膨張係数を有する封止樹脂 50 及び被覆樹脂 90 によって、上基板 40 を上下から挟むことができる。このため、半導体素子 30 と封止樹脂 50 との熱膨張係数の差に起因して生じる上基板 40 の歪みを緩和することができる。これにより、上基板 40 の上面に形成された配線層 60 にクラックが発生することを抑制できる。

【0084】

また、封止樹脂 50 と被覆樹脂 90 とを別部材で構成したため、封止樹脂 50 及び被覆樹脂 90 の材料選択の自由度を向上させることができる。また、封止樹脂 50 と被覆樹脂 90 とを別部材で構成したため、封止樹脂 50 及び被覆樹脂 90 それぞれの形状の自由度を向上させることができる。

30

【0085】

・図 13 に示した変更例では、被覆樹脂 90 の上面を配線層 60 の上面と面一になるように形成したが、配線層 60 の上面を被覆するように被覆樹脂 90 を形成してもよい。この場合には、例えば、被覆樹脂 90 に、配線層 60 の上面の一部を外部接続用パッドとして露出する開口部が形成される。

【0086】

また、被覆樹脂 90 の上面を、配線層 60 の上面よりも低い位置に設けるようにしてもよい。この場合の被覆樹脂 90 は、半導体装置 10 の積層方向（図中上下方向）において、配線層 60 の側面の一部を被覆するように形成される。すなわち、被覆樹脂 90 は、半導体装置 10 の積層方向において、配線層 60 の上部における側面を露出するように形成される。この構成であっても、上記実施形態の（1）、（2）の作用効果を得ることができる。

40

【0087】

・図 13 に示すように、半導体素子 30 を封止する封止樹脂 50 とは別に、下基板 20 の下面を被覆する絶縁樹脂 91 を設けるようにしてもよい。すなわち、半導体素子 30 を封止する封止樹脂 50 と、下基板 20 の下面を被覆する絶縁樹脂 91 とを別部材で構成するようにしてもよい。このとき、絶縁樹脂 91 は、例えば、封止樹脂 50 と同程度の熱膨

50

張係数を有している。絶縁樹脂 9 1 の熱膨張係数は、例えば、 $5 \text{ ppm} / \sim 28 \text{ ppm} /$ 程度とすることができる。絶縁樹脂 9 1 の材料としては、例えば、被覆樹脂 9 0 と同様の材料を用いることができる。絶縁樹脂 9 1 は、例えば、樹脂モールド成形法やポッティング法により形成することができる。

【0088】

絶縁樹脂 9 1 は、例えば、金属層 2 6 の側面を被覆するように形成されている。絶縁樹脂 9 1 は、例えば、金属層 2 6 の側面全面を被覆している。絶縁樹脂 9 1 は、例えば、金属層 2 6 の下面を露出するように形成されている。絶縁樹脂 9 1 の下面は、例えば、金属層 2 6 の下面と面一になるように形成されている。絶縁樹脂 9 1 は、例えば、金属層 2 6 から露出する下基板 2 0 の下面全面を被覆するように形成されている。

10

【0089】

・図 1 3 に示した変更例において、金属層 2 6 の下面を覆うように絶縁樹脂 9 1 を形成するようにしてもよい。

・上記実施形態において、金属層 2 6 の下面を覆うように封止樹脂 5 0 を形成するようにしてもよい。

【0090】

・図 1 3 に示した変更例では、半導体素子 3 0 を封止する封止樹脂 5 0 と、配線層 6 0 の側面を被覆する被覆樹脂 9 0 と、下基板 2 0 の下面を被覆する絶縁樹脂 9 1 とをそれぞれ別部材で構成するようにしたが、これに限定されない。例えば、封止樹脂 5 0 と被覆樹脂 9 0 と絶縁樹脂 9 1 とのうち封止樹脂 5 0 と被覆樹脂 9 0 とを一体に形成してもよい。また、例えば、封止樹脂 5 0 と被覆樹脂 9 0 と絶縁樹脂 9 1 とのうち封止樹脂 5 0 と絶縁樹脂 9 1 とを一体に形成してもよい。

20

【0091】

・上記実施形態では、下基板 2 0 の側面を被覆するように封止樹脂 5 0 を形成したが、これに限定されない。例えば図 1 3 に示すように、下基板 2 0 の側面を露出するように封止樹脂 5 0 を形成してもよい。この場合の封止樹脂 5 0 の側面は、例えば、下基板 2 0 の側面と面一になるように形成されている。なお、図 1 3 に示した変更例では、下基板 2 0 の下面を被覆する絶縁樹脂 9 1 の側面が下基板 2 0 の側面と面一になるように形成されている。

【0092】

30

・図 1 3 に示した変更例において、下基板 2 0 の側面を被覆するように絶縁樹脂 9 1 を形成してもよい。

・上記実施形態では、上基板 4 0 の側面を被覆するように封止樹脂 5 0 を形成するようにしたが、これに限定されない。例えば図 1 3 に示すように、上基板 4 0 の側面を露出するように封止樹脂 5 0 を形成してもよい。この場合の封止樹脂 5 0 の側面は、例えば、上基板 4 0 の側面と面一になるように形成されている。なお、図 1 3 に示した変更例では、上基板 4 0 の上面に形成される被覆樹脂 9 0 の側面が上基板 4 0 の側面と面一になるように形成されている。

【0093】

・図 1 3 に示した変更例において、上基板 4 0 の側面を被覆するように被覆樹脂 9 0 を形成してもよい。

40

・図 1 3 に示した変更例では、被覆樹脂 9 0 を、配線層 6 0 から露出する上基板 4 0 の上面全面を被覆するように形成したが、これに限定されない。

【0094】

例えば図 1 4 に示すように、被覆樹脂 9 0 を、配線層 6 0 から露出する上基板 4 0 の上面の一部のみを被覆するように形成してもよい。この場合であっても、被覆樹脂 9 0 は、配線層 6 0 の側面に接触して配線層 6 0 の側面を被覆するように形成されている。

【0095】

例えば図 1 5 に示すように、配線パターン 6 1 , 6 2 の外周に沿って配線パターン 6 1 , 6 2 を囲むように被覆樹脂 9 0 を形成するようにしてもよい。被覆樹脂 9 0 は、上基板

50

40の上面の一部を露出するように形成されている。

【0096】

このような構成であっても、上記実施形態の(1)、(2)の作用効果を得ることができる。また、被覆樹脂90の樹脂量を減らすことができるため、半導体装置10の製造コストを低減することができる。

【0097】

・図16に示すように、金属層26を省略してもよい。

・図16に示すように、絶縁樹脂91を省略してもよい。また、上記実施形態の封止樹脂50を、下基板20の側面及び下面を露出するように形成してもよい。

【0098】

・図17に示すように、下基板20を、金属板27で構成するようにしてもよい。この場合には、例えば、金属板27の上面に半導体素子30が実装される。金属板27の材料としては、例えば、銅や銅合金を用いることができる。なお、必要に応じて、金属板27の表面に表面処理層を形成するようにしてもよい。表面処理層としては、Au層、Ni層/Au層、Ni層/Pd層/Au層などの金属層を挙げることができる。金属板27の熱膨張係数は、例えば、 $15\text{ ppm}/^\circ\text{C}$ ~ $18\text{ ppm}/^\circ\text{C}$ 程度とすることができる。

【0099】

この構成によれば、下基板20を金属板27で構成したため、半導体装置10全体の放熱性を向上させることができる。

・図17に示した金属板27を配線や電極として利用してもよい。すなわち、下基板20を、配線や電極で構成してもよい。

【0100】

例えば図18及び図19に示すように、下基板20を、配線層28で構成するようにしてもよい。この構成によれば、セラミックス基板からなる下基板20上に配線層を形成する場合に比べて、配線層28自体が下基板20となるため、セラミックス基板等を省略できる。このため、半導体装置10全体を薄型化できる。

【0101】

図19に示すように、配線層28は、例えば、配線パターン22, 23, 24を有している。配線パターン22, 23, 24は、例えば、同一平面上において互いに離れて設けられている。配線パターン22, 23, 24の熱膨張係数は、例えば、 $15\text{ ppm}/^\circ\text{C}$ ~ $18\text{ ppm}/^\circ\text{C}$ 程度とすることができる。本変更例では、配線層28の外側面は、封止樹脂50から露出されるように形成されている。配線パターン22, 23, 24の外側面は、封止樹脂50の外側面と面一になるように形成されている。すなわち、本変更例の配線パターン22, 23, 24は、封止樹脂50よりも外側に引き出されるように形成されていない。これにより、半導体装置10全体の平面形状を小型化することができる。

【0102】

図18に示すように、本変更例の配線層28の下面は、封止樹脂50から露出されるように形成されている。配線層28の下面は、封止樹脂50の下面と面一になるように形成されている。これにより、配線層28の側面及び下面が封止樹脂50から露出されるため、半導体装置10全体の放熱性を向上させることができる。

【0103】

・図18に示した変更例において、配線層28の外側面を覆うように封止樹脂50を形成してもよい。

・図18に示した変更例において、配線パターン22, 23, 24を、封止樹脂50よりも外側に引き出すように形成してもよい。

【0104】

・図18に示した変更例において、配線層28の下面を覆うように封止樹脂50を形成してもよい。また、配線層28の下面を覆うソルダーレジスト層を形成してもよい。この場合には、配線層28の下面の一部を電極パッドとして露出する開口部を封止樹脂50又はソルダーレジスト層に設けるようにしてもよい。

10

20

30

40

50

【 0 1 0 5 】

・上記実施形態では、下基板 2 0 の上面に、2 つの半導体素子 3 0 を実装するようにしたが、半導体素子 3 0 の個数は特に限定されない。例えば、下基板 2 0 の上面に 1 つの半導体素子 3 0 を実装するようにしてもよい。また、下基板 2 0 の上面に 3 つ以上の半導体素子 3 0 を実装するようにしてもよい。

【 0 1 0 6 】

・上記実施形態では、上基板 4 0 の基板本体 4 1 を単層構造に具体化した但、これに限定されない。例えば、基板本体 4 1 を、1 層又は複数層の配線層と複数層の絶縁層とを積層した積層構造に具体化してもよい。

【 0 1 0 7 】

・上記実施形態では、半導体装置 1 0 をパワー系の半導体装置に具体化した但、これに限定されない。例えば、半導体装置 1 0 をパワー系以外の各種の半導体装置に具体化してもよい。例えば、半導体装置 1 0 としては、下基板 2 0 と上基板 4 0 との間に設けられた半導体素子 3 0 を封止する封止樹脂 5 0 と、上基板 4 0 の上面に形成された配線層 6 0 とを有していれば、その他の構造や機能等は特に限定されない。

【 0 1 0 8 】

・上記実施形態では、半導体素子 3 0 をパワー系の半導体素子に具体化した但、これに限定されない。例えば、半導体素子 3 0 をパワー系以外の各種の半導体素子に具体化してもよい。

【 0 1 0 9 】

・上記実施形態では、3 つの電極パッド 3 1 , 3 2 , 3 3 を有する半導体素子 3 0 に具体化した但、電極パッド 3 1 , 3 2 , 3 3 の数は特に限定されない。例えば、2 つの電極パッドを有する半導体素子に具体化してもよい。この場合に、2 つの電極パッドが半導体素子の上面のみに設けられる場合には、配線パターン 2 2 を省略することができる。この場合には、例えば、下基板 2 0 の上面に、接合部 7 1 を介して半導体素子 3 0 が実装される。

【 符号の説明 】

【 0 1 1 0 】

- 1 0 半導体装置
- 2 0 下基板
- 2 6 金属層
- 3 0 半導体素子
- 4 0 上基板
- 5 0 封止樹脂
- 5 0 X 開口部
- 6 0 配線層
- 8 1 外部接続端子
- 9 0 被覆樹脂

10

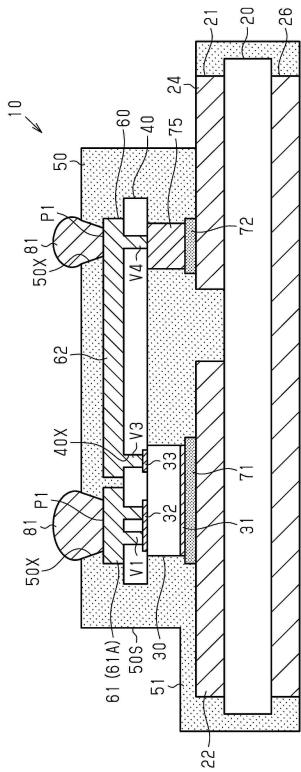
20

30

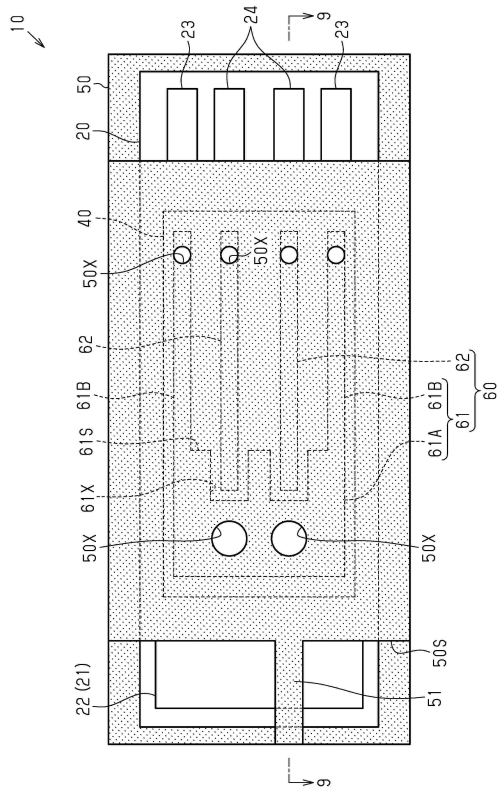
40

50

【図 9】



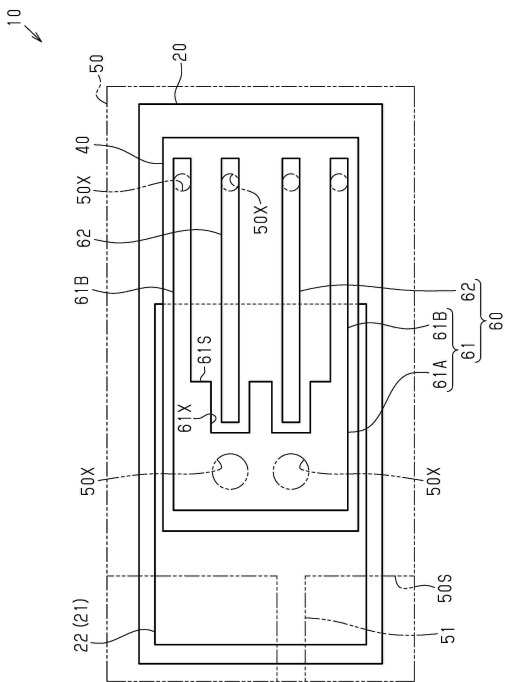
【図 10】



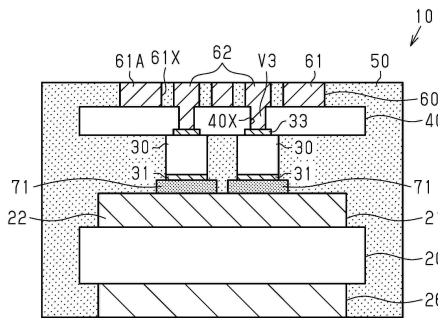
10

20

【図 11】



【図 12】

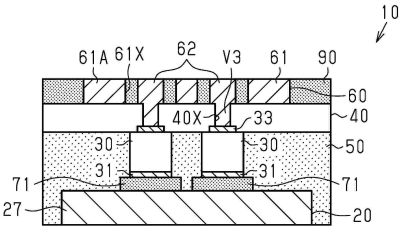


30

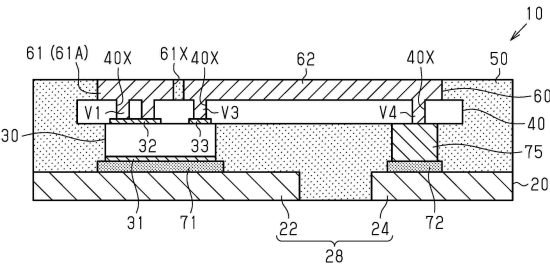
40

50

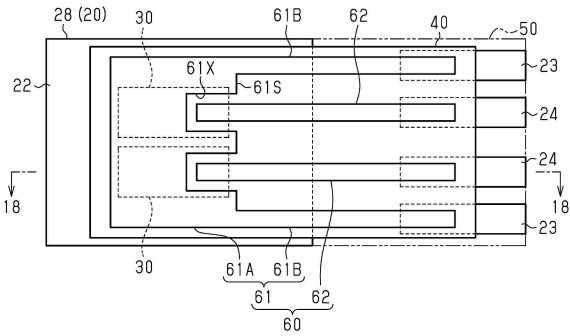
【図 17】



【図 18】



【図 19】



10

20

30

40

50

フロントページの続き

 気工業株式会社内
(72)発明者 大井 淳
 長野県長野市小島田町 8 0 番地 新光電気工業株式会社内
 審査官 河合 俊英
(56)参考文献 米国特許出願公開第 2 0 1 7 / 0 0 6 4 8 0 8 (U S , A 1)
 特開 2 0 1 9 - 0 8 3 2 3 4 (J P , A)
 特開 2 0 1 8 - 1 8 1 9 5 9 (J P , A)
 特開 2 0 1 0 - 1 0 3 2 3 1 (J P , A)
 特開 2 0 1 2 - 1 9 1 0 1 0 (J P , A)
(58)調査した分野 (Int.Cl. , D B 名)
 H 0 1 L 2 3 / 2 9