

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 9 月 8 日(08.09.2017)



(10) 国際公開番号
WO 2017/149978 A1

- (51) 国際特許分類:
H03L 7/099 (2006.01) **H03K 3/354** (2006.01)
G04G 3/00 (2006.01) **H03L 7/14** (2006.01)
G04G 3/02 (2006.01) **H03M 3/02** (2006.01)
- (21) 国際出願番号: PCT/JP2017/001685
- (22) 国際出願日: 2017 年 1 月 19 日(19.01.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-039321 2016 年 3 月 1 日(01.03.2016) JP
- (71) 出願人: 古野電気株式会社(FURUNO ELECTRIC CO., LTD.) [JP/JP]; 〒6628580 兵庫県西宮市芦原町 9 番 5 2 号 Hyogo (JP).
- (72) 発明者: 宮原 一典(MIYAHARA, Kazunori); 〒6628580 兵庫県西宮市芦原町 9 番 5 2 号 古野電気株式会社内 Hyogo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

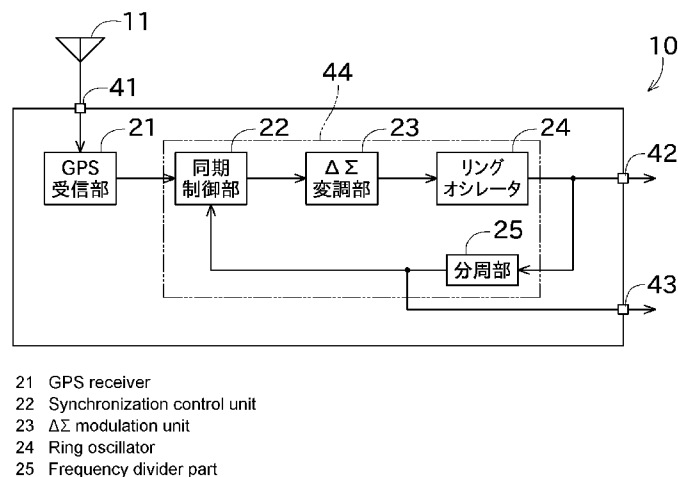
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロアジア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: REFERENCE SIGNAL GENERATION DEVICE AND REFERENCE SIGNAL GENERATION METHOD

(54) 発明の名称: 基準信号発生装置及び基準信号発生方法



(57) Abstract: [Problem] To provide a ring oscillator capable of controlling frequency according to the delay amount of a delay element, with a structure for which fine-level frequency setting is possible. [Solution] A reference signal generation device 10 is provided with: a ring oscillator 24; a synchronization control unit 22; a $\Delta\Sigma$ modulation unit 23; and output units 42, 43. With the ring oscillator 24, the frequency of outputted signals can be adjusted. The synchronization control unit 22 compares a reference signal with signals outputted by the ring oscillator 24, or signals based thereon, and outputs the comparison results. Based on the comparison results of the synchronization control unit, the $\Delta\Sigma$ modulation unit 23 controls the ring oscillator 24 to perform output while switching a plurality of signals having different frequencies. The output units 42, 43 output signals that were outputted by the ring oscillator 24, or signals based thereon.

(57) 要約:

[続葉有]

WO 2017/149978 A1



【課題】遅延素子の遅延量に応じて周波数を制御可能なリングオシレータであって、細かな周波数を設定可能な構成を提供する。【解決手段】基準信号発生装置 10 は、リングオシレータ 24 と、同期制御部 22 と、 $\Delta\Sigma$ 変調部 23 と、出力部 42、43 と、を備える。リングオシレータ 24 は、出力する信号の周波数を調整可能である。同期制御部 22 は、リファレンス信号と、リングオシレータ 24 が出力する信号又はそれに基づく信号と、を比較して比較結果を出力する。 $\Delta\Sigma$ 変調部 23 は、同期制御部の比較結果に基づいて、周波数が異なる複数の信号を切り替えながら出力するようにリングオシレータ 24 を制御する。出力部 42、43 は、リングオシレータ 24 が出力した信号又はそれに基づく信号を出力する。

明 細 書

発明の名称 : 基準信号発生装置及び基準信号発生方法

技術分野

[0001] 本発明は、主要には、リングオシレータを備えた基準信号発生装置に関する。

背景技術

[0002] 従来から、出力する信号の周波数を調整可能な発振器として、リングオシレータが知られている。リングオシレータとは、ループ状（リング状）の回路を備えており、信号がループ状の回路を1周するのに掛かる時間（遅延時間）を変化させることで、所定の周波数のパルス信号を生成することができる。特許文献1は、この種のリングオシレータを備えた基準信号発生装置を開示する。

[0003] 特許文献1のリングオシレータは、分岐を有するループ状の回路及び複数の遅延素子を備えており、信号が通る経路によって通過する遅延素子の個数が異なる。基準信号発生装置は、所定の経路を通った信号が出力されるように制御することで、リングオシレータから所望の周波数の信号を出力させることができる。基準信号発生装置は、リングオシレータが出力する信号を高精度なリファレンス信号に同期させることで、高精度な周波数又はタイミングの信号（基準信号）を生成する。

[0004] また、特許文献1には、基準信号発生装置が自走制御を行う点についても記載されている。自走制御とは、適切なリファレンス信号が利用できない場合に行われ、リファレンス信号を利用せずに高精度な基準信号を生成する制御である。具体的には、基準信号発生装置は、適切なリファレンス信号が利用可能な間に遅延素子の遅延量の温度変化特性等を求めて記憶しておく。そして、基準信号発生装置は、適切なリファレンス信号が利用できなくなった場合、現在の温度と、記憶した温度変化特性と、に基づいて、信号が通過する遅延素子の個数を変化させる。これにより、高精度な基準信号を出力し続

けることができる。

- [0005] 特許文献2には、様々な電子回路に設置可能な $\Delta\Sigma$ 型AD変換器が開示されている。 $\Delta\Sigma$ 型AD変換器は、 $\Delta\Sigma$ 変調器が行う $\Delta\Sigma$ 変調を利用して、AD変換を行う。なお、特許文献2の $\Delta\Sigma$ 型AD変換器は、特に用途が記載されておらず、発振器又は基準信号発生装置に特化した構成でもない。

先行技術文献

特許文献

- [0006] 特許文献1：特開2010-273299号公報
特許文献2：特開2007-243620号公報

発明の概要

発明が解決しようとする課題

- [0007] ところで、特許文献1のようなリングオシレータにおいて、信号の周波数を変更可能な最小単位は、遅延素子1個の遅延量である。そのため、出力する信号の周波数を所望の値に精度良く合わせることが困難であった。
- [0008] 従って、このリングオシレータを備える基準信号発生装置において、リングオシレータが出力する信号が、リファレンス信号よりも高い周波数と低い周波数との間を大きく変化して収束しない場合がある。その結果、リングオシレータから出力される基準信号が不安定になってしまう。
- [0009] 本発明は以上の事情に鑑みてされたものであり、その目的は、遅延素子の遅延量に応じて周波数を制御可能なリングオシレータであって、細かな周波数を設定可能な構成を提供することにある。

課題を解決するための手段及び効果

- [0010] 本発明の解決しようとする課題は以上の如くであり、次にこの課題を解決するための手段とその効果を説明する。
- [0011] 本発明の第1の観点によれば、以下の構成の基準信号発生装置が提供される。即ち、この基準信号発生装置は、リングオシレータと、同期制御部と、切替制御部と、出力部と、を備える。前記リングオシレータは、ループ状の

回路を有しており、当該回路を1周するときに通過する遅延素子の数を異ならせることで、出力する信号の周波数を調整可能である。前記同期制御部は、リファレンス信号と、前記リングオシレータが出力する信号又はそれに基づく信号と、を比較して比較結果を出力する。前記切替制御部は、前記同期制御部の比較結果に基づいて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御する。前記出力部は、前記リングオシレータが出力した信号又はそれに基づく信号を出力する。

[0012] これにより、例えば周波数が異なる2つの信号を切り替えることで、基準信号の見かけの周波数を両信号の間の周波数とすることができる。従って、基準信号の周波数を遅延素子の1個の遅延量よりも細かく設定できるので、分解能を向上させることができる。

[0013] 前記の基準信号発生装置においては、前記切替制御部は、 $\Delta\Sigma$ 変調を用いて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御することが好ましい。

[0014] これにより、複数の信号を高速（ $\Delta\Sigma$ 変調部のクロック周波数）で切り替えることができるので、信号の切替えの影響が抑えられた自然な基準信号を実現できる。

[0015] 前記の基準信号発生装置においては、前記切替制御部は、パルス幅変調を用いて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御することが好ましい。

[0016] これにより、パルス幅に応じて信号の出力時間を変化させることができるので、複数の信号の出力比率（どの信号をどれだけの時間出力するか）を簡単に制御することができる。

[0017] 前記の基準信号発生装置においては、前記出力部が出力する信号には、周波数が異なる複数の信号が見かけ上、不規則に切り替わる部分が含まれることが好ましい。

[0018] これにより、信号の切替えの影響が抑えられた自然な基準信号を出力できる。

[0019] 前記の基準信号発生装置においては、周波数が異なる複数の信号を切り替える時間間隔は、前記同期制御部が比較を行う時間間隔よりも短いことが好ましい。

[0020] これにより、周波数が異なる複数の信号を高速で切り替えることができるので、信号の切替えの影響が抑えられた自然な基準信号を出力できる。

[0021] 前記の基準信号発生装置においては、以下の構成とすることが好ましい。即ち、この基準信号発生装置は、取得部と、特性記憶部と、自走制御部と、を備える。前記取得部は、前記リングオシレータが使用される環境を示す環境値を取得する。前記特性記憶部は、前記リングオシレータが出力する信号と前記環境値との関連性を求めて記憶する。前記自走制御部は、適切なリファレンス信号が利用できるときは、前記特性記憶部が記憶する前記関連性に基づいて、制御信号を生成する。前記切替制御部は、前記自走制御部が生成した制御信号に基づいて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御する。

[0022] これにより、適切なリファレンス信号が利用できなくなった場合であっても、高精度な基準信号を出力し続けることができる。また、本願のリングオシレータは高い分解能を有しているため、自走制御中であっても高精度な基準信号を維持することができる。

[0023] 本発明の第2の観点によれば、ループ状の回路を有しており、当該回路を1周するときに通過する遅延素子の数を異ならせることで、出力する信号の周波数を調整可能なリングオシレータを用いた基準信号発生方法が提供される。この基準信号発生方法は、同期制御工程と、切替制御工程と、出力工程と、を含む。前記同期制御工程では、リファレンス信号と、前記リングオシレータが出力する信号又はそれに基づく信号と、を比較して比較結果を出力する。前記切替制御工程では、前記同期制御工程での比較結果に基づいて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御する。前記出力工程では、前記リングオシレータが出力した信号又はそれに基づく信号を出力する。

[0024] これにより、例えば周波数が異なる2つの信号を切り替えることで、基準信号の見かけの周波数を両信号の間の周波数とすることができる。従って、基準信号の周波数を遅延素子の1個の遅延量よりも細かく設定できるので、分解能を向上させることができる。

図面の簡単な説明

[0025] [図1]本発明の一実施形態に係る基準信号発生装置の構成を示すブロック図。

[図2]リングオシレータの構成を示す回路図。

[図3] $\Delta\Sigma$ 変調部の構成を示すブロック図。

[図4] $\Delta\Sigma$ 変調を用いて2つの信号を切り替えながら送信する例を示す図。

[図5]自走制御が可能な基準信号発生装置を示すブロック図。

発明を実施するための形態

[0026] 次に発明の実施の形態について説明する。初めに、図1を参照して、基準信号発生装置10の全体構成について説明する。図1は、本実施形態の基準信号発生装置10を概略的に示したブロック図である。

[0027] 本実施形態の基準信号発生装置10は、携帯電話の基地局、地上デジタル放送の送信局及びWiMAX (Worldwide Interoperability for Microwave Access) の通信設備等に用いられるものであり、接続されるユーザ側の機器に基準タイミング信号や基準周波数信号を提供するものである。以下に、基準信号発生装置10の各部の構成について説明する。

[0028] 図1に示すように、本実施形態の基準信号発生装置10は、GPS受信部21と、同期制御部22と、 $\Delta\Sigma$ 変調部(切替制御部)23と、リングオシレータ24と、分周部25と、を備える。また、同期制御部22、 $\Delta\Sigma$ 変調部23、リングオシレータ24、及び分周部25は、PLL回路44を構成している。

[0029] 基準信号発生装置10の入力部41には、GPSアンテナ(GNSSアンテナ)11が接続されている。GPSアンテナ11がGPS衛星(GNSS衛星)から受信した測位信号は、この入力部41を介して、GPS受信部(

G N S S 受信部) 2 1 へ出力される。G P S 受信部 2 1 は、この測位信号に基づいて測位計算を 行うことで、リファレンス信号 (1 秒に 1 回のパルス信号) を生成する。このリファレンス信号は、協定世界時 (U T C) の 1 秒に正確に同期するように適宜較 正されている。

[0030] リングオシレータ 2 4 は、同期制御部 2 2 及び $\Delta \Sigma$ 変調部 2 3 等が出力する制御信号によって、出力する信号 の周波数が制御される発振器である。図 2 に示すようにリングオシレータ 2 4 は、複数の遅延素子 5 1 と、反転素子 (インバータ) 5 2 と、セレクタ 5 3 と、を 備える。なお、図 2 に示すリングオシレータ 2 4 は、反転素子 5 2 を 1 つ備える構成だが、反転素子 5 2 を奇数個備える構成であっても良い。

[0031] リングオシレータ 2 4 は、複数の遅延素子 5 1 及び反転素子 5 2 が配置されたループ状 (リング状) の回路を有している。このループ状の回路は、遅延素子 5 1 同士の間とセレクタ 5 3 とを接続する回路を有している。つまり、セレクタ 5 3 には、通過した遅延素子の数が異なる複数の信号が入力されることとなる。セレクタ 5 3 は、 $\Delta \Sigma$ 変調部 2 3 からの制御信号に基づいて、これらの信号から 1 つの信号を選択して出力する。

[0032] セレクタ 5 3 に よって選択された信号は、ループ状の回路に沿って帰還し、再び反転素子 5 2 を通過する。この反転素子 5 2 によって、信号のレベルは H (H i g h) から L (L o w) 、又は、L から H へ反転する。出力が反転した信号は、上記と同様に遅延素子 5 1 及びセレクタ 5 3 を通過する。上記の動作が繰り返されること で、信号のレベルが H、L、H、L、・・・と所定の周波数で切り替わるパルス信号を生成することができる。

[0033] このようにして生成されたパルス信号は、基準周波数信号として出力部 4 2 から外部のユーザ側のシステムへ出力されるとともに、分周部 2 5 に入力される。

[0034] 分周部 2 5 は、リングオシレータ 2 4 から入力される基準周波数信号を分周して高い周波数から低い周波数に変換し、得られた位相比較用信号を同期制御部 2 2 へ出力するように構成されている。また、この位相比較用信号は

、基準タイミング信号（1 P P S 信号）として出力部 4 3 から外部のユーザ側のシステムに対しても出力される。例えば、リングオシレータ 2 4 が出力する基準周波数が 1 0 M H z である場合、分周部 2 5 は、リングオシレータ 2 4 が出力する 1 0 M H z の 信号を分周比 1 / 1 0 0 0 0 0 0 0 で分周して、1 H z の位相比較用信号を生成する。

[0035] 同期制御部 2 2 には、この位相比較用 信号と、G P S 受信部 2 1 が生成したリファレンス信号と、が入力される。同期制御部 2 2 は、これらの信号の位相を比較して位相差を求め、その位相差に基づ く信号（周波数制御量）を生成する。なお、位相比較用信号は 1 P P S 信号なので、この比較は、1 秒に 1 回の時間間隔で行われる。また、同期制御部 2 2 は、この周波数制御量にフィルタ処理等の信号処理を行う。以下では、この信号を制御信号と称する。同期制御部 2 2 は、この制御信号を $\Delta \Sigma$ 変調部 2 3 へ出力す る。なお、同期制御部 2 2 は、両信号の比較結果を出力する構成であれば良く、信号処理の内容は任意である。

[0036] $\Delta \Sigma$ 変調部 2 3 は、同期制御部 2 2 が出力した制御信号を変調する。 $\Delta \Sigma$ 変調部 2 3 は、図 3 に示すように、減算部（微分器）6 1 と、加算部（積分器）6 2 と、記憶部 6 3 と、量子化部 6 4 と、を備えている。

[0037] 加算部 6 2 及び記憶部 6 3 は、入力される信号を積分して量子化部 6 4 へ出力する。量子化部 6 4 は、加算部 6 2 の出力を量子化して、所定時間だけ遅延させた 後に、量子化した信号を減算部 6 1 へ出力する。減算部 6 1 は、入力信号から、この量子化された信号を減算して、加算部 6 2 へ出力する。

[0038] このように、量子化雑音を含む量子化された入力信号をフィードバックすることにより、量子化部 6 4 では、量子化雑音の低周波成分を抑えることができる（ノイズシェーピング）。そのため、量子化部 6 4 のビット数を高くすることなく高い分解能を実現することができる。なお、 $\Delta \Sigma$ 変調部 2 3 は、図 3 に示したよう な一次の $\Delta \Sigma$ 変調部であっても良いし、2 次以上の $\Delta \Sigma$ 変調部であっても良い。

[0039] また、 $\Delta \Sigma$ 変調部 2 3 は、デジタル回路で構成することができる。従って

、本実施形態のPLL回路44は、大部分がデジタル部品で構成されるため、これらの機能を容易に半導体チップ上で実現することができる。従って、コンパクトかつ安価な構成が実現できる。

[0040] 同期制御部22が生成し、 $\Delta\Sigma$ 変調部23によって変調された制御信号は、図4に示すように、0と1とが高速で変化する1ビットの信号である。リングオシレータ24は、この制御信号によって制御される。以下、具体的に説明する。

[0041] 従来は、通過する遅延素子51の個数を利用したリングオシレータ24では、周波数を調整できる最小単位は、遅延素子51の1つの遅延量であった。従って、リングオシレータ24の出力する信号と、リファレンス信号と、を正確に同期させることは困難であった。この点、本実施形態では、2つの信号を高速で切り替えながら出力することで、リングオシレータ24が出力する信号の見かけの周波数を両信号の間の周波数とすることができる。

[0042] 例えば、同期制御部22によるリファレンス信号との比較の結果、リングオシレータ24が出力する信号の目標の周波数が「周波数 f_k と周波数 f_{k+1} の間であって周波数 f_{k+1} に少し近い値」となったとする（図4（a）を参照）。この場合、従来の基準信号発生装置10は、周波数 f_k の信号又は周波数 f_{k+1} の信号のみを出力する（又は1秒毎に切り替える）ため、目標とする周波数からのズレ量が大きくなってしまう。

[0043] これに対し、本実施形態では、周波数 f_{k+1} の信号を出力する割合が多くなるように、2つの信号を高速に切り替えながらリングオシレータ24から出力させる。具体的には、同期制御部22が生成した制御信号を $\Delta\Sigma$ 変調することで、信号値が0よりも1の方が多くなる信号が生成される（図4（a）を参照）。この信号を受信したリングオシレータ24は、制御信号の信号値が0である場合は周波数 f_k の信号を生成するように、かつ、制御信号の信号値が1である場合は周波数 f_{k+1} の信号を生成するようにセレクタ53が選択する信号を切り替える。なお、図4（a）に示す破線の間隔は $\Delta\Sigma$ 変調部23のクロックの間隔であるため、2つの周波数の信号は非常に高速で切り替え

られている。

[0044] これにより、リングオシレータ 24 が出力する信号の見かけの周波数は、図 4 (a) の f_{avr} に示す値となる。このように、2つの信号を高速で切り替えることで、リングオシレータ 24 が出力する信号の見かけの周波数を目標とする周波数により近づけることができる。従って、リングオシレータ 24 が出力する信号をリファレンス信号に正確に同期させるとともに、この信号の周波数を安定させることができる。

[0045] また、2つの信号の送信時間の割合を変更することで、見かけの周波数を変化させることができる。具体的には、また、図 4 (b) には、目標とする周波数が「周波数 f_k と周波数 f_{k+1} の中間」である場合の例が示されている。この場合、周波数 f_k の信号と周波数 f_{k+1} の信号とが同じ割合で出力されるようにリングオシレータ 24 を制御することで、この信号の見かけの周波数を目標とする周波数に精度良く近づけることができる。

[0046] また、図 4 (c) には、目標とする周波数が「周波数 f_k と周波数 f_{k+1} の間であって周波数 f_k に少し近い値」である場合の例が示されている。この場合、周波数 f_k の信号を出力する割合が多くなるようにリングオシレータ 24 を制御することで、この信号の見かけの周波数を目標とする周波数に精度良く近づけることができる。

[0047] このように本実施形態では、2つの信号を高速で切り替えながら出力することで、リングオシレータ 24 が出力する信号の周波数の分解能を向上させることができる。なお、従来の基準信号発生装置は、信号を切替可能な時間間隔が非常に長かった（例えば位相比較の結果が出力されるタイミング（即ち 1 秒毎に））。従って、従来の基準信号発生装置は、信号を頻繁に切り替えても周波数を不安定にするだけであった。

[0048] また、図 4 (a) 及び図 4 (c) では、 $\Delta\Sigma$ 変調を利用することにより、周波数 f_k と周波数 f_{k+1} を切り替えるタイミングが見かけ上、不規則になっている。これにより、周波数成分が擬似雑音化され、周波数成分に偏りがなくなるため、信号の切替えによる緩やかな周波数変動の影響が抑えられた自然

な基準信号を実現できる。

[0049] 上記のようにしてリングオシレータ 24 が出力した信号は、基準周波数信号として出力部 42 から外部のユーザ側のシステムへ出力されるとともに、分周部 25 に入力される。

[0050] 以上に説明した構成によって、PLL 回路 44 のループが構成され、リファレンス信号としての 1 P P S 信号に信号が同期するようにリングオシレータ 24 が制御される。従って、GPS 受信部 21 が 1 P P S 信号を生成して基準信号発生装置 10 に供給し、当該 1 P P S 信号に対して PLL がロックしている（同期状態である）限り、温度変化等に起因してリングオシレータ 24 の特性の変動が生じたとしても、基準信号発生装置 10 の基準信号を高精度に保つことができる。

[0051] なお、複数の信号を高速で切り替える手法としては、 $\Delta\Sigma$ 変調部 23 を用いることに限られず、例えばパルス幅変調（PWM変調）を用いても良い。パルス幅変調を用いる場合、パルス幅に応じて信号の出力時間を変化させることができるので、2つの信号の出力比率を簡単に制御することができる。

[0052] 次に、図 5 を参照して、上記実施形態の変形例について説明する。本変形例の基準信号発生装置 10 は、落雷や妨害電波等によってリファレンス信号を取得できなくなった場合であっても、所定の精度を維持しながら基準信号を送信する機能を有している。

[0053] リングオシレータ 24 の遅延素子 51 は、電圧や温度の変化等により、遅延素子による遅延量が変化する。そのため、適切なリファレンス信号が得られない自走状態においては、同一の制御信号でリングオシレータ 24 を制御した場合においても、出力される信号の周波数が異なることがある。

[0054] 本変形例の基準信号発生装置 10 は、この特性によるズレ量を考慮することで、自走状態においても高精度な基準信号を出力し続けることができる。基準信号発生装置 10 は、この機能を発揮させるための構成として、図 5 に示すように、温度センサ（取得部）71 と、自走制御部 72 と、特性記憶部 73 と、スイッチ 74 と、を備える。

[0055] 温度センサ 7 1 は、リングオシレータ 2 4 の周囲の温度を検出するセンサである。温度センサ 7 1 が検出した温度は、自走制御部 7 2 へ出力される。

[0056] 自走制御部 7 2 は、同期状態である場合は、温度センサ 7 1 が検出した温度と、リングオシレータ 2 4 が出力した信号の周波数と、の対応関係（関連性）を特性記憶部 7 3 に記憶する。自走制御部 7 2 は、特性記憶部 7 3 に記憶した対応関係に基づいて遅延素子 5 1 の温度変化特性を求める。また、自走制御部 7 2 は、求めた温度変化特性についても特性記憶部 7 3 に記憶する。

[0057] なお、遅延素子 5 1 の温度変化特性は、基準信号発生装置 1 0 を運用していないとき（例えば製品の出荷前）に求めることもできる。更には、製品の出荷前に求めた温度変化特性を、基準信号発生装置 1 0 の運用中に取得したデータに基づいて修正することもできる。

[0058] また、自走制御部 7 2 には、同期制御部 2 2 が生成した制御信号が入力されている。自走制御部 7 2 は、温度センサ 7 1 が検出した現在の温度と、特性記憶部 7 3 に記憶した温度変化特性と、を考慮して、この制御信号を補正する。

[0059] スイッチ 7 4 には、同期制御部 2 2 が出力する制御信号と、自走制御部 7 2 が補正した制御信号と、が入力される。スイッチ 7 4 は、GPS 受信部 2 1 又は同期制御部 2 2 等の指示に応じて、入力される 2 つの制御信号の何れか一方をリングオシレータ 2 4 へ出力する。

[0060] なお、GPS 受信部 2 1 又は同期制御部 2 2 等は、測位信号の演算結果等に基づいて、適切な測位信号を取得できているか否か、つまり、適切なリファレンス信号を生成して利用できるか否かを判定可能である。GPS 受信部 2 1 又は同期制御部 2 2 等は、適切なリファレンス信号が利用できると判定した場合は、スイッチ 7 4 から、同期制御部 2 2 が出力した制御信号をスイッチ 7 4 に出力させる。

[0061] 一方、GPS 受信部 2 1 又は同期制御部 2 2 等は、適切なリファレンス信号が利用できないと判定した場合は、スイッチ 7 4 から、自走制御部 7 2 が

出力した制御信号をスイッチ 74 に出力させる。自走制御部 72 が出力する制御信号は、環境の変化（温度の変化等）を考慮して定められているので、自走状態において環境が変化した場合であっても、高精度な基準信号を出力し続けることができる。なお、この場合は、リファレンス信号の精度が低いと考えられるので、同期制御部 22 は、位相比較を行わない。

[0062] 上述のように、本願のリングオシレータ 24 は周波数を詳細に設定することができるので、同期状態において、所望の周波数に精度良く合わせることができる。従って、自走制御の開始時における周波数のズレを小さくすることができる。また、本願のリングオシレータ 24 は周波数を詳細に設定することができるので、自走状態においても、所望の周波数に精度良く合わせることができる。以上から、本変形例の基準信号発生装置 10 は、従来と比較して、自走状態における周波数のズレ量を抑えることができる。

[0063] 以上に説明したように、本実施形態及び変形例の基準信号発生装置 10 は、リングオシレータ 24 と、同期制御部 22 と、 $\Delta\Sigma$ 変調部 23 と、出力部 42, 43 と、を備える。リングオシレータ 24 は、ループ状の回路を有しており、当該回路を 1 周するときに通過する遅延素子 51 の数を異ならせることで、出力する信号の周波数を調整可能である。同期制御部 22 は、リファレンス信号と、リングオシレータ 24 が出力する信号又はそれに基づく信号と、を比較して比較結果を出力する（同期制御工程）。 $\Delta\Sigma$ 変調部 23 は、同期制御部の比較結果に基づいて、周波数が異なる複数の信号を切り替えながら出力するようにリングオシレータ 24 を制御する（切替制御工程）。出力部 42, 43 は、リングオシレータ 24 が出力した信号又はそれに基づく信号を出力する（出力工程）。以上により基準信号発生方法が実現される。

[0064] これにより、例えば周波数が異なる 2 つの信号を切り替えることで、基準信号の見かけの周波数を両信号の間の周波数とすることができる。従って、基準信号の周波数を遅延素子の 1 個の遅延量よりも細かく設定できるので、分解能を向上させることができる。

[0065] 以上に本発明の好適な実施の形態及び変形例を説明したが、上記の構成は例えば以下のように変更することができる。

[0066] 上記実施形態及び変形例では、2つの信号を切り替えながら出力する構成を開示したが、3つ以上の信号を切り替えながら出力する構成であっても良い。

[0067] 上記実施形態では、位相を比較する同期回路（PLL回路）を備える構成であるが、代わりに周波数を比較する同期回路（FLL回路）を備える構成であっても良い。

[0068] 上記実施形態では、GPSアンテナ11は、所定のケーブルを介して、同期制御部22等が形成された基板と接続される構成である。これに代えて、この基板にGPSアンテナ11が直接的に取り付けられる構成であっても良い。この場合、ケーブルが不要となるので、基準信号発生装置の設置コストを低減できる。

[0069] 上記実施形態及び変形例は、GPS衛星からの信号に基づいてリファレンス信号を生成する構成であるが、GNSS（Global Navigation Satellite System）を利用する構成であれば、適宜変更することができる。例えば、GLONASS衛星やGALILEO衛星からの信号に基づいてリファレンス信号を生成する構成に変更することができる。また、外部装置からのリファレンス信号を取得する構成としても良い。

[0070] 上記変形例では、リングオシレータ24の周囲の温度を環境値として取得する構成であるが、これに代えて、例えばリングオシレータ24の電圧を環境値として取得することもできる。

[0071] GPS受信部21は、1PPSに代えて、PP2S等の1Hz以外の信号をリファレンス信号として生成する構成に変更することができる。また、GPS受信部21は、基準信号発生装置10の内部ではなく外部に配置されていても良い。

[0072] 基準信号発生装置10が備える各部は、ハードウェアとして構成すること

に代えて、ソフトウェアにより構成することもできる。

符号の説明

- [0073] 1 0 基準信号発生装置
- 1 1 G P S アンテナ
- 2 1 G P S 受信部
- 2 2 同期制御部
- 2 3 $\Delta \Sigma$ 変調部（切替制御部）
- 2 4 リングオシレータ
- 2 5 分周部
- 4 1 入力部
- 4 2, 4 3 出力部

請求の範囲

- [請求項1] ループ状の回路を有しており、当該回路を1周するときに通過する遅延素子の数を異ならせることで、出力する信号の周波数を調整可能なリングオシレータと、
- リファレンス信号と、前記リングオシレータが出力する信号又はそれに基づく信号と、を比較して比較結果を出力する同期制御部と、
- 前記同期制御部の比較結果に基づいて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御する切替制御部と、
- 前記リングオシレータが出力した信号又はそれに基づく信号を出力する出力部と、
- を備えることを特徴とする基準信号発生装置。
- [請求項2] 請求項1に記載の基準信号発生装置であって、
- 前記切替制御部は、 $\Delta\Sigma$ 変調を用いて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御することを特徴とする基準信号発生装置。
- [請求項3] 請求項1に記載の基準信号発生装置であって、
- 前記切替制御部は、パルス幅変調を用いて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御することを特徴とする基準信号発生装置。
- [請求項4] 請求項2に記載の基準信号発生装置であって、
- 前記出力部が出力する信号には、周波数が異なる複数の信号が見かけ上、不規則に切り替わる部分が含まれることを特徴とする基準信号発生装置。
- [請求項5] 請求項1から4までの何れか一項に記載の基準信号発生装置であって、
- 周波数が異なる複数の信号を切り替える時間間隔は、前記同期制御部が比較を行う時間間隔よりも短いことを特徴とする基準信号発生装置。

置。

[請求項6] 請求項1 から5 までの何れか一項に記載の基準信号発生装置であって、

前記リングオシレータが使用される環境を示す環境値を取得する取得部と、

前記リングオシレータが出力する信号と前記環境値との関連性を求めて記憶する特性記憶部と、

適切なリファレンス信号が利用できるときは、前記特性記憶部が記憶する前記関連性に基づいて、制御信号を生成する自走制御部と、を備え、

前記切替制御部は、前記自走制御部が生成した制御信号に基づいて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御することを特徴とする基準信号発生装置。

[請求項7] ループ状の回路を有しており、当該回路を1 周するときに通過する遅延素子の数を異ならせることで、出力する信号の周波数を調整可能なリングオシレータを用いた基準信号発生方法において、

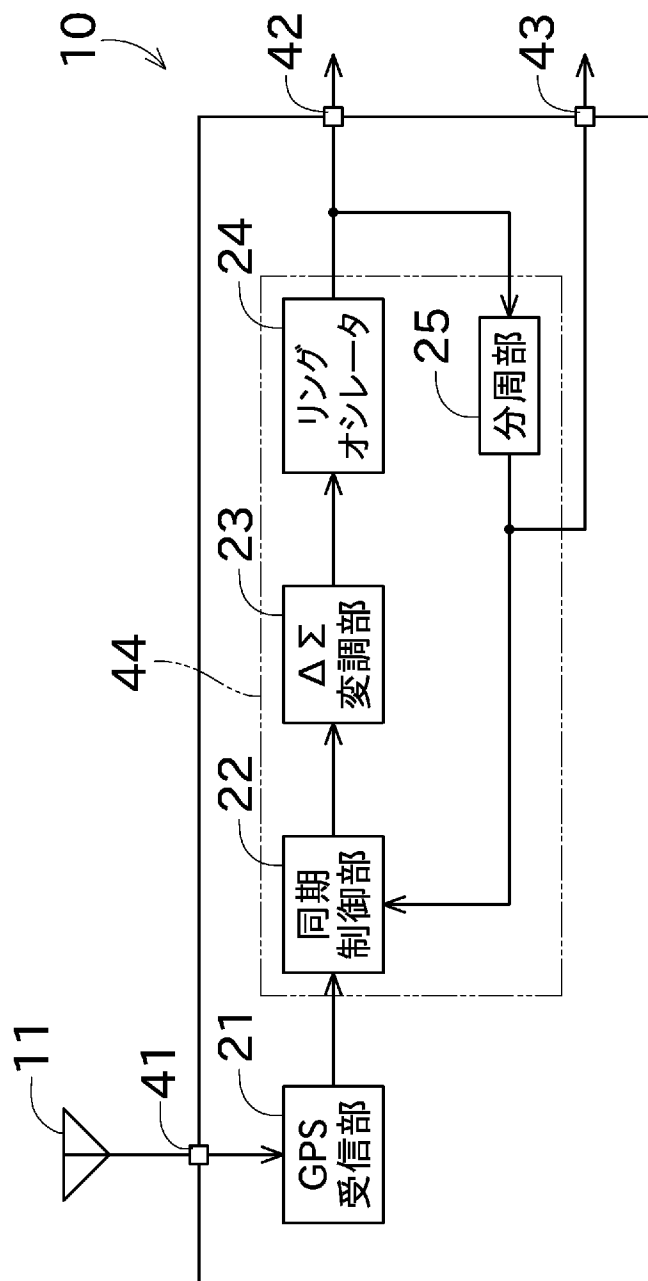
リファレンス信号と、前記リングオシレータが出力する信号又はそれに基づく信号と、を比較して比較結果を出力する同期制御工程と、

前記同期制御工程での比較結果に基づいて、周波数が異なる複数の信号を切り替えながら出力するように前記リングオシレータを制御する切替制御工程と、

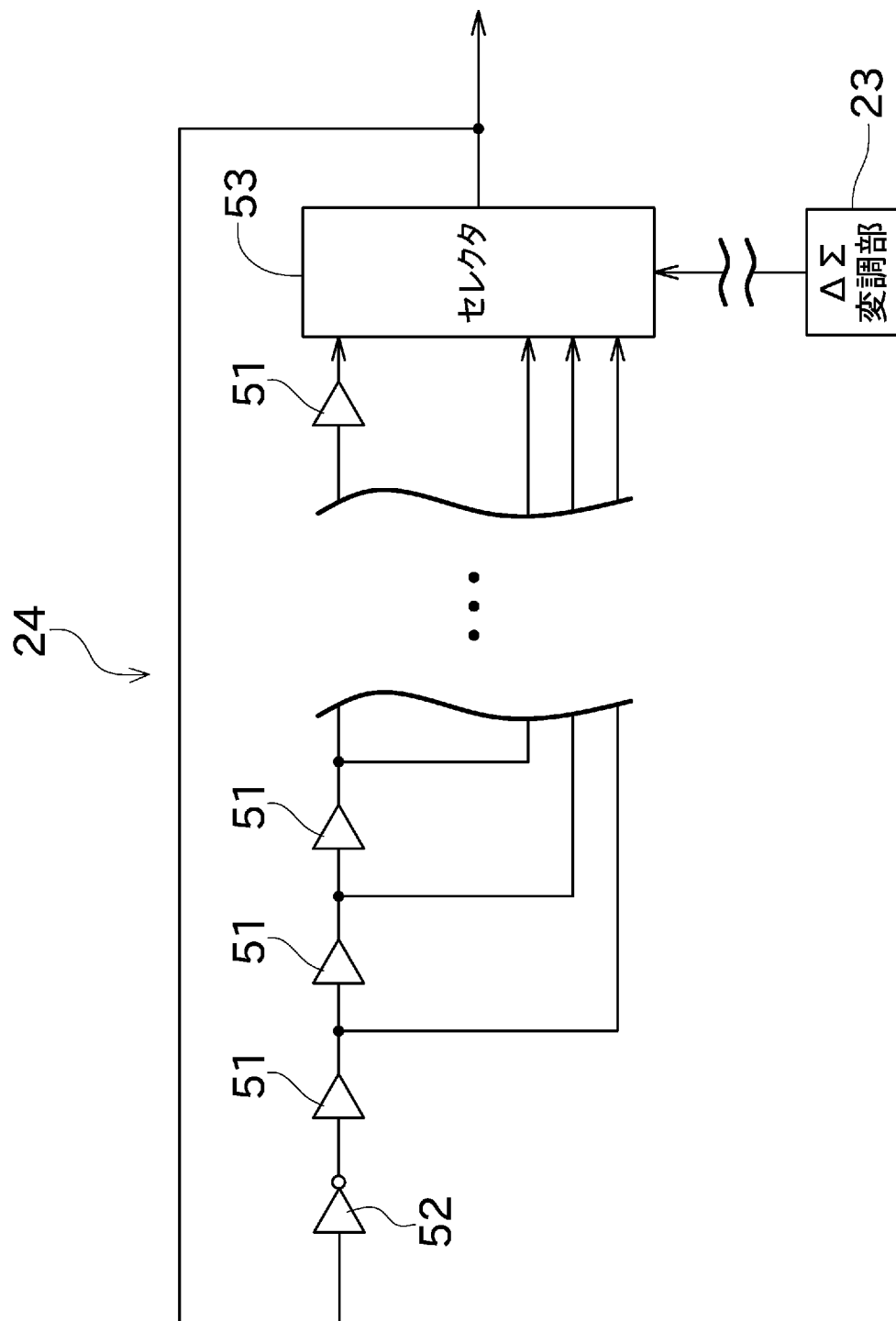
前記リングオシレータが出力した信号又はそれに基づく信号を出力する出力工程と、

を含むことを特徴とする基準信号発生方法。

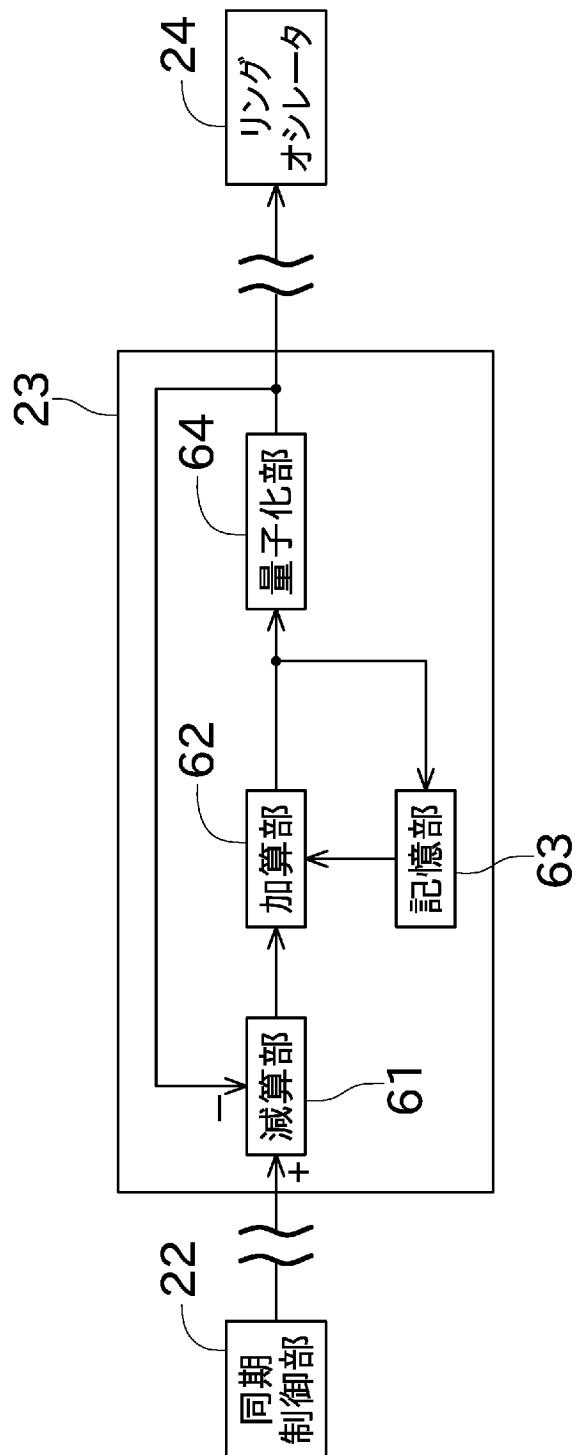
[図1]



[図2]

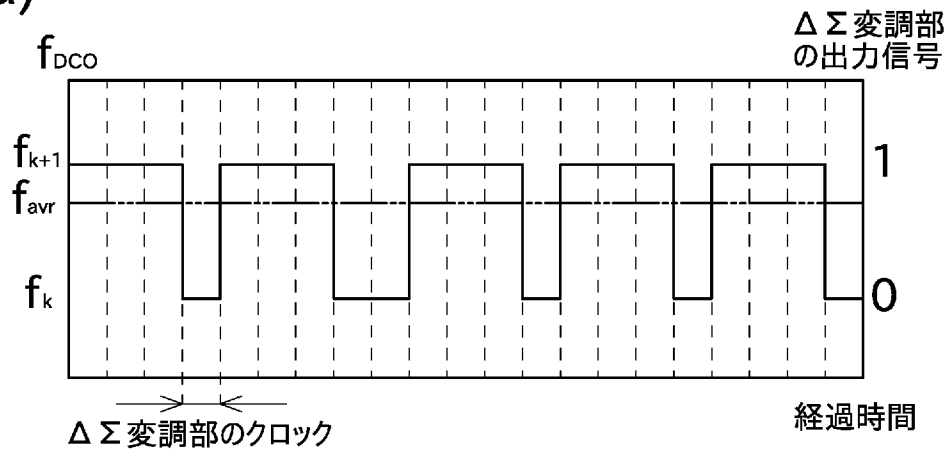


[図3]

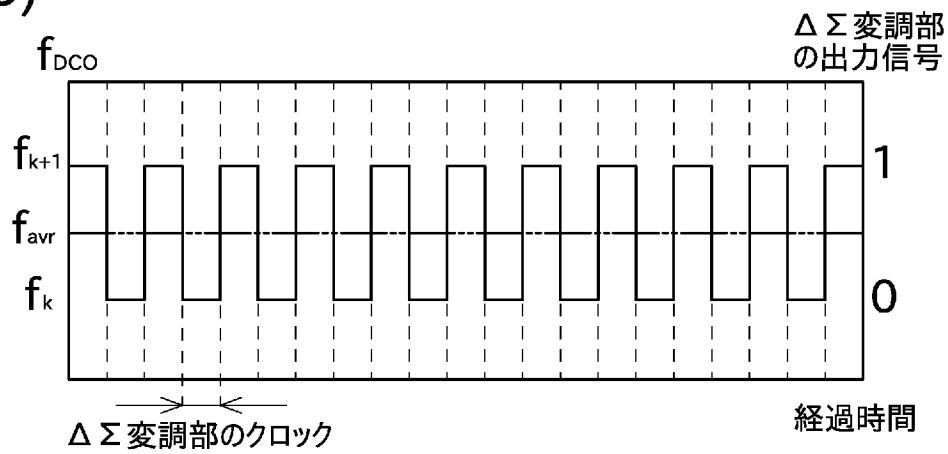


[図4]

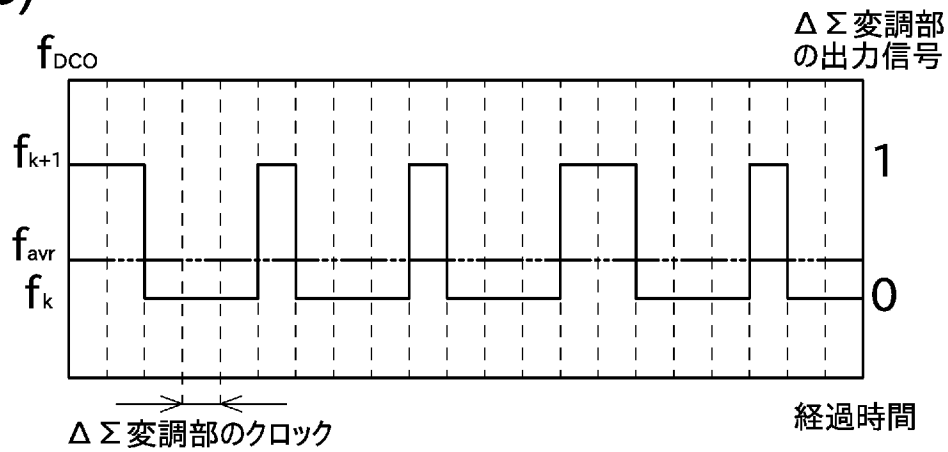
(a)



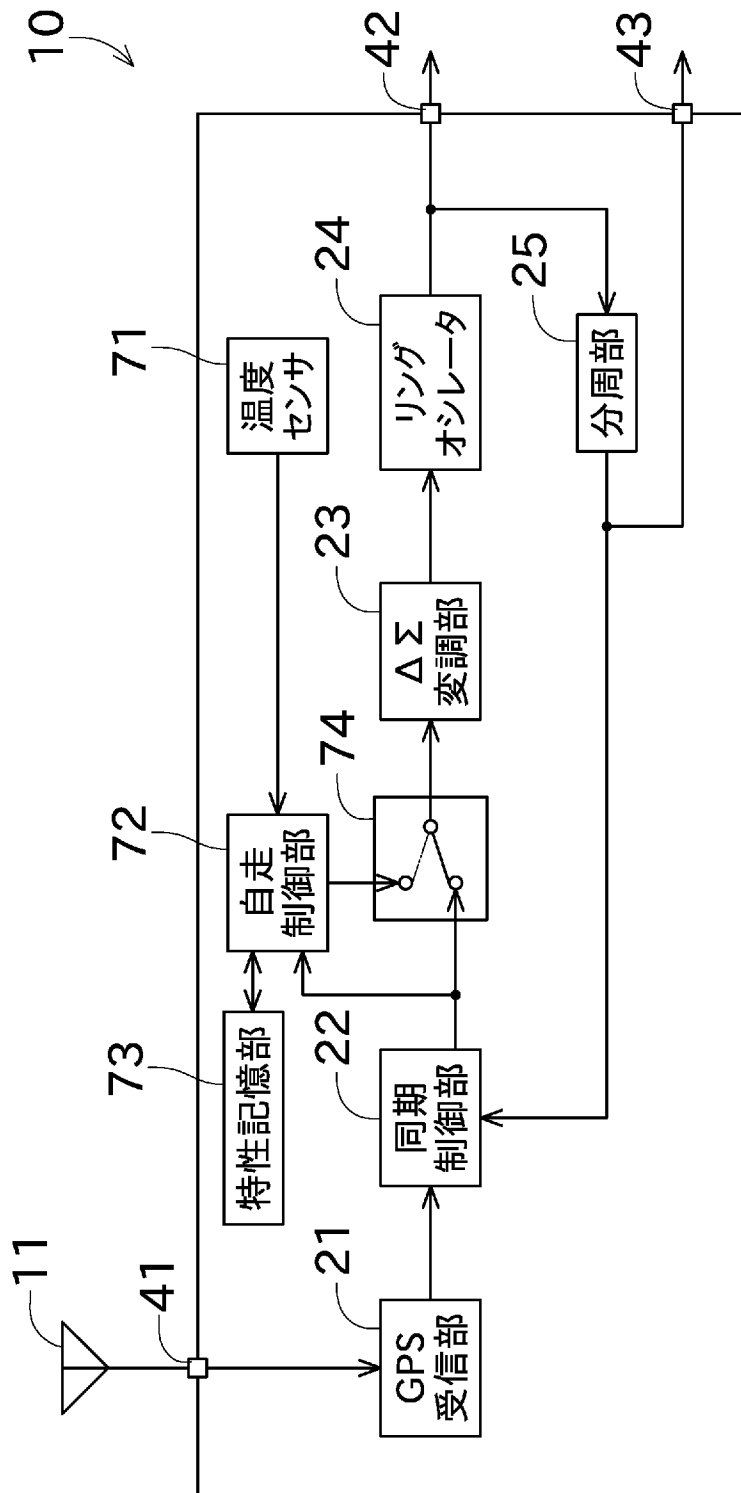
(b)



(c)



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/001685

A. CLASSIFICATION OF SUBJECT MATTER

H03L7/099(2006.01)i, G04G3/00(2006.01)i, G04G3/02(2006.01)i, H03K3/354(2006.01)i, H03L7/14(2006.01)i, H03M3/02(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03L7/099, G04G3/00, G04G3/02, H03K3/354, H03L7/14, H03M3/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2009-171460 A (Sony Corp.), 30 July 2009 (30.07.2009), paragraphs [0048] to [0054], [0065] to [0076], [0079] to [0080]; fig. 1 to 2, 4 (Family: none)	1-2, 7 3-6
Y	JP 2010-206344 A (Texas Instruments Japan Ltd.), 16 September 2010 (16.09.2010), paragraphs [0015] to [0019], [0024] to [0030]; fig. 5, 9 to 11 (Family: none)	3, 5-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 February 2017 (10.02.17)

Date of mailing of the international search report
21 February 2017 (21.02.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/001685

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-506456 A (Keystone Semiconductor, Inc.), 25 February 2010 (25.02.2010), paragraph [0006] & US 2010/0176852 A1 paragraph [0006] & CN 101584136 A	4-6
Y	JP 2006-217509 A (Matsushita Electric Industrial Co., Ltd.), 17 August 2006 (17.08.2006), paragraph [0013] (Family: none)	4-6
Y	JP 2010-273299 A (Furuno Electric Co., Ltd.), 02 December 2010 (02.12.2010), paragraphs [0058] to [0071]; fig. 1 & US 2012/0007642 A1 paragraphs [0063] to [0076]; fig. 1 & CN 102388536 A	6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03L7/099(2006.01)i, G04G3/00(2006.01)i, G04G3/02(2006.01)i, H03K3/354(2006.01)i,
H03L7/14(2006.01)i, H03M3/02(2006.01)n

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03L7/099, G04G3/00, G04G3/02, H03K3/354, H03L7/14, H03M3/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2009-171460 A（ソニー株式会社）2009.07.30, 段落 [0048]-[0054], [0065]-[0076], [0079]-[0080], 第1-2図, 第4図 （ファミリーなし）	1-2, 7 3-6
Y	JP 2010-206344 A（日本テキサス・インスツルメンツ株式会社） 2010.09.16, 段落[0015]-[0019], [0024]-[0030], 第5図、第9-11 図（ファミリーなし）	3, 5-6

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

10.02.2017

国際調査報告の発送日

21.02.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

橋本 和志

5W

8388

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2010-506456 A (キーストーン セミコンダクター, インコーポレイテッド) 2010.02.25, 段落[0006] & US 2010/0176852 A1, [0006] & CN 101584136 A	4-6
Y	JP 2006-217509 A (松下電器産業株式会社) 2006.08.17, 段落[0013] (ファミリーなし)	4-6
Y	JP 2010-273299 A (古野電気株式会社) 2010.12.02, 段落[0058]-[0071], 第1図 & US 2012/0007642 A1, [0063]-[0076], Fig.1 & CN 102388536 A	6