

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2014년 1월 23일 (23.01.2014)



(10) 국제공개번호
WO 2014/014178 A1

- (51) 국제특허분류:
H01L 33/36 (2010.01) H01L 21/203 (2006.01)
H01L 33/42 (2010.01)
- (21) 국제출원번호: PCT/KR2013/000947
- (22) 국제출원일: 2013년 2월 6일 (06.02.2013)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2012-0078219 2012년 7월 18일 (18.07.2012) KR
10-2012-0105756 2012년 9월 24일 (24.09.2012) KR
- (71) 출원인: 순천대학교 산학협력단 (INDUSTRY-ACADEMY COOPERATION CORPS OF SUNCHON NATIONAL UNIVERSITY) [KR/KR]; 540-742 전라남도 순천시 매곡동 315, Jeollanam-do (KR).
- (72) 발명자: **곽준섭 (KWAK, Joon Seop)**; 540-742 전라남도 순천시 중앙로 413 순천대학교 인쇄전자공학과, Jeollanam-do (KR). **박민주 (PARK, Min Joo)**; 540-742 전라남도 순천시 중앙로 413 순천대학교 인쇄전자공학과, Jeollanam-do (KR). **손광정 (SON, Kwang Jeung)**; 540-

742 전라남도 순천시 중앙로 413 순천대학교 인쇄전자공학과, Jeollanam-do (KR).

(74) 대리인: **안준형 (AHN, Joon-Hyung)**; 135-911 서울특별시 강남구 테헤란로 125 동찬빌딩 4층 (역삼동, 동찬빌딩), Seoul (KR).

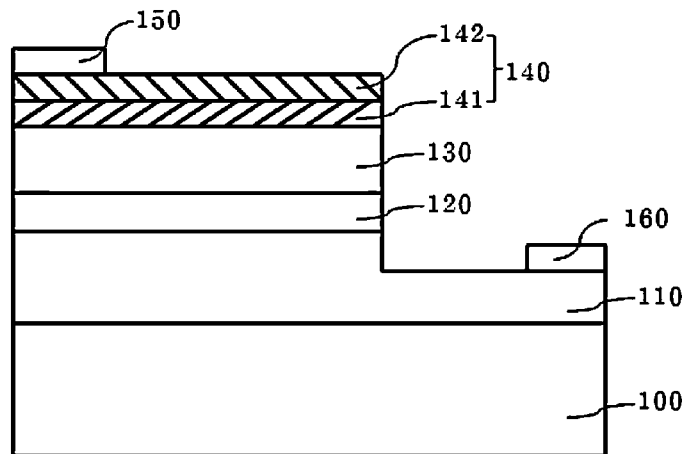
(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[다음 쪽 계속]

(54) Title: SEMICONDUCTOR LIGHT-EMITTING ELEMENT, AND PRODUCTION METHOD, THIN-FILM VAPOUR-DEPOSITION DEVICE AND THIN-FILM VAPOUR-DEPOSITION METHOD FOR SAME

(54) 발명의 명칭: 반도체 발광소자, 이를 위한 제조 방법, 박막 증착 장치 및 박막 증착 방법



(57) Abstract: The present invention relates to a thin-film vapour-deposition device which makes it possible to obtain a transparent-oxide electrode layer that allows Ohmic contact with a p-type semiconductor layer and hence to improve the electrical characteristics and the optical characteristics of an element, by providing a transparent-oxide electrode layer having a laminated structure comprising a first transparent-oxide electrode layer formed using a DC(+) + RF sputtering method in which DC power (DC(+) power) and RF power are simultaneously applied and a second transparent-oxide electrode layer formed using RF sputtering in which RF power is applied; and which thin-film vapour-deposition device additionally makes it possible to ensure the advantage of improved electrical characteristics in the element as well, by mounting a probe inside a chamber where sputtering is carried out, in such a way as to allow real-time measurement of plasma variables such as the density or number of negative charges within the plasma before the thin film is deposited and while the thin film is being deposited. The present invention also relates to a semiconductor light-emitting element provided by a thin-film vapour-deposition method in which the device is used, and to a production method for same.

(57) 요약서:

[다음 쪽 계속]



WO 2014/014178 A1



MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, **공개:**

TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,

ML, MR, NE, SN, TD, TG).

— 국제조사보고서와 함께 (조약 제 21 조(3))

본 발명은 DC 파워(DC(+) 파워)와 RF 파워를 동시에 인가하는 DC(+) + RF 스퍼터링 방법으로 형성된 제 1 투명산화물 전극층 및 RF 파워를 인가하는 RF 스퍼터링으로 형성된 제 2 투명산화물 전극층의 적층 구조인 투명산화물 전극층을 제공함으로써 p 형 반도체층과 오믹 콘택이 가능한 투명산화물 전극층을 확보하게 되어 소자의 전기적 특성 및 광학적 특성을 높일 수 있으며, 더불어 스퍼터링을 수행하는 챔버 내에 탐침이 장착되어 박막이 장착되기 전과 박막이 장착되는 중간에 플라즈마 내 음전하의 밀도 또는 개수와 같은 플라즈마 변수를 실시간 측정하도록 함으로써, 또한 소자의 전기적 특성이 향상되는 효과를 얻을 수 있는 박막 증착 장치 및 이를 이용한 박막 증착 방법을 제공하는 반도체 발광 소자 및 그 제조 방법에 관한 것이다.

명세서

발명의 명칭: 반도체 발광소자, 이를 위한 제조 방법, 박막 증착 장치 및 박막 증착 방법

기술분야

- [1] 본 발명은 반도체 발광 소자 및 그 제조 방법에 관한 것으로, 보다 구체적으로, 반도체 발광 소자의 전기적 특성 및 광학적 특성을 향상시킬 수 있는 반도체 발광 소자 및 그 제조 방법에 관한 것이다.
- [2] 또한, 본 발명은 박막 증착 장치 및 이를 이용한 박막 증착 방법에 관한 것으로, 보다 구체적으로, DC 파워와 RF 파워를 동시에 사용하는 박막 증착 장치에서 탐침을 이용하여 플라즈마 변수를 측정하는 박막 증착 장치 및 이를 이용한 박막 증착 방법에 관한 것이다.

배경기술

- [3] 일반적으로, 발광 다이오드(Light Emitting Diode, LED)는 발광 소자로 불리며, 전기를 통해 주면 전자가 에너지 레벨이 높은 곳에서 낮은 곳으로 이동하며 특정한 파장의 빛을 내는 반도체 소자를 말한다. 이와 같은 LED는 1962년 GaAsP 화합물 반도체를 이용한 적색 LED가 상품화된 것을 시작으로 GaP-N 계열의 녹색 LED와 함께 지금까지 정보통신기기를 비롯한 전자장치의 표시용 광으로 이용되어 왔으며, 1990년대 중반 이후 GaN 청색 LED가 개발되면서 총 천연색 디스플레이가 가능하게 되었다.
- [4] 한편, 고효율의 질화갈륨(GaN)계 발광 다이오드를 개발하는 데, p형 GaN의 오믹 컨택(ohmic contact)을 위한 전극인 투명산화층 전극은 매우 중요하다. 우수한 투명산화층 전극에 있어서 낮은 비저항(contact resistivity), 높은 투과율, p-GaN과의 ohmic contact 형성은 필수조건이다. GaN계 발광다이오드에서는 대부분 ITO 박막을 투명산화층 전극으로 이용하고 있는데, 대부분 이러한 ITO 박막은 RF 마그네트론(RF magnetron) 또는 DC 마그네트론(magnetron)을 이용하는 스퍼터링 혹은 전자-빔 증착(e-beam evaporator)을 이용하여 p-GaN 위에 증착하게 된다.
- [5] 스퍼터링 장치에서는 소스 타겟에 충돌하는 이온 입자는 챔버 내의 플라즈마 여기에 의해 만들어지는데, 그 과정을 살펴보면 다음과 같다. 먼저, 챔버를 고진공으로 만든 다음, 낮은 압력의 스퍼터링 기체, 보통 아르곤(Ar) 또는 기타 반응성 가스를 챔버 내부로 흘려준다. 그리고 소스 타겟과 기판에 연결된 두 전극 사이에 직류(Direct Current: DC) 또는 고주파(Radio Frequency; RF) 전원을 인가하여 음극에서 방출되어 가속된 자유전자가 아르곤 원자와 충돌하여 아르곤 원자를 이온화시킨다. 아르곤 이온이 만들어지며 방출되는 전자와 전극에서 공급되는 전자가 계속적으로 가속 충돌하여 더욱 많은 이온을 만들어 내게 되며, 한편으로는 전자-이온의 재결합, 전극 및 챔버 내부 벽과의 충돌

등으로 인해 전자가 소멸 되기도 한다. 이렇게 자유 전자의 생성 및 소멸 비율이 같을 때 안정된 평형 상태의 플라즈마가 형성된다. 타겟 물질로 덮여있는 음극판(cathod plate)은 기판에 비해 (-)전위로 유지되므로 양전하인 아르곤 이온은 소스 타겟 쪽으로 가속되어 소스 타겟과 충돌한다. 이때 $h\nu$ 만큼의 에너지를 가지는 각 아르곤 이온은 충돌 시 에너지가 타겟 쪽으로 전이되고, 타겟을 구성하는 원소의 결합력과 전자의 일함수를 극복할 수 있을 때 타겟 물질이 증기의 형태로 방출되어 기판 상에 증착하게 된다.

- [6] 한편, 고효율의 질화갈륨(GaN)계 발광 다이오드를 개발하는 데, p형 질화물 반도체층과의 오믹 컨택(ohmic contact)을 위한 전극인 투명산화층 전극층 또한 대부분 상기와 같은 DC 또는 RF 스퍼터링 증착 방법을 사용하고 있다.
- [7] 상기와 같은 DC 또는 RF 스퍼터링 방법으로 ITO 박막을 형성하는 기술은 한국공개특허 제10-2012-0017318호, 한국공개특허 제10-2011-0082320호 및 한국공개특허 제10-2010-0038520호 등과 같은 여러 특허에 이미 공지되어 있으며, 이러한 스퍼터링 방법으로 ITO 박막을 증착하는 경우, 그 중 상기 RF 스퍼터링 방법으로 증착하는 경우에는 다양한 물질에 적용이 가능하고, 균일한 박막 특성을 제공하는 장점을 가지고 되고, 반면, 상기 DC 스퍼터링 방법으로 증착하는 경우 증착 속도가 빠른 장점을 가지게 된다.
- [8] 그런데 이러한 종래 방식의 단일 RF 스퍼터링 또는 단일 DC 스퍼터링 방법을 사용하여 p형 질화물 반도체층 상에 ITO 박막을 형성시킬 경우에는 특히, RF 스퍼터링 진행시에 발생하는 플라즈마 내에서 플라즈마 포텐셜(plasma potential)을 벗어나는 전자들이 상기 p형 반도체층의 표면에 닿아 표면에서 트랩(trap)으로 작용하게 된다. 이러한 상기 p형 반도체층에 플라즈마 데미지를 발생시키는 현상은 상기 투명산화물 전극층과 p형 질화물 반도체층 간의 오믹 컨택 형성을 방해하고, 이는 소자의 항복 전압이 상승하는 문제로 이어지게 된다.
- [9] 또한, 상기 DC 스퍼터링 증착 방법은 증착율이 높아 생산성에는 유리한 면도 있으나, ITO 결정구조가 다 결정질인 도메인구조를 형성하게 되어 표면 거칠기가 좋지 않아서 ITO 증착 후 별도의 연마공정을 실시하여 표면거칠기 상태를 개선해야 하는 등의 문제점이 있고, RF 스퍼터링 증착 방식에 의해 증착된 박막에 비해 상대적으로 높은 비저항을 갖는 문제점이 있다.

발명의 상세한 설명

기술적 과제

- [10] 본 발명은 제1투명산화물 전극층과 제2투명산화물 전극층의 적층 구조로 형성된 투명산화물 전극층을 포함하는 반도체 발광 소자 및 그 제조 방법을 제공하는데 그 목적이 있다.
- [11] 또한, 본 발명은 DC+RF 스퍼터링 방법으로 형성된 제1투명산화물 전극층 및 RF 스퍼터링 방법으로 형성된 제2투명산화물 전극층을 포함하는 반도체 발광

소자 및 그 제조 방법을 제공하는데 그 다른 목적이 있다.

- [12] 게다가, 본 발명은 하지층과의 오믹 컨택을 이루는 투명산화물 전극층 및 높은 투과율 특성을 제공하는 투명산화물 전극층의 적층 구조로 형성된 투명산화물 전극층을 포함하는 반도체 발광 소자 및 그 제조 방법을 제공하는데 그 또 다른 목적이 있다.
- [13] 그리고, 본 발명은 DC 파워와 RF 파워를 동시에 사용하는 박막 증착 장치에서 탐침을 이용하여 플라즈마 변수를 측정하고, DC 파워와 RF 파워를 제어하는 박막 증착 장치 및 이를 이용한 박막 증착 방법을 제공하는데 그 다른 목적이 있다.
- [14] 한편, 본 발명은 DC 파워와 RF 파워를 실시간 조절하여 p형 질화물 반도체층 상부에 플라즈마 데미지를 가하지 않고 균일한 스퍼터 증착을 이룰 수 있는 박막 증착 장치 및 이를 이용한 박막 증착 방법을 제공하는데 그 다른 목적이 있다.

과제 해결 수단

- [15] 본 발명은 n형 반도체층, 활성층 및 p형 반도체층이 적층된 질화갈륨계 반도체 적층 구조; 및 스퍼터링 방법으로 상기 질화갈륨계 반도체 적층 구조의 p형 반도체층 상부에 형성되고, 제1두께를 갖는 제1투명산화물 전극층 및 제2두께를 갖는 제2투명산화물 전극층의 적층 구조로 구성된 투명산화물 전극층;을 포함하는 것을 특징으로 한다.
- [16] 상기 투명산화물 전극층은 $1 \times 10^{-4} \Omega \cdot \text{cm}^2$ 이하의 비접촉 저항을 가지고, 상기 제1투명산화물 전극층은 상기 p형 반도체층과 오믹 컨택을 형성하고,
- [17] 상기 제1투명산화물 전극층은 10nm 내지 20nm 두께로 형성되고,
- [18] 상기 제1투명산화물 전극층은 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 형성되고,
- [19] 동시에 인가되는 상기 DC 파워는 정극성(+)이고,
- [20] 상기 제2투명산화물 전극층은 RF 스퍼터링 방법으로 형성되고,
- [21] 상기 제1투명산화물 전극층 및 제2투명산화물 전극층 중 적어도 어느 하나에 대해서 전자-빔 조사가 이루어지고,
- [22] 상기 제1투명산화물 전극층과 제2투명산화물 전극층은 동일한 성분을 포함하는 물질로 형성되고,
- [23] 상기 제1투명산화물 전극층 및 제2투명산화물 전극층은 SnO_2 의 함량이 0.1 내지 50wt%가 포함된 ITO 물질로 이루어지고,
- [24] 상기 제1투명산화물 전극층 및 제2투명산화물 전극층은 ITO, IZO, CIO, ZnO, SnO_2 , ATO, FTO, GZO, IGZO, CdO, 인 도핑(In doped)- SnO_2 , RuO, 알루미늄 도핑(Al doped)-ZnO, SiO_2 , TiO_2 , MgO중 어느 하나이거나 이들의 조합으로 이루어진 물질로 형성되고,
- [25] 상기 제1투명산화물 전극층 및 제2투명산화물 전극층으로 구성된 투명산화물 전극층은 후속 열처리 공정이 진행되고,

- [26] 상기 후속 열처리 공정은 N_2 분위기에서 100 내지 800°C 온도로 진행된다.
- [27] 또한, 본 발명은, 기판 상에 n형 반도체층, 활성층 및 p형 반도체층이 적층으로 이루어진 질화갈륨계 반도체 적층 구조를 형성하는 단계; 1차 스퍼터링 방법으로 상기 질화갈륨계 반도체 적층 구조의 p형 반도체층 상부에 제1투명산화물 전극층을 형성하는 단계; 및 상기 1차 스퍼터링 방법과 상이한 2차 스퍼터링 방법으로 상기 제1투명산화물 전극 상부에 제2투명산화물 전극층을 형성하는 단계;를 포함하는 것을 특징으로 한다.
- [28] 상기 투명산화물 전극층은 $1 \times 10^{-4} \Omega \cdot \text{cm}^2$ 이하의 비접촉 저항을 가지고, 상기 제1투명산화물 전극층은 상기 p형 반도체층과 오믹 컨택을 형성하고,
- [29] 상기 제1투명산화물 전극층은 10nm 내지 20nm 두께로 형성하고,
- [30] 상기 1차 스퍼터링 방법으로 제1투명산화물 전극층을 형성하는 단계는, DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법을 수행하여 상기 제1투명산화물 전극층을 형성하고,
- [31] 동시에 인가되는 DC 파워는 정극성(+)이고,
- [32] 상기 2차 스퍼터링 방법으로 제2투명산화물 전극층을 형성하는 단계는, RF 스퍼터링 방법을 수행하여 상기 제2투명산화물 전극층을 형성하고,
- [33] 상기 1차 스퍼터링 방법으로 제1투명산화물 전극층을 형성하는 단계 및 상기 2차 스퍼터링 방법으로 제2투명산화물 전극층을 형성하는 단계 중 적어도 어느 하나의 단계에서는 전자-빔 조사가 동시에 이루어지고,
- [34] 상기 제2투명산화물 전극층을 형성하는 단계 후, 상기 제1투명산화물 전극층 및 제2투명산화물 전극층에 대해 후속 열처리 공정을 수행하는 단계를 더 포함하고,
- [35] 상기 열처리 공정은 N_2 분위기에서 100 내지 800°C 온도로 진행하고,
- [36] 상기 제1투명산화물 전극층과 제2투명산화물 전극층은 동일한 성분을 포함하는 재료로 형성하고,
- [37] 상기 제1투명산화물 전극층 및 제2투명산화물 전극층은 SnO_2 의 함량이 0.1 내지 50wt%가 포함된 ITO 물질로 형성하고,
- [38] 상기 제1투명산화물 전극층 및 제2투명산화물 전극층은 ITO, IZO, CIO, ZnO, SnO_2 , ATO, FTO, GZO, IGZO, CdO, 인 도핑(In doped)- SnO_2 , RuO, 알루미늄 도핑(Al doped)-ZnO, SiO_2 , TiO_2 , MgO 중 어느 하나이거나 이들의 조합으로 이루어진 물질로 형성한다.
- [39] 한편, 본 발명은 기판을 지지하는 지지부 및 상기 기판에 증착 물질을 제공하는 타겟부를 포함하고, 플라즈마 공간을 가지는 챔버; 상기 플라즈마 공간 내에 위치하여 플라즈마와 접촉하는 탐침(probe); 상기 타겟부에 DC 파워와 RF 파워를 동시에 인가하여 상기 챔버 내에 플라즈마를 발생시키는 DC 전원부와 RF 전원부를 포함하는 전원 공급원; 및 상기 전원 공급원과 연결되며, 상기 탐침으로 상기 챔버 내에 발생하는 플라즈마 변수를 실시간으로 추출하고, 추출된 플라즈마 변수에 따라서 전원 공급원을 제어하는 제어부;를 포함하는

것을 특징으로 한다.

- [40] 상기 동시에 인가되는 DC 파워는 정극성(+)이고,
- [41] 상기 DC 파워 및 RF 파워를 조절하는 파워 조절부 및 매칭 조절부를 더 포함하고,
- [42] 상기 제어부는, 상기 탐침으로부터 입력되는 신호로부터 플라즈마 변수를 실시간으로 측정하는 플라즈마 측정부와 상기 플라즈마 측정부에서 측정된 플라즈마 변수에 따라서 상기 전원 공급원을 제어하는 전원 공급원 제어부를 포함하고,
- [43] 상기 제어부는, 음전하의 밀도 또는 개수를 측정하고,
- [44] 상기 제어부는, 셀프-바이어스 전압(Self-bias Voltage), RF 최고 전압(RF peak-to-peak Voltage), 플라즈마 포텐셜(Plasma potential) 및 음전하 플럭스(Negative carrier flux) 중 어느 하나의 플라즈마 변수를 측정하고,
- [45] 상기 제어부는, 상기 셀프-바이어스 전압(Self-bias Voltage)이 0V 이상이거나, RF 최고 전압(RF peak-to-peak Voltage)이 200V 이하이거나, 플라즈마 포텐셜(Plasma potential)이 50V 이상이거나, 음전하 플럭스(Negative carrier flux)가 $10^5 / \text{cm}^2 \text{s}$ 이하가 되도록 상기 전원 공급원을 제어하고,
- [46] 상기 기판은 p형 질화물 반도체층을 포함하는 반도체 적층 구조물이고, 상기 증착 물질은 투명산화물 전극 물질이고,
- [47] 상기 지지부에 DC 파워 또는 RF 파워를 제공하는 전원 공급원 더 포함한다.
- [48] 또한, 본 발명은 기판을 지지하는 지지부 및 상기 기판에 증착 물질을 제공하는 타겟부를 포함하고, 플라즈마 처리가 행해지는 플라즈마 공간을 가지는 챔버 내에 플라즈마와 접촉하는 탐침을 위치시키는 단계; 기준 플라즈마 변수를 설정하는 단계; 상기 타겟부에 DC 전원부와 RF 전원부를 포함하는 전원 공급원으로부터 DC 파워와 RF 파워를 동시에 인가하여 상기 챔버 내에 플라즈마를 생성시키는 단계; 상기 플라즈마 생성시 상기 전원 공급원과 연결되는 제어부에서 상기 탐침으로부터 입력되는 신호로부터 플라즈마 변수를 실시간으로 측정하는 단계; 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교하는 단계; 및 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내로 들어오도록 상기 제어부에서 상기 전원 공급원을 제어하는 단계;를 포함하는 것을 특징으로 한다.
- [49] 상기 전원 공급원은, 상기 DC 파워 및 RF 파워를 조절하는 파워 조절부 및 매칭 조절부를 더 포함하고,
- [50] 상기 제어부는, 상기 탐침으로부터 입력되는 신호로부터 플라즈마 변수를 실시간으로 측정하는 플라즈마 측정부와 상기 플라즈마 측정부에서 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교하여 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오도록 상기 전원 공급원을 제어하는 전원 공급원 제어부를 포함하고,
- [51] 상기 기판은 p형 질화물 반도체층을 포함하는 반도체 적층 구조물이고, 상기

증착 물질은 투명산화물 전극 물질이고,

- [52] 상기 지지부에 DC 파워 또는 RF 파워를 제공하는 전원 공급원을 더 포함한다.
- [53] 게다가, 본 발명은 n형 질화물 반도체층, 활성층 및 p형 질화물 반도체층이 적층으로 이루어진 LED용 질화갈륨계 반도체 적층 구조물을 형성하는 단계; 및 상기 질화갈륨계 반도체 적층 구조물의 p형 질화물 반도체층 상부에 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 투명산화물 전극층을 형성하는 단계;를 포함하며, 상기 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법은, 상기 반도체 적층 구조물을 지지하는 지지부 및 상기 p형 질화물 반도체층 상부에 형성되는 투명산화물 전극층용 증착 물질을 제공하는 타겟부를 포함하는 챔버 내에 탐침을 위치시키는 단계; 기준 플라즈마 변수를 설정하는 단계; 상기 타겟부에 DC 전원부와 RF 전원부를 포함하는 전원 공급원으로부터 DC 파워와 RF 파워를 동시에 인가하여 상기 챔버 내에 플라즈마를 생성시키는 단계; 상기 플라즈마 생성시 상기 전원 공급원과 연결되는 제어부에서 상기 탐침으로부터 입력된 신호로부터 플라즈마 변수를 실시간으로 측정하는 단계; 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교하는 단계; 및 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오지 않는 경우 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오도록 상기 제어부에서 상기 전원 공급원을 제어하는 단계;를 포함하는 것을 특징으로 한다.
- [54] 상기 플라즈마 변수는, 음전하의 밀도 또는 개수이고,
- [55] 상기 플라즈마 변수는, 셀프-바이어스 전압(Self-bias Voltage), RF 최고 전압(RF peak-to-peak Voltage), 플라즈마 포텐셜(Plasma potential) 및 음전하 플럭스(Negative carrier flux) 중 어느 하나이고,
- [56] 상기 플라즈마 변수는, 상기 셀프-바이어스 전압(Self-bias Voltage)이 0V 이상이거나, RF 최고 전압(RF peak-to-peak Voltage)이 200V 이하이거나, 플라즈마 포텐셜(Plasma potential)이 50V 이상이거나, 음전하 플럭스(Negative carrier flux)가 $10^5/\text{cm}^2\text{s}$ 이하인 범위 내에서 선택되고,
- [57] 상기 동시에 인가되는 DC 파워는 정극성(+)이고,
- [58] 상기 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 투명산화물 전극층을 형성하는 단계 전에 프리-스퍼터링(pre-sputtering) 공정을 더 수행하면서 기준 플라즈마 변수를 설정하는 단계, 상기 프리-스퍼터링을 위한 플라즈마를 생성시키는 단계, 상기 프리-스퍼터링을 위한 플라즈마의 플라즈마 변수를 측정하는 단계, 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교하는 단계, 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수가 차이가 허용 범위 내에 들어오도록 상기 제어부에서 상기 전원 공급원을 제어하는 단계를 수행한다.

발명의 효과

- [59] 본 발명은 정극성인 DC 파워(DC(+) 파워)와 RF 파워를 동시에 인가하는 DC(+) + RF 스퍼터링 방법으로 형성된 제1투명산화물 전극층을 제공함으로써, 상기 제1투명산화물 전극층으로 인하여 투명산화물 전극층을 형성하기 위한 스퍼터링 공정시 p형 반도체층의 플라즈마 영향을 최소화할 수 있게 되어 상기 p형 반도체층과 투명산화물 전극층 간의 오믹 컨택을 가능케 할 수 있어, 이로 인해 소자의 전기적 특성이 향상되는 효과를 기대할 수 있게 된다.
- [60] 또한, 본 발명은 상기 제1투명산화물 전극층 상부에 RF 파워를 인가하는 RF 스퍼터링 방법으로 상기 제2투명산화물 전극층을 형성함으로써, 높은 투과율 특성을 갖는 투명산화물 전극층을 얻을 수 있어, 이로 인해, 소자의 광학적 특성이 향상되는 효과를 기대할 수 있게 된다.
- [61] 게다가, 본 발명은 전자-빔 조사 공정이 수행된 제1투명산화물 전극층 및 제2투명산화물 전극층의 적층 구조로 이루어진 투명산화물 전극층을 제공함으로써, 투명산화물 전극층의 전도성 및 투과율이 향상되는 효과를 기대할 수 있게 된다.
- [62] 아울러, 본 발명은 DC 파워 및 RF 파워를 동시에 인가하는 스퍼터링 방법으로 투명산화물 전극층을 형성하는 증착 방법을 제공하되, 스퍼터링을 수행하는 챔버 내에 탐침이 장착되어 박막이 장착되기 전과 박막이 장착되는 중간에 플라즈마 내 음전하의 밀도 또는 개수와 같은 플라즈마 변수를 실시간 측정하도록 하고, 상기 측정된 플라즈마 변수에 따라서 스퍼터링시 타겟부에 인가하는 DC 파워 및 RF 파워를 실시간 제어할 수 있는 증착 방법을 제공하는 것으로, 스퍼터링 공정시 p형 반도체층의 플라즈마 영향을 최소화할 수 있게 되어 상기 p형 반도체층과 투명산화물 전극층 간의 오믹 컨택을 가능케 할 수 있어, 이로 인해 소자의 전기적 특성이 향상되는 효과를 기대할 수 있게 된다.

도면의 간단한 설명

- [63] 도 1은 본 발명에 따른 투명산화물 전극층을 나타낸 도면.
- [64] 도 2 및 도 3은 표 1의 조건에 따라 제조된 투명산화물 전극층의 전기적 특성(I-V, ρ , R_s)을 도시한 그래프.
- [65] 도 4는 표 1의 조건에 따라 제조된 투명산화물 전극층에 대해 후속 열처리 공정을 진행한 후의 전기적 특성(ρ , R_s)을 도시한 그래프.
- [66] 도 5는 본 발명에 따른 제1투명산화물 전극층 및 제2투명산화물 전극층의 적층 구조로 구성된 투명산화물 전극층을 포함하는 반도체 발광 소자를 나타낸 도면.
- [67] 도 6은 표 1의 조건에 따라 제조된 투명산화물 전극층이 형성된 반도체 발광 소자의 구동 전압 특성을 도시한 그래프.
- [68] 도 7은 본 발명에 따른 투명산화물 전극층이 형성된 반도체 발광 소자의 구동 전압 특성을 도시한 그래프.
- [69] 도 8은 본 발명에 따른 투명산화물 전극층이 형성된 반도체 발광 소자의 발광 세기를 도시한 그래프.

- [70] 도 9 및 도 10는 본 발명에 따른 스퍼터링에서 플라즈마 변수의 범위를 도시한 그래프.
- [71] 도 11a 내지 11e는 본 발명에 따른 제1투명산화물 전극층 및 제2투명산화물 전극층의 적층 구조로 구성된 투명산화물 전극층을 포함하는 반도체 발광 소자의 제조 방법을 설명하기 위한 도면.
- [72] 도 12는 본 발명에 따른 박막 증착 장치를 도시한 도면.
- [73] 도 13a 내지 도 13c는 본 발명에 따른 프리-스퍼터링을 수행하는 DC+RF 스퍼터링 방법을 나타낸 순서도.

발명의 실시를 위한 최선의 형태

- [74] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명하도록 한다.
- [75] 본 발명은 투명산화물 전극층(Transparent conductive oxide, TCO)을 포함하는 반도체 발광 소자에 관한 것으로, 스퍼터링 방법을 이용해 p-GaN층과 오믹 콘택을 이루기 위한 제1투명산화물 전극층 및 높은 투과율 특성을 가지는 제2투명산화물 전극층의 적층 구조인 투명산화물 전극층을 형성하여 하지층과 투명산화물 전극층의 오믹 콘택을 형성하였다.
- [76] 도 1은 본 발명에 따른 투명산화물 전극층을 나타낸 도면이다.
- [77] 도 1에서와 같이, 본 발명에 따른 상기 투명산화물 전극층(140)은 스퍼터링 방법으로 형성되며, 제1두께를 가지는 제1투명산화물 전극층(141) 및 제2두께를 가지는 제2투명산화물 전극층(142)의 적층 구조로 형성된다.
- [78] 상기 제1투명산화물 전극층(141)은 하지층인 p-GaN층(130)과 오믹 콘택을 형성하는 투명산화물 전극층으로서, DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법, 바람직하게, 정극성인 DC 파워(DC(+) 파워)와 RF 파워를 동시에 인가하는 DC(+)+RF 스퍼터링 방법으로 형성된다.
- [79] 이처럼, 상기 제1투명산화물 전극층(141)은 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+)+RF 스퍼터링 방법으로 형성됨에 따라 하지층인 p-GaN층 상부에 향하게 되는 전자의 수가 줄어들게 되어 상기 p-GaN층 표면이 비교적 플라즈마에 의한 데미지를 덜 받게 되면서 상기 제1투명산화물 전극층(141)을 포함하는 투명산화물 전극층은 상기 p-GaN층과 오믹 콘택을 형성하게 되고, 이로 인해 종래 대비 낮은 항복전압을 얻을 수 있게 된다. 또한, 상기 제1투명산화물 전극층(141)은 플라즈마 포텐셜을 벗어나는 전자들을 막아주는 역할을 함으로써, 후속 RF 파워를 인가하는 RF 스퍼터링 방법으로 상기 제2투명산화물 전극층을 증착하게 되더라도 p-GaN층에는 플라즈마 영향을 주지 않게 된다.
- [80] 한편, 상기 제1투명산화물 전극층(141)은 상기 DC(+)+RF 스퍼터링 진행시 전자-빔 조사 공정이 동시에 수행되는 것으로 형성될 수 있다. 이처럼, 상기 DC(+)+RF 스퍼터링 진행시 동시에 전자-빔 공정을 수행하여 제1투명산화물

전극층을 형성하는 경우, 상기 전자-빔의 에너지로 인해 상기 제1투명산화물 전극층이 결정질 상태로 형성하게 되면서 후속 열처리 공정을 생략할 수 있는 장점을 가지게 된다. 또한 열처리 공정이 제거될 경우 다른 소자를 제작함에 있어서 유용한 장점이 있을 수 있다.

- [81] 상기 제1투명산화물 전극층(141)은 ITO, IZO, CIO, ZnO, SnO₂, ATO, FTO, GZO, IGZO, CdO, 인 도핑(In doped)-SnO₂, RuO, 알루미늄 도핑(Al doped)-ZnO, SiO₂, TiO₂, MgO 중 어느 하나이거나 이들의 조합으로 이루어진 물질로 형성되고, 바람직하게는, SnO₂의 함량이 0.1 내지 50wt%가 포함된 ITO 물질로 형성될 수 있다.
- [82] 상기 제1투명산화물 전극층(141)은 5 내지 30nm 두께로 형성될 수 있고, 바람직하게는 10 내지 20nm 두께로 형성될 수 있다. 만약에, 상기 제1투명산화물 전극층(141)이 상기의 범위를 벗어난 두께로 형성하게 되면 상기 제1투명산화물 전극층의 비접촉 저항이 증가하는 문제점이 생길 수 있게 된다.
- [83] 자세하게는, 상기 제1투명산화물 전극층(141)이 5nm 이하의 두께로 형성되는 경우, DC(+) + RF 스퍼터링의 동시 증착에 의한 박막이 충분히 형성되지 않게 되고, 상기 제1투명산화물 전극층(141)이 30nm 이상의 두께로 형성하게 되면 우수한 전기적, 광학적 특성을 갖는 제2투명산화물 전극층이 전체 적층 구조에서 차지하는 비중이 감소하여 전체적인 적층 구조의 투명산화물의 특성이 저하된다. 본 발명에 따른 상기 제1투명산화물 전극층은 계면특성을 좌우하고, 상기 제2투명산화물 전극층은 전체 적층 구조의 전기적, 광학적 특성을 좌우하게 된다.
- [84] 상기 제2투명산화물 전극층(142)은 투과율을 제공하는 투명산화물 전극층으로서, RF 파워를 인가하는 RF 스퍼터링 방법으로 형성된다.
- [85] 본 발명은 상기 DC(+) + RF 스퍼터링 방법으로 형성된 제1투명산화물 전극층(141)과 증착 물질의 특성이 균일한 RF 스퍼터링 방법으로 형성된 제2투명산화물 전극층(142)의 적층 구조인 투명산화물 전극층(140)을 제공하는 것으로, 상기 제2투명산화물 전극층(142)으로 인하여 높은 투과율을 제공해야 하는 투명산화물 전극층의 조건을 만족시킬 수 있게 된다.
- [86] 한편, 상기 제2투명산화물 전극층(142)은 상기 RF 스퍼터링 진행시 전자-빔 조사 공정을 동시에 수행하는 것으로 형성될 수 있다. 이처럼, 상기 RF 스퍼터링 진행시 전자-빔 공정을 동시에 수행하여 제2투명산화물 전극층을 형성하는 경우, 전자-빔의 에너지로 인해 상기 제2투명산화물 전극층이 결정질 상태로 형성하게 되면서 후속 열처리 공정을 생략할 수 있는 장점을 가지게 된다. 또한 열처리 공정이 제거될 경우 다른 소자를 제작함에 있어서 유용한 장점이 있을 수 있다.
- [87] 상기 제2투명산화물 전극층(142)은 상기 제1투명산화물 전극층(141)의 형성 물질과 동일한 성분을 포함하는 물질로 형성되도록 한다. 여기서, 상기 제2투명산화물 전극층(142)은 상기 제1투명산화물 전극층(141)과 동일한 성분을

포함하는 물질로 형성됨에 따라, 서로 다른 물질로 적층의 투명산화물 전극층을 형성하는 경우에 비해 이중 물질에 의한 오염 가능성을 배제할 뿐만 아니라, 공정의 단순화 및 공정 시간을 단축시킬 수 있는 효과를 얻을 수도 있게 된다.

[88] 또한, 본 발명에서는 투명산화물 전극층의 전기적 특성(I-V, ρ , Rs) 및 광학적 특성(Transmittance, L-I)을 높이기 위하여 상기 제1투명산화물 전극층 및 제2투명산화물 전극층에 대해 후속 열처리 공정이 진행될 수 있다. 상기 후속 열처리 공정을 수행하게 되면 상기 투명산화물 전극층이 완벽한 결정질로 변하게 되어 투명산화물 전극층의 전자 이동도가 증가하게 되고, 따라서 투명산화물 전극층의 전도성 및 투과율이 향상되는 장점을 가지게 된다. 상기 후속 열처리 공정은 N_2 분위기에서 약 100 내지 800°C 온도, 바람직하게 500 내지 700°C 온도로 대략 1분 동안 진행하는 것이 바람직하다.

[89] 통상, 투명산화물 전극층은 면 저항이 크면 전력 소비량이 커지게 되고, 반면 면 저항을 낮추기 위해 두께를 증가시키면 투과도가 저하되는 특성이 있는데, 이에 본 발명은 DC(+) + RF 스퍼터링 방법으로 형성된 제1투명산화물 전극층 상에 균일한 박막 특성을 제공하는 RF 스퍼터링 방법만으로 제2투명산화물 전극층이 형성됨에 따라서 낮은 비접촉 저항($1 \times 10^{-4} \Omega \cdot \text{cm}^2$ 이하) 및 낮은 면 저항($1.5 \times 10^5 \Omega/\square$ 이하)을 얻으면서 높은 투과도를 가지는 투명산화물 전극층을 확보할 수 있게 된다.

[90] 이와 같은 본 발명의 구체적인 실시예는 아래에 기술하는 바와 같다.

[91] (실시예 1 내지 4: 본 발명에 따른 투명산화물 전극층 형성)

[92] 표 1은 본 발명의 실시예 1 내지 4에 대한 조건표로서 제1투명산화물 전극층 및 제2투명산화물 전극층의 증착에 관한 제작 조건표이다. 여기에서 80W의 RF 파워와 40W의 DC 파워를 동시에 사용하고, Ar: O_2 (20: 0.1)의 가스를 주입하며, 그 형성 두께를 5nm, 10nm, 20nm, 30nm로 달리하면서 제1투명산화물 전극층을 제작하였고, 120W의 RF 파워를 사용하고 Ar: O_2 (20: 0.1)의 가스를 주입하며, 그 형성 두께를 30nm, 40nm, 50nm, 55nm로 달리하면서 제2투명산화물 전극층을 제작하였다. 그리고, 비교예는 120W의 RF 파워를 사용하고 Ar: O_2 (20: 0.1)의 가스를 주입하며, 60nm의 단일층으로 제작된 투명산화물 전극층으로 이해한다.

[93] 표 1

[Table 1]

	Deposited condition	Gas(sccm)	Thickness(nm)
비교예	RF 120W	Ar: O ₂ (20: 0.1)	0/60
실시예 1	RF 80W + DC 40W/RF 120W	Ar: O ₂ (20: 0.1)	5/55
실시예 2	RF 80W + DC 40W/RF 120W	Ar: O ₂ (20: 0.1)	10/50
실시예 3	RF 80W + DC 40W/RF 120W	Ar: O ₂ (20: 0.1)	20/40
실시예 4	RF 80W + DC 40W/RF 120W	Ar: O ₂ (20: 0.1)	30/30

[94] 도 2 및 3은 표 1의 조건에 따라 제조된 투명산화물 전극층의 전기적 특성(I-V, ρ)을 도시한 그래프이다.

[95] 도 2는 제1투명산화물 전극층과 제2투명산화물 전극층의 두께별 I-V curve(by using C-TLM) 특성을 나타낸 것으로, 표 1의 제작 조건표에 따른 모든 형성 두께에서 제1투명산화물 전극층과 제2투명산화물 전극층의 적층으로 구성된 투명산화물 전극층은 큰 기울기를 갖는 선형(linear)의 I-V curve를 가지며, 이로부터 특히, 상기 제1투명산화물 전극층이 10 내지 20nm 두께, 상기 제2투명산화물 전극층이 40 내지 50nm 두께로 형성된 경우에서 p-GaN층과 투명산화물 전극층 사이에 오믹 컨택 형성이 잘 되었다고 할 수 있다.

[96] 도 3은 하지층으로 p-GaN층 상부에 형성된 제1투명산화물 전극층의 두께별 비접촉 저항(Specific Contact Resistance, ρ)과 면 저항(Sheet Resistance, R_s)을 나타낸 것으로, 특히, 상기 제1투명산화물 전극층이 10 내지 20nm의 두께로 형성되는 경우(상기 제2투명산화물 전극층은 40 내지 50nm 두께로 형성됨)에서 낮은 $1 \times 10^{-4} \Omega \cdot \text{cm}^2$ 이하의 비접촉 저항(ρ)과 낮은 $1.4 \times 10^5 \Omega / \square$ 이하의 면 저항(R_s)이 나타나는 것을 알 수 있다. 이는, 상기 제1투명산화물 전극층이 10 내지 20nm의 두께로 형성될 때 스퍼터링 진행시 발생하는 플라즈마가 하지층인 p-GaN층에 주는 악영향을 충분히 최소화 해주는 것을 알 수 있다.

[97] 도 4는 표 1의 조건에 따라 제조된 투명산화물 전극층에 대해 후속 열처리 공정을 진행한 후의 전기적 특성(ρ , R_s)을 도시한 그래프이다.

[98] 도 4는 하지층으로 p-GaN층 상부에 형성된 제1투명산화물 전극층의 두께별 비접촉 저항(ρ)과 면 저항(R_s)을 나타낸 것으로, 상기 열처리 공정 후에 상기 제1투명산화물 전극층의 모든 형성 두께에서 비접촉 저항 및 면 저항 특성이 낮아지는 것을 볼 수 있으며, 특히, 후속 열처리 공정 후에 비접촉 저항이 면 저항보다 더 우수한 특성이 나타나는 것을 알 수 있다.

[99] 한편, 도시하지는 않았으나, 본 발명의 실시예를 적용하여 하지층으로 유리

기관 상부에 형성된 제1투명산화물 전극층의 두께별 450nm 파장에서 투과율(Tcraansemittance, T%) 특성을 살펴보면, 상기 제1투명산화물 전극층의 모든 형성 두께에서 85% 이상의 높은 투과율이 나타나게 된다. 이는, 투명산화물 전극층이 85% 이상의 투과율을 가져야 한다는 점에서 이를 만족하는 실시예였음을 알 수 있다.

[100] **(실시예 5. 본 발명에 따른 반도체 발광 소자)**

[101] 도 5는 본 발명에 따른 제1투명산화물 전극층 및 제2투명산화물 전극층의 적층 구조로 구성된 투명산화물 전극층을 포함하는 반도체 발광 소자를 나타낸 도면이다.

[102] 도 5를 참조하면, 본 발명에 따른 반도체 발광 소자는 사파이어 결정기관으로 구성된 기관(100) 상에 질화갈륨계 n형 반도체층(110), 질화갈륨계 활성층(120), 질화갈륨계 p형 반도체층(130), 그리고, 제1투명산화물 전극층(141) 및 제2투명산화물 전극층(142)의 적층 구조인 투명산화물 전극층(140)이 형성되고, 상기 제2투명산화물 전극층(142) 및 상기 n형 반도체층(110)에 각각 접속하는 p형 전극(150) 및 n형 전극(160)이 형성된 것을 포함한다.

[103] 상기 기관(100)은 질화물 반도체 단결정을 성장시키기에 적합한 기관으로 형성되며, 바람직하게, 사파이어, 실리콘 및 PET 중 어느 하나로 형성될 수 있다. 한편, 상기 기관 상에 사파이어와 같은 물질로 형성된 기관과의 격자정합을 향상시키기 위한 층으로, 일반적으로 AlN/GaN층 또는 GaN층으로 이루어진 버퍼층이 형성될 수 있으나, 본 발명의 실시예에서는 상기 버퍼층을 생략하기로 한다.

[104] 상기 n형 반도체층(110)과 활성층(120) 및 p형 반도체층(130)은 각 도전형 불순물이 도핑된 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ 조성식(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x + y \leq 1$ 임)을 갖는 반도체 물질로 형성될 수 있다. 상기 n형 반도체층(110)은 n형 도전형 불순물이 도핑된 GaN층 또는 GaN/AlGaN층으로 형성될 수 있으며, 상기 n형 도전형 불순물로는 예를 들어, Si, Ge, Sn 등을 사용할 수 있고, 바람직하게는 Si를 주로 사용한다.

[105] 상기 활성층(120)은 하나의 양자우물층 또는 더블헤테로(double heterostructure) 구조 또는 InGaN/GaN층으로 구성된 다중양자우물층(Multi-Quantum-Well)으로 형성될 수 있다.

[106] 상기 p형 반도체층(130)은 p형 도전형 불순물이 도핑된 GaN층 또는 GaN/AlGaN층으로 형성될 수 있으며, 상기 p형 도전형 불순물 도핑으로는 예를 들어, Mg, Zn, Be 등을 사용하고, 바람직하게는 Mg를 주로 사용한다. 상기 p형 반도체층(130)과 상기 활성층(120)의 일부는 식각 공정에 의해 제거되며, 저면에 상기 n형 반도체층(110)의 일부를 노출시키게 된다.

[107] 상기 제1투명산화물 전극층(141)은 상기 p형 반도체층(130)과의 오믹 컨택을 위한 투명산화물 전극층으로서, DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법, 바람직하게는, 전극성인 DC 파워(DC(+) 파워)와 RF 파워를

동시에 인가하는 DC(+)+RF 스퍼터링 방법으로 상기 p형 반도체층(130) 상부에 형성되고, 그 형성 두께는 5 내지 30nm 이 될 수 있으며, 바람직하게는 10 내지 20nm 두께가 되도록 한다. 그리고, 상기 제2투명산화물 전극층(142)은 높은 투과율 특성을 갖는 투명산화물 전극층으로서, RF 파워를 인가하는 RF 스퍼터링 방법으로 상기 제1투명산화물 전극층(141) 상에 형성되고, 그 형성 두께는 높은 투과율이 제공되는 30 내지 55nm이 되는 것이 바람직하다.

[108] 이처럼, 본 발명에서는 상기 투명산화물 전극층(140)이 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+)+RF 스퍼터링 방법으로 형성된 제1투명산화물 전극층(141) 및 RF 파워를 인가하는 RF 스퍼터링 방법으로 형성된 제2투명산화물 전극층(142)의 적층 구조로 형성됨으로써, 상기 제1투명산화물 전극층(141)으로 인하여 상기 p형 반도체층(130) 상에 상기 투명산화물 전극층을 형성하기 위한 스퍼터링 공정시 플라즈마 영향을 최소화할 수 있게 되어 상기 p형 반도체층(130)과 투명산화물 전극층 간의 오믹 컨택을 가능케 할 수 있게 된다. 바람직하게는, 상기 제1투명산화물 전극층이 10 내지 20nm 두께로 형성되고, 상기 제2투명산화물 전극층이 40 내지 50nm 두께로 형성되는 경우 상기 p형 반도체층과 상기 투명산화물 전극층 사이에 오믹 컨택 형성이 가능하게 된다.

[109] 통상, 고효율의 질화갈륨(GaN)계 발광 소자를 개발하는데 있어서 낮은 비저항, 높은 투과율 및 p형 반도체층 간의 오믹 컨택 형성이 필수인 투명산화물 전극층은 대부분 ITO 박막으로 형성되고 있으며, 상기 ITO 박막은 RF 스퍼터링 또는 DC 스퍼터링 방법을 통해 상기 p형 반도체층(고농도 p형 반도체층) 상에 형성하게 된다. 상기 RF 스퍼터링 방법은 다양한 물질에 적용이 가능하고, 균일한 박막 특성을 제공하는 장점이 있으며, 반면, 상기 DC 스퍼터링 방법은 증착 속도가 빠른 장점이 있다. 그런데 이러한 종래 방식의 단일 RF 스퍼터링 또는 단일 DC 스퍼터링 방법을 사용하여 p형 반도체층 상에 ITO 박막을 형성시킬 경우에는 스퍼터링 진행시에 발생하는 플라즈마 내에서 플라즈마 포텐셜(plasma potential)을 벗어나는 전자들이 상기 p형 반도체층의 표면에 닿아 표면에서 트랩(trap)으로 작용하게 된다. 상기 p형 반도체층에 플라즈마 데미지를 발생시키는 이러한 현상은 상기 투명산화물 전극층과 p형 반도체층 간의 오믹 컨택 형성을 방해하고, 이는 소자의 항복 전압이 상승하는 문제로 이어지게 된다.

[110] 이에, 본 발명은 상기 투명산화물 전극층을 스퍼터링 방법으로 형성하되, 스퍼터링 진행시 발생하는 플라즈마가 p형 반도체층에 미치는 악영향을 해소할 수 있는 것으로, 상기 p형 반도체층(130) 상에 제1투명산화물 전극층(141) 및 제2투명산화물 전극층(142)의 적층 구조로 이루어진 투명산화물 전극층(140)을 형성하는 것이다.

[111] 자세하게 설명하면, 본 발명에서는 상기 적층의 투명산화물 전극층 중에서 먼저, 상기 p형 반도체층(130)과 접하는 상기 제1투명산화물 전극층(141)이 DC

파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법, 바람직하게 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+)+RF 스퍼터링 방법으로 형성됨으로써, 상기 DC(+)+RF 스퍼터링 진행시 상기 DC(+) 파워의 인가로 인하여 일정량의 전자들이 상기 p형 반도체층 방향이 아닌 타겟층 방향으로 향하게 되면서 전자들은 상기 p형 반도체층(130) 표면에 닿지 않게 된다.

[112] 이러한 현상에 의해 전자들이 플라즈마 포텐셜을 빠져나갈 확률이 줄어들게 되는 것과 같은 효과를 가질 수 있게 되어, 종래의 스퍼터링 방법으로 투명산화물 전극층 형성시 플라즈마가 p형 반도체층에 미치는 데미지를 최소화할 수 있게 되어 상기 투명산화물 전극층은 상기 p형 반도체층과 오믹 콘택을 이룰 수 있게 되고, 상기 제2투명산화물 전극층으로 인하여 투과율이 우수한 투명산화물 전극층을 확보할 수 있게 된다.

[113] 이처럼, 본 발명은 상기 제1투명산화물 전극층과 제2투명산화물 전극층으로 구성된 투명산화물 전극층으로 인하여 비교적 낮은 비접촉 저항 및 높은 투과율을 갖는 투명산화물 전극층을 얻을 수 있게 되어 종래의 반도체 발광 소자에 비해 낮은 항복전압 및 높은 휘도를 기대할 수 있게 된다.

[114] 도 6은 표 1의 조건에 따라 제조된 투명산화물 전극층이 형성된 반도체 발광 소자의 구동 전압 특성을 도시한 그래프이다.

[115] 도 6을 참조하면, 본 발명에서와 같이 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+)+RF 스퍼터링 방법으로 제1투명산화물 전극층을 형성하고, RF 스퍼터링 방법으로 제2투명산화물 전극층을 형성하는 경우, 반도체 발광 소자의 구동전압이 비교적 낮아지는 것을 확인할 수 있다. 이는, 즉, 상기에서 설명한 플라즈마 데미지가 상당히 감소됨을 알 수 있다.

[116] 그리고, 도시하지는 않았으나, 본 발명의 실시예를 적용하여 상기 제1투명산화물 전극층과 제2투명산화물 전극층이 형성된 반도체 발광 소자의 광학적 특성(Light-Current, L-I) 특성에서도 표 1의 제작 조건표에 따른 모든 형성 두께에서 L-I 특성이 비교적 우수한 것을 알 수 있었으며, 이는 높은 투과율 특성을 가지는 투명산화물 전극층을 확보한 것으로 이해할 수 있다.

[117] 도 7은 상기 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 형성된 제1 투명산화물 전극층을 포함하는 반도체 발광 소자의 전류-전압 특성을 도시한 그래프로써, 도 7에서와 같이, 부극성의 DC 파워(DC(-) 파워)와 RF 파워를 동시에 인가하는 DC(-)+RF 스퍼터링에 의한 경우와 RF 파워만을 인가하는 RF 스퍼터링의 경우에 비교하여 정극성의 DC 파워와 RF 파워를 동시에 가하는 DC(+)+RF 스퍼터링을 이용하는 경우에 반도체 발광 소자의 항복 전압이 현저히 낮아지는 것을 알 수 있다. 또한, DC(+) 파워의 크기가 40W, 50W, 60W로 커짐에 따라서는 크게 의존하지 않는 것을 알 수 있다. 이러한 항복전압이 낮은 반도체 발광 소자의 경우는 구동 전압을 낮게 할 수 있는 장점이 있다. 도 8은 도 7에서 살펴본 반도체 발광 소자들의 발광 세기 특성을 나타내는 그래프로써, DC(-)+RF 스퍼터링이나 RF 스퍼터링으로 제1

투명 산화물 전극층을 형성하는 경우에 비하여 DC(+)+RF 스퍼터링으로 제1 투명 산화물 전극층을 형성하는 반도체 발광 소자들의 발광 세기가 큰 것을 알 수 있다.

- [118] 한편, 도 9 및 도 10은 본 발명에 따른 제1 투명 산화물 전극층을 형성하기 위하여 사용되는 스퍼터링 장치에서 인가되는 파워에 따른 플라즈마 포텐셜과 음전하 플럭스를 나타내는 그래프이다. DC(-)+RF 파워를 인가하는 경우와 RF 파워만을 인가하는 경우에는 20V 이하의 플라즈마 포텐셜과 $10^{12}/\text{cm}^2\text{s}$ 이상의 음전하 플럭스를 나타내는 반면에, DC(+)+RF 파워를 인가하는 경우에는 100V 이상의 플라즈마 포텐셜과 $10^2/\text{cm}^2\text{s}$ 이하의 낮은 음전하 플럭스를 나타낸다. 특히, 음전하 플럭스의 경우에는 DC(+)+RF 파워에서 인가되는 DC(+)가 상대적으로 낮은 40W가 인가되는 경우에도 매우 낮은 음전하 플럭스 값을 나타낸다.
- [119] 도 7 내지 도 10의 결과로부터, p형 질화물 반도체층 상부에 제1 투명 산화물 전극층을 형성하기 위하여 상기 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+)+RF 스퍼터링을 이용하는 경우에는 플라즈마 공간 내에 높은 플라즈마 포텐셜이 유도되어 DC(-)+RF 파워 혹은 RF 파워를 인가하는 경우에 비교하여 매우 낮은 음전하 플럭스가 존재하고, 매우 작은 양의 음전하로 인해서 p형 질화물 반도체층 상부에 스퍼터링 방법으로 투명산화물 전극층을 형성하는 공정시 p형 질화물 반도체층 상부에 플라즈마 데미지를 가하지 않고 투명산화물 전극층을 형성할 수 있게 된다는 것을 알 수 있다.
- [120] 스퍼터링 중에 플라즈마 내에서 플라즈마 포텐셜(plasma potential)을 벗어나는 전자 등의 음전하들이 p형 반도체층의 표면에 닿아 표면에서 트랩(trap)으로 작용하게 되고, 이러한 상기 p형 반도체층에 플라즈마 데미지를 발생시키는 현상은 상기 투명산화물 전극층과 p형 질화물 반도체층 간의 오믹 컨택 형성을 방해하고, 이는 소자의 항복 전압이 상승하는 문제로 이어지게 된다. 따라서, DC(+)+RF 스퍼터링을 이용하여 제1 투명 산화물 전극층을 형성하면 높아진 플라즈마 포텐셜에 의하여 p형 질화물 반도체층의 표면에 닿아 트랩으로 작용할 수 있는 음전하들의 밀도가 현저히 줄어들게 되어 낮은 항복 전압과 우수한 광 특성을 나타내게 된다.
- [121] 한편, p형 반도체층 상부에 투명 산화물 전극층을 형성할 때 플라즈마 공간의 음전하 밀도를 매우 낮게 제어하는 것에 의해서 p형 질화물 반도체층과 투명 산화물 전극층 사이에 오믹 컨택이 형성되고, 우수한 광 특성을 얻을 수 있게 되므로, 바람직하게는 플라즈마 공간의 플라즈마 포텐셜은 50V 이상(더욱 바람직하게는 100V 이상)으로 유지하고, 음전하 플럭스는 $10^5/\text{cm}^2\text{s}$ 이하(더욱 바람직하게는 $10^2/\text{cm}^2\text{s}$ 이하)로 유지하는 것이 필요하다.
- [122] 한편, 상기 방법에서 제1투명산화물 전극층(141) 및/또는 상기 제2투명산화물 전극층(142)은 DC+RF 스퍼터링 진행시 및/또는 RF 스퍼터링 진행시 전자-빔 조사 공정을 동시에 수행하는 것으로 형성될 수 있다. 이처럼, DC+RF 스퍼터링

진행시 및/또는 RF 스퍼터링 진행시 전자-빔 공정을 동시에 수행하여 제1투명산화물 전극층 및/또는 상기 제2투명산화물 전극층을 형성하는 경우, 전자-빔의 에너지로 인해 상기 제1투명산화물 전극층 및/또는 상기 제2투명산화물 전극층이 결정질 상태로 형성하게 되어 후속 열처리 공정을 생략할 수 있는 장점을 가지게 된다. 또한 열처리 공정이 제거될 경우 다른 소자를 제작함에 있어서 유용한 장점이 있을 수 있다.

- [123] 또한, 본 발명에서는 투명산화물 전극층의 비접촉 저항 및 면 저항 특성을 높이기 위하여 상기 제1투명산화물 전극층(141) 및 제2투명산화물 전극층(142)에 대해 후속 열처리 공정이 진행될 수 있다. 상기 투명산화물 전극층을 형성한 후에 후속 열처리 공정을 수행하게 되면 상기 투명산화물 전극층이 완벽한 결정질로 변하게 되어 투명산화물 전극층의 전자 이동도가 증가하게 되고, 따라서 투명산화물 전극층의 전도성 및 투과율이 향상되는 장점을 가지게 된다. 상기 후속 열처리 공정은 N_2 분위기에서 100 내지 800°C 온도, 바람직하게는 500 내지 700°C 온도로 대략 1분 동안 진행하는 것이 바람직하다.

[124] (실시예 6. 발명에 따른 반도체 발광 소자의 제조 방법)

- [125] 도 11a 내지 11e는 본 발명에 따른 제1투명산화물 전극층 및 제2투명산화물 전극층의 적층 구조로 구성된 투명산화물 전극층을 포함하는 반도체 발광 소자의 제조 방법을 설명하기 위한 도면이다.

- [126] 도 11a를 참조하면, 사파이어, 실리콘 및 PET 중 어느 하나로 이루어진 기판(100) 상에 n형 반도체층(110), 활성층(120) 및 p형 반도체층(130)의 적층으로 이루어진 질화갈륨계 반도체 적층 구조를 형성한다.

- [127] 여기서, 상기 기판(100) 상에 사파이어와 같은 물질로 형성된 기판과의 격자정합을 향상시키기 위한 층으로, 일반적으로 AlN/GaN층 또는 GaN층으로 이루어진 버퍼층을 더 형성할 수 있다.

- [128] 상기 n형 반도체층(110)과 활성층(120) 및 p형 반도체층(130)은 각 도전형 불순물이 도핑된 $In_xAl_yGa_{1-x-y}N$ 조성식(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x + y \leq 1$)을 갖는 반도체 물질로 형성할 수 있다. 바람직하게, 상기 n형 반도체층(110)은 n형 도전형 불순물이 도핑된 GaN층 또는 GaN/AlGaN층으로 형성할 수 있으며, 상기 n형 도전형 불순물로는 예를 들어, Si, Ge, Sn 등을 사용할 수 있고, 바람직하게는 Si를 주로 사용한다.

- [129] 상기 활성층(120)은 하나의 양자우물층 또는 더블헤테로(double heterostructure) 구조 또는 InGaN/GaN층으로 구성된 다중양자우물층(Multi-Quantum-Well)으로 형성할 수 있다.

- [130] 상기 p형 반도체층(130)은 p형 도전형 불순물이 도핑된 GaN층 또는 GaN/AlGaN층으로 형성할 수 있으며, 상기 p형 도전형 불순물 도핑으로는 예를 들어, Mg, Zn, Be 등을 사용하고, 바람직하게는 Mg를 주로 사용한다.

- [131] 도 11b를 참조하면, 1차 스퍼터링 방법으로 상기 질화갈륨계 반도체 적층

구조의 p형 반도체층(130) 상부에 제1두께를 갖는 제1투명산화물 전극층(141)을 형성한다.

- [132] 상기 제1투명산화물 전극층(141)은 ITO, IZO, CIO, ZnO, SnO₂, ATO, FTO, GZO, IGZO, CdO, 인 도핑(In doped)-SnO₂, RuO, 알루미늄 도핑(Al doped)-ZnO, SiO₂, TiO₂, MgO 중 어느 하나이거나 이들의 조합으로 이루어진 물질로 형성하도록 한다. 바람직하게는, SnO₂의 함량이 0.1 내지 50wt%가 포함된 ITO 물질로 형성하도록 한다.
- [133] 상기 1차 스퍼터링 방법은 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법이 될 수 있으며, 바람직하게 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(++)RF 스퍼터링 방법으로 이루어지도록 한다.
- [134] 이처럼, 상기 p형 반도체층(130)과 접하는 상기 제1투명산화물 전극층(141)이 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법, 바람직하게 DC(++)RF 파워를 동시에 인가하는 DC(++)RF 스퍼터링 방법으로 형성됨으로써, 상기 DC(++)RF 스퍼터링 진행시 상기 DC(++) 파워의 인가로 인하여 일정량의 전자들이 상기 p형 반도체층 방향이 아닌 타겟층 방향으로 향하게 되면서 전자들은 상기 p형 반도체층(130) 표면에 닿지 않게 되어 p형 반도체층의 플라즈마 데미지 발생을 최소화할 수 있다.
- [135] 이러한 현상에 의해 전자들이 플라즈마 포텐셜을 빠져나갈 확률이 줄어들게 되는 것과 같은 효과를 가질 수 있게 되어, 종래의 단일 스퍼터링 방법(단일 DC 스퍼터링 방법 또는 단일 RF 스퍼터링 방법)으로 투명산화물 전극층 형성시 플라즈마가 p형 반도체층에 미치는 데미지를 최소화할 수 있게 되므로, 이러한 장점으로 인하여 상기 제1투명산화물 전극층을 포함하는 투명산화물 전극층은 상기 p형 반도체층과 오믹 콘택을 이룰 수 있게 된다.
- [136] 상기 제1투명산화물 전극층(141)은 10 내지 20nm 두께로 형성하는 것이 바람직하는데, 이러한 두께는 $1 \times 10^{-4} \Omega \cdot \text{cm}^2$ 이하의 비접촉 저항을 가지는 투명산화물 전극층을 확보할 수 있기 때문이다.
- [137] 한편, 상기 방법에서 제1투명산화물 전극층(141)은 상기 DC+RF 스퍼터링 진행시 전자-빔 조사 공정을 동시에 수행하는 것으로 형성할 수 있다. 이처럼, 상기 DC+RF 스퍼터링 진행시 전자-빔 공정을 동시에 수행하여 제1투명산화물 전극층을 형성하는 경우, 전자-빔의 에너지로 인해 상기 제1투명산화물 전극층이 결정질 상태로 형성하게 되어 후속 열처리 공정을 생략할 수 있는 장점을 가지게 된다. 또한 열처리 공정이 제거될 경우 다른 소자를 제작함에 있어서 유용한 장점이 있을 수 있다.
- [138] 도 11c를 참조하면, 상기 1차 스퍼터링 방법과 상이한 2차 스퍼터링 방법으로 상기 제1투명산화물 전극층(141) 상에 제2두께를 갖는 제2투명산화물 전극층(142)을 형성한다. 이로써, 상기 제1투명산화물 전극층(141)과 제2투명산화물 전극층(142)의 적층 구조로 이루어진 투명산화물 전극층(140)을 완성한다.

- [139] 여기서, 상기 제1투명산화물 전극층과 제2투명산화물 전극층의 적층 구조로 이루어진 투명산화물 전극층은 리프트-오프(lift-off) 공정으로 형성하게 된다. 즉, 상기 투명산화물 전극층(140)의 제조 공정은 상기 p형 반도체층 상에 투명산화물 전극층 형성 영역을 노출시키는 마스크를 형성하는 제1단계, 상기 마스크를 이용하여 1차 및 2차 스퍼터링 방법으로 제1투명산화물 전극층(141) 및 제2투명산화물 전극층(141)을 형성하는 제2단계, 상기 마스크를 리프트-오프하는 제3단계 공정으로 제조될 수 있다. 그러나, 상기 투명산화물 전극층(140)은 상기의 리프트-오프 공정에 의해 형성되는 것에 한정되지 않으며, 증착 및 식각 공정에 의해 형성될 수도 있다.
- [140] 상기 제2투명산화물 전극층(142)은 상기 제1투명산화물 전극층(141)의 형성 물질과 동일한 성분을 포함하는 물질로 형성하도록 하며, 바람직하게는, ITO, IZO, CIO, ZnO, SnO₂, ATO, FTO, GZO, IGZO, CdO, 인 도핑(In doped)-SnO₂, RuO, 알루미늄 도핑(Al doped)-ZnO, SiO₂, TiO₂, MgO중 어느 하나이거나 이들의 조합으로 이루어진 물질로 형성하도록 한다. 더욱 바람직하게는, SnO₂의 함량이 0.1 내지 50wt%가 포함된 ITO 물질로 형성하도록 한다.
- [141] 여기서, 상기 제2투명산화물 전극층(142)은 상기 제1투명산화물 전극층(141)과 동일한 성분을 포함하는 물질로 형성함에 따라, 서로 다른 물질로 적층의 투명산화물 전극층을 형성하는 경우에 비해 공정의 단순화 및 공정 시간을 단축시킬 수 있는 효과를 얻을 수도 있게 된다.
- [142] 상기 제2투명산화물 전극층(142)은 2차 스퍼터링 방법으로 형성하게 되는데, 상기 2차 스퍼터링 방법은 박막 특성이 균일한 장점을 가지는 RF 스퍼터링 방법이 될 수 있다. 이러한, 상기 RF 스퍼터링 방법으로 형성된 상기 제2투명산화물 전극층(142)은 높은 투과율을 제공하는 투명산화물 전극층으로 그 역할을 수행할 수 있게 된다. 상기 제2투명산화물 전극층(142)은 30 내지 55nm 두께로 형성하도록 한다.
- [143] 이처럼, 상기 제1투명산화물 전극층(141) 상부에 RF 스퍼터링 방법으로 제2투명산화물 전극층(142)을 형성하더라도 상기 제1투명산화물 전극층(141)이 플라즈마 포텐셜을 벗어나는 전자들을 막아주는 역할을 하게 되어 여전히 플라즈마가 p형 반도체층에 미치는 데미지를 최소화할 수 있게 된다. 이러한 장점으로 인하여 본 발명에 따른 상기 투명산화물 전극층은 상기 p형 반도체층과 오믹 접촉을 이룰 수 있게 된다.
- [144] 또한, 본 발명은 상기 제1투명산화물 전극층(141)과 제2투명산화물 전극층(142)의 적층 구조로 이루어진 투명산화물 전극층(140)을 형성함으로써, 높은 투과율을 제공해야하는 투명산화물 전극층의 조건을 만족시킬 수 있게 된다.
- [145] 한편, 상기 방법에서 제1투명산화물 전극층(141) 및/또는 상기 제2투명산화물 전극층(142)은 상기 DC+RF 스퍼터링 진행시 및/또는 RF 스퍼터링 진행시 전자-빔 조사 공정을 동시에 수행하는 것으로 형성할 수도 있다. 이처럼, DC+RF

스퍼터링 진행시 및/또는 RF 스퍼터링 진행시 전자-빔 공정을 동시에 수행하여 제1투명산화물 전극층 및/또는 상기 제2투명산화물 전극층을 형성하는 경우, 전자-빔의 에너지로 인해 상기 제1투명산화물 전극층 및/또는 상기 제2투명산화물 전극층이 결정질 상태로 형성하게 되어 후속 열처리 공정을 생략할 수 있는 장점을 가지게 된다. 또한 열처리 공정이 제거될 경우 다른 소자를 제작함에 있어서 유용한 장점이 있을 수 있다.

- [146] 도 11d를 참조하면, 상기 제1투명산화물 전극층(141)과 제2투명산화물 전극층(142)의 적층 구조로 형성된 투명산화물 전극층(140)의 전기적 특성 및 광학적 특성을 높이기 위하여 후속 열처리 공정(140T)을 수행한다. 이처럼, 상기 투명산화물 전극층을 형성한 후에 후속 열처리 공정(140T)을 수행하게 되면 상기 투명산화물 전극층이 완벽한 결정질로 변하게 되어 투명산화물 전극층의 전자 이동도가 증가하게 되고, 따라서 투명산화물 전극층의 전도성 및 투과율이 향상되는 장점을 가지게 된다. 상기 후속 열처리 공정(140T)은 N₂ 분위기에서 100 내지 800°C 온도, 바람직하게는 500 내지 700°C 온도로 대략 1분 동안 진행하는 것이 바람직하다.
- [147] 도 11e를 참조하면, 상기 후속 열처리 공정이 진행된 전체 결과물에 대해 식각 공정을 수행하여 상기 n형 반도체층(110)의 일부를 노출시킨 후, 상기 노출된 n형 반도체층(110) 상부와 제2투명산화물 전극층(142)의 상부에 n형 전극 및 p형 전극 형성 영역을 노출시키는 마스크(미도시)를 형성한다.
- [148] 이어서, 상기 마스크를 포함하여 상기 노출된 n형 반도체층(110) 상부와 제2투명산화물 전극층(142) 상부에 전자-빔 증착 방법으로 전극 물질을 증착한 후, 상기 마스크를 리프트-오프하여 상기 n형 전극(110) 및 상기 제2투명산화물 전극층(142) 상부에 각각 n형 전극(160) 및 p형 전극(150)을 형성한다.
- [149] 상기에 기술한 바와 같이, 본 발명에서는 상기 투명산화물 전극층이 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+) + RF 스퍼터링 방법으로 형성된 제1투명산화물 전극층 및 RF 파워를 인가하는 RF 스퍼터링 방법으로 형성된 제2투명산화물 전극층의 적층 구조로 형성함으로써, 상기 제1투명산화물 전극층으로 인하여 상기 p형 반도체층 상에 투명산화물 전극층을 형성하기 위한 스퍼터링 공정시 p형 반도체층의 플라즈마 영향을 최소화할 수 있게 되어 상기 p형 반도체층과 투명산화물 전극층 간의 오믹 컨택을 가능케 할 수 있고, 또한 상기 제2투명산화물 전극층으로 인하여 높은 투과율을 갖는 투명산화물 전극층을 얻을 수 있게 된다.
- [150] 따라서, 본 발명은 제1투명산화물 전극층 및 제2투명산화물 전극층의 적층 구조로 형성된 투명산화물 전극층을 포함하는 반도체 발광 소자를 제공함으로써, 종래의 반도체 발광 소자에 비해 낮은 항복전압 및 높은 휘도를 기대할 수 있게 된다.
- [151] 또한, 본 발명은 상기 p형 질화물 반도체층과 접하는 상기 투명산화물 전극층이 DC 파워와 RF 파워를 동시에 인가하는 DC + RF 스퍼터링 방법, 바람직하게

DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+) + RF 스퍼터링 방법으로 형성하되, 탐침으로부터 입력되는 플라즈마 변수에 따라 DC 파워와 RF 파워를 제어하는 DC(+) + RF 스퍼터링 방법으로 형성하게 됨으로써, 상기 p형 반도체층 표면에 플라즈마로 인한 이온 충격(ion bombardment)으로 표면 트랩을 형성하는 것을 최소화하며, 플라즈마 내의 이온 또는 질량이 거의 없는 전자가 표면 충돌에 의해 발생할 수 있는 p형 질화물 반도체층에 전자의 공급으로 p형 질화물 반도체층의 불순물 도핑에 의한 결함 상태가 불안정해지는 것을 최소화할 수 있어 투명산화물 전극층은 상기 p형 질화물 반도체층과 오믹 접촉을 이룰 수 있게 된다.

[152] (실시예 7. 발명에 따른 박막 증착 장치)

[153] 본 발명의 다른 실시예는 플라즈마 처리가 행해지는 박막 증착 장치 및 그 제조 방법에 관한 것으로, 플라즈마가 생성되는 챔버 내에 탐침이 구비되고, 이러한 탐침으로부터 입력되는 신호로부터 챔버 내의 플라즈마 변수를 측정하고, 상기 측정된 플라즈마 변수에 따라서 상기 챔버 내에 플라즈마를 생성시키는 전원 공급부를 제어하는 제어부를 포함하는 박막 증착 장치를 제공하여, 상기 플라즈마에 의해 박막이 증착되기 전과 증착 중간에 플라즈마 내의 플라즈마 변수(예를 들어, 음전하의 밀도 또는 개수)를 측정하고, 상기 전원 공급원을 제어하는 것으로 바람직한 플라즈마 변수를 얻는 것을 특징으로 한다.

[154] 도 12는 본 발명에 따른 박막 증착 장치를 도시한 도면으로서, 도 12를 참조하여 본 발명의 제7실시예를 설명하도록 한다.

[155] 도 12를 참조하면, 상기 본 발명에 따른 박막 증착 장치는 기판(510a)을 지지하는 지지부(510) 및 상기 기판(510a)에 증착 물질을 제공하는 타겟부(520)를 포함하고, 플라즈마 처리가 행해지는 플라즈마 공간(530)을 가지는 챔버(500)와, 상기 플라즈마 공간(530) 내에 형성되어 플라즈마와 접촉하는 탐침(probe, 540)과, 상기 타겟부(520)에 DC 파워와 RF 파워를 동시에 인가하여 상기 챔버(100) 내에 플라즈마를 발생시키는 DC 전원부(551)와 RF 전원부(552)를 포함하는 전원 공급원(550) 및 상기 전원 공급원(550)과 연결되며, 상기 탐침(540)으로 상기 챔버 내에 발생하는 플라즈마 변수를 실시간으로 추출하고, 추출된 플라즈마 변수에 따라서 전원 공급원을 제어하는 제어부(560)를 포함한다.

[156] 상기 챔버(500)는 내부 공간을 갖는 통 형상으로 제작될 수 있으며, 상기 기판(510a)이 장착되는 지지부(510)에 DC 파워와 RF 파워를 공급하는 전원 공급원(미도시)을 더 포함할 수 있다. 상기 기판(510a)은 p형 질화물 반도체층을 포함하는 반도체 적층 구조물일 수 있으며, 상기 타겟부(520)에서 제공하는 증착 물질은 투명산화물 전극 물질일 수 있다.

[157] 그리고, 상기 플라즈마 공간(530) 내에 형성되어 플라즈마와 접촉하는 탐침(540)은 상기 플라즈마가 생성되는 공간이면 어느 곳이든 그 형성이 가능하다. 예를 들어, 상기 플라즈마 공간(530) 내에서 상기 기판(510a)을 지지하는 지지부(510) 방향과 가까운 플라즈마 공간이든, 상기 기판(510a)에

증착 물질을 제공하는 타겟부(520) 방향과 가까운 플라즈마 공간이든 그 형성되는 위치는 상관없다.

- [158] 본 발명에서와 같이 상기 탐침(540)이 형성된 박막 증착 장치는 플라즈마 내의 각 변수들을 측정하여 플라즈마의 특성과 이온 및 전자 분포를 분석할 수 있는 장치이며, 일반적으로, 상기 탐침(540)은 플라즈마가 행해지는 증착 장치 내의 각 변수를 측정하여 플라즈마의 특성과 이온 및 전자 분포를 분석하는 것으로, 랑뮤어 탐침(Langmuir probe) 방식을 사용할 수 있다. 이러한 랑뮤어 탐침 방식은 금속으로 이루어진 탐침을 플라즈마가 생성되는 공간에 삽입하고 탐침에 전압을 인가하여 탐침을 흐르는 전류를 측정하여 플라즈마 변수를 추출할 수 있게 된다.
- [159] 그러나, 본원에서 탐침이 랑뮤어 탐침으로 제한될 필요는 없고, 플라즈마 공간에서 전원을 인가하고, 이에 따라 전기적 변수를 입력받을 수 있는 요소이면 족하다.
- [160] 간략하게 플라즈마 변수를 추출하는 측정 원리를 설명하면, 챔버 내의 플라즈마 탐침을 삽입하여 외부의 직류전원을 가변하여 음전위에서 양전위로 전압을 변경시켜 측정한다. 이때, 전자전류 및 이온전류는 어느 정도의 전압 변화에 따라 포화상태가 되며, 이때 이온전류를 이용한 이온의 밀도, 전자전류를 이용한 전자의 밀도, 전자온도 및 플라즈마 전위 등을 계산할 수 있게 된다.
- [161] 이처럼, 본 발명은 DC 파워와 RF 파워를 동시에 사용하는 박막 증착 장치에서 플라즈마 내에 실시간으로 플라즈마 변수를 측정하는 탐침(540)을 설치하여 상기 플라즈마 생성시 플라즈마 변수를 실시간으로 측정 및 제어할 수 있는 것이다.
- [162] 상기 전원 공급원(550)은 상기 챔버의 타겟부(520)에 전원을 공급하는 전원부로서, 상기 제어부(560)로부터 추출된 플라즈마 변수에 따라 DC 파워와 RF 파워를 공급하여 챔버(100) 내에 플라즈마를 생성시킨다. 여기서, 상기 DC 파워는 정극성(+)인 DC 파워일 수 있다. 그리고, 상기 전원 공급원(550)은 상기 DC 파워 및 RF 파워를 조절하는 파워 조절부(Power controller, 553) 및 매칭 조절부(Matching controller, 554)를 더 포함할 수 있다. 상기 파워 조절부(553)와 매칭 조절부(554)는 상기 제어부로부터 플라즈마 변수에 따라 제어된 신호를 입력받고, 입력받은 신호를 토대로 상기 DC 전원부(551)와 RF 전원부(552)의 DC 파워와 RF 파워를 조절한다.
- [163] 상기 제어부(560)는 박막 증착 장치에서 플라즈마에 의해 박막이 증착되기 전과 증착 중간에 플라즈마 내의 플라즈마 변수 범위를 실시간 측정하여 바람직한 플라즈마 변수를 얻도록 상기 전원 공급원(550)을 제어하는 것으로, 이러한 제어부(560)는 상기 전원 공급원(550)과 연결되며, 상기 탐침(540)으로부터 입력되는 신호로부터 플라즈마 변수를 실시간으로 측정하는 플라즈마 측정부(161)와 상기 플라즈마 측정부(161)에서 측정된 플라즈마 변수에 따라서 상기 전원 공급원(550)을 제어하는 전원 공급원 제어부(562)로

구성하게 된다.

- [164] 상기 플라즈마 측정부(561)는 셀프-바이어스 전압(Self-bias Voltage), RF 최고 전압(RF peak-to-peak Voltage), 플라즈마 포텐셜(Plasma potential) 및 음전하 플럭스(Negative carrier flux) 중 어느 하나인 플라즈마 변수를 실시간 측정하고, 상기 전원 공급원 제어부(562)는 상기 측정된 플라즈마 변수에 따라서 전원 공급원을 제어한다. 여기서, 상기 음전하 플럭스는 음전하(예를 들어, 전자)의 밀도 또는 개수인 것으로 이해할 수 있다.
- [165] 바람직하게, 상기 플라즈마 측정부(561)에서는 플라즈마 변수인 상기 셀프-바이어스 전압(Self-bias Voltage)이 0V(더욱 바람직하게 50V) 이상이거나, RF 최고 전압(RF peak-to-peak Voltage)이 200V(더욱 바람직하게 100V) 이하이거나, 플라즈마 포텐셜(Plasma potential)이 50V(더욱 바람직하게 100V) 이상이거나, 음전하 플럭스(Negative carrier flux)가 $10^5 / \text{cm}^2\text{s}$ 이하가 되는지 측정하고, 상기 전원 공급원 제어부(562)에서는 상기과 같은 범위를 갖는 플라즈마 변수를 만족하도록 상기 전원 공급원(550)의 DC 파워와 RF 파워를 조절한다.
- [166] 한편, 본 발명에 따라서 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+) + RF 스퍼터링 방법으로 p형 질화물 반도체층 상에 투명산화물 전극층을 형성하는 경우에 플라즈마 공간의 플라즈마 변수들을 상기 범위 내로 유지하는 경우에는 스퍼터링에 의해서 투명산화물 전극층을 형성하는 과정에서 발생하는 p형 질화물 반도체층 상부에 플라즈마 데미지를 현저하게 줄이면서 우수한 특성의 투명산화물 전극층을 형성할 수 있게 된다.
- [167] (실시예 8. 발명에 따른 박막 증착 장치를 이용한 박막 증착 방법)
- [168] 자세하게, 본 발명에 따른 박막 증착 장치를 이용한 박막 증착 방법에 대해 설명하면 다음과 같다.
- [169] 먼저, 도 12에 도시된 바와 같이 플라즈마 처리가 행해지는 플라즈마 공간(530)을 가지는 챔버(500) 내에 플라즈마와 접촉하는 탐침(540)을 형성한 후, 상기 챔버 내의 기준 플라즈마 변수를 설정하고 나서, 상기 챔버 내에 플라즈마를 생성시킨다.
- [170] 여기서, 상기 챔버(500)는 기판(510a)을 지지하는 지지부(510) 및 상기 기판에 증착 물질을 제공하는 타겟부(520)를 포함하고, 상기 기판은 p형 질화물 반도체층을 포함하는 반도체 적층 구조물일 수 있으며, 상기 타겟부에서 제공하는 증착 물질은 투명산화물 전극 물질일 수 있다.
- [171] 상기 탐침(540)은 플라즈마가 생성되는 공간이면 어느 곳이든 그 형성이 가능하다. 예를 들어, 상기 플라즈마 공간 내에서 상기 기판을 지지하는 지지부 방향과 가까운 플라즈마 공간이든, 상기 기판에 증착 물질을 제공하는 타겟부 방향과 가까운 플라즈마 공간이든 그 형성되는 위치는 상관없다.
- [172] 상기 플라즈마는 DC 전원부(551)와 RF 전원부(552)를 포함하는 전원 공급원(550)으로부터 DC 파워와 RF 파워를 동시에 인가하는 것으로 생성될 수

있으며, 플라즈마를 충분히 발생시키면서 플라즈마에 의한 데미지가 발생하지 않는 조건의 DC 파워와 RF 파워를 인가할 수 있다.

- [173] 이때, 상기 RF 파워는 안정적인 증착 특성으로 전체적인 투명산화물 전극 물질의 증착과 전기적 특성에 기여하고, DC 파워는 음전하 밀도 또는 개수를 제어하기 위하여 플라즈마 공간 내의 플라즈마 변수를 조절함으로써 투명산화물 전극층과 p형 질화물 반도체층 간의 오믹 컨택 특성에 기여한다. 즉, RF 파워와 DC 파워의 인가에 있어서 RF 전원부의 파워가 주가 되고, 음전하 밀도 또는 개수 제어를 위하여 DC 전원부의 파워는 보조적으로 인가된다. 그리고, 상기 전원 공급원(150)은 DC 파워와 RF 파워를 조절하는 파워 조절부(153) 및 매칭 조절부(154)를 포함할 수 있다.
- [174] 상기 기준 플라즈마 변수는 셀프-바이어스 전압(Self-bias Voltage), RF 최고 전압(RF peak-to-peak Voltage), 플라즈마 포텐셜(Plasma potential) 및 음전하 플럭스(Negative carrier flux) 중 어느 하나일 수 있으며, 상기 음전하 플럭스는 음전하(예를 들어, 전자)의 밀도 또는 개수인 것으로 이해할 수 있다.
- [175] 바람직하게, 상기 기준 플라즈마 변수는 셀프-바이어스 전압(Self-bias Voltage)이 0V(바람직하게 50V) 이상이거나, RF 최고 전압(RF peak-to-peak Voltage)이 200V(바람직하게 100V) 이하이거나, 플라즈마 포텐셜(Plasma potential)이 50V(바람직하게 100V) 이상이거나, 음전하 플럭스(Negative carrier flux)가 $10^5/\text{cm}^2\text{s}$ 이하인 것으로 설정하도록 한다.
- [176] 이어서, 상기 전원 공급원(550)과 연결되는 제어부(560)에서 상기 플라즈마 생성시 발생하는 플라즈마 변수를 상기 탐침(540)으로부터 입력되는 신호로부터 실시간 측정하고, 상기 측정된 플라즈마 변수와 기준 플라즈마 변수를 비교하도록 한다.
- [177] 상기 제어부(560)는 플라즈마 내의 플라즈마 변수를 실시간 측정하여 바람직한 플라즈마 변수를 얻도록 상기 전원 공급원을 제어하는 것으로, 이러한 제어부는 상기 탐침으로부터 입력되는 신호로부터 플라즈마 변수를 실시간으로 측정하는 플라즈마 측정부(561)와 상기 플라즈마 측정부에서 측정된 플라즈마 변수에 따라서 상기 전원 공급원을 제어하는 전원 공급원 제어부(562)로 구성하게 된다.
- [178] 그리고, 상기 제어부의 플라즈마 측정부(561)에서 측정된 플라즈마 변수와 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오지 않는 경우에, 또는, 측정된 플라즈마 변수와 기준 플라즈마 변수가 일치하지 않는 경우에, 상기 제어부에서는 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오도록, 또는 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수가 일치하도록 상기 제어부의 전원 공급부 제어부(562)에서 상기 전원 공급원의 DC 파워와 RF 파워를 알맞게 조절하도록 한다.
- [179] 예를 들어, 상기 측정된 플라즈마 변수가 상기 기준 플라즈마 변수 보다 설정치 이상으로 측정될 때에는, 상기 전원 공급원의 DC 파워와 RF 파워를 증가하여 기준 플라즈마 변수에 맞출 수 있도록 프로그래밍하고, 반대로 측정된 플라즈마

변수가 상기 기준 플라즈마 변수보다 감소할 경우 DC 파워와 RF 파워를 감소하여 기준 플라즈마 변수에 맞출 수 있도록 프로그래밍한다.

- [180] 이러한 플라즈마 변수 조절을 위해서는 DC 파워의 제어를 주로 하고, 이에 맞추어 RF 파워를 제어하도록 한다. 이때, 전체적인 플라즈마 안정성을 위하여 파워 조절부에 의한 DC 파워와 RF 파워의 제어뿐만 아니라 매칭 조절부에 의해서 매칭 조건의 제어도 요구된다.
- [181] 본 발명에서와 같이 DC 파워와 RF 파워를 동시에 사용하여 플라즈마를 생성시키는 박막 증착 공정시, 상기 챔버 내에 실시간으로 플라즈마 변수를 측정하도록 설치된 탐침을 통하여 상기 플라즈마 생성시 플라즈마 변수를 실시간으로 측정하고, DC 파워 및 RF 파워를 제어할 수 있는 장점을 가지게 되어 양질의 박막을 생산할 수 있는 장점을 가지게 된다.
- [182] (실시예 9. 발명에 따른 반도체 발광 소자의 제조 방법)
- [183] 한편, 본 발명의 제7실시예에 따른 박막 증착 장치를 이용한 박막 증착 방법은 스퍼터링 등과 같은 증착 방법에 사용될 수 있으며, 본 발명의 제9실시예에서는 스퍼터링 증착 방법을 이용한 반도체 발광 소자의 제조 방법에 대해 설명하도록 한다.
- [184] 도 11a에서와 같이, 사파이어, 실리콘 및 PET 중 어느 하나로 이루어진 기판(100) 상에 n형 질화물 반도체층(110), 활성층(120) 및 p형 질화물 반도체층(130)의 적층으로 이루어진 질화갈륨계 반도체 적층 구조물을 형성한다.
- [185] 여기서, 상기 n형 반도체층(110)과 활성층(120) 및 p형 반도체층(130)은 각 도전형 불순물이 도핑된 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ 조성식(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x + y \leq 1$)을 갖는 반도체 물질로 형성할 수 있다. 바람직하게, 상기 n형 반도체층(110)은 n형 도전형 불순물이 도핑된 GaN층 또는 GaN/AlGaN층으로 형성할 수 있으며, 상기 n형 도전형 불순물로는 예를 들어, Si, Ge, Sn 등을 사용할 수 있고, 바람직하게는 Si를 주로 사용한다.
- [186] 상기 활성층(120)은 하나의 양자우물층 또는 더블헤테로(double heterostructure) 구조 또는 InGaN/GaN층으로 구성된 다중양자우물층(Multi-Quantum-Well)으로 형성할 수 있다. 상기 p형 질화물 반도체층(130)은 p형 도전형 불순물이 도핑된 GaN층 또는 GaN/AlGaN층으로 형성할 수 있으며, 상기 p형 도전형 불순물 도핑으로는 예를 들어, Mg, Zn, Be 등을 사용하고, 바람직하게는 Mg를 주로 사용한다.
- [187] 도 11b를 참조하면, 상기 질화갈륨계 반도체 적층 구조물의 p형 질화물 반도체층(130) 상부에 투명산화물 전극층(141)을 형성한다. 상기 투명산화물 전극층(141)은 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 형성한다.
- [188] 자세하게, 상기 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 투명산화물 전극층(141)을 형성하는 방법을 설명하면, 먼저, 지지부와

타켓부를 포함하는 챔버 내에 상기 반도체 적층 구조물을 삽입하여 상기 반도체 적층 구조물을 상기 챔버의 지지부 상부에 안착시키도록 한다. 여기서, 상기 챔버 내에는 상기 DC+RF 스퍼터링 진행시 생성되는 플라즈마 변수를 측정하는 탐침이 형성되어 있도록 한다.

- [189] 그런 다음, 상기 챔버 내의 기준 플라즈마 변수를 설정한다. 여기서, 상기 기준 플라즈마 변수는 셀프-바이어스 전압, RF 최고 전압, 플라즈마 포텐셜 및 음전하 플럭스 중 어느 하나인 것으로 하고, 상기 음전하 플럭스는 음전하(예를 들어, 전자)의 밀도 또는 개수인 것으로 이해할 수 있다.
- [190] 바람직하게, 상기 기준 플라즈마 변수는 셀프-바이어스 전압이 0V(바람직하게 50V) 이상이거나, RF 최고 전압이 200V(바람직하게 100V) 이하이거나, 플라즈마 포텐셜이 50V(바람직하게 100V) 이상이거나, 음전하 플럭스가 $10^5/\text{cm}^2\text{s}$ 이하로 설정하도록 한다.
- [191] 이어서, 상기 p형 질화물 반도체층 상부(130)에 투명산화물 전극층(141)의 박막이 형성되도록 상기 타켓부에 DC 전원부와 RF 전원부를 포함하는 전원 공급원으로부터 DC 파워와 RF 파워를 동시에 인가하여 상기 챔버 내에 플라즈마를 생성시키고, 상기 플라즈마 생성시 상기 전원 공급원과 연결되는 제어부에서 상기 탐침으로부터 입력된 신호로부터 플라즈마 변수를 실시간 측정하도록 한다.
- [192] 다음으로, 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교하고, 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오지 않는 경우, 또는 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수가 일치하지 않는 경우, 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오도록, 또는 상기 측정된 플라즈마 변수와 기준 플라즈마 변수가 일치하도록 상기 제어부에서 상기 전원 공급원의 DC 파워와 RF 파워를 조절하도록 한다.
- [193] 한편, 상기 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 투명산화물 전극층을 형성하기 전에 프리-스퍼터링(pre-sputtering) 공정을 더 수행하면서 플라즈마 변수의 측정과 이에 따른 전원 공급원의 제어를 실시할 수 있다. 즉, 상기 투명산화물 전극층을 형성하기 전에 프리-스퍼터링(pre-sputtering) 공정을 더 수행하면서 기준 플라즈마 변수를 설정하고, 상기 프리-스퍼터링을 위한 플라즈마를 생성시킨 후, 상기 프리-스퍼터링을 위한 플라즈마의 플라즈마 변수를 측정하고, 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교한 후, 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수가 차이가 허용 범위 내에 들어오도록 상기 제어부에서 상기 전원 공급원을 제어할 수 있다.
- [194] 도 13a 내지 도 13c는 상기 프리-스퍼터링을 수행하는 DC+RF 스퍼터링 방법을 나타낸 순서도이다.
- [195] 도 13a에서와 같이, 샘플을 실장하기 전에 프리-스퍼터링을 통하여 플라즈마

내 플라즈마 변수(예를 들어, 전자의 밀도 또는 개수)를 맞춘 상태에서 샘플 로딩 후 증착 진행을 할 수 있다. 즉, DC 파워와 RF 파워를 동시에 인가하는 스퍼터링 방법으로 투명산화물 전극층을 형성하기 전에 프리-스퍼터링을 위한 기준 플라즈마 변수를 설정한 후에 상기 프리-스퍼터링을 위한 플라즈마를 생성시킨 후, 상기 프리-스퍼터링을 위한 플라즈마의 플라즈마 변수를 측정하고, 상기 측정된 플라즈마와 변수와 상기 기준 플라즈마 변수를 비교한 후, 플라즈마 변수를 맞춘 상태에서 샘플 로딩 후, 박막 증착을 위한 DC 파워와 RF 파워를 동시에 인가하는 스퍼터링 방법을 수행할 수 있다. 또한, 도 13b에서와 같이, 샘플을 실장한 후 프리-스퍼터링을 통하여 플라즈마 내 전자의 밀도 또는 개수를 맞춘 후에 박막 증착을 위한 DC 파워와 RF 파워를 동시에 인가하는 스퍼터링 방법을 수행할 수 있고, 도 13c에서와 같이 상기 2가지 방법을 병행하는 방식으로 샘플 로딩 전 1차 프리-스퍼터링을 통하여 설정된 플라즈마 내 전자의 개수를 만족하였을 때 샘플 로딩하고, 이후 2차 프리-스퍼터링을 통하여 증착시 설정된 전자의 개수를 만족하였을 때 박막 증착을 위한 DC 파워와 RF 파워를 동시에 인가하는 스퍼터링 방법을 수행할 수 있다.

[196] 상기에 기술한 바와 같이, 본 발명은 DC 파워 및 RF 파워를 동시에 인가하는 스퍼터링 방법으로 투명산화물 전극층을 형성하는 증착 방법을 제공하되, 스퍼터링을 수행하는 챔버 내에 탐침이 장착되어 박막이 장착되기 전과 박막이 장착되는 중간에 플라즈마 내 음전하의 밀도 또는 개수와 같은 플라즈마 변수를 실시간 측정하도록 하고, 상기 측정된 플라즈마 변수에 따라서 스퍼터링시 타겟부에 인가하는 DC 파워 및 RF 파워를 실시간 제어할 수 있는 증착 방법을 제공한다.

[197] 따라서, 본 발명은 스퍼터링시 인가하는 DC 파워 및 RF 파워를 실시간 제어하는 것으로 원하는 플라즈마 변수를 얻을 수 있기 때문에 DC+RF 스퍼터링으로 투명산화물 전극층을 형성하는 공정시 발생하는 p형 질화물 반도체층 상부에 플라즈마 데미지를 가하지 않고 투명산화물 전극층을 형성할 수 있게 된다.

[198] 통상, 단일 RF 스퍼터링 또는 단일 DC 스퍼터링 방법을 사용하여 p형 질화물 반도체층 상에 투명산화물 전극층을 형성시킬 경우에는 스퍼터링 진행시 플라즈마 내에서 플라즈마 포텐셜(plasma potential)을 벗어나는 전자들이 상기 p형 질화물 반도체층의 표면에 닿아 표면에서 트랩(trap)으로 작용하게 된다.

[199] 상기 p형 반도체층에 플라즈마 데미지를 발생시키는 이러한 현상은 상기 투명산화물 전극층과 p형 질화물 반도체층 간의 오믹 컨택 형성을 방해하고, 이는 소자의 항복 전압이 상승하는 문제로 이어지게 된다. 상기 p형 질화물 반도체층은 불순물 도핑에 의한 결함에 의해 투명산화물 전극층과 오믹 컨택을 형성하게 되는데, 상기 스퍼터링 진행시 p형 질화물 반도체층의 결함 상태를 불안정하게 만들기 때문에 투명산화물 전극층과의 오믹 컨택이 어려워지게 된다.

- [200] 이에, 본 발명은 상기 p형 질화물 반도체층과 접하는 상기 투명산화물 전극층이 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법, 바람직하게 DC(+) 파워와 RF 파워를 동시에 인가하는 DC(+)+RF 스퍼터링 방법으로 형성하되, 상기 탐침으로부터 입력되는 플라즈마 변수에 따라 DC 파워와 RF 파워를 제어하는 DC(+)+RF 스퍼터링 방법으로 형성하게 됨으로써, 상기 p형 반도체층 표면에 플라즈마로 인한 이온 충격(ion bombardment)으로 표면 트랩을 형성하는 것을 최소화하며, 플라즈마 내의 이온 또는 질량이 거의 없는 전자가 표면 충돌에 의해 발생할 수 있는 p형 질화물 반도체층에 전자의 공급으로 p형 질화물 반도체층의 불순물 도핑에 의한 결함 상태가 불안정해지는 것을 최소화할 수 있어 투명산화물 전극층은 상기 p형 질화물 반도체층과 오믹 콘택을 이룰 수 있게 된다.
- [201] 이상에서 본 발명의 바람직한 실시예에 대하여 도시하고 또한 설명하였으나, 본 발명은 상기한 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 기술적 보호범위는 아래의 특허청구범위에 의해서 정하여져야 할 것이다.

청구범위

- [청구항 1] n형 반도체층, 활성층 및 p형 반도체층이 적층된 질화갈륨계 반도체 적층 구조; 및 스퍼터링 방법으로 상기 질화갈륨계 반도체 적층 구조의 p형 반도체층 상부에 형성되고, 제1투명산화물 전극층 및 제2투명산화물 전극층의 적층 구조로 구성된 투명산화물 전극층;을 포함하는 것을 특징으로 하는 반도체 발광 소자.
- [청구항 2] 제 1 항에 있어서, 상기 투명산화물 전극층은 $1 \times 10^{-4} \Omega \cdot \text{cm}^2$ 이하의 비접촉 저항을 가지는 반도체 발광 소자.
- [청구항 3] 제 1 항에 있어서, 상기 제1투명산화물 전극층은 상기 p형 반도체층과 오믹 컨택을 형성하는 반도체 발광 소자.
- [청구항 4] 제 1 항에 있어서, 상기 제1투명산화물 전극층은 10nm 내지 20nm 두께로 형성된 반도체 발광 소자.
- [청구항 5] 제 1 항에 있어서, 상기 제1투명산화물 전극층은 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 형성된 반도체 발광 소자.
- [청구항 6] 제 5 항에 있어서, 동시에 인가되는 상기 DC 파워는 정극성(+)인 반도체 발광 소자.
- [청구항 7] 제 1 항에 있어서, 상기 제2투명산화물 전극층은 RF 스퍼터링 방법으로 형성된 반도체 발광 소자.
- [청구항 8] 제 5 항 내지 제 7 항 중 어느 한 항에 있어서, 상기 제1투명산화물 전극층 및 제2투명산화물 전극층 중 적어도 어느 하나에 대해서 전자-빔 조사가 이루어진 반도체 발광 소자.
- [청구항 9] 제 1 항에 있어서, 상기 제1투명산화물 전극층과 제2투명산화물 전극층은 동일한 성분을 포함하는 물질로 형성된 반도체 발광 소자.
- [청구항 10] 제 9 항에 있어서, 상기 제1투명산화물 전극층 및 제2투명산화물 전극층은 SnO_2 의 함량이 0.1 내지 50wt%가 포함된 ITO 물질로 이루어진 반도체 발광 소자.
- [청구항 11] 제 9 항에 있어서, 상기 제1투명산화물 전극층 및 제2투명산화물 전극층은 ITO, IZO,

CIO, ZnO, SnO₂, ATO, FTO, GZO, IGZO, CdO, 인 도핑(In doped)-SnO₂, RuO, 알루미늄 도핑(Al doped)-ZnO, SiO₂, TiO₂, MgO 중 어느 하나이거나 이들의 조합으로 이루어진 물질로 형성된 반도체 발광 소자.

[청구항 12]

제 1 항에 있어서,
상기 제1투명산화물 전극층 및 제2투명산화물 전극층으로 구성된 투명산화물 전극층은 후속 열처리 공정이 진행된 반도체 발광 소자.

[청구항 13]

제 12 항에 있어서,
상기 후속 열처리 공정은 N₂ 분위기에서 100 내지 800°C 온도로 진행된 반도체 발광 소자.

[청구항 14]

기판 상에 n형 반도체층, 활성층 및 p형 반도체층이 적층으로 이루어진 질화갈륨계 반도체 적층 구조를 형성하는 단계;
1차 스퍼터링 방법으로 상기 질화갈륨계 반도체 적층 구조의 p형 반도체층 상부에 제1두께를 갖는 제1투명산화물 전극층을 형성하는 단계; 및
상기 1차 스퍼터링 방법과 상이한 2차 스퍼터링 방법으로 상기 제1투명산화물 전극 상부에 제2두께를 갖는 제2투명산화물 전극층을 형성하는 단계;를 포함하는 것을 특징으로 하는 반도체 발광 소자의 제조 방법.

[청구항 15]

제 14 항에 있어서,
상기 투명산화물 전극층은 $1 \times 10^{-4} \Omega \cdot \text{cm}^2$ 이하의 비접촉 저항을 가지는 반도체 발광 소자의 제조 방법.

[청구항 16]

제 14 항에 있어서,
상기 제1투명산화물 전극층은 상기 p형 반도체층과 오믹 컨택을 형성하는 반도체 발광 소자의 제조 방법.

[청구항 17]

제 14 항에 있어서,
상기 제1투명산화물 전극층은 10nm 내지 20nm 두께로 형성하는 반도체 발광 소자의 제조 방법.

[청구항 18]

제 14 항에 있어서,
상기 1차 스퍼터링 방법으로 제1투명산화물 전극층을 형성하는 단계는,
DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법을 수행하여 상기 제1투명산화물 전극층을 형성하는 반도체 발광 소자의 제조 방법.

[청구항 19]

제 18 항에 있어서,
동시에 인가되는 DC 파워는 정극성(+)인 반도체 발광 소자의 제조 방법.

- [청구항 20] 제 14 항에 있어서,
상기 2차 스퍼터링 방법으로 제2투명산화물 전극층을 형성하는 단계는,
RF 스퍼터링 방법을 수행하여 상기 제2투명산화물 전극층을 형성하는 반도체 발광 소자의 제조 방법.
- [청구항 21] 제 18 항 내지 제 20 항 중 어느 한 항에 있어서,
상기 1차 스퍼터링 방법으로 제1투명산화물 전극층을 형성하는 단계 및 상기 2차 스퍼터링 방법으로 제2투명산화물 전극층을 형성하는 단계 중 적어도 어느 하나의 단계에서는 전자-빔 조사가 동시에 이루어지는 반도체 발광 소자의 제조 방법.
- [청구항 22] 제 14 항에 있어서,
상기 제2투명산화물 전극층을 형성하는 단계 후, 상기 제1투명산화물 전극층 및 제2투명산화물 전극층에 대해 후속 열처리 공정을 수행하는 단계를 더 포함하는 반도체 발광 소자의 제조 방법.
- [청구항 23] 제 23 항에 있어서,
상기 열처리 공정은 N_2 분위기에서 100 내지 800°C 온도로 진행되는 반도체 발광 소자의 제조 방법.
- [청구항 24] 제 14 항에 있어서,
상기 제1투명산화물 전극층과 제2투명산화물 전극층은 동일한 성분을 포함하는 재료로 형성하는 반도체 발광 소자의 제조 방법.
- [청구항 25] 제 24 항에 있어서,
상기 제1투명산화물 전극층 및 제2투명산화물 전극층은 SnO_2 의 함량이 0.1 내지 50wt%가 포함된 ITO 물질로 형성하는 반도체 발광 소자의 제조 방법.
- [청구항 26] 제 24 항에 있어서,
상기 제1투명산화물 전극층 및 제2투명산화물 전극층은 ITO, IZO, CIO, ZnO, SnO_2 , ATO, FTO, GZO, IGZO, CdO, 인 도핑(In doped)- SnO_2 , RuO, 알루미늄 도핑(Al doped)-ZnO, SiO_2 , TiO_2 , MgO 중 어느 하나이거나 이들의 조합으로 이루어진 물질로 형성하는 반도체 발광의 소자 방법.
- [청구항 27] 기판을 지지하는 지지부 및 상기 기판에 증착 물질을 제공하는 타겟부를 포함하고, 플라즈마 공간을 가지는 챔버;
상기 플라즈마 공간 내에 위치하여 플라즈마와 접촉하는 탐침(probe);
상기 타겟부에 DC 파워와 RF 파워를 동시에 인가하여 상기 챔버 내에 플라즈마를 발생시키는 DC 전원부와 RF 전원부를 포함하는 전원 공급원; 및

상기 전원 공급원과 연결되며, 상기 탐침으로 상기 챔버 내에 발생하는 플라즈마 변수를 실시간으로 추출하고, 추출된 플라즈마 변수에 따라서 전원 공급원을 제어하는 제어부;를 포함하는 것을 특징으로 하는 박막 증착 장치.

[청구항 28]

제 27 항에 있어서,
상기 동시에 인가되는 DC 파워는 정극성(+)인 박막 증착 장치.

[청구항 29]

제 27 항에 있어서,
상기 전원 공급원은,
상기 DC 파워 및 RF 파워를 조절하는 파워 조절부 및 매칭 조절부를 더 포함하는 박막 증착 장치.

[청구항 30]

제 27 항에 있어서,
상기 제어부는,
상기 탐침으로부터 입력되는 신호로부터 플라즈마 변수를 실시간으로 측정하는 플라즈마 측정부와 상기 플라즈마 측정부에서 측정된 플라즈마 변수에 따라서 상기 전원 공급원을 제어하는 전원 공급원 제어부를 포함하는 박막 증착 장치.

[청구항 31]

제 27 항에 있어서,
상기 제어부는,
음전하의 밀도 또는 개수를 측정하는 박막 증착 장치.

[청구항 32]

제 27 항에 있어서,
상기 제어부는,
셀프-바이어스 전압(Self-bias Voltage), RF 최고 전압(RF peak-to-peak Voltage), 플라즈마 포텐셜(Plasma potential) 및 음전하 플럭스(Negative carrier flux) 중 어느 하나의 플라즈마 변수를 측정하는 박막 증착 장치.

[청구항 33]

제 27 항에 있어서,
상기 제어부는,
상기 셀프-바이어스 전압(Self-bias Voltage)이 0V 이상이거나, RF 최고 전압(RF peak-to-peak Voltage)이 200V 이하이거나, 플라즈마 포텐셜(Plasma potential)이 50V 이상이거나, 음전하 플럭스(Negative carrier flux)가 $10^5/\text{cm}^2\text{s}$ 이하가 되도록 상기 전원 공급원을 제어하는 박막 증착 장치.

[청구항 34]

제 27 항에 있어서,
상기 기판은 p형 질화물 반도체층을 포함하는 반도체 적층 구조물이고, 상기 증착 물질은 투명산화물 전극 물질인 박막 증착 장치.

[청구항 35]

제 27 항에 있어서,
상기 지지부에 DC 파워 또는 RF 파워를 제공하는 전원 공급원 더

- 포함하는 박막 증착 장치.
- [청구항 36] 기판을 지지하는 지지부 및 상기 기판에 증착 물질을 제공하는 타겟부를 포함하고, 플라즈마 처리가 행해지는 플라즈마 공간을 가지는 챔버 내에 플라즈마와 접촉하는 탐침을 위치시키는 단계; 기준 플라즈마 변수를 설정하는 단계; 상기 타겟부에 DC 전원부와 RF 전원부를 포함하는 전원 공급원으로부터 DC 파워와 RF 파워를 동시에 인가하여 상기 챔버 내에 플라즈마를 생성시키는 단계; 상기 플라즈마 생성시 상기 전원 공급원과 연결되는 제어부에서 상기 탐침으로부터 입력되는 신호로부터 플라즈마 변수를 실시간으로 측정하는 단계; 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교하는 단계; 및 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내로 들어오도록 상기 제어부에서 상기 전원 공급원을 제어하는 단계;를 포함하는 박막 증착 방법.
- [청구항 37] 제 36 항에 있어서, 상기 전원 공급원은, 상기 DC 파워 및 RF 파워를 조절하는 파워 조절부 및 매칭 조절부를 더 포함하는 박막 증착 방법.
- [청구항 38] 제 36 항에 있어서, 상기 제어부는, 상기 탐침으로부터 입력되는 신호로부터 플라즈마 변수를 실시간으로 측정하는 플라즈마 측정부와 상기 플라즈마 측정부에서 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교하여 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오도록 상기 전원 공급원을 제어하는 전원 공급원 제어부를 포함하는 박막 증착 방법.
- [청구항 39] 제 36 항에 있어서, 상기 기판은 p형 질화물 반도체층을 포함하는 반도체 적층 구조물이고, 상기 증착 물질은 투명산화물 전극 물질인 박막 증착 방법.
- [청구항 40] 제 36 항에 있어서, 상기 지지부에 DC 파워 또는 RF 파워를 제공하는 전원 공급원을 더 포함하는 박막 증착 방법.
- [청구항 41] n형 질화물 반도체층, 활성층 및 p형 질화물 반도체층이 적층으로 이루어진 LED용 질화갈륨계 반도체 적층 구조물을 형성하는 단계; 및

상기 질화갈륨계 반도체 적층 구조물의 p형 질화물 반도체층 상부에 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법으로 투명산화물 전극층을 형성하는 단계;를 포함하며, 상기 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링 방법은, 상기 반도체 적층 구조물을 지지하는 지지부 및 상기 p형 질화물 반도체층 상부에 형성되는 투명산화물 전극층용 증착 물질을 제공하는 타겟부를 포함하는 챔버 내에 탐침을 위치시키는 단계;

기준 플라즈마 변수를 설정하는 단계;

상기 타겟부에 DC 전원부와 RF 전원부를 포함하는 전원 공급원으로부터 DC 파워와 RF 파워를 동시에 인가하여 상기 챔버 내에 플라즈마를 생성시키는 단계;

상기 플라즈마 생성시 상기 전원 공급원과 연결되는 제어부에서 상기 탐침으로부터 입력된 신호로부터 플라즈마 변수를 실시간으로 측정하는 단계;

상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수를 비교하는 단계; 및

상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오지 않는 경우 상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수의 차이가 허용 범위 내에 들어오도록 상기 제어부에서 상기 전원 공급원을 제어하는 단계;를 포함하는 박막 증착 방법.

[청구항 42]

제 36 항 또는 제 41 항에 있어서,
상기 플라즈마 변수는,
음전하의 밀도 또는 개수인 박막 증착 방법.

[청구항 43]

제 36 항 또는 제 41 항에 있어서,
상기 플라즈마 변수는,
셀프-바이어스 전압(Self-bias Voltage), RF 최고 전압(RF peak-to-peak Voltage), 플라즈마 포텐셜(Plasma potential) 및 음전하 플럭스(Negative carrier flux) 중 어느 하나인 박막 증착 방법.

[청구항 44]

제 36 항 또는 제 41 항에 있어서,
상기 플라즈마 변수는,
상기 셀프-바이어스 전압(Self-bias Voltage)이 0V 이상이거나, RF 최고 전압(RF peak-to-peak Voltage)이 200V 이하이거나, 플라즈마 포텐셜(Plasma potential)이 50V 이상이거나, 음전하 플럭스(Negative carrier flux)가 $10^5/\text{cm}^2\text{s}$ 이하인 범위 내에서 선택되는 박막 증착 방법.

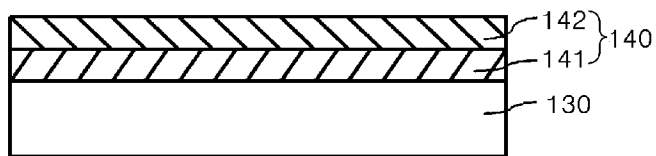
[청구항 45]

제 36 항 또는 제 41 항에 있어서,

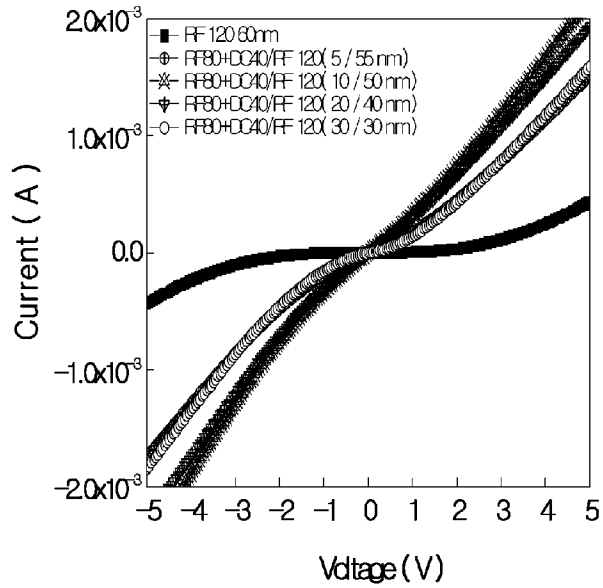
[청구항 46]

상기 동시에 인가되는 DC 파워는 정극성(+)인 박막 증착 방법.
제 41 항에 있어서,
상기 DC 파워와 RF 파워를 동시에 인가하는 DC+RF 스퍼터링
방법으로 투명산화물 전극층을 형성하는 단계 전에
프리-스퍼터링(pre-sputtering) 공정을 더 수행하면서 기준
플라즈마 변수를 설정하는 단계, 상기 프리-스퍼터링을 위한
플라즈마를 생성시키는 단계, 상기 프리-스퍼터링을 위한
플라즈마의 플라즈마 변수를 측정하는 단계, 상기 측정된
플라즈마와 변수와 상기 기준 플라즈마 변수를 비교하는 단계, 및
상기 측정된 플라즈마 변수와 상기 기준 플라즈마 변수가 차이가
허용 범위 내에 들어오도록 상기 제어부에서 상기 전원 공급원을
제어하는 단계를 수행하는 박막 증착 방법.

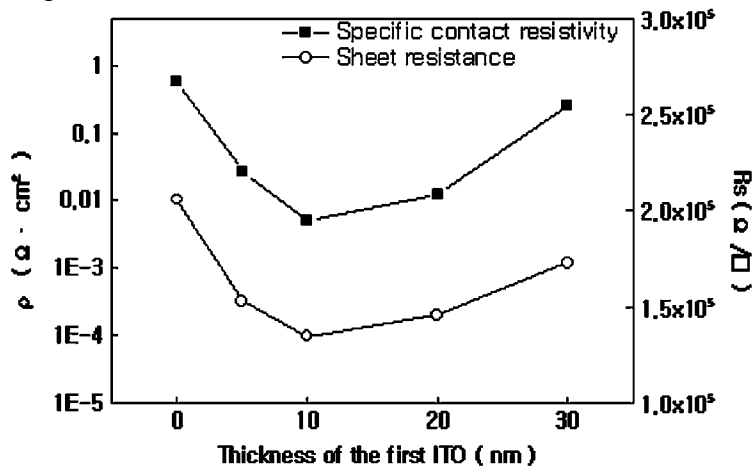
[Fig. 1]



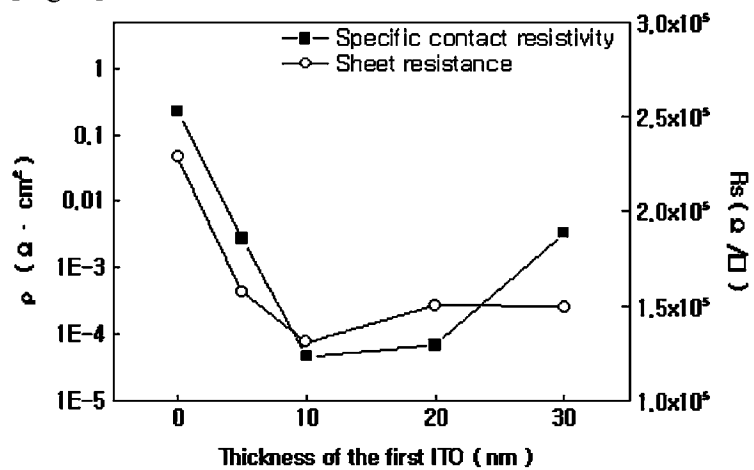
[Fig. 2]



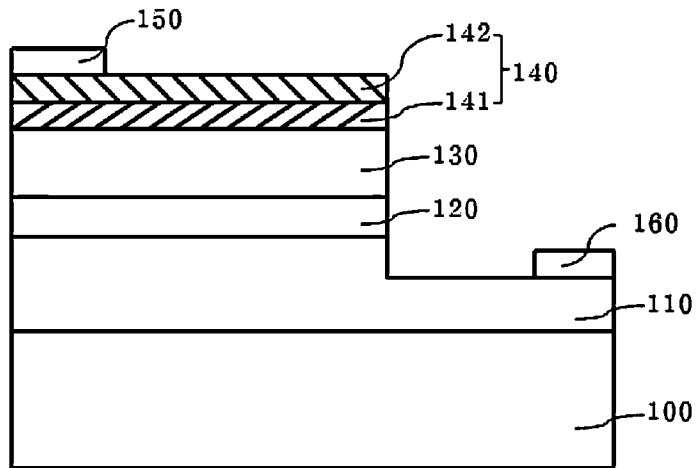
[Fig. 3]



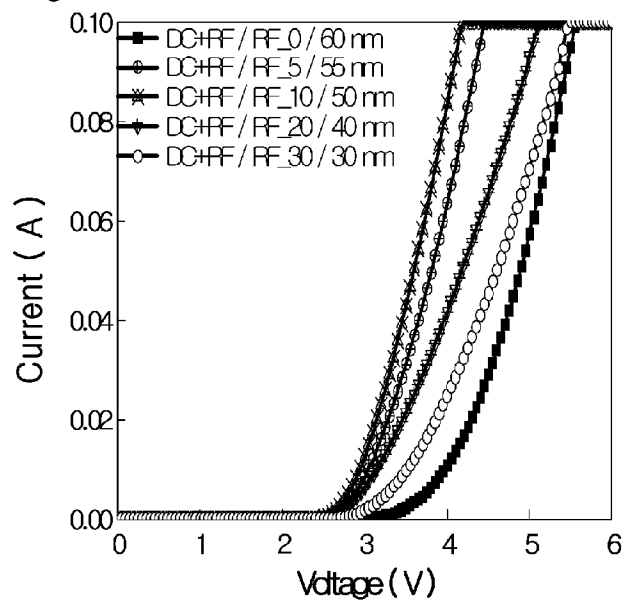
[Fig. 4]



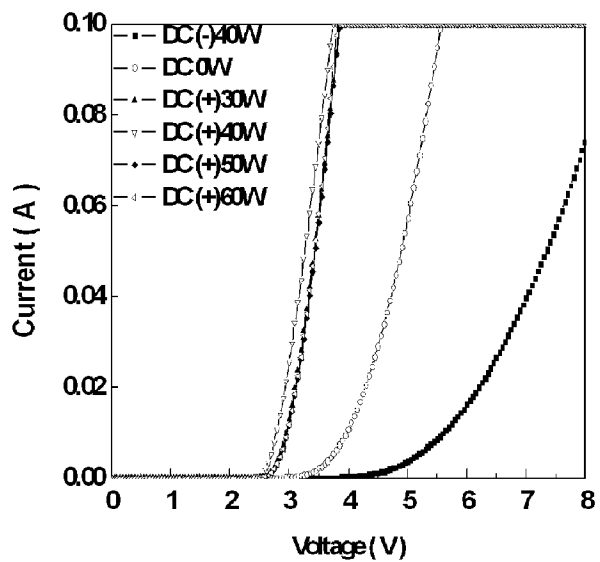
[Fig. 5]



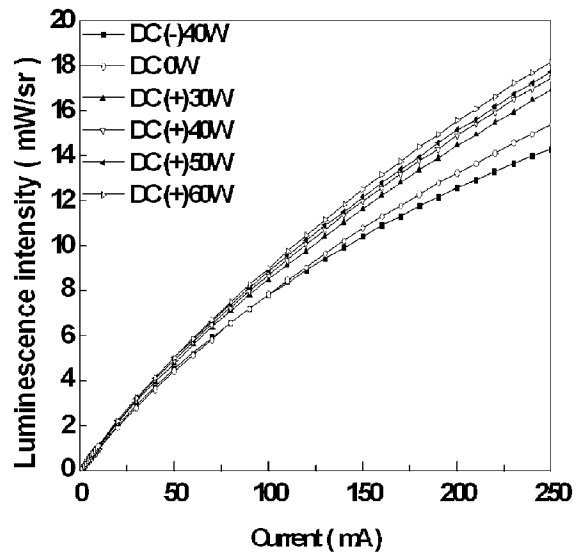
[Fig. 6]



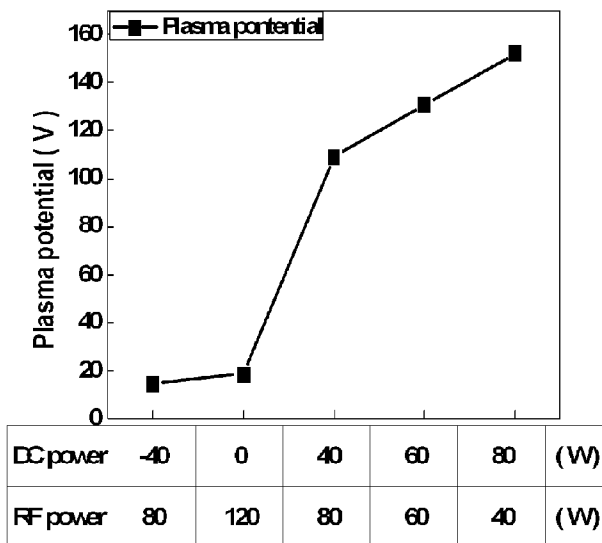
[Fig. 7]



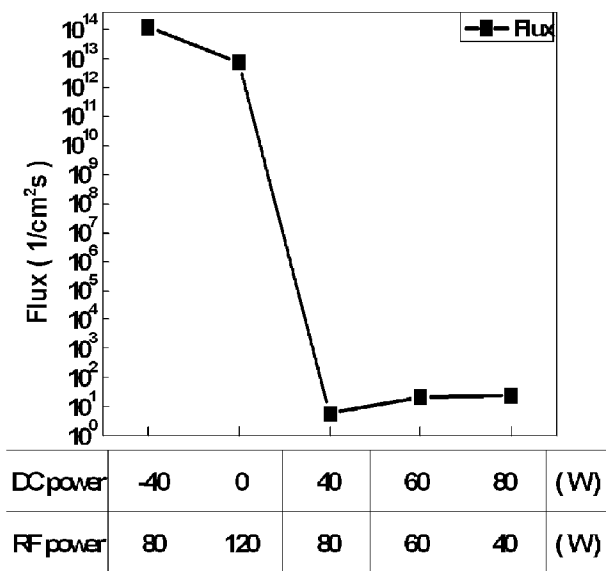
[Fig. 8]



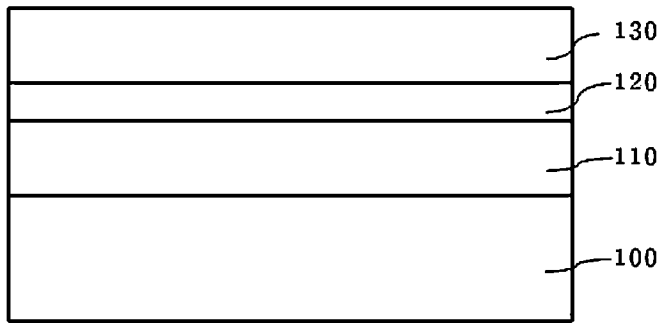
[Fig. 9]



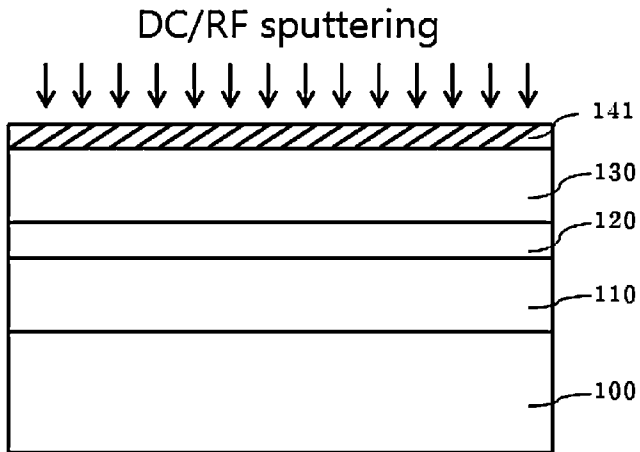
[Fig. 10]



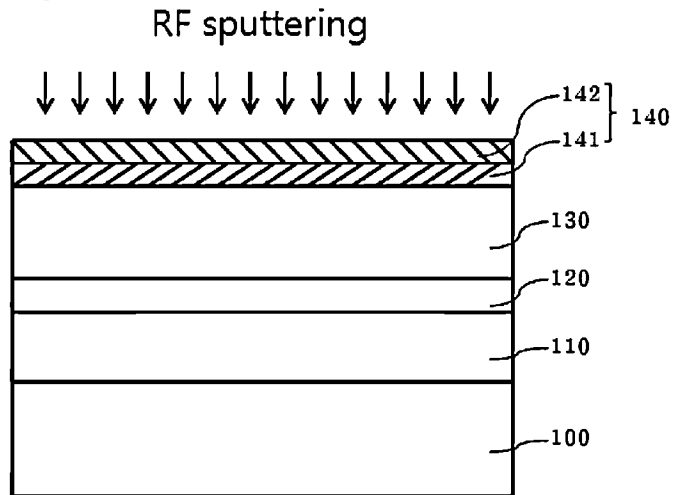
[Fig. 11a]



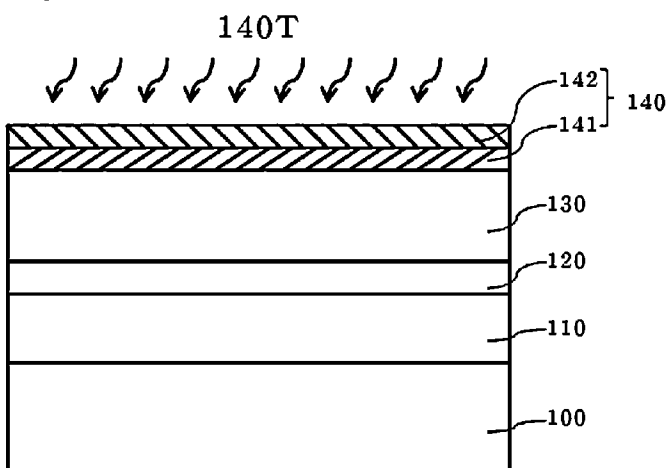
[Fig. 11b]



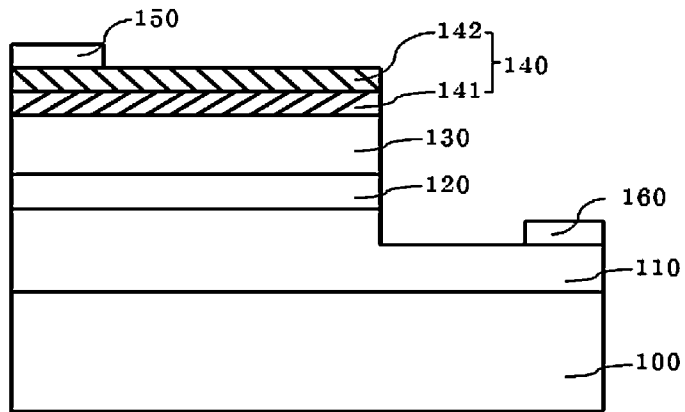
[Fig. 11c]



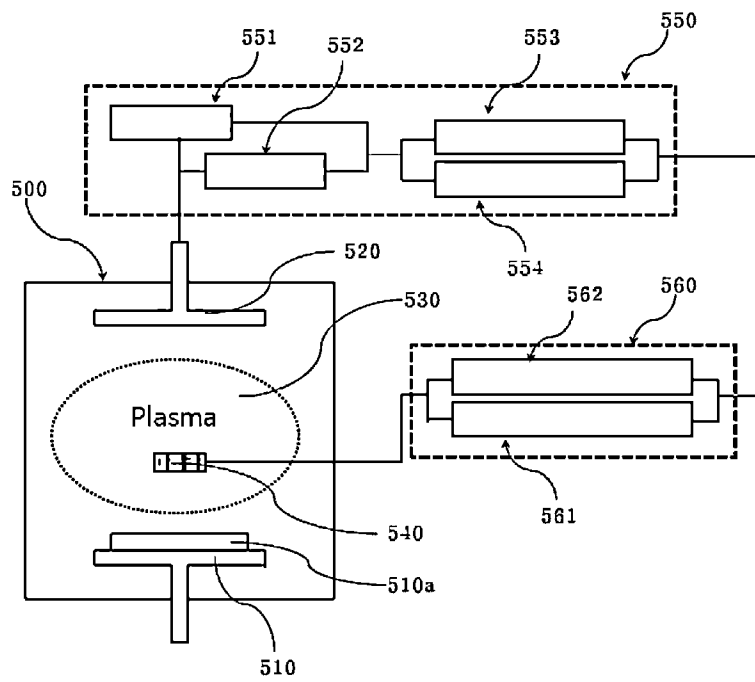
[Fig. 11d]



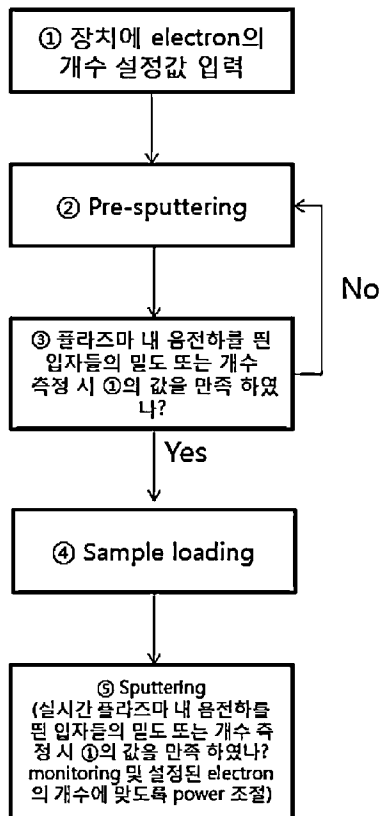
[Fig. 11e]



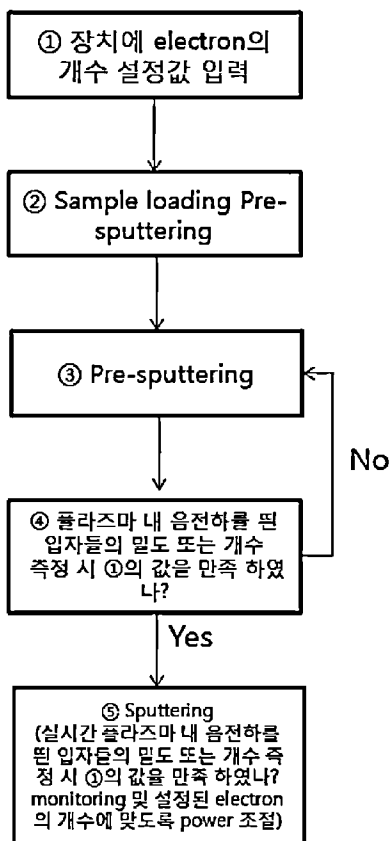
[Fig. 12]



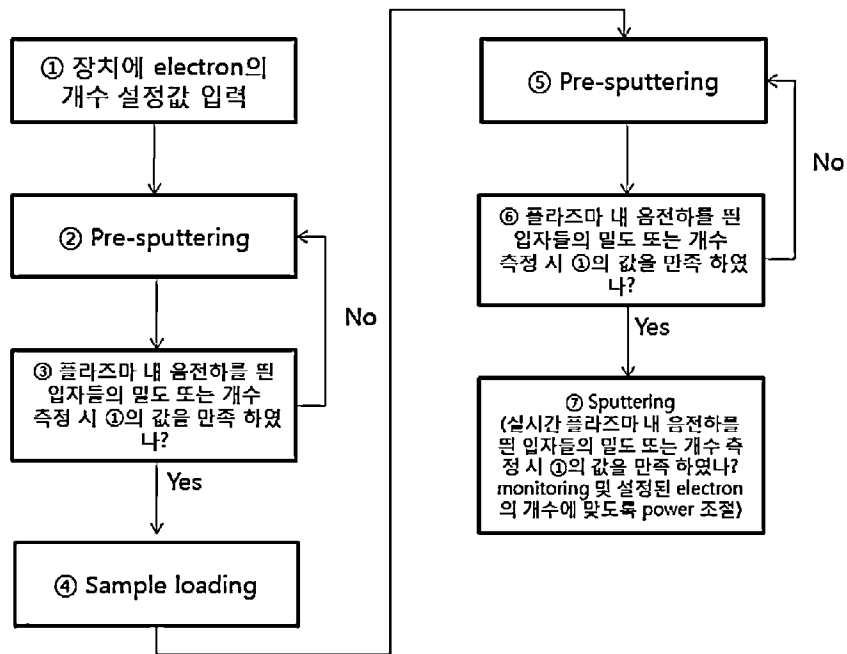
[Fig. 13a]



[Fig. 13b]



[Fig. 13c]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2013/000947**A. CLASSIFICATION OF SUBJECT MATTER****H01L 33/36(2010.01)i, H01L 33/42(2010.01)i, H01L 21/203(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/36; C23C 14/44; C23C 16/50; H01L 33/40; H01L 33/38; H05B 33/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: DC, RF, sputtering, probe, plasma, gallium nitride, light emitting diode

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2009-0083493 A (SHOWA DENKO K.K.) 03 August 2009	1-4,7,9-17,20
Y	See abstract, paragraphs [0037], [0057], [0064] and [0073], claims 1, 6-7 and figure 3	,22-26
A		5,18
		6,8,19,21,27-46
Y	KR 10-0839909 B1 (SEMES CO., LTD.) 19 June 2008	27,29-30,34-41
A	See abstract, claims 1-2, 6-8 and figures 3, 6	
		1-26,28,31-33
		,42-46
Y	KR 10-0272490 B1 (CANON ANELVA CORPORATION) 01 December 2000	5,18,27,29-30
A	See abstract, page 6, claim 1 and figure 1	,34-41
		1-4,6-17,19-26,28
		,31-33,42-46
A	KR 10-2012-0056132 A (LG DISPLAY CO.,LTD.) 01 June 2012	1-46
	See claims 1-2 and figure 3	
A	KR 10-2006-0058209 A (SAMSUNG SDI CO., LTD.) 30 May 2006	1-46
	See abstract, claims 1, 8 and figure 2	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

29 MAY 2013 (29.05.2013)

Date of mailing of the international search report

29 MAY 2013 (29.05.2013)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2013/000947

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2009-0083493 A	03.08.2009	CN 101310392 A	19.11.2008
		CN 101310392 B	09.06.2010
		CN 101310392 C0	19.11.2008
		CN 101699637 A	28.04.2010
		CN 101699637 B	08.02.2012
		EP 1949462 A1	30.07.2008
		EP 1949462 B1	27.10.2010
		EP 2244311 A2	27.10.2010
		JP 04137936 B2	20.08.2008
		JP 2007-142028 A	07.06.2007
		KR 10-1098286 B1	23.12.2011
		KR 10-2008-0063398 A	03.07.2008
		KR 10-2010-0099341 A	10.09.2010
		TW 201037871 A	16.10.2010
		US 2009-0224282 A1	10.09.2009
		US 2010-0213501 A1	26.08.2010
		US 7741653 B2	22.06.2010
		US 7952116 B2	31.05.2011
		WO 2007-058331 A1	24.05.2007
KR 10-0839909 B1	19.06.2008	NONE	
KR 10-0272490 B1	01.12.2000	JP 04120974 B2	16.07.2008
		JP 11-006063 A	12.01.1999
		TW 476803 A	21.02.2002
		US 6365009 B1	02.04.2002
KR 10-2012-0056132 A	01.06.2012	NONE	
KR 10-2006-0058209 A	30.05.2006	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/36(2010.01)i, H01L 33/42(2010.01)i, H01L 21/203(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 33/36; C23C 14/44; C23C 16/50; H01L 33/40; H01L 33/38; H05B 33/10

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록특허공보 및 한국공개특허공보: 조사된 최소문헌란에 기재된 IPC
일본등록특허공보 및 일본공개특허공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: DC, RF, 스퍼터링, 탐침, 플라즈마, 질화갈륨, 발광 다이오드

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X Y A	KR 10-2009-0083493 A (쇼와 덴코 가부시기가이샤) 2009.08.03 요약, 단락 [0037], [0057], [0064], [0073], 청구항 1, 6-7 및 도면 3 참조	1-4, 7, 9-17, 20 , 22-26 5, 18 6, 8, 19, 21, 27-46
Y A	KR 10-0839909 B1 (세메스 주식회사) 2008.06.19 요약, 청구항 1-2, 6-8 및 도면 3, 6 참조	27, 29-30, 34-41 1-26, 28, 31-33 , 42-46
Y A	KR 10-0272490 B1 (아네르바 가부시기가이샤) 2000.12.01 요약, 페이지 6, 청구항 1 및 도면 1 참조	5, 18, 27, 29-30 , 34-41 1-4, 6-17, 19-26, 28 , 31-33, 42-46
A	KR 10-2012-0056132 A (엘지디스플레이 주식회사) 2012.06.01 청구항 1-2 및 도면 3 참조	1-46
A	KR 10-2006-0058209 A (삼성에스디아이 주식회사) 2006.05.30 요약, 청구항 1, 8 및 도면 2 참조	1-46

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2013년 05월 29일 (29.05.2013)

국제조사보고서 발송일

2013년 05월 29일 (29.05.2013)

ISA/KR의 명칭 및 우편주소

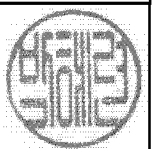
 대한민국 특허청
(302-701) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 82-42-472-7140

심사관

박혜련

전화번호 82-42-481-3463



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2009-0083493 A	2009.08.03	CN 101310392 A CN 101310392 B CN 101310392 C0 CN 101699637 A CN 101699637 B EP 1949462 A1 EP 1949462 B1 EP 2244311 A2 JP 04137936 B2 JP 2007-142028 A KR 10-1098286 B1 KR 10-2008-0063398 A KR 10-2010-0099341 A TW 201037871 A US 2009-0224282 A1 US 2010-0213501 A1 US 7741653 B2 US 7952116 B2 WO 2007-058331 A1	2008.11.19 2010.06.09 2008.11.19 2010.04.28 2012.02.08 2008.07.30 2010.10.27 2010.10.27 2008.08.20 2007.06.07 2011.12.23 2008.07.03 2010.09.10 2010.10.16 2009.09.10 2010.08.26 2010.06.22 2011.05.31 2007.05.24
KR 10-0839909 B1	2008.06.19	없음	
KR 10-0272490 B1	2000.12.01	JP 04120974 B2 JP 11-006063 A TW 476803 A US 6365009 B1	2008.07.16 1999.01.12 2002.02.21 2002.04.02
KR 10-2012-0056132 A	2012.06.01	없음	
KR 10-2006-0058209 A	2006.05.30	없음	