



(12) 发明专利

(10) 授权公告号 CN 110446308 B

(45) 授权公告日 2025. 02. 21

(21) 申请号 201910830592.2

(22) 申请日 2019.09.04

(65) 同一申请的已公布的文献号

申请公布号 CN 110446308 A

(43) 申请公布日 2019.11.12

(73) 专利权人 杭州必易微电子有限公司

地址 310053 浙江省杭州市滨江区浦沿街

道火炬大道581号C座1207室

(72) 发明人 张波

(74) 专利代理机构 上海金盛协力知识产权代理

有限公司 31242

专利代理师 王松

(51) Int. Cl.

H05B 44/00 (2022.01)

(56) 对比文件

CN 101379887 A, 2009.03.04

CN 210579338 U, 2020.05.19

US 2015076999 A1, 2015.03.19

审查员 丁萍

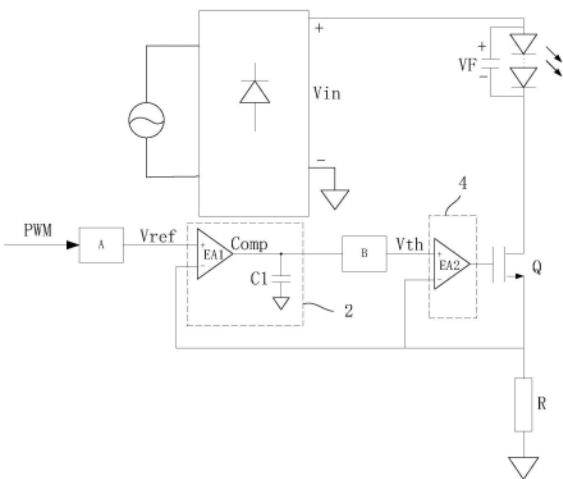
权利要求书3页 说明书13页 附图7页

(54) 发明名称

用于控制功率晶体管的控制电路、驱动电路、LED灯系统及控制方法

(57) 摘要

本发明揭示了一种用于控制功率晶体管的控制电路、驱动电路、LED灯系统及控制方法,所述控制电路接收一调节信号,所述控制电路用以在调节信号的表征值大于第一阈值时,基于调节信号调节流过功率晶体管的电流幅值;所述控制电路用以在调节信号的表征值小于第二阈值时,基于调节信号调节功率晶体管流过电流的时间;其中第二阈值小于等于第一阈值。本发明提出的控制电路、驱动电路、LED灯系统及控制方法,可提高控制精度及效率。本发明在调节信号(如PWM信号)的表征值(如占空比)为较低值时,提升了控制精度;同时,本发明驱动电路的损耗较小,效率较高。在本发明应用于LED驱动方案中,提高了LED驱动电路的调光精度。



1. 一种用于控制功率晶体管的控制电路,其中功率晶体管和负载串联,串联的功率晶体管和负载的第一端耦接输入电压,串联的功率晶体管和负载的第二端耦接地,控制电路通过控制功率晶体管的导通状态为负载提供驱动电流,其特征在于,所述控制电路接收一调节信号,所述控制电路用以在调节信号的占空比大于第一阈值时,基于调节信号调节流过功率晶体管的电流幅值,使得流过功率晶体管的电流幅值随着占空比的增大而增大;所述控制电路用以在调节信号的占空比小于第二阈值时,基于调节信号调节功率晶体管流过电流的时间,使得功率晶体管流过电流的时间随着占空比的增大而增大;其中第二阈值小于等于第一阈值。

2. 根据权利要求1所述的控制电路,其特征在于:

调节信号为脉宽调制PWM信号,当调节信号的占空比大于第一阈值时,在输入电压大于负载驱动电压的期间内所述控制电路控制功率晶体管处于导通状态;

当调节信号的占空比小于第二阈值时,在输入电压大于负载驱动电压的期间内所述控制电路控制功率晶体管部分时间导通,部分时间关断。

3. 根据权利要求1所述的控制电路,其特征在于:

所述控制电路在调节流过功率晶体管的电流幅值过程中,控制流过功率晶体管的电流幅值在每个周期功率晶体管导通期间的前一部分导通时间内呈现下降趋势,后一部分导通时间内呈现上升趋势。

4. 根据权利要求1所述的控制电路,其特征在于,所述控制电路包括:

基准产生单元,具有输入端和输出端,其中基准产生单元的输入端接收调节信号,基准产生单元的输出端提供电流基准信号,基准产生单元在调节信号的占空比小于第二阈值时间歇性地将电流基准信号设置为零值,用于关断功率晶体管,其中当调节信号的占空比越小,电流基准信号的零值时间越长;以及

电流调节单元,具有第一输入端、第二输入端和输出端,其中电流调节单元的第一输入端耦接基准产生单元的输出端,电流调节单元的第二输入端耦接表征流过功率晶体管的电流的采样信号,电流调节单元的输出端耦接功率晶体管的控制端。

5. 根据权利要求1所述的控制电路,其特征在于,包括:第一基准产生单元A、平均电流控制补偿单元、第二基准产生单元B及电流调节单元;

所述第一基准产生单元A的输入端接收PWM信号,第一基准产生单元A根据接收的PWM信号输出第一基准电压 V_{ref} ;

所述第二基准产生单元B的输出端耦接所述电流调节单元的第一输入端,所述电流调节单元的第二输入端耦接采样电压 V_{cs} ;所述电流调节单元的输出端耦接功率晶体管的控制端;

所述平均电流控制补偿单元接收采样电压 V_{cs} 和第一基准电压 V_{ref} ,经运算放大处理在平均电流控制补偿单元的输出端得到补偿电压 V_{comp} ;平均电流控制补偿单元的输出端耦接第二基准产生单元B,经第二基准产生单元B处理得到第二基准电压 V_{th} ;

所述电流调节单元接收采样电压 V_{cs} 和第二基准电压 V_{th} ,经运算放大处理输出控制信号至功率晶体管,以控制功率晶体管的状态。

6. 根据权利要求5所述的控制电路,其特征在于:

当调节信号PWM占空比大于设定阈值 m 时,一周期 T 中的导通时间为 T_{on} ;

在前半个Ton时间内,所述控制电路控制流过功率晶体管的电流达到电流最大值 I_{max} 后开始下降;

在后半个Ton时间内,所述控制电路控制流过功率晶体管的电流开始上升并在最后达到所述电流最大值 I_{max} ;

电流最大值 I_{max} 受补偿电压 V_{comp} 控制;当PWM占空比减小时,第一基准电压 V_{ref} 减小,补偿电压 V_{comp} 控制下的 I_{max} 会减小;当第一基准电压 V_{ref} 增大时,补偿电压 V_{comp} 控制下的电流最大值 I_{max} 会增大。

7.根据权利要求5所述的控制电路,其特征在于:

所述平均电流控制补偿单元包括第一误差放大器EA1,所述电流调节单元包括第二误差放大器EA2。

8.根据权利要求7所述的控制电路,其特征在于:

所述平均电流控制补偿单元还包括电容,所述电容耦接所述第一误差放大器EA1的输出端。

9.根据权利要求5所述的控制电路,其特征在于:

负载在被驱动时具有顺向电压 V_F ;

当PWM占空比小于设定阈值 m 时,在输入电压 $V_{in} > V_F$ 时,控制晶体管Q流过电流的时间随着PWM占空比的减小而减小;

当PWM占空比大于设定阈值 m 时,在输入电压 $V_{in} > V_F$ 时,控制晶体管Q始终流过电流,且流过的电流平均值随着PWM占空比的增加而增加。

10.根据权利要求9所述的控制电路,其特征在于:

所述第二基准产生单元B包括第一比较器、第二比较器、乘法器、第二晶体管Q2、第三晶体管Q3、电流源和第二电容;

所述第一比较器比较输入电压 V_{in} 和顺向电压 V_F ,第一比较器的输出端耦接第三晶体管Q3的栅极,第三晶体管Q3的源极接地;所述电流源分别耦接所述第三晶体管Q3的漏极、第二电容的第一端、第二比较器的正相输入端;

补偿电压 V_{comp} 分别耦接所述第二比较器的反相输入端、第二晶体管Q2的漏极、乘法器的正相输入端;所述乘法器的反相输入端耦接参考电压 $V(t)$;所述第二比较器的输出端耦接第二晶体管Q2的栅极,第二晶体管Q2的源极接地;所述乘法器的输出端输出第二基准电压 V_{th} 。

11.根据权利要求10所述的控制电路,其特征在于:

第二基准电压 $V_{th} = k * V_{comp} - V(t)$,其中 $V(t) = k' * \sin(\omega t)$, ω 对应的频率与电网频率正相关, k 和 k' 为常数,从而得到马鞍形的第二基准电压 V_{th} 输出。

12.根据权利要求10所述的控制电路,其特征在于:

当PWM占空比小于设定阈值 m 时,当输入电压 $V_{in} > V_F$ 时,第三晶体管Q3导通,此时电流源给电容充电,电容电压 V_A 电压逐渐升高,当电容电压 V_A 大于补偿电压 V_{comp} 时,第二晶体管Q2导通,此时,第二基准电压 V_{th} 为零,因此晶体管Q关断。

13.一种驱动电路,其特征在于:所述驱动电路包括权利要求1至12任一所述的控制电路及功率晶体管;所述控制电路耦接功率晶体管的控制端。

14.一种LED灯系统,其特征在于:所述LED灯系统包括权利要求13所述的驱动电路。

15. 根据权利要求14所述的LED灯系统,其特征在于:

所述LED灯系统包括至少两路LED灯;至少两路LED灯中存在不同颜色的LED灯;

所述控制电路耦接至少一路LED灯,调节至少一路LED灯的电流,实现调色。

16. 一种用于控制流过功率晶体管电流的控制方法,其中功率晶体管和负载串联,功率晶体管用于为负载提供驱动电流,其特征在于,控制方法包括:在调节信号的占空比大于第一阈值时,调节流过功率晶体管的电流幅值,使得流过功率晶体管的电流幅值随着占空比的增大而增大;在调节信号的占空比小于第二阈值时,调节功率晶体管流过电流的时间,使得功率晶体管流过电流的时间随着占空比的增大而增大;其中第二阈值小于等于第一阈值。

17. 根据权利要求16所述的控制方法,其特征在于:

在调节流过功率晶体管的电流幅值过程中,控制流过功率晶体管的电流幅值在功率晶体管导通后的前一部分内呈现下降趋势,后一部分导通时间内呈现上升趋势。

18. 根据权利要求16所述的控制方法,其特征在于:

所述控制方法具体包括:

根据电流采样电压 V_{cs} 和调节信号得到补偿电压 V_{comp} ;

根据补偿电压 V_{comp} 得到第二基准电压 V_{th} ,其中当补偿电压 V_{comp} 小于一阈值时,第二基准电压 V_{th} 间歇性地被设置为零值;

接收采样电压 V_{cs} 和第二基准电压 V_{th} ,经运算放大处理输出控制信号至功率晶体管,以控制功率晶体管的状态。

19. 根据权利要求16所述的控制方法,其特征在于:

负载在被驱动时具有顺向电压 V_F ,串联的晶体管和负载由输入电压 V_{in} 供电,当调节信号占空比小于设定阈值 m 时,在输入电压 $V_{in} > \text{顺向电压 } V_F$ 时,控制流过晶体管Q的电流在半个工频周期内的平均值减小,控制晶体管Q流过电流的时间随调节信号占空比的减小而减小;

当调节信号占空比大于设定阈值 m 时,在输入电压 $V_{in} > \text{顺向电压 } V_F$ 时,控制晶体管Q始终流过电流,且流过晶体管Q的电流平均值随着调节信号占空比的增加而增加。

20. 根据权利要求16所述的控制方法,其特征在于,控制方法进一步包括控制至少两路LED灯中至少一路LED灯,用于调节至少一路LED灯的电流,实现调色。

用于控制功率晶体管的控制电路、驱动电路、LED灯系统及控制方法

技术领域

[0001] 本发明属于控制电路技术领域,尤其涉及一种用于控制功率晶体管的控制电路、驱动电路、LED灯系统及控制方法。

背景技术

[0002] 线性LED驱动电路由于其简单方便的设计而逐渐被市场接受,但现有技术存在问题。图1为现有线性LED驱动电路的电路示意图,图2为现有线性LED驱动电路中占空比与 I_o 的关系示意图;请参阅图1、图2,现有技术通过PWM控制基准产生单元生成 V_{ref} ,通过运算放大器获取采样电压和 V_{ref} ,并输出控制信号以控制流过晶体管Q的电流,从而实现LED驱动电路的调光。将流过晶体管Q的电流调到较小值 D_2 ,在电流较小值 D_2 到零的过程中,此时基准 V_{ref} 也较小,但由于运算放大器的输入端存在偏置,使得控制精度受到影响。如图2所示,当PWM的占空比 D_1 为较大值时, D_1 降到 D_2 的过程中,基准电压 V_{ref} 呈线性变化,因此流过晶体管Q的电流呈线性变化。当占空比 D_2 进一步减小时,由于运算放大器的输入端存在偏置,使得LED电路的控制精度受到影响。

[0003] 图3为现有线性LED驱动电路的部分信号波形示意图;由图3可知,流过晶体管Q的损耗为 $(V_{in}-V_F)*I_o$,晶体管Q的损耗较大,其LED驱动电路的效率相对较低。

[0004] 由此可见,现有技术的线性LED驱动电路,在PWM的占空比为较低值时,其无法进行精准调控,影响了LED驱动电路的调光精度。此外,现有技术的线性LED驱动电路,其效率相对较低。

[0005] 有鉴于此,如今迫切需要设计一种驱动电路,以便克服现有驱动电路存在的上述缺陷。

发明内容

[0006] 本发明提供一种用于控制功率晶体管的控制电路、驱动电路、LED灯系统及控制方法,可提高控制精度及控制效率。

[0007] 为解决上述技术问题,根据本发明的一个方面,采用如下技术方案:

[0008] 一种用于控制功率晶体管的控制电路,功率晶体管和负载串联,串联的功率晶体管和负载的第一端耦接输入电压,串联的功率晶体管和负载的第二端耦接地,控制电路通过控制功率晶体管的导通状态为负载提供驱动电流,所述控制电路接收一调节信号,所述控制电路用以在调节信号的表征值大于第一阈值时,基于调节信号调节流过功率晶体管的电流幅值;所述控制电路用以在调节信号的表征值小于第二阈值时,基于调节信号调节功率晶体管流过电流的时间;其中第二阈值小于等于第一阈值。

[0009] 作为本发明的一种实施方式,在调节信号的占空比大于第一阈值时,所述控制电路用以调节流过功率晶体管的电流幅值,且保证功率晶体管的导通时间不变或变化幅度低于设定阈值区间;

[0010] 在调节信号的占空比小于第二阈值时,所述控制电路用以调节功率晶体管流过电流的时间,且保证流过功率晶体管的电流幅度不变或变化幅度低于设定阈值区间。

[0011] 作为本发明的一种实施方式,调节信号为脉宽调制(PWM)信号,在调节信号的占空比大于第一阈值时,所述控制电路用以调节流过功率晶体管的电流幅值,使得流过功率晶体管的电流幅值随着占空比的增大而增大;

[0012] 在调节信号的占空比小于第二阈值时,所述控制电路用以调节功率晶体管流过电流的时间,使得功率晶体管流过电流的时间随着占空比的增大而增大。

[0013] 作为本发明的一种实施方式,调节信号为脉宽调制(PWM)信号,当调节信号的占空比大于第一阈值时,在输入电压大于负载驱动电压的期间内所述控制电路控制功率晶体管处于导通状态;

[0014] 当调节信号的占空比小于第二阈值时,在输入电压大于负载驱动电压的期间内所述控制电路控制功率晶体管部分时间导通,部分时间关断。

[0015] 作为本发明的一种实施方式,所述控制电路在调节流过功率晶体管的电流幅值过程中,控制流过功率晶体管的电流幅值在每个周期功率晶体管导通期间的前一部分导通时间内呈现下降趋势,后一部分导通时间内呈现上升趋势。

[0016] 作为本发明的一种实施方式,所述功率晶体管的导通时间为 T_{on} ;在调节流过功率晶体管的电流幅值过程中,所述控制电路控制流过功率晶体管的电流幅值在前一半导通时间 $T_{on}/2$ 内呈现下降趋势,后一半导通时间 $T_{on}/2$ 内呈现上升趋势。

[0017] 作为本发明的一种实施方式,当调节信号PWM占空比大于设定阈值 m 时,输入线电压一个周期 T 中的导通时间为 T_{on} ;

[0018] 在前半个 T_{on} 时间内,所述控制电路控制流过功率晶体管的电流达到电流最大值 I_{max} 后开始下降;

[0019] 在后半个 T_{on} 时间内,所述控制电路控制流过功率晶体管的电流开始上升并在最后达到电流最大值 I_{max} 。

[0020] 作为本发明的一种实施方式,所述控制电路包括:

[0021] 基准产生单元,具有输入端和输出端,其中基准产生单元的输入端接收调节信号,基准产生单元的输出端提供电流基准信号,基准产生单元在调节信号的表征值小于第二阈值时间歇性地将电流基准信号设置为零值,用于关断功率晶体管,其中当调节信号的表征值越小,电流基准信号的零值时间越长;以及

[0022] 电流调节单元,具有第一输入端、第二输入端和输出端,其中电流调节单元的第一输入端耦接基准产生单元的输出端,电流调节单元的第二输入端耦接表征流过功率晶体管的电流的采样信号,电流调节单元的输出端耦接功率晶体管的控制端。

[0023] 作为本发明的一种实施方式,包括:第一基准产生单元A、平均电流控制补偿单元、第二基准产生单元B及电流调节单元;

[0024] 所述第一基准产生单元A的输入端接收PWM信号,第一基准产生单元A根据接收的PWM信号输出第一基准电压 V_{ref} ;

[0025] 所述第二基准产生单元B的输出端耦接所述电流调节单元的第一输入端,所述电流调节单元的第二输入端耦接采样电压 V_{cs} ;所述电流调节单元的输出端耦接功率晶体管的控制端;

[0026] 所述平均电流控制补偿单元接收采样电压 V_{cs} 和第一基准电压 V_{ref} ,经运算放大处理在平均电流控制补偿单元的输出端得到补偿电压 V_{comp} ;平均电流控制补偿单元的输出端耦接第二基准产生单元B,经第二基准产生单元B处理得到第二基准电压 V_{th} ;

[0027] 所述电流调节单元接收采样电压 V_{cs} 和第二基准电压 V_{th} ,经运算放大处理输出控制信号至功率晶体管,以控制功率晶体管的状态。

[0028] 作为本发明的一种实施方式,当调节信号PWM占空比大于设定阈值 m 时,一周期 T 中的导通时间为 T_{on} ;

[0029] 在前半个 T_{on} 时间内,所述控制电路控制流过功率晶体管的电流达到电流最大值 I_{max} 后开始下降;

[0030] 在后半个 T_{on} 时间内,所述控制电路控制流过功率晶体管的电流开始上升并在最后达到所述电流最大值 I_{max} ;

[0031] 电流最大值 I_{max} 受补偿电压 V_{comp} 控制;当PWM占空比减小时,第一基准电压 V_{ref} 减小,补偿电压 V_{comp} 控制下的 I_{max} 会减小;当第一基准电压 V_{ref} 增大时,补偿电压 V_{comp} 控制下的电流最大值 I_{max} 会增大。

[0032] 作为本发明的一种实施方式,所述平均电流控制补偿单元包括第一误差放大器EA1,所述电流调节单元包括第二误差放大器EA2。

[0033] 作为本发明的一种实施方式,所述平均电流控制补偿单元还包括电容,所述电容耦接所述第一误差放大器EA1的输出端。

[0034] 作为本发明的一种实施方式,负载在被驱动时具有顺向电压 V_F ;

[0035] 当PWM占空比小于设定阈值 m 时,在输入电压 $V_{in} > V_F$ 时,控制晶体管Q流过电流的时间随着PWM占空比的减小而减小;

[0036] 当PWM占空比大于设定阈值 m 时,在输入电压 $V_{in} > V_F$ 时,控制晶体管Q始终流过电流,且流过的电流平均值随着PWM占空比的增加而增加。

[0037] 作为本发明的一种实施方式,负载在被驱动时具有顺向电压 V_F ;当PWM占空比小于设定阈值 m 时,当输入电压 $V_{in} > V_F$ 时,在保持关闭时间 T_z 内晶体管Q保持关闭,等待保持关闭时间 T_z 结束后,且输入电压 $V_{in} > V_F$ 时,晶体管Q开始流过电流,导通时间为 T_{on}' ;

[0038] 或者,当输入电压 $V_{in} > V_F$ 时,晶体管Q开始流过电流,导通时间 T_{on}' 后,在保持关闭时间 T_z 内晶体管Q保持关闭,等待下个周期。

[0039] 作为本发明的一种实施方式,所述第一基准产生单元A包括第三电阻 R_3 、第三电容 C_3 ;第三电阻 R_3 的第一端耦接PWM信号,第三电阻 R_3 的第二端耦接第三电容 C_3 的第一端。

[0040] 作为本发明的一种实施方式,所述第二基准产生单元B包括第一比较器、第二比较器、乘法器、第二晶体管Q2、第三晶体管Q3、电流源和第二电容;

[0041] 所述第一比较器比较输入电压 V_{in} 和顺向电压 V_F ,第一比较器的输出端耦接第三晶体管Q3的栅极,第三晶体管Q3的源极接地;所述电流源分别耦接所述第三晶体管Q3的漏极、第二电容的第一端、第二比较器的正相输入端;

[0042] 补偿电压 V_{comp} 分别耦接所述第二比较器的反相输入端、第二晶体管Q2的漏极、乘法器的正相输入端;所述乘法器的反相输入端耦接参考电压 $V(t)$;所述第二比较器的输出端耦接第二晶体管Q2的栅极,第二晶体管Q2的源极接地;所述乘法器的输出端输出第二基

准电压 V_{th} 。

[0043] 作为本发明的一种实施方式,所述第二基准产生单元B包括第一电阻R1、第二电阻R2、第一比较器、第二比较器、乘法器、第二晶体管Q2、第三晶体管Q3、电流源、第二电容;

[0044] 所述第一比较器的正相输入端耦接输入电压 V_{in} ,第一比较器的反相输入端耦接顺向电压 V_F ,第一比较器的输出端耦接第三晶体管Q3的栅极,第三晶体管Q3的源极接地;所述电流源分别耦接所述第三晶体管Q3的漏极、第二电容的第一端、第二比较器的正相输入端;

[0045] 补偿电压 V_{comp} 分别耦接第一电阻R1的第一端、所述第二比较器的反相输入端;第一电阻R1的第二端分别耦接第二电阻R2的第一端、第二晶体管Q2的漏极、乘法器的正相输入端;所述乘法器的反相输入端耦接参考电压 $V(t)$;第二电阻R2的第二端接地;所述第二比较器的输出端耦接第二晶体管Q2的栅极,第二晶体管Q2的源极接地;所述乘法器的输出端输出第二基准电压 V_{th} 。

[0046] 作为本发明的一种实施方式,第二基准电压 $V_{th}=k*V_{comp}-V(t)$,其中 $V(t)=k'*\sin(\omega t)$, ω 对应的频率与电网频率正相关, k 和 k' 为常数,从而得到马鞍形的第二基准电压 V_{th} 输出。

[0047] 作为本发明的一种实施方式,当PWM占空比小于设定阈值 m 时,当输入电压 $V_{in}>$ 顺向电压 V_F 时,第三晶体管Q3导通,此时电流源给电容充电,电容电压 V_A 电压逐渐升高,当电容电压 V_A 大于补偿电压 V_{comp} 时,第二晶体管Q2导通,此时,第二基准电压 V_{th} 为零,因此晶体管Q关断。

[0048] 根据本发明的另一个方面,采用如下技术方案:一种驱动电路,所述驱动电路包括上述的控制电路及功率晶体管;所述控制电路耦接功率晶体管的控制端。

[0049] 根据本发明的又一个方面,采用如下技术方案:一种LED灯系统,所述LED灯系统包括上述的驱动电路。

[0050] 作为本发明的一种实施方式,所述LED灯系统包括至少两路LED灯;至少两路LED灯中存在不同颜色的LED灯;

[0051] 所述控制电路耦接至少一路LED灯,调节至少一路LED灯的电流,实现调色。

[0052] 根据本发明的又一个方面,采用如下技术方案:一种用于控制流过功率晶体管电流的控制方法,功率晶体管和负载串联,功率晶体管用于为负载提供驱动电流,控制方法包括:在调节信号的表征值大于第一阈值时,调节流过功率晶体管的电流幅值;在调节信号的表征值小于第二阈值时,调节功率晶体管流过电流的时间;其中第二阈值小于等于第一阈值。

[0053] 作为本发明的一种实施方式,在调节信号的占空比大于第一阈值时,调节流过功率晶体管的电流幅值,且保证功率晶体管的导通时间不变或变化幅度低于设定阈值;

[0054] 在调节信号的占空比小于第二阈值时,调节功率晶体管流过电流的时间,且保证流过功率晶体管的电流幅度不变或变化幅度低于设定阈值。

[0055] 作为本发明的一种实施方式,在调节信号的占空比大于一阈值时,调节流过功率晶体管的电流幅值,使得流过功率晶体管的电流幅值随着占空比的增大而增大;

[0056] 在调节信号的占空比小于二阈值时,调节功率晶体管流过电流的时间,使得功率晶体管流过电流的时间随着占空比的增大而增大。

[0057] 作为本发明的一种实施方式,在调节流过功率晶体管的电流幅值过程中,控制流过功率晶体管的电流幅值在功率晶体管导通后的前一部分内呈现下降趋势,后一部分导通时间内呈现上升趋势。

[0058] 作为本发明的一种实施方式,功率晶体管的导通时间为 T_{on} ;在调节流过功率晶体管的电流幅值过程中,控制流过功率晶体管的电流幅值在前一半导通时间 $T_{on}/2$ 内呈现下降趋势,后一半导通时间 $T_{on}/2$ 内呈现上升趋势。

[0059] 作为本发明的一种实施方式,当调节信号PWM占空比大于设定阈值 m 时,周期 T 中的导通时间为 T_{on} ;

[0060] 在前半个 T_{on} 时间内,控制流过功率晶体管的电流达到电流最大值 I_{max} 后开始下降;

[0061] 在后半个 T_{on} 时间内,控制流过功率晶体管的电流开始上升并在最后达到电流最大值 I_{max} 。

[0062] 作为本发明的一种实施方式,所述控制方法具体包括:

[0063] 根据电流采样电压 V_{cs} 和调节信号得到补偿电压 V_{comp} ;

[0064] 根据补偿电压 V_{comp} 得到第二基准电压 V_{th} ,其中当补偿电压 V_{comp} 小于一阈值时,第二基准电压 V_{th} 间歇性地被设置为零值;

[0065] 接收采样电压 V_{cs} 和第二基准电压 V_{th} ,经运算放大处理输出控制信号至功率晶体管,以控制功率晶体管的状态。

[0066] 作为本发明的一种实施方式,当调节信号PWM占空比大于设定阈值 m 时,周期 T 中的导通时间为 T_{on} ;

[0067] 在前半个 T_{on} 时间内,控制流过功率晶体管的电流达到电流最大值 I_{max} 后开始下降;

[0068] 在后半个 T_{on} 时间内,控制流过功率晶体管的电流开始上升并在最后达到电流最大值 I_{max} ;

[0069] 电流最大值 I_{max} 受补偿电压 V_{comp} 控制;当PWM占空比减小时,第一基准电压 V_{ref} 减小,补偿电压 V_{comp} 控制下的 I_{max} 会减小;当第一基准电压 V_{ref} 增大时,补偿电压 V_{comp} 控制下的电流最大值 I_{max} 会增大。

[0070] 作为本发明的一种实施方式,负载在被驱动时具有顺向电压 V_F ,串联的晶体管和负载由输入电压 V_{in} 供电,当调节信号占空比小于设定阈值 m 时,在输入电压 $V_{in} > V_F$ 时,控制流过晶体管 Q 的电流在半个工频周期内的平均值减小,控制晶体管 Q 流过电流的时间随调节信号占空比的减小而减小;

[0071] 当调节信号占空比大于设定阈值 m 时,在输入电压 $V_{in} > V_F$ 时,控制晶体管 Q 始终流过电流,且流过晶体管 Q 的电流平均值随着调节信号占空比的增加而增加。

[0072] 作为本发明的一种实施方式,负载在被驱动时具有顺向电压 V_F ,PWM占空比小于设定阈值 m 时,当输入电压 $V_{in} > V_F$ 时,在保持关闭时间 T_z 内晶体管 Q 保持关闭,等待保持关闭时间 T_z 结束后,且输入电压 $V_{in} > V_F$ 时,晶体管 Q 开始流过电流,导通时间为 T_{on}' ;

[0073] 或者,当输入电压 $V_{in} > V_F$ 时,晶体管 Q 开始流过电流,导通时间 T_{on}' 后,在保持关闭时间 T_z 内晶体管 Q 保持关闭,等待下个周期。

[0074] 作为本发明的一种实施方式,控制方法进一步包括控制至少两路LED灯中至少一路LED灯,用于调节至少一路LED灯的电流,实现调色。

[0075] 本发明的有益效果在于:本发明提出的用于控制功率晶体管的控制电路、驱动电路、LED灯系统及控制方法,可提高控制精度及控制效率。

[0076] 本发明在调节信号(如PWM信号)的表征值(如占空比)为较低值时,提升了控制精度;同时,本发明驱动电路的损耗较小,效率较高。在本发明应用于LED驱动方案中,提高了LED驱动电路的调光精度。

附图说明

[0077] 图1为现有线性LED驱动电路的电路示意图。

[0078] 图2为现有线性LED驱动电路中占空比与 I_o 的关系示意图。

[0079] 图3为现有线性LED驱动电路的部分信号波形示意图。

[0080] 图4为本发明一实施例中控制功率晶体管电流幅度及流过时间的信号波形示意图。

[0081] 图5为本发明一实施例中驱动电路的电路示意图。

[0082] 图6为本发明一实施例中晶体管导通时间内流过晶体管电流的波形示意图。

[0083] 图7为本发明一实施例中晶体管导通时间内电压 V_{th} 的波形示意图。

[0084] 图8为本发明一实施例中流过晶体管的平均电流与 V_{ref} 的关系示意图。

[0085] 图9为本发明一实施例中第一基准产生单元的电路示意图。

[0086] 图10为本发明一实施例中第二基准产生单元的电路示意图。

[0087] 图11为本发明一实施例中LED系统的电路示意图。

具体实施方式

[0088] 下面结合附图详细说明本发明的优选实施例。

[0089] 为了进一步理解本发明,下面结合实施例对本发明优选实施方案进行描述,但是应当理解,这些描述只是为进一步说明本发明的特征和优点,而不是对本发明权利要求的限制。

[0090] 该部分的描述只针对几个典型的实施例,本发明并不局限于实施例描述的范围。相同或相近的现有技术手段与实施例中的一些技术特征进行相互替换也在本发明描述和保护的范围内。

[0091] 说明书中的“耦接”或连接既包含直接连接,也包含间接连接,如通过一些有源器件、无源器件或电传导媒介进行的连接;还可包括本领域技术人员公知的在可实现相同或相似功能目的的基础上通过其他有源器件或无源器件的连接,如通过开关、跟随电路等电路或部件的连接。

[0092] 本发明揭示了一种控制电路,所述控制电路耦接一功率晶体管;所述控制电路用以在调节信号的表征值大于第一阈值时,调节流过功率晶体管的电流幅值;所述控制电路用以在调节信号的表征值小于第二阈值时,调节功率晶体管流过电流的时间;其中第二阈值小于等于第一阈值。

[0093] 在本发明的一实施例中,所述控制电路用于控制功率晶体管,功率晶体管和负载

串联,串联的功率晶体管和负载的第一端耦接输入电压,串联的功率晶体管和负载的第二端耦接地,控制电路通过控制功率晶体管的导通状态为负载提供驱动电流,所述控制电路接收一调节信号,所述控制电路用以在调节信号的表征值大于第一阈值时,基于调节信号调节流过功率晶体管的电流幅值;所述控制电路用以在调节信号的表征值小于第二阈值时,基于调节信号调节功率晶体管流过电流的时间;其中第二阈值小于等于第一阈值。

[0094] 在一个实施例中,调节信号为脉冲宽度调制(PWM)信号,调节信号的表征值为PWM信号的占空比。在另一个实施例中,调节信号为模拟信号,其表征值为模拟信号的幅值。优选地,调节信号为调光信号,用于调节LED的亮度。

[0095] 在本发明的一实施例中,第二阈值可以大于第一阈值;在本发明的另一实施例中,所述第二阈值等于第一阈值。

[0096] 在本发明的一实施例中,在调节信号的占空比大于第一阈值时,所述控制电路用以调节流过功率晶体管的电流幅值,且保证功率晶体管的导通时间不变或变化幅度低于设定阈值区间(功率晶体管的导通时间不变或变化较小)。在调节信号的占空比小于第二阈值时,所述控制电路用以调节功率晶体管流过电流的时间,且保证流过功率晶体管的电流幅度不变或变化幅度低于设定阈值区间(电流幅度不变或变化较小)。

[0097] 图4为本发明一实施例中控制功率晶体管电流幅度及流过时间的信号波形示意图;请参阅图4,在本发明的一实施例中,在调光信号(也可以是其他调节信号)的占空比大于第一阈值(D2)时(调光信号的占空比从D1到D2),所述控制电路用以调节流过功率晶体管的电流幅值,使得流过功率晶体管的电流幅值随着占空比的增大而增大。在调光信号的占空比小于第二阈值(D1)时,所述控制电路用以调节功率晶体管流过电流的时间,使得功率晶体管流过电流的时间随着占空比的增大而增大。在0-D2区间,电流示意为脉冲形式,其不代表某些占空比下电流为零值,而可代表在该区间,当输入电压大于负载驱动电压(顺向电压)时,控制电流间歇性为零值,用于在保持电流一定幅度的基础上,降低电流平均值。在本发明的一实施例中,本发明控制电路应用于LED驱动电路,如图4所示,调光信号的占空比从D2到D1,改变流过LED的电流幅度,而流过LED的电流的时间(即LED的导通时间)不变或变化较小(变化幅度低于设定阈值区间)。调光信号的占空比从D2到0,改变流过LED的电流的时间,而流过LED的电流幅度不变或变化较小。

[0098] 在本发明的一实施例中,当占空比小于特定值(如D2)时,使流过LED的电流幅度不变或变化较小,此时运算放大器的输入端存在的偏置offset对调光精度的影响较小。而现有技术中,随着占空比的逐步减小,使流过LED的电流幅度减小到较低值,运算放大器的输入端存在的偏置offset导致的误差影响较大,因此对调光精度的影响较大。

[0099] 在本发明的一实施例中,调节信号占空比从D2到0过程中,当电流幅度控制为100mA,输出电流占空比为50%,则流过LED的平均电流为50mA;当输出电流占空比为20%,则流过LED的平均电流为20mA。即改变流过LED的电流的时间,而流过LED的电流幅度不变或变化较小,从而实现流过LED的平均电流的调节,实现精准的调光。

[0100] 在本发明的一实施例中,所述控制电路在调节流过功率晶体管的电流幅值过程中,控制流过功率晶体管的电流幅值在功率晶体管导通后的前一部分内呈现下降趋势,后一部分导通时间内呈现上升趋势。如,在本发明的一实施例中,所述功率晶体管的导通时间为Ton;在调节流过功率晶体管的电流幅值过程中,所述控制电路控制流过功率晶体管的电

流幅值在前一半导通时间 $T_{on}/2$ 内呈现下降趋势,后一半导通时间 $T_{on}/2$ 内呈现上升趋势,如图6所示。

[0101] 在本发明的一实施例中,当调节信号PWM占空比大于设定阈值 m 时,周期 T 中的导通时间为 T_{on} ;在前半个 T_{on} 时间内,所述控制电路控制流过晶体管Q的电流达到电流最大值 I_{max} 后开始下降;在后半个 T_{on} 时间内,所述控制电路控制流过晶体管Q的电流开始上升并在最后达到电流最大值 I_{max} ,如图6所示。

[0102] 图5为本发明一实施例中驱动电路的电路示意图。在本发明的一实施例中,功率晶体管Q与LED负载串联,串联的功率晶体管Q和负载一端接收输入电压 V_{in} ,另一端接地,在功率晶体管Q的作用下为LED负载提供驱动电流。在一实施例中,当调节信号PWM的占空比大于一阈值 m_1 时,在输入电压 V_{in} 大于负载驱动电压(或称顺向电压 V_F)的期间内控制功率晶体管Q始终处于导通状态;当调节信号PWM的占空比小于第二阈值 m_2 时,在输入电压 V_{in} 大于顺向电压 V_F 的期间内控制功率晶体管Q部分时间导通,部分时间关断,其中 m_2 小于等于 m_1 。

[0103] 在本发明的一实施例中,功率晶体管Q可包括场效应晶体管,如MOSFET(金属氧化物半导体场效应晶体管)或JFET(结型场效应晶体管)等。

[0104] 在一个实施例中,如图5所示,负载包括LED和与LED并联连接的电容。

[0105] 在本发明的一实施例中,所述控制电路包括基准产生单元、电流调节单元。基准产生单元具有输入端和输出端,其中基准产生单元的输入端接收调节信号,基准产生单元的输出端提供电流基准信号,基准产生单元在调节信号的表征值小于第二阈值时间歇性地将电流基准信号设置为零值,用于关断功率晶体管,其中当调节信号的表征值越小,电流基准信号的零值时间越长。在一个实施例中,基准产生单元包括一比较电路(参见图10中比较电路22)和耦接该比较电路的开关(参见图10中的开关Q2),其中开关的一端接地,另一端耦接基准产生单元的输出端,比较电路用于在调节信号的表征值小于一阈值时间歇性地将开关导通使基准信号 V_{th} 置零。电流调节单元具有第一输入端、第二输入端和输出端,其中电流调节单元的第一输入端耦接基准产生单元的输出端,电流调节单元的第二输入端耦接表征流过功率晶体管的电流的采样信号,电流调节单元的输出端耦接功率晶体管的控制端。

[0106] 请参阅图5,在本发明的一实施例中,所述控制电路包括:第一基准产生单元A、平均电流控制补偿单元2、第二基准产生单元B及电流调节单元4。

[0107] 在本发明的一实施例中,所述第一基准产生单元A的输入端接收PWM信号,第一基准产生单元A根据接收的PWM信号输出第一基准电压 V_{ref} ;第一基准产生单元A的输出端耦接所述平均电流控制补偿单元2的第一输入端,所述平均电流控制补偿单元2的第二输入端耦接采样电压 V_{cs} ,所述平均电流控制补偿单元2的输出端耦接所述第二基准产生单元B。所述第二基准产生单元B的输出端耦接所述电流调节单元4的第一输入端,所述电流调节单元4的第二输入端耦接采样电压 V_{cs} ;所述电流调节单元4的输出端耦接功率晶体管的控制端。在本发明的一实施例中,所述平均电流控制补偿单元2接收采样电压 V_{cs} 和第一基准电压 V_{ref} ,经运算放大处理在平均电流控制补偿单元的输出端得到补偿电压 V_{comp} ;平均电流控制补偿单元2的输出端耦接第二基准产生单元B,经第二基准产生单元B处理得到第二基准电压 V_{th} ,也称电流基准信号 V_{th} 。在本发明的一实施例中,所述电流调节单元4接收采样电压 V_{cs} 和第二基准电压 V_{th} ,经运算放大处理输出控制信号至功率晶体管,以控制功率晶体管的状态。

[0108] 图6为本发明一实施例中晶体管导通时间内流过晶体管电流的波形示意图;请参阅图6,在本发明的一实施例中,当调节信号PWM占空比大于设定阈值 m 时,馒头波周期 T 中的导通时间为 T_{on} ;在前半个 T_{on} 时间内,所述控制电路控制流过晶体管Q的电流达到电流最大值 I_{max} 后开始下降;在后半个 T_{on} 时间内,所述控制电路控制流过晶体管Q的电流开始上升并在最后达到电流最大值 I_{max} 。电流最大值 I_{max} 受补偿电压 V_{comp} 控制;当PWM占空比减小时,第一基准电压 V_{ref} 减小,补偿电压 V_{comp} 控制下的 I_{max} 会减小;当第一基准电压 V_{ref} 增大时,补偿电压 V_{comp} 控制下的电流最大值 I_{max} 会增大。

[0109] 在本发明的一实施例中,所述平均电流控制补偿单元2包括第一误差放大器EA1;在本发明的一实施例中,所述电流调节单元4包括第二误差放大器EA2。在本发明的一实施例中,所述平均电流控制补偿单元2还可以包括第二电容C2,所述第二电容C2耦接所述第一误差放大器EA1的输出端。当然,平均电流控制补偿单元2还可以通过其他方法实现,可以不存在这个电容或者不利用误差放大器EA实现。

[0110] 在本发明的一实施例中,所述电流调节单元4用以控制流过晶体管Q的电流的大小及时间。在本发明的一实施例中,当PWM占空比小于设定阈值 m 时,在输入电压 $V_{in}>$ 顺向电压 V_F 时,所述电流调节单元4控制流过晶体管Q的电流在半个工频周期内的平均值减小,控制晶体管Q流过电流的时间随着PWM占空比的减小而减小。当PWM占空比大于设定阈值 m 时,在输入电压 $V_{in}>$ 顺向电压 V_F 时,所述电流调节单元4控制晶体管Q始终流过电流,且流过的电流平均值随着PWM占空比的增加而增加。

[0111] 在本发明的一实施例中,流过功率晶体管(如晶体管Q)的电流包括两种状态:

[0112] 状态(1):调节信号PWM占空比 $PWM\ Duty < m$ 时(m 为阈值,即当PWM占空比为较小值时,即对应于占空比从 D_2 到0的过程),在输入电压 $V_{in}>$ 顺向电压 V_F 时,流过晶体管Q的电流不仅平均值(半个工频周期内)减小,而且晶体管Q流过电流的时间也在减小。

[0113] 状态(2):调节信号PWM占空比 $PWM\ Duty > m$ 时,在输入电压 $V_{in}>$ 顺向电压 V_F 时,晶体管Q始终流过电流,且流过的电流平均值在增加(占空比 $Duty$ 增加,平均值增加)。

[0114] 在本发明的一实施例中,功率晶体管在状态(2)时,调节信号PWM占空比 $PWM\ Duty$ 可以为100%。

[0115] 在本发明的一实施例中,功率晶体管在状态(2)时,如图6所示,馒头波周期 T 中的导通时间为 T_{on} ,当输入电压 $V_{in}>$ 顺向电压 V_F 时,流过晶体管Q的电流有如下特点(流过晶体管Q的电流呈马鞍形):①在前半个 T_{on} 时间内,流过晶体管Q的电流达到电流最大值 I_{max} 后开始下降;②在后半个 T_{on} 时间内,流过晶体管Q的电流开始上升并在最后达到电流最大值 I_{max} 。

[0116] 由于在输入电压 $V_{in}>$ 顺向电压 V_F 时,流过晶体管Q的损耗为 $(V_{in}-V_F)*I_0$,所以,符合此特点的电流减小了晶体管Q的损耗。

[0117] 另外,在本发明的一实施例中,为了保持 $\int_0^T i_o(t)dt = \frac{V_{ref}}{R}$, 电流最大值 I_{max} 受到补偿电压 V_{comp} 的控制,当 $PWM\ Duty$ 减小时,第一基准电压 V_{ref} 减小,补偿电压 V_{comp} 控制下的电流最大值 I_{max} 会减小;当比较电压 V_{ref} 增大时,则反之。这是一种实现平均电流恒定的方法,补偿电压 V_{comp} 还可以通过控制其他信号实现此目的。

[0118] 在本发明的一实施例中,功率晶体管在上述状态(1)时,流过晶体管Q的电流有如

下特点:当 $V_{in} > V_F$ 时,在 T_z 内晶体管Q保持关闭,等待 T_z 结束后,且 $V_{in} > V_F$ 时,晶体管Q开始流过电流,导通时间为 $T_{on'}$ 。或者当 $V_{in} > V_F$ 时,晶体管Q开始流过电流,导通时间 $T_{on'}$ 后,在 T_z 内晶体管Q保持关闭,等待下个周期。

[0119] 在本发明的一实施例中,在整个过程中,依然满足流过晶体管Q的平均电流与 V_{ref}/R 相等,故最后的调光曲线如图8所示。

[0120] 在一个实施例中,控制电路包括基准产生单元和电流调节单元4,基准产生单元可包括如图5所示的第一基准产生单元A、平均电流控制补偿单元2和第二基准产生单元B。在本发明的一实施例中,基准产生单元的输入端接收调节信号PWM,基准产生单元的输出端提供电流基准信号 V_{th} (即第二基准电压 V_{th}),基准产生单元在调节信号PWM的表征值如占空比小于第二阈值时间歇性地将电流基准信号 V_{th} 设置为零值,用于关断功率晶体管Q。在本发明的一实施例中,在调节信号的表征值小于该阈值时,当调节信号的表征值越小,如PWM信号占空比越小,电流基准信号 V_{th} 的零值时间越长。电流调节单元4的第一输入端耦接基准产生单元的输出端用于接收电流基准信号 V_{th} ,电流调节单元4的第二输入端耦接表征流过功率晶体管的电流的采样信号CS,电流调节单元4的输出端耦接功率晶体管Q的控制端。

[0121] 图9为本发明一实施例中第一基准产生单元的电路示意图;请参阅图9,在本发明的一实施例中,所述第一基准产生单元A包括第三电阻R3、第三电容C3;第三电阻R3的第一端耦接PWM信号,第三电阻R3的第二端耦接第三电容C3的第一端。

[0122] 在本发明的一实施例中,所述第二基准产生单元B包括第一比较器、第二比较器、乘法器、第二晶体管Q2、第三晶体管Q3、电流源、第二电容C2。所述第一比较器的正相输入端耦接输入电压 V_{in} ,第一比较器的反相输入端耦接顺向电压 V_F ,第一比较器的输出端耦接第三晶体管Q3的栅极,第三晶体管Q3的源极接地;所述电流源分别耦接所述第三晶体管Q3的漏极、第二电容C2的第一端、第二比较器的正相输入端。所述第一基准产生单元A输出补偿电压 V_{comp} ,补偿电压 V_{comp} 分别耦接所述第二比较器的反相输入端、第二晶体管Q2的漏极、乘法器的正相输入端;所述乘法器的反相输入端耦接电压 $V(t)$;所述第二比较器的输出端耦接第二晶体管Q2的栅极,第二晶体管Q2的源极接地;所述乘法器的输出端输出第二基准电压 V_{th} 。

[0123] 图10为本发明一实施例中第二基准产生单元的电路示意图;请参阅图10,在本发明的一实施例中,所述第二基准产生单元B包括第一电阻R1、第二电阻R2、第一比较器21、第二比较器22、乘法器23、第二晶体管Q2、第三晶体管Q3、电流源24、第二电容C2。在本发明的一实施例中,所述第一比较器21的正相输入端耦接输入电压 V_{in} ,第一比较器21的反相输入端耦接顺向电压 V_F ,第一比较器21的输出端耦接第三晶体管Q3的栅极,第三晶体管Q3的源极接地;所述电流源24分别耦接所述第三晶体管Q3的漏极、第二电容C2的第一端、第二比较器22的正相输入端。所述第一基准产生单元A输出补偿电压 V_{comp} ,补偿电压 V_{comp} 分别耦接第一电阻R1的第一端、所述第二比较器22的反相输入端;第一电阻R1的第二端分别耦接第二电阻R2的第一端、第二晶体管Q2的漏极、乘法器23的正相输入端;所述乘法器23的反相输入端耦接电压 $V(t)$;第二电阻R2的第二端接地;所述第二比较器22的输出端耦接第二晶体管Q2的栅极,第二晶体管Q2的源极接地;所述乘法器23的输出端输出第二基准电压 V_{th} 。第二基准电压 $V_{th} = k * V_{comp} - V(t)$,其中, $V(t) = k' * \sin(\omega t)$, ω 对应的频率与电网频率正相关, k 和 k' 为常数,从而得到马鞍形的第二基准电压 V_{th} 输出。

[0124] 在本发明的一实施例中,当PWM占空比小于设定阈值 m 时,当输入电压 $V_{in} >$ 顺向电压 V_F 时,第三晶体管 Q_3 导通,此时电流源给电容充电,电容电压 V_A 电压逐渐升高,当电容电压 V_A 大于补偿电压 V_{comp} 时,第二晶体管 Q_2 导通,此时,第二基准电压 V_{th} 为零,因此晶体管 Q 关断。

[0125] 在本发明的一实施例中,所述控制电路为一种控制芯片;如在本发明的一实施例中,所述控制电路可以是一种高效率调光线性控制芯片。

[0126] 本发明同时揭示一种驱动电路,所述驱动电路包括上述的控制电路及功率晶体管;所述控制电路耦接功率晶体管的控制端。所述驱动电路的具体驱动方式及过程可参见以上有关控制电路的相关描述。

[0127] 本发明还揭示一种LED灯系统,所述LED灯系统包括上述的驱动电路。所述LED灯系统的具体驱动方式及过程可参见以上有关控制电路及驱动电路的相关描述。

[0128] 图11为本发明一实施例中LED系统的电路示意图;请参阅图11,在本发明的一实施例中,所述LED灯系统包括至少两路LED灯;至少两路LED灯中存在不同颜色的LED灯;所述控制电路耦接至少一路LED灯,调节至少一路LED灯的电流,实现调色。

[0129] 本发明进一步揭示一种控制方法,用于控制流过功率晶体管电流,其中功率晶体管和负载串联,功率晶体管用于为负载提供驱动电流,该控制方法包括:在调光信号的表征值大于第一阈值时,调节流过功率晶体管的电流幅值;在调光信号的表征值小于第二阈值时,调节功率晶体管流过电流的时间;其中第二阈值小于等于第一阈值。

[0130] 在本发明的一实施例中,调节信号的表征值为调光信号的占空比。在本发明的一实施例中,在调光信号的占空比大于第一阈值时,调节流过功率晶体管的电流幅值,且保证功率晶体管的导通时间不变或变化幅度低于设定阈值;在调光信号的占空比小于第二阈值时,调节功率晶体管流过电流的时间,且保证流过功率晶体管的电流幅度不变或变化幅度低于设定阈值。

[0131] 图4为本发明一实施例中控制功率晶体管电流幅度及流过时间的信号波形示意图;请参阅图4,在本发明的一实施例中,在本发明的一实施例中,在调光信号的占空比大于一阈值时,调节流过功率晶体管的电流幅值,使得流过功率晶体管的电流幅值随着占空比的增大而增大;在调光信号的占空比小于二阈值时,调节功率晶体管流过电流的时间,使得功率晶体管流过电流的时间随着占空比的增大而增大。

[0132] 在本发明的一实施例中,在调节流过功率晶体管的电流幅值过程中,控制流过功率晶体管的电流幅值在功率晶体管导通后的前一部分内呈现下降趋势,后一部分导通时间内呈现上升趋势。

[0133] 在本发明的一实施例中,功率晶体管的导通时间为 T_{on} ;在调节流过功率晶体管的电流幅值过程中,控制流过功率晶体管的电流幅值在前一半导通时间 $T_{on}/2$ 内呈现下降趋势,后一半导通时间 $T_{on}/2$ 内呈现上升趋势。

[0134] 在本发明的一实施例中,当调节信号PWM占空比大于设定阈值 m 时,馒头波周期 T 中的导通时间为 T_{on} ;在前半个 T_{on} 时间内,控制流过功率晶体管的电流达到电流最大值 I_{max} 后开始下降;在后半个 T_{on} 时间内,控制流过功率晶体管的电流开始上升并在最后达到电流最大值 I_{max} 。

[0135] 在本发明的一实施例中,所述控制方法具体包括:根据接收的PWM信号输出第一基

准电压 V_{ref} ,该步骤也可省略用于直接接收一基准电压;接收采样电压 V_{cs} 和第一基准电压 V_{ref} ,经运算放大处理得到补偿电压 V_{comp} ;根据补偿电压 V_{comp} 得到第二基准电压 V_{th} ;接收采样电压 V_{cs} 和第二基准电压 V_{th} ,经运算放大处理输出控制信号至功率晶体管,以控制功率晶体管的状态。其中当补偿电压 V_{comp} 小于一阈值时,第二基准电压 V_{th} 间歇性地被设置为零值。

[0136] 图6为本发明一实施例中晶体管导通时间内流过晶体管电流的波形示意图;请参阅图6,在本发明的一实施例中,在本发明的一实施例中,当调节信号PWM占空比大于设定阈值 m 时,馒头波周期 T 中的导通时间为 T_{on} ;在前半个 T_{on} 时间内,控制流过功率晶体管的电流达到电流最大值 I_{max} 后开始下降;在后半个 T_{on} 时间内,控制流过功率晶体管的电流开始上升并在最后达到电流最大值 I_{max} 。电流最大值 I_{max} 受补偿电压 V_{comp} 控制;当PWM占空比减小时,第一基准电压 V_{ref} 减小,补偿电压 V_{comp} 控制下的 I_{max} 会减小;当第一基准电压 V_{ref} 增大时,补偿电压 V_{comp} 控制下的电流最大值 I_{max} 会增大。

[0137] 在本发明的一实施例中,负载在被驱动时具有顺向电压 V_F ,串联的晶体管和负载由输入电压 V_{in} 供电;当PWM占空比小于设定阈值 m 时,在输入电压 $V_{in} > V_F$ 时,控制流过晶体管Q的电流在半个工频周期内的平均值减小,控制晶体管Q流过电流的时间随调节信号占空比的减小而减小;当PWM占空比大于设定阈值 m 时,在输入电压 $V_{in} > V_F$ 时,控制晶体管Q始终流过电流,且流过的电流平均值随着PWM占空比的增加而增加。

[0138] 在本发明的一实施例中,负载在被驱动时具有顺向电压 V_F ,串联的晶体管和负载由输入电压 V_{in} 供电;PWM占空比小于设定阈值 m 时,当输入电压 $V_{in} > V_F$ 时,在保持关闭时间 T_z 内晶体管Q保持关闭,等待保持关闭时间 T_z 结束后,且输入电压 $V_{in} > V_F$ 时,晶体管Q开始流过电流,导通时间为 T_{on}' 。在本发明的另一实施例中,当输入电压 $V_{in} > V_F$ 时,晶体管Q开始流过电流,导通时间 T_{on}' 后,在保持关闭时间 T_z 内晶体管Q保持关闭,等待下个周期。

[0139] 在本发明的一实施例中,所述控制方法进一步包括:控制至少两路LED灯中至少一路LED灯,用于调节至少一路LED灯的电流,实现调色。

[0140] 所述控制方法的具体过程、具体实现方式可参见以上有关控制电路的相关描述,这里不做赘述。

[0141] 综上所述,本发明提出的用于控制功率晶体管的控制电路、驱动电路、LED灯系统及控制方法,可提高控制精度及效率。本发明在调节信号(如PWM信号)的表征值(如占空比)为较低值时,提升了控制精度;同时,本发明驱动电路的损耗较小,效率较高。在本发明应用于LED驱动方案中,提高了LED驱动电路的调光精度。

[0142] 以上所述实施例的各技术特征可以进行任意的组合,为使描述简洁,未对上述实施例中的各个技术特征所有可能的组合都进行描述,然而,只要这些技术特征的组合不存在矛盾,都应当认为是本说明书记载的范围。

[0143] 这里本发明的描述和应用是说明性的,并非想将本发明的范围限制在上述实施例中。这里所披露的实施例的变形和改变是可能的,对于那些本领域的普通技术人员来说实施例的替换和等效的各种部件是公知的。本领域技术人员应该清楚的是,在不脱离本发明的精神或本质特征的情况下,本发明可以以其它形式、结构、布置、比例,以及用其它组件、材料和部件来实现。在不脱离本发明范围和精神的情况下,可以对这里所披露的实施例进

行其它变形和改变。

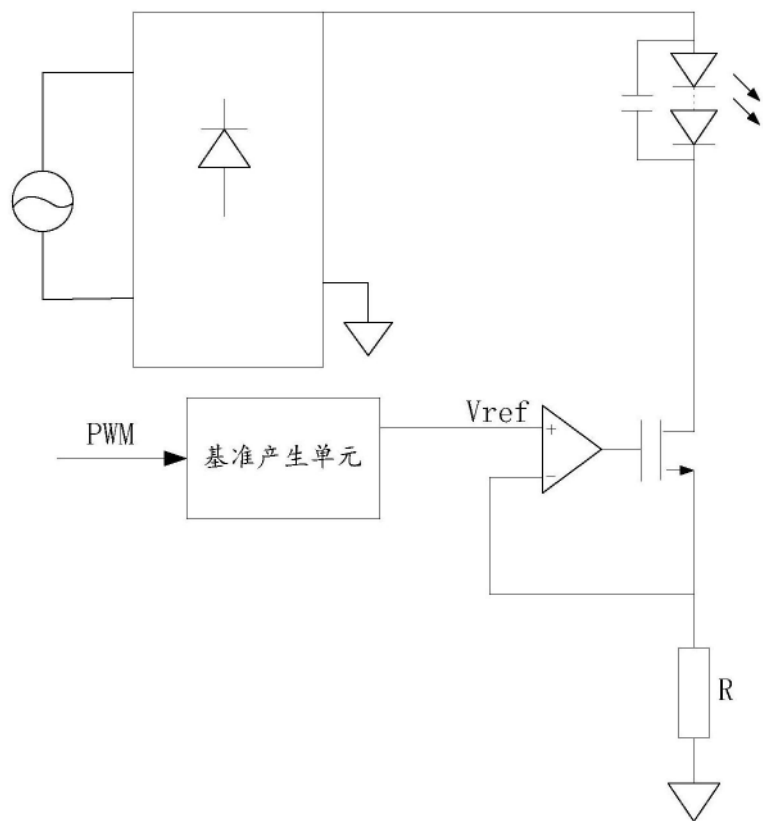


图1

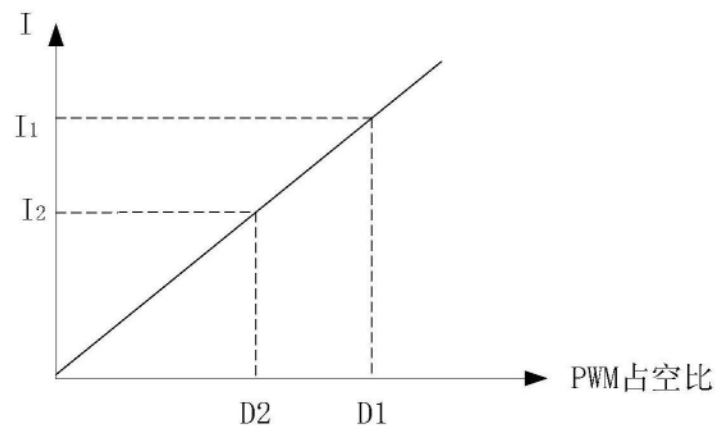


图2

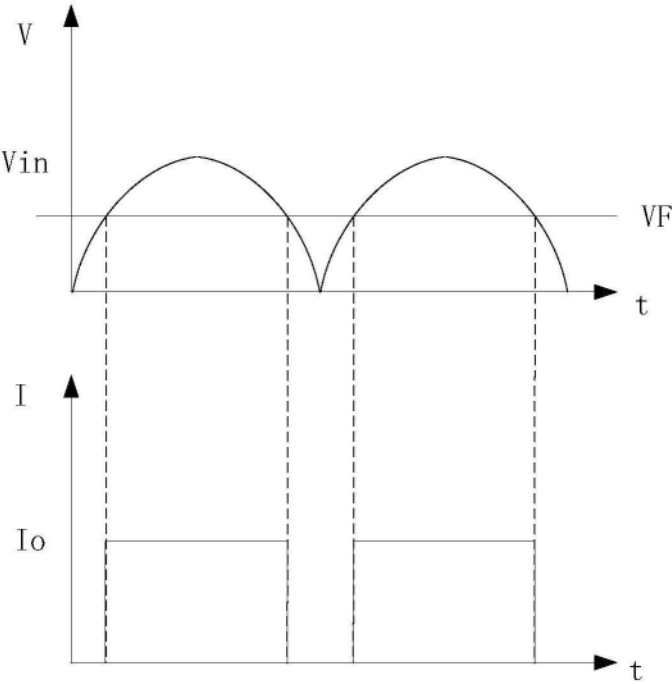


图3

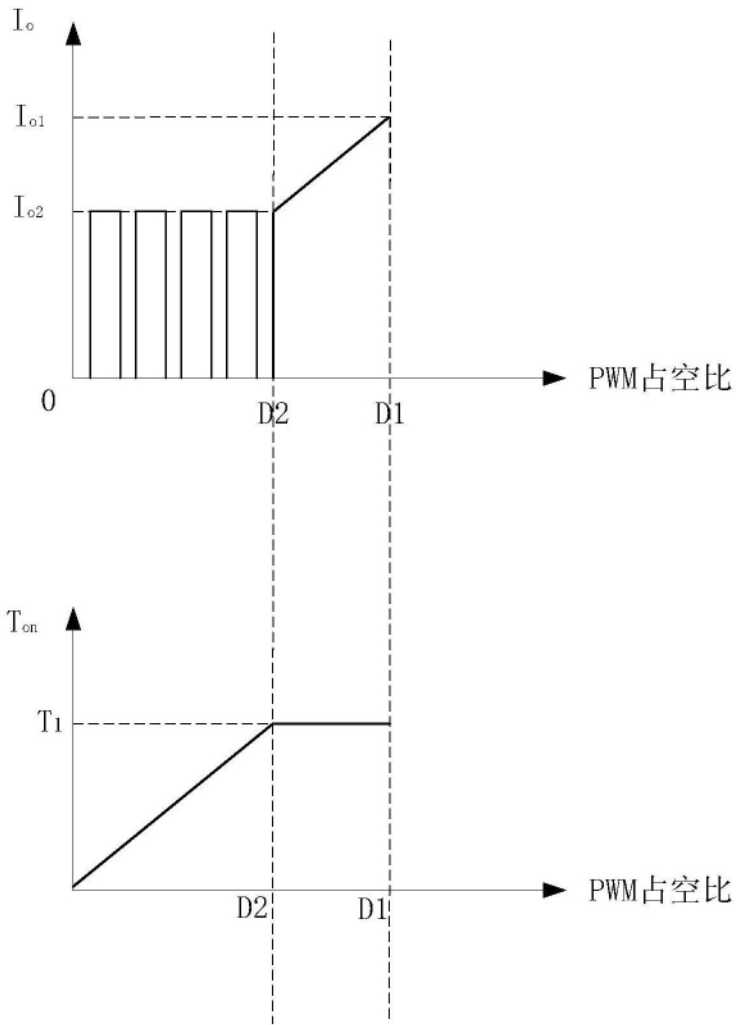


图4

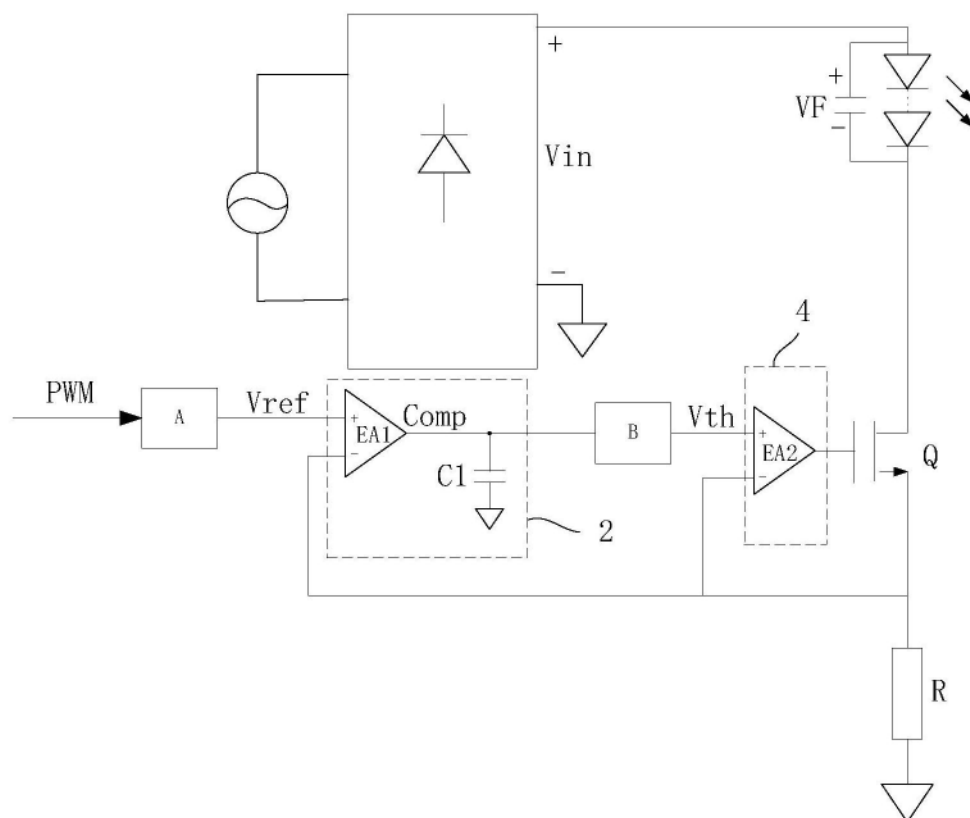


图5

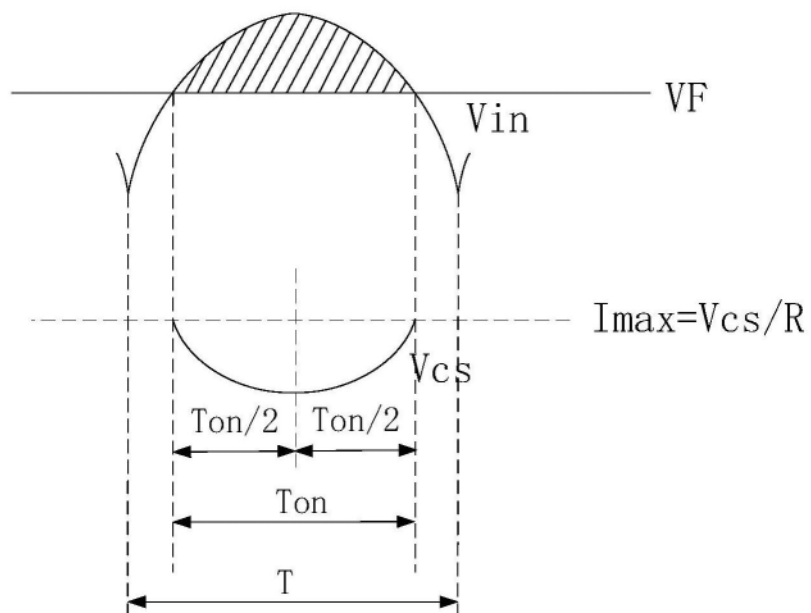


图6

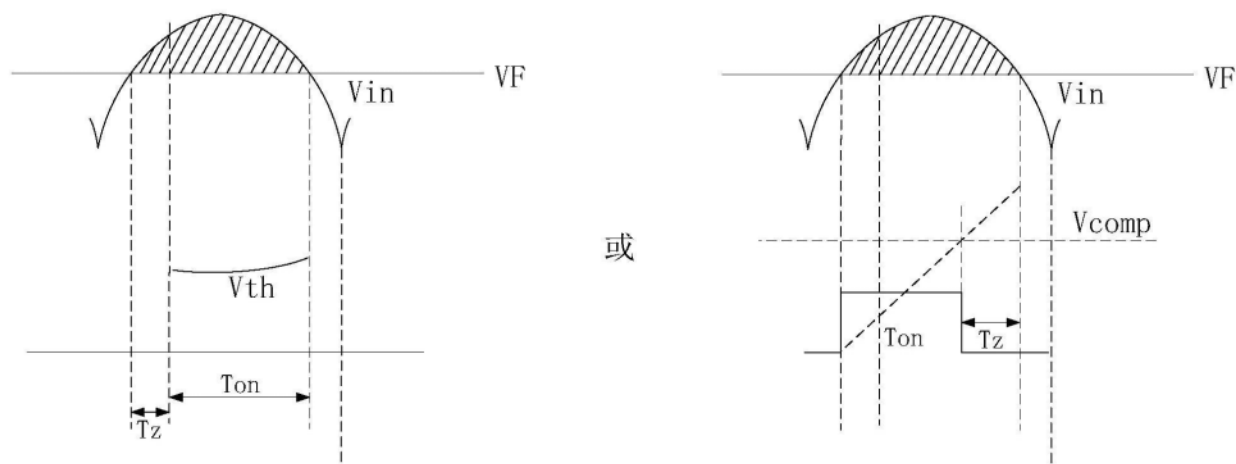


图7

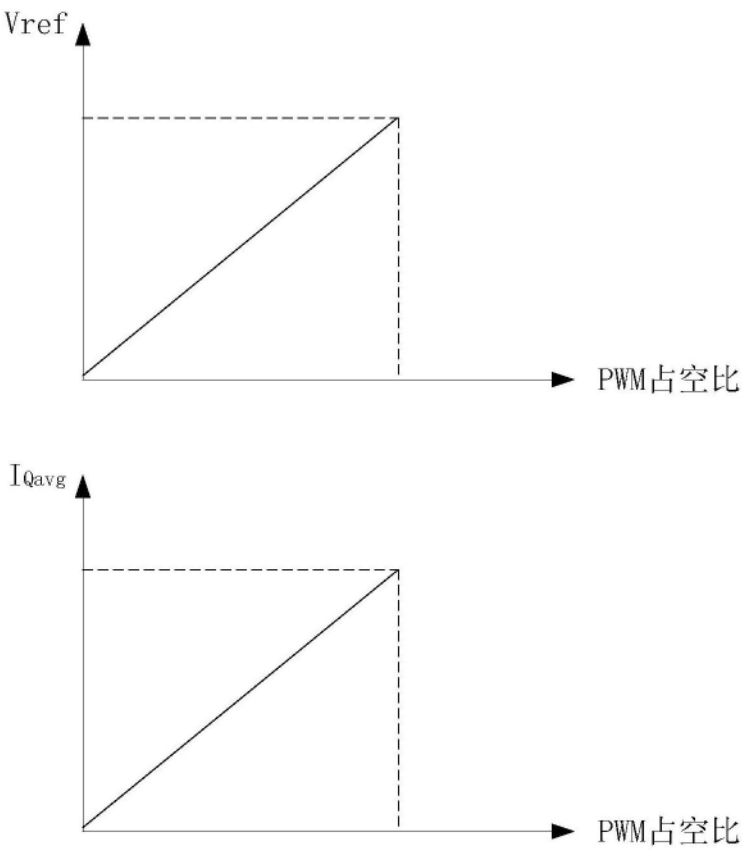


图8

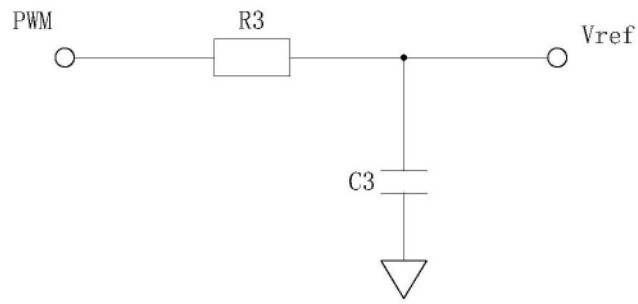


图9

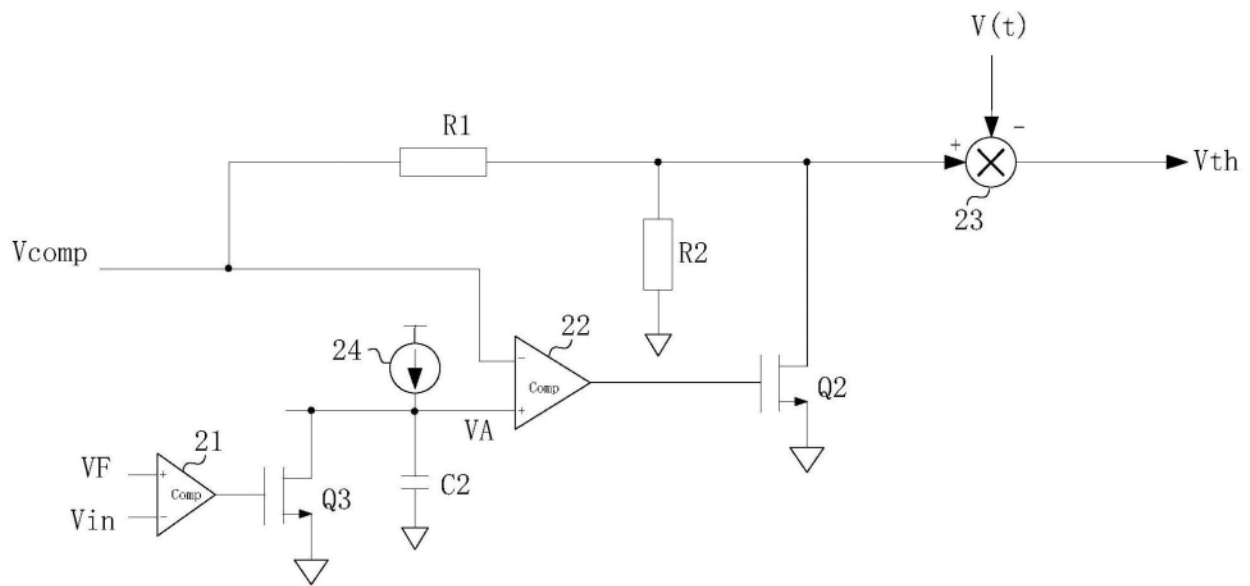


图10

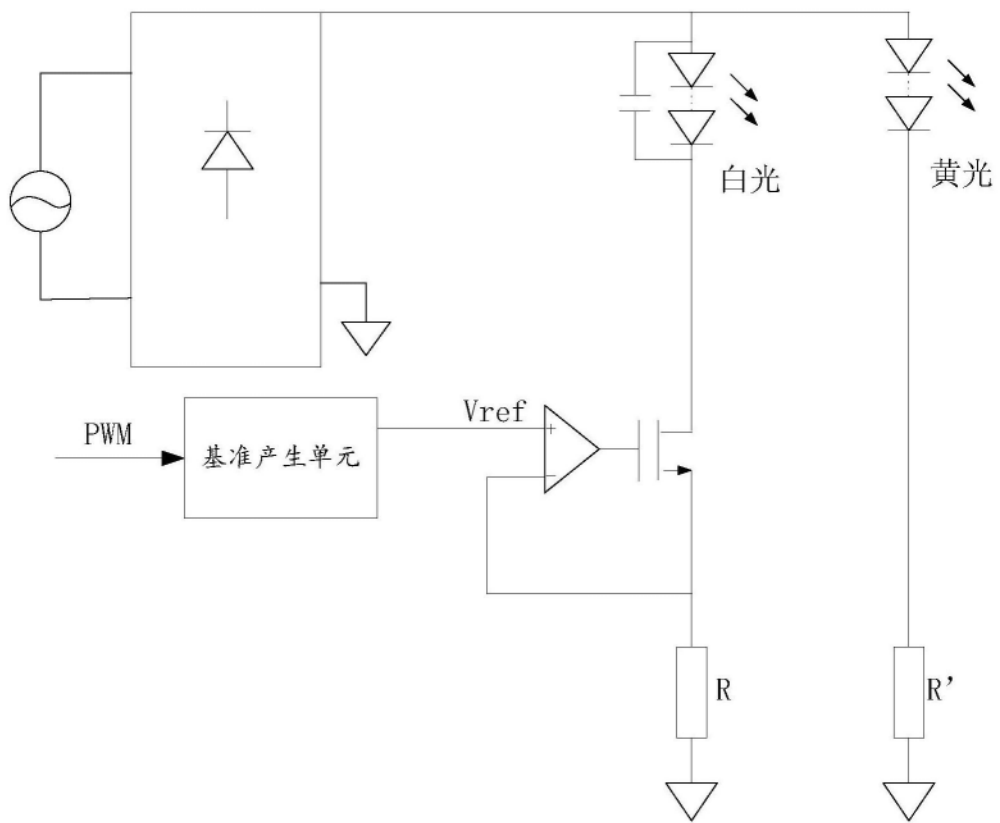


图11