

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200410060070.2

[51] Int. Cl.

H01L 23/12 (2006.01)

H01L 23/48 (2006.01)

H01L 21/50 (2006.01)

[45] 授权公告日 2009 年 4 月 29 日

[11] 授权公告号 CN 100483695C

[22] 申请日 2004.6.25

[21] 申请号 200410060070.2

[30] 优先权

[32] 2003.6.26 [33] US [31] 10/603,258

[73] 专利权人 半导体元件工业有限责任公司

地址 美国亚利桑那

[72] 发明人 詹姆斯·克纳普 刘国良 林鹏联
戈元庆

[56] 参考文献

CN1391261A 2003.1.15

CN1350703A 2002.5.22

EP0747954A2 1996.12.11

US5796591A 1998.8.18

US5937320A 1999.8.10

US5439162A 1995.8.8

审查员 刘晓燕

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 蒋旭荣

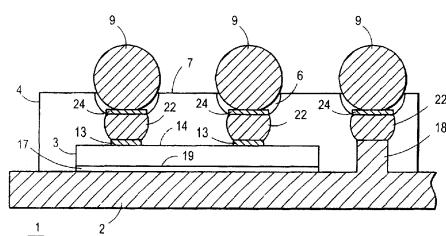
权利要求书 2 页 说明书 7 页 附图 4 页

[54] 发明名称

定向芯片固定装置和方法

[57] 摘要

一种用于形成定向芯片固定(DCA)装置(1)的方法，其包括将一个芯片(3)固定至引线框架(2)上。将导电触头(22)固定至芯片(3)上的接合片(13)以及引线框架(2)上的板层(18)上。利用密封层(4)封闭芯片(3)和板层(18)，并且在上表面(7)上形成孔(6)，以使导电触头(22)暴露。在一个实施例中，将一个掩模层(51)施加在引线框架(2)上，随后，将所述结构置于无电敷镀设备(61)中。当处于电镀设备(61)中时，注入装置(66)朝上表面(7)和孔(6)注入电镀溶液(71)，以增强隔离层(24)在导电触头(22)上的形成。随后，将焊料凸起(9)通过孔(6)固定至隔离层(24)上。



1. 一种定向芯片固定装置，其特征在于，

电子芯片有与引线框架的主表面相连的第一表面，其中所述引线框架具有从所述主表面延伸的板层，且所述板层设有用于电子芯片的第一表面的顶侧触点；以及

所述电子芯片和板层用密封层覆盖，且密封层具有一个第一孔以使与在所述电子芯片上的接合片连接的第一导电触头暴露，且密封层具有一个第二孔以使与所述板层连接的第二导电触头暴露；

在所述第一和第二导电触头上形成有隔离层；

第一焊料球附着到形成在第一导电触头上的所述隔离层上；以及
第二焊料球附着到形成在第二导电触头上的所述隔离层上。

2. 根据权利要求 1 所述的装置，其特征在于，所述隔离层包括无电镀镍。

3. 根据权利要求 1 所述的装置，其特征在于，

所述定向芯片固定装置位于电镀浴槽中以形成所述隔离层。

4. 一种用于形成电子组件的方法，其包括以下步骤：

将一个电子芯片固定至一支承基板上，

其中，所述电子芯片在外表面上包括一个接合片；

将一个导电触头固定至接合片上；

用保护层密封所述支承基板的部分、所述电子芯片和导电触头，以形成一个具有上表面的定向芯片固定装置的子组件；

在所述保护层中形成一个孔，以使导电触头暴露；

在所述支承基板的暴露部分的上方形成掩模层；

在所述导电触头上形成一个隔离层；以及

将一个焊料凸起固定至隔离层上。

5. 根据权利要求 4 所述的方法，其特征在于：所述形成隔离层的步骤包括形成一个镍隔离层。

6. 根据权利要求 4 所述的方法，其特征在于：所述形成隔离层的

步骤包括以下步骤：

将所述定向芯片固定装置的子组件置于无电敷镀浴槽中；以及朝所述孔注入电镀溶液，以在导电触头上形成所述隔离层。

7. 根据权利要求 4 所述的方法，其还包括移除掩模层的步骤。

8. 根据权利要求 4 所述的方法，其特征在于：固定导电触头的步骤包括固定一个金触头。

9. 一种用于形成定向芯片固定装置的方法，其包括以下步骤：

提供一个子组件，该组件包括一个引线框架，一个固定在引线框架上的芯片，一个形成于芯片外表面上的接合片，一个固定至接合片的导电凸起，以及一个覆盖芯片的密封层，其中，所述密封层具有一个使导电凸起暴露的孔；

将所述子组件置于无电敷镀溶液中；以及

朝所述孔注入无电敷镀溶液，以在导电凸起上形成隔离层。

10. 根据权利要求 9 所述的方法，其还包括使一个焊料凸起与隔离层结合的步骤。

定向芯片固定装置和方法

技术领域

本申请通常涉及电子装置的封装，特别涉及一种在倒扣焊芯片型电子组件中形成可靠相互连接的结构和方法。

背景技术

通常，在安装至电子系统内之前，将半导体芯片封装在装置的包装物中。装置或芯片的封装所实现的几个重要的功能包括：a) 允许使芯片连接至电子系统上的互连引线；b) 物理保护；c) 环境保护；以及d) 散热。这些功能会对芯片的制造者带来许多必须与其它因素（如成本）相平衡的设计和制造问题。

倒扣焊芯片包装为一种电子芯片的包装技术，并且已存在了 30 多年。倒扣焊芯片包装已经发展为包括许多用于撞击、固定和非充满装置 (**underfilling device**) 的材料和方法。虽然已发展了这些技术，但是，在以更高频率的使用，更紧密的空间需求、低成本和一般性的装置特性解决问题时仍存在许多困难。

用于半导体元件的目前的倒扣焊芯片包装设计包括定向芯片固定 (**DCA**) 结构。**DCA** 是指将电子芯片直接固定至如印刷电路板 (**PCB**) 这样的电路或挠性电路上。在典型的 **DCA** 结构中，将金属触头 (金触头) 固定在芯片上，随后利用钝化材料或模制合成物密封所述结构。接着，在模制合成物上形成孔，以使金属触头暴露，并且随后通过孔固定焊料球或凸起，以向密封的芯片提供触点。随后，使 **DCA** 装置上的焊料凸起固定在印刷电路板，挠性电路或下一组件上。

与目前的 **DCA** 结构相关的一个问题出现在焊料球/金属触头界面处。例如，当焊料球由铅/锡合金构成并且金属触头由金构成时，金经过一段时间后往往回融入焊料球内。这样便会在金触头和焊料球之间产生间隙，从而会导致接触不良和不耐用的接合点。接触不良和不耐用的

接合点会导致装置的可靠性和特性出现问题，

因此，需要更可靠的 DCA 结构。另外，需要能够形成更可靠的 DCA 构件的具有经济性且可重复的方法。

发明内容

根据本发明，提供一种定向芯片固定装置，电子芯片有与引线框架的主表面相连的第一表面，其中所述引线框架具有从所述主表面延伸的板层，且所述板层设有用于电子芯片的第一表面的顶侧触点；以及所述电子芯片和板层用密封层覆盖，且密封层具有一个第一孔以使与在所述电子芯片上的接合片连接的第一导电触头暴露，且密封层具有一个第二孔以使与所述板层连接的第二导电触头暴露；在所述第一和第二导电触头上形成有隔离层；第一焊料球附着到形成在第一导电触头上的所述隔离层上；以及第二焊料球附着到形成在第二导电触头上的所述隔离层上。

优选地，所述隔离层包括无电镀镍。

优选地，所述定向芯片固定装置位于电镀浴槽中；以及在所述第一导电触头和第二导电触头上形成隔离层。

根据本发明，提供一种用于形成电子组件的方法，其包括以下步骤：将一个电子芯片固定至一支承基板上，其中，所述电子芯片在外表面上包括一个接合片；将一个导电触头固定至接合片上；用保护层密封所述支承基板的部分、所述电子芯片和导电触头，以形成一个具有上表面的定向芯片固定装置的子组件；在所述保护层中形成一个孔，以使导电触头暴露；在所述支承基板的暴露部分的上方形成掩模层；在所述导电触头上形成一个隔离层；以及将一个焊料凸起固定至隔离层上。

优选地，所述形成隔离层的步骤包括形成一个镍隔离层。

优选地，所述形成隔离层的步骤包括以下步骤：将所述定向芯片固定装置的子组件置于无电敷镀浴槽中；以及朝所述孔注入电镀溶液，以在导电触头上形成所述隔离层。

优选地，还包括移除掩模层的步骤。

优选地，固定导电触头的步骤包括固定一个金触头。

根据本发明，提供一种用于形成定向芯片固定装置的方法，其包括以下步骤：提供一个子组件，该组件包括一个引线框架，一个固定在引线框架上的芯片，一个形成于芯片外表面上的接合片，一个固定至接合片的导电凸起，以及一个覆盖芯片的密封层，其中，所述密封层具有一个使导电凸起暴露的孔；将所述子组件置于无电敷镀溶液中；以及朝所述孔注入无电敷镀溶液，以在导电凸起上形成隔离层。

优选地，还包括使一个焊料凸起与隔离层结合的步骤。

附图说明

图 1 为示出了本发明的一种定向芯片固定装置的放大剖面图；

图 2-5 示出了在不同的制造阶段，图 1 中定向芯片固定装置的放大剖面图；

图 6 示出了用于形成图 1 的定向芯片固定装置的本发明设备的侧视图。

具体实施方式

概括地说，本发明提供了一种定向芯片固定（DCA）装置，其包括一个形成在导电触头和焊料凸起之间的隔离层。在一个最佳实施例中，隔离层含有镍。

另外，本发明提供了一种用于形成具有隔离层的（DCA）装置的方法。特别是，将电子芯片固定在一个引线框架上，并且将一个导电触头固定在芯片表面上的接合片。随后，将引线框架基板和电子芯片密封在例如一个模腔内。接着，在密封材料中形成孔以使导电触头暴露。随后，使隔离层附着在隔离层上。接着，将一个焊料球固定在隔离层上。

在一个最佳实施例中，通过将所述结构浸入一个无电镍敷镀浴槽中形成无电敷镀镍隔离层，迫使一股电镀溶液流体流至所述结构的表面上以增强隔离层的附着。作为可选择的方案或另外，利用搅拌增强在无电敷镀浴槽中的沉积。

结合以下的详细说明，参照附图 1-6 将能更清楚地理解本发明。为便于理解，在整个详细说明以及图 1-6 中，相同的元件或区域采用了相同的附图标记。

图 1 为本发明的定向芯片固定 (DCA) 装置 1 的放大剖面图。DCA 装置 1 包括一个引线框架或支承基板 2 以及一个电子芯片、装置或元件 3。芯片 3 包括在上侧或外表面 14 上的接合片或触点 13。利用一个模片固定层 17，将芯片 13 固定至引线框架 2 上。

引线框架 2 还包括一个板层 18，其向芯片 3 的下表面 19 提供了一个上侧或顶侧触点。当芯片 3 例如包括一个电力 MOSFET 装置时，触点 13 形成电源触点，而板层 18 形成了顶侧漏电触点或漏电触点。

DCA 装置 1 还包括固定至触点 13 上的导电凸起、球体或触头 22。在一个最佳实施例中，也将一个导电触头 22 固定在板层 18 上。

根据本发明，在触头 22 的上侧、焊接或者暴露表面上形成一个隔离层 24。隔离层 24 包括金相与触头 22 以及焊料凸起 9 相容且能防止触头 22 和焊料球 9 的元素或成分彼此相互扩散、混合或彼此融入的材料。例如，当触头 22 含有金且焊料球 9 含有铅/锡合金时，隔离层 24 最好包括一个镍层。隔离层 24 的厚度最好为大约 2 微米 ~ 大约 7 微米。通过防止导电触头 22 和焊料球 9 的成分彼此相互混合并且在相互连接结构中形成间隙或空隙，隔离层 24 提供了一种具有更可靠的相互连接结构的 DCA 装置。

DCA 装置 1 还包括一覆盖芯片 13 和板层 18 的密封材料层或保护层 4。保护层 4 具有在上侧或主表面 7 上形成的孔 6。经过孔 6 或在孔 6 中，使焊料或导电球，球体或凸起 9 结合至芯片 3 或引线框架 2 上。

图 2~5 显示了一种形成 DCA 装置 1 的理想方法。图 2 显示了在制造早期阶段的 DCA 装置 1 的放大剖面图。在该阶段，利用常规的模片固定工艺，如共晶模片固定，导电环氧树脂或软焊料处理，将芯片 3 固定在引线框架 2 上，以形成一个芯片固定层 17。例如，利用铅/锡 (Pb/Sn) 软焊料工艺固定芯片 3。

例如，芯片 3 包括一个电力 MOSFET，逻辑，传感装置，无源装置或双极装置。芯片 3 包括在上表面 14 上的接合片或触点 13。例如，接合片 13 包括铝/铝 - 硅/铝 - 硅 - 铜多层结构。含有板层 18 的引线框架 2 最好包括铜，铜合金（例如，TOMAC4，TAMAC5，2ZFROFC

或 CDA194），镀铜的铁/镍合金（例如，镀铜合金 42）或类似物。

下面，如图 3 所示，将导电触头 22 固定在接合片 13 上。在一个最佳实施例中，将导电触头 22 固定在板层 18 上。在一可选择的实施例中，将板层 18 的高度设计为与导电触头 22 和接合片 13 的高度相匹配，并且触头 22 未设置在板层 18 上。

例如，利用超声波，热压或热声焊接（thermosonic bonding）技术固定导电触头 22。例如，导电触头 22 包括金或铜。在一个实施例中，利用常规的丝焊（wiring bonding）技术，形成具有导线焊接球的导电触头 22。最好，如图 3 所示，除去导线在导线焊接球上方的任何剩余部分，仅仅留下接合片 13 和板层 18 上的导电触头 22。

作为可选择的方案，利用为了能够电和机械固定至接合片 13 和板层 18 上而被熔融处理的焊料球形成导电触头 22。在另一个实施例中，利用导电环氧树脂形成导电触头 22。最好，导电触头 22 具有大约 75 微米~大约 1,500 微米的高度。

图 4 显示了在用以形成保护层 4 的密封步骤之后以及孔 6 的形成之后的 DCA 装置 1 的放大剖视图。最好，利用常规的转移模塑（transfer molding）技术密封芯片 3 和引线框架 2。保护层 4 例如，包括一种环氧树脂酚醛基树脂。在模塑工艺之后，使密封剂 4 实现后期固化，随后利用化学刻蚀或激光燃烧技术形成孔 6，以使导电触头 22 的上表面暴露。作为可选择的方案，利用接触触头 22 的销，在模塑处理期间，在原位置处形成孔 6，以防止模塑材料覆盖触头 22 的上表面。在这一制造阶段，形成一个子组件 41。

图 5 为放大剖面图，其显示了在引线框架 2 上形成一个掩模层 51 的下一制造步骤中的 DCA 装置 1 或子组件 41。当利用无电敷镀技术涂覆隔离层 24 时，掩模层 51 能够防止导电材料沉积在引线框架 2 上。即，掩模层 51 提供了更有效的处理，从而导电材料优先沉积在孔 6 的触头 22 上，而不是沉积在引线框架 2 上。

特别是，设计人发现：当导电触头 22 包括金且引线框架 2 包括铜时，掩模层 51 最好采用可以从市场上购得的化学镀镍溶液，如 NiPlate

BP10000M, BP10000S 或 BP R (可由 Shipley-Ronan) 购得, 以便在金导电触头上实现更加理想的镍沉积率。掩模层 51 最好包括一条粘性引线框架带, 一个聚酯膜 (如 Mylar®) 或其它粘性聚合体膜。

另外, 由于在某些 DCA 装置中的孔 6 具有非常小的直径, 按照大约 0.2-0.5 毫米的宽度, 设计人发现常规的无电敷镀技术不足以形成隔离层 24。特别是, 由于沉积速率非常慢并且不一致, 因此, 简单将装置浸入无电敷镀浴槽中的常规技术是不合适的。

另外, 由于在 DCA 装置 1 处于无电敷镀溶液中时形成的双电层的作用, 因此, 在导电触头 22 上沉积隔离材料受到质疑。双电层出现在电极 (例如, 导电触头 22) 和由电荷之间的相互作用 (即, 电荷分离) 形成的电解质溶液之间的界面处。其会导致在电极表面的反向带电离子的匹配。双电层具有能阻止或减缓沉积处理的厚度。

因此, 图 6 为侧视图, 其显示了用于克服上述问题的本发明的最佳电镀设备 61。该设备 61 包括一个装有电镀溶液 71 的浴槽 63, 一个喷射、泵送或注入装置 66 以及一个搅拌或混合装置 68。当将 DCA 装置 1 置于浴槽 63 内时, 如流程线 73 所示, 通过注入装置 66, 朝孔 6 注入电镀溶液 71 或迫使电镀溶液 71 朝孔 6 流动。

注入装置 66 包括: 例如, 一个具有输入部分 77 和输出部分 78 (如虚线所示) 的泵 76, 一根歧管 79 (如虚线所示), 以及喷嘴 81。喷嘴 81 朝 DCA 装置 1 的孔 6 导引电镀溶液 71 或直接将其输送至所述孔 6。最好, 每一个喷嘴 81 均具有一个直径为大约 1~3mm 的孔, 以便能够提供连续的电镀溶液流。虽然显示了 3 个喷嘴 81, 但是, 根据被电镀的装置的特性 (如, 形状, 材料, 尺寸等), 可以使用更多或更少的喷嘴。另外, 泵 76 可以位于浴槽 63 的外部, 并且具有使泵 76 与浴槽 63 和歧管 79 结合的输入部分 77 和输出部分 78。

通过迫使电镀溶液 71 朝向孔 6 运动, 注入装置 61 有助于避免孔的小尺寸对隔离层 24 形成的影响。另外, 注入装置 61 的功能在于减小双电层的厚度, 从而能够增大在导电触头 22 附近的区域 (即, 电镀溶液 71 和导电触头 22 之间的界面层)、沉积在导电触头 22 上的材料 (例如,

镍)的浓度梯度。其本身又会增加隔离层 24 的生长速度。

如图 6 所示, 电镀装置 61 可选择地或还包括一个搅拌装置 68。搅拌装置 68 包括: 例如, 一个机械搅拌装置, 一个电磁搅拌装置或者类似装置。搅拌装置 68 能够起到按流程线 86 所示搅拌电镀溶液 71 的功能, 并且还能够在隔离层 24 的形成期间增大沉积速率(如图 1 所示)。

为了提供均匀的隔离层 24(如图 1 所示), 例如, 在电镀期间, 使电镀溶液 71(例如, 可以从 Shipley-Ronan 购得的 NiPlate BP10000M; BP10000S 或 BP R)保持在大约 85~95 摄氏度的处理温度。另外, 注入装置 66 最好能够提供大约 19~38 升/分钟的电镀溶液 71 的流速。另外, 搅拌装置 68 以每分钟大约 80~100 转(rpm)的转速转动。上面的参数, 消耗品以及条件能够例如使镍的生长率达到大约 0.25 微米/分钟。

虽然已描述了无电敷镀工艺, 但是当芯片 3(均在图 1 中示出)包括一个在电镀期间能够使电流通过或导引电流的装置时, 可以将电解电镀技术应用于形成隔离层 24。例如, 当芯片 3 包括一个二极管装置(该装置在电镀期间, 能够以向前的偏压方式导引电流)时, 可以使用电解电镀技术。

因此, 显然, 根据本发明, 已提供了一种改进的 DCA 装置结构, 其具有形成于导电触头和焊料凸起之间的隔离层。所述隔离层能够防止导电触头和焊料凸起的成分相互混合, 从而能够避免空隙和间隙的形成。其改进了相互连接的整体性和装置的特性和可靠性。另外, 已披露了用于形成隔离层和具有经济性的可重复的方法和设备, 其能够克服常规无电敷镀技术的缺点。

虽然参照特定的实施例对本发明进行了说明, 但是, 应理解: 本发明不应局限于这些说明性实施例中。本领域技术人员应认识到: 在不脱离本发明范围的情况下, 可以作出改进和变形。因此, 应理解: 本发明应包括所有落入权利要求保护范围内的改进和变形。

图 1

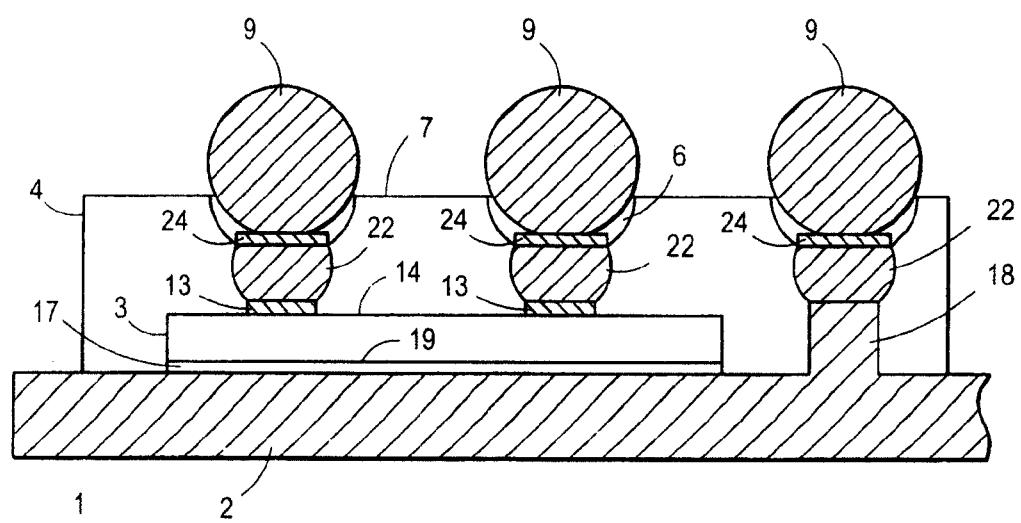


图 2

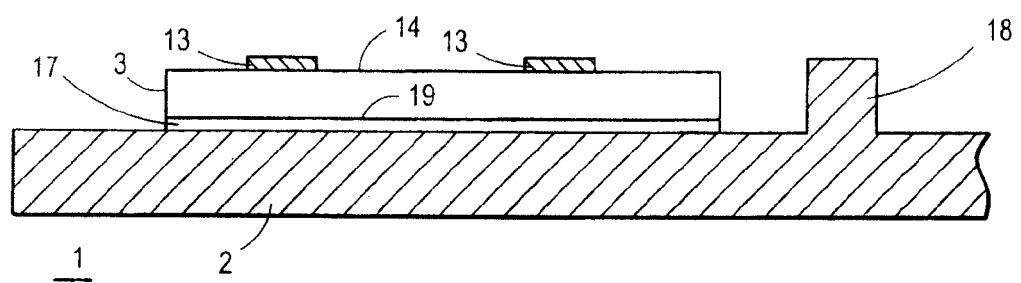


图 3

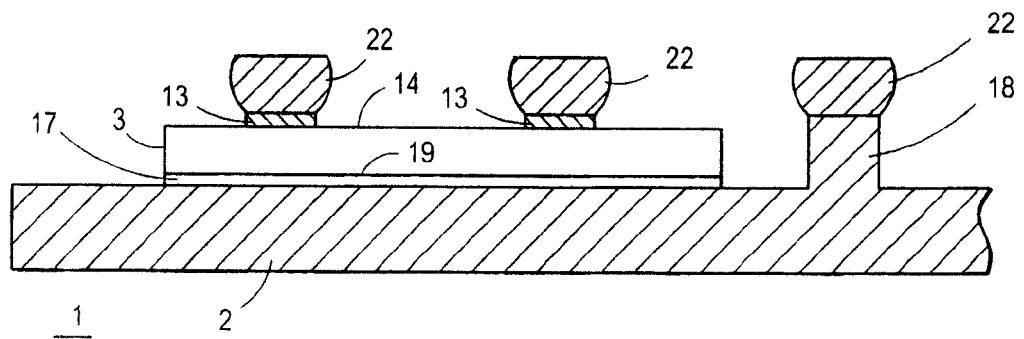


图 4

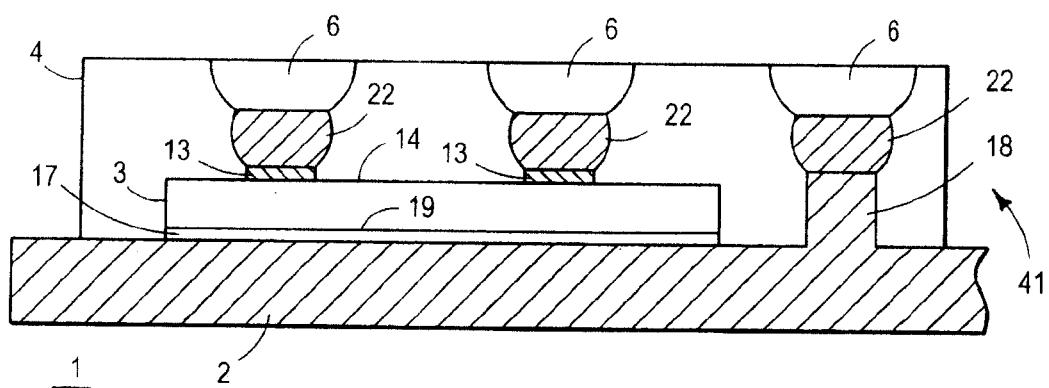


图 5

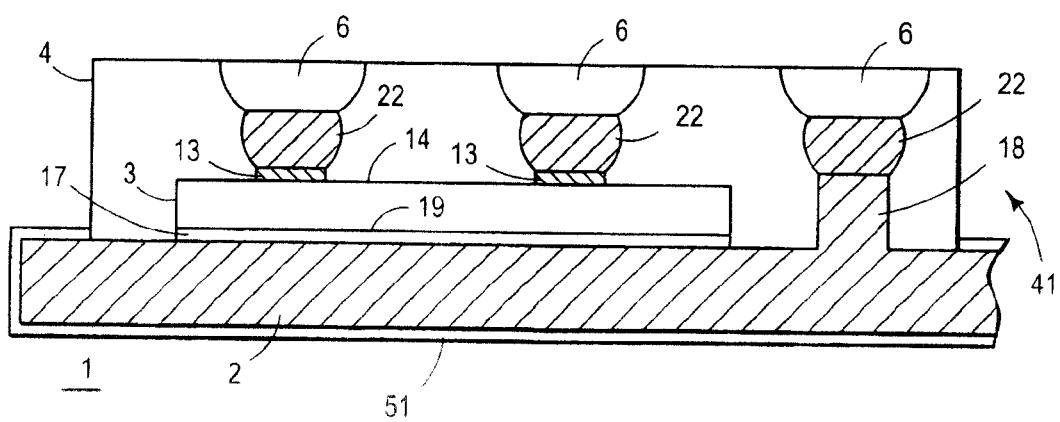


图 6

