

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-127224  
(P2016-127224A)

(43) 公開日 平成28年7月11日(2016.7.11)

(51) Int.Cl.

HO1L 21/3213 (2006.01)  
 HO1L 21/768 (2006.01)  
 HO1L 21/3205 (2006.01)  
 HO1L 23/532 (2006.01)  
 HO1L 27/146 (2006.01)

F 1

HO1L 21/88  
 HO1L 21/88  
 HO1L 27/14  
 HO1L 21/302

C  
 R  
 A  
 105A

テーマコード(参考)

4M118  
 5FO04  
 5FO33

審査請求 未請求 請求項の数 12 O L (全 21 頁) 最終頁に続く

(21) 出願番号

特願2015-2052 (P2015-2052)

(22) 出願日

平成27年1月8日(2015.1.8)

(71) 出願人

000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号

(74) 代理人

100094112  
 弁理士 岡部 謙  
 100096943  
 弁理士 白井 伸一  
 100101498  
 弁理士 越智 隆夫  
 100107401  
 弁理士 高橋 誠一郎  
 100106183  
 弁理士 吉澤 弘司  
 100128668  
 弁理士 斎藤 正巳

最終頁に続く

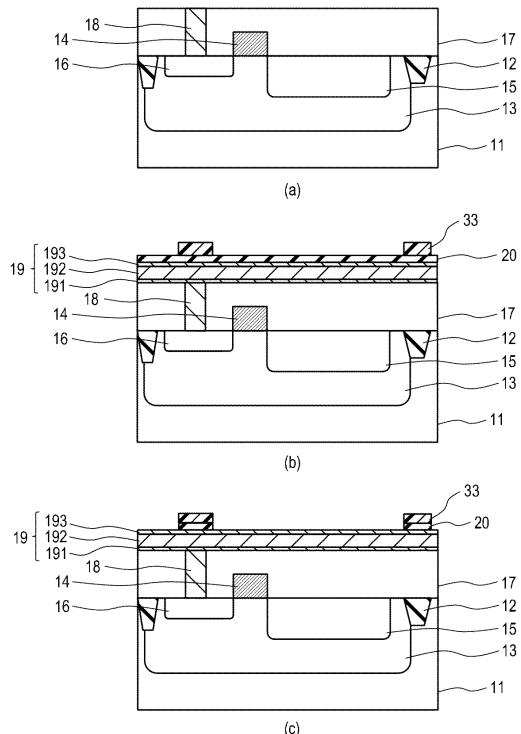
(54) 【発明の名称】半導体装置及び半導体装置の製造方法

## (57) 【要約】

【課題】金属配線の微細加工を実現するとともに、配線ショートの発生を抑制することができる半導体装置および半導体装置の製造方法を提供する。

【解決手段】導電層192と導電層192上のバリアメタル層193とを有する積層膜を形成する工程と、バリアメタル層193上にハードマスク層20を形成する工程と、ハードマスク層20上にレジスト33をパターニングする工程と、パターニングされたレジスト33をマスクとしてハードマスク層20をドライエッチングしパターニングする工程と、ハードマスク層20のパターニング後、バリアメタル層193の表面を洗浄液で洗浄する工程と、パターニングされたハードマスク層20をマスクとして積層膜をドライエッチングする工程とを有し、ハードマスク層20のパターニングでは、バリアメタル層193がプロセスガスに曝された状態においては、プロセスガスの総流量に対する酸化ガスの流量の比率を1%未満とする。

【選択図】図3



**【特許請求の範囲】****【請求項 1】**

アルミニウムを主成分とする導電層と、前記導電層上に形成されたバリアメタル層とを有する積層膜を形成する工程と、

前記バリアメタル層上にハードマスク層を形成する工程と、

前記ハードマスク層上にレジストをパターニングする工程と、

パターニングされた前記レジストをマスクとして前記ハードマスク層をドライエッチングし、前記ハードマスク層をパターニングする工程と、

前記ハードマスク層をパターニングする工程の後、前記バリアメタル層の表面を洗浄液で洗浄する工程と、

前記バリアメタル層の表面を洗浄する工程の後、パターニングされた前記ハードマスク層をマスクとして前記積層膜をドライエッチングする工程と

を有し、

前記ハードマスク層をパターニングする工程では、前記バリアメタル層がプロセスガスに曝された状態においては、前記プロセスガスの総流量に対する酸化ガスの流量の比率を1%未満としてドライエッチングすることを特徴とする半導体装置の製造方法。

**【請求項 2】**

前記ハードマスク層をパターニングする工程では、前記バリアメタル層が前記プロセスガスに曝された状態においては、前記プロセスガスの総流量に対する前記酸化ガスの流量の前記比率を0%としてドライエッチングすることを特徴とする請求項1記載の半導体装置の製造方法。

**【請求項 3】**

前記バリアメタル層の表面を洗浄する工程の後、前記積層膜をドライエッチングする工程の前に、前記バリアメタル層の表面を二流体洗浄により洗浄する工程を有することを特徴とする請求項1又は2に記載の半導体装置の製造方法。

**【請求項 4】**

前記酸化ガスは酸素ガスであることを特徴とする請求項1乃至3のいずれか1項に記載の半導体装置の製造方法。

**【請求項 5】**

前記バリアメタル層の表面を前記洗浄液で洗浄する工程では、前記洗浄液により前記バリアメタル層の一部をウェットエッチングすることを特徴とする請求項1乃至4のいずれか1項に記載の半導体装置の製造方法。

**【請求項 6】**

前記レジストをパターニングする工程の前に、前記バリアメタル層上に反射防止層を形成する工程を有し、

前記レジストをパターニングする工程では、前記反射防止層上に形成された前記レジストをパターニングし、

前記レジストをパターニングする工程の後、前記ハードマスク層をパターニングする工程の前に、前記反射防止層をドライエッチングする工程を有することを特徴とする請求項1乃至5のいずれか1項に記載の半導体装置の製造方法。

**【請求項 7】**

前記反射防止層の厚さをA(nm)、前記反射防止層のエッチングレートをB(nm/分)としたとき、前記反射防止層をドライエッチングする工程を行う時間C(分)は、C(A/B) × 1.5を満足することを特徴とする請求項6記載の半導体装置の製造方法。

**【請求項 8】**

前記反射防止層をドライエッチングする工程では、酸素ガスを用いて前記反射防止層をドライエッチングすることを特徴とする請求項6又は7に記載の半導体装置の製造方法。

**【請求項 9】**

前記積層膜をドライエッチングする工程の後、前記積層膜上に前記ハードマスク層を残

10

20

30

40

50

したまま、前記積層膜を含む表面上に層間絶縁層を形成する工程を有することを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 1 0】

前記ハードマスク層をパターニングする工程では、 $\text{CF}_4$ 、 $\text{CHF}_3$  及び  $\text{C}_4\text{F}_8$  のうちの少なくとも 1 つを含むガスを前記プロセスガスに用いて、前記ハードマスク層をドライエッチングすることを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 1 1】

アルミニウムを主成分とする導電層と、前記導電層上に形成されたバリアメタル層とを有する金属配線と、

10

前記バリアメタル層上に形成されたハードマスク層とを有し、

前記ハードマスク層の下面の幅が、前記バリアメタル層の上面の幅よりも広く、

前記バリアメタル層の下面の幅が、前記バリアメタル層の上面の幅よりも広いことを特徴とする半導体装置。

【請求項 1 2】

前記バリアメタル層の下面の幅が、前記ハードマスク層の下面の幅よりも広いことを特徴とする請求項 1 1 記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、積層構造の金属配線を有する半導体装置及び半導体装置の製造方法に関するものである。

20

【背景技術】

【0 0 0 2】

従来、LSI 等に用いる半導体装置では、アルミニウムを用いた積層構造の金属配線を微細加工することで、金属配線におけるライン & スペースの縮小が行われてきた。微細加工の方法としては、ハードマスクをマスクとして金属配線となる積層膜のドライエッチングを行うハードマスクプロセスが知られている。

【0 0 0 3】

しかしながら、ハードマスクプロセスにおける不具合として、ハードマスクを形成する際に生じるパターン欠陥が問題となっている。このパターン欠陥は、上記ハードマスクの形成時に、本来ハードマスクが形成されない領域に堆積物や反応生成物が形成されることにより生じるものである。これら堆積物や反応生成物は、被エッチング材料である積層膜のエッチングを妨げるため、形成される金属配線における配線ショートの原因となる。その原因となる堆積物や反応生成物は、ハードマスクのエッチングやその後の洗浄工程にて生じるものと考えられている。

30

【0 0 0 4】

これに対して、特許文献 1 には、ハードマスクを形成する工程の後に、最上部が窒化チタン層により構成される下地層及びハードマスクの露出部分を、フッ素を含まない洗浄液を用いて洗浄する工程を有する電子デバイスの製造方法が記載されている。特許文献 1 によれば、フッ素を含まない洗浄液を用いて洗浄することにより、窒化チタン層中のチタンとフッ素との反応生成物からなる堆積物の発生を抑制することが可能であるとされている。

40

【先行技術文献】

【特許文献】

【0 0 0 5】

【特許文献 1】特開 2001-210648 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 6】

50

しかしながら、上記特許文献1によれば、チタンとフッ素との反応生成物を低減させることができるとしても、一方で、特許文献1では、その他の反応生成物について言及されていない。具体的には、特許文献1では、ハードマスクのドライエッティングに酸素を含む反応ガスを用いており、また、窒化チタン層が露出してからのオーバーエッティング量についても言及がない。したがって、チタンと酸素との反応生成物が生じる場合があると考えられる。チタンと酸素との反応生成物が生じた場合も、金属配線となる積層膜のエッティングが反応生成物により妨げられ、これにより、配線ショートが発生するおそれがある。

#### 【0007】

本発明の目的は、金属配線の微細加工を実現するとともに、配線ショートの発生を抑制することができる半導体装置及び半導体装置の製造方法を提供することにある。

10

#### 【課題を解決するための手段】

#### 【0008】

上記課題に鑑み、本発明の一観点による半導体装置の製造方法は、アルミニウムを主成分とする導電層と、前記導電層上に形成されたバリアメタル層とを有する積層膜を形成する工程と、前記バリアメタル層上にハードマスク層を形成する工程と、前記ハードマスク層上にレジストをパターニングする工程と、パターニングされた前記レジストをマスクとして前記ハードマスク層をドライエッティングし、前記ハードマスク層をパターニングする工程と、前記ハードマスク層をパターニングする工程の後、前記バリアメタル層の表面を洗浄液で洗浄する工程と、前記バリアメタル層の表面を洗浄する工程の後、パターニングされた前記ハードマスク層をマスクとして前記積層膜をドライエッティングする工程とを有し、前記ハードマスク層をパターニングする工程では、前記バリアメタル層がプロセスガスに曝された状態においては、前記プロセスガスの総流量に対する酸化ガスの流量の比率を1%未満としてドライエッティングすることを特徴とする。

20

#### 【0009】

また、本発明の他の観点による半導体装置は、アルミニウムを主成分とする導電層と、前記導電層上に形成されたバリアメタル層とを有する金属配線と、前記バリアメタル層上に形成されたハードマスク層とを有し、前記ハードマスク層の下面の幅が、前記バリアメタル層の上面の幅よりも広く、前記バリアメタル層の下面の幅が、前記バリアメタル層の上面の幅よりも広いことを特徴とする。

30

#### 【発明の効果】

#### 【0010】

本発明によれば、金属配線の微細加工を実現するとともに、配線ショートの発生を抑制することができる。

#### 【図面の簡単な説明】

#### 【0011】

【図1】本発明の第1の実施形態に係る半導体装置を示す概略断面図である。

【図2】本発明の第1の実施形態に係る半導体装置における金属配線を示す概略断面図である。

【図3】本発明の第1の実施形態に係る半導体装置の製造方法を示す工程断面図(その1)である。

40

【図4】本発明の第1の実施形態に係る半導体装置の製造方法を示す工程断面図(その2)である。

【図5】本発明の第1の実施形態に係る半導体装置の製造方法を示す工程断面図(その3)である。

【図6】本発明の第1の実施形態に係る半導体装置の製造方法における第1の金属配線の形成工程を示すフローチャートである。

【図7】ハードマスク層のパターニング後における反応生成物を示す概略断面図である。

【図8】本発明の第3の実施形態に係る半導体装置の製造方法における第1の金属配線の形成工程を示すフローチャートである。

【図9】ウェットエッティングにより反応生成物が十分にリフトオフされていない状態を示

50

す概略断面図である。

【図10】本発明の第4の実施形態に係る半導体装置の製造方法におけるB A R Cを除去する工程を説明する概略断面図である。

【図11】本発明の第5の実施形態に係る半導体装置における金属配線を示す概略断面図である。

【図12】本発明の第6の実施形態に係る半導体装置を示す概略図である。

【発明を実施するための形態】

【0012】

[第1の実施形態]

本発明の第1の実施形態に係る半導体装置及び半導体装置の製造方法について図面を参照して説明する。第1乃至第5の実施形態の各実施形態で説明する半導体装置は例えば固体撮像装置であるが、本発明の半導体装置は、固体撮像装置に限定されるものではなく、金属配線を有する半導体装置であればよい。なお、本発明の半導体装置の一例である固体撮像装置の画素配列領域及び周辺領域を含む全体構成については後述する。

【0013】

まず、本実施形態に係る半導体装置の断面構成について図1及び図2を用いて説明する。図1は、本実施形態に係る半導体装置を示す概略断面図である。図2は、本実施形態に係る半導体装置における金属配線を示す概略断面図である。

【0014】

図1に示すように、半導体基板である例えばシリコン基板11には、素子領域を画定する、STIやLOCOSなどの絶縁体からなる素子分離部12が形成されている。素子領域のシリコン基板11内には、ウェル拡散層13が形成されている。

【0015】

シリコン基板11のウェル拡散層13が形成された領域上には、ゲート絶縁膜を介してゲート電極14が形成されている。ゲート電極14は、例えばポリシリコンよりなるポリシリコンゲートである。また、ゲート電極14の両側のウェル拡散層13内には、フォトダイオードを構成するフォトダイオード拡散層15、及びソース／ドレイン拡散層16がそれぞれ形成されている。

【0016】

シリコン基板11上には、層間絶縁層17が形成されている。層間絶縁層17には、ソース／ドレイン拡散層16に達するコンタクトホールが形成されており、このコンタクトホールには、ソース／ドレイン拡散層16に電気的に接続されたコンタクトプラグ18が埋め込まれている。

【0017】

層間絶縁層17上には、第1の金属配線19が形成されている。第1の金属配線19は、積層構造を有し、例えば、バリアメタル層191と、導電層192と、バリアメタル層193とが順次積層されてなる積層膜により構成されている。バリアメタル膜191は、例えば、チタン層と窒化チタン層とが順次積層されてなる積層膜により構成されている。また、導電層192はアルミニウムを主成分としており、例えば、アルミニウム層又はAlCu合金層等のアルミニウム合金層により構成されている。また、導電層上のバリアメタル層193は、例えば、チタン層と窒化チタン層とが順次積層されてなる積層膜により構成されている。なお、バリアメタル層191、193は、チタン層を含まず、窒化チタン層により構成されていてもよい。バリアメタル層191、193は、アルミニウム層又はアルミニウム合金層により構成される導電層192の材料が周囲の部材、例えばコンタクトプラグ18やビアプラグ22に拡散するのを抑制するためのものである。

【0018】

第1の金属配線19は、コンタクトプラグ18を介して、ソース／ドレイン拡散層16に電気的に接続されている。第1の金属配線19のバリアメタル層193上には、ハードマスクとして機能する絶縁層であるハードマスク層20が形成されている。なお、バリアメタル層上のハードマスク層20は、後述するように、第1の金属配線19をパターニン

10

20

30

40

50

グするためのドライエッティングにおいてハードマスクとして用いられたものである。

【0019】

第1の金属配線19が形成された層間絶縁層17上には、層間絶縁層21が形成されている。層間絶縁層21及びハードマスク層20には、第1の金属配線19に達するスルーホールが形成されており、このスルーホールには、第1の金属配線19に電気的に接続されたビアプラグ22が埋め込まれている。

【0020】

層間絶縁層21上には、第2の金属配線23が形成されている。第2の金属配線23は、積層構造を有し、例えば、バリアメタル層231と、導電層232と、バリアメタル層233とが順次積層されてなる積層膜により構成されている。バリアメタル層231は、例えば、チタン層と窒化チタン層とが順次積層されてなる積層膜により構成されている。また、導電層232はアルミニウムを主成分としており、例えば、アルミニウム層又はAlCu合金層等のアルミニウム合金層により構成されている。また、導電層上のバリアメタル層233は、例えば、チタン層と窒化チタン層とが順次積層されてなる積層膜により構成されている。なお、バリアメタル層231、233は、チタン層を含まず、窒化チタン層により構成されていてもよい。バリアメタル層231、233は、アルミニウム層又はアルミニウム合金層により構成される導電層232の材料が周囲の部材、例えばビアプラグ22やビアプラグ26に拡散するのを抑制するためのものである。

10

【0021】

第2の金属配線23は、ビアプラグ22を介して、第1の金属配線19に電気的に接続されている。第2の金属配線23のバリアメタル層233上には、ハードマスクとして機能する絶縁層であるハードマスク層24が形成されている。なお、バリアメタル層上のハードマスク層24は、後述するように、第2の金属配線23をパターニングするためのドライエッティングにおいてハードマスクとして用いられたものである。

20

【0022】

第2の金属配線23が形成された層間絶縁層21上には、層間絶縁層25が形成されている。層間絶縁層25及びハードマスク層24には、第2の金属配線23に達するスルーホールが形成されており、このスルーホールには、第2の金属配線23に電気的に接続されたビアプラグ26が埋め込まれている。

30

【0023】

層間絶縁層25上には、第3の金属配線27が形成されている。第3の金属配線27は、アルミニウム層又はAlCu合金層等のアルミニウム合金層により構成されている。なお、第3の金属配線27は、第1及び第2の金属配線19、23と同様に、バリアメタル層を有する積層膜により構成されていてもよい。第3の金属配線27は、ビアプラグ26を介して、第2の金属配線23に電気的に接続されている。

【0024】

第3の金属配線27が形成された層間絶縁層25上には、層間絶縁層28が形成されている。層間絶縁層28には、第3の金属配線27に達するスルーホールが形成されており、このスルーホールには、第3の金属配線27に電気的に接続されたビアプラグ29が埋め込まれている。

40

【0025】

層間絶縁層28上には、ボンディングパッドを含む第4の金属配線30が形成されている。第4の金属配線30は、アルミニウム層又はAlCu合金層等のアルミニウム合金層により構成されている。なお、第4の金属配線30は、第1及び第2の金属配線19、23と同様に、バリアメタル層を有する積層膜により構成されていてもよい。第4の金属配線30は、ビアプラグ29を介して、第3の金属配線27に電気的に接続されている。

【0026】

第4の金属配線30が形成された層間絶縁層28上には、保護絶縁膜31が形成されている。保護絶縁膜31には、第4の金属配線30のボンディングパッドに達する開口部32が形成されている。保護絶縁膜31は窒化シリコンなどからなる。

50

## 【0027】

なお、上記の層間絶縁層17、ハードマスク層20、24、層間絶縁層21、25、28としては、例えば、BPSG (Boro-Phospho Silicate Glass)層、酸化シリコン層等の絶縁層を用いることができる。また、保護絶縁膜31としては、例えば、窒化シリコン層や酸窒化シリコン層、酸化シリコン層等の単層または複層の絶縁膜を用いることができる。

## 【0028】

続いて、本実施形態に係る半導体装置における金属配線の具体的構造について図2を用いて説明する。図2は、本実施形態に係る半導体装置における金属配線を示す概略断面図であり、具体的には、第1の金属配線19の断面構造を示している。

10

## 【0029】

図2に示すように、層間絶縁層17上に形成された第1の金属配線19は、バリアメタル層191と、バリアメタル層191上に形成された導電層192と、導電層192上に形成されたバリアメタル層193とを有している。また、第1の金属配線19のバリアメタル層193上には、ハードマスク層20が形成されている。

## 【0030】

第1の金属配線19の上側のバリアメタル層193は、少なくともその上部において上面側から下面側に向かって徐々に幅広となるテーパ形状を有している。また、バリアメタル層193上のハードマスク層20も、少なくともその上部において上面側から下面側に向かって徐々に幅広となるテーパ形状を有している。

20

## 【0031】

ここで、ハードマスク層20の下面の幅をa (nm)、バリアメタル層193の上面の幅をb (nm)、バリアメタル層193の下面の幅をc (nm)とする。ハードマスク層20及びバリアメタル層193は、これらの幅a、b、及びcが次の大小関係を満足する構造的な特徴を有している。

$$a > b, \text{かつ} c > b$$

## 【0032】

すなわち、ハードマスク層20の下面の幅aが、バリアメタル層193の上面の幅bよりも広くなっている。さらに、バリアメタル層193の下面の幅cが、バリアメタル層193の上面の幅bよりも広くなっている。

30

## 【0033】

上記図2に示す構造的な特徴は、ハードマスク層20をパターニングするためのドライエッチング後のウェットエッチングの際に生じたものである。すなわち、この構造的な特徴は、ハードマスク層20が除去されて露出したバリアメタル層193の上部の一部がウェットエッチングされて除去されるとともに、バリアメタル層193に対してサイドエッチングが入ることによるものである。後述するように、バリアメタル層193の上部の一部を除去することで、反応生成物やエッチング残渣を含む異物を効率よく除去することができ、配線工程における歩留りを改善することができる。

## 【0034】

なお、図2には第1の金属配線19の断面構造を示したが、第2の金属配線23も、ハードマスク層24及びバリアメタル層233に関し、第1の金属配線19と同様の構造的な特徴を有している。

40

## 【0035】

次に、本実施形態に係る半導体装置の製造方法について図3乃至図6を用いて説明する。図3乃至図5は、本実施形態に係る半導体装置の製造方法を示す工程断面図である。図6は、本実施形態に係る半導体装置の製造方法における第1の金属配線の形成工程を示すフローチャートである。

## 【0036】

なお、以下の説明においては、簡略化のために金属配線の製造方法の要部を中心に説明するが、記載のない部分については通常の固体撮像装置の製造方法により形成されるもの

50

とする。

【0037】

まず、図3(a)に示すように、シリコン基板11に、素子分離部12を形成し、素子分離部12により素子領域を画定する。また、素子領域のシリコン基板11内に、ウェル拡散層13を形成する。また、ウェル拡散層13が形成されたシリコン基板11上に、ゲート絶縁層を介してゲート電極14を形成する。また、ゲート電極14の両側のウェル拡散層13内に、フォトダイオード拡散層15、ソース/ドレイン拡散層16を形成する。次いで、シリコン基板11上に、層間絶縁層17を形成する。層間絶縁層17には、ソース/ドレイン拡散層16に達するコンタクトホールを開口した後、このコンタクトホールに埋め込まれたコンタクトプラグ18を形成する。なお、これら図3(a)に示す各部の形成には、一般的な半導体装置の製造プロセスを用いることができる。

【0038】

次に、次工程の第1の金属配線19の形成工程について詳細に説明をする。説明に際しては、図6に示すフローチャートをさらに参照する。

【0039】

まず、層間絶縁層17上に、例えばスパッタリング法により、例えば厚さ約10nmのチタン層と、例えば厚さ約20nmの窒化チタン層とを順次成膜し、これらチタン層と窒化チタン層とが順次積層されてなるバリアメタル層191を形成する。

【0040】

次いで、バリアメタル層191上に、例えばスパッタリング法により、例えばCuを約0.5wt%含んだAlCuよりなる厚さ約230nmのアルミニウム合金層を約300の成膜温度で成膜し、このアルミニウム合金層よりなる導電層192を形成する。

【0041】

次いで、導電層192上に、例えばスパッタリング法により、例えば厚さ約3nmのチタン層と、例えば厚さ約30nmの窒化チタン層とを順次成膜し、これらチタン層と窒化チタン層とが順次積層されてなるバリアメタル層193を形成する。

【0042】

こうして、層間絶縁層17上に、バリアメタル層191と導電層192とバリアメタル層193とを有し、第1の金属配線19に加工される積層膜が形成される(図6:工程S11)。

【0043】

次に、バリアメタル層193上に、例えばプラズマCVD(Chemical Vapor Deposition)法により、例えば厚さ約100nm~200nmのシリコン酸化層よりなるハードマスク層20を形成する(図6:工程S12)。ハードマスク層20を構成するシリコン酸化層は、例えば、約300~400の成膜温度で、TEOS(Tetraethyl orthosilicate、 $\text{Si}(\text{OC}_2\text{H}_5)_4$ )と $\text{O}_2$ とをプラズマ状態で反応させることにより形成することができる。

【0044】

次に、図3(b)に示すように、ハードマスク層20上に、フォトリソグラフィにより、レジスト33をパターニングしてレジスト33のマスクパターンを形成する(図6:工程S13)。

【0045】

次に、図3(c)に示すように、ハードマスク層上のレジスト33をマスクとして、例えば $\text{CF}_4$ 系のガスでシリコン酸化層よりなるハードマスク層20をドライエッチングし、ハードマスク層20をパターニングする(図6:工程S14)。ドライエッチングとしては、例えば反応性イオンエッチング等を用いることができる。また、ドライエッチングのプロセスガスには、例えば、 $\text{CF}_4$ 、 $\text{CHF}_3$ 及び $\text{C}_4\text{F}_8$ のうちの少なくとも1つを含むガスを用いることができる。

【0046】

ハードマスク層20のドライエッチングでは、エッチングの進行に伴い、ハードマスク

10

20

30

40

50

層 20 の直下にあるバリアメタル層 193 の窒化チタン層が本エッチングプロセスの最中に露出してプロセスガスに曝された状態となる。窒化チタン層の一部が露出してプロセスガスに曝された状態となった後においても、ハードマスク層 20 のエッチングを十分に行うため、ハードマスク層 20 のオーバーエッチングが行われる。

【0047】

本実施形態では、ハードマスク層 20 のドライエッチングにおいて、バリアメタル層 193 の窒化チタン層が露出してプロセスガスに曝された状態においては、プロセスガスにおける酸化ガスの比率を 1 % 未満とするプロセスガスの比率の制御を実施する。ここで、プロセスガスにおける酸化ガスの比率とは、ドライエッチングが行われるエッチング室に導入されるプロセスガスの総流量に対する酸化ガスの流量の比率を意味する。また、酸化ガスとは、酸化性を有するガスであり、例えば酸素ガスである。

10

【0048】

プロセスガスにおける酸化ガスの比率が比較高い場合、ハードマスク層をパターニングする際に、露出したバリアメタル層中のチタンと酸化ガスと反応して酸化チタン等の反応生成物が生成されることがある。図 7 は、ハードマスク層のパターニング後における反応生成物を示す概略断面図である。

【0049】

図 7 に示すように、仮に酸化ガスの比率が比較的高いと、ハードマスク層 20 をパターニングする際に、露出したバリアメタル層 193 上に、バリアメタル層中のチタンと酸化ガスと反応して生成された酸化チタン等の反応生成物 35 が形成される。このような反応生成物 35 は、この後の洗浄工程におけるウェットエッチングのエッチングレートが低下する原因となる。なお、この洗浄工程は、バリアメタル層 193 上の反応生成物やエッチング残渣を含む異物を除去するためのものである。ウェットエッチングのエッチングレートが低下すると、異物をリフトオフすることが困難となり、その結果、配線ショートが発生して配線工程における歩留まりが低下することになる。

20

【0050】

これに対し、本実施形態に係る半導体装置の製造方法では、上記のようにプロセスガスにおける酸化ガスの比率を 1 % 未満に低く抑える。これにより、バリアメタル層 193 における窒化チタン層中のチタンと酸化ガスとが反応して生成される反応生成物の発生を低減することができる。なお、酸化ガスの比率を低減するほど、反応生成物の発生を抑制する効果が大きくなる。また、微小な異物であっても配線ショートを引き起こす微細な金属配線ほど、反応生成物の抑制による配線ショートの発生を抑制する効果が顕著になる。

30

【0051】

上記本実施形態におけるハードマスク層 20 のドライエッチングの条件は、適宜設定することができるが、例えば次のように設定することができる。

【0052】

まず、ハードマスク層 20 直下のバリアメタル層 193 が露出しておらずプロセスガスに曝されていない状態では、ドライエッチングの条件を次のように設定することができる。まず、エッチング室内の圧力を 10 ~ 40 mTorr に設定することができる。また、エッチング室内に導入するプロセスガスとして、CF<sub>4</sub>、CHF<sub>3</sub>、C<sub>4</sub>F<sub>8</sub>、及び Ar の混合ガスを用いることができる。また、CF<sub>4</sub> の流量を 30 ~ 120 sccm、CHF<sub>3</sub> の流量を 15 ~ 60 sccm、C<sub>4</sub>F<sub>8</sub> の流量を 5 ~ 20 sccm、Ar の流量を 250 ~ 1000 sccm に設定することができる。

40

【0053】

また、上記条件でエッチングが進行し、バリアメタル層 193 の窒化チタン層が露出してプロセスガスに曝された状態においては、オーバーエッチングとして行うドライエッチングの条件を次のように設定することができる。まず、エッチング室内の圧力を 15 ~ 60 mTorr に設定することができる。また、エッチング室内に導入するプロセスガスとして、C<sub>4</sub>F<sub>8</sub> 及び Ar の混合ガスを用いることができる。また、C<sub>4</sub>F<sub>8</sub> の流量を 15 ~ 60 sccm、Ar の流量を 500 ~ 2000 sccm に設定することができる。

50

## 【0054】

上記のいずれの状態においても、酸素ガスは導入しないものとし、プロセスガスにおける酸化ガスの比率を1%未満とすることができる。上記いずれの状態においても酸素ガスを導入しないことにより、窒化チタン層中のチタンの酸化による反応生成物の発生をさらに低減することができる。なお、バリアメタル層193が露出しておらずプロセスガスに曝されていない状態では、必ずしもプロセスガスにおける酸化ガスの比率を1%未満とする必要はない。

## 【0055】

なお、上記ドライエッティングの条件をオーバーエッティングの条件に変更するタイミングの決定には、エッティング室内の発光強度に基づきエッティング終点を検出する終点検出装置を用いることができる。すなわち、終点検出装置によりエッティング室内の発光強度をモニタし、そのモニタ結果に基づき、オーバーエッティングの条件に変更するタイミングを決定することができる。

10

## 【0056】

上記のようにして、ドライエッティングによりハードマスク層20をパターニングした後、例えばアッシング法を用いて、マスクとして用いたレジスト33を除去する(図6:工程S15)。

## 【0057】

次に、例えばアミン系の洗浄液を用いて洗浄を行い、洗浄液によりバリアメタル層193における窒化チタン層の露出した上部の一部をウェットエッティングする(図6:工程S16)。ここでアミン系の洗浄液とは、エタノールアミン、トリエタノールアミン、ヒドロキシルアミンなどアミンを含むものをいい、pH7以上の中性またはアルカリ性のものを指す。ウェットエッティングの条件としては、例えばエッティングレートを1~2 /分、エッティング時間を15~60分間、具体的には30分間とすることができる。これにより、図4(a)に示すように、バリアメタル層193上に、パターニングされたハードマスク層20が形成される。なお、ここでのウェットエッティングに用いるエッティング液としての洗浄液は、上記アミン系の洗浄液に限定されるものではなく、エッティングレート、選択比等を考慮して種々のエッティング液から適宜選択することができる。

20

## 【0058】

本実施形態では、上述のように、バリアメタル層193における窒化チタン層中のチタンと酸化ガスとが反応して生成される反応生成物の発生を低減することができる。したがって、上記のウェットエッティングにおけるエッティングレートの低下を抑制することができる、バリアメタル層193上の反応生成物やエッティング残渣を含む異物を十分に除去することができる。

30

## 【0059】

なお、上記ウェットエッティングでは、窒化チタン層のエッティング量、すなわち窒化チタン層がエッティングされる厚さを好ましくは例えば50以上とすることができます。これにより、より効果的に反応生成物やエッティング残渣を含む異物を除去することができる。

## 【0060】

次に、パターニングされたハードマスク層20をエッティングマスクとして、例えばC1<sub>2</sub>系のガスでバリアメタル層193、導電層192、及びバリアメタル層191を順次ドライエッティングする(図6:工程S17)。ドライエッティングとしては、例えば反応性イオンエッティング等を用いることができる。これにより、バリアメタル層193、導電層192、及びバリアメタル層191をパターニングする。こうして、図4(b)に示すように、バリアメタル層191と導電層192とバリアメタル層193との積層膜よりなる第1の金属配線19が形成される。第1の金属配線19は、ほぼ垂直に側面が形成される。このとき、ハードマスク層20と第1の金属配線19を構成する各層との選択比は十分に確保されている。このため、ハードマスク層20の線幅はほぼ後退せずに、微細な第1の金属配線19を形成することができる。

40

## 【0061】

50

本実施形態によれば、第1の金属配線19のパターンにおいて隣接する配線間のスペースの幅d(図2参照)が例えば0.1~0.2μm程度の非常に狭い箇所においても、配線間の短絡やリークの原因となりうる欠陥を十分に抑制できる。

【0062】

なお、上記では、チタン層と窒化チタン層とが順次積層されてなるバリアメタル層191、193を用いているが、チタン層のない窒化チタン層よりなるバリアメタル層191、193を用いることもできる。

【0063】

また、第1の金属配線19の導電層192を構成するAlCu合金層の配向を<111>方向に高めるように、AlCu合金層下のバリアメタル層191における窒化チタン層の配向を<111>方向に高めておいてもよい。これにより、AlCu合金層を有する第1の金属配線19の配線信頼性を向上することができる。

10

【0064】

次に、第1の金属配線19が形成された層間絶縁層17上に、例えばプラズマCVD法により、厚さ約500nmのシリコン酸化層よりなる層間絶縁層21を成膜する(図6:工程S18)。層間絶縁層21を構成するシリコン酸化層は、例えば、約300~400の成膜温度で、SiH<sub>4</sub>とO<sub>2</sub>とをプラズマ状態で反応させることにより成膜することができる。

20

【0065】

なお、層間絶縁層21は、第1の金属配線19の積層膜上のハードマスク層20を残したまま、第1の金属配線19の積層膜を含む表面上に形成される。

【0066】

次に、層間絶縁層21及びハードマスク層20に、第1の金属配線19に達するスルーホールを開口する。次いで、このスルーホールが形成された層間絶縁層21上に、例えばスパッタ法又はCVD法によりチタン層と窒化チタン層とが順次積層されてなるバリアメタル層を成膜し、続いて、例えばCVD法によりタンゲステン層を成膜する。次いで、層間絶縁層21上のバリアメタル層及びタンゲステン層を例えばCMP(Chemical Mechanical Polishing)法により除去し、スルーホール内にバリアメタル層及びタンゲステン層を埋め込む。こうして、図4(c)に示すように、スルーホール内に、バリアメタル層及びタンゲステン層よりなるビアプラグ22を埋め込む。

30

【0067】

次に、層間絶縁層21上に、第1の金属配線19の場合と同様にして、第2の金属配線23を形成する。第2の金属配線23の場合も、第1の金属配線19の場合と同様に、シリコン酸化層よりなるハードマスク層24をマスクとして、ドライエッチングによりバーニングすることができる。また、第2の金属配線23も、上記第1の金属配線19と同様の構成を用いることができる。ハードマスク層24のドライエッチングにおいても、バリアメタル層233の窒化チタン層が露出してプロセスガスに曝された状態においては、プロセスガスにおける酸化ガスの比率を1%未満とするプロセスガスの比率の制御を実施する。

30

【0068】

次に、第2の金属配線23が形成された層間絶縁層21上に、例えばプラズマCVD法により、例えば厚さ約500nmのシリコン酸化層よりなる層間絶縁層25を成膜する。層間絶縁層25を構成するシリコン酸化層は、例えば、約300~400の成膜温度で、SiH<sub>4</sub>とO<sub>2</sub>とをプラズマ状態で反応させることにより成膜することができる。

40

【0069】

次に、層間絶縁層25及びハードマスク層24に、第2の金属配線23に達するスルーホールを開口する。次いで、このスルーホールが形成された層間絶縁層25上に、例えばスパッタ法又はCVD法によりチタン層と窒化チタン層とが順次積層されてなるバリアメタル層を成膜し、続いて、例えばCVD法によりタンゲステン層を成膜する。次いで、層間絶縁層25上のバリアメタル層及びタンゲステン層を例えばCMP法により除去し、ス

50

ルーホール内にバリアメタル層及びタンゲステン層を埋め込む。こうして、図5(a)に示すように、スルーホール内に、バリアメタル層及びタンゲステン層よりなるピアプラグ26を埋め込む。

【0070】

次に、層間絶縁層25上に、例えばスパッタリング法により、例えばCuを約0.5wt%含んだAlCuよりなる厚さ約300nmのアルミニウム合金層を約300の成膜温度で成膜する。次いで、アルミニウム合金層上に、フォトリソグラフィによりレジストのマスクパターンを形成する。次に、レジストのマスクパターンをマスクとして、例えばC<sub>1.2</sub>系のガスでアルミニウム合金層をドライエッチングし、アルミニウム合金層をパターンングする。ドライエッチングとしては、例えば反応性イオンエッチング等を用いることができる。こうして、ほぼ垂直に側面が形成されたアルミニウム合金層よりなる第3の金属配線27が形成される。上記により形成した第3の金属配線27においては、最小となる線幅を例えば0.25~0.3μm程度とすることができます。

10

【0071】

次に、第3の金属配線27が形成された層間絶縁層25上に、例えばプラズマCVD法により、例えば厚さ約500nmのシリコン酸化層よりなる層間絶縁層28を成膜する。層間絶縁層28を構成するシリコン酸化層は、例えば、約300~400の成膜温度で、SiH<sub>4</sub>とO<sub>2</sub>とをプラズマ状態で反応させることにより成膜することができる。

20

【0072】

次に、層間絶縁層28に、第3の金属配線27に達するスルーホールを開口する。次いで、このスルーホールが形成された層間絶縁層28上に、例えばスパッタ法又はCVD法によりチタン層と窒化チタン層とが順次積層されてなるバリアメタル層を成膜し、続いて、例えばCVD法によりタンゲステン層を成膜する。次いで、層間絶縁層28上のバリアメタル層及びタンゲステン層を例えばCMP法により除去し、スルーホール内にバリアメタル層及びタンゲステン層を埋め込む。こうして、スルーホール内に、バリアメタル層及びタンゲステン層よりなるピアプラグ29を埋め込む。

20

【0073】

次に、層間絶縁層28上に、例えばスパッタリング法により、例えばCuを約0.5wt%含んだAlCuよりなる厚さ約600nmのアルミニウム合金層を約300の成膜温度で成膜する。次いで、アルミニウム合金層上に、フォトリソグラフィによりレジストのマスクパターンを形成する。次に、レジストのマスクパターンをマスクとして、例えばC<sub>1.2</sub>系のガスでアルミニウム合金層をドライエッチングし、アルミニウム合金層をパターンングする。ドライエッチングとしては、例えば反応性イオンエッチング等を用いることができる。こうして、ほぼ垂直に側面が形成されたアルミニウム合金層よりなる第4の金属配線30が形成される。第4の金属配線30には、ボンディングパッドが含まれる。上記により形成した第4の金属配線30においては、最小となる線幅を例えば0.5~1.0μm程度とすることができます。

30

【0074】

次に、第4の金属配線30が形成された層間絶縁層28上に、例えばプラズマCVD法により、例えば厚さ約500nmのシリコン窒化層よりなる保護絶縁膜31を成膜する。保護絶縁膜31を構成するシリコン窒化層は、例えば、約400~430の成膜温度で、SiH<sub>4</sub>、N<sub>2</sub>、NH<sub>3</sub>を含むガスをプラズマ状態で反応させることにより成膜することができる。

40

【0075】

次いで、保護絶縁膜31上に、フォトリソグラフィによりレジストのマスクパターンを形成する。次に、レジストのマスクパターンをマスクとして、例えばCF<sub>4</sub>系のガスでシリコン窒化層よりなる保護絶縁膜31をドライエッチングする。ドライエッチングとしては、例えば反応性イオンエッチング等を用いることができる。これにより、保護絶縁膜31に、第4の金属配線30のボンディングパッドに達する外部電極取り出し用の開口部32を開口する。

50

## 【0076】

こうして、図5(b)に示すように、本実施形態に係る半導体装置が製造される。

## 【0077】

このように、本実施形態によれば、ハードマスク層をドライエッチングする際に、バリアメタル層の窒化チタン層が露出してプロセスガスに曝された状態においては、プロセスガスにおける酸化ガスの比率を1%未満とする。これにより、窒化チタン層中のチタンと酸化ガスとが反応して生成される反応生成物の生成を抑制することができる。この結果、ハードマスク層のドライエッチング後に続く洗浄工程において、窒化チタン層上の異物をウェットエッチングによりリフトオフして効率よく除去することができ、異物に起因する配線ショートの発生を抑制することができる。こうして、配線工程における歩留まりを向上することができる。

10

## 【0078】

以上のとおり、本実施形態によれば、ハードマスク層をマスクとして用いたドライエッチングにより金属配線の微細加工を実現するとともに、配線ショートの発生を抑制することができる。

## 【0079】

ここで、本願発明者が行った実験により得られたハードマスク層のドライエッチング時の酸素ガス濃度と反応生成物の有無及び配線歩留まりとの関係の例を表1に示す。なお、上記酸素ガス濃度とは、ドライエッチング時のプロセスガスの総流量に対する酸素ガスの流量の比率を意味する。表1によれば、上記酸素ガス濃度を1%未満とすることにより、反応生成物の発生が低減されるとともに、配線歩留まりが改善されることが分かる。

20

## 【表1】

酸素ガス濃度	1%超	1%	0%
反応生成物	×(あり)	△(やや低減)	○(低減)
配線歩留り	×(悪い)	△(やや改善)	○(改善)

## 【0080】

## [第2の実施形態]

本発明の第2の実施形態に係る半導体装置の製造方法について説明する。なお、上記第1の実施形態に係る半導体装置及び半導体装置の製造方法と同一の構成要素については同一の符号を付し説明を省略し又は簡略にする。

30

## 【0081】

上記第1の実施形態では、金属配線の形成に用いるハードマスク層のドライエッチングにおいて、バリアメタル層の窒化チタン層が露出してプロセスガスに曝された状態においては、プロセスガスにおける酸化ガスの比率を1%未満としていた。

## 【0082】

これに対し、本実施形態は、ハードマスク層のドライエッチングにおいて、バリアメタル層の窒化チタン層が露出してプロセスガスに曝された状態においては、プロセスガスにおける酸化ガスの比率を特に0%とする点で、第1の実施形態とは異なる。

40

## 【0083】

例えば、第1の金属配線19の形成に用いるハードマスク層20を形成する際に、第1の実施形態の場合と同様に、例えばCF<sub>4</sub>系のガスでシリコン酸化層よりなるハードマスク層20をドライエッチングし、ハードマスク層20をパターニングする。その際、本実施形態では、バリアメタル層193の窒化チタン層が露出してプロセスガスに曝された状態においては、酸化ガスの比率を特に0%とするプロセスガスの比率の制御を実施する。

## 【0084】

また、第2の金属配線23の形成に用いるハードマスク層24を形成する際にも同様に、バリアメタル層233の窒化チタン層が露出してプロセスガスに曝された状態においては、酸化ガスの比率を特に0%とするプロセスガスの比率の制御を実施する。

50

## 【0085】

このように、本実施形態では、酸化ガスの比率を特に0%とすることにより、窒化チタン層中のチタンと酸化ガスとが反応して生成される反応生成物の生成をさらに抑制することができ、配線ショートの発生をさらに抑制することができる。

## 【0086】

## [第3の実施形態]

本発明の第3の実施形態に係る半導体装置の製造方法について図8及び図9を参照して説明する。なお、上記第1の実施形態に係る半導体装置及び半導体装置の製造方法と同一の構成要素については同一の符号を付し説明を省略し又は簡略にする。

## 【0087】

本実施形態は、金属配線の形成に用いるハードマスク層のドライエッティング後に続くウェットエッティングによる洗浄工程の後、金属配線となる積層膜のドライエッティングの前に、二流体洗浄により、露出したバリアメタル層の表面を洗浄する工程をさらに有する。この点で、本実施形態は、第1の実施形態とは異なる。

## 【0088】

図8は、本実施形態に係る半導体装置の製造方法における第1の金属配線の形成工程を示すフローチャートである。図8に示す工程S21～工程S26は、それぞれ上述した図6に示す工程S11～工程S16と同様である。

## 【0089】

本実施形態においても、第1の実施形態の場合と同様に、例えばCF<sub>4</sub>系のガスでハードマスク層20をドライエッティングし(図8：工程S24)、例えばアッシングによりレジスト33を除去する(図8：工程S25)。その後、例えばアミン系の洗浄液にてバリアメタル層193の窒化チタン層の一部をウェットエッティングする(図8：工程S26)。

## 【0090】

工程S26のウェットエッティングにおいて、窒化チタン層のウェットエッティング量が少ないと、窒化チタン層中のチタンと酸化ガスとの反応により生成される反応生成物が十分にリフトオフされないことがある。図9は、ウェットエッティングにより反応生成物が十分にリフトオフされていない状態を示す概略断面図である。図示するように、バリアメタル層193の窒化チタン層の上部の一部がウェットエッティングにより除去されているもの、反応生成物35がリフトオフされずに残存することがある。

## 【0091】

そこで、本実施形態では、工程S26のウェットエッティングの後、例えば純水や窒素を用いた二流体洗浄により、バリアメタル層193の窒化チタン層の表面を洗浄する(図8：工程S27)。二流体洗浄による洗浄では、二流体ノズルにより、純水等の液体と窒素等の気体とを混合して微細霧として窒化チタン層の表面に噴射し、窒化チタン層の表面を洗浄する。

## 【0092】

なお、二流体洗浄に用いる液体及び気体は、それぞれ純水及び窒素に限定されるものではなく、必要とされる洗浄性等に応じて適宜選定することができる。また、二流体洗浄における液体及び気体の供給流量、二流体洗浄による洗浄時間等の条件についても、必要とされる洗浄性等に応じて適宜設定することができる。

## 【0093】

こうして、二流体洗浄により、工程S26で窒化チタン層のウェットエッティング量が少なくリフトオフされずに残存する反応生成物35を含む異物を効率的に除去することができる。これにより、異物に起因する配線ショートの発生を抑制し、配線工程における歩留まりを向上することができる。

## 【0094】

二流体洗浄を行った後、上述した工程S17と同様に、ハードマスク層20をマスクとして、例えばC1<sub>2</sub>系のガスでバリアメタル層193、導電層192、及びバリアメタル

10

20

30

40

50

層 191 をドライエッティングする（図 8：工程 S28）。これにより、第 1 の金属配線 19 を形成する。

【0095】

層間絶縁層 21 を形成する工程（図 8：工程 S29）以後は、第 1 の実施形態と同様である。

【0096】

なお、第 2 の金属配線 23 の形成に用いるハードマスク層 24 を形成する際にも上記と同様に、ウェットエッティングによる洗浄工程の後、第 2 の金属配線 23 となる積層膜のドライエッティングの前に、二流体洗浄による洗浄を行うことができる。

【0097】

本発明の第 4 の実施形態に係る半導体装置の製造方法について図 10 を参照して説明する。なお、上記第 1 の実施形態に係る半導体装置及び半導体装置の製造方法と同一の構成要素については同一の符号を付し説明を省略し又は簡略にする。

【0098】

本実施形態では、金属配線の形成に用いるハードマスク層のドライエッティングのマスクとして用いるレジストの下に、反射防止層である B A R C (Bottom Anti Reflective Coating) が形成される。この点で、本実施形態は、第 1 の実施形態とは異なる。B A R C を用いる本実施形態によれば、金属配線に加工される下地金属層による反射を抑えることでレジスト露光時のハレーションを抑制し、レジストのマスクパターンの精度を向上することができる。したがって、本実施形態によれば、マスクとして用いるハードマスク層の精度を向上することができ、さらに微細な配線加工を実現することができる。

【0099】

さらに、本実施形態では、レジストのマスクパターンの形成後に露出した B A R C をドライエッティングにより除去する工程が設けられ、このドライエッティングにより B A R C を除去する工程を行う時間が特定の条件を満たすように規定されている。以下、本実施形態における B A R C を除去する工程について図 10 を用いて説明する。図 10 は、本実施形態における B A R C を除去する工程を説明する概略断面図である。

【0100】

本実施形態では、バリアメタル層 193 上にハードマスク層 20 を形成した後、ハードマスク層 20 上に B A R C 36 を塗布する。次いで、B A R C 36 上にレジスト 33 を塗布した後、フォトリソグラフィにより、レジスト 33 をパターニングしてレジスト 33 のマスクパターンを形成する。B A R C 36 上すなわち反射防止層上に形成されたレジスト 33 をフォトリソグラフィによりパターニングすることにより、下地金属層による反射が抑えられる結果、レジスト 33 の露光時のハレーションが抑制される。このため、レジスト 33 のマスクパターンの精度を向上することができる。

【0101】

次に、レジスト 33 をマスクとして、例えば C F<sub>4</sub> 系のガスで、B A R C 36 とシリコン酸化層よりなるハードマスク層 20 とをドライエッティングする。ドライエッティングとしては、例えば反応性イオンエッティング等を用いることができる。このとき、仮にプロセスガスにおける酸素ガス等の酸化系ガスの比率を 1 % 未満とすると、B A R C 36 のエッティングレートが低下する。この結果、図 10 (a) に示すように、B A R C 36 が厚く形成されていたハードマスク層 20 上の凹部に、B A R C 36 のエッティング残り 36a が発生する懸念がある。B A R C 36 のエッティング残り 36a は、後工程のドライエッティングにおいてマスクとなるため、配線ショートの一因となるものである。

【0102】

そこで、本実施形態では、B A R C 36 をドライエッティングにより除去する工程を設ける。そして、B A R C 36 の厚さを A (nm)、B A R C 36 のエッティングレートを B (nm / 分) としたとき、B A R C 36 をドライエッティングにより除去する工程を行う時間 C (分) を、次の関係を満足するように設定する。

10

20

30

40

50

C ( A / B ) × 1 . 5

【 0 1 0 3 】

このように、本実施形態では、B A R C 3 6 をドライエッティングにより除去する工程を十分な時間行う。これにより、図 1 0 ( b ) に示すように、ハードマスク層 2 0 上の凹部における B A R C 3 6 のエッティング残り 3 6 a を除去又は低減することができる。

【 0 1 0 4 】

なお、B A R C 3 6 のドライエッティングには、酸素ガス等の酸化ガスを用いることができる。これにより、B A R C 3 6 のエッティングレートの低下を抑制して、B A R C を除去する処理時間を短縮することができる。

【 0 1 0 5 】

B A R C 3 6 のドライエッティングの条件は、例えば次のように設定することができる。まず、エッティング室内の圧力を 5 0 ~ 2 0 0 m T o r r に設定することができる。また、エッティング室内に導入するプロセスガスとして、C F <sub>4</sub> 及び O <sub>2</sub> の混合ガスを用いることができる。また、C F <sub>4</sub> の流量を 7 5 ~ 3 0 0 s c c m 、 O <sub>2</sub> の流量を 1 0 ~ 3 5 s c c m に設定することができる。

10

【 0 1 0 6 】

次に、第 1 の実施形態の場合と同様にして、レジスト 3 3 をマスクとして、例えば C F <sub>4</sub> 系のガスでシリコン酸化層よりなるハードマスク層 2 0 をドライエッティングし、ハードマスク層 2 0 をパターニングする。ハードマスク層 2 0 のドライエッティングの条件は、第 1 の実施形態の場合と同様の条件を用いることができ、B A R C 3 6 のドライエッティングとは異なり、プロセスガスに酸素ガス等の酸化ガスを用いないものとすることができます。

20

【 0 1 0 7 】

次に、例えばアッシング法により、レジスト 3 3 及び B A R C 3 6 を除去する。

【 0 1 0 8 】

以後、第 1 の実施形態の場合と同様にして、例えばアミン系の洗浄液を用いたウェットエッティングを行う。次いで、第 1 の実施形態の場合と同様にして、ハードマスク層 2 0 をエッティングマスクとして、例えば C l <sub>2</sub> 系のガスでバリアメタル層 1 9 3 、導電層 1 9 2 、及びバリアメタル層 1 9 1 を順次ドライエッティングする。これにより、第 1 の金属配線 1 9 を形成する。

30

【 0 1 0 9 】

なお、第 2 の金属配線 2 3 の形成に用いるハードマスク層 2 4 を形成する際にも上記と同様に、B A R C を用いることができる。

【 0 1 1 0 】

このように、本実施形態によれば、B A R C をドライエッティングにより除去する工程を十分な時間行うことにより、ハードマスク層の凹部等に残存する B A R C のエッティング残りを低減することができる。しかも、B A R C のドライエッティングには酸素ガス等の酸化系ガスを用いることにより、B A R C を除去する処理時間を短縮することができる。したがって、ハードマスク層のエッティング時にプロセスガスにおける酸化ガスの比率を 1 % 未満としたことにより B A R C のエッティングレートが著しく小さくなる場合でも、B A R C のエッティング残りがマスクになることを抑制することができる。これにより、配線ショートのリスクを軽減することができる。

40

【 0 1 1 1 】

[ 第 5 の実施形態 ]

本発明の第 5 の実施形態に係る半導体装置について図 1 1 を参照して説明する。なお、上記第 1 の実施形態に係る半導体装置と同一の構成要素については同一の符号を付し説明を省略し又は簡略にする。

【 0 1 1 2 】

本実施形態は、ハードマスク層の下面の幅とバリアメタル層の下面の幅との関係の点で、第 1 の実施形態とは異なる。以下、本実施形態におけるハードマスク層の下面の幅とバリアメタル層の下面の幅との関係を含むハードマスク層及びバリアメタル層に関する構造

50

的な特徴について説明する。

【0113】

図11は、本実施形態に係る半導体装置における金属配線を示す概略断面図であり、具体的には、第1の金属配線19の断面構造を示している。

【0114】

図11に示すように、第1の金属配線19の上側のバリアメタル層193は、少なくともその上部において上面側から下面側に向かって徐々に幅広となるテーパ形状を有している。また、バリアメタル層193上のハードマスク層20も、少なくともその上部において上面側から下面側に向かって徐々に幅広となるテーパ形状を有している。

【0115】

ここで、ハードマスク層20の下面の幅をa(nm)、バリアメタル層193の上面の幅をb(nm)、バリアメタル層193の下面の幅をc(nm)とする。ハードマスク層20及びバリアメタル層193は、これらの幅a、b、及びcが次の大小関係を満足する構造的な特徴を有している。

$$c > a > b$$

【0116】

すなわち、バリアメタル層193の下面の幅cが、ハードマスク層20の下面の幅aよりも広く、ハードマスク層20の下面の幅aが、バリアメタル層193の上面の幅bよりも広くなっている。

【0117】

上記図11に示す構造的な特徴も、図2に示す構造的な特徴と同様、ハードマスク層20をパターニングするためのドライエッチング後のウェットエッチングの際に生じたものである。すなわち、この構造的な特徴も、ハードマスク層20が除去されて露出したバリアメタル層193の上部の一部がウェットエッチングされて除去されるとともに、バリアメタル層193に対してサイドエッチングが入ることによるものである。本実施形態による半導体装置も上記第1の実施形態による半導体装置と同様にして製造することができるが、ウェットエッチングの条件により、上記図11に示すような構造的特徴が得られる。

【0118】

[第6の実施形態]

本発明の第6の実施形態に係る半導体装置について図12を用いて説明する。図12は、本実施形態に係る半導体装置を示す概略図である。本実施形態では、本発明の半導体装置の一例である固体撮像装置について、その画素配列領域及び周辺領域を含む全体構成について説明する。

【0119】

図12に示すように、本実施形態に係る固体撮像装置800は、画素配列領域100および周辺領域700を有する。画素配列領域100は、複数の画素が配列される領域である。周辺領域700は、画素配列領域100の周辺に配された領域で、複数の画素を制御するための複数の制御回路や読み出し経路となる回路が配される領域である。

【0120】

画素配列領域100には、複数の画素6が行方向および列方向に配列されている。各画素6は、光電変換部1、転送トランジスタ2、電荷電圧変換部FD、リセット部3、出力部4および選択部5を含む。光電変換部1は、図1に示すフォトダイオード拡散層15により構成される。また、転送トランジスタ2は、図1に示すゲート電極14を有するトランジスタである。また、電荷電圧変換部FDは、図1に示すソース/ドレイン拡散層16に接続される不純物拡散層であるフローティングディフュージョンである。

【0121】

また、周辺領域700には、複数の制御回路が配されている。複数の制御回路は、垂直走査回路500及び水平走査回路600を含む。また、複数の制御回路は、定電流源ブロック200、列アンプブロック300、保持容量ブロック400、及び出力アンプブロック450を含む。定電流源ブロック200は、画素配列領域100における複数の列に接

10

20

30

40

50

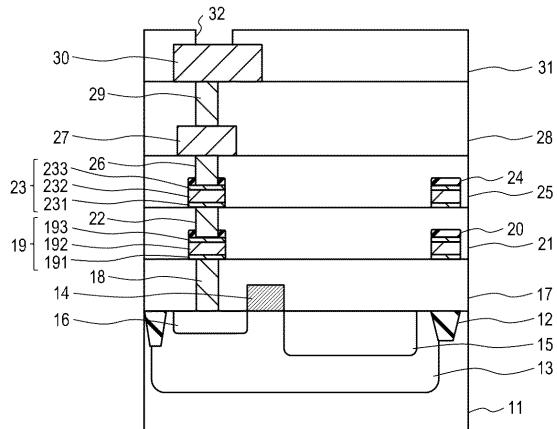
続された複数の列信号線 P V に対応して、複数の定電流源 7 を含む。列アンプブロック 3 0 0 は、複数の列信号線 P V に対応して、複数の列アンプ部 A M を含む。保持容量ブロック 4 0 0 は、複数の列アンプ部 A M に対応して、複数の列信号保持部 8 を含む。出力アンプブロック 4 5 0 は、出力アンプ 9 を含む。

【符号の説明】

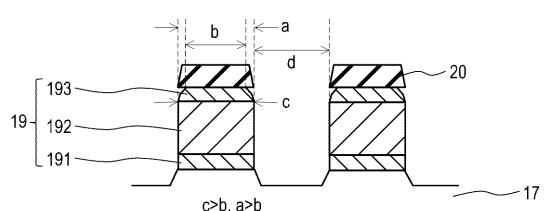
【 0 1 2 2 】

1 1	シリコン基板	
1 4	ゲート電極	
1 5	フォトダイオード拡散層	10
1 6	ソース / ドレイン拡散層	
1 7	層間絶縁層	
1 8	コンタクトプラグ	
1 9	第 1 の金属配線	
1 9 1	バリアメタル層	
1 9 2	導電層	
1 9 3	バリアメタル層	
2 0	ハードマスク層	
2 1	層間絶縁層	
2 2	ピアプラグ	
2 3	第 2 の金属配線	20
2 3 1	バリアメタル層	
2 3 2	導電層	
2 3 3	バリアメタル層	
2 4	ハードマスク層	
3 3	レジスト	
3 5	反応生成物	
3 6	B A R C	

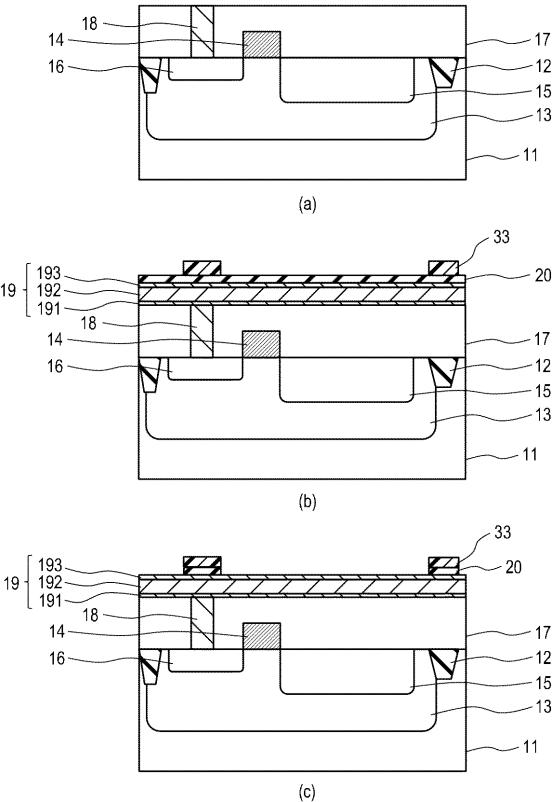
【図1】



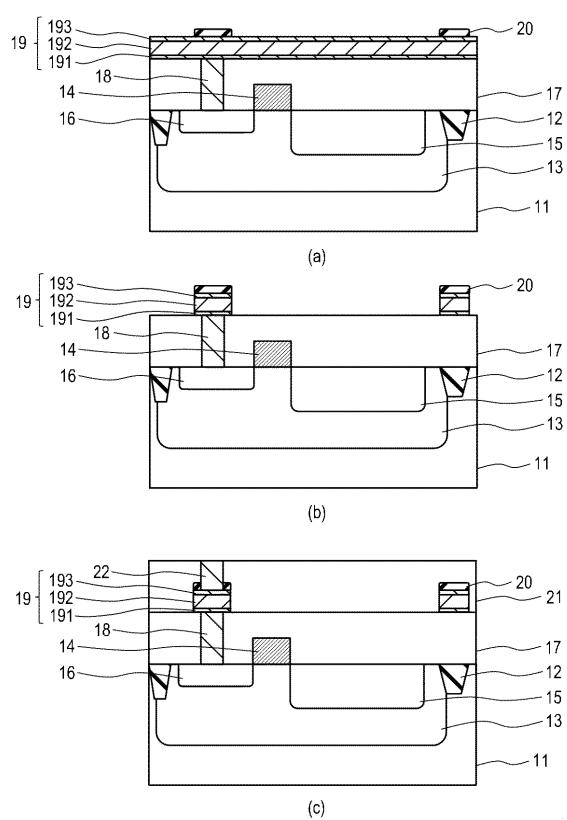
【図2】



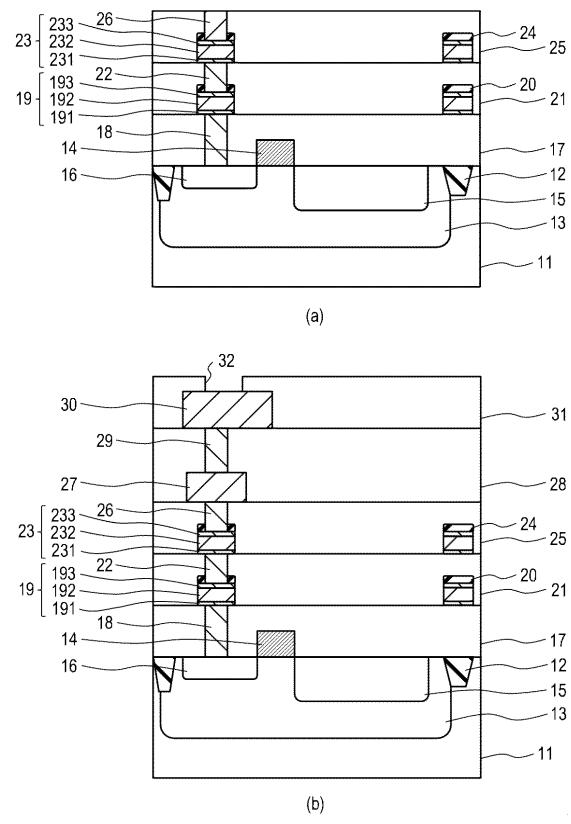
【図3】



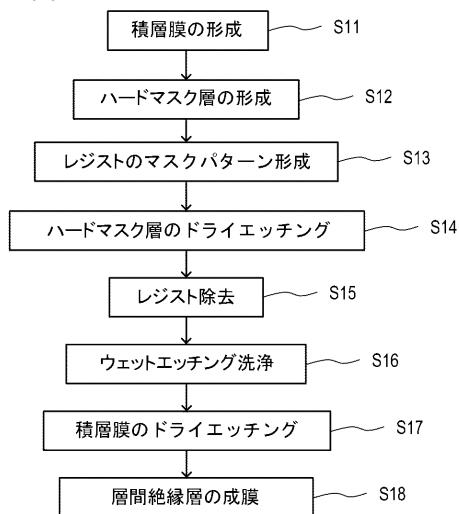
【図4】



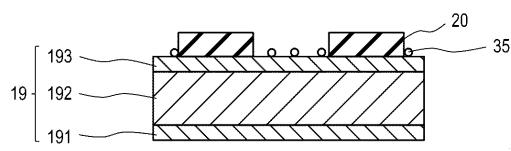
【図5】



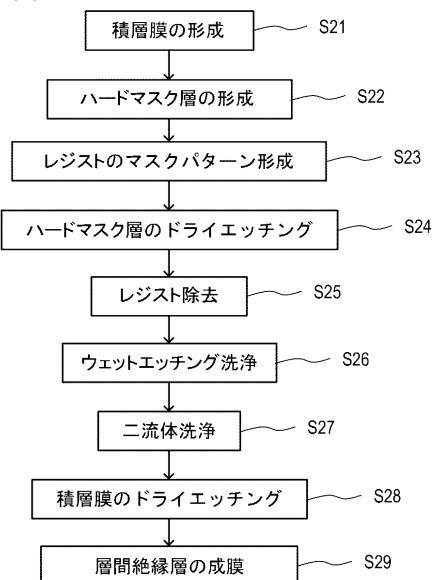
【図 6】



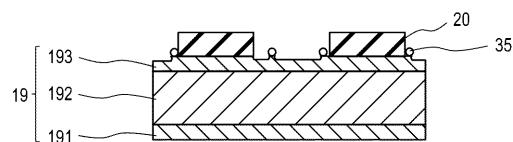
【図 7】



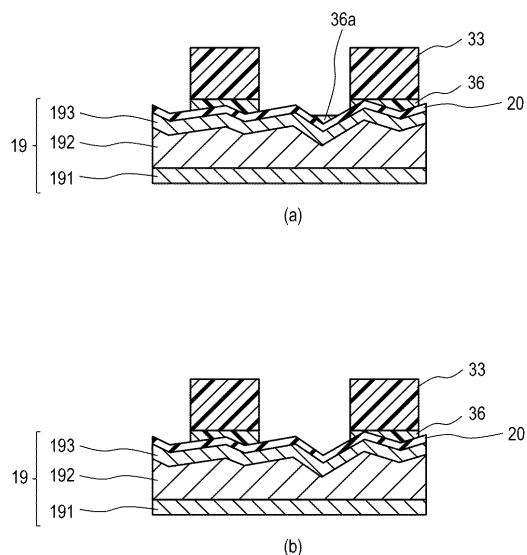
【図 8】



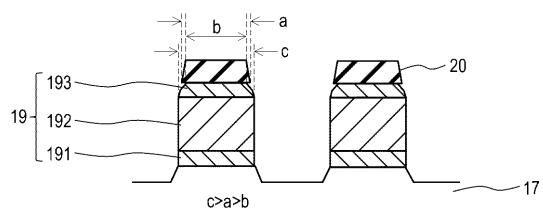
【図 9】



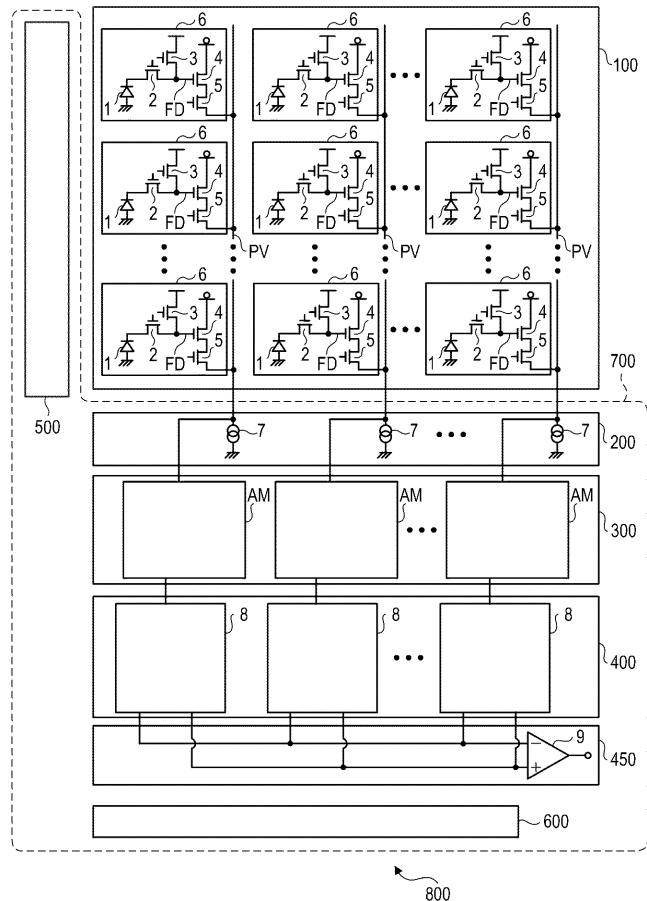
【図 10】



【図 11】



【図 12】



## フロントページの続き

(51) Int.Cl. F I テーマコード(参考)  
H 01 L 21/3065 (2006.01)

(74)代理人 100134393  
弁理士 木村 克彦  
(74)代理人 100174230  
弁理士 田中 尚文  
(72)発明者 原 紘司  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
(72)発明者 浮ヶ谷 信貴  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
(72)発明者 青木 武志  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
(72)発明者 川端 康博  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
(72)発明者 玉木 順也  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
(72)発明者 中田 紀彦  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
(72)発明者 小川 聰志  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

F ターム(参考) 4M118 AB01 BA14 CA03 EA01 EA14 FA28 FA33  
5F004 AA09 DA00 DA01 DA04 DA16 DA23 DA26 DB03 DB08 DB09  
DB12 EA06 EA10 EA28 FA08  
5F033 HH08 HH09 HH18 HH33 JJ18 JJ19 JJ34 MM08 MM13 MM19  
PP06 PP15 QQ02 QQ08 QQ09 QQ10 QQ11 QQ13 QQ15 QQ19  
QQ20 QQ21 QQ22 QQ28 QQ37 QQ48 QQ91 RR04 RR06 RR08  
RR15 SS04 SS15 VV07 WW00 WW06 XX28 XX31