

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5778541号
(P5778541)

(45) 発行日 平成27年9月16日 (2015. 9. 16)

(24) 登録日 平成27年7月17日 (2015. 7. 17)

(51) Int. Cl.

F I

H O 1 T 1/12 (2006. 01)

H O 1 T 1/12

H O 1 T 4/02 (2006. 01)

H O 1 T 4/02

F

H O 1 T 15/00 (2006. 01)

H O 1 T 15/00

A

請求項の数 4 (全 27 頁)

(21) 出願番号 特願2011-217334 (P2011-217334)
 (22) 出願日 平成23年9月30日 (2011. 9. 30)
 (65) 公開番号 特開2013-77483 (P2013-77483A)
 (43) 公開日 平成25年4月25日 (2013. 4. 25)
 審査請求日 平成26年8月5日 (2014. 8. 5)

(73) 特許権者 000130835
 株式会社サンコーシャ
 東京都品川区大崎4丁目3番8号
 (74) 代理人 100086807
 弁理士 柿本 恭成
 (74) 代理人 100076222
 弁理士 大橋 邦彦
 (72) 発明者 東 修司
 東京都品川区大崎4丁目3番8号 株式会
 社サンコーシャ内
 (72) 発明者 高橋 祐一
 東京都品川区大崎4丁目3番8号 株式会
 社サンコーシャ内

最終頁に続く

(54) 【発明の名称】 サージ防護デバイス、及びサージ防護デバイスの管理システム

(57) 【特許請求の範囲】

【請求項 1】

サージ防護デバイスの接地側端子部に接続される第1端子部と、
 接地線が接続される第2端子部と、
 前記第1端子部と前記第2端子部とを連結する導通用の連結バーと、
 前記連結バーの近傍に配置され、前記連結バーを流れる雷サージ電流によって誘起され
 る誘導電流を出力する検出コイルと、
 前記誘導電流を電圧に変換して検出電圧を生成し、前記検出電圧の電圧波形を時間軸に
 対して引き延ばし処理を行って変形処理波形電圧を出力する波形処理部と、
 前記変形処理波形電圧を入力し、前記変形処理波形電圧の電圧値から前記雷サージ電流
 の電流値を算定して雷サージ電流算定結果を求める演算制御部と、
 前記演算制御部により制御され、外部から視認可能な状態で、前記雷サージ電流算定結
 果を表示する表示部と、
 が第1ケースに収容されてユニット化された雷サージ検出器、
 が着脱自在に外付けされるサージ防護デバイスであって、
 電源線又は通信線が接続される線路側端子部と、
 前記雷サージ検出器の前記第1端子部が着脱自在に取り付けられる接地側端子部と、
 前記線路側端子部と前記接地側端子部との間に接続され、前記線路側端子部から侵入す
 る前記雷サージ電流を前記接地側端子部へ放電する避雷回路と、
 を有することを特徴とするサージ防護デバイス。

10

20

【請求項 2】

前記検出コイルは、
前記連結バーを包囲するように配置されたコアと、
前記連結バーに対して対称となるように前記コアに巻装された一対の第 1 巻線及び第 2 巻線と、を備え、
外部磁界の印加時には、前記誘導電流が流れず、前記連結バーに前記雷サージ電流が流れた時には、前記誘導電流が出力されるように、前記第 1 巻線及び前記第 2 巻線が所定の方向に巻装され且つ所定の結線状態にて直列に接続されていることを特徴とする請求項 1 記載のサージ防護デバイス。

【請求項 3】

前記避雷回路は、
単数又は複数のアレスタと、単数又は複数のバリスタと、アレスタ及びバリスタの組み合わせと、のいずれか 1 つを含むように構成されていることを特徴とする請求項 1 又は 2 記載のサージ防護デバイス。

【請求項 4】

請求項 1 ~ 3 のいずれか 1 項記載のサージ防護デバイスと、
前記サージ防護デバイスに隣接して配設され、前記サージ防護デバイスに外付けされた前記雷サージ検出器の動作状態及び動作履歴を管理するモニタユニットと、
を備えたサージ防護デバイスの管理システムであって、
前記モニタユニットは、
前記雷サージ検出器の前記第 2 端子部から出力される前記雷サージ電流を検出する変流器と、
前記雷サージ検出器の前記動作状態及び前記動作履歴を通信により取得し、取得した前記動作状態及び前記動作履歴を通信により外部へ出力する通信部と、
取得した前記動作状態及び前記動作履歴を記憶する記憶部と、
取得した前記動作状態及び前記動作履歴を表示する表示部と、
が第 2 ケースに収容されてユニット化されていることを特徴とするサージ防護デバイスの管理システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電源線又は通信線の線路から接地線へ流れる雷サージ電流を検出してその雷サージ情報を表示する雷サージ検出器 (Lightning surge detector) が接続され、その雷サージ電流から電源機器等の被保護機器を保護するためのサージ防護デバイス (Surge Protective Device) と、その雷サージ検出器付きサージ防護デバイスを管理するサージ防護デバイスの管理システム (management system for Surge Protective Device) とに関するものである。

【背景技術】

【0002】

従来のサージ防護デバイスは、例えば、下記の特許文献 1、2 に記載されているように、避雷回路や、その避雷回路の劣化状態を表示する表示部等を有している。電源線等の線路からサージ防護デバイスへ、雷サージ電流が侵入すると、避雷回路によってその雷サージ電流が接地線側へ放電され、線路に接続された電源機器等の被保護機器が保護される。

【0003】

避雷回路は、例えば、避雷管であるアレスタや、非直線性抵抗素子であるバリスタ (varistor) 等の避雷素子により構成されている。避雷素子は、雷サージ電流による動作回数の増加等に伴って特性が劣化すると、発熱して焼損することがある。そのため、サージ防護デバイス内には、避雷素子の劣化状態を表示するための表示部が設けられている。

【0004】

特許文献 1 のサージ防護デバイスでは、表示部がサーモラベルにより構成されている。

サーモラベルは、避雷素子に貼り付けられている。避雷素子の動作に伴う発熱により、サーモラベルの色が変化するので、その色の変化を目視で確認できる構成になっている。

【0005】

特許文献2のサージ防護デバイスでは、表示部が着色部材で構成され、更に、避雷素子が劣化した場合、その避雷素子を避雷回路から切り離すための切り離し部が設けられている。切り離し部が動作した場合、摺動(slide)又は揺動(to swing)機構により、着色部材が回転してその着色部材の色が変化するので、その色の変化を表示窓から目視で確認できる構成になっている。

【先行技術文献】

【特許文献】

10

【0006】

【特許文献1】特開2005-150657号公報

【特許文献2】特開2006-059888号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、特許文献1、2に記載された従来のサージ防護デバイスでは、次の(1)~(3)のような課題があった。

【0008】

(1) 特許文献1のサージ防護デバイスの課題

20

表示部を構成するサーモラベルは、発熱度の関係から、小さなサージ電流には反応しない。サーモラベルの色は、反応後は元に戻らないため、交換が必要である。雷サージ電流の侵入回数を把握できない。更に、複数のサージ防護デバイスの動作及び劣化状態を一括して監視することができない。

【0009】

(2) 特許文献2のサージ防護デバイスの課題

表示部を構成する部品点数が多いので、構造が複雑である。多数の表示構成部品をサージ防護デバイス内に収容するため、サージ防護デバイスの小型化が困難である。サージ防護デバイスの小型化を図ろうとすると、表示部の表示個所が小さくなり、外部からの目視が困難になる。更に、複数のサージ防護デバイスの動作及び劣化状態を一括して監視することができない。

30

【0010】

(3) 避雷素子の劣化状態を表示するための表示部は、サージ防護デバイスに内蔵されているため、表示部が故障していなくても、サージ防護デバイス内の避雷回路が劣化した場合には、そのサージ防護デバイスを廃棄して新しいサージ防護デバイスと交換しなければならないので、無駄が生じる。又、表示部が設けられていない既存又は既設のサージ防護デバイスに表示部を単体で付加することができないので、不利不便である。

【課題を解決するための手段】

【0011】

本発明の内の第1の発明のサージ防護デバイスは、サージ防護デバイスの接地側端子部に接続される第1端子部と、接地線が接続される第2端子部と、前記第1端子部と前記第2端子部とを連結する導通用の連結バーと、前記連結バーの近傍に配置され、前記連結バーを流れる雷サージ電流によって誘起される誘導電流を出力する検出コイルと、前記誘導電流を電圧に変換して検出電圧を生成し、前記検出電圧の電圧波形を時間軸に対して引き延ばし処理を行って変形処理波形電圧を出力する波形処理部と、前記変形処理波形電圧を入力し、前記変形処理波形電圧の電圧値から前記雷サージ電流の電流値を算定して雷サージ電流算定結果を求める演算制御部と、前記演算制御部により制御され、外部から視認可能な状態で、前記雷サージ電流算定結果を表示する表示部と、が第1ケースに収容されてユニット化された雷サージ検出器、が着脱自在に外付けされている。

40

【0012】

50

そして、電源線又は通信線が接続される線路側端子部と、前記雷サージ検出器の前記第1端子部が着脱自在に取り付けられる接地側端子部と、前記線路側端子部と前記接地側端子部との間に接続され、前記線路側端子部から侵入する前記雷サージ電流を前記接地側端子部へ放電する避雷回路と、を有することを特徴とする。

【0013】

第2の発明におけるサージ防護デバイスの管理システムは、前記サージ防護デバイスと、前記サージ防護デバイスに隣接して配設され、前記サージ防護デバイスに外付けされた前記雷サージ検出器の動作状態及び動作履歴を管理するモニタユニットと、を備えている。

【0014】

前記モニタユニットは、前記雷サージ検出器の前記第2端子部から出力される前記雷サージ電流を検出する変流器と、前記雷サージ検出器の前記動作状態及び前記動作履歴を通信により取得し、取得した前記動作状態及び前記動作履歴を通信により外部へ出力する通信部と、取得した前記動作状態及び前記動作履歴を記憶する記憶部と、取得した前記動作状態及び前記動作履歴を表示する表示部と、が第2ケースに收容されてユニット化されていることを特徴とする。

【発明の効果】

【0015】

第1の発明のサージ防護デバイスによれば、次の(a)～(d)のような効果がある。

【0016】

(a) 雷サージ検出器において、連結バーの近傍に検出コイルが配置されているので、雷サージ電流検出箇所を小型化できる。しかも、雷サージ検出器を構成する部品点数が少ないので、構造が簡単であり、雷サージ検出器の全体の形状の小型化が容易である。

【0017】

(b) 雷サージ検出器において、検出コイルにより、連結バーに流れる雷サージ電流を検出し、波形処理部により、その検出電圧の電圧波形を時間軸に対して引き延ばし、その後、演算制御部により、雷サージ電流の電流値を算定しているので、インパルス性の小さな雷サージ電流も精度良く検出できる。

【0018】

(c) 雷サージ検出器の第1端子部を、サージ防護デバイスの接地側端子部に接続して、その雷サージ検出器をサージ防護デバイスに結合できるので、雷サージ検出器付きサージ防護デバイスを小型に形成することができる。

【0019】

(d) 雷サージ検出器付きサージ防護デバイスによれば、サージ防護デバイスに流れた雷サージ電流等の簡易情報が雷サージ検出器の表示部に表示されるので、その簡易情報を目視で確認できる。

【0020】

第2の発明のサージ防護デバイスの管理システムによれば、雷サージ検出器付きサージ防護デバイスと、この近傍に配置されたモニタユニットとにより、サージ防護デバイスの管理システムを構成したので、サージ防護デバイスの管理システムを小型に形成することができる。しかも、雷サージ検出器付きサージ防護デバイスの詳細情報を、モニタユニットで確認及び管理することができる。

【図面の簡単な説明】

【0021】

【図1】図1は本発明の実施例1における雷サージ検出器の構造例を示す概略の斜視図である。

【図2】図2は図1の内部構造を示す概略の透視斜視図である。

【図3A】図3Aは図2中の検出コイル7を示す拡大斜視図である。

【図3B】図3Bは図3Aの検出コイル7における結線状態を示す概略の回路図である。

【図3C】図3Cは図3Aの検出コイル7における結線状態を示す概略の回路図である。

10

20

30

40

50

【図 3 D】図 3 D は図 3 A の検出コイル 7 における結線状態を示す概略の回路図である。

【図 3 E】図 3 E は図 3 A の検出コイル 7 における結線状態を示す概略の回路図である。

【図 3 F】図 3 F は図 3 A の検出コイル 7 における結線状態を示す概略の回路図である。

【図 3 G】図 3 G は図 3 A の検出コイル 7 における結線状態を示す概略の回路図である。

【図 3 H】図 3 H は図 3 A の検出コイル 7 における結線状態を示す概略の回路図である。

【図 3 I】図 3 I は図 3 A の検出コイル 7 における結線状態を示す概略の回路図である。

【図 4】図 4 は図 1、図 2、図 3 A、図 3 B 及び図 3 F の雷サージ検出器 1 における電気回路を示す概略の構成図である。

【図 5】図 5 は図 4 の回路構成例を示す概略の回路図である。

【図 6】図 6 は本発明の実施例 1 におけるサージ防護デバイスの構造例を示す概略の斜視図である。 10

【図 7】図 7 は図 1 の雷サージ検出器 1 が外付けされたサージ防護デバイス 50 の構造を示す概略の斜視図である。

【図 8】図 8 は図 7 の内部構造を示す概略の透視斜視図である。

【図 9 A】図 9 A は図 8 中の避雷回路 70 の構成例を示す回路図である。

【図 9 B】図 9 B は図 8 中の避雷回路 70 の構成例を示す回路図である。

【図 9 C】図 9 C は図 8 中の避雷回路 70 の構成例を示す回路図である。

【図 10】図 10 は図 4 における連結バー 5 に流れる雷サージ電流と波形処理部 10 から出力される変形処理波形 S 14 の電圧値との相関値を示す図である。

【図 11】図 11 は図 5 中の演算制御部 20 のウェイクアップ後の処理を示すフローチャートである。 20

【図 12 A】図 12 A は図 5 中の検出電圧 S 13 を示す波形図である。

【図 12 B】図 12 B は図 5 中の起動電圧 S 15 を示す波形図である。

【図 12 C】図 12 C は図 5 中の変形処理波形 S 14 の電圧値を示す波形図である。

【図 13】図 13 は本発明の実施例 2 におけるローカル型サージ防護デバイスの管理システムの概略を示す構成図である。

【図 14】図 14 は図 13 中のモニタユニット 90 を示す透視図である。

【図 15】図 15 は図 14 のモニタユニット 90 の概略の回路構成を示すブロック図である。

【図 16】図 16 は本発明の実施例 3 におけるリモート型サージ防護デバイスの管理システムの概略を示す構成図である。 30

【発明を実施するための形態】

【0022】

本発明を実施するための形態は、以下の好ましい実施例の説明を添付図面と照らし合わせて読むと、明らかになるであろう。但し、図面はもっぱら解説のためのものであって、本発明の範囲を限定するものではない。

【実施例 1】

【0023】

(実施例 1 の雷サージ検出器の構成)

図 1 は本発明の実施例 1 における雷サージ検出器の構造例を示す概略の斜視図、及び、図 2 は図 1 の内部構造を示す概略の透視斜視図である。 40

【0024】

この雷サージ検出器 1 は、略箱形の第 1 ケース 2 を有している。ケース 2 の側面には、断面が略 U 字形の金属板からなる 2 点接触形状の第 1 端子部 3 が取り付けられている。第 1 端子部 3 は、対向する 2 つの突出片 3 a、3 c と、この 2 つの突出片 3 a、3 c 間を連結する連結片 3 b とにより構成されている。連結片 3 b はケース 2 内に固定され、2 つの突出片 3 a、3 c がケース 2 から外方向へ突出している。一方の突出片 3 a の先端部には、螺子へ挿入するための挿入溝 3 a 1 が形成されている。

【0025】

ケース 2 において、第 1 端子部 3 と対向する側面には、接地線挿入用の開口部 2 a が形 50

成されている。開口部 2 a の近傍のケース 2 の上面には、螺子孔 2 b が形成されている。ケース 2 内において、開口部 2 a 及び螺子孔 2 b に対向する箇所には、接地線を挿入して固定するための金属製の第 2 端子部 4 が取り付けられている。第 2 端子部 4 は、断面が略 U 字形の支持棒 4 a と、螺子孔 2 b から垂直方向に挿入された螺子 4 b と、断面が略方形の固定棒 4 c とにより構成されている。支持棒 4 a は、対向する第 1 片及び第 2 片と、この第 1 片及び第 2 片間を連結する底片とにより構成され、その底片が、垂直方向に配置され、その第 1 片及び第 2 片が、水平方向に配置されて、ケース 2 内に固定されている。支持棒 4 a の第 1 片は、螺子孔 2 b の真下に位置し、その第 1 片を、螺子 4 b が貫通している。固定棒 4 c は、螺子 4 b の下端に、上下動可能に取り付けられている。開口部 2 a から挿入された接地線の端末部は、固定棒 4 c 内に挿入され、螺子 4 b を締め付けることにより、その固定棒 4 c が上下に移動して、その接地線の端末部が、第 2 端子部 4 に固定されるようになっている。

10

【 0 0 2 6 】

第 1 端子部 3 と第 2 端子部 4 とは、略水平方向に配置された金属製の導通用連結バー 5 により連結されている。連結バー 5 の近傍には、制御手段を構成する電子回路部品等を搭載するための印刷配線板 6 が固定されている。印刷配線板 6 には、検出コイル 7 が接続されている。検出コイル 7 は、連結バー 5 の近傍に配置され、その連結バー 5 を流れる雷サージ電流を検出するために、その雷サージ電流によって誘起される誘導電流を出力するものである。

【 0 0 2 7 】

20

ケース 2 の上面には、確認ボタン 2 6 及び表示部 4 0 が設けられている。表示部 4 0 は、連結バー 5 を流れる雷サージ電流の検出結果、検出回数等を外部から視認可能な状態で表示するものであり、発光ダイオード（以下「LED」という。）等の複数の表示素子により構成されている。確認ボタン 2 6 は、記憶された雷サージ電流の検出結果、検出回数等を表示部 4 0 に表示させるためのスイッチである。

【 0 0 2 8 】

印刷配線板 6 には、図示しないコネクタを介して、2 回線の通信線 2 9 及び 2 回線の電源線 3 0 が接続されている。

【 0 0 2 9 】

図 3 A は、図 2 中の検出コイル 7 を示す拡大斜視図である。

30

検出コイル 7 は、連結バー 5 を図示しない絶縁部材を介して包囲するための断面略 U 字形のコア（core）7 a と、その連結バー 5 に対して対称となるようにコア 7 a に巻装された一対の第 1 巻線 7 b 及び第 2 巻線 7 c とにより構成されている。

【 0 0 3 0 】

断面略 U 字形のコア 7 a は、底辺の基部 7 a 1 と、両側辺の第 1 脚部 7 a 2 及び第 2 脚部 7 a 3 と、により構成されている。第 1 脚部 7 a 2 及び第 2 脚部 7 a 3 には、一対の第 1 巻線 7 b 及び第 2 巻線 7 c がそれぞれ巻装されている。一対の第 1 巻線 7 b 及び第 2 巻線 7 c は、連結バー 5 に対して対称となるようにコア 7 a に巻装されている。

【 0 0 3 1 】

図 3 B、図 3 C、図 3 D、図 3 E、図 3 F、図 3 G、図 3 H 及び図 3 I は、図 3 A の検出コイル 7 における結線状態を示す概略の回路図である。

40

【 0 0 3 2 】

図 3 B ~ 図 3 I に示すように、検出コイル 7 は、この検出コイル 7 の第 1 巻線 7 b 及び第 2 巻線 7 c の巻装方向、並びに、検出コイル 7 の第 1 巻線 7 b 及び第 2 巻線 7 c の結線状態の組み合わせにより、様々なバリエーションが考えられる。しかしながら、課題を解決するためには、検出コイル 7 は図 3 B 及び図 3 C や、図 3 F 及び図 3 G のように構成すべきであり、図 3 D 及び図 3 E や、図 3 H 及び図 3 I のように構成すべきではない。この点について詳述すると次の通りである。

【 0 0 3 3 】

図 3 B に示すように、検出コイル 7 は、コア 7 a と第 1 巻線 7 b 及び第 2 巻線 7 c とに

50

より構成され、連結バー 5 を包囲するように配置されている。コア 7 a の第 1 脚部 7 a 2 及び第 2 脚部 7 a 3 のうち、第 1 脚部 7 a 2 には第 1 巻線 7 b が巻装され、第 2 脚部 7 a 3 には第 2 巻線 7 c が巻装されている。この検出コイル 7 において、外部磁界の印加時には、誘導電流が流れず、連結バー 5 に雷サージ電流が流れた時には、誘導電流が出力されるように、第 1 巻線 7 b 及び第 2 巻線 7 c が所定の方に巻装され且つ所定の結線状態にて直列に接続されている。即ち、第 1 巻線 7 b の一端部 7 b 1 及び他端部 7 b 2 と、第 2 巻線 7 c の一端部 7 c 1 及び他端部 7 c 2 とにおいて、第 1 巻線 7 b の一端部 7 b 1 と第 2 巻線 7 c の一端部 7 c 1 とが開放されている。第 1 巻線 7 b の他端部 7 b 2 は、第 2 巻線 7 c の他端部 7 c 2 に接続されている。

【 0 0 3 4 】

10

検出コイル 7 は、コア 7 a によって包囲された領域内に挿通するように配置された連結バー 5 に、雷サージ電流が流れて図 3 B 中の破線矢印方向に磁界 H_0 が発生すると、第 1 巻線 7 b 及び第 2 巻線 7 c に、破線矢印で示す逆方向の磁界 H_1 , H_2 がそれぞれ誘起され、矢印で示す同一方向に誘導電流 I_1 , I_2 がそれぞれ発生する。そのため、第 1 巻線 7 b の一端部 7 b 1 と、第 2 巻線 7 c の一端部 7 c 1 との間に、負荷 R が接続されていると、その負荷 R に合成誘導電流 I_3 ($= I_1 + I_2$) が流れる。

【 0 0 3 5 】

図 3 C には、図 3 B に示す連結バー 5 に雷サージ電流が流れず、隣接する図示しない雷サージ検出器中の連結バー 5 A に雷サージ電流が流れた場合の影響が示されている。

【 0 0 3 6 】

20

連結バー 5 A は、例えば、コア 7 a によって包囲されていない領域であって、且つ、第 1 巻線 7 b 及び第 2 巻線 7 c に対して平行な領域に配置されている。連結バー 5 A に雷サージ電流が流れて図 3 C 中の破線矢印方向に外部磁界 H_0 が発生した場合を考える。そのような外部磁界 H_0 が発生すると、第 1 巻線 7 b 及び第 2 巻線 7 c に、破線矢印で示す同一方向の磁界 H_1 , H_2 がそれぞれ誘起され、矢印で示す逆方向に誘導電流 I_1 , I_2 がそれぞれ発生する。2つの誘導電流 I_1 , I_2 は、逆方向に流れて相殺されるため、負荷 R には誘導電流が流れない。このように、図 3 B の検出コイル 7 では、図 3 C に示すように、隣接する連結バー 5 A から外部磁界 H_0 が印加されても、第 1 巻線 7 b の一端部 7 b 1 と第 2 巻線 7 c の一端部 7 c 1 との間には、誘導電流が流れない。従って、本実施例 1 の検出コイル 7 では、図 3 B に示すような結線構成を採用している。

30

【 0 0 3 7 】

図 3 D には、連結バー 5 に雷サージ電流が流れても、第 1 巻線 7 b の一端部 7 b 1 と第 2 巻線 7 c の他端部 7 c 2 との間には、誘導電流が流れない結線状態が示されている。

【 0 0 3 8 】

図 3 D に示す検出コイル 7 では、第 1 巻線 7 b の一端部 7 b 1 と第 2 巻線 7 c の他端部 7 c 2 とが開放され、第 1 巻線 7 b の他端部 7 b 2 と、第 2 巻線 7 c の一端部 7 c 1 とが接続されている。連結バー 5 に、雷サージ電流が流れて図 3 D 中の破線矢印方向に磁界 H_0 が発生すると、第 1 巻線 7 b 及び第 2 巻線 7 c に、破線矢印で示す逆方向の磁界 H_1 , H_2 がそれぞれ誘起され、矢印で示す逆方向に誘導電流 I_1 , I_2 がそれぞれ発生する。逆方向に流れる誘導電流 I_1 , I_2 は、相殺されるため、負荷 R には誘導電流が流れない。

40

【 0 0 3 9 】

図 3 E には、図 3 D に示す連結バー 5 に雷サージ電流が流れず、隣接する図示しない雷サージ検出器中の連結バー 5 A に雷サージ電流が流れた場合の影響が示されている。

【 0 0 4 0 】

連結バー 5 A に雷サージ電流が流れて図 3 E 中の破線矢印方向に外部磁界 H_0 が発生した場合を考える。そのような外部磁界 H_0 が発生すると、第 1 巻線 7 b 及び第 2 巻線 7 c に、破線矢印で示す同一方向の磁界 H_1 , H_2 がそれぞれ誘起され、矢印で示す同一方向に誘導電流 I_1 , I_2 がそれぞれ発生する。2つの誘導電流 I_1 , I_2 は、合成されるので、負荷 R に合成誘導電流 I_3 ($= I_1 + I_2$) が流れる。従って、本実施例 1 の検出コ

50

イル 7 では、図 3 D に示すような結線構成を採用しない。

【 0 0 4 1 】

図 3 F には、連結バー 5 に雷サージ電流が流れた場合に、第 1 巻線 7 b の他端部 7 b 2 と第 2 巻線 7 c の一端部 7 c 1 との間に、誘導電流が流れる結線状態が示されている。

【 0 0 4 2 】

図 3 F に示す検出コイル 7 では、第 1 巻線 7 b の他端部 7 b 2 と第 2 巻線 7 c の一端部 7 c 1 とが開放され、第 1 巻線 7 b の一端部 7 b 1 と、第 2 巻線 7 c の他端部 7 c 2 とが接続されている。連結バー 5 に、雷サージ電流が流れて図 3 F 中の破線矢印方向に磁界 H_0 が発生すると、第 1 巻線 7 b 及び第 2 巻線 7 c に、破線矢印で示す逆方向の磁界 H_1 , H_2 がそれぞれ誘起され、矢印で示す同一方向に誘導電流 I_1 , I_2 がそれぞれ発生する。そのため、誘導電流 I_1 , I_2 が合成され、この合成誘導電流 I_3 ($= I_1 + I_2$) が負荷 R に流れる。

10

【 0 0 4 3 】

図 3 G には、図 3 F に示す連結バー 5 に雷サージ電流が流れず、隣接する図示しない雷サージ検出器中の連結バー 5 A に雷サージ電流が流れた場合の影響が示されている。

【 0 0 4 4 】

連結バー 5 A に雷サージ電流が流れて図 3 G 中の破線矢印方向に外部磁界 H_0 が発生すると、第 1 巻線 7 b 及び第 2 巻線 7 c に、破線矢印で示す同一方向の磁界 H_1 , H_2 がそれぞれ誘起され、矢印で示す逆方向の誘導電流 I_1 , I_2 がそれぞれ発生する。2つの誘導電流 I_1 , I_2 は、相殺されるので、負荷 R には誘導電流が流れない。従って、本実施

20

例 1 の検出コイル 7 では、図 3 F に示すような結線構成を採用している。

【 0 0 4 5 】

図 3 H には、連結バー 5 に雷サージ電流が流れても、第 1 巻線 7 b の他端部 7 b 2 と第 2 巻線 7 c の他端部 7 c 2 との間には、誘導電流が流れない結線状態が示されている。

【 0 0 4 6 】

図 3 H に示す検出コイル 7 では、第 1 巻線 7 b の他端部 7 b 2 と第 2 巻線 7 c の他端部 7 c 2 とが開放され、第 1 巻線 7 b の一端部 7 b 1 と、第 2 巻線 7 c の一端部 7 c 1 とが接続されている。連結バー 5 に、雷サージ電流が流れて図 3 H 中の破線矢印方向に磁界 H_0 が発生すると、第 1 巻線 7 b 及び第 2 巻線 7 c に、破線矢印で示す逆方向の磁界 H_1 , H_2 がそれぞれ誘起され、矢印で示す逆方向の誘導電流 I_1 , I_2 がそれぞれ発生する。逆方向に流れる誘導電流 I_1 , I_2 は、相殺されるため、負荷 R には誘導電流が流れない。

30

【 0 0 4 7 】

図 3 I には、図 3 H に示す連結バー 5 に雷サージ電流が流れず、隣接する図示しない雷サージ検出器中の連結バー 5 A に雷サージ電流が流れた場合の影響が示されている。

【 0 0 4 8 】

連結バー 5 A に雷サージ電流が流れて図 3 I 中の破線矢印方向に外部磁界 H_0 が発生した場合、第 1 巻線 7 b 及び第 2 巻線 7 c に、破線矢印で示す同一方向の磁界 H_1 , H_2 がそれぞれ誘起され、矢印で示す同一方向に誘導電流 I_1 , I_2 がそれぞれ発生する。そのため、2つの誘導電流 I_1 , I_2 は、合成されるので、負荷 R に合成誘導電流 I_3 ($= I_1 + I_2$) が流れる。従って、本実施例 1 の検出コイル 7 では、図 3 H に示すような結線構成を採用しない。

40

【 0 0 4 9 】

図 4 は、図 1、図 2、図 3 A、図 3 B 及び図 3 F の雷サージ検出器 1 における電気回路を示す概略の構成図である。

【 0 0 5 0 】

第 1 端子部 3 及び第 2 端子部 4 間を連結する連結バー 5 の近傍には、検出コイル 7 が配置されている。検出コイル 7 の一端部 7 b 1 又は他端部 7 b 2 と、一端部 7 c 1 とには、図 2 中の印刷配線板 6 上に搭載された制御手段 8 が接続されている。制御手段 8 は、雷サージ検出器 1 の全体の動作を制御するものであり、例えば、波形処理部 10 及び演算制御

50

部 20 を有している。

【 0051 】

波形処理部 10 は、検出コイル 7 から出力される誘導電流 I_3 を電圧に変換して検出電圧を生成し、この検出電圧の電圧波形を時間軸に対して引き延ばし処理を行って変形処理波形 S_{14} を出力すると共に、その検出電圧から起動電圧 S_{15} を生成して出力する回路であり、この出力側に、演算制御部 20 が接続されている。演算制御部 20 は、変形処理波形 S_{14} 及び起動電圧 S_{15} を入力し、その起動電圧 S_{15} により起動され、その変形処理波形 S_{14} の電圧値から雷サージ電流の電流値を算定して雷サージ電流算定結果等を求める回路であり、この出力側に、表示部 40 が接続されている。演算制御部 20 には、確認ボタン 26 及びコネクタ 28 も接続されている。

10

【 0052 】

雷サージ検出器 1 は、電源線 30 及びコネクタ 28 を介して外部から電源電力の供給を受けて駆動されるが、外部からの電源電力の供給を受けない独立電源の構成にする場合には、内部に電源電力供給用の電池 35 を設けても良い。

【 0053 】

図 5 は、図 4 の回路構成例を示す概略の回路図である。

波形処理部 10 は、過電圧抑制回路 11、全波整流回路 12、電流 / 電圧変換回路（以下「 I/V 変換回路」という。）13、時定数回路 14、及び電圧制限回路 15 等により構成されている。

【 0054 】

20

過電圧抑制回路 11 は、検出コイル 7 における一端部 7b1 又は他端部 7b2 と一端部 7c1 との間の最高電圧値を一定値以下（例えば、30V 以下）に抑制する回路であり、例えば、検出コイル 7 における一端部 7b1 又は他端部 7b2 と一端部 7c1 との間において、逆方向に直列に接続された 2 つのツェナーダイオードにより構成されている。この過電圧抑制回路 11 の出力側には、全波整流回路 12 が接続されている。全波整流回路 12 は、検出コイル 7 に誘起される誘導電流 I_3 を直流に変換する回路であり、例えば、ブリッジ接続された 4 つの整流ダイオードにより構成されている。この全波整流回路 12 の出力側には、 I/V 変換回路 13 が接続されている。

【 0055 】

I/V 変換回路 13 は、全波整流回路 12 の出力電流を電圧に変換して検出電圧 S_{13} を生成する回路であり、例えば、全波整流回路 12 の 2 つの出力端子間に並列に接続された抵抗により構成されている。この I/V 変換回路 13 の出力側には、時定数回路 14 と電圧制限回路 15 とが、並列に接続されている。時定数回路 14 は、 I/V 変換回路 13 で生成された検出電圧 S_{13} の電圧波形を時間軸に対して引き延ばし処理を行ってアナログの変形処理波形 S_{14} を出力する回路であり、例えば、時定数の大きな抵抗 14a 及びコンデンサ 14b の直列回路により構成されている。電圧制限回路 15 は、検出電圧 S_{13} を降圧する図示しない抵抗を介して、その降圧された検出電圧 S_{13} を一定電圧値以下に制限して起動電圧 S_{15} を生成する回路であり、LED、ダイオード、及び抵抗等により構成されている。これらの時定数回路 14 及び電圧制限回路 15 の出力側には、演算制御部 20 が接続されている。

30

40

【 0056 】

演算制御部 20 は、起動電圧 S_{15} により起動（ウェイクアップ）され、入力されたアナログの変形処理波形 S_{14} をデジタル信号に変換し、このデジタル信号の電圧値から雷サージ電流の電流値を算定して雷サージ電流算定結果を求める演算機能と、制御機能等とを有し、マイクロコントローラ（例えば、Peripheral Interface Controller、以下「PIC」という。）により構成されている。PIC は、コンピュータの周辺機器接続の制御用として使用されるものであり、演算機能や制御機能を有する中央処理装置（以下「CPU」という。）21 と、この CPU 21 によりアクセスされるリード・オンリ・メモリ（以下「ROM」という。）、ランダム・アクセス・メモリ（以下「RAM」という。）等のメモリ 22 と、CPU 21 により制御される入力ポート 23、入出力（以下「 I/O

50

」という。)ポート24及び出力ポート25等と、が1チップに収められており、メモリ22に書き込まれたプログラムにより制御されるようになっている。

【0057】

演算制御部20において、入力ポート23は、電圧制限回路15から出力される起動電圧S15を入力して、スリープ状態になっているCPU21をウェイクアップさせ、時定数回路14から出力されるアナログの変形処理波形S14を入力してデジタル信号に変換するアナログ/デジタル変換(以下「A/D変換」という。)を行うと共に、確認ボタン26の出力信号等を入力する機能を有している。

【0058】

入力ポート23に接続された確認ボタン26は、その入力ポート23と電源電圧VCC側の電源端子との間に接続されたノーマルオフ型のスイッチである。確認ボタン26における入力ポート23側の電極は、抵抗27を介して、グランドGND側の接地端子に接続されている。I/Oポート24には、コネクタ28を介して2線の通信線29及び2線の電源線30が接続されている。このCPU21及びI/Oポート24は、コネクタ28及び通信線29を介して、外部との間で通信を行う通信機能を有すると共に、コネクタ28及び電源線30を介して、外部から電源電力の受電を行う機能等を有している。出力ポート25は、CPU21から出力されるデジタル信号の雷サージ電流算定結果等をアナログ信号に変換して表示部40へ与えるデジタル/アナログ変換(以下「D/A変換」という。)機能を有している。表示部40は、アナログ信号に変換された雷サージ電流算定結果等を点灯表示する機能を有している。

【0059】

(実施例1のサージ防護デバイスの構成)

図6は、本発明の実施例1におけるサージ防護デバイスの構造例を示す概略の斜視図である。

【0060】

サージ防護デバイス50は、図1の雷サージ検出器1が外付けされ、電源線又は通信線の線路から被保護機器へ侵入する雷サージ電流を接地線側へ放電してその被保護機器を保護する装置である。このサージ防護デバイス50は、ジャック盤51とプラグ52とで構成され、ジャック盤51側のケース60に対して、プラグ52側のケース70が挿入及び離脱可能に挿着される構造になっている。

【0061】

ジャック盤51側のケース60は、略箱形の基台部61と、この基台部61の両側面から上方向に延設された一对の側壁部62、63とにより構成されている。これらの基台部61及び側壁部62、63により囲まれた領域により、プラグ52を挿入及び離脱可能に收容するためのプラグ收容部64が形成されている。基台部61の底面は、機器取り付け用レール(Mounting rails for devices、例えば、DINレール)80を挟持し、このDINレール80に対してジャック盤51を取り外し可能に固定する構造になっている。

【0062】

DINレール80とは、DIN規格で定められた例えば35mm幅の機器取り付け金具である。DIN規格では、交流1000V以下又は直流1500V以下で使用する開閉器、工業用端子台等の電気機器を取り付ける機器取り付け用レールについて規定されている。

【0063】

一方の側壁部62内には、電源線又は通信線の線路に接続された線路側電線の端末部を挿入して固定するための図示しない線路側端子部が設けられている。側壁部62の外側面には、前記線路側電線の端末部を挿入するための図示しない電線挿入用開口部が形成されている。その側壁部62の上面には、前記線路側端子部を構成する螺子を挿入するための螺子孔62cが形成されている。

【0064】

同様に、他方の側壁部 6 3 内には、雷サージ検出器 1 の第 1 端子部 3 を挿入して固定するための図示しない接地側端子部が設けられている。側壁部 6 3 の外側面には、雷サージ検出器 1 の第 1 端子部 3 を挿入するための上下 2 つの端子部挿入用開口部 6 3 a、6 3 b が形成されている。上側の端子部挿入用開口部 6 3 a は、第 1 端子部 3 の突出片 3 a を挿入するための開口部であり、下側の端子部挿入用開口部 6 3 b は、第 1 端子部 3 の突出片 3 c を挿入するための開口部である。側壁部 6 3 の上面には、前記接地側端子部を構成する螺子を挿入するための螺子孔 6 3 c が形成されている。

【 0 0 6 5 】

一方の側壁部 6 2 の外側面において、図示しない電線挿入用開口部の下方向の位置には、交換識別用端子 6 5 が着脱自在に挿着されている。

10

【 0 0 6 6 】

プラグ 5 2 側のケース 7 0 は、略直方体形状をなし、この内部に、図示しない避雷回路が設けられている。

【 0 0 6 7 】

図 7 は、図 1 の雷サージ検出器 1 が外付けされたサージ防護デバイス 5 0 の構造を示す概略の斜視図である。更に、図 8 は、図 7 の内部構造を示す概略の透視斜視図である。

【 0 0 6 8 】

雷サージ検出器 1 が外付けされたサージ防護デバイス 5 0 は、電源線又は通信線の線路 8 1 に接続された被保護機器 8 2 を雷サージ電流 i から保護する装置である。使用時において、線路 8 1 に接続された線路側電線 8 3 の端末部は、サージ防護デバイス 5 0 の側壁部 6 2 側の図示しない電線挿入用開口部に挿入されて固定され、グランド GND に接続された接地線 8 4 の端末部が、雷サージ検出器 1 の接地線挿入用の開口部 2 a に挿入されて固定される。

20

【 0 0 6 9 】

サージ防護デバイス 5 0 の側壁部 6 2 内において、図示しない電線挿入用開口部及び螺子孔 6 2 c に対向する箇所には、線路側電線 8 3 を挿入して固定するための金属製の線路側端子部 6 6 が取り付けられている。線路側端子部 6 6 は、断面が略 U 字形の支持棒 6 6 a と、螺子孔 6 2 c から垂直方向に挿入された螺子 6 6 b と、断面が略方形の固定棒 6 6 c とにより構成されている。支持棒 6 6 a は、対向する第 1 片及び第 2 片と、この第 1 片及び第 2 片間を連結する底片とにより構成され、その底片が、垂直方向に配置され、その第 1 片及び第 2 片が、水平方向に配置されて、側壁部 6 2 内に固定されている。支持棒 6 6 a の第 1 片は、螺子孔 6 2 c の真下に位置し、その第 1 片を、螺子 6 6 b が貫通している。固定棒 6 6 c は、螺子 6 6 b の下端に、上下動可能に取り付けられている。図示しない電線挿入用開口部から挿入された線路側電線 8 3 の端末部は、固定棒 6 6 c 内に挿入され、螺子 6 6 b を締め付けることにより、その固定棒 6 6 c が上下に移動して、その線路側電線 8 3 の端末部が、線路側端子部 6 6 に固定されるようになっている。

30

【 0 0 7 0 】

同様に、サージ防護デバイス 5 0 の側壁部 6 3 内において、端子部挿入用開口部 6 3 a、6 3 b 及び螺子孔 6 3 c に対向する箇所には、雷サージ検出器 1 の第 1 端子部 3 を挿入して固定するための金属製の接地側端子部 6 7 が取り付けられている。接地側端子部 6 7 は、断面が略 U 字形の支持棒 6 7 a と、螺子孔 6 3 c から垂直方向に挿入された螺子 6 7 b と、断面が略方形の固定棒 6 7 c とにより構成されている。支持棒 6 7 a は、対向する第 1 片及び第 2 片と、この第 1 片及び第 2 片間を連結する底片とにより構成され、その底片が、垂直方向に配置され、その第 1 片及び第 2 片が、水平方向に配置されて、側壁部 6 3 内に固定されている。支持棒 6 7 a の第 1 片は、螺子孔 6 3 c の真下に位置し、その第 1 片を、螺子 6 7 b が貫通している。固定棒 6 7 c は、螺子 6 7 b の下端に、上下動可能に取り付けられている。上下 2 つの端子部挿入用開口部 6 3 a、6 3 b からそれぞれ挿入された雷サージ検出器 1 側の上下 2 つの突出片 3 a、3 c の内、上側の突出片 3 a は、螺子 6 7 b の頭部とこの下の前記第 1 片との間に挿入され、下側の突出片 3 c は、固定棒 6 7 c 内に挿入され、螺子 6 7 b を締め付けることにより、その上下 2 つの突出片 3 a、3

40

50

c が、2 点接触にて接地側端子部 6 7 に一体的に固定されるようになっている。

【 0 0 7 1 】

サージ防護デバイス 5 0 において、側壁部 6 2 内の線路側端子部 6 6 と、側壁部 6 3 内の接地側端子部 6 7 とは、図 8 中の矢印で示すように、プラグ 5 2 内に設けられた避雷回路 7 0 を介して、接続されている。避雷回路 7 0 は、線路側端子部 6 6 から侵入する雷サージ電流を抑制するためのアレスタ、バリスタ、半導体素子等の避雷素子により構成されている。

【 0 0 7 2 】

図 9 A、図 9 B 及び図 9 C は、図 8 中の避雷回路 7 0 (= 7 0 - 1 , 7 0 - 2 , 7 0 - 3) の構成例を示す回路図である。

10

【 0 0 7 3 】

図 9 A に示す避雷回路 7 0 - 1 は、バリスタ 7 1 及び切り離し機構 7 2 を有し、このバリスタ 7 1 及び切り離し機構 7 2 が、線路側端子部 6 6 と接地側端子部 6 7 との間に直列に接続されている。接地側端子部 6 7 には、図 2 及び図 8 に示される雷サージ検出器 1 における第 1 端子部 3 を介して連結バー 5 が接続され、その連結バー 5 の近傍に、検出コイル 7 が配置されている。

【 0 0 7 4 】

バリスタ 7 1 は、雷サージ電圧が印加されると短絡状態になって雷サージ電流を導通させる素子である。バリスタ 7 1 は、過大な雷サージ電流により劣化すると、漏れ電流が大きくなったり、あるいは、焼損することもあるので、このバリスタ 7 1 を回路から切り離すために、切り離し機構 7 2 が設けられている。切り離し機構 7 2 は、バリスタ 7 1 が規定温度以上に加熱されると溶断する半田部材等により構成されている。切り離し機構 7 2 が動作したことを検出するために、センサ 7 3 が設けられることもある。センサ 7 3 の検出信号は、内部部品劣化によるサージ防護デバイス交換の識別信号として、図 8 中の交換識別用端子 6 5 から外部へ出力されるようになっている。

20

【 0 0 7 5 】

例えば、線路側端子部 6 6 と接地側端子部 6 7 との間に、雷サージ電圧が印加された場合、バリスタ 7 1 が短絡し、線路側端子部 6 6 から流入した雷サージ電流が、切り離し機構 7 2 及びバリスタ 7 1 を経由して接地側端子部 6 7 へ放電される。これにより、線路側端子部 6 6 側に接続された図 7 の被保護機器 8 2 が保護される。

30

【 0 0 7 6 】

図 9 B に示す避雷回路 7 0 - 2 は、並列接続された複数のバリスタ 7 1 - 1 ~ 7 1 - 3 と、切り離し機構 7 2 とを有し、この複数のバリスタ 7 1 - 1 ~ 7 1 - 3 と切り離し機構 7 2 とが、線路側端子部 6 6 と接地側端子部 6 7 との間に直列に接続されている。この避雷回路 7 0 - 2 は、図 9 A の避雷回路 7 0 - 1 と同様の機能を有しているが、並列接続された複数のバリスタ 7 1 - 1 ~ 7 1 - 3 が設けられているので、図 9 A の避雷回路 7 0 - 1 よりも耐電圧や耐電流が大きくなっている。

【 0 0 7 7 】

図 9 C に示す避雷回路 7 0 - 3 は、アレスタ 7 4 及びバリスタ 7 1 を有し、このアレスタ 7 4 及びバリスタ 7 1 が、線路側端子部 6 6 と接地側端子部 6 7 との間に直列に接続されている。

40

【 0 0 7 8 】

例えば、線路側端子部 6 6 と接地側端子部 6 7 との間に、雷サージ電圧が印加され、雷サージ電流が線路側端子部 6 6 に入力されると、アレスタ 7 4 が放電し、その雷サージ電流が、バリスタ 7 1 を経由して接地側端子部 6 7 へ放電され、機器側端子部 6 6 側に接続された被保護機器 8 2 が保護される。

【 0 0 7 9 】

なお、避雷回路 7 0 - 3 にアレスタ 7 4 のみを使用した場合、インパルス性の雷サージ電流でアレスタ 7 4 が放電した後、そのインパルス電流消滅後も交流電流により放電が継続する続流現象が起こり、アレスタ 7 4 の寿命が短縮したり、あるいは焼損に至ることも

50

ある。このような続流の遮断のために、アレスタ 7 4 とバリスタ 7 1 とを直列に接続している。

【 0 0 8 0 】

図 1 0 は、図 4 における連結バー 5 に流れる雷サージ電流と波形処理部 1 0 から出力される変形処理波形 S 1 4 の電圧値との相関値を示す図である。

【 0 0 8 1 】

この図 1 0 では、例えば、検出コイル 7 における第 1 巻線 7 b 及び第 2 巻線 7 c の合計を 1 2 0 ターンとして測定したときの相関値が示されている。この相関値は、予め図 5 中の演算制御部 2 0 内のメモリ 2 2 に記憶される。

【 0 0 8 2 】

(実施例 1 の雷サージ検出器付きサージ防護デバイスの動作)

例えば、図 7 及び図 8 に示す雷サージ検出器 1 付きサージ防護デバイス 5 0 において、落雷等により、線路側端子部 6 6 と接地側端子部 6 7 との間に、雷サージ電圧が発生した場合の動作を説明する。

【 0 0 8 3 】

図 8 に示すサージ防護デバイス 5 0 の線路側端子部 6 6 と接地側端子部 6 7 との間に雷サージ電圧が発生すると、図 9 C に示す避雷回路 7 0 - 3 の線路側端子部 6 6 と接地側端子部 6 7 との間のアレスタ 7 4 が放電し、雷サージ電流 i が、その線路側端子部 6 6 からアレスタ 7 4 及びバリスタ 7 1 を経由して接地側端子部 6 7 へ放電される。これにより、機器側端子部 6 6 側に接続された被保護機器 8 2 が保護される。

【 0 0 8 4 】

接地側端子部 6 7 へ放電された雷サージ電流 i は、雷サージ検出器 1 内の第 1 端子部 3、連結バー 5、及び第 2 端子部 4 と、接地線 8 4 と、を経由して、グランド G N D へ流れる。連結バー 5 に雷サージ電流 i が流れると、図 5 に示す雷サージ検出器 1 において、その連結バー 5 の近傍に配置された検出コイル 7 に誘導電流 I 3 が誘起される。検出コイル 7 に誘起された誘導電流 I 3 は、波形処理部 1 0 内の過電圧抑制回路 1 1 を介して、全波整流回路 1 2 にて全波整流される。

【 0 0 8 5 】

全波整流された誘導電流は、 I / V 変換回路 1 3 にて電圧に変換されて検出電圧 S 1 3 が生成される。生成された検出電圧 S 1 3 の電圧波形は、時定数回路 1 4 において、時間軸に対して引き延ばされて変形処理波形 S 1 4 が生成され、演算制御部 2 0 内の入力ポート 2 3 へ送られる。

【 0 0 8 6 】

一方、検出電圧 S 1 3 は、電圧制限回路 1 5 にて最高電圧値が一定値以下に制限され、起動電圧 S 1 5 が生成される。生成された起動電圧 S 1 5 は、演算制御部 2 0 内の入力ポート 2 3 へ送られ、スリープ状態になっている C P U 2 1 がウェイクアップする。C P U 2 1 は、消費電力を減らすために常時スリープ状態になっており、起動電圧 S 1 5 の入力によりウェイクアップする。

【 0 0 8 7 】

図 1 1 は、図 5 中の演算制御部 2 0 のウェイクアップ後の処理を示すフローチャートである。

【 0 0 8 8 】

演算制御部 2 0 内の C P U 2 1 が、スリープ状態からウェイクアップすると、演算制御部 2 0 において、以下のようなステップ S T 1 ~ S T 1 0 の処理が行われる。

【 0 0 8 9 】

ステップ S T 1 において、変形処理波形 S 1 4 が、演算制御部 2 0 内の入力ポート 2 3 に入力される。ステップ S T 2 において、入力ポート 2 3 は、C P U 2 1 の制御により、入力された変形処理波形 S 1 4 をデジタル信号に変換し、C P U 2 1 へ送る。ステップ S T 3 において、C P U 2 1 は、メモリ 2 2 に記憶された図 1 0 の相関値を参照し、デジタル信号に変換された変形処理波形 S 1 4 の電圧値から雷サージ電流の電流値を算定して雷

10

20

30

40

50

サージ電流算定結果を求め、この雷サージ電流算定結果が一定値（例えば、100A）以上か否かを判定し、一定値よりも小さい場合には（NO）、ステップST10へ進んで、スリープ状態になり、処理を終了する。

【0090】

ステップST3において、一定値以上の場合には（YES）、ステップST4へ進む。ステップST4において、CPU21は、計数値（カウント数）を+1増分（インクリメント）し、メモリ22に記憶してステップST6へ進む。ステップST6において、CPU21は、求めたサージ電流算定結果がこれまでで最大電流か否かを判定し、この判定結果が最大電流でない場合には（NO）、ステップST9へ進み、判定結果が最大電流の場合には（YES）、ステップST7へ進む。

10

【0091】

ステップST7において、CPU21は、最大電流値のセットを行い、ステップST8へ進み、メモリ22に記憶し、ステップST9へ進む。ステップST9において、CPU21は、メモリ22に記憶されたサージ電流算定結果に基づき、出力ポート25を介して、雷サージ電流の発生回数（カウント数）等を表示部40に短時間表示させた後、ステップST10へ進み、スリープ状態になって処理を終了する。

【0092】

図12A、図12B及び図12Cは、図5中の各部の信号波形を示す図である。

図12Aは、図4中の連結バー5に雷サージ電流が流れたときの検出電圧S13の例を示す波形図である。図12Aの横軸は時間T（10μS / 1目盛）、縦軸は電圧V（1V / 1目盛）である。

20

【0093】

この検出電圧S13の波形は、例えば、8 / 20μS波形である。連結バー5にインパルス性の雷サージ電流が流れると、検出電圧S13が急激に立ち上がり、時間8μS後に最高電圧値5Vに達し、その後、降下して行く。検出電圧S13は、立ち上がりから20μS後に、最高電圧値5Vの50%（=2.5V）まで減少する。

【0094】

図12Bは、図5中の起動電圧S15の例を示す波形図である。図12Bの横軸は時間T（10μS / 1目盛）、縦軸は電圧V（500mV / 1目盛）である。

【0095】

この起動電圧S15の波形は、電圧制限回路15により、最高電圧値Vmaxが2.0V以下に制限されている。連結バー5に雷サージ電流が流れると、電圧制限回路15から出力される起動電圧S15が、最高電圧値Vmax（例えば、2.0V以下）まで立ち上がり、スリープ状態のCPU21がウェイクアップする。

30

【0096】

図12Cは、図5中の変形処理波形S14の電圧値を示す波形図である。図12Cの横軸は時間T（10μS / 1目盛）、縦軸は電圧V（200mV / 1目盛）である。

【0097】

変形処理波形S14は、検出電圧S13の立ち上がりに伴い立ち上がり、時間10μSまでの間に最高電圧値800mVに達する。その後、立ち下がって時間20μS～30μS頃には最低電圧値300mV以下に低下する。再び上昇して時間47μS頃には電圧値が700mV程度になる。再び低下して時間55μS頃には電圧値が600mVになる。その後、変形処理波形S14は、その電圧値600mVを維持する安定領域に入る。そのため、CPU21は、変形処理波形S14が時間100μS後の安定領域になった時を読み取りポイントPとして、その変形処理波形S14の電圧値600mVを入力ポート23でデジタル信号に変換させて読み取り、メモリ22に記憶された図10の相関値（起動電圧2.0V、変形処理波形S14の電圧値650mV、雷サージ電流400A）を参照し、比例式を用いて、変形処理波形S14の電圧値が600mVの時の雷サージ電流の電流値（=600mV × 400A / 650mV = 369.23）を算定して雷サージ電流算定結果を求める。

40

50

【 0 0 9 8 】

このように、演算制御部 20 内の CPU 21 は、消費電力を少なくするために、通常、スリープ状態にしておく。一方、インパルス性の雷サージ電流波形の発生時間は、極めて短い。そこで、雷サージ電流波形に対する検出電圧 S 13 波形の波尾を、波形処理部 10 にて引き延ばして変形処理波形 S 14 を生成する。これにより、CPU 21 は、ウェイクアップした後にゆっくり変形処理波形 S 14 を読み取ったとしても、雷サージ電流の大きさを的確に算定できる。

【 0 0 9 9 】

表示部 40 は、CPU 21 の制御により、メモリ 22 に記憶された必要且つ最低限の雷サージ情報等を短時間で表示する。短時間で表示する理由は、低消費電力化を図るためである。表示部 40 は、例えば、雷サージ電流の動作履歴として、雷サージ電流の発生回数を数字で表示したり、あるいは、雷サージ電流算定結果、サージ防護デバイス 50 の交換目安、及び、雷サージ検出器 1 内に電池 35 が設けられている場合には電池交換目安等を、LED の点滅により表示する。

10

【 0 1 0 0 】

雷サージ情報等を確認する場合は、図 5 中の確認ボタン 26 を押す。確認ボタン 26 が押されると、CPU 21 は、メモリ 22 に記憶された雷サージ情報等を表示部 40 に表示させる。これにより、任意の時間に雷サージ情報等を外部から確認できる。

【 0 1 0 1 】

又、メモリ 22 に記憶された雷サージ情報等は、図示しないモニタユニットからの要求に応じて、CPU 21 により読み出され、I/O ポート 24、コネクタ 28、及び通信線 29 を介して前記モニタユニットへ送信される。

20

【 0 1 0 2 】

(実施例 1 の効果)

本実施例 1 の雷サージ検出器 1 及びサージ防護デバイス 50 によれば、次の (a) ~ (e) のような効果がある。

【 0 1 0 3 】

(a) 雷サージ検出器 1 において、対接地間の雷サージ電流を検出するために、断面が略 U 字状の検出コイル 7 を、絶縁部材を介して連結バー 5 に挟持する構造になっているので、その雷サージ電流検出箇所を小型化できる。特に、検出コイル 7 は、図 3 B 又は図 3 F に示すような結線構成になっているので、外部磁界の影響を受けることなく、雷サージ電流を精度良く検出することができる。しかも、雷サージ検出器 1 を構成する部品点数が少ないので、構造が簡単であり、雷サージ検出器 1 の全体の形状の小型化が容易である。

30

【 0 1 0 4 】

(b) 雷サージ検出器 1 において、連結バー 5 の近傍に配置した検出コイル 7 により、その連結バー 5 に流れる雷サージ電流を検出し、波形処理部 10 により、その検出電圧 S 13 の電圧波形を時間軸に対して引き延ばし、その後、演算制御部 20 内の CPU 21 により、雷サージ電流の電流値を算定しているので、インパルス性の小さな雷サージ電流も精度良く検出できる。

40

【 0 1 0 5 】

(c) 雷サージ検出器 1 の第 1 端子部 3 を、サージ防護デバイス 50 の接地側端子部 67 へ挿入し、螺子 67b で固定することにより、その雷サージ検出器 1 をサージ防護デバイス 50 に一体的に結合できるので、雷サージ検出器 1 付きサージ防護デバイス 50 を小型に形成することができる。しかも、第 1 端子部 3 及び接地側端子部 67 の結合箇所を 2 点接触形状にしたので、雷サージ検出器 1 をサージ防護デバイス 50 に対して一体的に強固に結合することができる。

【 0 1 0 6 】

(d) 雷サージ検出器 1 付きサージ防護デバイス 50 によれば、このサージ防護デバイス 50 に流れた雷サージ電流等の簡易情報 (例えば、雷サージ電流の検出回数や大きさ

50

、サージ防護デバイス 50 の交換目安、電池 35 が雷サージ検出器 1 に内蔵されている場合にはその電池交換目安等) が表示部 40 に表示されるので、その簡易情報を目視で確認できる。

【0107】

(e) 雷サージ検出器 1 付きサージ防護デバイス 50 において、雷サージ電流等の前記簡易情報を、雷サージ検出器 1 内のコネクタ 28 を介して通信線 29 へ送信可能な構成になっているので、この雷サージ検出器 1 付きサージ防護デバイス 50 の動作及び劣化状態を、外部のモニタユニット等で管理することが可能になる。このサージ防護デバイスの管理システムの構成については、後記の実施例 2 で説明する。

【実施例 2】

【0108】

(実施例 2 のサージ防護デバイスの管理システムの構成)

図 13 は、本発明の実施例 2 におけるローカル型サージ防護デバイスの管理システムの概略を示す構成図である。

【0109】

ローカル型サージ防護デバイスの管理システムは、雷サージ監視箇所に設置され、3 線で構成される電源線のそれぞれの線路 81-1, 81-2, 81-3 に接続された被保護機器 82 を、雷サージ電流 i から保護するシステムである。この管理システムでは、図 1 に示す雷サージ検出器 1 の複数個 (例えば、3 個 1-1, 1-2, 1-3) と、図 6 に示すサージ防護デバイス 50 の複数個 (例えば、3 個 50-1, 50-2, 50-3) と、1 個のモニタユニット 90 と、が間隔を開けずに密接するように併設されて構成されている。

【0110】

3 個の雷サージ検出器 1-1 ~ 1-3 は、3 個のサージ防護デバイス 50-1 ~ 50-3 にそれぞれ外付けされている。3 個のサージ防護デバイス 50-1 ~ 50-3 と 1 個のモニタユニット 90 とは、隣接して DIN レール 80 に取り付けられている。3 個のサージ防護デバイス 50-1 ~ 50-3 は、線路側電線 83-1, 83-2, 83-3 を介して線路 81-1 ~ 81-3 にそれぞれ接続されている。3 個の雷サージ検出器 1-1 ~ 1-3 にそれぞれ接続された接地線 84-1, 84-2, 84-3 は、束ねられて 1 本の集合接地線 85 に接続され、その集合接地線 85 がモニタユニット 90 に接続されている。

【0111】

モニタユニット 90 は、略箱形の第 2 ケース 91 を有している。ケース 91 の側面には、第 1 端子部 92 及び第 2 端子部 93 が設けられ、更に、そのケース 91 の上面に、表示部 98 が設けられている。第 1 端子部 92 には、集合接地線 85 が接続され、更に、第 2 端子部 93 が、接地線 86 を介してグラウンド GND に接続されている。表示部 98 は、各雷サージ検出器 1-1 ~ 1-3 に流れた雷サージ電流等の情報 (例えば、各サージ防護デバイス 50-1 ~ 50-3 の動作回数、動作時間等) を表示するものであり、液晶表示器及び LED 等で構成されている。

【0112】

図 14 は、図 13 中のモニタユニット 90 を示す透視図である。

第 1 端子部 92 は、図 8 中のサージ防護デバイス 50 の線路側端子部 66 又は接地側端子部 67 と同様に、断面が略 U 字形の支持枠 92a と、螺子 92b と、断面が略方形の固定枠 92c とにより構成されている。支持枠 92a は、対向する第 1 片及び第 2 片と、この第 1 片及び第 2 片間を連結する底片とにより構成され、その底片が、垂直方向に配置され、その第 1 片及び第 2 片が、水平方向に配置されて、ケース 91 の側面内に固定されている。支持枠 92a の第 1 片には、螺子 92b が垂直方向に貫通している。固定枠 92c は、螺子 92b の下端に、上下動可能に取り付けられている。図示しない電線挿入用開口部から挿入された集合接地線 85 の端末部は、固定枠 92c 内に挿入され、螺子 92b を締め付けることにより、その固定枠 92c が上下に移動して、その集合接地線 85 の端末部が、第 1 端子部 92 に固定されるようになっている。

【 0 1 1 3 】

第 2 端子部 9 3 は、第 1 端子部 9 2 と同様に、断面が略 U 字形の支持枠 9 3 a と、螺子 9 3 b と、断面が略方形の固定枠 9 3 c とにより構成されている。図示しない電線挿入用開口部から挿入された接地線 8 6 の端末部は、固定枠 9 3 c 内に挿入され、螺子 9 3 を締め付けることにより、その固定枠 9 3 c が上下に移動して、その接地線 8 6 の端末部が、第 2 端子部 9 3 に固定されるようになっている。

【 0 1 1 4 】

第 1 端子部 9 2 及び第 2 端子部 9 3 は、導通用連結バー 9 4 により連結されている。連結バー 9 4 の外周には、所定間隔隔ててリング状の計器用変流器 (Current Transformer、以下「CT」という。) 9 5 が装着されている。CT 9 5 は、連結バー 9 4 を流れる雷サージ電流を検出するものであり、この出力側に、図示しない制御部等が接続されている。

10

【 0 1 1 5 】

図 1 5 は、図 1 4 のモニタユニット 9 0 の概略の回路構成を示すブロック図である。

CT 9 5 の出力側には、制御部 9 6 が接続されている。制御部 9 6 は、モニタユニット 9 0 全体をプログラム制御するものであり、CPU、メモリ、及び I/O ポート等により構成されている。制御部 9 6 には、表示部 9 8 内あるいは表示部 9 8 の近傍に配置された表示ボタン等の入力部 9 7 と、表示部 9 8 と、コネクタ 9 9 等とが接続されている。コネクタ 9 9 には、2 線で構成される通信線 2 9 と、2 線で構成される電源線 3 0 とが接続されている。制御部 9 6 は、電源線 3 0 より電源電力を受電すると共に、通信線 2 9 を介して外部の雷サージ検出器 1 - 1 ~ 1 - 3 等と通信を行う機能を有している。

20

【 0 1 1 6 】

(実施例 2 のサージ防護デバイスの管理システムの動作)

図 1 3 のサージ防護デバイスの管理システムにおいて、図 1 4 及び図 1 5 のモニタユニット 9 0 は、次の (a)、(b) のような動作を行う。

【 0 1 1 7 】

(a) 図 1 3 中の矢印で示すように、集合接地線 8 5 に雷サージ電流 i が流れた場合、この雷サージ電流 i を CT 9 5 で検出し、制御部 9 6 により電流値の算定を行って内部のメモリにその電流値を保存し、時刻設定 (タイムスタンプ) も行う。

【 0 1 1 8 】

更に、制御部 9 6 は、コネクタ 9 9 に接続された通信線 2 9 を経由して、各サージ防護デバイス 5 0 (= 5 0 - 1 ~ 5 0 - 3) にそれぞれ取り付けられた各雷サージ検出器 1 (= 1 - 1 ~ 1 - 3) に対して、雷サージ電流の有無の照会を行う。その後、制御部 9 6 は、各雷サージ検出器 1 からの回答内容 (例えば、雷サージ電流の有無や電流値等) を内部のメモリに保存する。

30

【 0 1 1 9 】

(b) 入力部 9 7 の表示ボタンを押す等して、制御部 9 6 から表示部 9 8 に対して表示命令が出力された場合、制御部 9 6 は、内部のメモリに保存された各雷サージ検出器 1 の諸情報 (例えば、動作履歴である日時、電流値等) を表示部 9 8 に表示させる。

【 0 1 2 0 】

(実施例 2 の効果)

本実施例 2 によれば、次の (1) ~ (3) のような効果がある。

【 0 1 2 1 】

(1) 複数個の雷サージ検出器付きサージ防護デバイス 5 0 - 1 ~ 5 0 - 3 と、これに隣接した 1 個のモニタユニット 9 0 と、を間隔を開けずに密接するように併設して、サージ防護デバイスの管理システムを構成したので、サージ防護デバイスの管理システムを小型に形成することができる。又、モニタユニット 9 0 に設けた CT 9 5 により、集合接地線 8 5 に流れた雷サージ電流についての詳細情報も把握することができる。

40

【 0 1 2 2 】

(2) 管理システムの小型化を図るために、複数個の雷サージ検出器 1 - 1 ~ 1 - 3

50

は、間隔を開けずに密接するように併設され、各雷サージ検出器 1 中の検出コイル 7 が、図 3 B 又は図 3 F に示すような結線構成になっている。そのため、図 3 C 又は図 3 G に示すように、例えば、雷サージ検出器 1 - 1 において、隣接する雷サージ検出器 1 - 2 中の連結バー 5 A に雷サージ電流が流れた際に、当該雷サージ検出器 1 - 1 中の連結バー 5 に雷サージ電流が流れたと誤認することが無くなる。従って、各雷サージ検出器 1 は、隣接する連結バー 5 A からの外部磁界 H 0 の影響を受けることなく、雷サージ電流を精度良く検出することができる。

【 0 1 2 3 】

(3) 各雷サージ検出器付きサージ防護デバイス 5 0 - 1 ~ 5 0 - 3 の詳細情報 (例えば、雷サージの回数、雷サージ電流の大きさ、雷サージが生じた時刻、交換目安等) を、モニタユニット 9 0 でローカル的に確認及び管理することができる。

10

【実施例 3】

【 0 1 2 4 】

(実施例 3 のサージ防護デバイスの管理システムの構成)

図 1 6 は、本発明の実施例 3 におけるリモート型サージ防護デバイスの管理システムの概略を示す構成図である。

【 0 1 2 5 】

このリモート型サージ防護デバイスの管理システムでは、図 1 3 に示す複数個の雷サージ検出器付きサージ防護デバイス 5 0 - 1 ~ 5 0 - 3 及び 1 個のモニタユニット 9 0 からなる管理ブロック 1 0 0 の複数台 (1 0 0 - 1 , 1 0 0 - 2 , . . .) が、複数の雷サージ監視箇所にそれぞれ設置されている。複数台の管理ブロック 1 0 0 (= 1 0 0 - 1 , 1 0 0 - 2 , . . .) は、ネットワーク 1 1 0 を介して、遠隔の監視装置 1 2 0 に接続されている。

20

【 0 1 2 6 】

監視装置 1 2 0 は、各管理ブロック 1 0 0 - 1 , 1 0 0 - 2 , . . . の動作状態や動作履歴等を遠隔にて監視する装置であり、CPU 等で構成された制御部 1 2 1 と、この制御部 1 2 1 によりそれぞれ制御される入力部 1 2 2 及び表示部 1 2 3 等を備え、パーソナルコンピュータ等で構成されている。入力部 1 2 2 は、キーボードやマウス等の入力機器により構成されている。更に、表示部 1 2 3 は、制御部 1 2 1 により制御され、データ等を表示する装置である。

30

【 0 1 2 7 】

(実施例 3 のサージ防護デバイスの管理システムの動作)

各管理ブロック 1 0 0 - 1 , 1 0 0 - 2 , . . . 内のモニタユニット 9 0 から出力された雷サージ検出器 1 - 1 ~ 1 - 3 の動作状態や動作履歴等は、ネットワーク 1 1 0 を経由して、監視装置 1 2 0 へ送られる。監視装置 1 2 0 では、各管理ブロック 1 0 0 - 1 , 1 0 0 - 2 , . . . の動作状態や動作履歴等を監視する。

【 0 1 2 8 】

(実施例 3 の効果)

本実施例 3 によれば、各管理ブロック 1 0 0 - 1 , 1 0 0 - 2 , . . . の詳細情報 (例えば、雷サージの回数、雷サージ電流の大きさ、雷サージが生じた時刻、交換目安等) を、遠隔の監視装置 1 2 0 にて確認及び管理することができる。

40

【 0 1 2 9 】

(実施例の変形例)

本発明は、上記実施例 1 ~ 3 に限定されず、種々の利用形態や変形が可能である。この利用形態や変形例としては、例えば、次の (A) ~ (D) のようなものがある。

【 0 1 3 0 】

(A) 図 1 及び図 2 の雷サージ検出器 1 において、第 1 端子部 3 に代えて、第 2 端子部 4 と同様の端子形状にしたり、あるいは、圧着端子等の汎用的な端子形状に変更した汎用型の雷サージ検出器を、ケーブルにより、既設又は既存の種々のサージ防護デバイスと接続する構成に変更しても良い。これにより、汎用型の雷サージ検出器を既設又は既存の

50

サージ防護デバイスに後付けすることが可能になり、雷サージ検出器付きサージ防護デバイスを容易に形成できる。

【 0 1 3 1 】

(B) 図 1 3 のサージ防護デバイスの管理システムにおける構成に代えて、前記 (A) における複数の汎用型の雷サージ検出器と図 1 3 中のモニタユニット 9 0 とを、D I N レール 8 0 等によって隣接して配置し、これらをケーブルにより、既設又は既存の複数のサージ防護デバイスと接続する構成に変更することも可能である。これにより、汎用型の雷サージ検出器及びモニタユニット 9 0 を、既設又は既存のサージ防護デバイスに後付けすることが可能になり、サージ防護デバイスの管理システムを容易に形成できる。

【 0 1 3 2 】

10

(C) 図 6 のサージ防護デバイス 5 0 は、ジャック盤 5 1 とプラグ 5 2 とを分離した構造になっているが、そのジャック盤 5 1 とプラグ 5 2 とを一体化した構造に変形しても良い。

【 0 1 3 3 】

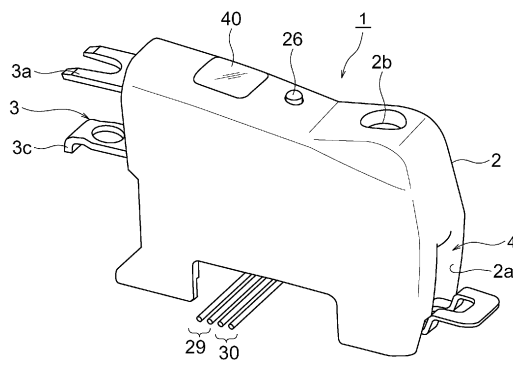
(D) 図 5 の雷サージ検出器 1 の回路構成、図 9 A ~ 図 9 C の避雷回路 7 0 - 1 ~ 7 0 - 3 の回路構成、あるいは、図 1 5 のモニタユニット 9 0 の回路構成は、図示以外の他の回路構成に変更しても良い。

【 符号の説明 】

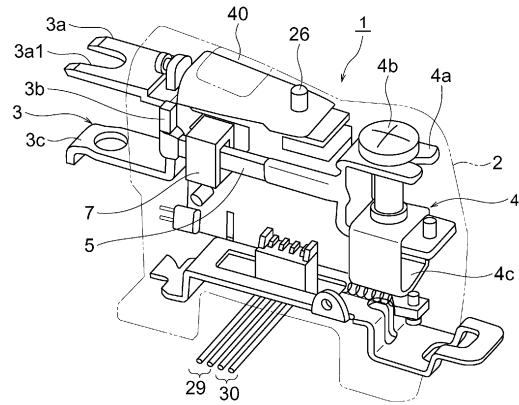
【 0 1 3 4 】

1 , 1 - 1 ~ 1 - 3	雷サージ検出器	20
3	第 1 端子部	
4	第 2 端子部	
5	導通用連結バー	
7	検出コイル	
1 0	波形処理部	
2 0	演算制御部	
4 0	表示部	
5 0 , 5 0 - 1 ~ 5 0 - 3	サージ防護デバイス	
6 6	線路側端子部	
6 7	接地側端子部	30
7 0 , 7 0 - 1 ~ 7 0 - 3	避雷回路	
9 0	モニタユニット	
1 0 0 , 1 0 0 - 1 , 1 0 0 - 2	管理ブロック	
1 2 0	監視装置	

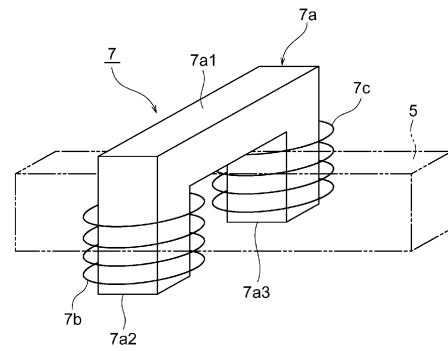
【図 1】



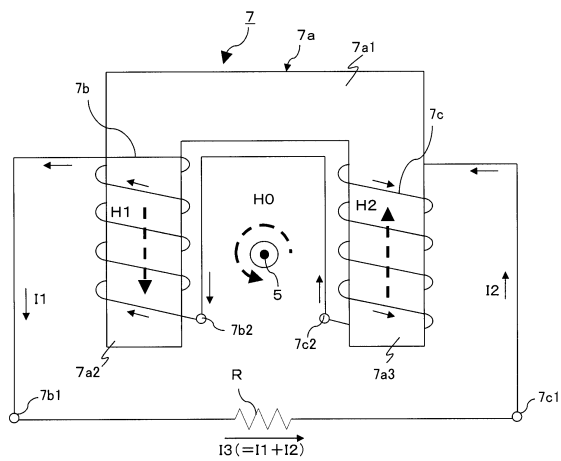
【図 2】



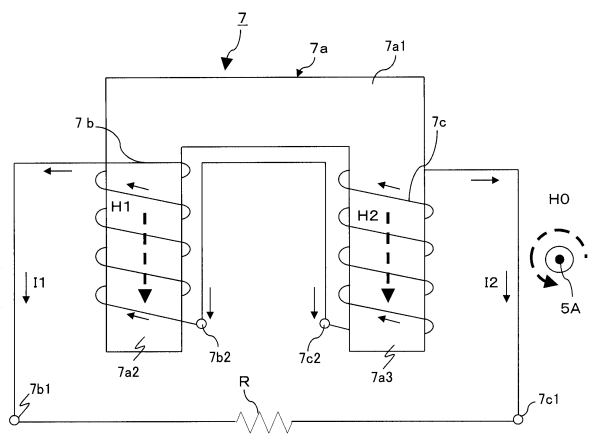
【図 3 A】



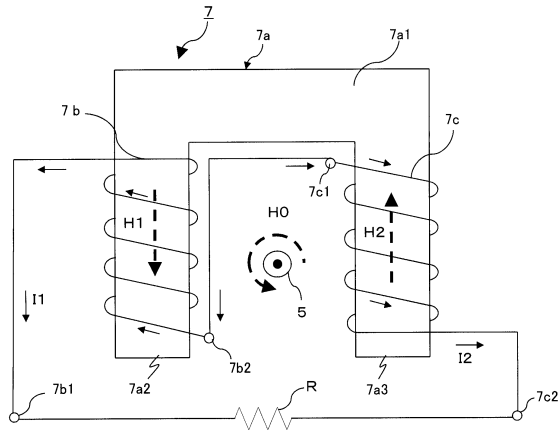
【図 3 B】



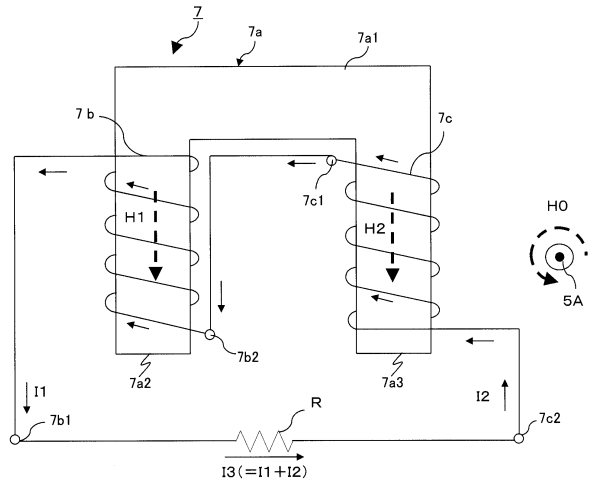
【図 3 C】



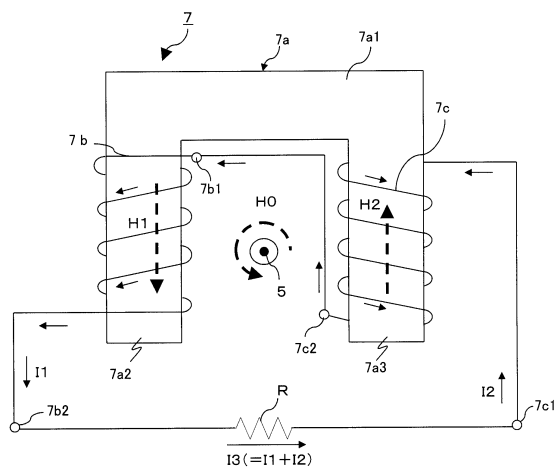
【図 3 D】



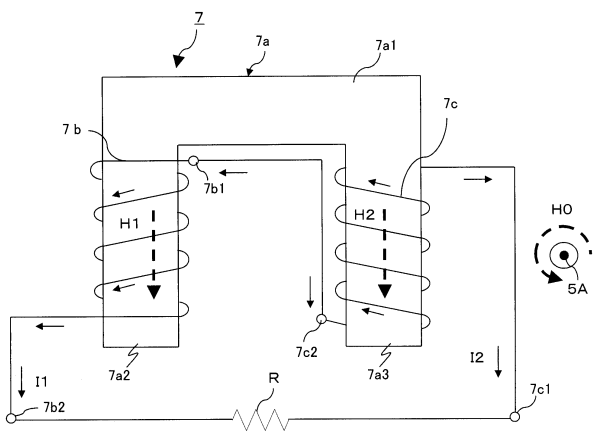
【図 3 E】



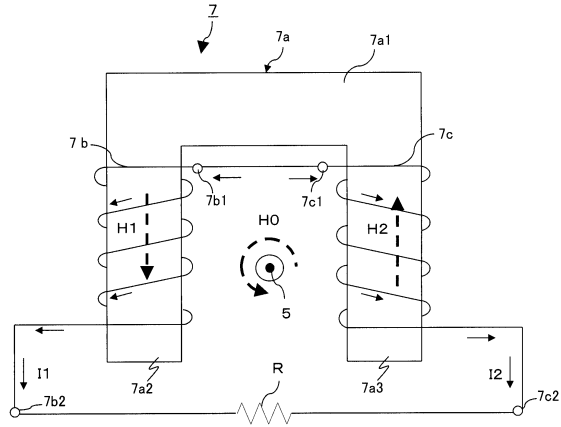
【図 3 F】



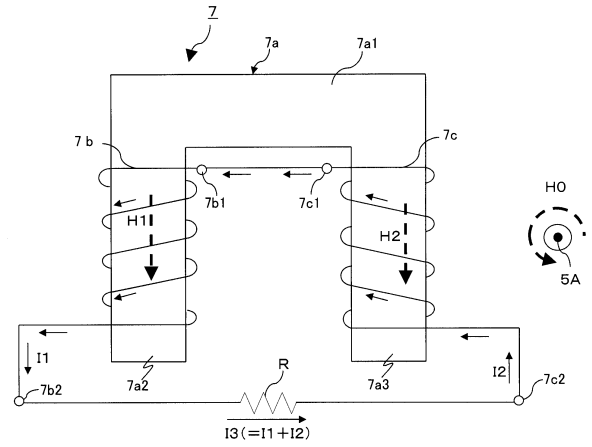
【図 3 G】



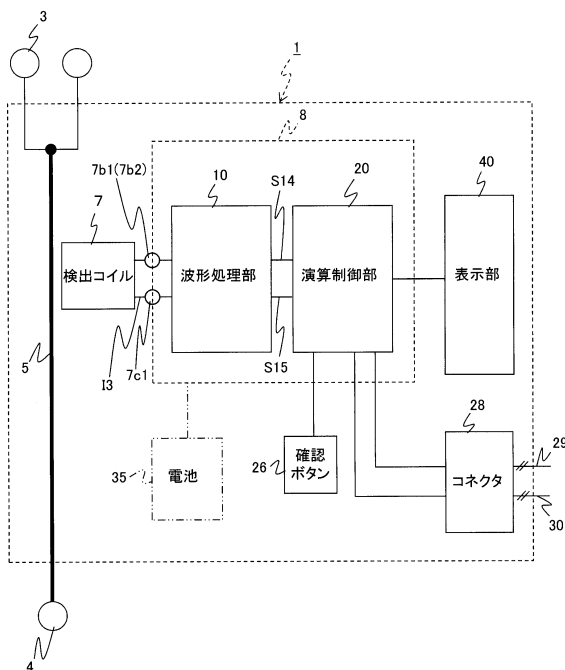
【図 3 H】



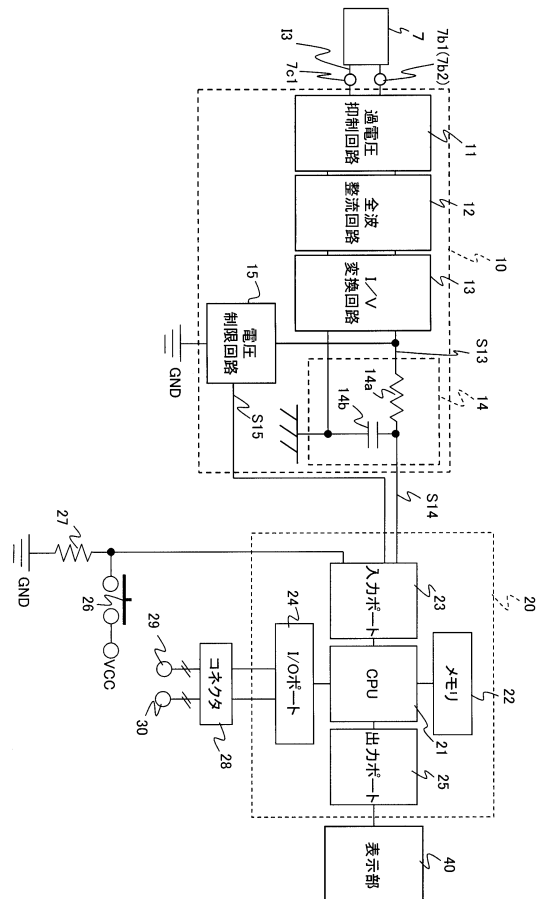
【図 3 I】



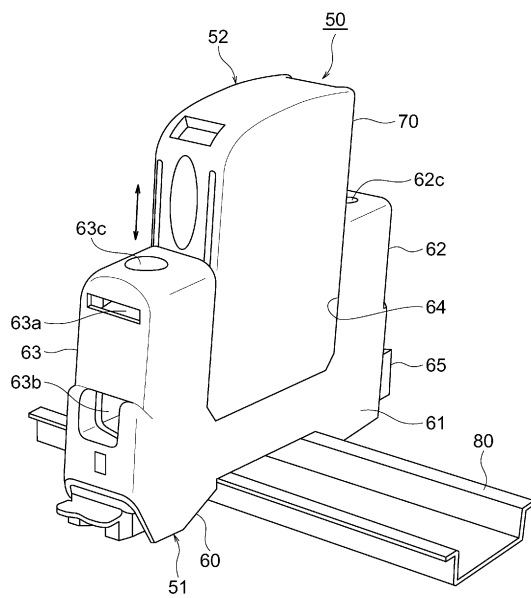
【図 4】



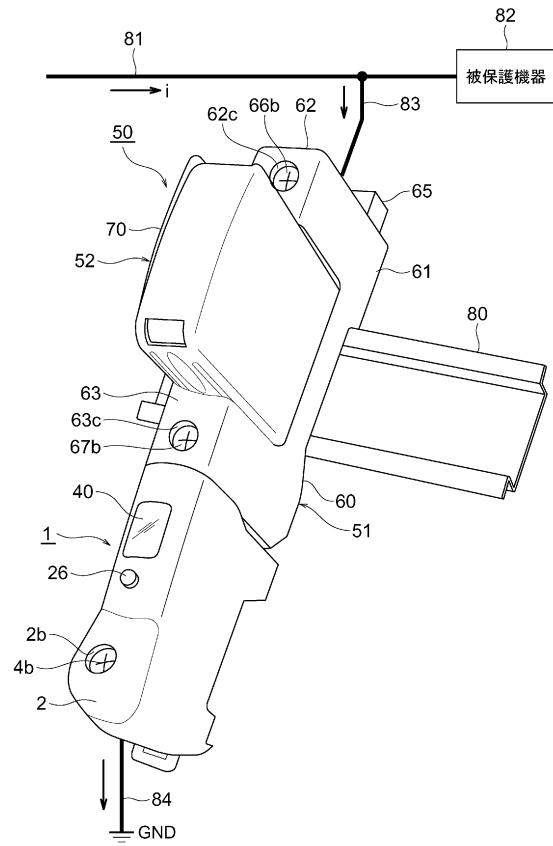
【図 5】



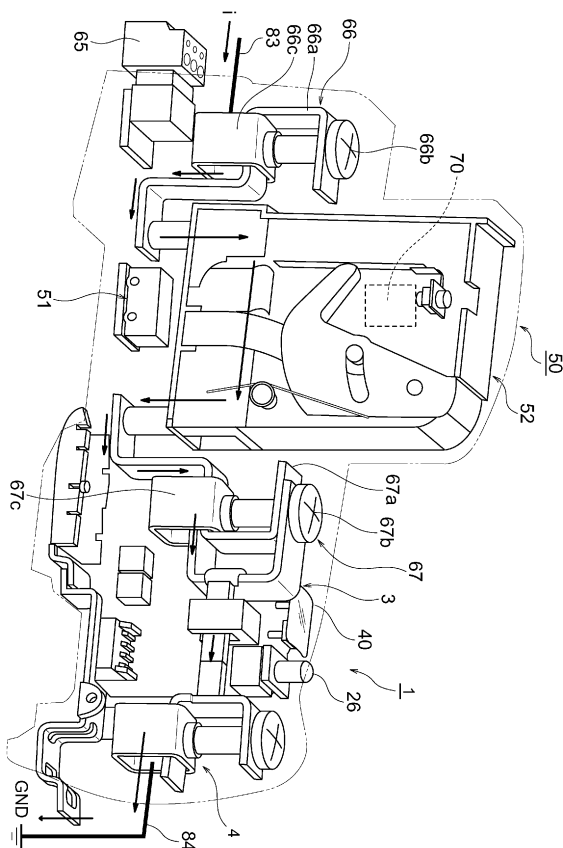
【図 6】



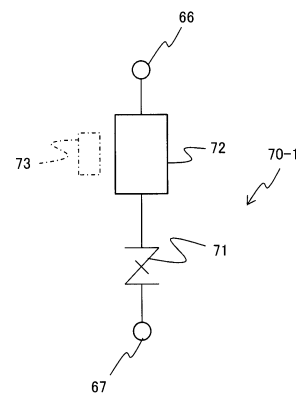
【図 7】



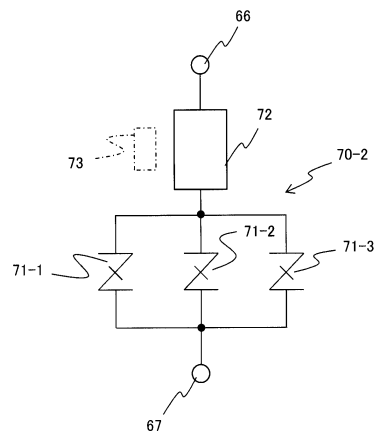
【図 8】



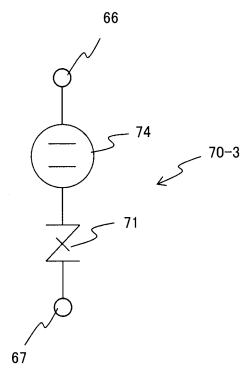
【図 9 A】



【図 9 B】



【図 9 C】

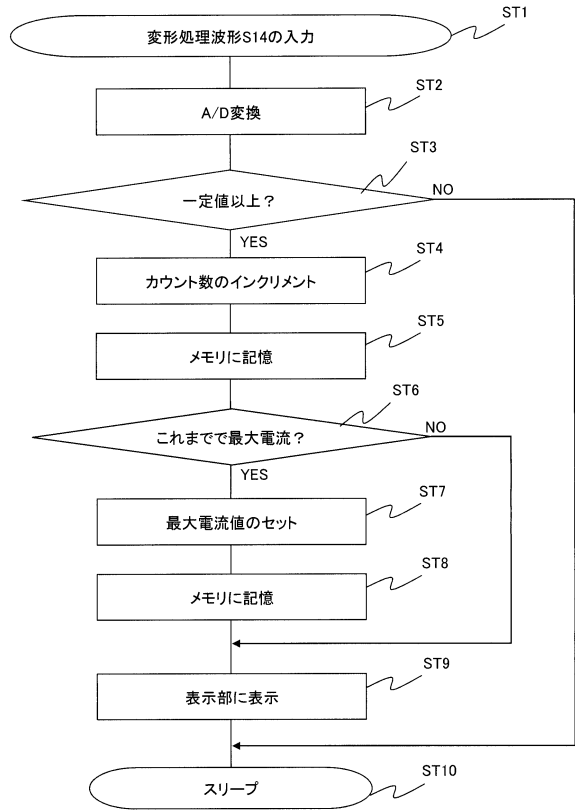


【図 1 0】

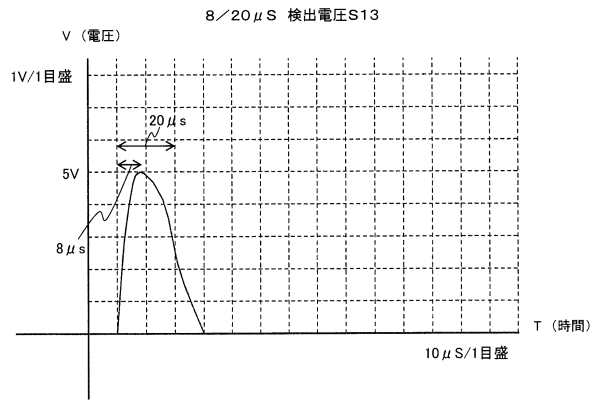
雷サージ電流	正極印加		負極印加	
	変形処理波形 S14 (V)	起動電圧 S15 (V)	変形処理波形 S14 (V)	起動電圧 S15 (V)
100A	100m	1.5	40m	1.3
200A	330m	2.0	200m	2.0
300A	500m	2.0	460m	2.0
400A	650m	2.0	600m	2.0
500A	800m	2.0	800m	2.0
600A	1.0	2.0	1.0	2.0
700A	1.2	2.0	1.2	2.0
800A	1.55	2.0	1.5	2.0
900A	1.7	2.0	1.7	2.0
1kA	1.8	2.0	1.8	2.0
2kA	2.6	2.0	2.6	2.0

雷サージ電流と変形処理波形の相関(1:120T時測定データ)

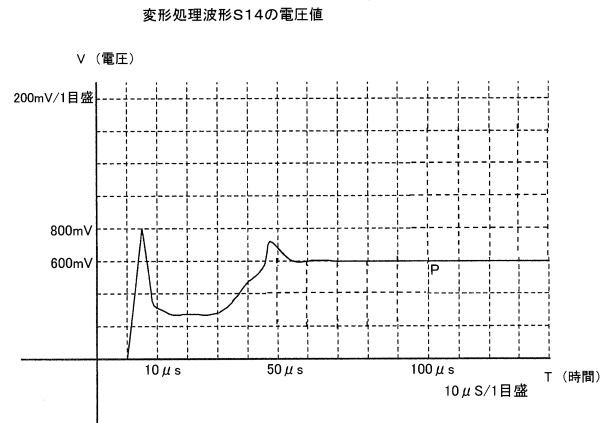
【図 1 1】



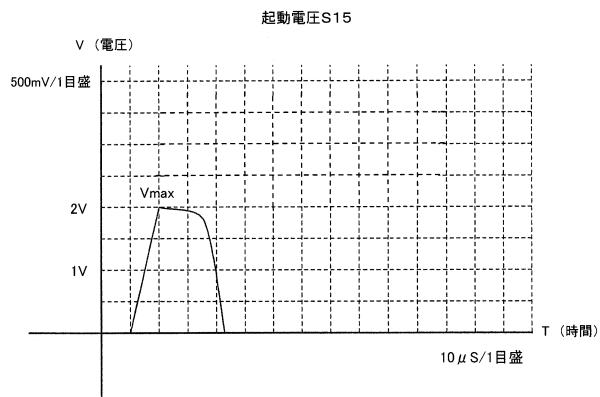
【図 1 2 A】



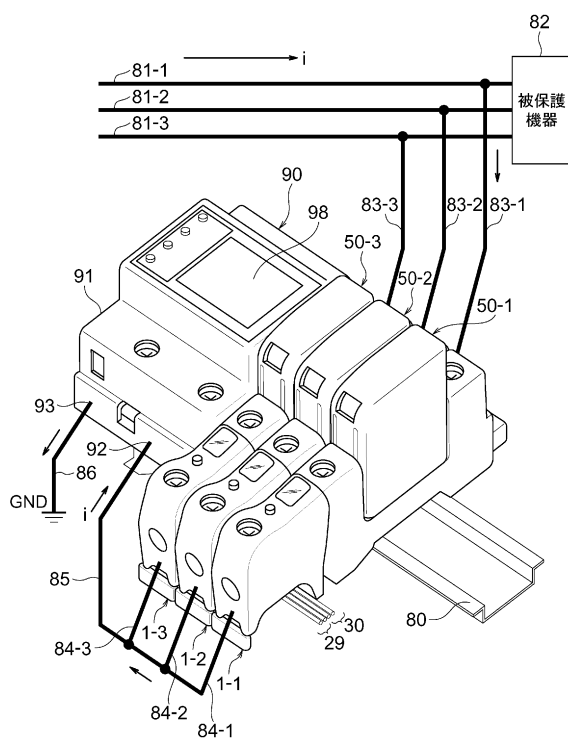
【図 1 2 C】



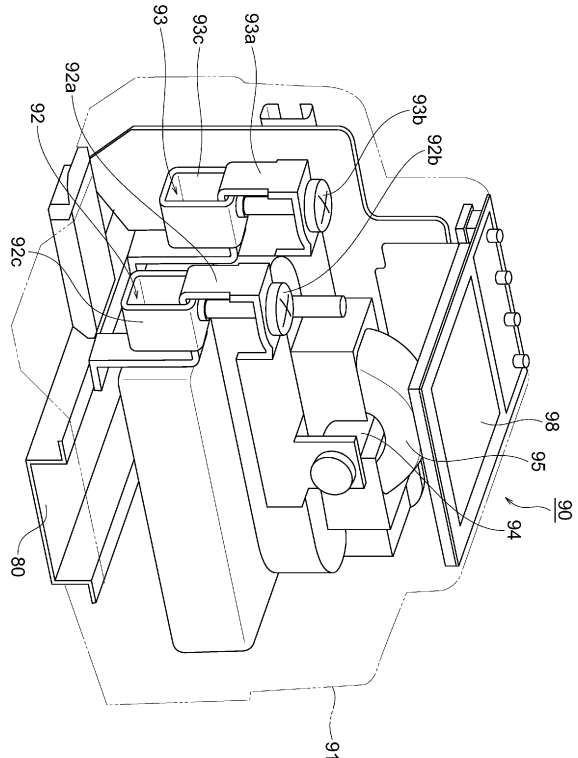
【図 1 2 B】



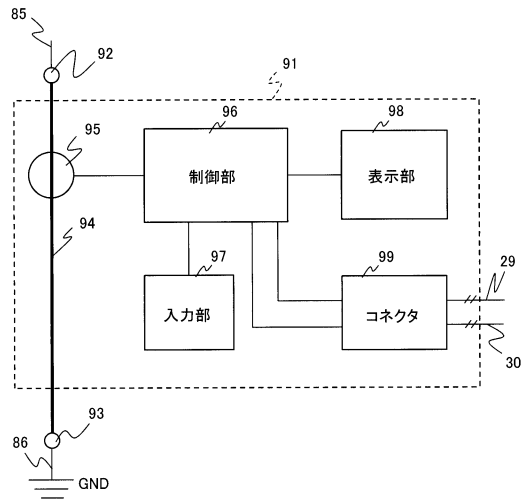
【図 1 3】



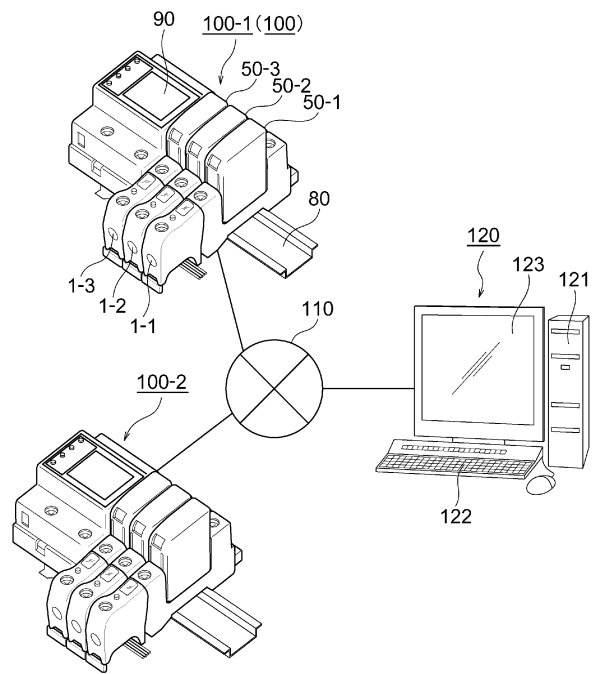
【図 1 4】



【図 15】



【図 16】



フロントページの続き

- (72)発明者 江縁 恵一
東京都品川区大崎4丁目3番8号 株式会社サンコーシア内
- (72)発明者 川羽田 剛
東京都品川区大崎4丁目3番8号 株式会社サンコーシア内

審査官 高橋 学

- (56)参考文献 特開2007-071845(JP,A)
特開2006-098086(JP,A)
特開平02-194363(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|-------|
| H01T | 15/00 |
| H01T | 1/12 |
| H01T | 4/02 |
| G01R | 31/00 |