

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4338748号
(P4338748)

(45) 発行日 平成21年10月7日 (2009. 10. 7)

(24) 登録日 平成21年7月10日 (2009. 7. 10)

(51) Int. Cl.	F I
HO 1 L 21/768 (2006. 01)	HO 1 L 21/90 A
HO 1 L 21/28 (2006. 01)	HO 1 L 21/90 C
HO 1 L 21/3065 (2006. 01)	HO 1 L 21/28 L
	HO 1 L 21/302 1 O 5 A

請求項の数 2 (全 12 頁)

(21) 出願番号	特願2007-155519 (P2007-155519)	(73) 特許権者	308014341
(22) 出願日	平成19年6月12日 (2007. 6. 12)		富士通マイクロエレクトロニクス株式会社
(62) 分割の表示	特願平10-345175の分割		東京都新宿区西新宿二丁目7番1号
原出願日	平成10年12月4日 (1998. 12. 4)	(74) 代理人	100091340
(65) 公開番号	特開2007-281507 (P2007-281507A)		弁理士 高橋 敬四郎
(43) 公開日	平成19年10月25日 (2007. 10. 25)	(72) 発明者	奥田 章二
審査請求日	平成19年6月13日 (2007. 6. 13)		愛知県春日井市高蔵寺町二丁目1844番 2 富士通ヴィエルエスアイ株式会社内
		審査官	棚田 一也

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

半導体基板の表面上に、S i O Fまたは水素シルセスキオキサンを含む層間絶縁膜を形成する工程と、

前記層間絶縁膜の表面上に、該層間絶縁膜とはエッチング耐性の異なる材料からなるエッチング停止層を形成する工程と、

前記エッチング停止層の表面上に、開口を有するレジスト膜を形成する工程と、

前記レジスト膜をマスクとし、該レジスト膜の開口下の前記エッチング停止層をエッチングする工程と、

前記エッチング停止層のエッチング速度よりも前記レジスト膜及び前記層間絶縁膜のエッチング速度の方が速い条件で、酸素プラズマを用いない反応性イオンエッチングにより、前記レジスト膜及び該レジスト膜の前記開口下の前記層間絶縁膜をエッチングし、該層間絶縁膜を貫通するコンタクトホールを形成するとともに前記レジスト膜を除去する工程と、

前記コンタクトホール内を導電性プラグで埋め込む工程と、

前記層間絶縁膜の上に、前記導電性プラグに接続された配線を形成する工程とを有する半導体装置の製造方法。

【請求項 2】

前記レジスト膜を除去した後、前記コンタクトホール内を前記導電性プラグで埋め込む前に、前記エッチング停止層を除去する工程を含む請求項 1 に記載の半導体装置の製造方

10

20

法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関し、特にコンタクトホール内を埋め込む導電性プラグを有する半導体装置の製造方法に関する。

【背景技術】

【0002】

従来の導電性プラグの形成は、通常、下記の方法で行われていた。

【0003】

まず、層間絶縁膜上に、開口を有するレジスト膜を形成する。このレジスト膜をマスクとして層間絶縁膜をエッチングし、コンタクトホールを形成する。その後、レジスト膜を除去する。レジスト膜の除去は、酸素プラズマ中でアッシングすることにより行う。

【0004】

コンタクトホールの内面及びレジスト膜の表面上に、TiN等からなる接着層を形成する。接着層の表面上にタングステン膜を堆積するとともに、コンタクトホール内をタングステンで埋め込む。タングステン膜と接着層とを化学機械研磨（CMP）により除去し、コンタクトホール内にのみ接着層とタングステン膜を残す。このようにして、接着層とタングステン部分からなる導電性プラグが形成される。

【発明の開示】

【発明が解決しようとする課題】

【0005】

近年、半導体集積回路装置の高速化を図るために、層間絶縁膜の材料として誘電率の小さな絶縁材料が注目されている。例えば、フッ素ドーパの酸化シリコン（SiOF）、水素シルセスキオキサン（HSQ）等が注目されている。本願発明者は、このような低誘電率の絶縁材料を用い、従来の方法により導電性プラグを形成すると、再現性良くコンタクトホール内を埋め込むことが困難であることを見出した。

【0006】

本発明の目的は、低誘電率の絶縁材料を用いても、コンタクトホール内を再現性良く導電性プラグで埋め込むことが可能な半導体装置の製造方法を提供することである。

【課題を解決するための手段】

【0007】

本発明の一観点によると、

半導体基板の表面上に、SiOFまたは水素シルセスキオキサンを含む層間絶縁膜を形成する工程と、

前記層間絶縁膜の表面上に、該層間絶縁膜とはエッチング耐性の異なる材料からなるエッチング停止層を形成する工程と、

前記エッチング停止層の表面上に、開口を有するレジスト膜を形成する工程と、

前記レジスト膜をマスクとし、該レジスト膜の開口下の前記エッチング停止層をエッチングする工程と、

前記エッチング停止層のエッチング速度よりも前記レジスト膜及び前記層間絶縁膜のエッチング速度の方が速い条件で、酸素プラズマを用いない反応性イオンエッチングにより、前記レジスト膜及び該レジスト膜の前記開口下の前記層間絶縁膜をエッチングし、該層間絶縁膜を貫通するコンタクトホールを形成するとともに前記レジスト膜を除去する工程と、

前記コンタクトホール内を導電性プラグで埋め込む工程と、

前記層間絶縁膜の上に、前記導電性プラグに接続された配線を形成する工程とを有する半導体装置の製造方法が提供される。

【0008】

コンタクトホールの形成とレジスト膜の除去とを同時に行う。レジスト膜を酸素プラズ

10

20

30

40

50

マでアッシングしないため、コンタクトホールの内周面に露出した層間絶縁膜の変質を防止できる。このため、コンタクトホール内を導電性プラグで再現性良く埋め込むことができる。

【発明の効果】

【0009】

以上説明したように、本発明によれば、層間絶縁膜が、レジスト膜のアッシング時の酸素プラズマに晒されない。このため、層間絶縁膜の変質を防止することができ、この層間絶縁膜に形成したコンタクトホール内を導電性プラグで再現性良く埋め込むことができる。

【発明を実施するための最良の形態】

10

【0010】

【0011】

本発明の実施例を説明する前に、低誘電率の絶縁材料を用いた場合に、再現性良く導電性プラグを形成することができない原因について説明する。本願発明者の行った実験によると、層間絶縁膜としてSiOFやHSQを用いると、コンタクトホール内面にTiNからなる接着層を形成する時やコンタクトホール内をタングステンで埋め込む時に、これらの膜が異常成長することがわかった。レジスト膜のアッシング時に層間絶縁膜が酸素プラズマに晒されることにより、変質しまたは吸湿し易くなっているためと考えられる。以下に説明する実施例においては、層間絶縁膜が酸素プラズマに晒されることを防止することができる。

20

【0012】

図1及び図2を参照して、本発明の第1の参考例による半導体装置の製造方法について説明する。図1及び図2の各図は、コンタクトホール部分の断面図である。

【0013】

図1(A)に示すように、シリコン基板1の表面上にフィールド酸化膜2が形成され、フィールド酸化膜2によって活性領域が画定されている。この活性領域内の基板表面層に、不純物拡散領域3が形成されている。不純物拡散領域3は、例えばMISFETのソース領域またはドレイン領域である。

【0014】

フィールド酸化膜2及び不純物拡散領域3の表面上に、SiO₂膜4A、SiOF膜4B、及びSiO₂膜4Cがこの順番に積層され、これら3層からなる層間絶縁膜4が形成されている。SiO₂膜4A及び4Cは、例えば原料ガスとしてSiH₄とO₂を用い、プラズマ励起型化学気相成長(CVD)により形成される。SiOF膜4Bは、例えば誘導結合型プラズマCVD装置による高密度プラズマを用い、原料ガスとしてSiF₄とSiH₄とO₂を用いて形成される。

30

【0015】

図1(B)に示すように、層間絶縁膜4の上に、フォトリソ膜5を形成する。レジスト膜5の、不純物拡散領域3に対応する位置に、開口6を形成する。レジスト膜5をマスクとし、層間絶縁膜4をエッチングする。層間絶縁膜4のエッチングは、例えばCHF₃、CF₄、Ar及びN₂の混合ガスを用いた反応性イオンエッチング(RIE)により行う。エッチング条件は、圧力500mTorr、印加RF電力800W、CHF₃ガス流量13sccm、CF₄ガス流量20sccm、Arガス流量426sccm、N₂ガス流量10sccmである。開口6に対応する位置にコンタクトホール7が形成され、その底面に不純物拡散領域3が露出する。

40

【0016】

コンタクトホール7を形成した後、温度180～250℃で熱処理を行うことにより、レジスト膜5を焼結する。

【0017】

図1(B)は、レジスト膜5を焼結した後の状態を示す。焼結されることによりレジスト膜5が変形するが、既にコンタクトホール7を形成した後であるため、コンタクトホー

50

ル7の形状に影響を及ぼすことはない。

【0018】

図1(C)に示すように、コンタクトホール7及び開口6の内面、及びレジスト膜5の表面を覆うように、TiNからなる接着層10を形成する。接着層10の形成は、例えばTiターゲット及びArとN₂との混合ガスを用いた反応性スパッタリングにより行う。接着層10の表面上に、タングステン(W)膜11を形成する。W膜11は、コンタクトホール7及び開口6内を埋め込む。W膜11の形成は、WF₆を用い、基板温度400～460℃の条件で、CVDにより行う。接着層10は、W膜11の剥離を防止する。

【0019】

図2(A)までの工程について説明する。コンタクトホール7内にのみ接着層10とW膜11が残るように、層間絶縁膜4の上のW膜11、接着層10、及びレジスト膜5をCMPにより除去する。レジスト膜5が焼結されて固くなっているため、研磨布の目詰まりを起こすことなく研磨を行うことができる。コンタクトホール7の内部に、接着層10とW膜11からなる導電性プラグ15が残る。

【0020】

層間絶縁膜4の上に、導電性プラグ15に接続された配線16を形成する。配線16は、下層から順番にTiN層、Cu含有Al層、Ti層、及びTiN層を積層した後、この積層構造をパターニングすることにより形成される。最も下のTiN層はバリアメタル層であり、最も上のTiN層は反射防止膜である。Ti層は、Cu含有Al層とTiN層との接触抵抗を低減する。

【0021】

図2(B)に示すように、層間絶縁膜4の上に、配線16と同時に他の配線17を形成する。配線16及び17を覆うように、層間絶縁膜4の上に層間絶縁膜20を形成する。層間絶縁膜20は、層間絶縁膜4と同様に、SiO₂膜20A、SiOF膜20B、及びSiO₂膜20Cの3層構造を有する。

【0022】

層間絶縁膜20に、配線17の上面の一部を露出させるコンタクトホール21を形成する。コンタクトホール21内を導電性プラグ22で埋め込む。層間絶縁膜20の上に、導電性プラグ22に接続された配線23を形成する。コンタクトホール21、導電性プラグ22、及び配線23の形成は、それぞれコンタクトホール7、導電性プラグ15、及び配線16の形成と同様の方法で行われる。

【0023】

上記第1の参考例では、図1(B)においてコンタクトホール7が形成された後、レジスト膜5をアッシング除去することなく、接着層10を形成する。このため、コンタクトホール7の内面が、レジスト膜のアッシング雰囲気には晒されない。これにより、コンタクトホール7の内面を画定するSiOF膜4Bの変質を防止することができる。SiOF膜4Bの変質防止により、接着層10及びW膜11の異常成長を防止することができ、再現性良くコンタクトホール7内を導電性プラグ15で埋め込むことができる。同様に、コンタクトホール21内を、再現性良く導電性プラグ22で埋め込むことができる。

【0024】

上記第1の参考例では、図1(B)の工程においてコンタクトホール7を形成した後、レジスト膜5を焼結させたが、焼結の代わりに、紫外線照射によるキュアまたは真空中でのキュア等を行ってもよい。紫外線キュアまたは真空キュアによっても、レジスト膜5を固くすることができ、CMP時の研磨布の目詰まりを防止することができる。なお、接着層10及びW膜11の成長温度が、レジスト膜5を焼結させるのに十分高い温度である場合には、接着層10の成膜前にレジスト膜5の焼結を行わなくてもよい。また、CMP時の研磨布及びスラリー等を適切に選択すれば、レジスト膜5の焼結を行わない場合であっても、研磨布の目詰まりを生じさせることなくCMPを行うことができる。

【0025】

上記第1の参考例では、層間絶縁膜4の中層をSiOF膜4Bで形成する場合を説明し

10

20

30

40

50

た。S i O F膜4 Bの代わりに、他の低誘電率材料、例えばH S Qを使用する場合にも、第1の参考例の場合と同様の効果が得られるであろう。

【0026】

また、上記第1の参考例では、層間絶縁膜4を、S i O₂膜4 A、S i O F膜4 B及びS i O₂膜4 Cの3層構造とした場合について説明したが、層間絶縁膜4をS i O F膜のみで構成してもよい。この場合、レジスト膜を除去した後の図2 (A) に示す状態のとき、S i O F膜の上面が露出する。しかし、既にコンタクトホール7内が導電性プラグ1 5で埋め込まれているため、S i O F膜の露出は、コンタクトホール7内の埋め込みの再現性低下の要因にはならない。

【0027】

次に、図3を参照して、第2の参考例による半導体装置の製造方法について説明する。

【0028】

図3 (A) の状態までの工程について説明する。第1の参考例の図1 (B) に示す状態までと同様の工程を経て、コンタクトホール7を形成する。開口6とコンタクトホール7の内面、及びレジスト膜5の表面を覆うように、S i O₂からなる被覆膜2 5を形成する。被覆膜2 5の形成は、例えば、S i H₄とO₂を用いたプラズマ励起型C V Dにより、基板温度が室温から400℃の範囲となる条件で行う。

【0029】

図3 (B) に示すように、被覆膜2 5を異方性エッチングし、コンタクトホール7及び開口6の内周面上にのみ被覆膜2 5を残す。A rイオンを用いたミリングにより、コンタクトホール7の底面に露出している不純物拡散領域3の表面を薄く削る。その後、第1の参考例の図1 (C) から図2 (B) までの工程と同様の工程を経て、導電性プラグ1 5及び配線1 6を形成する。

【0030】

図3 (C) は、配線1 6を形成した後の状態を示す。コンタクトホール7の内周面と導電性プラグ1 5との間に、被覆膜2 5の一部が残っている。その他の構成は、図2 (A) に示す第1の参考例の場合と同様である。

【0031】

第2の参考例では、図3 (B) に示す工程で、開口6の内周面を被覆膜2 5で覆い、レジスト膜5からの脱ガスを抑制しつつ不純物拡散領域3の表面を削っている。これにより、導電性プラグ1 5と不純物拡散領域3との接触抵抗を低減することができる。

【0032】

次に、図4を参照して、本願の実施例について説明する。実施例では、下層配線と上層配線との接続を行う導電性プラグの形成を例にとって説明するが、図2 (B) に示す導電性プラグ1 5と同様に、シリコン基板表面の不純物拡散領域とその上の配線とを接続する導電性プラグの形成にも適用可能である。

【0033】

図4 (A) に示すように、層間絶縁膜3 0の上に下層配線3 1が形成されている。下層配線3 1は、T i N膜、C u含有A l膜、T i膜、及びT i N膜からなる4層構造を有する。下層配線3 1を覆うように、層間絶縁膜3 0の上に層間絶縁膜3 2を形成する。層間絶縁膜3 2は、例えばS i O F、H S Q等の低誘電率絶縁材料により形成される。

【0034】

層間絶縁膜3 2の上に、S i Nからなるエッチング停止層3 3を形成する。エッチング停止層3 3は、例えばプラズマ励起型C V Dにより形成される。エッチング停止層3 3の上に、フォトリソ膜3 4を形成する。レジスト膜3 4に、開口3 5を形成する。開口3 5は、下層は緯線3 1の上方に位置する。

【0035】

レジスト膜3 4をマスクとしてエッチング停止層3 3をエッチングし、開口3 6を形成する。

【0036】

10

20

30

40

50

図4(B)に示すように、レジスト膜34及び層間絶縁膜32を、 CHF_3 、 CF_4 、Ar、及び N_2 を用いたRIEによりエッチングする。エッチング条件は、例えば圧力1000mTorr、印加RF電力900W、 CHF_3 ガス流量13sccm、 CF_4 ガス流量20sccm、Arガス流量426sccm、及び N_2 ガス流量10sccmである。この条件では、レジスト膜に対するSiOF膜のエッチング速度の比が約2~3である。

【0037】

このようにエッチング選択比が小さいため、レジスト膜34と層間絶縁膜32とを、同時にエッチングすることができる。なお、このエッチング条件では、SiN膜はほとんどエッチングされないため、エッチング停止層33が層間絶縁膜32のエッチングマスクとして働く。従って、開口36に対応してコンタクトホール37が形成される。

10

【0038】

図4(C)に示すように、コンタクトホール37内に導電性プラグ38を埋め込む。導電性プラグ38の形成は、第1の参考例の図1(C)及び図2(A)の工程で行った導電性プラグ15の形成と同様の方法で行う。

【0039】

エッチング停止層33の上に、導電性プラグ38に接続された上層配線39を形成する。上層配線39の形成は、第1の参考例の図2(A)に示す配線16の形成と同様の方法で行う。

【0040】

実施例では、図4(A)の状態の後、レジスト膜34をアッシングにより除去するのではなく、層間絶縁膜32のエッチングと同時に除去している。このため、層間絶縁膜32が、アッシング時の酸素プラズマに晒されることがない。コンタクトホール37の内周面に露出した層間絶縁膜32の変質が防止され、コンタクトホール37内を再現性良く導電性プラグ38で埋め込むことができる。また、コンタクトホール37の形成とレジスト膜34の除去を同時に行うため、工程数を削減することができ、生産コストの低減を図ることが可能になる。

20

【0041】

上記実施例では、エッチング停止層33をSiNで形成した場合を説明したが、層間絶縁膜32とエッチング耐性の異なる他の材料で形成してもよい。例えばSiON等で形成してもよい。図4(B)に示すコンタクトホール37を形成した後、導電性プラグ38の形成前に、Arイオンを用いたミリングを行ってもよい。このミリングにより、コンタクトホール37の底面に露出した下層配線31の表面が薄く削られ、下層配線31と導電性プラグ38との接触抵抗を低減することができる。さらに、このミリングによりエッチング停止層33を除去してもよい。エッチング停止層33を除去することにより、配線間の寄生容量を低減することができる。

30

【0042】

上記参考例及び実施例では、層間絶縁膜としてSiOF、またはHSQを用いた場合を説明したが、その他の有機系、無機系のスピノングラス(SOG)材料を用いる場合にも、同様の効果が期待できる。また、フルオロカーボン、フッ素アモルファスカーボン、フッ素樹脂を用いる場合にも効果が期待できる。

40

【0043】

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【図面の簡単な説明】

【0044】

【図1】第1の参考例による半導体装置の製造方法を説明するための導電性プラグ部分の断面図(その1)である。

【図2】第1の参考例による半導体装置の製造方法を説明するための導電性プラグ部分の断面図(その2)である。

【図3】第2の参考例による半導体装置の製造方法を説明するための導電性プラグ部分の

50

断面図である。

【図4】実施例による半導体装置の製造方法を説明するための導電性プラグ部分の断面図である。

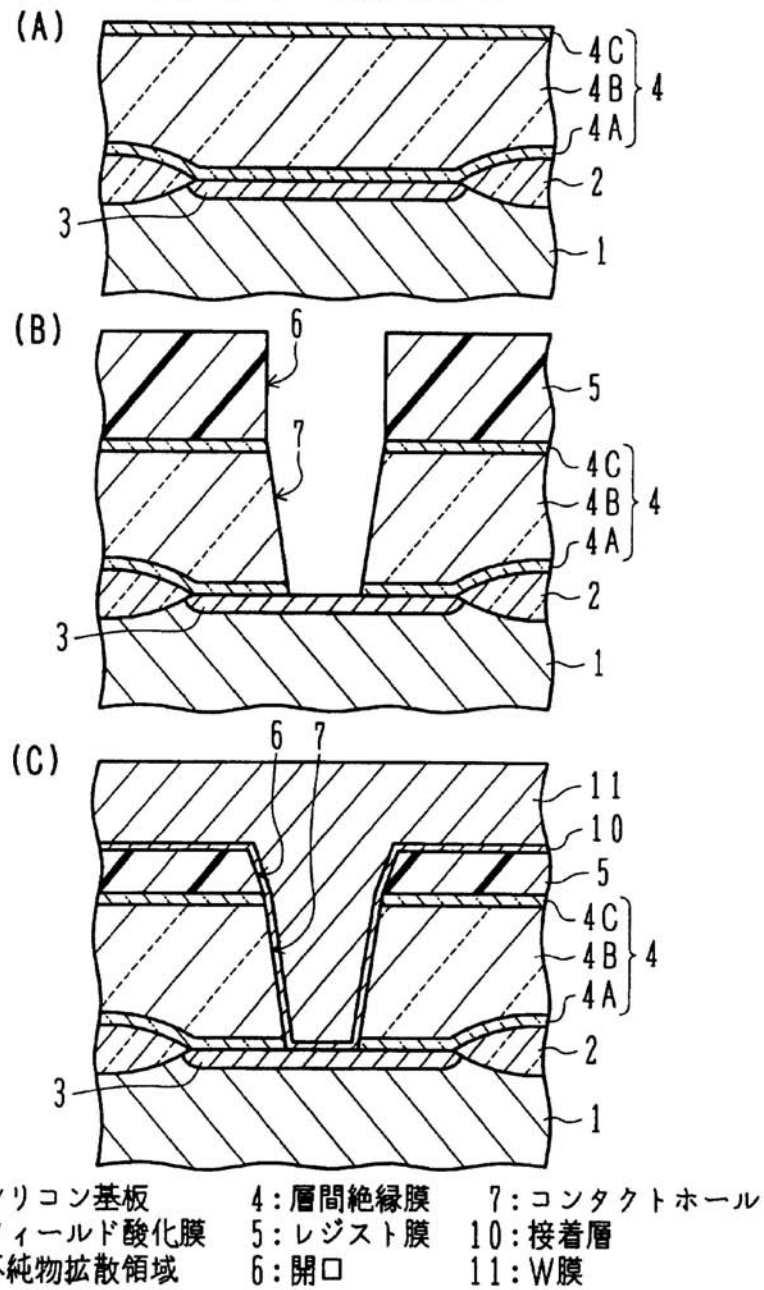
【符号の説明】

【0045】

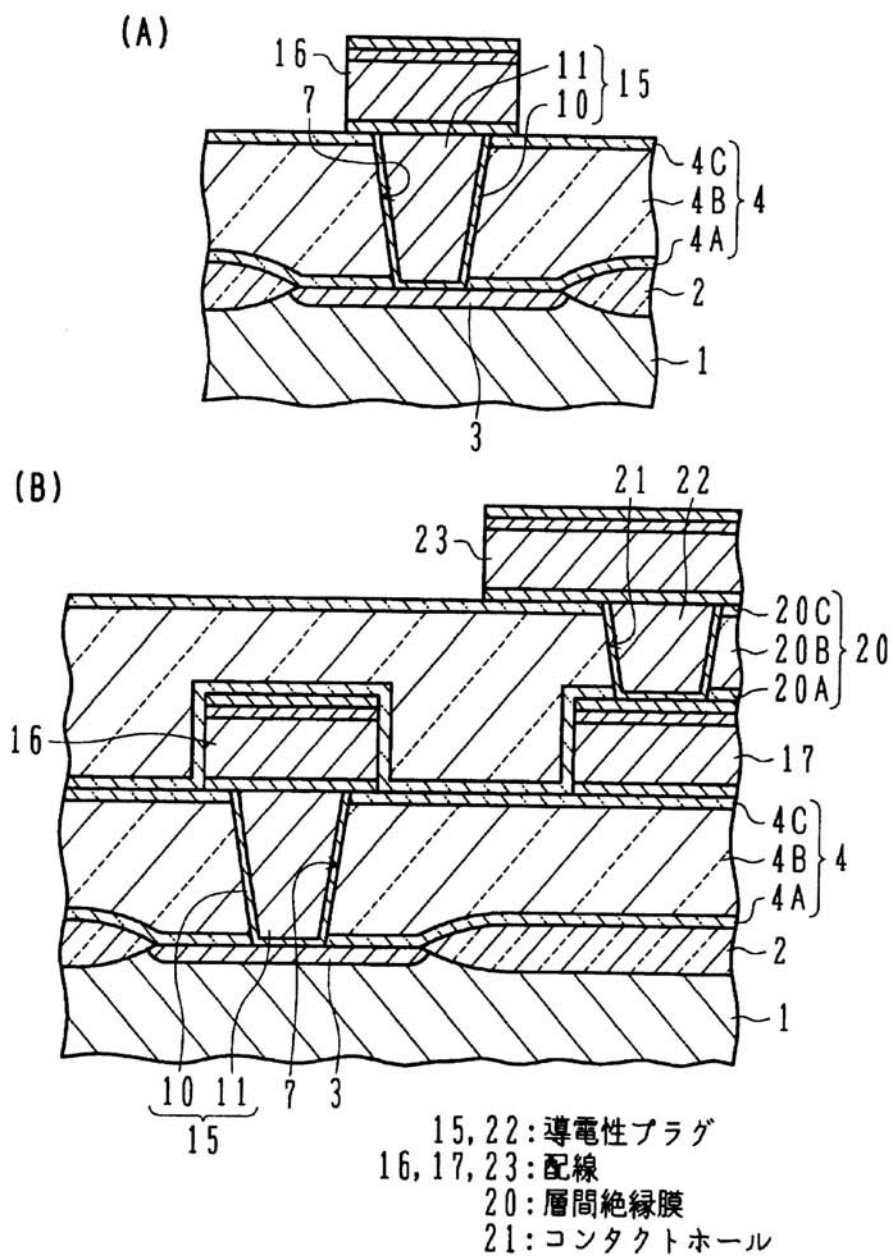
- | | | |
|------------|----------|----|
| 1 | シリコン基板 | |
| 2 | フィールド酸化膜 | |
| 3 | 不純物拡散領域 | |
| 4、20、30、32 | 層間絶縁膜 | |
| 5、34 | レジスト膜 | 10 |
| 6、35、36 | 開口 | |
| 7、21、37 | コンタクトホール | |
| 10 | 接着層 | |
| 11 | W膜 | |
| 15、22、38 | 導電性プラグ | |
| 16、23 | 配線 | |
| 25 | 被覆膜 | |
| 31 | 下層配線 | |
| 33 | エッチング停止層 | |
| 39 | 上層配線 | 20 |

【図 1】

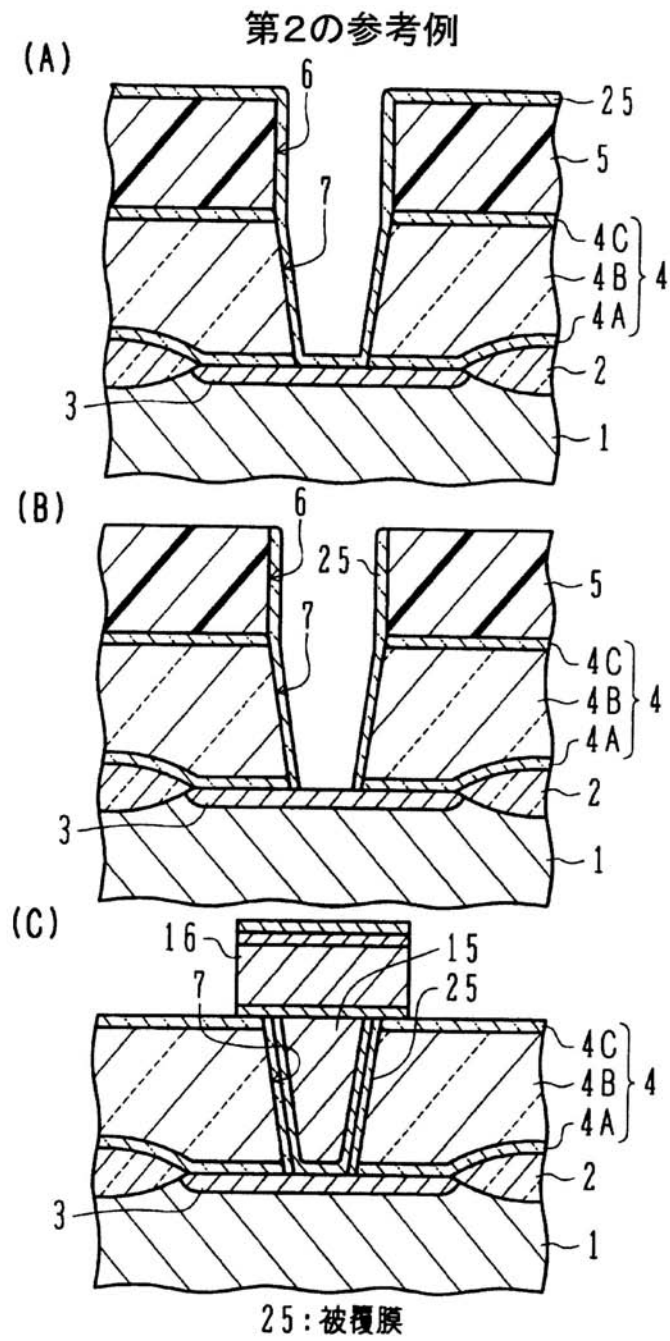
第1の参考例(その1)



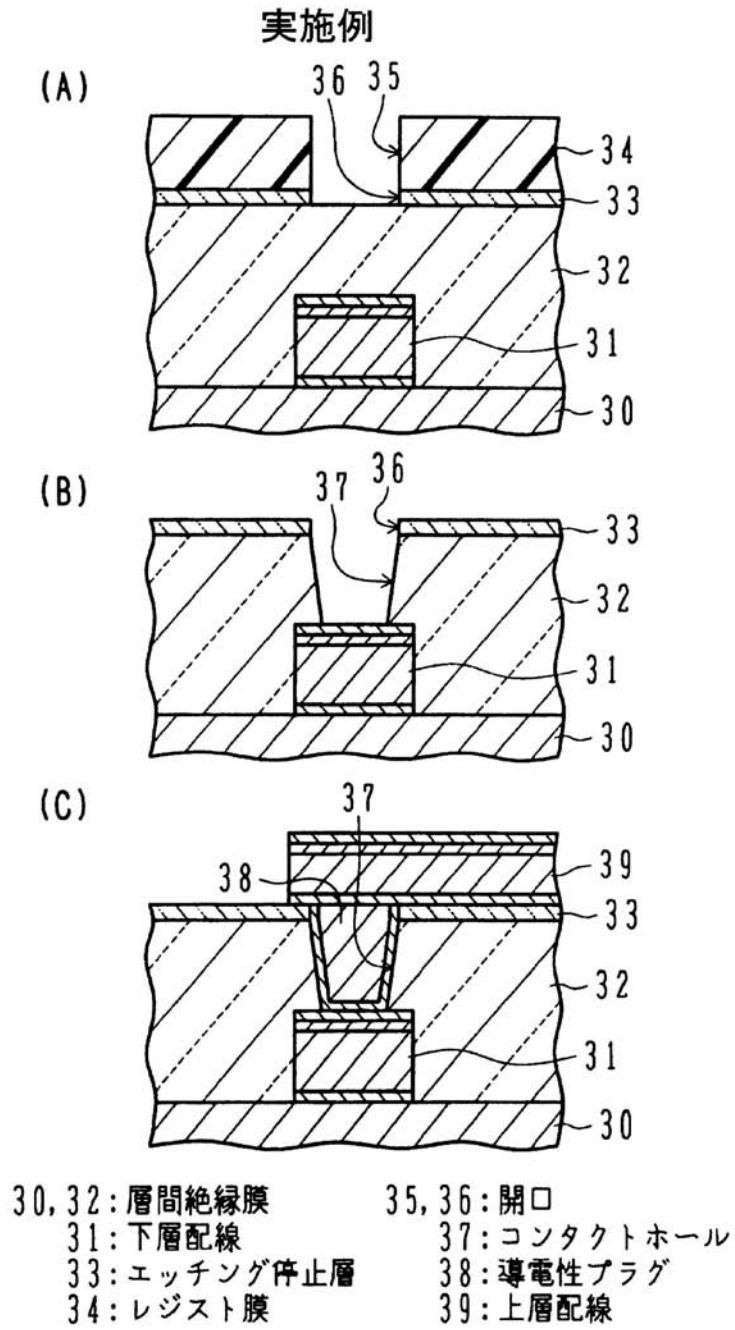
第1の参考例(その2)



【図 3】



【図 4】



フロントページの続き

- (56)参考文献 特開昭63-220548 (JP, A)
特開昭60-170238 (JP, A)
特開2000-021846 (JP, A)
特開平01-208842 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L	21/28-288
H01L	21/44-445
H01L	29/40-49
H01L	29/872
H01L	21/3205
H01L	21/3213
H01L	21/768
H01L	23/52
H01L	23/522
H01L	21/3065