

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro



INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁶ : H01L	A2	(11) Internationale Veröffentlichungsnummer: WO 97/16846 (43) Internationales Veröffentlichungsdatum: 9. Mai 1997 (09.05.97)
<p>(21) Internationales Aktenzeichen: PCT/DE96/02050</p> <p>(22) Internationales Anmeldedatum: 28. Oktober 1996 (28.10.96)</p> <p>(30) Prioritätsdaten: 195 41 072.6 3. November 1995 (03.11.95) DE</p> <p>(71) Anmelder (<i>für alle Bestimmungsstaaten ausser US</i>): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).</p> <p>(72) Erfinder; und (75) Erfinder/Anmelder (<i>nur für US</i>): HUBER, Michael [DE/DE]; Peter-Rosegger-Strasse 17, D-93152 Nittendorf (DE). STAMPKA, Peter [DE/DE]; Klardorfer Strasse 41a, D-92421 Schwandorf (DE).</p>		<p>(81) Bestimmungsstaaten: CN, JP, KR, RU, UA, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>Veröffentlicht <i>Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.</i></p>

(54) Title: CHIP MODULE

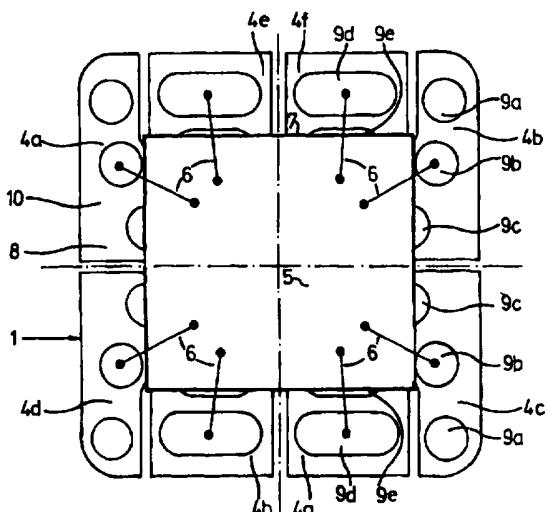
(54) Bezeichnung: CHIPMODUL

(57) Abstract

The invention relates to a chip module (1) comprising: a contact layer (2) made from an electrically conducting material and provided with a plurality of contact elements (4) which have contact faces (3) on the front side; and a semiconductor chip (7) with chip connections arranged on the principal face (5) of the semiconductor chip (7) and electrically connected via bonding wires (6) of maximum assembly length to the rear side of the contact element (4) assigned to the chip connection. In addition, a thin insulating film (10) of electrically insulating material with a plurality of bonding holes (9) is provided between the electrically conducting contact layer (2) and semiconductor chip (7). The arrangement, shape and number of the holes and their allocation to a particular contact element (4) of the contact layer is such that with any position and surface content of the secured semiconductor chip (7), contact can be ensured between the chip contacts via the bonding wires (6) with an appropriate contact element (4) of the contact layer (2).

(57) Zusammenfassung

Die Erfindung bezieht sich auf ein Chipmodul (1) mit einer eine Vielzahl von auf der Vorderseite mit Kontaktflächen (3) versehenen Kontaktlementen (4) aufweisenden und aus elektrisch leitendem Material gefertigten Kontaktsschicht (2) und einem Halbleiterchip (7) mit auf der Hauptfläche (5) des Halbleiterchips (7) angeordneten Chipanschlüssen, die über eine maximale Montagelänge besitzende Bonddrähte (6) mit der Rückseite des dem Chipanschluß zugeordneten Kontaktlementes (4) elektrisch verbunden sind. Des weiteren ist zwischen der elektrisch leitenden Kontaktsschicht (2) und dem Halbleiterchip (7) eine mit einer Vielzahl von Bondlöchern (9) versehene, dünne Isolationsfolie (10) aus elektrisch isolierendem Material vorgesehen, bei welcher die Bondlöcher (9) hinsichtlich deren Anordnung, Form, Anzahl, sowie Zuordnung zu einem bestimmten Kontaktlement (4) der Kontaktsschicht (2) derart beschaffen sind, daß bei einer beliebigen Lage und Flächeninhalt des befestigten Halbleiterchips (7) eine Kontaktierung der Chipanschlüsse mittels der Bonddrähte (6) mit einem jeweils zugehörigen Kontaktlement (4) der Kontaktsschicht (2) bewerkstelligt ist.



LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AM	Armenien	GB	Vereinigtes Königreich	MX	Mexiko
AT	Österreich	GE	Georgien	NE	Niger
AU	Australien	GN	Guinea	NL	Niederlande
BB	Barbados	GR	Griechenland	NO	Norwegen
BE	Belgien	HU	Ungarn	NZ	Neuseeland
BF	Burkina Faso	IE	Irland	PL	Polen
BG	Bulgarien	IT	Italien	PT	Portugal
BJ	Benin	JP	Japan	RO	Rumänien
BR	Brasilien	KE	Kenya	RU	Russische Föderation
BY	Belarus	KG	Kirgisistan	SD	Sudan
CA	Kanada	KP	Demokratische Volksrepublik Korea	SE	Schweden
CF	Zentrale Afrikanische Republik	KR	Republik Korea	SG	Singapur
CG	Kongo	KZ	Kasachstan	SI	Slowenien
CH	Schweiz	LI	Liechtenstein	SK	Slowakei
CI	Côte d'Ivoire	LK	Sri Lanka	SN	Senegal
CM	Kamerun	LR	Liberia	SZ	Swasiland
CN	China	LK	Litauen	TD	Tschad
CS	Tschechoslowakei	LU	Luxemburg	TG	Togo
CZ	Tschechische Republik	LV	Lettland	TJ	Tadschikistan
DE	Deutschland	MC	Monaco	TT	Trinidad und Tobago
DK	Dänemark	MD	Republik Moldau	UA	Ukraine
EE	Estonia	MG	Madagaskar	UG	Uganda
ES	Spanien	ML	Mali	US	Vereinigte Staaten von Amerika
FI	Finnland	MN	Mongolei	UZ	Usbekistan
FR	Frankreich	MR	Mauretanien	VN	Vietnam
GA	Gabon	MW	Malawi		

Beschreibung**Bezeichnung der Erfindung: Chipmodul**

5 Die Erfindung bezieht sich auf ein Chipmodul nach dem Oberbegriff des Anspruchs 1, welches Chipmodul insbesondere in eine Chipkarte einzubauen ist.

Die Anwendungsmöglichkeiten von in der Regel im Scheckkartenformat ausgebildeten Chipkarten sind aufgrund einer hohen funktionalen Flexibilität äußerst vielseitig geworden und nehmen mit der steigenden Rechenleistung und Speicherkapazität der verfügbaren integrierten Schaltungen weiterhin zu.

Neben den derzeit typischen Anwendungsfeldern solcher Chip-

10 karten in der Form von Krankenversichertenkarten, Gleitzeit-

erfassungskarten, Telefonkarten ergeben sich zukünftig insbe-

sondere Anwendungen im elektronischen Zahlungsverkehr, bei

der Zugriffskontrolle auf Rechner, bei geschützten Datenspei-

chern und dergleichen. Es gibt heute verschiedene Möglichkei-

20 ten, Chipkarten herzustellen. Bei den meisten Verfahren wird

der eigentliche Halbleiterchip zunächst auf ein Chipkartenmo-

dul montiert, der auch die zumeist vergoldeten Kartenkontakte

beinhaltet. Üblicherweise werden die Chipkartenmodule auf ei-

nem Endlosband beziehungsweise Endlosgrundträger gefertigt,

25 anschließend werden die einzelnen Chipkartenmodule ausge-

stanzt und in die Chipkarte gebracht. Bei dieser Methode fin-

det keine direkte Befestigung des Chips in der Karte statt,

was den Vorteil besitzt, daß die Biegekräfte weitgehend vom

Chip abgehalten werden, die bei einer mechanischen Belastung

30 der Chipkarte entstehen können.

Bei der Herstellung von Chipkartenmodulen wird derzeit am häufigsten das sogenannte Draht-Bond-Verfahren angewendet,

welches auch dem erfindungsgemäßen Modul zugrunde liegt, und

35 welches beispielsweise aus den FR 2 684 236 A1, DE 42 32 625

A1, GB 2 149 209 A, und DE 38 09 005 A1 bekanntgeworden ist.

Hierbei werden die Chipanschlüsse des die eigentliche elek-

tronische Schaltung tragenden Halbleiterchips mit dünnen Bonddrähten mit den einzelnen Kontakt elementen der Kontakt schicht verbunden. Zum Schutz gegen Umwelteinflüsse werden der Halbleiterchip und die Bonddrähte durch eine Vergußmasse abgedeckt. Der Vorteil dieses Herstellungsverfahrens liegt darin, daß es sich weitgehend an das in der Halbleiterindu strie übliche Verfahren zur Verpackung von Chips in Standard gehäusen anlehnt, und dadurch preisgünstiger ist. Der Nach teil bei diesem Verfahren liegt hauptsächlich darin, daß so wohl die Bauhöhe wie auch die Länge und Breite des Moduls deutlich größer ausfallen als beispielsweise beim sogenannten TAB-Modul, bei dem die Anschlußflächen (Pads) des Halbleiter chips mit galvanisch aufgebrachten metallischen Höckern ver sehen sind, die zur unmittelbaren Befestigung der elektrisch leitenden Kontaktflächen durch Lötverbindung dienen, und so mit eine Abdeckung von Bonddrähten nicht erforderlich ist. Für den Einbau des Chipmoduls in die Chipkarte haben sich derzeit drei verschiedene Verfahren durchgesetzt, das Laminierverfahren, das Einsetzen in gefräste Hohlräume, sowie das Montieren in fertig gespritzte Karten. Bei sämtlichen Einbau verfahren besteht beim Kartenhersteller der Nachteil, Chip kartenmodule mit unterschiedlichen Baugrößen, die aus der unterschiedlichen Chipfläche des verwendeten Halbleiterchips resultieren, in die Karte einsetzen zu müssen. Die aufgrund von unterschiedlichen Chipflächen von typischerweise etwa 1 mm² bis 20 mm² resultierende Modulvielfalt führt auch beim Modulhersteller zu erhöhten Materialkosten aufgrund einer verringerten Abnahmemenge pro Modulvariante und zu einem erhöhten Logistikaufwand. Beim Kartenhersteller ergeben sich aufgrund der unterschiedlichen Modultypen verschiedene Abmes sungen der Kartenhohlräume für den Einbau des Moduls und da mit erhöhte Werkzeugkosten bzw. Verfahrenskosten.

Der Erfindung liegt die Aufgabe zugrunde, ein universell ver wendbares Chipmodul für den Einbau in eine beliebige Halblei terchipvorrichtung, insbesondere Chipkarte zur Verfügung zu stellen, welches unabhängig von der Chipgröße des jeweils

verwendeten Halbleiterchips eine einheitliche Baugröße besitzt, wobei das Chipmodul mit einem allenfalls geringfügig höheren Mehraufwand bzw. Mehrkosten herstellbar ist.

- 5 Diese Aufgabe wird durch ein Chipmodul gemäß Anspruch 1 gelöst.

Erfindungsgemäß ist vorgesehen, daß die Bonddrähte eine maximale Montagelänge besitzen, und zwischen der elektrisch leitenden Kontaktsschicht und dem Halbleiterchip eine mit einer die Anzahl der Chipanschlüsse übersteigenden Vielzahl von Bondlöchern versehene, dünne Isolationsfolie aus elektrisch isolierendem Material vorgesehen ist, bei welcher die Bondlöcher hinsichtlich deren Anordnung, Form, Anzahl, sowie Zuordnung zu einem bestimmten Kontaktselement der Kontaktsschicht derart beschaffen sind, daß bei einer beliebigen Lage und insbesondere beliebigen Grundfläche des befestigten Halbleiterchips eine Kontaktierung der Chipanschlüsse mittels der Bonddrähte mit einem jeweils zugehörigen Kontaktselement der Kontaktsschicht unter Berücksichtigung der geltenden Montagevorschriften der Bonddrähte bewerkstelligt werden kann. Die Erfindung ermöglicht ein universell einsetzbares Modul mit einheitlichen äußeren Abmessungen, welche unabhängig sind von der Größe des jeweils verwendeten Halbleiterchips. Dadurch können sowohl bei der Herstellung des Chipmoduls, als auch beim Einbau des Moduls in die Chipkarte erhebliche Fertigungskosten eingespart werden und der Logistikaufwand in beiden Bereichen verringert werden.

- 30 Dem Prinzip der Erfindung folgend kann insbesondere vorgesehen sein, daß die dünne Isolationsfolie an den Stellen der Bondlöcher und/oder an der Stelle des am Chipmodul zu befestigenden Halbleiterchips ausgestanzt ist, und ansonsten über die gesamte Fläche der Kontaktsschicht annähernd durchgehend geschlossen ausgebildet ist. Das erfundungsgemäße Chip-

kann bei allen derzeit im Einsatz befindlichen Kontaktsschichten nach ISO-Standard verwendet werden, wobei derzeit hauptsächlich eine Anzahl von sechs oder acht Kontaktelementen üblich ist.

5

Bei einer besonders bevorzugten Ausführung der Erfindung ist vorgesehen, daß die zwischen der elektrisch leitenden Kontaktsschicht und dem Halbleiterchip vorgesehene dünne Isolationsfolie pro zugeordnetem Kontaktelement wenigstens zwei Bondlöcher aufweist. Erforderlichenfalls kann in Abhängigkeit der in der Regel nach ISO-Standards vorbestimmten Anordnung und Geometrie des Kontaktfeldes mit den Kontaktelementen und in Abhängigkeit der tatsächlich verwendeten Chipotypen unter Berücksichtigung der gängigen Montagevorschriften hinsichtlich der Bonddrähte, die insbesondere eine maximale Länge der Bonddrähte vorschreiben, die genaue Geometrie, Anordnung und Anzahl der Bondlöcher für jedes Kontaktelement der Kontaktfläche unterschiedlich gestaltet sein kann. Hierbei ist weiterhin zu berücksichtigen, daß bei der Verwendung eines Klebstoffes zur Befestigung des Halbleiterchips in das Kartenmodul ein unerwünschter Klebstoffauftrag durch die Bondlöcher auf die Rückseite des dem Chipanschluß zugeordneten Kontaktelementes vermieden wird, was durch geeignete Gestaltung und Anordnung der Bondlöcher desselben Kontaktelementes dadurch erreicht werden kann, daß die Kantenränder eines Bondloches durch Adhäsionswirkung gewissermaßen als Fließstop für das Klebstoffmittel wirken, so daß ein separat vorzusehender "Bleed-Stop" zur Verhinderung eines unerwünschten Klebstoffauftrages nicht erforderlich ist.

30

Bei einer bevorzugten Ausführung der Erfindung kann vorgesehen sein, daß ein insbesondere am Randbereich der Kontaktsschicht verbundener und den Halbleiterchip umgebender Träger aus elektrisch isolierendem Material vorgesehen ist. Der Träger kann insbesondere aus einem Glasepoxymaterial hergestellt sein und vorzugsweise eine Stärke von etwa bis zum 125 µm besitzen. Darüber hinaus kann insbesondere bei großflächigen

und dadurch bruchempfindlicheren Halbleiterchips zusätzlich ein den Chip umgebender Versteifungsrahmen auf der Isolationsfolie aufgebracht sein.

5 Gegenüber den verwendeten Schichtstärken der metallischen Kontaktschicht und des Trägers aus elektrisch isolierenden Material kann die zwischen der elektrisch leitenden Kontakt- schicht und der Halbleiterschicht angeordnete dünne Isola- tionsfolie eine wesentlich geringere Stärke besitzen, bei-
10 spielsweise von deutlich weniger als etwa 30 µm, solange eine ausreichende elektrische Isolationswirkung der Isolationsfo- lie gegeben ist.

Bei einer weiterhin bevorzugten Ausführung der Erfindung er-
15 folgt die Verbindung des Halbleiterchips mit dem Chipmodul unter Verwendung eines elektrisch isolierenden Klebstoffes, wodurch verhindert werden kann, daß über die Klebstoffsicht ein elektrischer Kurzschluß über die Kontakte des Lesegerätes entsteht. Durch die Verwendung eines beispielsweise nicht Ag-
20 gefüllten Isolierklebstoffes mit einer Wärmeleitzahl λ von ungefähr 5 W/mK kann in Verbindung mit der stark thermisch isolierenden dünnen Isolationsfolie bzw. Isolationsschicht auch ohne Vorsehen einer Chipinsel ein wesentlich verbesserte-
25 tes Delaminationsverhalten im Hinblick auf ein sogenanntes Hot-Melt-Einbauverfahren gewährleistet werden.

Der dünnen Isolationsfolie kommt in erster Linie die Wirkung einer elektrisch isolierenden Schicht zwischen Halbleiterchip und Kontaktschicht zu. Darüber hinaus kann bei einer weiter-
30 hin bevorzugten Ausführung der Erfindung der dünnen Isolati- onsfolie eine die Verbindung zwischen Halbleiterchip und Kon- taktschicht gewährleistende Funktion zu. Hierbei soll die dünne Isolationsfolie zum einen eine möglichst vollflächig gute Haftung zur metallischen Kontaktschicht und zum anderen auf der dieser gegenüberliegenden Seite eine gute Haftung zum Halbleiterchip bzw. zum Epoxytape gewährleisten. Weiterhin soll die Klebe- bzw. Haftverbindung zum Halbleiterchip bzw.

zur Metallschicht vermittels der dünnen Isolationsfolie schnell und einfach hergestellt werden können und ausreichende Langzeitstabilität besitzen. Bei einer bevorzugten Ausführung der dünnen Isolationsfolie kann dieser die Wirkung einer auf Druck empfindlichen Klebstoffsicht dergestalt zu kommen, daß der während des Auflaminierens der Kontaktsschicht und des Epoxytapes erzeugte Walzendruck eine zur Kraftwirkungslinie bzw. -richtung senkrecht erzeugte Scherspannung in der druckempfindlichen Klebstoffsicht bzw. Isolationsfolie erzeugt. Die Klebstoffsicht wird in dieser Richtung vorzugsweise durch eine entsprechende Ausrichtung von Moleküllketten innerhalb der Klebstoffsicht mikroplastisch. Dies reicht aus, um eine Mikroformgebung und damit Anpassung der Oberfläche der Klebstoffsicht zum jeweiligen Verbindungs-

partner zu erzeugen und somit eine ausreichende Haftfestigkeit zu gewährleisten. Als Materialien für eine solcherart als druckempfindliche Klebstoffsicht geeignete dünne Isolationsfolien sind beispielsweise Acrylate, Naturstoffe (beispielsweise Kautschuke), Silikone, Styrol-Copolymerisate (beispielsweise Butadiene), Isoprene und dergleichen geeignet. Hierbei kann die auch als druckempfindliche Klebstoffsicht wirkende Isolationsfolie sowohl einlagig, als auch mehrlagig ausgebildet sein. Bei einem Mehrlagenaufbau kann eine mittlere Lage die Trägerfunktion für die einzelnen Klebstoffsichten übernehmen. Für die Mittellage zur Ausübung der Trägerfunktion eignen sich insbesondere Thermoplast-Folien. Der Einsatz der dünnen Isolationsfolie auch als Klebstoffsicht für den Halbleiterchip erübriggt die Aufbringung eines weiteren Chipklebers. Bei solchen zusätzlichen Chipklebstoffen, die in der Regel in flüssiger oder zähflüssiger Konsistenz aufgetragen werden, besteht generell der Nachteil, daß bei ungeeigneter Dosierung oder bei Prozeßunregelmäßigkeiten Produktionsausfälle resultieren können. Bei einer zu hohen Dosierung des aufgetragenen Chipklebstoffes besteht beispielsweise die Gefahr, einige für die Bondkontaktierung notwendigen Bondlöcher zu verkleben, wodurch sie unbrauchbar wären, wohingegen bei einer zu geringen Dosierung des Kleb-

stoffes auf der dünnen Isolationsfolie eine unzureichende Chipfixierung auf dem perforierten Untergrund erfolgt. Außerdem besteht bei einem Auftrag von flüssigem Chipklebstoff die Gefahr einer Veränderung der Form und Lage der benötigten 5 Bondlöcher, was wiederum zu erhöhten Produktionsausfällen führen kann oder eine höhere Prozeßkontrolle erforderlich macht.

Weitere Merkmale, Vorteile und Zweckmäßigkeiten der Erfindung 10 ergeben sich aus der nachfolgenden Beschreibung von Ausführungsbeispielen anhand der Zeichnung. Es zeigt:

Figur 1 eine schematische Ansicht des Chipmoduls gemäß Erfindung mit den drei Bestandteilen einer Kontaktsschicht mit Kontaktelementen, einer dünnen Isolationsfolie, und einem Träger aus elektrisch isolierenden Material;

Figur 2 eine schematische Draufsicht eines Chipmoduls gemäß 20 einem Ausführungsbeispiel der Erfindung mit einem kleinflächigen Halbleiterchip; und

Figur 3 eine schematische Draufsicht eines Chipmoduls gemäß einem Ausführungsbeispiel der Erfindung mit einem 25 großflächigen Halbleiterchip.

Das in den Figuren 1 bis 3 dargestellte Chipmodul 1 besitzt eine in der Regel nach einem ISO-Standard mit genormten Abmessungen versehene und eine Stärke von etwa 30 µm bis etwa 30 70 µm aufweisende metallische Kontaktsschicht 2 mit auf der Vorderseite mit Kontaktflächen 3 versehenen Kontaktelementen 4 und einen in dem Chipmodul zu befestigenden Halbleiterchip 7, welcher auf seiner Hauptfläche 5 der Übersichtlichkeit halber nicht näher dargestellte Chipanschlüsse bzw. Pad-Anschlußflächen besitzt, die mittels Bonddrähten 6 mit der Rückseite 8 des dem jeweiligen Chipanschlusses zugeordneten Kontaktelementes 4 elektrisch verbunden sind. Erfindungsgemäß

ist vorgesehen, daß zwischen der elektrisch leitenden Kontaktsschicht 2 und dem Halbleiterchip 7 eine mit einer Vielzahl von Bondlöchern 9 versehene, dünne Isolationsfolie 10 aus elektrisch isolierendem Material vorgesehen ist. Die 5 Bondlöcher sind hinsichtlich Anordnung, Form, Anzahl, sowie Zuordnung zu einem bestimmten Kontaktelement 4 der Kontaktsschicht 2 derart beschaffen, daß bei einer beliebigen Lage und Grundfläche des befestigten Halbleiterchips 7 eine Kontaktierung der Chipanschlüsse mittels der Bonddrähte 6 unter 10 Berücksichtigung der gängigen Montagevorschrift, d.h. vorbestimmten maximalen Bonddrahtlänge, mit einem jeweils zugehörigen Kontaktelement 4 der Kontaktsschicht 2 bewerkstelligt werden kann. Wie in den Figuren dargestellt ist die dünne Isolationsfolie 10 an den Stellen der Bondlöcher 9 ausgestanzt, und ansonsten über die gesamte Fläche der Kontaktsschicht 2 annähernd durchgehend geschlossen ausgebildet. Bei 15 einer weiteren Ausführungsform, welche in den Figuren nicht näher dargestellt ist, kann darüber hinaus die dünne Isolationsfolie 10 an der Stelle des zu befestigenden Halbleiterchips 7 mit einer der Grundfläche des Halbleiterchips 7 entsprechenden Ausstanzung versehen sein. In diesem Fall kann der Halbleiterchip in die vorgesehene Ausstanzung der Isolationsfolie gesetzt und direkt auf der Rückseite 8 der Kontaktsschicht 2 befestigt werden, beispielsweise durch Die- 20 Bonding.

Gemäß Figur 1 kann ein insbesondere am Randbereich der Kontaktsschicht 2 verbundener und den Halbleiterchip 7 umgebender Träger 11 aus Glasepoxy-Material vorgesehen sein, der auch 30 als Stützrahmen des Chipmoduls dient und mit Klebeflächen versehen in den beispielsweise gefrästen Hohlraum der späteren Chipkarte montiert wird.

Die Figuren 2 und 3 zeigen in schematischen Aufsichten nähere Einzelheiten eines insbesondere bevorzugten Ausführungsbeispiele der Erfindung, bei dem das Chipmodul 1 eine Kontaktsschicht 2 mit einer Anzahl von acht Kontaktelementen 4a bis 35

4h besitzt, wobei gemäß Figur 2 ein relativ kleinflächiger Halbleiterchip 7a, und gemäß Figur 3 ein relativ großflächiger Halbleiterchip 7b montiert ist. Wie dargestellt sind die Bondlöcher 9 der dünnen Isolationsfolie 10 so beschaffen, daß 5 bei den Kontaktelementen 4a bis 4d jeweils eine Anzahl von drei Bondlöchern 9a, 9b, 9c mit kreisrunder Querschnittsform vorgesehen sind, deren aufeinanderfolgende Anordnung der Mittelpunkte im wesentlichen annähernd der Formgebung des zugehörenden Kontaktelementes folgt, und bei den Kontaktelementen 10 4e bis 4h jeweils eine Anzahl von zwei Bondlöchern 9d, 9e mit länglichen Querschnittsformen vorgesehen sind, wobei die Abmessungen des Bondloches in Längserstreckung mit zunehmendem Abstand von der Mitte der Kontaktsschicht zunehmen. Auf diese Weise kann eine Kontaktierung der Chipanschlüsse vermittels 15 der Bonddrähte 6 mit einem jeweils zugehörigen Kontaktelement vermittels eines günstig gelegenen Bondloches unabhängig von der Grundfläche des Halbleiterchips bewerkstelligt werden.

Patentansprüche

1. Chipmodul mit einer aus elektrisch leitendem Material gefertigten Kontaktsschicht (2), die eine Vielzahl von auf der Vorderseite mit Kontaktflächen (3) versehenen Kontaktelementen (4) aufweist, und einem oberhalb der Kontaktsschicht (2) anordenbaren Halbleiterchip (7) mit auf der Hauptfläche (5) des Halbleiterchips (7) angeordneten Chipanschlüssen, die über Bonddrähte (6) mit der Rückseite des dem Chipanschluß zugeordneten Kontaktelementes (4) elektrisch verbunden sind, dadurch gekennzeichnet, daß die Bonddrähte (6) eine maximale Montagelänge besitzen, und zwischen der elektrisch leitenden Kontaktsschicht (2) und dem Halbleiterchip (7) eine mit einer die Anzahl der Chipanschlüsse übersteigenden Vielzahl von Bondlöchern (9) versehene, dünne Isolationsfolie (10) aus elektrisch isolierendem Material vorgesehen ist, bei welcher die Bondlöcher (9) hinsichtlich deren Anordnung, Form, Anzahl, sowie Zuordnung zu einem bestimmten Kontaktelement (4) der Kontaktsschicht (2) derart beschaffen sind, daß bei einer beliebigen Lage und einer beliebigen Grundfläche des befestigten Halbleiterchips (7) eine Kontaktierung der Chipanschlüsse mittels der Bonddrähte (6) mit einem jeweils zugehörigen Kontaktelement (4) der Kontaktsschicht (2) bewerkstelligt ist.
2. Chipmodul nach Anspruch 1, dadurch gekennzeichnet, daß die zwischen der elektrisch leitenden Kontaktsschicht (2) und dem Halbleiterchip (7) vorgesehene dünne Isolationsfolie (10) pro zugeordnetem Kontaktelement (4) wenigstens zwei Bondlöcher (9) aufweist.
3. Chipmodul nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß jeder Bonddraht (6) für die elektrische Kontaktierung der Chipanschlüsse mit den Kontaktflächen (3) der Kontaktsschicht (2) eine maximale Montagelänge von etwa 3 mm aufweist.

4. Chipmodul nach Anspruch 1 bis 3, dadurch gekennzeichnet, daß ein insbesondere am Randbereich der Kontaktsschicht (2) verbundener und den Halbleiterchip (7) umgebender Träger (11) aus elektrisch isolierendem Material vorgesehen ist.
5
5. Chipmodul nach Anspruch 4, dadurch gekennzeichnet, daß der Träger (11) aus Glasepoxy-Material hergestellt ist und eine Stärke von etwa bis zu 125 µm besitzt.
- 10 6. Chipmodul nach Anspruch 1 bis 5, dadurch gekennzeichnet, daß die zwischen der elektrisch leitenden Kontaktsschicht (2) und dem Halbleiterchip (7) angeordnete dünne Isolationsfolie (10) eine Stärke von weniger als etwa 30 µm besitzt.
- 15 7. Chipmodul nach Anspruch 1 bis 6, dadurch gekennzeichnet, daß der Halbleiterchip (7) mittels einem elektrisch isolierenden Klebstoff in das Chipmodul (1) eingeklebt ist.
- 20 8. Chipmodul nach Anspruch 1 bis 7, dadurch gekennzeichnet, daß die Kontaktsschicht (2) eine Anzahl von sechs oder acht Kontaktelementen (4) besitzt.
- 25 9. Chipmodul nach Anspruch 1 bis 8, dadurch gekennzeichnet, daß die dünne Isolationsfolie (10) an den Stellen der Bondlöcher (9) und/oder an der Stelle des am Chipmodul (1) zu befestigenden Halbleiterchips (7) ausgestanzt ist, und ansonsten über die gesamte Fläche der Kontaktsschicht (2) annähernd durchgehend geschlossen ausgebildet ist.
- 30 10. Chipmodul nach Anspruch 1 bis 9, dadurch gekennzeichnet, daß die dünne Isolationsfolie (10) gleichzeitig als Haft- bzw. Klebstoffschicht wirkt.

11. Chipmodul nach Anspruch 10, dadurch gekennzeichnet, daß die dünne Isolationsfolie (10) aus einem Haft- bzw. Klebstoffmaterial besteht, dessen Haft- bzw. Klebeeigenschaften von dem Grad eines beaufschlagten mechanischen Druckes abhängen.

1/2

Fig 1

