[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H02M 3/28

[12] 发明专利说明书

[21] ZL 专利号 00122648.7

[45] 授权公告日 2004 年 10 月 13 日

[11] 授权公告号 CN 1171373C

[22] 申请日 2000.8.10 [21] 申请号 00122648.7

[30] 优先权

[32] 1999.11.10 [33] US [31] 09/437669

[71] 专利权人 惠普公司

地址 美国加利福尼亚州

[72] 发明人 E·F·阿尔斯 T·C·奥利弗
R·L·科奇斯

审查员 李 萌

[74] 专利代理机构 中国专利代理(香港)有限公司

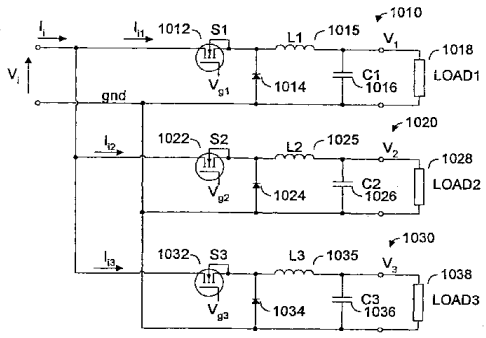
代理人 罗 朋 张志醒

权利要求书 2 页 说明书 12 页 附图 10 页

[54] 发明名称 电源

[57] 摘要

本发明协调共享一个输入电源的多个开关稳压器中的开关晶体管，以降低由电源上拉出的峰值电流。 设定每个稳压器中的晶体管的导通时间，以使每个开关晶体管都在一个预定时间导通。 通过选择该预定时间使在输入电源上拉出的最大峰值电流最小。 当有关电流或预计输出负载的信息已知时，可以通过加到该系统的输入不断地改变该预定时间。 在每个稳压器中的晶体管还可以在前一个稳压器上的晶体管依次截止时导通。



ISSN1008-4274

1、一种电源，包括：

一个输入电源；

第一开关稳压器（1010、2010），所说第一开关稳压器增加或减小由所说第一开关稳压器从所说输入电源拉出的电流；

第二开关稳压器（1020、2020），所说第二开关稳压器增加或减小由所说第二开关稳压器从所说输入电源拉出的电流；和

一个开关控制器，在所说开关控制器使所说的第一开关稳压器减小由所说第一开关稳压器从所说输入电源拉出的电流后，所说开关控制器使所说的第二开关稳压器增加由所说第二开关稳压器从所说输入电源拉出的电流。

2、权利要求1的电源，进一步包括：

第三开关稳压器（1030、2030），所说第三开关稳压器增加或减小由所说第三开关稳压器从所说输入电源拉出的电流；并且，在所说开关控制器使所说的第二开关稳压器减小由所说第二开关稳压器从所说输入电源拉出的电流后，所说开关控制器使所说的第三开关稳压器增加由所说第三开关稳压器从所说输入电源拉出的电流。

3、权利要求1的电源，进一步包括：

第三开关稳压器（1030、2030），所说第三开关稳压器增加或减小由所说第三开关稳压器从所说输入电源拉出的电流；并且，在所说开关控制器使所说的第一开关稳压器减小由所说第一开关稳压器从所说输入电源拉出的电流后，所说开关控制器使所说的第三开关稳压器增加由所说第三开关稳压器从所说输入电源拉出的电流。

4、权利要求3的电源，进一步包括：

所说开关控制器在使所说的第一开关稳压器减小由所说第一开关稳压器从所说输入电源拉出的电流后经过一个固定的时间延迟，所说开关控制器使所说的第三开关稳压器增加由所说第三开关稳压器从所说输入电源拉出的电流。

5、权利要求1的电源，进一步包括：

第三开关稳压器（1030、2030），所说第三开关稳压器增加或减小由所说第三开关稳压器从所说输入电源拉出的电流；并且其中：所说开关控制器使由所说的第二开关稳压器拉出的电流的增加或减小

和由所说的第三开关稳压器拉出的电流的增加或减小的顺序能够降低从所说输入电源拉出的电流的峰值数量。

6、权利要求 5 的电源，其特征在于：所说开关控制器还可改变由所说的第二开关稳压器拉出的电流的增加或减小的时间和由所说的第三开关稳压器拉出的电流的增加或减小的时间，以降低从所说输入电源拉出的电流的峰值数量。

电源

技术领域

本发明涉及开关电源，更加具体地说，涉及从同一个输入电源拉出电流的具有多开关稳压器的系统。

背景技术

许多电子器件都需要多个电源。例如，具有模拟和数字电路的器件可以使用用于数字逻辑电路的 + 5W 伏电源和用于模拟电路的 + 12 伏、－12 伏电源。在电池供电的器件中，开关电源是产生这些电源的一种途径。

一个开关电源的作用是一个控制器开关，一个高频晶体管。其频率一般为 20 千赫兹到 1 兆赫兹范围。这就要从输入电源拉出电流以产生一个削波的中间电压，通过一个 L－C（电感－电容）电路对这个中间电压进行滤波以产生更平滑的输出电压。通过改变晶体管的导通时间和截止时间之比来控制输出电压。不幸的是，如果系统中有多个稳压器，这多个稳压器的多个开关晶体管可能同相地导通和截止。这种同相地转换可能使多个稳压器同时拉出电流，这就增加了在输入电源上拉出的电流。事实上，由于足够多的开关晶体管同相地转换，输入电源拉出的电流可能会增加到不能维持稳压的程度。由于许多类型的电池的串联电阻大，所以电池供电的器件对于这种情况是极其敏感的。

因此，在本领域中需要一种多电压开关电源控制器，以协助降低在输入电源上拉出的峰值电流。

发明内容

本发明协调共享一个普通的输入电源的多个开关稳压器拉出的电流，以降低在输入电源上拉出的峰值电流。拉出的电流的协调可以借助于简单的逻辑电路实现，或者适于使用复杂的算法，其中考虑到许多不同的变量，例如不同稳压器的动态负载或最坏情况的状态。一个实施例是在每个稳压器中对于开关的导通、截止、或中间状态转换的时间进行排序，以使每个稳压器都在一个循环的预定时间拉出电

流。对于每个稳压器的这个预定时间进行选择，以使在输入电源上拉出的最大峰值电流最小。当有关当前的输出负载或预计的输出负载的信息是已知时，这个预定时间可能会随这个系统的输入的不同而不断地改变。另一个实施例只是对于每个稳压器中的开关的导通时间或截止时间进行排序，因此，每个稳压器只在该顺序中的前一个稳压器停止拉出电流时才开始拉出电流。另一个实施例只让一个循环中输入电流变化最大的稳压器独立地操作。其它的稳压器随后按一个指定的顺序拉出电流，或者在第一个稳压器停止拉出电流后的一个指定的时间拉出电流。

从以下结合附图的详细描述，本发明的其它方面和优点都将是显而易见的，这些附图借助于实例说明了本发明的原理。

附图说明

图 1 是具有同一个输入电源的多个补偿型开关稳压器的示意图。

图 2 是具有同一个输入电源的多个提升型开关稳压器的示意图。

图 3A 是补偿型开关稳压器在连续方式和断续方式的典型的输入电流波形图。

图 3B 是提升型开关稳压器在连续方式和断续方式的典型的输入电流波形图。

图 4A 说明的是一组用于补偿型开关稳压器的控制波形和输入电源电流的例子，其中利用的是开关晶体管的顺序转换。

图 4B 说明的是一组用于提升型开关稳压器的控制波形和输入电源电流的例子，其中利用的是开关晶体管的顺序转换。

图 5 是一个方块图，表示顺序转换多个开关稳压器的开关晶体管的一个控制系统。

图 6 表示用于多个开关稳压器的一组控制波形的例子，其中利用的是在第一稳压器后依次地同时转换两个稳压器。

图 7 是转换第一稳压器后依次转换两个开关的一个控制系统的方块图。

图 8 表示的是用于在预定的时间转换晶体管的多开关稳压器的一组控制波形的例子。

图 9 是一个控制系统的方块图，这个控制系统根据在预定时间转换多开关稳压器的开关晶体管进行转换。

具体实施方式

图 1 是具有同一个输入电源的多个补偿型开关稳压器的示意图。图 2 是具有同一个输入电源的多个提升型开关稳压器的示意图。选择这些类型的稳压器只是为了举例说明的目的。应该理解，本发明可以应用到本领域的普通技术人员公知的其它类型的开关稳压器。进而，

在这些稳压器中的开关类型如图所示是N沟道的MOSFET.这也只是为了说明，还可以使用本领域的普通技术人员公知的其它类型的开关器件.

在图1中，加到多个稳压器1010、1020、1030的输入电压是V_I. 进入多个稳压器的聚集的输入电流是I_I. 进入第一稳压器1010的输入电流是I_{I1}. 进入第二稳压器1020的输入电流是I_{I2}，如此等等，以致于进入第三稳压器1030的输入电流是I_{I3}.

在图1中，所示的第一稳压器1010开关晶体管S1 1012、二极管1014、电感器L1 1015、滤波电容器C1 1016. 所示的第一稳压器1010在负荷LOAD1 1018中产生输出电压V_1. 所示的开关晶体管S1是一个N型加强型MOSFET，它的漏极连到V_I,它的主体和源极连到二极管1014的阴极，它的栅极连到控制电压V_{g1}. 所示的二极管1014的正极连接到基准节点V_I,gnd（地）. 二极管1014的阴极及S1的源极和主体也连到电感器L1 1015的第一端. L1 1015的第二端连到滤波电容器C1 1016的第一端. 所示的滤波电容器C1 1016的第二端连接到gnd(地).所示的第一稳压器的负载LOAD1 1018与滤波电容器C1 1016并联连接.

所示的第二稳压器1020和第一稳压器1010有相同的电路设计. 所示的第二稳压器1020包括：开关晶体管S2 1022、二极管1024、电感器L2 1025、滤波电容器C2 1026. 所示的第二稳压器1020在负荷LOAD2 1028中产生输出电压V_2. 所示的开关晶体管S2是一个N型加强型MOSFET，它的漏极连到V_I,它的主体和源极连到二极管1024的阴极，它的栅极连到控制电压V_{g2}. 所示的二极管1024的正极连接到基准节点$V_{I,gnd}$. 二极管1024的阴极及S2的源极和主体也连到电感器L2 1025的第一端. L2 1025的第二端连到滤波电容器C2 1026的第一端. 所示的滤波电容器C2 1026的第二端连接到gnd. 所示的第二稳压器的负载LOAD2 1028与滤波电容器C2 1026并联连接.

所示的第三稳压器1030和第一稳压器1010及第二稳压器1020有相同的电路设计. 所示的第三稳压器1030包括：开关晶体管S3 1032、二极管1034、电感器L3 1035、滤波电容器C3 1036. 所示的第三稳压器1030在负荷LOAD3 1038中产生输出电压V_3. 所示的开关晶体管S3是一个N型加强型MOSFET，它的漏极连到V_I,它的主体和

源极连到二极管 1034 的阴极，它的栅极连到控制电压 V_{g3}。所示的二极管 1034 的正极连接到基准节点 $V_{i,gnd}$。二极管 1034 的阴极及 S3 的源极和主体也连到电感器 L3 1035 的第一端。L3 1035 的第二端连到滤波电容器 C3 1036 的第一端。所示的滤波电容器 C3 1036 的第二端连接到 gnd。所示的第三稳压器的负载 LOAD3 1038 与滤波电容器 C3 1036 并联连接。

虽然只表示出 3 个稳压器，但多个稳压器 1010、1020、1030 旨在表示从一个输入电源产生的任意数目的电源电压。此外，这些电源的基本设计是补偿型设计。然而，应该理解，本发明的原理不限于这种特殊类型的稳压器，本发明的原理还可以应用到提升型的、或补偿提升型的、或开关稳压器类型的组合。

在图 2 中，加到多个稳压器 2010、2020、2030 的输入电压是 V_i。进入多个稳压器的聚集的输入电流是 I_i。进入第一稳压器 2010 的输入电流是 I_{i1}。进入第二稳压器 2020 的输入电流是 Ii2，如此等等，以致于进入第三稳压器 2030 的输入电流是 Ii3。

在图 2 中，所示的第一稳压器 2010 开关晶体管 S1 2014、二极管 2015、电感器 L1 2012、滤波电容器 C1 2016。所示的第一稳压器 2010 在负荷 LOAD1 2018 中产生输出电压 V_1。所示的电感 L1 2012 连接在 V_i 和开关晶体管 S1 2014 之间。所示的开关晶体管 S1 是一个 N 型加强型 MOSFET，它的主体和源极连到 V_i 的基准节点，它的栅极连到控制电压 V_{g1}。二极管 2015 的正极连接到开关晶体管 S1 2015 的漏极。二极管的负极连接到滤波器电容 C1 2016 的第一端。C1 2016 的第二端连接到 gnd。所示的第一稳压器的负载 LOAD1 2018 与滤波电容器 C1 2016 并联连接。

在图 2 中，所示的第二稳压器 2020 包括：开关晶体管 S2 2024、二极管 2025、电感器 L2 2022、滤波电容器 C2 2026。所示的第二稳压器 2020 在负荷 LOAD2 2028 中产生输出电压 V_2。所示的电感 L2 2022 连接在 V_i 和开关晶体管 S2 2024 之间。所示的开关晶体管 S2 是一个 N 型加强型 MOSFET，它的主体和源极连到 V_i 的基准节点，它的栅极连到控制电压 V_{g2}。二极管 2025 的正极连接到开关晶体管 S2 2025 的漏极。二极管 2025 的负极连到滤波电容 C2 2026 的第一端。C2 2026 的第二端连接到 gnd。所示的第二稳压器的负载 LOAD2 2028 与滤波

电容器 C2 2026 并联连接.

在图 2 中，所示的第三稳压器 2030 包括：开关晶体管 S3 2034、二极管 2035、电感器 L3 2032、滤波电容器 C3 2036. 所示的第三稳压器 2030 在负荷 LOAD3 2038 中产生输出电压 V_3. 所示的电感 L3 2032 连接在 V_i 和开关晶体管 S3 2034 之间. 所示的开关晶体管 S3 是一个 N 型加强型 MOSFET，它的主体和源极连到 V_i 的基准节点，它的栅极连到控制电压 V_{g3}. 二极管 2035 的正极连接到开关晶体管 S3 2035 的漏极. 二极管 2035 的负极连到滤波电容 C3 2036 的第一端. C3 2036 的第二端连接到 gnd. 所示的第三稳压器的负载 LOAD3 2038 与滤波电容器 C3 2036 并联连接.

图 3A 是补偿型开关稳压器在连续方式和断续方式的典型的输入电流波形图. 图 3B 是提升型开关稳压器在连续方式和断续方式的典型的输入电流波形图. 应该注意的是，这些波形逐渐达到峰值后才开始下降. 当从同一个输入电源拉出的多个稳压器的电流峰值在时间上大致重合时，才产生大的输入电流峰值. 本发明有助于防止这种重合，因而降低了总的峰值输入电流.

图 4A 表示用于多个补偿型开关稳压器中晶体管的顺序转换的一组控制信号和电流波形的例子. 信号 CLOCK 是一个周期性波形，使触发器依次转换第一稳压器. 这个稳压器由 V_{g1} 控制. 要注意，当信号 CLOCK 下降时，V_{g1} 上升，导通第一稳压器中的开关晶体管. 当 V_{g1} 下降截止第一稳压器中的开关晶体管时，V_{g2} 升高，依次使第二稳压器中的开关晶体管导通. 然后，当 V_{g2} 下降截止第二稳压器中的开关晶体管时，V_{g3} 升高，依次使第三稳压器中的开关晶体管导通. 在此之后，V_{g3} 下降截止第三稳压器中的开关晶体管. 信号 CLOCK 的下降沿再次启动这个顺序.

在图 4A 中还表示出用于 3 个电源中的每个电源在由图 4A 表示的上述顺序控制信号控制时的示例性的输入电流（I_{i1}、I_{i2}、I_{i3}）. 这些电流的和是在输入电源上的总输入电流负载 I_i. 要注意，和转换所有 3 个开关晶体管使所有 3 个电源大约同时达到它们的峰值电流的情况相比，在此例的 3 个电源中的晶体管的顺序转换减小了总电流负载.

在图 4A 中，在一个新的循环从信号 CLOCK 的下降沿开始之前，所示的所有电源的控制信号都要截止所有的电源中的晶体管. 然而，

这不是必要的．对于具有动态负载的电源，可以按照从这个稳压器的输入电压导出的一个误差信号来设定每个稳压器的每个开关晶体管的这个时间长度．这个系统在与动态负载有关的最佳低输入电流下可能不工作，但应维持调节，只要在再次产生接通这个特定的晶体管的信号之前或者几乎与产生这个信号的同时截止这个特定稳压器的晶体管的信号就行．进而，安排从最大输入预期电流负载到最小输入预期电流负载供电的顺序，将有助于减小峰值电流，即使在不同的电源中同时有两个或多个开关晶体管导通也是如此．

图 4B 表示用于多个提升型开关稳压器中晶体管的顺序转换的一组控制信号和电流波形的例子．信号 CLOCK 是一个周期性波形，使触发器依次转换第一稳压器．这个稳压器由 V_{g1} 控制．要注意，当信号 CLOCK 下降时，V_{g1} 上升，导通第一稳压器中的开关晶体管．当 V_{g1} 下降截止第一稳压器中的开关晶体管时，V_{g2} 升高，依次使第二稳压器中的开关晶体管导通．然后，当 V_{g2} 下降截止第二稳压器中的开关晶体管时，V_{g3} 升高，依次使第三稳压器中的开关晶体管导通．在此之后，V_{g3} 下降截止第三稳压器中的开关晶体管．信号 CLOCK 的下降沿再次启动这个顺序．

在图 4BA 中还表示出用于 3 个电源中的每个电源在由图 4B 表示的上述顺序控制信号控制时的示例性的输入电流（I_{i1}、I_{i2}、I_{i3}）．这些电流的和是在输入电源上的总输入电流负载 I_i．要注意，和转换所有 3 个开关晶体管使所有 3 个电源大约同时达到它们的峰值电流的情况相比，在此例的 3 个电源中的晶体管的顺序转换减小了总电流负载．

在图 4B 中，在一个新的循环从信号 CLOCK 的下降沿开始之前，所示的所有电源的控制信号都要截止所有的电源中的晶体管．然而，这不是必要的．对于具有动态负载的电源，可以按照从这个稳压器的输入电压导出的一个误差信号来设定每个稳压器的每个开关晶体管的这个时间长度．这个系统在和动态负载有关的最佳低输入电流下可能不工作，但应维持调节，只要在再次产生接通这个特定的晶体管的信号之前或者几乎与产生这个信号的同时截止这个特定稳压器的晶体管的信号就行．进而，安排从最大输入预期电流负载到最小输入预期电流负载供电的顺序，将有助于减小峰值电流，即使在不同的电源

中同时有两个或多个开关晶体管导通也是如此。

图 5 表示顺序转换多个电源中的晶体管的一个系统的方块图。时钟发生器 5002 向脉宽调制(PWM)发生器 5004 发出一个信号(CLOCK)，脉宽调制发生器 5004 通过信号 V_{g1} 依次导通第一稳压器的开关晶体管。保持 V_{g1} 有效并且依次保持第一稳压器的开关晶体管导通的时间长度取决于来自于误差发生器 5010 的一个信号。当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1010 来说就是 V_1。当这个控制系统与图 2 所示的 3 个电源一起使用时，这个电压对于稳压器 2010 来说就是 V_1。当第一稳压器的开关晶体管经过信号 V_{g1} 依次截止时，PWM 发生器 5006 经过信号 V_{g2} 依次导通第二稳压器的开关晶体管。信号 V_{g2} 保持有效并且保持第二稳压器的开关晶体管依次导通的时间长度取决于来自于误差发生器 5012 的一个信号。来自于误差发生器 5012 的信号依次取决于第二稳压器的输入电压。当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1020 来说就是 V_2。当这个控制系统与图 2 所示的 3 个电源一起使用时，这个电压对于稳压器 2020 来说就是 V_2。当经信号 V_{g2} 依次使第二稳压器的开关晶体管截止时，PWM 发生器 5008 经信号 V_{g3} 依次导通第三稳压器的开关晶体管。信号 V_{g3} 保持有效并且保持第三稳压器的开关晶体管依次导通的时间长度取决于来自于误差发生器 5014 的一个信号。来自于误差发生器 5014 的信号依次取决于第三稳压器的输出电压。当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1030 来说就是 V_3。当这个控制系统与图 2 所示的 3 个电源一起使用时，这个电压对于稳压器 2030 来说就是 V_3。

图 6 表示用于多个开关稳压器的控制波形，其中利用第一稳压器转换后依次同时转换两个稳压器。在图 6 中，信号 CLOCK 是一个周期性波形，使触发器依次转换第一稳压器。这个稳压器由 V_{g1} 控制。要注意，当信号 CLOCK 下降时，V_{g1} 上升，导通第一稳压器中的开关晶体管。当 V_{g1} 下降截止第一稳压器中的开关晶体管时，V_{g2} 和 V_{g3} 升高，使第二和第三稳压器中的开关晶体管导通。然后，V_{g2} 和 V_{g3} 相互独立地下降截止第二和第三稳压器中的开关晶体管。信号 CLOCK 的下降沿再次启动这个顺序。

同时导通两个或多个稳压器中的开关晶体管，对于信号 CLOCK 来

说，可以有一个较快的循环时间．这种情况在已知或期望多个稳压器中的两个稳压器和其它的电源相比有低的输入电源电流时尤其有利．然后，同时转换这两个稳压器，以使信号 CLOCK 有一个较快的循环时间，对于总峰值输入电源电流没有大的影响．此外，在另一个实施例中，不是同时转换两个电源，而是引入从一个稳压器的导通到另一个稳压器的导通的延迟时间．这在认为两个稳压器的输入电流是相互跟随、但期望一个输入电流在大多数情况下大于另一个输入电流时是有用的．

图 7 是一个方块图，表示在转换第一稳压器后依次转换两个开关的控制系统．时钟发生器 7002 向脉宽调制（PWM）发生器 7004 发出一个信号（CLOCK），脉宽调制发生器 7004 通过信号 V_{g1} 依次导通第一稳压器的开关晶体管．保持 V_{g1} 有效并且依次保持第一稳压器的开关晶体管导通的时间长度取决于来自于误差发生器 7010 的一个信号．当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1010 来说就是 V_1．当这个控制系统与图 2 所示的 3 个电源一起使用时，这个电压对于稳压器 2010 来说就是 V_1．当第一稳压器的开关晶体管经过信号 V_{g1} 依次截止时，PWM 发生器 7006 经过信号 V_{g2} 依次导通第二稳压器的开关晶体管．信号 V_{g2} 保持有效并且保持第二稳压器的开关晶体管依次导通的时间长度取决于来自于误差发生器 7012 的一个信号．来自于误差发生器 7012 的信号依次取决于第二稳压器的输入电压．当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1020 来说就是 V_2．当这个控制系统与图 2 所示的 3 个电源一起使用时，这个电压对于稳压器 2020 来说就是 V_2．当经信号 V_{g1} 依次使第一稳压器的开关晶体管截止时，在一个任选的时间延迟 7016 以后，PWM 发生器 7008 经信号 V_{g3} 依次导通第三稳压器的开关晶体管．如果不想有时间延迟，则 PWM 发生器 7008 经信号 V_{g3} 依次导通第三稳压器的开关晶体管的时间和 PWM 发生器 7008 经信号 V_{g2} 依次导通第二稳压器的开关晶体管的时间相同．信号 V_{g3} 保持有效并且保持第三稳压器的开关晶体管依次导通的时间长度取决于来自于误差发生器 7014 的一个信号．来自于误差发生器 7014 的信号依次取决于第三稳压器的输出电压．当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1030 来说就是 V_3．当这个控制系统与

图 2 所示的 3 个电源一起使用时，这个电压对于稳压器 2030 来说就是 V_3。

图 8 表示用于多个开关稳压器的电流波形，多个稳压器在预定时间导通开关晶体管。信号 CLOCK 是一个周期性波形，用作在多个电源中接通开关晶体管的时基。信号 FIRST 是一个在有效时表示 CLOCK 的哪一个循环标志着一个新的转换循环开始的信号。在图 8 中，在 CLOCK 的第一循环期间，经过 V_{g1} 的上升导通第一稳压器中的开关晶体管。在 CLOCK 的第二循环期间，经过 V_{g2} 的上升导通第二稳压器中的开关晶体管。在 CLOCK 的第四循环期间，经过 V_{g3} 的上升导通第三稳压器中的开关晶体管。每个控制信号 V_{g1} 、V_{g2}、 V_{g3} 都是独立地下降。信号 CLOCK 的下降沿再次启动这个顺序。信号 FIRST 的激励启动一个新的转换循环。

图 9 是表示一个控制系统的方块图，这个控制系统可以在预定时间接通多个开关稳压器的开关晶体管。时钟发生器 9002 产生用于提供作为系统时基的周期性波形的信号 CLOCK。信号 CLOCK 输入到滚动计数器 9004。滚动计数器 9004 接收时钟的输入脉冲，并产生一个数字输出，这个数字输出是这些脉冲的计数。在一个预定的计数，滚动计数器将它的输出复位到初始计数，并且－激励信号 FIRST，直到在时钟处接收到另一个脉冲时为止。这样，就在滚动计数器 9004 的输出端产生一个循环序列。在图 8 中，这个循环序列就是 1、2、3、4、5、1、2、……，在这个序列的“1“处产生信号 FIRST。

滚动计数器的计数输出输入到比较器 9006、9008、9010。这些比较器中的每一个在其输入符合一个预定数目时都产生一个信号。如果以图 8 为例，则比较器 9006 在其输入为 1 时产生一个信号，比较器 9008 在其输入为 2 时产生一个信号，比较器 9010 在其输入为 4 时产生一个信号。

由比较器 9006 产生的信号触发脉宽调制（PWM）发生器 9006，从而经信号 V_{g1} 导通第一稳压器的开关晶体管。信号 V_{g1} 保持有效并且保持这个稳压器的开关晶体管导通的时间长度取决于来自于误差发生器 9014 的一个信号。来自于误差发生器 9014 的信号取决于这个稳压器的输出电压。当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1010 来说就是 V_1。当这个控制系统与图 2 所示

的 3 个电源一起使用时，这个电压对于稳压器 2010 来说就是 V_1。

由比较器 9008 产生的信号触发脉宽调制（PWM）发生器 9016，从而经信号 V_{g2} 导通第二稳压器的开关晶体管．信号 V_{g2} 保持有效并且保持这个稳压器的开关晶体管导通的时间长度取决于来自于误差发生器 9018 的一个信号．来自于误差发生器 9018 的信号取决于这个稳压器的输出电压．当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1020 来说就是 V_2．当这个控制系统与图 2 所示的 3 个电源一起使用时，这个电压对于稳压器 2020 来说就是 V_2．

由比较器 9010 产生的信号触发脉宽调制（PWM）发生器 9020，从而经信号 V_{g3} 导通第三稳压器的开关晶体管．信号 V_{g3} 保持有效并且保持这个稳压器的开关晶体管导通的时间长度取决于来自于误差发生器 9022 的一个信号．来自于误差发生器 9022 的信号取决于这个稳压器的输出电压．当这个控制系统与图 1 所示的 3 个电源一起使用时，这个电压对于稳压器 1030 来说就是 V_3．当这个控制系统与图 2 所示的 3 个电源一起使用时，这个电压对于稳压器 2030 来说就是 V_3．

选择预定时间导通多个电源的开关晶体管的一种途径是选择将导致最小的峰值输入电源电流的时间．如果对于每一种负载情况每个负载的最大输入电流是已知的，或者是可以估算的，就可以确定每个控制脉冲（V_{g1}、V_{g2}、等）的长度．这个信息、输入电压、和每个稳压器的设计，可以给出足够多的数据，在指定的负载情况下为每个稳压器确定输入波形．然后，可以使用这些输入波形确定启动每个控制脉冲的时间．

在图 4－9 中，所示的 CLOCK 信号有一个恒定的周期．然而，在任何一个所述的图中，都可以使用周期可变的时钟．可以响应于多个电源上的变化的负载，或者响应于某些其它的控制系统变量，来导出这个变化的周期（频率）．此外，这些系统都已经表示为由一些分立的方块组成的方块图，因而可以理解，这些系统中的任何一个都可以使用微处理器、其它的处理器、或定制的集成电路来实施．任何一个这些系统在安排或定时控制脉冲时还可以考虑到比图中所示的变量更多的变量．例如，微处理器可以知道它将要完成的在某个电压源上需要大量的功率的一系列功能．在完成这些操作之前，微处理器可能会重新安排控制脉冲，或改变控制脉冲的定时关系，以便在完成这些

功能时，当这个稳压器开始拉出较大输入电流时的峰值输入电源电流变为最小．

虽然已经描述并说明了本发明的几个特定实施例，但本发明不限于这里描述和表示的特定形式或元件安排．本发明只由权利要求书限制．

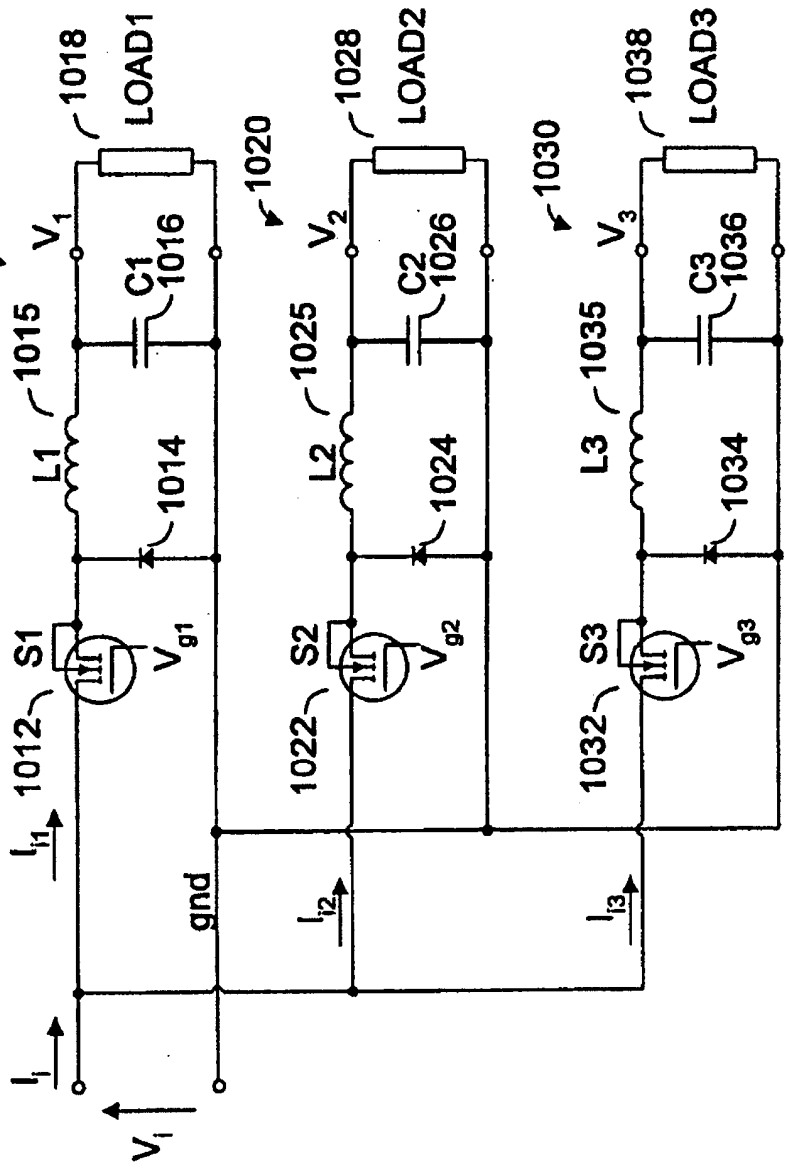

1010
1018
LOAD1
V_1
C1
1016
1015
L1
1014
S1
V_{g1}
1012
I_{i1}
1020
1028
LOAD2
V_2
C2
1026
1025
L2
1024
S2
V_{g2}
1022
I_{i2}
1030
1038
LOAD3
V_3
C3
1036
1035
L3
1034
S3
V_{g3}
1032
I_{i3}
gnd
I_i
V_i

图 1

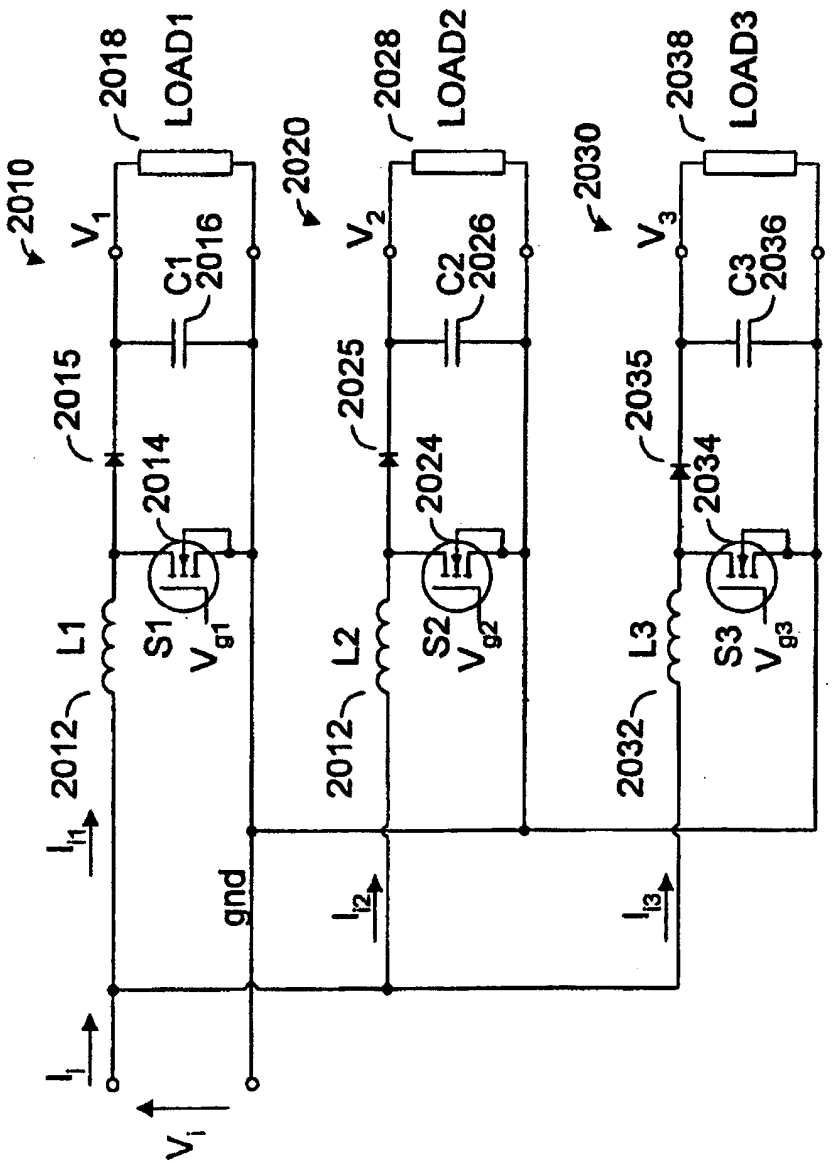

2010
2018
LOAD1
2020
2028
LOAD2
2030
2038
LOAD3
V1
V2
V3
C1
2016
C2
2026
C3
2036
2015
2025
2035
2014
2024
2034
S1
S2
S3
Vg1
Vg2
Vg3
L1
L2
L3
2012
2012
2032
Il1
Il2
Il3
gnd
I1
Vi

图 2

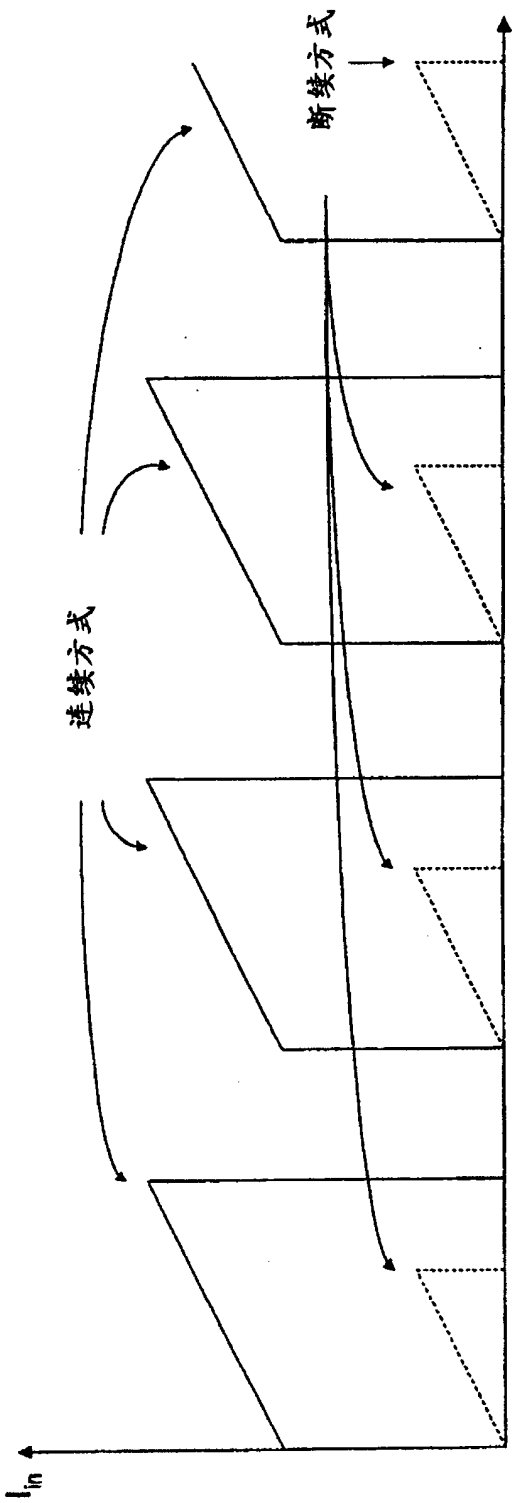


图 3A

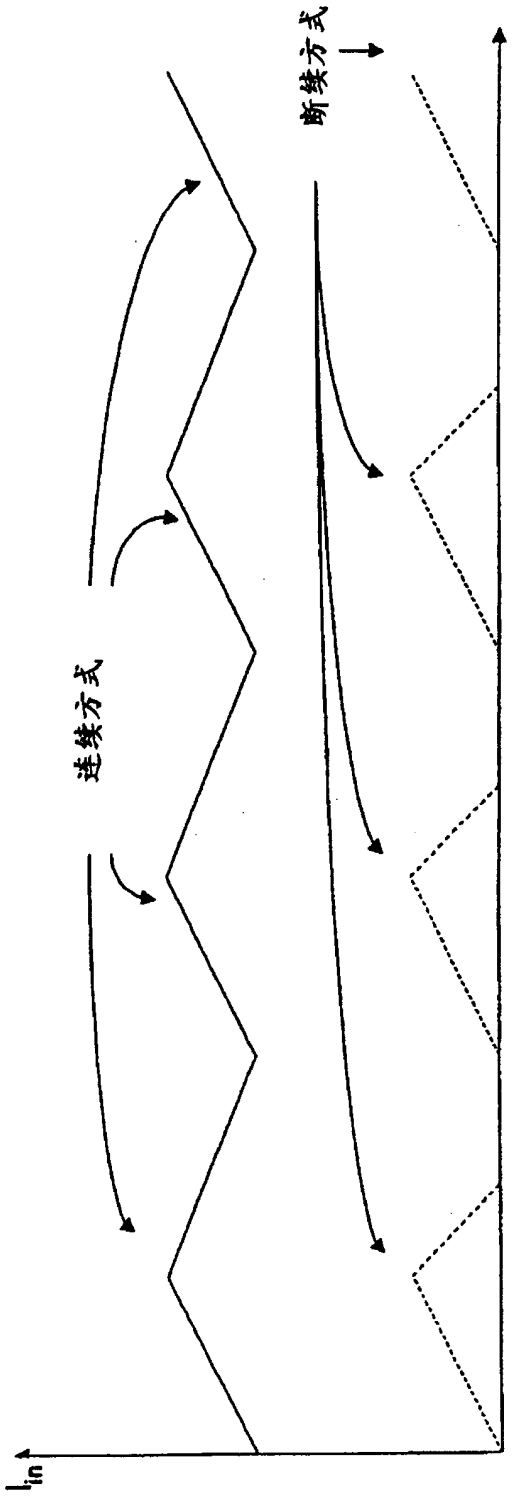


图 3B

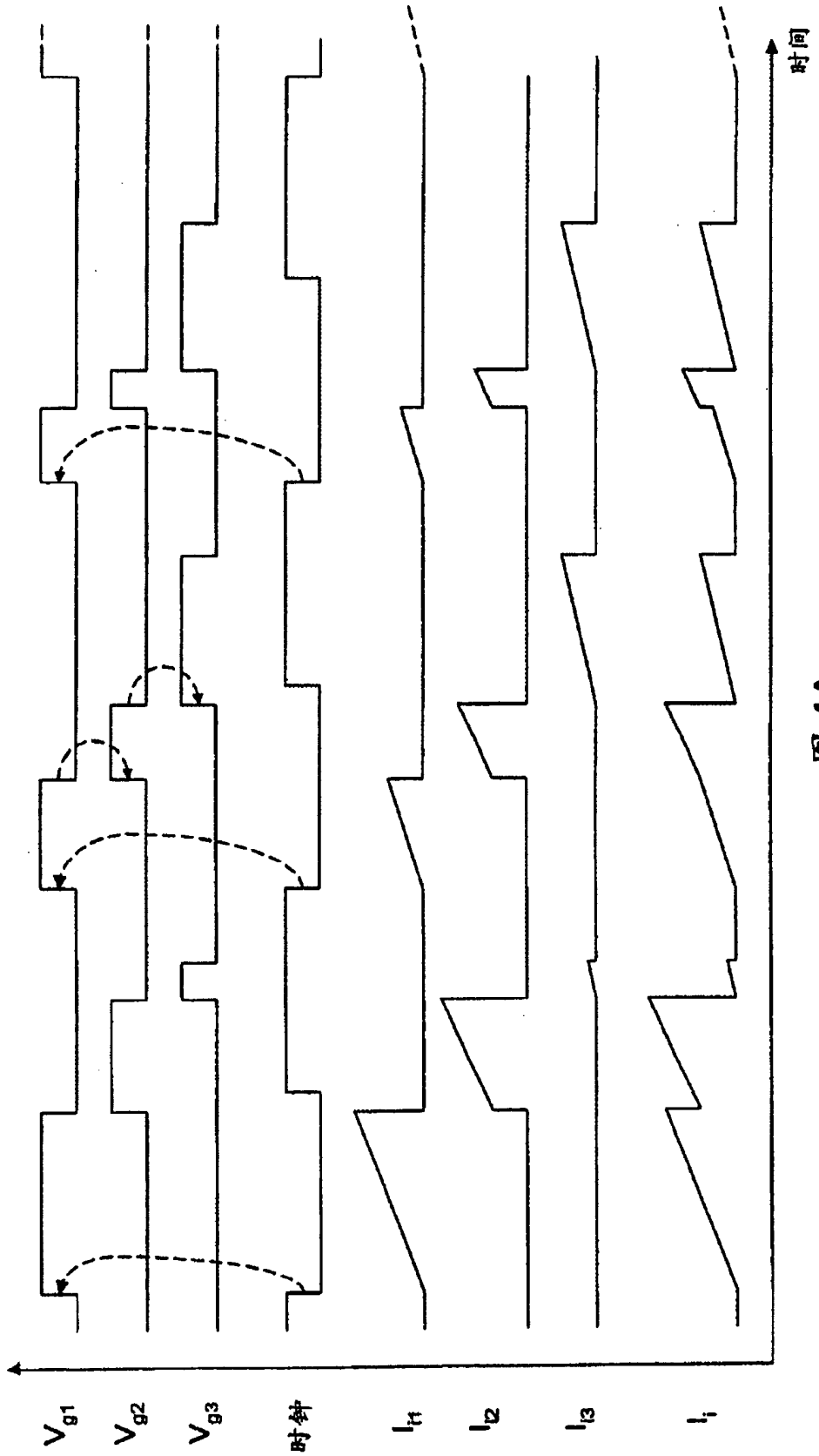


图 4A

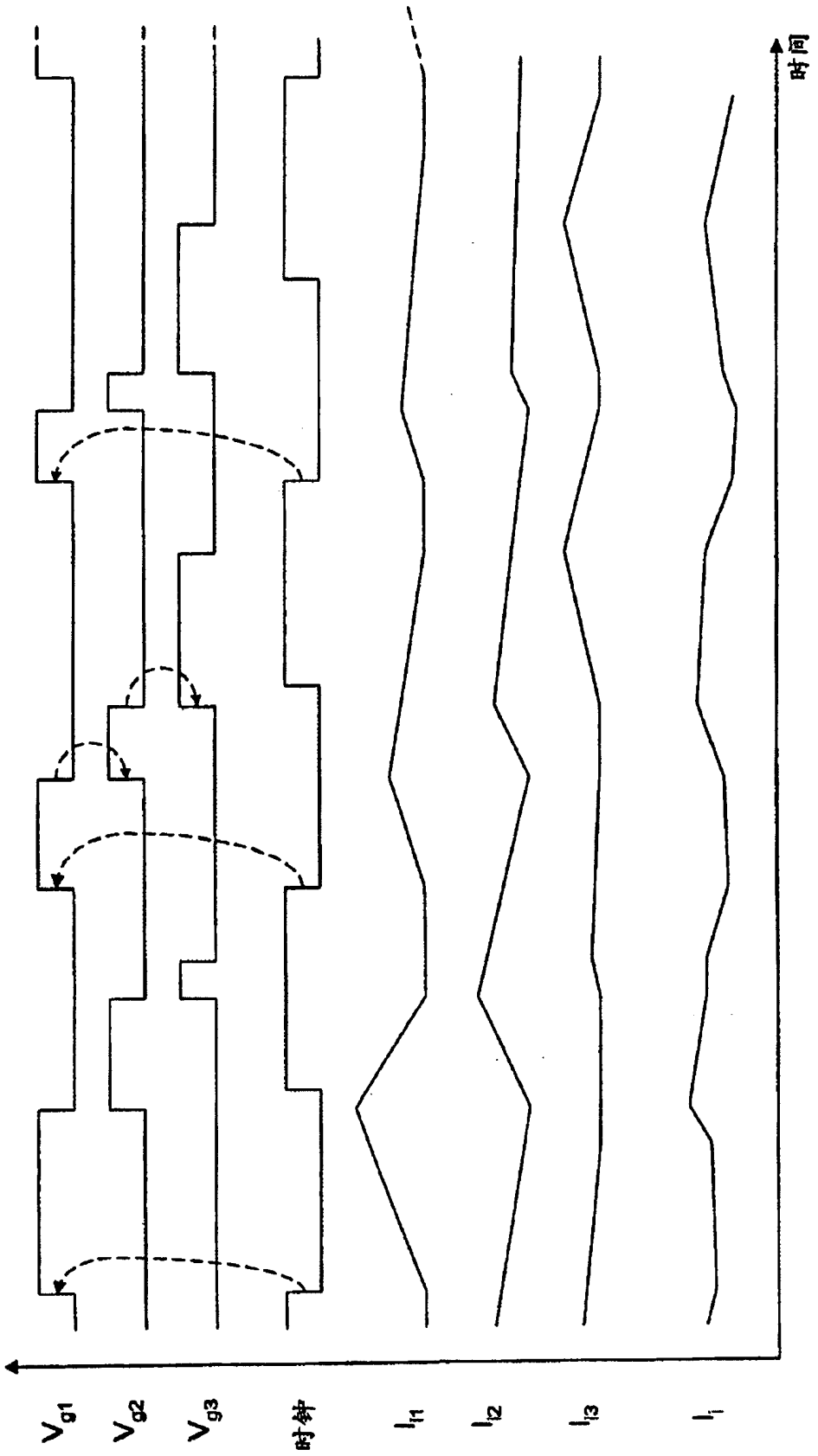


图 4B

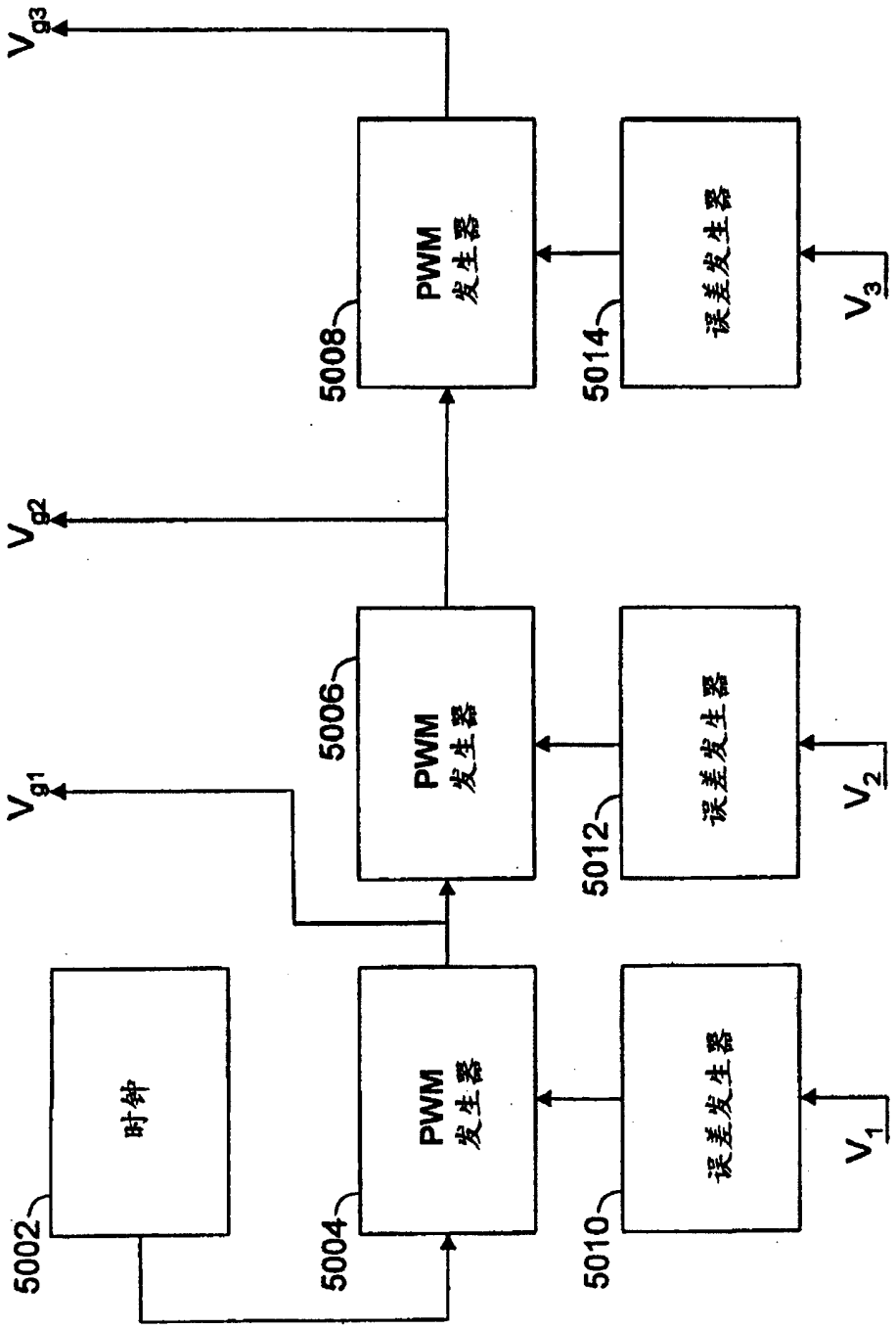

V_{g3}
V_{g2}
V_{g1}
时钟
PWM 发生器
PWM 发生器
PWM 发生器
误差发生器
误差发生器
误差发生器
V_1
V_2
V_3
5002
5004
5006
5008
5010
5012
5014

图 5

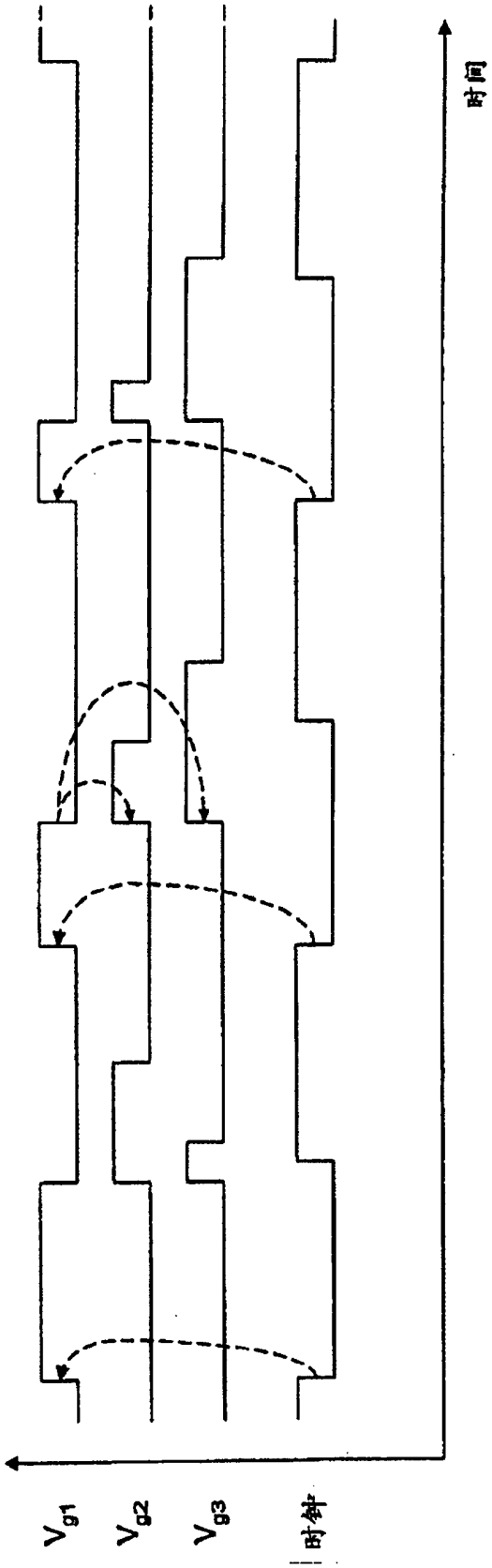


图 6

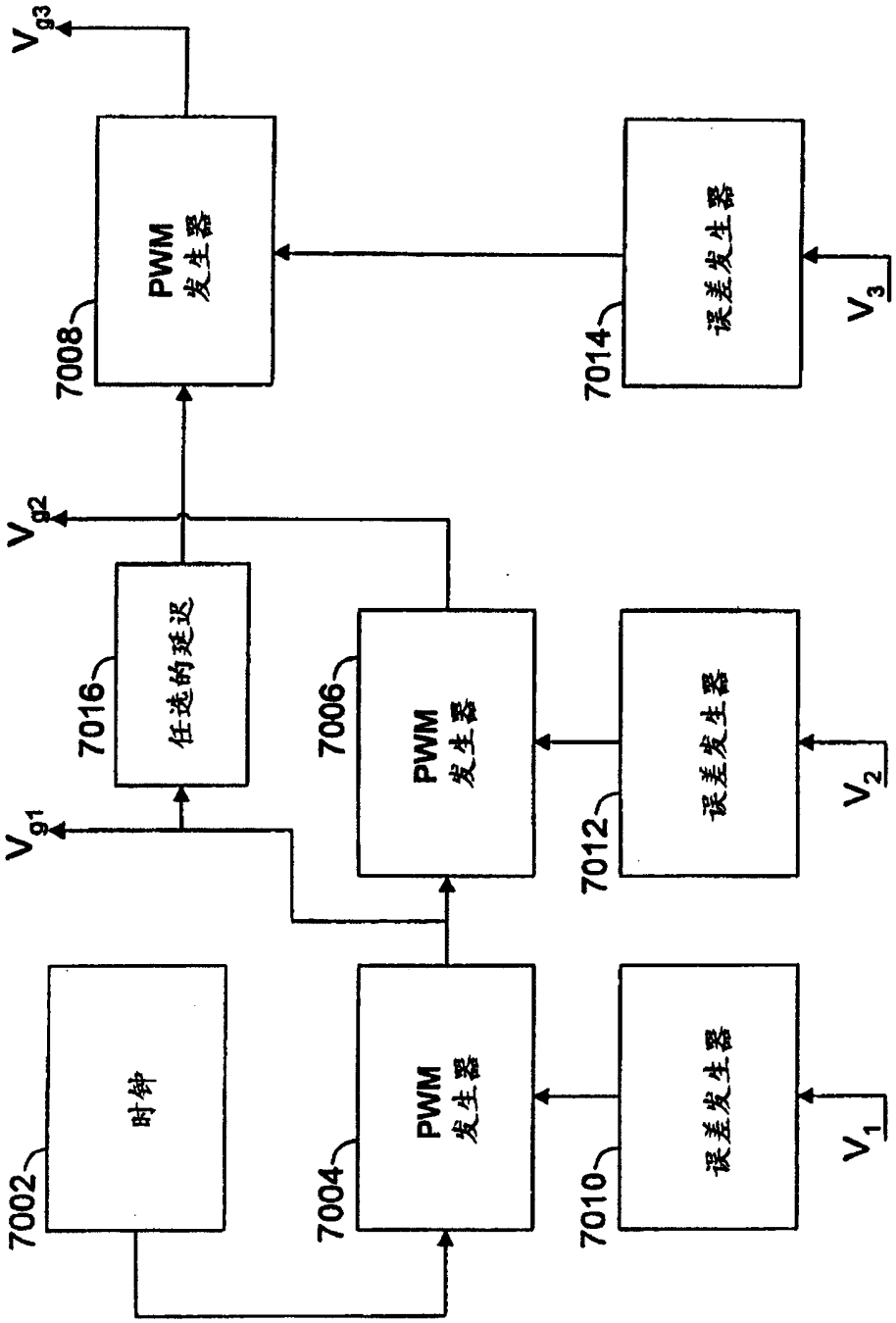

V_{g3}
PWM 发生器
7008
误差发生器
7014
V_3
V_{g2}
任选的延迟
7016
PWM 发生器
7006
误差发生器
7012
V_2
V_{g1}
时钟
7002
PWM 发生器
7004
误差发生器
7010
V_1

图 7

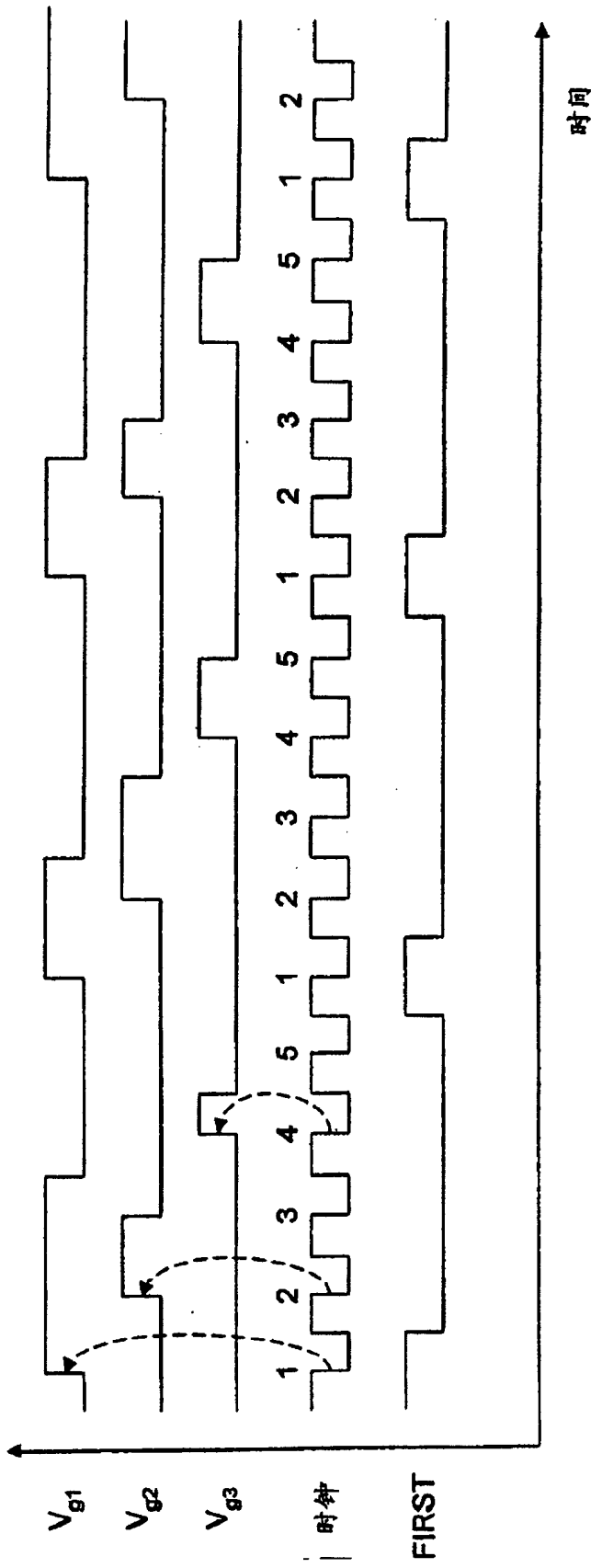


图 8

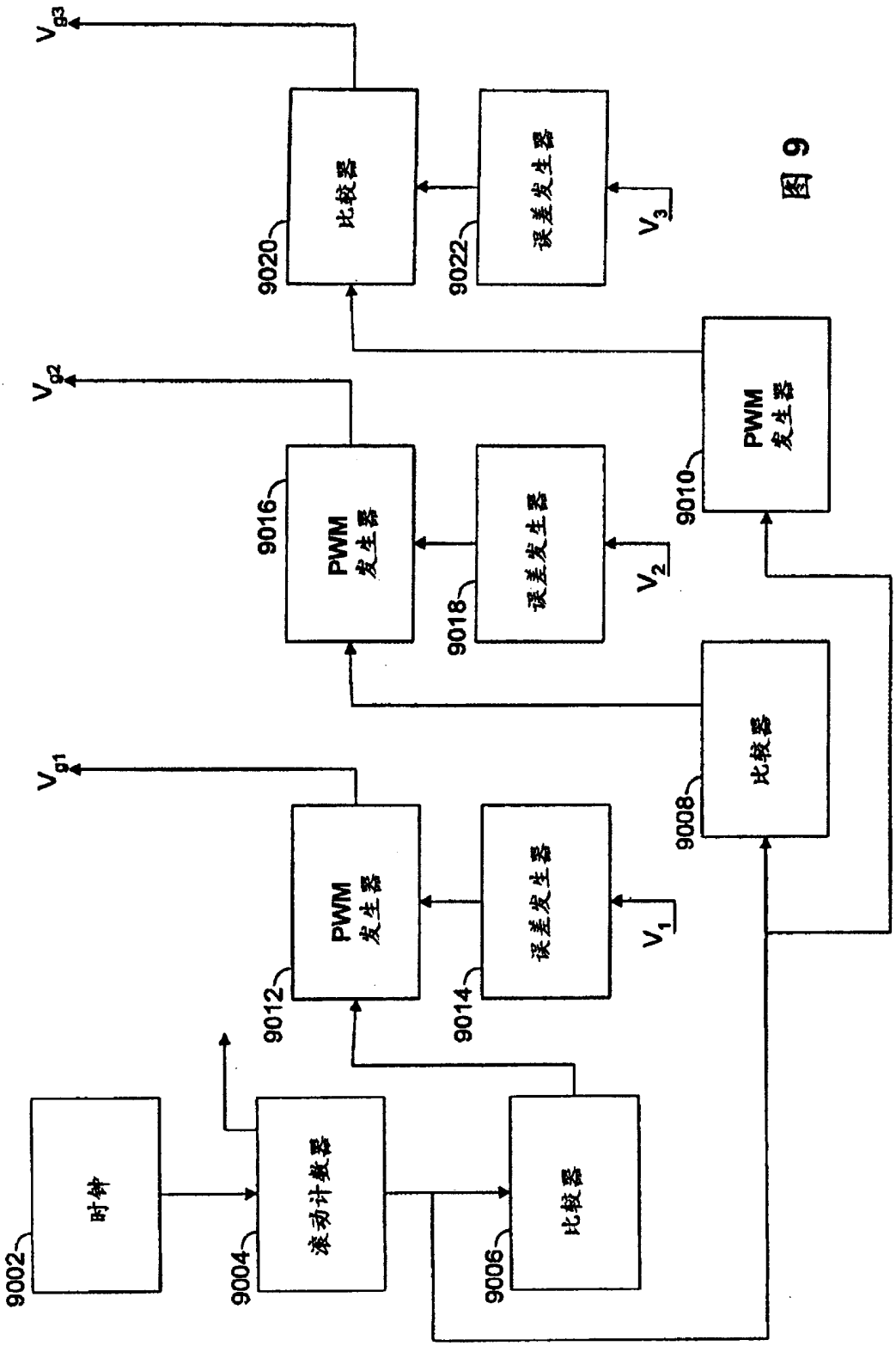

V_{g3}
比较器
9020
误差发生器
9022
V_3
V_{g2}
PWM 发生器
9016
误差发生器
9018
V_2
PWM 发生器
9010
V_{g1}
PWM 发生器
9012
误差发生器
9014
V_1
比较器
9008
时钟
9002
滚动计数器
9004
比较器
9006

图 9