

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ G09G 3/36	(45) 공고일자 2000년03월 15일
	(11) 등록번호 10-0248441
	(24) 등록일자 1999년 12월 17일
(21) 출원번호 10-1996-0056259	(65) 공개번호 특 1997-0029308
(22) 출원일자 1996년 11월 22일	(43) 공개일자 1997년 06월 26일
(30) 우선권 주장 95-312483 1995년 11월 30일	일본(JP)
(73) 특허권자	가부시끼가이샤 히다치 세이사꾸쇼 가나이 쓰도무 일본국 도쿄도 지요다구 간다 스루가다이 4-6
(72) 발명자	후루하시 츠토무 일본국 요코하마시 도츠카구 야베초 1393 베르하임 2-301호 마에다 다케시 일본국 요코스카시 보요다이 12-1 히가 아츠히로 일본국 요코하마시 이즈미구 료엔6-40-1 그랜델료엔402 오하라 히사유키 일본국 아이치켄 오와리아사히시 하루오카초 하기시111번지 제2 아사히료C-314 구리하라 히로시 일본국 치바켄 모바라시 하야노3550 C-34 가사이 나루히코 일본국 요코하마시 도츠카구 요시다초594 히다치요시다APT 133호
(74) 대리인	백남기

심사관 : 이상목

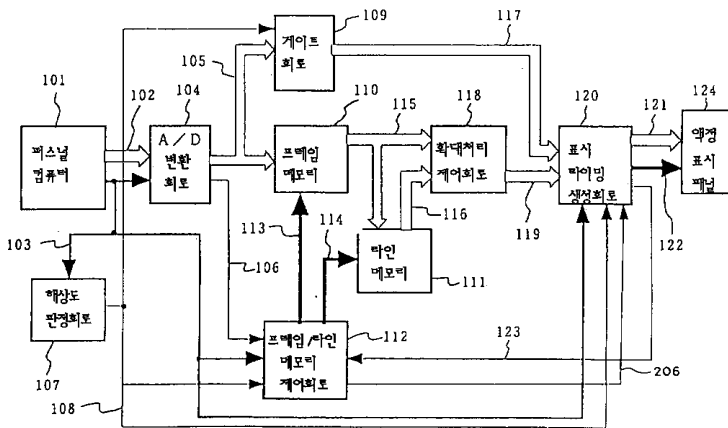
(54) 액정표시 제어장치

요약

퍼스널컴퓨터 등으로 부터의 영상신호를 액정표시장치에 확대표시할 때 필요한 기억소자의 소용량화등을 도모한 액정표시 제어장치에 관한 것으로서, 저속 또는 저용량의 메모리만으로 확대표시를 가능하게 하기 위해, A/D변환회로에 의해 디지털화된 영상데이터를 A/D변환속도로 저장하고 이 저장타이밍과는 다른 타이밍에서 리드하는 주파수 변환용 메모리; 주파수 변환용 메모리에서 리드된 디지털 영상데이터를 저장하는 확대연산 처리용 메모리; 주파수 변환용 메모리 및 확대연산 처리용 메모리의 라이트 및 리드 제어를 실행하는 메모리 제어회로; 주파수 변환용 메모리 및 확대연산 처리용 메모리에서 확대후의 화소수에 대응해서 리드한 디지털 영상데이터간의 연산처리를 실행하는 확대연산처리 제어회로; 확대 연산처리 제어 회로에서 출력된 확대표시 데이터를 액정표시패널에 표시하기 위해 타이밍을 일치시키는 표시타이밍 생성 회로; A/D변환회로에서 출력된 디지털 영상데이터를 비확대 상태로 표시하기 위한 게이트회로 및 ; A/D변 환회로에서 출력된 디지털 영상데이터의 확대표시 또는 비확대표시를 선택하기 위한 해상도 판정회로를 구비한 구성으로 하였다.

이러한 구성에 의해, 액정표시 패널로의 영상신호의 확대표시를 저속 또는 저용량의 메모리로 실현할 수 있고, 라인메모리의 탑재유무에 따라서 확대처리방법을 선택할 수 있어 사용자가 용도나 비용 또는 요구 되는 화질에 따라서 최적한 장치구성을 선택할 수 있게 된다는 효과가 얻어진다.

대표도



영세서

도면의 간단한 설명

제1도는 본 발명의 제1실시예인 액정표시 제어장치의 개략구성을 도시한 블록도.

제2도는 프레임/라인 메모리 제어회로(112) 및 표시타이밍 생성회로(120)중의 메모리엑세스 조정신호 생성부(213)의 내부구성의 1예를 도시한 블록도.

제3도는 계조적분방식에 의한 확대처리방식의 개요를 도시한 도면.

제4도는 단순확대방식에 의한 확대처리방식의 개요를 도시한 도면.

제5도는 계조적분방식에 의한 2→3확대시의 동작을 도시한 타이밍도.

제6도는 계조적분방식에 의한 4→5확대시의 동작을 도시한 타이밍도.

제7도는 메모리이용시 통과모드의 동작을 도시한 타이밍도.

제8도는 본 발명의 제2실시예인 액정표시 제어장치의 개략구성을 도시한 블록도.

제9도는 단순확대방식에 의한 2→3확대시의 동작을 도시한 타이밍도.

제10도는 단순확대방식에 의한 4→5확대시의 동작을 도시한 타이밍도.

제11도는 메모리구성을 검출하기 위한 구성을 도시한 도면.

제12도는 종래의 액정표시 제어장치의 구성의 1예를 도시한 블록도.

제13도는 종래의 프레임메모리회로(1106)의 상세를 도시한 블록도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 퍼스널컴퓨터 등으로 부터의 영상신호를 액정표시장치에 확대표시할 때 필요한 기억소자의 소용량화등을 도모한 액정표시 제어장치에 관한 것이다.

종래, 퍼스널컴퓨터 등으로 부터의 영상정보를 확대표시하는 액정표시제어장치로서 예를 들면 일본국 특허공개공보 평성4-12393호에 개시되어 있는 바와 같이, 퍼스널컴퓨터 등으로 부터의 영상신호를 일단 프레임메모리에 저장하고, 리드를 액정표시에 적합한 타이밍에서 실행하는 기술이 알려져 있다. 이하, 이 기술의 상세한 것을 제12도, 제13도를 사용해서 설명한다.

제12도는 일본국 특허공개공보 평성4-12393호에 개시되어 있는 액정표시장치 내부의 제어회로 블록구성도이다. 제12도에 있어서, (1101)은 퍼스널컴퓨터 등으로 부터의 영상신호이다. (1102)는 동기신호이다. 마찬가지로, (1103)은 수평/수직 타이밍 및 기본클럭 작성(생성)회로, (1104)는 입력신호 자동판별회로, (1105)는 프레임메모리 데이터작성 및 프레임메모리 라이트회로, (1106)은 필드메모리 및 라인버퍼로 구성되는 프레임메모리회로, (1107)은 프레임메모리 리드 및 표시데이터 작성회로, (1108)은 확대표시 제어회로, (1109)는 액정표시회로, (1110)은 액정표시유닛을 나타내고 있다.

제13도는 제12도의 프레임메모리회로(1106)의 상세한 것을 도시한 블록도이다. 제13도에 있어서, (1201)은 필드메모리이다. 마찬가지로, (1202)는 라인버퍼, (1203)은 리드데이터 선택(선택)회로로 나타내고

있다.

제12도 및 제13도에 있어서, 수평/수직 타이밍 및 기본클럭 작성회로(1103)은 퍼스널컴퓨터 등에서 입력되는 CRT표시장치 구동용의 수평 및 수직의 동기신호(1102)에 따라서 프레임메모리 데이터작성 및 프레임메모리 라이트회로(1105)의 동작을 제어하기 위한 수평타이밍신호, 수직타이밍신호 및 기본클럭신호CK1을 작성한다.

프레임메모리 데이터작성 및 프레임메모리 라이트회로(1105)는 기본클럭신호CK1에 따라서 제어신호 WRCT(라이트클럭신호 SWCK, 라이트인에이블신호WE, 리세트라이트신호 RSTW)를 발생하고, 이것을 필드메모리(1201)에 대해서 출력한다(도13참조), 또, 퍼스널컴퓨터 등에서 입력되는 영상신호(1101)에서 작성한 1화면분에 상당하는 메모리데이터Din을 필드메모리(1201)에 순차 라이트해서 일단 저장한다.

한편, 프레임 메모리 리드 및 표시데이터 작성회로(1107)은 액정표시회로(1109)가 생성하는 액정표시 구동용 클럭신호CK2와 확대표시 제어회로(1108)이 생성하는 제어신호에 따라서 제어신호RDCT를 생성한다. 그리고, 이 제어신호 RDCT를 프레임메모리회로(1106)으로 출력한다. 또한, 액정표시 구동용 클럭신호 CK2는 상술한 기본클럭신호CK1보다 주기가 길게 되어 있다.

이 제어신호RDCT는 리드 클럭신호SRCK, 리드 리세트신호RSTR, 라이트클럭신호WCK, 리세트 라이트신호RSTWN, 리드 클럭신호RCK, 리세트 리드신호RSTRN 및 데이터 선택신호SELDT로 이루어진다. 이 중, 리드 클럭신호SRCK 및 리드 리세트신호RSTR은 필드메모리(1201)로 공급된다. 라이트 클럭신호WCK, 리세트 라이트신호 RSTWN, 리드 클럭신호RCK 및 리세트 리드신호RSTRN은 프레임메모리회로(1106)의 라인버퍼(1202)로 공급된다. 데이터선택신호SELDT는 프레임메모리(1106)의 리드데이터 셀렉트회로(1203)에 대해서 공급된다.

리드데이터 셀렉트회로(1203)은 필드메모리(1201)의 출력데이터D1과 라인 버퍼(1202)의 출력데이터D2중의 어느 한쪽을 선택해서 프레임메모리 리드데이터 Dout로서 출력시킨다.

상술한 프레임메모리 리드 및 표시데이터 작성회로(1107)은 이 데이터Dout에 따라서 액정표시유닛(1110)에 적합한 직렬의 액정표시 데이터를 작성한다.

액정표시회로(1109)는 액정표시 구동용 클럭신호CK2에 따라서 액정표시 구동신호, 데이터시프트 클럭신호 및 교류화신호의 액정표시유닛(1110)의 포맷에 적합한 신호를 발생한다.

액정표시유닛(1110)은 프레임메모리 리드 및 표시데이터 작성회로(1107)이 출력하는 액정표시 데이터와 액정표시회로(1109)가 출력하는 신호에 따라서 소정의 화상을 표시시킨다.

그런데, 확대표시 제어회로(1108)은 화면의 일부를 확대하는 지시가 오퍼레이터(조작자)에 의해 이루어졌는지 이루어지지 않았는지를 판단하고 있다. 확대표시의 지시가 이루어졌다고 판단한 경우는 지시된 확대 비율 및 그 영역 등의 정보에 따라서 프레임메모리 데이터작성 및 프레임메모리 라이트회로(1105)와 프레임메모리 리드 및 표시데이터 작성회로(1107)을 제어한다.

또, 입력신호 자동판별회로(1104)는 동기신호(1102)에 따라서 예를 들면 퍼스널컴퓨터의 종별에 따라 다른 입력비디오신호를 판별한다. 그리고, 그 판별결과에 따라서 수평/수직 타이밍 및 기본클럭 작성회로(1103)을 제어하고 있다.

발명이 이루고자 하는 기술적 과제

상기 종래기술에서는 확대처리를 가능하게 하고 있었다. 그러나, 필드 메모리를 사용해서 영상신호의 입출력을 완전 비동기로 제어하고 있으므로, 필드메모리에는 1화면분의 영상정보만을 저장하는 메모리용량이 필요하였다. 그리고, 1화면분의 영상정보를 저장할 수 있는 메모리용량이라는 것은 현재의 메모리의 기술 수준에 있어서 작은 것은 아니다.

또, 종래기술에서는 모든 영상신호를 일단 프레임메모리회로(1106)에 저장하는 것에 의해, 액정표시 유닛으로의 리드타이밍이 항상 일정하게 되도록 하고 있다. 그 때문에, 고해상도의 영상신호가 입력되어 있는 경우에는 확대처리의 유무에 관계없이 고속 액세스할 수 있는 필드메모리가 필요하였다. 고속 액세스할 수 있는 메모리는 고가이고, 이와 같은 메모리의 사용은 표시장치의 저코스트화(저가격화)를 저지하는 요인으로 되고 있었다.

본 발명의 목적은 메모리용량의 증대를 억제하면서 확대처리를 가능하게한 액정표시 제어장치를 제공하는 것이다.

본 발명의 다른 목적은 액세스속도가 저속인 메모리(즉, 저렴한 메모리)를 사용하고 있으면서 고해상도의 영상신호에도 대응할 수 있는 액정표시 제어장치를 제공하는 것이다.

본 발명의 또 다른 목적은 화질 및 코스트를 사용자의 요구에 따라서 임의로 선택할 수 있는 액정표시 제어장치를 제공하는 것이다.

발명의 구성 및 작용

본 발명은 상기 목적을 달성하기 위해 이루어진 것으로서, 그 제1형태로서는 영상신호가 입력되고 이 영상신호에 따른 표시데이터를 액정표시패널로 출력하는 것에 의해 이 액정표시 패널에 영상을 표시시키는 액정표시 제어장치에 있어서, 상기 입력된 영상신호를 저장할 수 있는 기억소자 및 상기 영상신호를 그 입력된 타이밍에서 상기 기억소자에 기억시키고 또한 상기 액정표시 패널로 상기 표시데이터를 출력하는 타이밍에서 상기 기억소자에서 상기 영상신호를 리드시키는 메모리 제어수단을 갖는 것을 특징으로 하는 액정표시 제어장치가 제공된다.

이 제1형태의 작용을 설명한다.

메모리 제어수단은 퍼스널컴퓨터 등에서 입력된 영상신호를 그것이 입력된 타이밍에 있어서 상기 기억소자에 기억시킨다. 또 그 반면, 상기 액정표시 패널로 상기 표시데이터를 출력하는 타이밍에 있어서 상기 기억소자에서 상기 영상신호를 리드시킨다. 따라서, 이 기억소자는 2라인분의 기억용량이 있으면 충분하다.

본 발명의 제2형태로서는 영상신호가 입력되고 이 영상신호에 따른 영상을 액정표시 패널에 표시시키는 액정표시 제어장치에 있어서, 상기 입력된 영상신호를 저장하는 프레임메모리, 상기 프레임메모리에서 리드된 영상신호를 저장하는 라인메모리, 상기 프레임메모리와 상기 라인메모리에 대한 데이터의 영상신호의 라이트 및 리드를 제어하는 메모리 제어수단 및 상기 프레임메모리에서 리드된 영상신호와 상기 라인메모리에서 리드된 영상신호에 소정의 처리를 실시한 후 상기 액정표시패널에 대해 출력하는 연산처리회로를 갖고, 상기 메모리 제어수단은 상기 프레임메모리로 부터의 영상신호의 리드를 상기 프레임메모리의 상기 영상신호의 라이트와 별도로 정해진 임의의 간격마다 동기시키는 것을 특징으로 하는 액정표시 제어장치가 제공된다.

이 경우, 상기 프레임메모리의 기억용량은 상기 입력된 영상신호의 2라인분인 것이 바람직하다.

이 제2형태의 작용을 설명한다.

메모리 제어수단은 퍼스널컴퓨터 등에서 입력된 영상신호의 상기 프레임메모리로 부터의 영상신호의 리드를 실행시킨다. 이 경우, 메모리 제어수단은 이 리드를 상기 프레임메모리의 상기 영상신호의 라이트와 별도로 정해진 임의의 간격마다 동기시킨다(항상 동기하고 있을 필요는 없다). 따라서, 프레임 메모리의 기억용량은 영상신호의 2라인분으로 충분하다.

연산처리회로는 프레임메모리에서 리드된 영상신호 및 상기 라인메모리에서 리드된 영상신호에 소정의 처리(예를 들면, 확대처리)를 실시한 후, 액정표시패널에 대해서 출력한다. 이 소정의 처리가 확대/축소처리인 경우에 상술한 별도로 정해진 임의의 간격이라는 것은 상기 확대/축소율에 따라서 정해지게 된다.

프레임메모리와 라인메모리를 단일 종류의 기억소자로 구성하면, 장치의 간소화라는 관점에서 본 경우 유리하다. 본 발명에서는 입출력을 비동기로 제어하는 것 및 입출력동작을 동시에 실행하는 것이 필요하게 된다. 따라서, 사용하는 기억소자로서는 FIFO형태의 라인버퍼가 가장 바람직하다(본 발명의 다른 형태에 대해서도 마찬가지이다). 또한, 영상신호를 2병렬로 처리하는 경우이면, 신장방향으로 1라인분의 용량을 가진 FIFO형태의 라인메모리를 사용해서 프레임메모리를 구성할 수 있다. 이와 같이 하면, 단위시간내에 처리할 수 있는 데이터량이 2배로 되므로 처리속도가 향상한다.

본 발명의 제3형태로서는 영상신호가 입력되고 이 영상신호에 따른 영상을 액정표시패널에 표시시키는 액정표시 제어장치에 있어서, 상기 입력된 영상신호를 저장하는 프레임메모리, 상기 프레임메모리에서 리드된 영상신호를 저장하기 위한 별도로 준비된 라인메모리를 장착할 수 있는 메모리장착부, 상기 프레임메모리에 대한 영상신호의 입출력 및 상기 메모리장착부에 장착되는 라인메모리에 대한 영상신호의 입출력을 제어할 수 있게 구성된 메모리 제어수단 및 상기 프레임메모리 또는 상기 프레임메모리와 상기 메모리장착부에 장착된 라인메모리에서 리드된 영상신호에 소정의 처리를 실시한 후 상기 액정표시 패널에 대해서 출력하는 연산처리회로를 갖는 것을 특징으로 하는 액정표시 제어장치가 제공된다.

이 경우, 상기 연산처리회로는 상기 라인메모리의 유무에 따라서 그 처리 내용을 변경하는 것이 바람직하다.

더 나아가서는 상기 메모리장착부는 메모리카드를 장착할 수 있게 구성되어 있는 것이 바람직하다.

상기 연산처리회로가 실행하는 처리는 상기 영상신호에 대응한 영상의 확대/축소처리를 포함해도 좋다.

이 제3형태의 작용을 설명한다.

메모리 제어수단은 프레임메모리와 메모리장착부에 장착되는 라인메모리(이것은 메모리카드화해도 좋다.)로 영상신호를 입출력시킨다. 연산처리회로는 프레임메모리, 메모리장착부에 장착된 라인메모리에서 리드된 영상신호에 소정의 처리(예를 들면, 영상신호에 대응한 영상의 확대/축소처리)를 실시한 후 액정표시 패널에 대해서 출력한다. 연산처리회로는 라인메모리의 유무에 따라서 그 처리 내용을 변경한다. 따라서, 단순히 라인메모리를 장착할지 장착하지 않을지에 따라 각 사용자가 원하는 화질 및 허용되는 비용(코스트)에 따른 시스템을 구성할 수 있다.

본 발명의 제4형태로서는 영상신호가 입력되고 이 영상신호에 따른 영상을 액정표시 패널에 표시시키는 액정표시 제어장치에 있어서, 입력된 상기 영상신호의 해상도를 판정하는 해상도 판정수단, 상기 영상신호를 그대로 바이패스 영상신호로서 출력시키는 제1처리수단, 상기 입력된 영상신호에 소정의 처리를 실시한 후 처리신호로서 출력시키는 제2처리수단 및 상기 제1처리수단 또는 상기 제2처리수단이 출력하는 신호의 상기 액정표시 패널로의 출력타이밍을 조정하는 타이밍조정수단을 구비하고, 상기 제1 처리수단은 상기 해상도 판정수단의 판정에 따라 얻어진 상기 영상신호의 해상도가 상기 액정표시 패널의 해상도와 일치하는 경우에는 상기 바이패스 영상신호를 출력하고, 반대로 상기 해상도 판정수단의 판정에 따라 얻어진 상기 해상도 판정수단의 판정에 따라 얻어진 상기 영상신호의 해상도가 상기 액정표시 패널의 해상도와 일치하지 않는 경우에는 상기 바이패스 영상신호의 출력을 정지하는 것이고, 상기 제2처리수단은 상기 해상도 판정수단의 판정에 따라 얻어진 상기 영상신호의 해상도가 상기 액정표시 패널의 해상도와 일치하는 경우에는 상기 처리신호의 출력을 정지하고, 반대로 상기 해상도 판정수단의 판정에 따라 얻어진 상기 영상신호의 해상도가 상기 액정표시 패널의 해상도와 일치하지 않는 경우에는 상기 처리신호를 출력하는 것인 특징으로 하는 액정표시 제어장치가 제공된다.

이 경우, 상기 제2처리수단은 상기 영상신호로 확대처리를 실시하는 것이어도 좋다.

이 제4형태에 있어서의 작용을 설명한다.

해상도 판정수단은 입력된 영상신호의 해상도를 판별한다. 제1처리수단과 제2처리수단은 그 판별결과에 따라서 처리동작을 변경한다. 즉, 해상도판정수단의 판정에 따라서 얻어진 해상신호의 해상도가 액정표시

패널의 해상도와 일치하는 경우에 제1처리수단은 바이패스 영상신호를 출력한다. 한편, 제2처리수단은 처리신호의 출력을 정지한다. 반대로 영상신호의 해상도가 액정표시패널의 해상도와 일치하지 않은 경우, 제2처리수단은 입력된 영상신호에 소정의 처리(예를 들면, 영상의 확대처리)를 실시한 후 처리신호로서 출력한다. 한편, 제1처리수단은 바이패스 영상신호의 출력을 정지한다. 타이밍 조정수단은 제1처리수단 또는 제2처리수단이 출력하는 신호의 타이밍을 조정한 후 액정표시 패널로 출력시킨다.

이와 같이, 해상도에 따라서 영상신호의 처리수단(또는 처리경로)을 전환하는 것에 의해, 각 처리수단을 구성하는 소자로서 모든 해상도가 영상신호에 대응할 수 있는 것을 채용할 필요는 없다. 예를 들면, 제2 처리수단이 프레임메모리 등을 사용해서 실행하는 확대처리 등을 실행하는 것인 경우, 이 제2처리수단에 대해서 액정패널의 해상도와 일치하는 고해상도의 영상신호를 처리하는 능력은 요구되지 않는다. 따라서, 액세스속도가 느리고 저렴한 메모리를 사용해서 제2처리수단의 프레임메모리를 구성할 수 있다.

이상 설명한 바와 같이 본 발명에 의하면, 액정표시 패널로의 영상신호의 확대표시를 저속이고 또한 저용량의 메모리(예를 들면, FIFO형태의 라인버퍼)로 실현할 수 있다.

또, 라인메모리의 탑재유무에 따라서 확대처리방법을 선택할 수 있다. 따라서, 사용자는 용도, 비용, 요구되는 화질에 따라서 최적한 장치구성을 선택할 수 있다.

이하, 본 발명의 제1실시예를 도면을 사용해서 상세하게 설명한다.

본 실시예의 액정표시 제어장치는 제1도에 도시한 바와 같이, A/D변환회로(104), 해상도 판정회로(107), 게이트회로(109), 프레임메모리(110), 라인메모리(111), 프레임/라인 메모리 제어회로(112) 및 표시타이밍 생성회로(120)을 구비하고 있다. 물론, 이 액정표시 제어장치는 퍼스널컴퓨터(101) 및 액정표시 패널(124)에 접속해서 사용된다. 여기에서는, 고해상도(예를 들면, 1024×768도트)의 액정표시 패널(124)에 접속하는 경우를 주로 상정한다.

A/D변환회로(104)는 퍼스널컴퓨터(101)에서 출력되는 아날로그 영상신호(102)를 디지털화한 후에, 프레임메모리(110) 및 게이트회로(109)로 디지털영상신호(105)로서 출력하고 있다. 마찬가지로, 퍼스널컴퓨터(101)에서 출력하는 동기신호(103)에 대해서도 디지털 신호로 변환한 후에, 프레임/라인 메모리 제어회로(112)로 도트클럭(106)으로서 출력하고 있다. 이 도트클럭(106)은 A/D변환회로(104)의 변환속도를 나타내고 있다.

해상도 판정회로(107)는 동기신호(103)에 따라서 영상신호(102)의 해상도를 판정하는 것이다. 해상도 판정회로(107)는 그 판정결과를 해상도 판정결과(108)로서 게이트회로(109), 프레임/라인메모리 제어회로(112) 및 표시타이밍 생성회로(120)으로 출력하고 있다.

게이트회로(109)는 디지털 영상신호(105)의 바이패스처리를 실행하기 위한 것이다. 본 실시예의 게이트회로(109)는 해상도가 액정표시패널(124)의 해상도와 일치하는 디지털 영상신호(105)가 입력되어 있을 때는 게이트를 열고, 이 디지털 영상신호(105)를 바이패스데이터(117)로서 표시타이밍 생성회로(120)으로 출력하도록 구성되어 있다. 그 밖의 해상도의 디지털 영상신호(105)가 입력되고 있을 때는 게이트를 닫고 상기 영상신호(105)를 통과시키지 않도록 되어 있다. 게이트회로(109)는 해상도 판정회로(107)에서 입력되는 해상도 판정결과(108)에 따라서, 그 때 입력되고 있는 영상신호(105)의 해상도를 획득하고 있다.

프레임메모리(110)는 디지털 영상신호(105)를 일시적으로 축적하기 위한 것이다. 본 실시예에서는 이 프레임메모리(110)으로서 영상신호(105)의 2라인분의 기억용량을 구비한 FIFO형태의 라인버퍼 메모리를 채용하고 있다. 프레임메모리(110)에 일단 축적된 데이터는 프레임메모리 리드데이터(115)로서 확대처리 제어회로(118) 및 라인메모리(111)로 출력되고 있다. 라인메모리(111)은 영상의 확대처리에 사용하기 위해 프레임메모리(110)에 저장되어 있는 데이터를 1라인분씩 리드해서 저장하는 것이다. 이 라인메모리(111)도 영상신호(105)의 2라인분의 기억용량을 구비하고 있다. 라인메모리(111)에 축적된 데이터는 라인메모리 리드데이터(116)로서 확대처리 제어회로(118)로 출력하고 있다. 본 실시예에 있어서는 프레임메모리(110) 및 라인메모리(111)로의 입출력을 동기해서 실행하고 있다. 따라서, 프레임메모리(110)이 2라인분 밖에 없어도 파탄을 초래하는 일은 없다. 이 점은 본 발명의 특징의 하나이므로, 나중에 상세하게 설명한다.

또한, 이들 메모리(110), (111)의 동작은 프레임/라인 메모리 제어회로(112)에서 입력되는 프레임메모리 제어신호(113) 및 라인메모리 제어신호(114)에 의해서 제어되고 있다.

프레임/라인 메모리 제어회로(112)는 프레임메모리(110) 및 라인메모리(111)의 동작을 제어하는 것이다. 그 때문에, 프레임/라인 메모리 제어회로(112)는 도트클럭(106), 동기신호(103), 해상도 판정결과(108) 및 메모리 액세스 조정신호(123)에 따라서 프레임메모리 제어신호(113), 라인메모리 제어신호(114)를 생성하고, 이들을 프레임메모리(110)과 라인메모리(111)로 출력하고 있다. 또, 후술하는 메모리구성 디코딩 신호(206)을 표시타이밍 생성회로(120)으로 출력하고 있다.

확대처리 제어회로(118)는 프레임메모리 리드데이터(115) 및 라인메모리 리드데이터(116)를 사용해서 확대처리를 실행하는 것이다. 그리고, 확대처리를 실시한 결과를 영상신호(119)로서 표시타이밍 생성회로(120)으로 출력하고 있다. 또한, 이 확대처리 제어회로(118) 및 라인메모리(111)에 의한 영상의 확대처리 자체는 기본적으로 상술한 종래기술과 마찬가지로이다.

표시타이밍 생성회로(120)은 영상신호(117) 및 영상신호(119)를 액정표시패널(124)의 표시타이밍으로 조정하기 위한 것이다. 이 표시타이밍 생성회로(120)은 이들 신호의 타이밍을 조정한 후, 영상신호(121)로서 액정표시 패널(124)로 출력하고 있다. 단, 상술한 바와 같이 영상신호(117)와 영상신호(119)는 그때 입력되고 있는 영상신호(105)에 따라서 어느 한쪽만이 입력되는 것으로서, 양자자 동시에 입력되는 일은 없다. 표시타이밍 생성회로(120)이 실행하는 타이밍 조정동작도 해상도 판정결과(108)(즉, 그 때 입력되고 있는 영상신호(105)의 해상도)에 따라서 다른 것으로 된다. 그 밖에, 표시타이밍 생성회로(120)은 동기신호(103) 및 해상도 판정결과(108)에 따라서 표시용 타이밍신호(122) 및 메모리 액세스 조정신호(123)을 생성하고 있다. 그리고, 표시용 타이밍신호(122)에 대해서는 액정표시패널(124)로, 또한 메모리 액세스 조정신호(123)에 대해서는 프레임/라인 메모리 제어회로(112)로 출력하고 있다. 이 메모리 액세스 조정신

호(123)은 액정표시 패널(124)의 표시타이밍과 동기한 신호이다. 상술한 프레임메모리(110)으로 부터의 데이터의 리드는 이 메모리엑세스 조정신호 (123)과 동기해서 실행되도록 되어 있다. 이 표시타이밍신호(122)및 메모리엑세스 조정신호(123)도 해상도 판정결과(108)에 따라서 다르다.

본 실시예는 디지털 영상신호(105)와 프레임메모리 리드데이터(115)의 타이밍을 동기화하는 것을 하나의 특징으로 하고 있다. 또, 아날로그 영상신호(102)(디지털영상신호(105))의 해상도가 액정표시 패널(124)의 해상도와 일치하고 있는 경우에는 표시데이터를 게이트회로(109)를 거쳐서 바이패스 데이터(117)로서 출력하는 것을 특징으로 하고 있다. 이와 같은 특징을 구비한 것에 의해, 본 실시예에서는 프레임메모리(110)으로서 라인메모리(111)과 마찬가지로의 저속, 저용량인 FIFO형태의 라인버퍼를 사용할 수 있다.

다음에, 본 실시예의 액정표시 제어장치의 동작개요를 제1도를 사용해서 설명한다.

A/D변환회로(104)는 아날로그 영상신호(102)를 디지털 영상신호(105)로 변환한다. 이것과 병행해서, 해상도 판정회로(107)은 수평/수직 동기신호(103)에 의해 해상도 판정을 실행한다. 그리고, 그 판정결과(108)를 게이트회로(109), 프레임/라인메모리 제어회로(112)및 표시타이밍 생성회로(120)으로 출력한다.

게이트회로(109), 프레임/라인 메모리 제어회로(112) 및 표시타이밍 생성회로 (120)은 해상도 판정결과(108)에 따라서 그 동작내용을 변경한다.

[1] 영상신호(105)의 해상도가 액정표시패널(124)의 해상도와 일치하는 경우에 게이트회로(109)는 게이트를 연다. 그리고, 이 때 입력된 디지털 영상신호(105)를 바이패스 데이터(117)로서 표시타이밍 생성회로(120)으로 출력시킨다. 표시타이밍 생성회로(120)은 이 바이패스 데이터(117)의 타이밍을 조정한 후 표시데이터(121)로서 액정표시패널(124)로 출력한다. 또 이것과 병행해서, 동기신호(103)을 표시타이밍신호(122)로서 액정표시패널(124)로 출력한다. 한편, 프레임/라인 메모리 제어회로 (112)는 이 경우(영상신호(105)의 해상도가 액정표시 패널(124)의 해상도와 일치하는 경우)에는 메모리엑세스를 정지하고 있다.

[2] 디지털 영상데이터(105)의 해상도가 액정표시패널(124)의 해상도보다 낮은 경우에 게이트회로(109)는 게이트를 닫는다. 따라서, 바이패스 데이터(117)은 출력되지 않는다. 한편, 프레임/라인 메모리 제어회로(112)는 프레임메모리(110)와 라인메모리(111)에 대해서 후술하는 바와 같은 라이트/리드 제어를 실시한다. 이 라이트/리드 제어가 실시되면, 디지털화 영상신호(105)는 확대처리등의 실시된 후에 영상신호(119)로서 표시타이밍 생성회로(120)으로 출력되게 된다. 이하, 이 라이트/리드 제어에 대해 설명한다.

프레임/라인 메모리 제어회로(112)에 의한 라이트/리드 제어가 개시되면, 디지털화 영상신호(105)는 우선 프레임메모리(110)에 라이트된다. 프레임메모리(110)에 라이트된 표시데이터는 메모리엑세스 조정신호(123)(즉, 액정표시패널(124)의 표시타이밍)에 맞게 리드되고, 프레임메모리 리드데이터(115)로서 확대처리 제어회로(118)및 라인메모리(111)로 출력된다. 이 경우, 프레임메모리(110)으로 부터의 리드는 미리 정해진 임의의 간격(이것은 확대율에 따라서 정해진다)마다 프레임메모리 (110)으로의 라이트와 동기해서 실행된다. 따라서, 프레임메모리(110)이 2라인분의 용량밖에 없어도 문제가 발생하는 일은 없다.

라인메모리(111)에 라이트된 표시데이터는 일정기간 지연된 후 리드되어 확대처리 제어회로(118)로 출력된다. 확대처리 제어회로(118)은 프레임메모리 리드데이터 (115)와 라인메모리 리드데이터(116)에 따라서 확대처리를 실행한다. 그리고, 그 확대처리를 실시한 결과를 영상신호(119)로서 표시타이밍 생성회로(120)으로 출력한다. 표시타이밍 생성회로(120)은 이 영상신호(119)의 타이밍조정을 실행한다. 그리고, 타이밍조정 후의 영상신호를 표시데이터(121)로서 표시타이밍신호(122)와 함께 상기 액정표시패널(124)로 출력한다. 또, 동기신호(103)과 표시타이밍 생성회로(120)의 내부에서 생성하는 동기신호에 의해 표시용 타이밍신호(122)를 생성하고 액정패널 (124)로 출력한다.

이상 본 실시예의 개요설명을 마친다.

다음에, 제1도의 프레임/라인 제어회로(112) 및 표시타이밍 생성회로(120)중의 메모리엑세스 조정신호 생성부(213)을 제2도를 사용해서 상세하게 설명한다.

프레임/라인 메모리 제어회로(112)는 입력영상신호 유효화회로(204), 메모리구성 디코드회로(205), 확대연산 디코드회로(207), 동기화 회로(209), 내부수평동기신호 생성회로(211), 메모리엑세스 조정회로(213), 프레임메모리 라이트제어회로(214), 프레임메모리 리드제어회로(215), 라인메모리 라이트 제어회로(216)및 라인메모리 리드제어회로(217)을 구비하고 있다.

메모리구성 디코드회로(205)는 프레임/라인 메모리 제어회로 (112)의 외부에서 입력되는 모드신호(201)을 디코드하고, 그 디코드결과를 디코드신호(206)으로서 출력하는 것이다. 이 디코드신호(206)은 프레임메모리(110)및 라인메모리(111)의 메모리구성을 나타내고 있다. 모드신호(201)의 디코드대응 일람을 표1에 나타낸다.

[표 1]

MODE 0	MODE 1	메모리 구성	
		프레임메모리	라인메모리
0	0	유	유
0	1	유	무
1	1	무	무

메모리구성 모드로서는 프레임/라인 메모리 양쪽 모두 있거나 프레임메모리만 있거나 프레임/라인 메모리 양쪽 모두 없는 3가지가 있다. 본 실시예에서는 프레임메모리(110)과 라인메모리(111)양쪽을 갖고 있으며(제1도 참조), 모드신호(201)은 "MODE(1 : 0)=(0,0)"으로 된다.

확대연산 디코드회로(207)은 확대연산모드를 나타내는 연산모드신호(203)을 디코드하고, 그 디코드결과를 디코드신호(208)로서 출력하고 있다. 연산모드신호(203)은 프레임/라인 메모리 제어회로(112)의 외부에서 입력되고 있다. 연산모드신호(203)의 디코드대응 일람을 표2에 나타낸다.

[표 2]

SCALE 2	SCALE 1	SCALE 0	연산모드
0	0	0	메모리 없음 통과
0	0	1	메모리 있음 통과
0	1	0	2→3 (계조적분)
0	1	1	2→3 (단순확대)
1	0	0	4→5 (계조적분)
1	0	1	4→5 (단순확대)

또한, 모드신호(201) 및 연산모드신호(203)은 논리적으로 "H" 또는 "L"의 고정레벨신호이다.

여기에서는, 연산모드로서 통과모드(메모리 있음/없음), 2→3 확대(계조적분방식/단순확대방식), 4→5 확대(계조적분방식/단순확대방식)의 6종류가 있는 것으로 한다. 통과모드(through mode)라는 것은 확대표시 가능한 해상도의 영상신호를 확대처리하지 않고 입력크기 상태로 표시하는 모드이다. 계조적분방식이라는 것은 각 도트에 계조의 가중을 부가한 후 소정의 연산을 한 결과 얻어진 데이터를 상기 액정표시패널(124)의 도트에 대응시키는 것에 의해 도트수를 증가시키는 방식이다(제3도 참조). 단순확대방식이라는 것은 임의의 도트를 액정표시패널(124)의 2도트에 대응시켜 표시하고 나머지 도트는 액정표시 패널(124)의 1도트에 대응시켜서 표시하는 방식이다(제4도 참조).

제1도의 구성에서는 메모리 있음의 통과모드 "SCALE(2 : 0)=(0,0,1)" 2→3 확대(계조적분방식) "SCALE(2 : 0)=(0,1,0)" 및 4→5 확대(계조적분방식) "SCALE(2 : 0)=(1,0,0)" 중 어느 하나의 연산모드로 된다. 또한, 여기에서 확대크기를 2→3(1.5배) 또는 4→5(1.25배)로 한 것은 단순한 1예로서, 임의의 배율 설정이 가능하다.

각종 입력모드에서의 확대크기 일람을 표 3에 나타내었다.

[표 3]

입력 모드	변환율	변환 후 크기
640×350	2→3	960×525
640×400	2→3	960×600
640×480	2→3	960×720
800×600	4→5	1000×750
1024×768	통과	1024×768

여기에서는 액정표시패널(124)의 해상도가 1024×768(XGA모드)인 고해상도의 것으로 한다. 800×600(SVGA)인 중해상도의 입력모드만이 4→5(1.25배)의 확대가 된다. 그 밖의 저해상도의 입력모드에서는 2→3(1.5배)의 확대가 된다. 액정표시패널(124)과 동일한 1024×768(XGA)의 입력모드에서는 통과모드로 된다.

제2도에 있어서의 동기화 회로(209)는 입력 수평동기신호(103)을 표시타이밍 기준으로 되는 기준클럭(202)과 동기시킨 후, 입력 수평동기신호(210)으로서 내부 수평동기신호 생성회로(211)로 출력하고 있다. 또한, 기준클럭(202)은 프레임/라인 메모리 제어회로(112)의 외부에 마련된 클럭에서 입력되고 있다.

내부 수평동기신호 생성회로(211)는 입력 수평동기신호(210)을 내부에서 발생시키는 내부 수평동기신호와 합성한 후, 출력 수평동기신호(212)로서 메모리 액세스 조정회로(213)으로 출력하고 있다.

메모리 액세스 조정회로(213)은 프레임메모리(110) 및 라인메모리(111)로의 액세스의 타이밍을 조정하기 위한 것이다. 이 메모리 액세스 조정회로(213)의 출력하고 있는 메모리 액세스 조정신호(123)은 모드신호(201)에 의한 메모리구성 및 연산모드신호(203)에 따라서 통과모드, 계조적분모드, 단순확대모드의 각 표시를 실행할 때에 있어서의 프레임메모리(110) 및 라인메모리(111)의 액세스방버를 결정하는 신호로서, 구체적으로는 제5도~제7도(후술하는 제2실시예에서는 제9도 및 제10도)의 수평방향 메모리 액세스 타이밍도에 도시한 동작시퀀스를 선택하기 위한 것이다. 이 메모리 액세스 조정회로(213)은 실제로는 제1도에 있어서의 표시타이밍 생성회로(120)에 포함되어 있다.

프레임메모리 라이트 제어회로(214) 및 프레임메모리 리드제어회로(215)는 프레임메모리(110)을 제어하기 위한 것이다.

라인메모리 라이트제어회로(216) 및 라인메모리 리드제어회로(217)는 라인메모리(111)을 제어하기 위한 것이다.

또한, 제2도에는 도시되어 있지 않지만, 제2도에 도시한 각 부에는 해상도 판정회로(108)이 입력되고 있다. 프레임/라인 메모리 제어회로(112) 및 표시타이밍 생성회로(120) 등은 해상도 판정신호(108)의 값에 따라서 제5도~제7도(후술하는 제2실시예에서는 제9도 및 제10도에 도시한 동작)를 전환하도록 되어 있다.

다음에, 프레임/라인 메모리 제어회로(112) 등에 의한 확대처리동작을 제2도, 제5도~제7도를 사용해서 설

명한다.

제5도는 프레임/라인 메모리 제어회로(112)에 의한 2→2확대(계조적분방식)의 동작을 도시한 타이밍도이다. 제6도는 4→5확대(계조적분방식)의 동작을 도시한 타이밍도이다. 제7도는 메모리 이용시의 통과모드의 동작을 도시한 타이밍도이다.

입력영상신호 유효화 회로(204)는 동기신호(VSYNC-N/HSYNC-N)(103) 및 도트클럭(106)에 따라서 결정되는 소정의 타이밍에서 프레임메모리 라이트제어회로(214)를 유효상태로 한다.

유효상태로 된 프레임메모리 라이트제어회로(214)는 디코드신호(206) 및 도트클럭(106)에 의해 프레임메모리(110)의 라이트신호(클럭 : FWCLK/라이트리세트 : FRSTW-N)를 생성한다. 이 라이트신호는 제1도에 있어서의 프레임메모리 제어신호(113)의 일부를 구성하는 것이다. 이 라이트신호(113)에 따라서 이루어지는 프레임메모리(110)으로의 라이트동작은 제5도~제7도에 도시한 모든 모드에 있어서 수평동기신호(HSYNC-N)(103)과 동기한 것으로 되어 있다.

프레임메모리 리드제어회로(215)에 의한 제어내용은 라인메모리 라이트제어회로(216)에 의한 제어내용과 동일하다. 이것은 계조적분방식에 의한 확대처리의 경우(제5도 및 제6도참조). 프레임메모리(110)에서 리드한 데이터를 즉시 라인메모리(111)에 라이트하기 때문이다. 예를 들면, 제5도의 예에서는 프레임메모리(110)으로 부터의 데이터의 리드(FRData(115))와 라인메모리(111)로의 데이터의 라이트(LWData(115))는 항상 동일한 타이밍에서 실행되고 있다.

라인메모리(111)로 부터의 리드는 라이트 사이클보다 전(본 실시예에서는 2도트클럭 전)에 실행한다. 이것은 라인메모리(111)로의 라이트동작을 가능하게 하기 위해서이다.

수직방향에 대해서는 일정간격으로 입출력의 동기화를 실행한다. 즉, 입력 수평동기신호 동기화 회로(209)는 입력 수평동기신호(HSYNC-N)(103)을 표시용 타이밍 기준클럭(202)와 동기화한 후, 입력 수평동기신호(210)으로서 출력한다. 내부 수평동기신호 생성회로(211)은 스스로의 내부에서 생성한 내부 수평동기신호와 이 입력 수평동기신호(210)을 합성한다. 그리고, 이 합성에 의해 얻어진 신호를 출력 수평동기신호(212)로서 메모리 액세스 조정회로(213)으로 출력한다. 2→3 확대(계조적분방식)인 경우, 내부 수평동기신호 생성회로(211)은 입력 수평동기신호(HSYNC-N)(103)이 2회 출력될 때마다 출력 수평동기신호(212)를 이 입력 수평동기신호(103)과 동기화시킨다. 그리고, 동기화후 다음회의 동기화까지의 동안에 출력 수평동기신호(212)를 2회 생성한다(제5도 참조). 한편, 4→5 확대(계조적분방식)경우, 내부 수평동기신호 생성회로(211)은 입력 수평동기신호(HSYNC-N)(103)이 4회 출력될 때마다 출력 수평동기신호(212)를 동기화시킨다. 그리고, 이 동기화후 다음회의 동기화까지의 동안에 출력 수평동기신호(212)를 4회 생성한다(제6도 참조). 이와 같은 확대율에 따른 처리내용의 전환은 디코드신호(208)에 따라서 이루어진다.

메모리 액세스 조정회로(213)은 출력 수평동기신호(212)에 따라서 메모리 액세스 조정신호(123)를 생성한다. 그리고, 이것을 프레임메모리 리드제어회로(215), 라인메모리 라이트제어회로(216) 및 라인메모리 리드제어회로(217)로 출력한다.

프레임메모리 리드제어회로(215), 라인메모리 라이트제어회로(216) 및 라인메모리 리드제어회로(217)에는 이 메모리 액세스 조정신호(123) 이외에도 메모리구성 디코드신호(206), 확대연산 디코드신호(208), 기준클럭(202)가 입력되고 있다. 그리고, 프레임메모리 리드제어회로(215)는 이들의 신호(202), (206), (208), (123)에 따라서 프레임메모리 리드제어신호(클럭 : FRCLK/리드리세트 : FRSTR-N)를 생성하고 출력한다. 또한, 프레임메모리 리드제어신호는 제1도의 프레임메모리 제어신호(113)의 일부를 구성하는 것이다. 또 마찬가지로, 라인메모리 라이트 제어회로(216)은 라인메모리 라이트제어신호(클럭 : LWCLK, 라이트리세트 : LRSTW-N)를 생성한다. 라인메모리 리드제어회로(217)은 라인메모리 리드제어신호(클럭 : LRCLK, 리드리세트 : LRSTR-N)를 생성한다. 또한, 라인메모리 라이트제어신호 및 라인메모리 리드제어신호는 제1도에 있어서의 라인메모리 제어신호(114)를 구성하는 것이다.

메모리 이용시의 통과모드의 경우(제7도 참조)에는 확대처리를 실행하지 않으므로, 프레임메모리(110)만 사용한다. 프레임/라인 메모리 제어회로(112)는 입력 수평동기신호(103)과 동일한 타이밍에서 출력 수평동기신호(212)를 발생시킨다. 프레임메모리 라이트사이클에 대해 리드사이클은 1라인(1수평기간) 지연시켜서 리드한다.

이상 설명한 바와 같이, 이 제1실시예(제1도 및 제2도)에 의하면, 계조적분방식에 의한 확대표시 및 메모리를 이용한 통과표시가 가능하다. 또, 프레임메모리(110)에; 리드동작과 라이트동작을 동기화해서 실행하고 있으므로, 2라인분의 용량을 갖는 FIFO형태의 라인버퍼를 프레임메모리(110)으로서 사용할 수 있다.

또, 액정표시 패널(124)와 동일한 고해상도의 아날로그 영상신호(102)가 입력된 경우에는 프레임메모리(110), 라인메모리(111)를 바이패스해서 통과표시를 실행한다. 따라서, 메모리(110), (111)은 중해상도 이하의 영상신호를 처리할 수 있을 정도의 처리속도를 구비한 것이면 좋아 저렴한 저속메모리를 이용할 수 있게 된다. 액정표시 패널(124)의 해상도가 1024×768(XGA모드), 표시처리속도가 30MHz, 중해상도의 영상신호의 입력동작속도가 최대 50MHz, 2병렬처리인 경우에 사용할 수 있는 프레임메모리(110), 라인메모리(111)의 1예를 표4에 나타내었다.

[표 4]

형태명	제조회사	구 성	사이클 시간(ns)
HM63021	日立	2k×8bit	28
uPD485505	NEC	5k×8bit	25

여기에서는 데이터를 2병렬처리하는 것을 가정하고 있으므로, 도트클럭은 입력동작속도 50MHz의 1/2인 25MHz로 된다. 본 실시예에서는 고해상도의 영상신호는 메모리(110), (111)을 통과하지 않는다. 따라서, 메모리(110), (111)은 도트클럭25MHz에 대응할 수 있으면 좋게 된다. 이것에 대해, 본 발명을 적용하고

있지 않을 경우에는 고해상도의 영상신호(XGA모드)도 메모리(110),(111)을 통과해서 처리하지 않으면 안 된다. 이 경우에는 입력처리속도가 70MHz로 높아지고 도트클럭도 37.5MHz로 높아져 버린다. 이것에 추종하기 위해서는 고가인 고속메모리가 필요하게 된다.

본 발명의 제2실시예를 제8도를 사용해서 설명한다.

이 제2실시예는 확대처리의 방식으로 단순확대방식(제4도 참조)을 채용하고 있다. 따라서, 라인메모리는 탑재하고 있지 않다. 제8도중 점선으로 둘러싼 부분이 제1실시예(제1도 참조)와 상이한 부분이다.

단순확대방식(제4도 참조)에 의한 2→3확대 및 4→5확대시의 타이밍도를 제9도, 제10도에 도시하였다. 프레임/라인 메모리 제어회로(112)에 의한 입력 수평동기신호의 동기화, 내부 수평동기신호의 생성 등은 제1 실시예(제2도 참조)와 마찬가지로 실행한다. 그 때문에, 제2도에 도시한 회로는 이 제2실시예에서도 그대로 사용할 수 있다.

계조적분방식, 단순확대방식의 제어전환은 연산모드신호(203)(제2도 참조)을 확대연산 디코드회로(207)에서 디코드한 디코드신호(208)에 의해 실행한다.

본 실시예에 있어서의 2→3 단순확대처리, 4→5단순확대처리는 모두 최초의 라인을 2번 프레임메모리(110)에서 리드하는 것에 의해 실현하고 있다. 라인메모리(111)을 탑재하고 있는 경우에도 이 라인메모리(111)대한 리드/라이트제어를 무효로 하면 단순확대처리를 실현할 수 있다.

이상에서 설명한 실시예의 액정표시 제어장치는 라인메모리의 탑재유무에 따라서 확대처리의 내용(즉, 화질)을 변경할 수 있다. 이 경우, 제어회로에 대해서는 변경을 부할 필요는 없다. 따라서, 예를 들면 라인메모리(111)을 메모리카드화해서 임의로 탑재할 수 있게 해 두면, 마지막 사용자는 용도, 코스트에 따라서 확대처리방법(화질)을 자유롭게 선택할 수 있다.

라인메모리(111)을 메모리카드화한 경우에 있어서의 메모리구성의 검출의 구성에 대해서 표5 및 도11을 사용해서 설명해 둔다. 여기에서의 설명은 메모리구성에 따른 모드신호의 설정이 다음의 표5와 같이 되어 있는 것으로 한다.

[표 5]

모드신호 설정 일람표		
MODE 1	MODE 0	메모리구성
L	L	없음
L	H	프레임메모리
H	H	프레임/라인메모리

메모리를 일절 사용하지 않는 통과모드시에는 저항R2, R3이 탑재되고 MODE(1:0)신호가 논리적으로 "L"레벨로 된다. 프레임메모리만을 탑재하고 단순확대처리를 실행할 때는 저항R2대신에 저항R1을 탑재하는 것에 의해 MODE(1:0)(L,H)로 된다. 메모리카드에 의해 라인메모리가 탑재된 경우에는 메모리카드에 탑재된 저항 R4의 한쪽 끝이 MODE1단자에 접속되고, 본 단자가 논리적으로 "H"레벨로 된다. 즉, MODE(1:0)=(H,H)레벨로 된다. 이것에 의해, 프레임메모리와 라인메모리의 양쪽을 탑재하고 있다고 인식되어 계조적분처리가 가능하게 된다.

또한, 특허청구의 범위에 있어서 말하는 "기억수단"이라는 것은 상술한 실시예에 있어서의 프레임메모리(110), 라인메모리(111)에 상당한다. "메모리 제어수단"이라는 것은 프레임/라인 메모리 제어회로(112)등에 상당한다. "연산처리 회로"라고 하는 것은 확대처리회로(118)등에 상당한다. "메모리장착부"라고 하는 것은 도면에는 도시하고 있지 않지만 라인메모리를 장착하는 슬롯 등에 상당한다. "해상도 판정수단"이라는 것은 해상도 판정회로(107)에 상당한다. "제1처리수단"이라는 것은 게이트(109)에 상당한다. "제2처리수단"이라는 것은 프레임메모리(110), 라인메모리(111), 확대처리회로(118)등에 상당한다. "타이밍 조정수단"이라는 것은 표시타이밍 생성회로(120)에 상당한다.

발명의 효과

이상 설명한 바와 같이 본 발명에 의하면, 액정표시패널로의 영상신호의 확대표시를 저속 또는 저용량의 메모리를 실현할 수 있다. 또, 라인메모리의 탑재유무에 따라서 확대처리방법을 선택할 수 있어 사용자는 용도, 코스트, 요구되는 화질에 따라서 최적의 장치구성을 선택할 수 있다.

(57) 청구의 범위

청구항 1

퍼스널컴퓨터 등에서 영상신호가 입력되고, 이 영상신호에 따른 영상을 액정표시 패널에 표시시키는 액정표시 제어장치에 있어서, A/D변환회로에 의해 디지털화된 상기 영상데이터를 A/D변환속도로 저장하고, 이 저장타이밍과는 다른 타이밍에서 리드하는 주파수 변환용 메모리; 상기 주파수 변환용 메모리에서 리드된 디지털 영상데이터를 저장하는 확대연산 처리용 메모리; 상기 주파수 변환용 메모리 및 상기 확대연산 처리용 메모리에서 확대후의 화소수에 대응해서 리드한 디지털 영상데이터간의 연산처리를 실행하는 확대연산처리 제어회로; 상기 확대연산처리 제어회로에서 출력된 확대표시 데이터를 상기 액정표시패널에 표시하기 위해 타이밍을 일치시키는 표시타이밍 생성회로; 상기 A/D변환회로에서 출력된 디지털 영상데이터를 비확대 상태로 표시하기 위한 게이트회로 및; 상기 A/D변환회로에서 출력된 디지털 영상데이터의 확대표시 또는 비확대 표시를 선택하기 위한 해상도 판정회로를 구비한 것을 특징으로 하는 액정표

시 제어장치.

청구항 2

퍼스널컴퓨터 등에서 영상신호가 입력되고, 이 영상신호에 따른 영상을 액정표시 패널에 표시시키는 액정표시 제어장치에 있어서, 주파수 변환용 메모리 및 확대연산 처리용 메모리의 제어수단으로서 입력되는 영상데이터의 유효영역을 구하는 입력영상신호 유효화회로; 상기 주파수 변환용 메모리 및 상기 확대연산 처리용 메모리의 탑재상태를 검출하는 메모리구성 디코드회로; 확대율 및 연산모드를 검출하는 확대연산 디코드회로; 확대율에 대응한 주기로 입력수평동기신호를 인입하는 입력수평동기신호 동기화회로; 상기 인입된 2입력 수평동기신호 기간을 확대율에 일치시켜 시간분할하고 출력용 수평동기신호를 생성하는 내부 수평동기신호 생성회로; 상기 메모리구성 디코드회로에 의한 검출결과와 상기 내부 수평동기신호 생성회로에 의한 출력 수평동기신호의 타이밍에 의해 상기 주파수 변환용 메모리 및 상기 확대연산 처리용 메모리의 액세스경향을 방지하는 메모리 액세스조정회로; 상기 주파수 변환용 메모리의 라이트 및 리드 제어신호를 각각 생성하는 주파수 변환용 메모리 라이트제어회로와 주파수 변환용 메모리 리드제어회로 및; 상기 확대연산 처리용 메모리의 라이트 및 리드 제어신호를 각각 생성하는 확대연산 처리용 메모리 라이트제어회로와 확대연산 처리용 메모리 리드제어회로를 구비한 것을 특징으로 하는 액정표시 제어장치.

청구항 3

제2항에 있어서, 상기 주파수 변환용 메모리의 기억용량은 상기 입력된 영상신호의 2라인분인 것을 특징으로 하는 액정표시 제어장치.

청구항 4

퍼스널컴퓨터 등에서 영상신호가 입력되고, 이 영상신호에 따른 영상을 액정표시 패널에 표시시키는 액정표시 제어장치에 있어서, A/D변환회로에 의해 디지털화된 상기 영상데이터를 A/D변환속도로 저장하고, 이 저장타이밍과는 다른 타이밍에서 리드하는 주파수 변환용 메모리; 화질표시모드에 따라서 상기 주파수 변환용 메모리로부터의 리드를 반복하는 것에 화소수를 증가시키고, 연산을 실행하지 않고 상기 액정표시패널에 표시하는 경우에는 장착하지 않고 상기 주파수 변환용 메모리로부터의 리드를 반복하는 것에 의해 화소수를 증가시키며, 리드한 영상데이터 수직 인접 화소 사이에서 연산처리를 실행하여 상기 액정표시패널에 표시하는 경우에는 장착하는 확대연산 처리용 메모리장착부; 상기 주파수 변환용 메모리 및 상기 확대연산 처리용 메모리의 라이트 및 리드제어를 실행하는 메모리 제어회로; 연산처리를 실행하는 경우에는 상기 주파수 변환용 메모리 및 상기 확대연산 처리용 메모리에서 확대후의 화소수에 대응해서 리드한 디지털 영상데이터간의 연산처리를 실행하고, 연산처리를 실행하지 않는 경우에는 상기 주파수 변환용 메모리에서 확대후의 화소수에 대응해서 리드한 디지털 영상데이터를 통과출력하는 확대연산처리 제어회로; 상기 확대연산처리 제어회로에서 출력된 확대표시 데이터를 상기 액정표시패널에 표시하기 위해 타이밍을 일치시키는 표시타이밍 생성회로; 상기 A/D변환회로에서 출력된 디지털 영상데이터를 비확대 상태로 표시하기 위한 게이트회로 및; 상기 A/D변환회로에서 출력된 디지털 영상데이터의 확대표시 또는 비확대 표시를 선택하기 위한 해상도 판정회로를 구비한 것을 특징으로 하는 액정표시 제어장치.

청구항 5

제4항에 있어서, 상기 연산처리 제어회로는 상기 확대연산 처리용 메모리의 유무에 따라서 그 처리내용을 변경하는 것인 것을 특징으로 하는 액정표시 제어장치.

청구항 6

제5항에 있어서, 상기 메모리장착부는 메모리카드를 장착할 수 있게 구성되어 있는 것을 특징으로 하는 액정표시 제어장치.

청구항 7

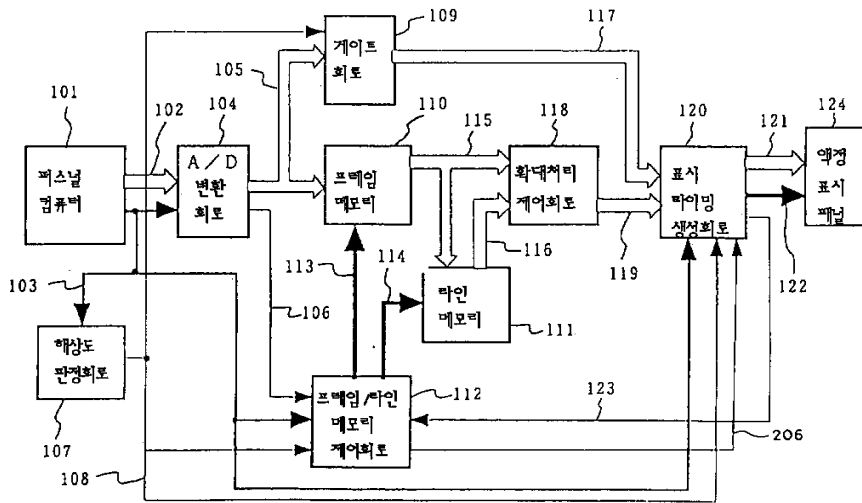
영상신호가 입력되고, 이 영상신호에 따른 영상을 액정표시 패널에 표시시키는 액정표시 제어장치에 있어서, 입력된 상기 영상신호의 해상도를 판정하는 해상도 판정수단, 상기 영상신호를 그대로 바이패스 영상신호로서 출력시키는 제1처리수단과 상기 입력된 영상신호에 소정의 처리를 실시한 후 처리신호로서 출력시키는 제2처리수단 및 상기 제1처리수단 또는 상기 제2처리수단이 출력하는 신호의 상기 액정표시 패널로의 출력타이밍을 조정하는 타이밍 조정수단을 구비하고, 상기 제1처리수단은 상기 해상도 판정수단의 판정에 따라서 얻어진 상기 영상신호의 해상도가 상기 액정표시 패널의 해상도와 일치하지 않는 경우에는 상기 바이패스 영상신호의 해상도가 상기 액정표시 패널의 해상도와 일치하지 않는 경우에는 상기 바이패스 영상신호를 출력하고, 반대로 상기 해상도 판정수단의 판정에 따라서 얻어진 상기 영상신호의 출력을 정지하는 것이고, 상기 제2처리수단은 상기 해상도 판정수단의 판정에 따라서 얻어진 상기 영상신호의 해상도가 상기 액정표시 패널의 해상도와 일치하는 경우에는 상기 처리신호의 출력을 정지하고, 반대로 상기 해상도 판정수단의 판정에 따라서 얻어진 상기 영상신호의 해상도가 상기 액정표시 패널의 해상도와 일치하지 않는 경우에는 상기 처리신호를 출력하는 것인 것을 특징으로 하는 액정표시 제어장치.

청구항 8

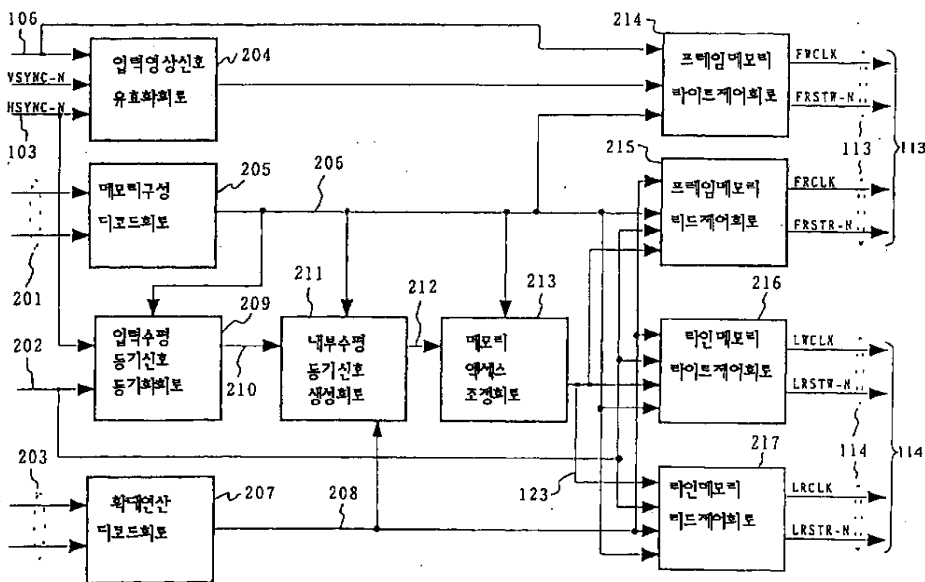
제7항에 있어서, 상기 제2처리수단은 상기 영상신호에 확대처리를 실시하는 것인 것을 특징으로 하는 액정표시 제어장치.

도면

도면1

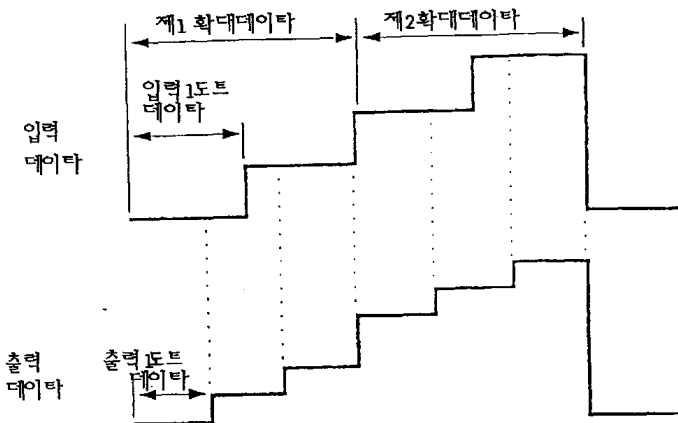


도면2



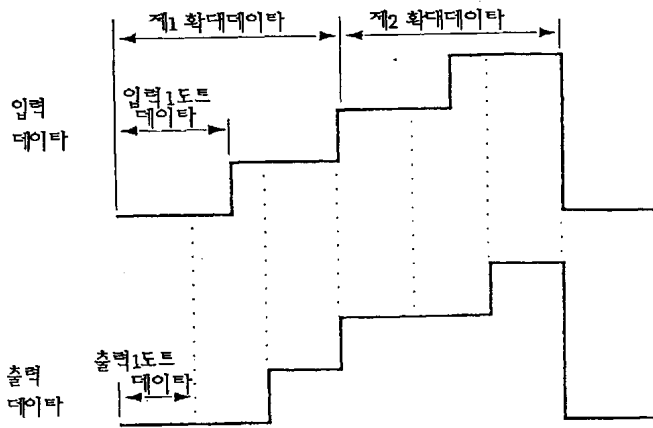
도면3

계조적분방식 (2 → 3)

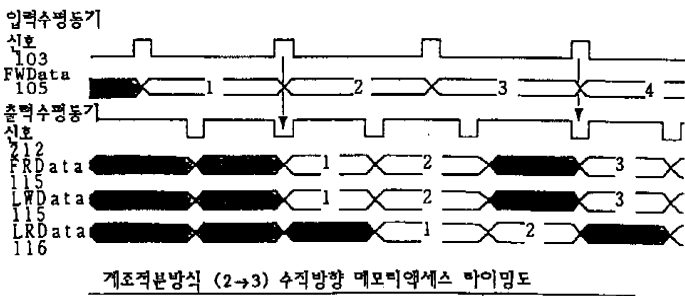
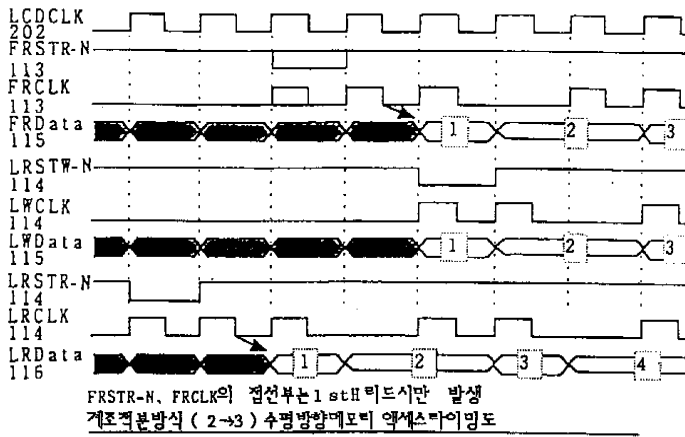


도면4

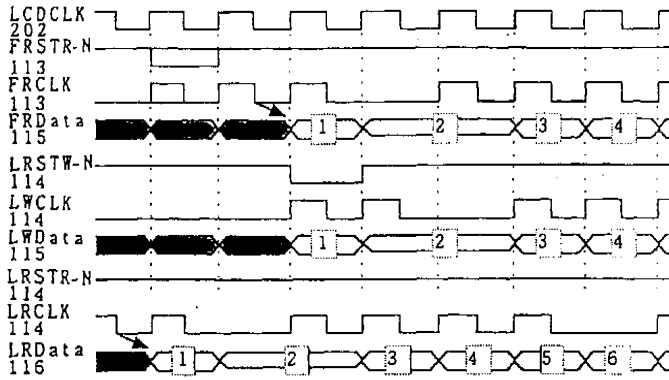
단순확대방식 (2 → 3)



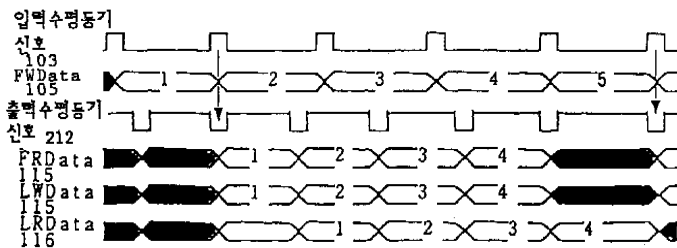
도면5



도면6

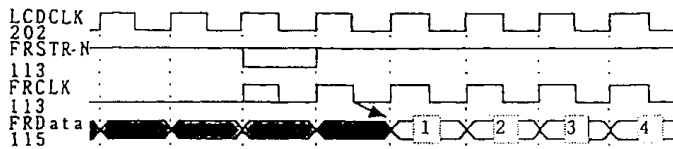


FRSTR-N, FRCLK 의 접선부는 1st비드시간 발생
 계조적분방식 (4→5) 수평방향 메모리 액세스 타이밍도

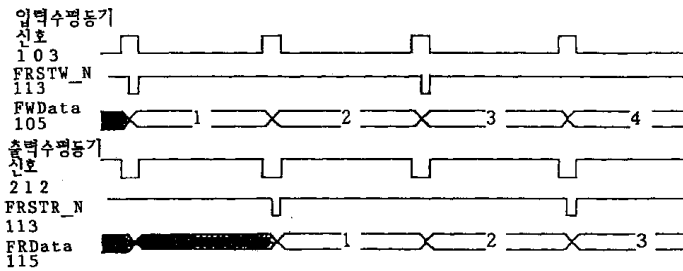


계조적분 (4→5) 수직방향 메모리 액세스 타이밍도

도면7

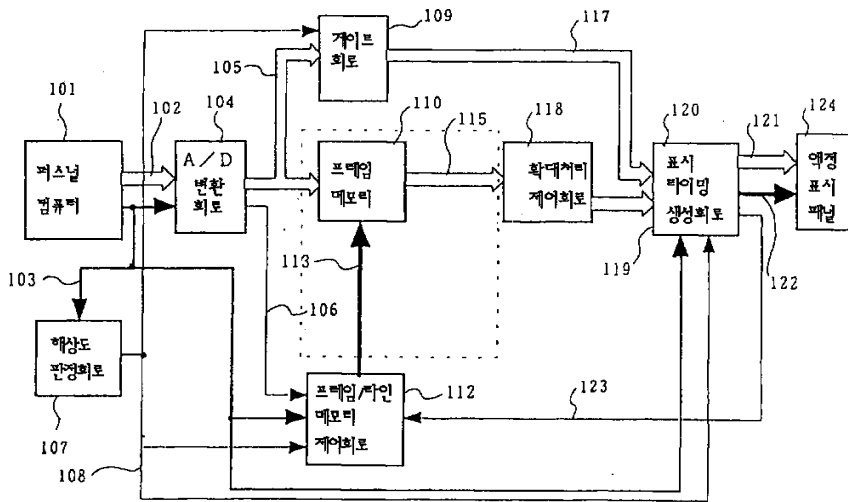


FRSTR-N, FRCLK 의 접선부는 1st비드시간 발생
 메모리용 통과모드 수평방향 메모리 액세스 타이밍도

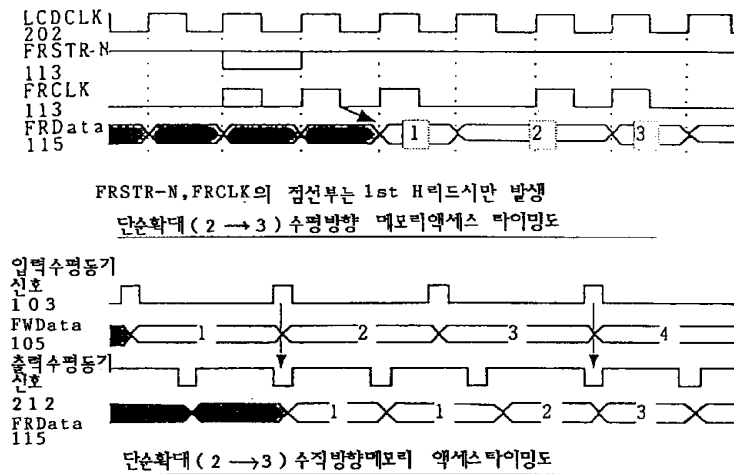


메모리용 통과모드 수직방향 메모리 액세스 타이밍도

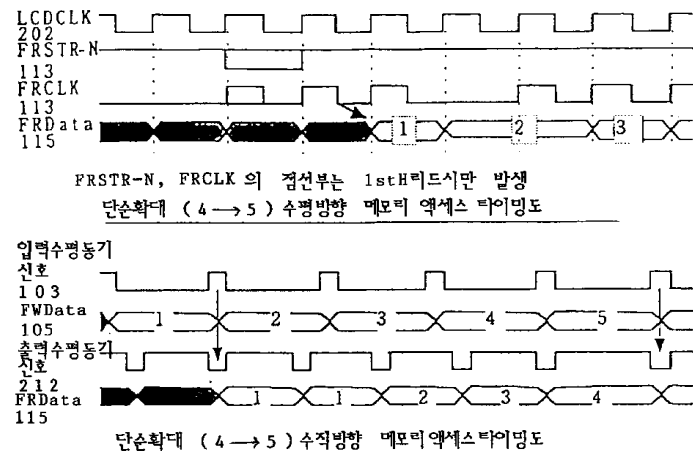
도면8



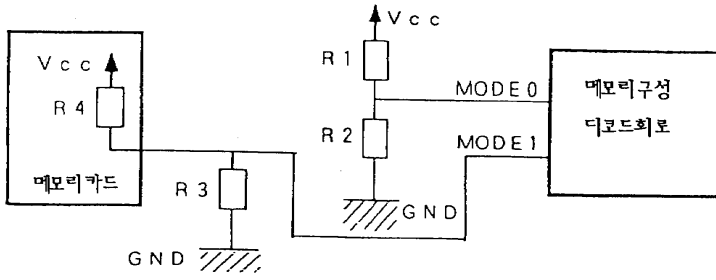
도면9



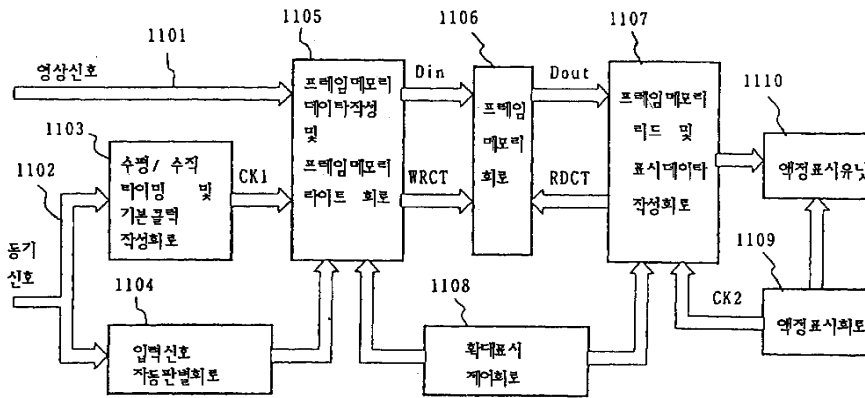
도면10



도면11



도면12



도면13

