

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G06F 1/14 (2006.01)



[12] 发明专利说明书

专利号 ZL 200480028380.4

[45] 授权公告日 2009年1月28日

[11] 授权公告号 CN 100456201C

[22] 申请日 2004.7.28

[21] 申请号 200480028380.4

[30] 优先权

[32] 2003.8.7 [33] US [31] 10/637,301

[86] 国际申请 PCT/US2004/024055 2004.7.28

[87] 国际公布 WO2005/017724 英 2005.2.24

[85] 进入国家阶段日期 2006.3.30

[73] 专利权人 英特尔公司

地址 美国加利福尼亚州

[72] 发明人 德米特利·洛其亚诺夫

[56] 参考文献

EP1185013A2 2002.3.6

US5038319A 1991.8.6

US2003/0002540A1 2003.1.2

US5426774A 1995.6.20

US5297277A 1994.3.22

EP0903655A2 1999.3.24

US5822317A 1998.10.13

审查员 郑宗玉

[74] 专利代理机构 北京嘉和天工知识产权代理事务所

代理人 严慎

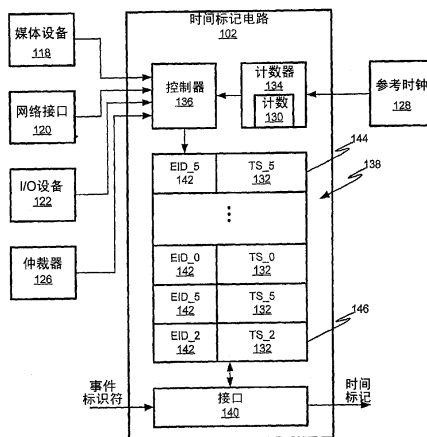
权利要求书4页 说明书7页 附图4页

[54] 发明名称

事件时间标记

[57] 摘要

给事件加时间标记的机器可读介质、方法和装置。在一个实施方案中，时间标记电路可以检测关心的事件，例如中断信号、仲裁信号等。响应检测到这样的事件，时间标记电路可以为该事件储存时间标记。例如处理器的请求者稍后可以向时间标记电路请求该事件的时间标记。然后，请求者可以基于取回的时间标记来调整和一些事件的产生相关联的处理速率。



- 1.一种方法，包括：
利用一种装置检测事件，所述被检测到事件指示对流的处理速率，
响应于检测到的所述事件，用所述装置的时间标记来标记所述事件，
接收对所述事件的所述时间标记的请求，以及
响应于接收到所述请求，提供所述事件的所述时间标记。
2. 如权利要求 1 所述的方法，还包括：
确定是否要给所述事件加时间标记，以及
响应于确定要给所述事件加时间标记，用所述时间标记来标记所述事件。
3. 如权利要求 1 所述的方法，其中，检测所述事件包括检测仲裁准许。
4. 如权利要求 1 所述的方法，其中，检测所述事件的操作包括检测中断。
5. 如权利要求 1 所述的方法，还包括基于所述事件的所述时间标记以及流的时间标记来调整所述流的处理速率。
6. 如权利要求 1 所述的方法，还包括基于所述事件的所述时间标记以及流的时间标记来对所述流重新采样。
7. 一种装置，包括：
计数器，所述计数器用于响应于参考时钟来更新计数，
控制器，所述控制器用于检测事件并给被检测到事件提供基于所述计数器的所述计数的时间标记，所述被检测到事件指示对流的处理速率，以及
接口，所述接口用于响应接收到对被检测到事件的请求，输出所述被检测到事件的所述时间标记。
8. 如权利要求 7 所述的装置，还包括事件储存器，用于储存被检测到事件的时间标记，并且给所述接口提供所述请求的所述被检测到事件的所述时间标记。
9. 如权利要求 7 所述的装置，还包括事件储存器，用于储存被检测到事件的时间标记，并且响应于从所述接口接收到所述被检测到事件的事件标识符，给所述接口提供所述请求的所述被检测到事件的所述时间标记。
10. 如权利要求 9 所述的装置，其中，所述接口在对所述被检测到事件的所述请求中接收到所述被检测到事件的事件标识符。

11. 如权利要求 7 所述的装置，还包括事件储存器，用于储存时间标记和相关联的被检测到的事件的事件标识符，并且响应于从所述接口接收到所述被检测到的事件的事件标识符，给所述接口提供所述请求的所述被检测到的事件的所述时间标记。

12. 如权利要求 7 所述的装置，其中，所述控制器响应于确定被检测到的事件是要被加时间标记的事件类型，给所述被检测到的事件提供时间标记。

13. 如权利要求 12 所述的装置，其中，所述控制器响应于确定被检测到的事件不是要被加时间标记的事件类型，忽略所述被检测到的事件而不给所述被检测到的事件提供时间标记。

14. 如权利要求 13 所述的装置，其中，要被所述控制器加时间标记的所述事件类型是可编程的。

15. 如权利要求 7 所述的装置，被包括在芯片组中，所述芯片组将处理器耦合到计算设备的其他组件。

16. 如权利要求 7 所述的装置，被包括在仲裁器中，所述仲裁器基于仲裁事件来仲裁对共享总线的访问。

17. 如权利要求 7 所述的装置，被包括在中断控制器中，所述中断控制器控制中断事件。

18. 一种系统，包括：

网络接口，所述网络接口用于以程序时钟速率接收包括数据块的流以及指示所述程序时钟速率的程序时钟速率标记，

参考时钟，所述参考时钟用于产生参考时钟信号，

设备，所述设备以由所述参考时钟信号设定的处理速率处理所述流的所述数据块，并导致指示所述处理速率的事件，以及

时间标记电路，所述时间标记电路用于检测指示所述处理速率的所述事件，并储存所述事件的时间标记，所述时间标记基于所述参考时钟信号。

19. 如权利要求 19 所述的系统，其中，时间标记电路基于被编程在所述时间标记电路中的事件类型来检测指示所述处理速率的所述事件。

20. 如权利要求 19 所述的系统，还包括处理器，所述处理器向所述时间标记电路请求指示所述处理速率的所述事件的所述时间标记。

21. 如权利要求 20 所述的系统，其中，所述处理器基于所述事件的所述时间标记以及

所述流的所述程序时钟速率标记来调整所述处理速率。

22. 如权利要求 20 所述的系统，其中，所述处理器基于所述事件的所述时间标记以及所述流的所述程序时钟速率标记来调整所述参考时钟信号的频率。

23. 如权利要求 20 所述的系统，其中，所述处理器基于所述事件的所述时间标记以及所述流的所述程序时钟速率标记来对所述数据块重新采样。

24. 如权利要求 20 所述的系统，其中，所述时间标记电路储存被检测到的事件的时间标记，并且响应于所述处理器从所述时间标记电路请求时间标记，给所述处理器提供所储存的被检测到事件的时间标记。

25. 如权利要求 20 所述的系统，其中，所述时间标记电路储存被检测到的事件的时间标记，并且响应于所述处理器给所述时间标记电路提供被检测到事件的事件标识符，给所述处理器提供所储存的所述被检测到事件的时间标记。

26. 如权利要求 18 所述的系统，其中，响应于确定被检测到的事件是要被加时间标记的事件类型，所述时间标记电路储存所述被检测到的事件的时间标记。

27. 如权利要求 26 所述的系统，其中，响应于确定被检测到的事件不是要被加时间标记的事件类型，所述时间标记电路忽略所述被检测到的事件而不储存所述被检测到的事件的时间标记。

28. 如权利要求 20 所述的系统，还包括芯片组，所述芯片组包括所述时间标记电路，并且所述芯片组将所述处理器耦合到所述网络接口和所述设备。

29. 如权利要求 18 所述的系统，还包括仲裁器，所述仲裁器包括所述时间标记电路，并且所述仲裁器仲裁对共享资源的请求，其中，所述时间标记电路储存事件类型的被检测到的仲裁信号的时间标记。

30. 如权利要求 18 所述的系统，还包括中断控制器，所述中断控制器包括所述时间标记电路，并且所述中断控制器处理从所述设备接收到的中断信号，其中，所述时间标记电路储存事件类型的被检测到的中断信号的时间标记。

31. 一种方法，包括：

向时间标记电路请求被检测到的事件的时间标记，所述被检测到的事件指示对流的处理速率，

基于所述被检测到的事件的所述时间标记，确定对所述流的所述处理速率，

基于所述流的程序时钟速率标记，确定所述流的程序时钟速率，以及

响应于具有确定的差的所述处理速率和所述程序时钟速率，调整对所述流的处理速率。

32. 如权利要求 31 所述的方法，其中，还包括通过对所述流的数据块重新采样来调整所述处理速率。

33. 如权利要求 31 所述的方法，其中，还包括调整控制所述处理速率的参考时钟。

34. 如权利要求 31 所述的方法，其中，还包括编程所述时间标记电路以标记指示用于所述流的处理速率的中断事件。

35. 如权利要求 31 所述的方法，其中，还包括编程所述时间标记电路以标记指示用于所述流的处理速率的仲裁事件。

事件时间标记

背景

计算设备正从通用、非实时的数字处理机器演化为包括执行数字处理任务的主处理器的实时处理设备。在现代计算设备中，诸如缓存（cache）存储器、延时中断处理（delayed interrupt handling）和共享资源的因素的组合总的来说使得这些设备中的处理时间高度可变并且不可预测。例如，由于缓存填充周期所致，第一次通过典型程序循环花费的时间可能比随后通过同样的程序循环长 10 到 50 倍。但是，为了获得高质量的结果，常规的流处理一般要求可预测且基本不变的处理时间。

附图说明

在附图中通过举例而非限制来说明这里所描述的本发明。为了说明简洁而清晰，在图中示出的元件不一定按比例绘制。例如，为了清晰，可能把某些元件的尺寸相对于其他元件夸大。此外，在认为适当的地方，在这些图中重复了参考标号以便指示对应或者类似的元件。

图 1 示出了包括时间标记电路的计算设备的实施方案。

图 2 示出了图 1 的时间标记电路的实施方案。

图 3 示出了包括服务器和图 1 的计算设备的流系统（streaming system）的实施方案。

图 4 示出了可以用图 3 的流式系统实施的处理流的方法的实施方案。

具体实施方案

下面的描述描述了至少对于处理诸如音频流、视频流和/或数据流的流来说可能有用的事件处理技术。在下面的描述中，为了提供对本发明更透彻的理解，给出了许多具体细节，例如逻辑实现方案、编码、指定操作数的方法、资源分割/共享/复制实现方案、系统组件的类型和相互关系，以及逻辑分割/综合选择。但是本领域技术人员将理解，无需这些具体细节就可实践本发明。在其他的实例中，为了不模糊本发明，没有详细地示出控制结构、门级电路以及完整的软件指令序列。本领域普通技术人员利用所包括的描述，无需非常规（undue）实验就将能够实施适当的功能。

在说明书中对“一个实施方案”、“实施方案”、“示范性实施方案”等的引用指示所描述的实施方案可能包括特定特征、结构或特性，但是不一定每一个实施方案均包括所述特定特征、结构或特性。而且，这些短语不一定指同一实施方案。此外，当结合实施方案描述了特定特征、结构或特性时，认为结合其他无论是否被明确地描述的实施方案来实现这些

特征、结构或特性都在本领域技术人员的学识之内的。

本发明的实施方案可以以硬件、固件、软件或其任意组合来实施。本发明的实施方案也可以被实施为储存在机器可读介质上的指令，所述指令可被一个或多个处理器读和执行。机器可读介质可以包括任何用于以机器（例如计算设备）可读形式来储存或传送信息的机制。例如，机器可读介质可以包括只读存储器（ROM）；随机访问存储器（RAM）；磁盘储存介质；光储存介质；闪存（flash memory）器件；被传播信号（例如载波、红外信号、数字信号等）的电、光、声或其他形式；以及其他。此外，这里固件、软件、例程、指令可以被描述为执行某种操作。但是应该理解，这些描述仅仅是为了方便，并且这些操作事实上由执行所述固件、软件、例程、指令等的计算设备、处理器、控制器或其他设备所产生。

图1中示出了包括时间标记电路102的计算设备100的实施方案。如图所示，计算设备100可以包括一个或多个处理器104。处理器104可以响应执行操作系统106、应用程序108、设备驱动器110、基本输入/输出系统（BIOS）固件112和/或某些其他的软件或固件模块的指令来执行操作。

计算设备100还可以包括通过处理器总线耦合到处理器104的芯片组114。芯片组114可以包括一个或多个将处理器104耦合到计算设备100的其他组件（component）（例如存储器116）的集成电路封装或芯片组件。存储器116可以包括具有可被读和/或写的可寻址储存位置的存储器器件（未示出）。存储器器件可以包括一个或多个易失性存储器类型，例如RAM（随机访问存储器）器件、SRAM（静态RAM）器件、DRAM（动态RAM）器件、SDRAM（同步DRAM）器件、DDR（双数据率）SDRAM器件等。存储器器件还可以包括一个或多个非易失性存储器类型，例如闪存器件、ROM（只读存储器）器件、PROM（可编程只读存储器）器件、EPROM（可擦除PROM）器件、EEPROM（电可擦除PROM）器件、铁电存储器器件、电池支持的存储器（battery-backed memory）器件等。

芯片组114还可以将处理器104耦合到BIOS固件112。BIOS固件可以包括计算设备100在系统启动期间可以执行以便初始化处理器104、芯片组114和计算设备100的其他组件的例程。而且，BIOS固件112可以包括例程或驱动程序，计算设备100可以执行所述例程或驱动程序，以便与计算设备100的一个或多个组件进行通讯。

芯片组114还可以通过一个或多个总线124将处理器104耦合到一个或多个媒体设备（media device）118、网络接口120，和/或其他I/O设备122。媒体设备可以包括视频/音频回放设备、视频/音频捕获设备、视频/音频传输设备等。网络接口120可以包括LAN（局域网）控制器、调制解调器，和/或无线网络控制器，上述这些设备给计算设备100提供了到其他的计算设备、服务器，和/或其他有网络功能的设备的通讯链路。此外，I/O设备122可以包括鼠标、键盘、视频控制器、硬盘驱动器、软盘驱动器等。

如图所示，总线 124 可以在一个或多个媒体设备 118、网络接口 120，和/或其他的 I/O 设备 122 之间被共享。因此，计算设备 100 可以包括仲裁方案，以便分配对共享总线 124 的访问权。在一个实施方案中，计算设备 100 可以包括仲裁器 (arbiter) 126，仲裁器 126 从共享总线的设备 118、120、122 接收请求信号或消息，并产生准许信号或消息以准许请求设备 118、120、122 其中之一对共享总线 124 的访问或者所有权。如所示那样，芯片组 114 可以包括用于共享总线 124 的仲裁器 126。但是，在其他的实施方案中，仲裁器 126 可以在芯片组 114 外部。此外，没有用于共享总线 124 的中央仲裁器 126 可以实施计算设备 100。在这样的实施方案中，设备 118、120、122 可以产生导致设备 118、120、122 在它们自身之间仲裁以便获得共享总线 124 的所有权。

此外，芯片组 114 可以包括中断控制器 127，用于从设备 118、120、122 接收中断事件 (例如信号、消息)，并将所述中断事件传递到处理器 104 供处理。具体来说，中断控制器 127 可以检测一个或多个中断事件的发生，并且可以将被检测到的中断事件按照基于和每一个被检测到的中断事件相关联的优先权的顺序传递到处理器 104。

现在参考图 1 和图 2，芯片组 114 还可以包括事件时间标记电路 102；但是，在其他实施方案中，时间标记电路可以被包含在仲裁器 126 中、包含在中断控制器 127 中，或包含在与芯片组 114 分离的组件中。时间标记电路 102 可以从参考时钟 128 接收参考时钟信号，并且可以响应所述参考时钟信号来周期性地更新本地计数 (count) 130。时间标记电路 102 可以进一步用基于所述本地计数 130 的时间标记 132 来标记 (stamp) 事件。稍后，请求者 (例如处理器 104) 可以从时间标记电路 102 请求该事件的时间标记 132，以便取得关于该事件在何时发生的相对准确的指示。通过把时间标记电路 102 靠近事件源 (例如设备 118、120、122 和仲裁器 126) 放置，在事件发生时刻和事件被检测到并被时间标记电路 102 标记的时刻之间几乎不引入延时。此外，在事件源和时间标记电路 102 之间的组件和共享资源越少，则所引入的延时在事件之间的可能改变越少。因此，计算设备 100 可以被实施，其中，处理器 104 可以确定在两个或多个事件发生之间的非常准确的时间差。

如图 2 中所示，时间标记电路 102 可以包括计数器 (counter) 134、控制器 136、事件储存器 138，以及接口 140。计数器 134 可以耦合到参考时钟 128，以接收具有例如 27MHz 的参考频率的参考时钟信号。此外，计数器 134 可以被实施为 32 位滚动计数器 (roll over counter)，该计数器响应参考时钟信号的每一个周期而更新其计数 130。

控制器 136 可以从媒体设备 118、网络接口 120、I/O 设备 122 和/或仲裁器 126 接收例如中断请求信号、中断请求消息、仲裁准许信号等的事件。控制器 136 还可以被编程为标记某些关心的事件，并基本上忽略其他事件。例如，控制器 136 可以被编程或者配置为标记在来自媒体设备 118 音频接口的中断请求之后的第一个仲裁准许信号。类似地，可以指派媒体设备 118 在特定中断线 (例如中断信号线 INT_5) 上产生中断请求，并且控制器 136 可以被编程或配置为标记在被指派给媒体设备 118 的中断线上接收到的所有中断请求。

响应于检测到关心的事件，控制器 136 可以将被检测到的事件的时间标记 132 储存在事件储存器 138 中。在一个实施方案中，控制器 136 可以简单地储存计数器 134 的当前计数 130 作为被检测到的事件的时间标记 132。在另一个实施方案中，控制器 136 可以基于计数器 134 的计数 130 产生时间标记 132。例如，控制器 136 可以通过对计数 130 编码以使时间标记 132 包括比计数 130 更少的位和/或通过以适合请求者（例如处理器 104）或请求者所预期的形式放置时间标记 132 来产生时间标记 132。

响应于检测到关心的事件，控制器 136 还可以将事件标识符 142 与时间标记 132 一起储存在事件储存器 138 中。事件标识符 142 可以指示事件源（例如特定的媒体设备 118）或事件类型（例如中断信号 INT_5 或者仲裁准许 GNT_1）。可以使用事件标识符 142 从事件储存器 138 取回特定事件的时间标记 132。在一个实施方案中，事件储存器 138 可以储存多个事件和多个同一类型的事件。事件储存器 138 还可以基于事件标识符 142，按照先入先出（FIFO）的顺序取回所储存的时间标记 132。

在一个实施方案中，事件储存器 138 可以被实施为如图 2 中所示的单标记（single tagged）FIFO 队列状结构。在这种实施方案中，当检测到事件时，控制器 136 可以将事件标识符 142 以及相关的时间标记 132 压入 FIFO 结构的尾部 144。稍后，接口 140 向 FIFO 结构请求事件标识符 142 的时间标记 132。响应于所述请求，FIFO 结构可以给接口 140 提供具有相关联的事件标识符 142 的时间标记 132。如果 FIFO 结构具有多个具有相关联的事件标识符 142 的时间标记 132，则 FIFO 结构返回最靠近 FIFO 结构的头部 146 的那一个。

例如，图 2 示出了控制器 136 将具有为 EID_0、EID_2 和 EID_5 的事件标识符 142 的几个事件及其相关联的时间标记 132 压入 FIFO 结构的尾部 144 之后的 FIFO 结构。响应于针对与事件标识符 EID_0 相关联的时间标记 132 的请求，FIFO 结构通过返回最靠近 FIFO 结构的头部 146 的时间标记 TS_0，可以返回和最老的事件标识符 EID_0 相关联的时间标记 TS_0。类似地，响应针对与事件标识符 EID_5 相关联的时间标记 132 的请求，FIFO 结构通过返回最靠近 FIFO 结构的头部 146 的时间标记 TS_5，可以返回和最老的事件标识符 EID_0 相关联的时间标记 TS_5。

但是，可以使用其他的储存结构来实施事件储存器 138。例如，事件储存器 138 可以包括用于每一个被支持的事件类型/源的单独的 FIFO 结构，并且，控制器 136 可以把时间标记 132 压入适当的 FIFO 结构中。在这样的实施方案中，事件标识符 142 可以不储存在事件储存器 138 中，因为时间标记 132 可以简单地从适当的 FIFO 结构的头部 146 拉出。还应该理解，可以用各种方式来实施 FIFO 结构。例如，FIFO 结构可以被实施为环形缓冲器，所述环形缓冲器具有头部和尾部指针，以便跟踪每一个 FIFO 结构的头部 146 和尾部 144。

现在参考图 3，示出了流系统 148 的实施方案。如所示那样，流系统 148 可以包括服务器 150，用于将诸如音频流、视频流、音频/视频流、数据流等的流 152 通过网络 154 传送到计算设备 100。如所示那样，服务器 150 可以包括程序时钟 156，程序时钟 156 产生具有 PCR（程序时钟速率）的程序时钟信号。响应于所述程序时钟信号，服务器 150 可以以程序时钟 156 的 PCR 来传送流 152。在一个实施方案中，服务器 150 可以将流 152 作为具有散置的（interspersed）PCR 标记 160 的数据块序列来传送，所述 PCR 标记 160 从程序时钟 156 产生。PCR 标记 160 一般提供用于流 152 的回放或处理的参考时基（time base）。

计算设备 100 的一个或更多个处理器 104 可以准备接收到的流 152 的数据块 158，以将数据块 158 以适于由媒体设备 118 处理的形式放置。然后，处理器 104 可以使所准备的数据块 158 被转移到媒体设备 118（例如音频多媒体数字信号编解码器）供处理。媒体设备 118 可以将数据块 158 转换为音频样本和/或视频帧，并且可以以基于计算设备 100 的参考时钟 128 的处理速率来回放和/或处理所述音频样本和/或视频帧。

在理想情况下，参考时钟 128 的频率和程序时钟 156 的频率将匹配。在这种情况下，媒体设备 118 通过简单地以参考时钟 128 所设定的处理速率来处理数据块 158，可以保持与服务器 150 同步。但是实际上，参考时钟 128 的频率和程序时钟 156 的频率并非精确匹配。结果，除非采取校正操作，否则将很可能发生过载（over-run）或者欠载（under-run）的状况，从而在流 152 的回放或处理中引入假象（artifact）。具体来说，如果程序时钟 156 比参考时钟 128 快，则作为以快于其被处理的速率来接收数据块 158 的结果，计算设备 100 的缓冲器将很可能过载。类似地，如果程序时钟 156 比参考时钟 128 慢，则作为以慢于其被处理的速率来接收数据块 158 的结果，计算设备 100 的一个或更多个缓冲器将很可能欠载。

在一个实施方案中，每一次媒体设备 118 准备好接收更多的供处理的数据块 158 时，媒体设备 118 可以产生中断信号。在这样的实施方案中，中断信号可以准确地反映媒体设备 118 的实际处理速率。因此，如果处理器 104 可以准确地确定这样的中断信号被产生的时间，则处理器 104 可以准确地确定媒体设备 118 的实际处理速率。为了使得处理器 104 能够准确地确定这些中断信号的时间，时间标记电路 102 可以检测并标记这些中断信号，而在事件发生和事件标记之间没有可察觉的等待时间（latency）和/或等待时间的变化。

在另一个实施方案中，每一次数据块 158 被转移到媒体设备 118 供处理时，仲裁器 126 可以产生准许信号，所述准许信号准许媒体设备 118 访问总线 124。这些仲裁信号可以准确地反映媒体设备 118 的实际处理速率。再一次地，如果处理器 104 可以准确地确定这些准许信号被产生的时间，则处理器 104 可以准确地确定媒体设备 118 的实际处理速率。为了使得处理器 104 能够准确地确定这些准许信号的时间，时间标记电路 102 可以检测并标记这些准许信号，而在被检测到的准许信号的产生和被检测到的准许信号的标记之间没有可察觉的等待时间和/或等待时间的变化。但是应该理解，其他的事件也可能准确地反映媒体设备 118 的处理速率。因此，时间标记电路 102 可以被配置为标记这些事件，以使这

些事件的发生时间可以被准确地确定。

图 4 中示出了流处理方法的实施方案。在框 200 中，诸如 MP3 (MPEG 音频层 3) 播放器或者 QuickTime™ 电影播放器的应用程序 (application) 108 可以从服务器 150 请求流 152。在框 202 中，服务器 150 可以将所请求的流 152 与基于服务器 150 的程序时钟 156 的 PCR 标记 160 一起传送到应用程序 108。在框 204 中，应用程序 108 可以使所接收到的流 152 的数据块 158 为处理做好准备，并且可以请求媒体设备 118 来处理所准备的数据块 158。在一个实施方案中，应用程序 108 可以去除流 152 的传输头 (header)，并且可以将流 152 的数据块 158 储存在存储器 116 中。此外，应用程序 104 可以请求媒体设备 118 来播放储存在存储器 116 中的数据块 158。

响应于应用程序 108 请求媒体设备 118 处理一个或多个数据块 158，在框 206 中，媒体设备 118 的设备驱动程序 (driver) 110 可以配置媒体设备 118 用于处理流 152，并且可以配置时间标记电路 102，用于标记指示媒体设备 118 的处理速率的事件。在一个实施方案中，设备驱动程序 110 可以对时间标记电路 102 编程，以便标记当媒体设备 118 准备好处理更多的数据块 158 时由媒体设备 118 产生的中断信号。在另一个实施方案中，设备驱动程序 110 可以对时间标记电路 102 编程，以便标记准许信号，所述准许信号在数据块 158 被通过共享总线 124 转移到媒体设备 118 之前由仲裁器 126 产生。

在框 208 中，当媒体设备 118 准备好接收流 152 的一个或多个数据块 158 时，媒体设备以产生中断事件 (例如中断信号 INT_5)。在框 210 中，时间标记电路 102 的控制器 136 可以确定是否给中断事件加时间标记。在一个实施方案中，控制器 136 可以确定被检测到的中断事件是否是所关心的控制器 136 已经被编程来对之加时间标记的事件。响应于确定给中断事件加时间标记，控制器 136 可以把该事件的时间标记 132 和事件标识符 142 储存在事件储存器 138 中 (框 212)。

响应于中断事件，在框 214 中，媒体设备 118 的设备驱动程序可以从时间标记电路 102 请求指示媒体设备 118 的处理速率的事件的时间标记 132。在一个实施方案中，设备驱动程序 110 可以给接口 140 提供这种事件 (例如中断信号和/或仲裁信号) 的事件标识符 142。在框 216 中，时间标记电路 102 基于接收到的事件标识符 142，可以从其事件储存器 138 中给设备驱动程序 110 提供时间标记。

在框 218 中，设备驱动程序 110 可以基于接收到的时间标记 132 来确定媒体设备 118 的处理速率，并且可以基于流 152 的 PCR 标记 160 来确定流 152 的 PCR。在一个实施方案中，设备驱动程序 110 可以基于接收到的时间标记 132 以及一个或多个先前接收到的时间标记 132 来确定处理速率。类似地，设备驱动程序 110 可以基于 PCR 标记 160 以及一个/或多个先前接收到的 PCR 标记来确定 PCR。例如，设备驱动程序 110 可以确定当前时间标记 132 和先前接收到的时间标记 132 之间的差，并基于所获得的差来更新所确定的处理速率。类似地，设备驱动程序 110 可以确定当前 PCR 标记 160 和先前接收到的 PCR

标记 160 之间的差，并基于所获得差来更新所确定的 PCR。

在框 220 中，设备驱动程序 110 可以基于所确定的处理速率和 PCR 来调整媒体设备 118 的处理速率。在一个实施方案中，设备驱动程序 110 可以调整参考时钟 128 的频率和/或配置媒体设备 118，以便相对于参考时钟 128 的频率来调整媒体设备 118 的处理速率。在另一个实施方案中，设备驱动器 110 和/或应用程序 108 可以对流 152 的一个或多个数据块 158 重新采样，以便将重新采样的数据块 158 的 PCR 与媒体设备 118 的处理速率基本上匹配。例如，如果媒体设备 118 的处理速率比流 152 的 PCR 快，则设备驱动程序 110 和/或应用程序 108 可以对一个或多个数据块 158 增加采样率 (upsample)。类似地，如果媒体设备 118 的处理速率比流 152 的 PCR 慢，则设备驱动程序 110 和/或应用程序 108 可以对一个或多个数据块 158 降低采样率 (downsample)。

在框 222 中，设备驱动程序 110 可以使芯片组 114 和/或媒体设备 118 从存储器 116 转移数据块 158。在一个实施方案中，设备驱动程序 110 可以使芯片组 114 或媒体设备 118 的 DMA (直接存储器访问) 引擎将数据块 158 从存储器 116 转移到媒体设备 118 供处理。在框 224 中，芯片组 114 和/或媒体设备 118 可以为媒体设备 118 请求共享总线 124 的所有权，并且仲裁器 126 224 可以准许请求者 114、118 对共享总线 124 的所有权。在框 226 中，时间标记电路 102 的控制器 136 可以确定是否对准许事件加时间标记。在一个实施方案中，控制器 136 可以确定被检测到的准许事件是否是所关心的控制器 136 已经被编程来对之加时间标记的事件。响应于确定给准许事件加时间标记，控制器 136 可以将该事件的时间标记 132 和事件标识符 142 储存在事件寄存器 138 中 (框 228)。

在框 230 中，媒体设备 118 可以接收数据块 158，并且可以以被参考时钟 128 控制的处理速率来处理数据块 158。具体来说，媒体设备 118 可以从数据块 158 产生音频样本和/或视频帧，并且可以以参考时钟 128 规定的速率来回放所述音频样本和/或视频帧。在框 232 中，媒体设备 118 可以确定其是否已经完成流 152 的处理。如果媒体设备 118 确定处理更多的流 152 的数据块 158，则媒体设备 118 可以返回框 208，以便产生中断信号，所述中断信号指示媒体设备 118 准备好接收额外的数据块 158。否则，媒体设备 118 可以停止流 152 的处理。

虽然已经参考示例性的实施方案描述了本发明的某些特征，但是本说明书并非是要以限制的意义来解释。示例性实施方案的各种修改以及本发明的其他实施方案对本领域技术人员来说是清晰的，认为它们被视为落入了本发明的精神和范围内。

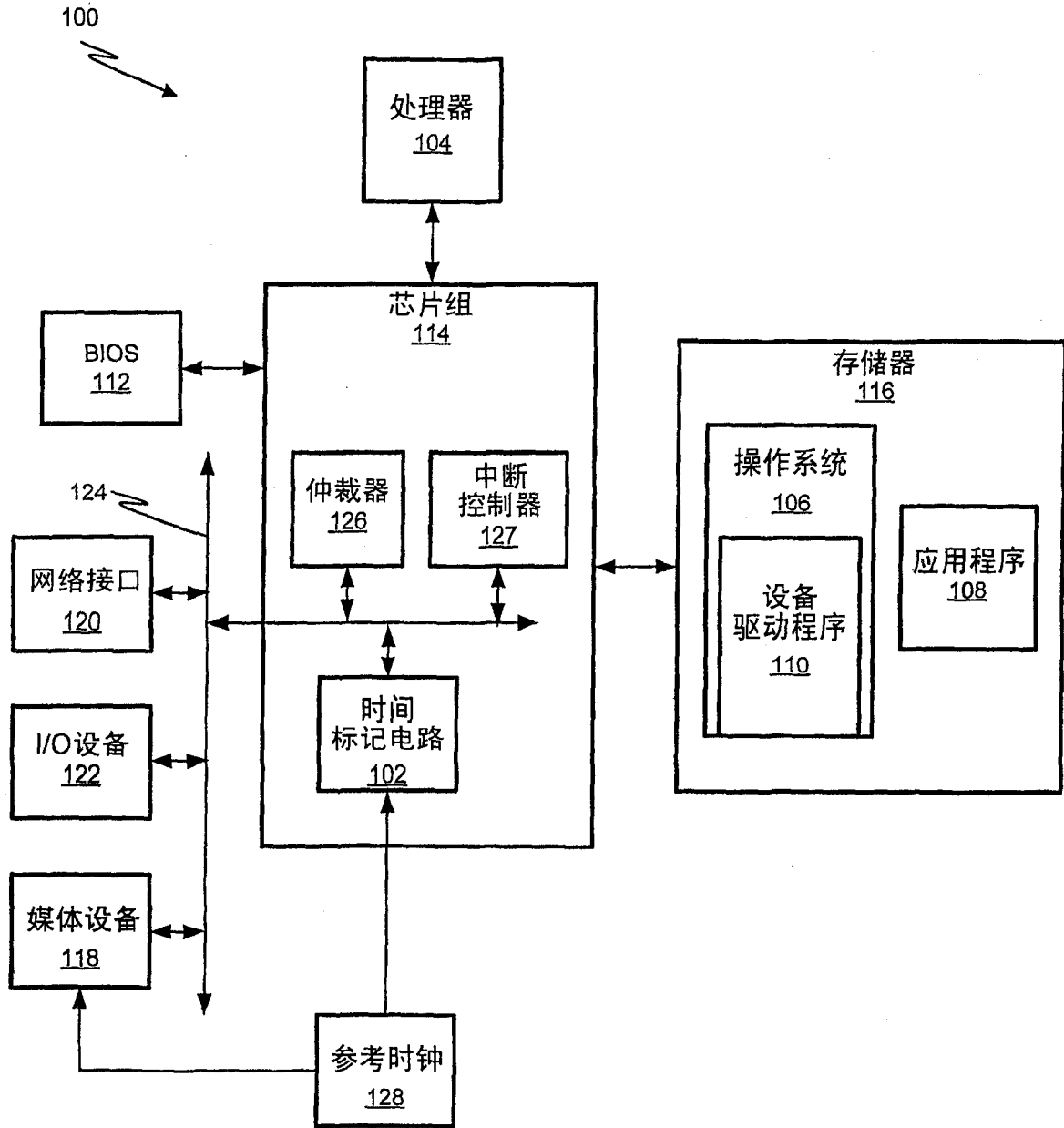


图 1

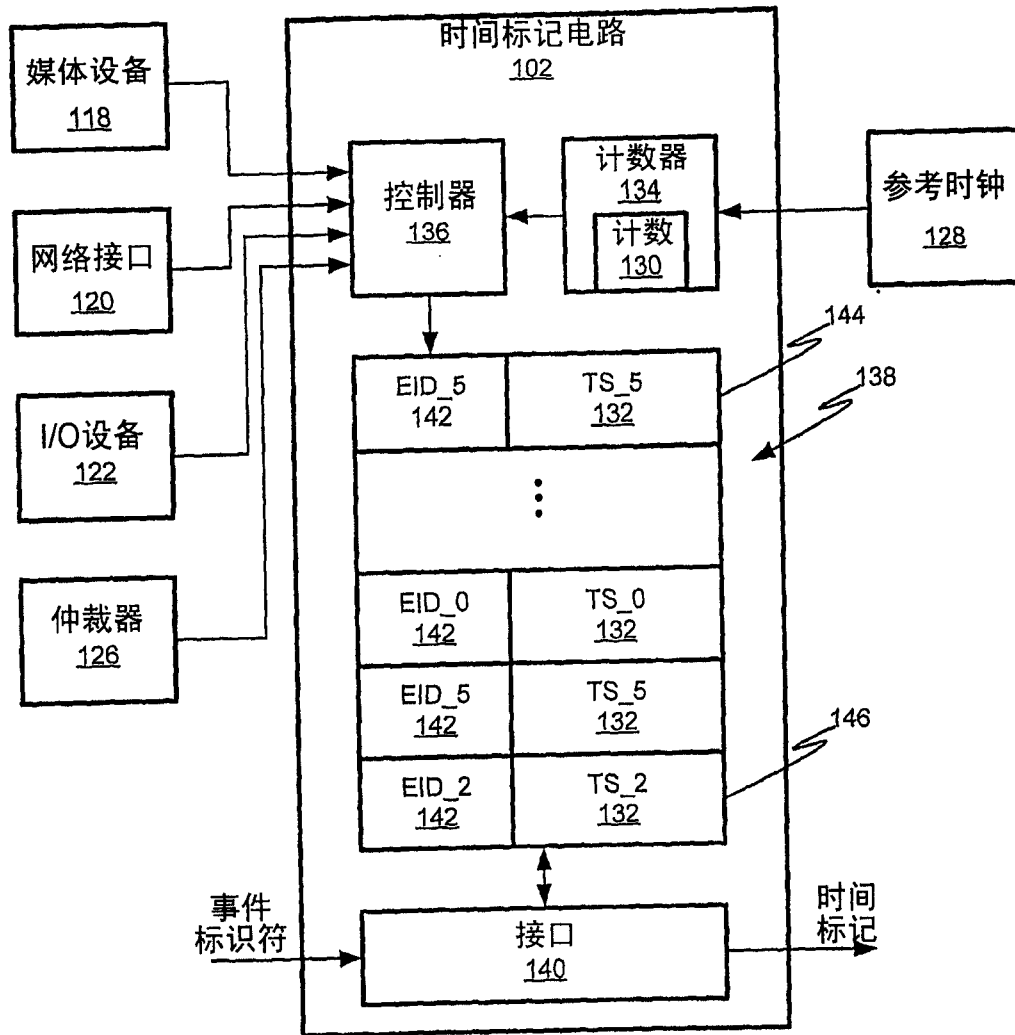


图 2

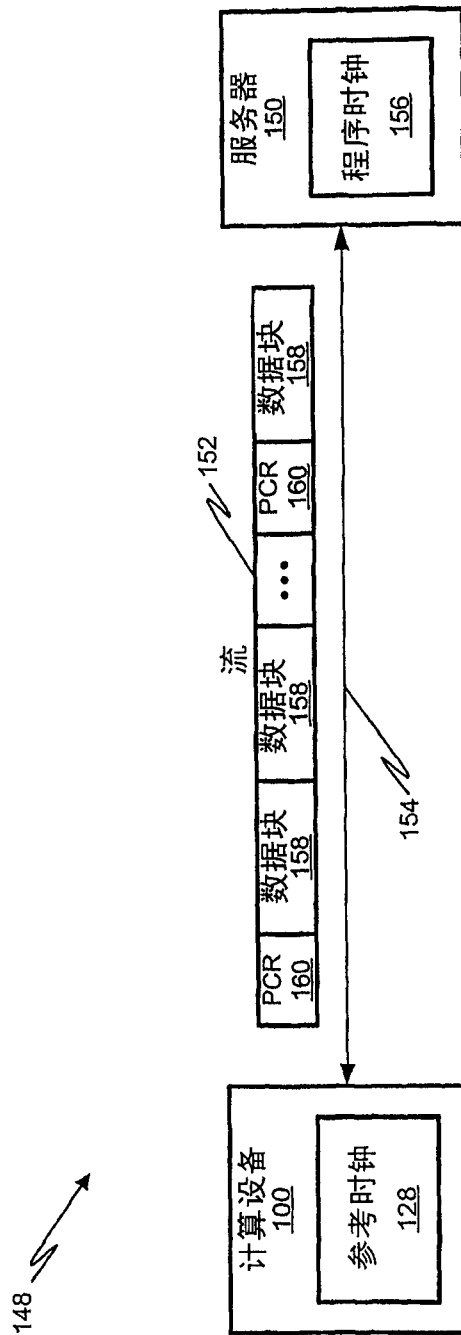


图 3

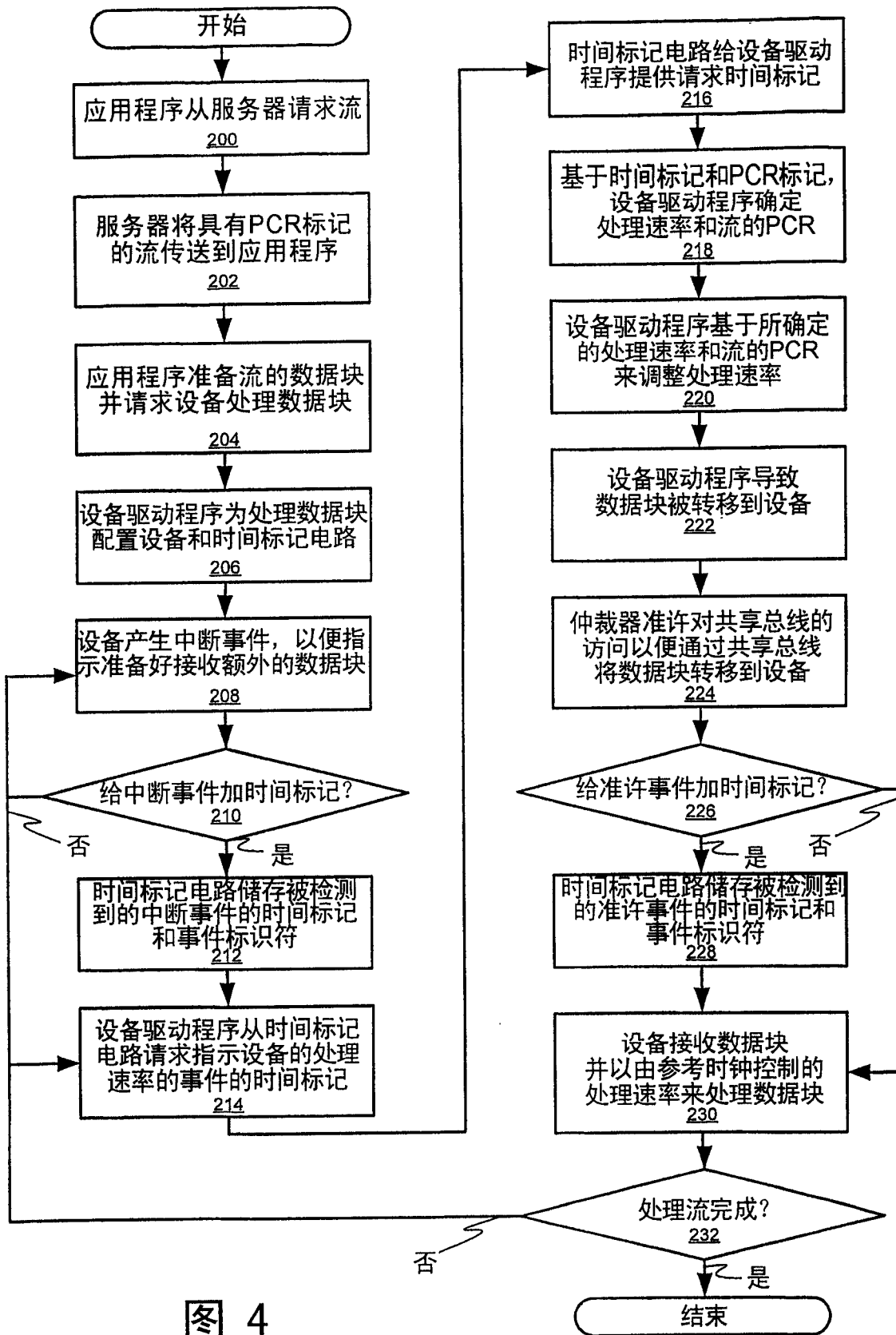


图 4