

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7213244号
(P7213244)

(45)発行日 令和5年1月26日(2023.1.26)

(24)登録日 令和5年1月18日(2023.1.18)

(51)国際特許分類

F I

H 0 4 B 7/0417(2017.01)

H 0 4 B 7/0417 1 0 0

H 0 3 M 13/13 (2006.01)

H 0 3 M 13/13

請求項の数 7 (全21頁)

(21)出願番号	特願2020-526872(P2020-526872)	(73)特許権者	511151662 中興通訊股 ぶん 有限公司 ZTE CORPORATION 中華人民共和国広東省深 せん 市南山 区高新技术産業園科技南路中興通訊大厦 ZTE Plaza, Keji Road South, Hi-Tech Industrial Park, Nanshan Shenzhen, Guangdong 518057 China
(86)(22)出願日	平成30年11月16日(2018.11.16)	(74)代理人	110001195 弁理士法人深見特許事務所
(65)公表番号	特表2021-503784(P2021-503784 A)	(72)発明者	陳 夢 竹 中華人民共和国広東省深 せん 市南山 区高新技术産業園科技南路中興通訊大厦 最終頁に続く
(43)公表日	令和3年2月12日(2021.2.12)		
(86)国際出願番号	PCT/CN2018/116015		
(87)国際公開番号	WO2019/096271		
(87)国際公開日	令和1年5月23日(2019.5.23)		
審査請求日	令和3年6月24日(2021.6.24)		
(31)優先権主張番号	201711149064.8		
(32)優先日	平成29年11月17日(2017.11.17)		
(33)優先権主張国・地域又は機関	中国(CN)		

(54)【発明の名称】 チャネル状態情報を符号化するための方法および装置、記憶媒体およびプロセッサ

(57)【特許請求の範囲】

【請求項1】

チャネル状態情報 C S I を符号化するための方法であって、
位置インデックスセット内のインデックスに従って、前記 C S I とパリティチェックビットとをマッピングすることを含み、
前記 C S I は、第1種類の情報ビットと、第2種類の情報ビットと、第3種類の情報ビットとを含み、
前記第1種類の情報ビットは、C S I - R S リソースインジケータ C R I およびランクインジケータ R I を含み、前記第2種類の情報ビットは、パディングビットであり、前記第3種類の情報ビットは、プリコーディング行列インジケータ P M I およびチャネル品質インジケータ C Q I のうちの少なくとも1つを含み、
前記第1種類の情報ビットの前記 C R I と前記 R I との位置関係として、前記 C R I の位置は、前記 R I の位置の前であり、
前記第3種類の情報ビットの前記 P M I と前記 C Q I との位置関係として、前記 P M I の位置は、前記 C Q I の位置の前であり、
前記マッピングすることは、位置インデックスの小さい値から大きい値の順に従って、前記第1種類の情報ビット、前記第2種類の情報ビット、前記第3種類の情報ビットおよび前記パリティチェックビットを前記位置インデックスセットに配置することを含み、
マッピングされた前記 C S I および前記パリティチェックビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得ることを含む、方法。

10

20

【請求項 2】

前記第 1 種類の情報ビットのインデックスは、最初に確定され、

前記第 1 種類の位置インデックスは、前記位置インデックスセット内のインデックスのうち、最小のインデックス番号且つ前記第 1 種類の情報ビットと同じ数を有するインデックスである、請求項 1 に記載の方法。

【請求項 3】

前記第 1 種類の情報ビットによって確定された前記第 1 種類の位置インデックスを除く前記位置インデックスセット内のインデックスから、前記第 2 種類の情報ビット、前記第 3 種類の情報ビットおよび前記パリティチェックビットの前記位置インデックスセットにおけるインデックスを確定することは、

前記位置インデックスセット内のインデックスのうち、前記パリティチェックビットと同じ数且つ最大のインデックス番号を有するインデックスを前記パリティチェックビットのインデックスとして確定すること、および、

前記位置インデックスの値の配列、並びに前記第 2 種類の情報ビットおよび前記第 3 種類の情報ビットの各々の数に従って、前記位置インデックスセット内の未確定インデックスから、前記第 2 種類の情報ビットのインデックスおよび前記第 3 種類の情報ビットのインデックスを順に確定することを含む、請求項 2 に記載の方法。

【請求項 4】

チャンネル状態情報 C S I を符号化するための装置であって、

位置インデックスセット内のインデックスに従って、前記 C S I とパリティチェックビットとをマッピングするように構成されたマッピングモジュールを備え、

前記 C S I は、第 1 種類の情報ビット、第 2 種類の情報ビットおよび第 3 種類の情報ビットを含み、

前記第 1 種類の情報ビットは、C S I - R S リソースインジケータ C R I およびランクインジケータ R I を含み、前記第 2 種類の情報ビットは、パディングビットであり、前記第 3 種類の情報ビットは、プリコーディング行列インジケータ P M Iおよびチャンネル品質インジケータ C Q Iのうちの少なくとも 1 つを含み、

前記第 1 種類の情報ビットの前記 C R I と前記 R I との位置関係として、前記 C R I の位置は、前記 R I の位置の前であり、

前記第 3 種類の情報ビットの前記 P M I と前記 C Q I との位置関係として、前記 P M I の位置は、前記 C Q I の位置の前であり、

前記マッピングすることは、位置インデックスの小さい値から大きい値の順に従って、前記第 1 種類の情報ビット、前記第 2 種類の情報ビット、前記第 3 種類の情報ビットおよび前記パリティチェックビットを前記位置インデックスセットに配置することを含み、

マッピングされた前記 C S I および前記パリティチェックビットに対してポラー符号化を実行することによって、符号化後のビット列を得るように構成された符号化モジュールを備える、装置。

【請求項 5】

前記マッピングモジュールは、前記第 1 種類の情報ビットのインデックスを最初に確定するように構成され、

前記第 1 種類の位置インデックスは、前記位置インデックスセット内のインデックスのうち、最小のインデックス番号且つ前記第 1 種類の情報ビットと同じ数を有するインデックスである、請求項 4 に記載の装置。

【請求項 6】

前記第 1 種類の情報ビットによって確定された前記第 1 種類の位置インデックスを除く前記位置インデックスセット内のインデックスから、前記第 2 種類の情報ビット、前記第 3 種類の情報ビットおよび前記パリティチェックビットの前記位置インデックスセットにおけるインデックスを確定することは、

前記位置インデックスセット内のインデックスのうち、前記パリティチェックビットと同じ数且つ最大のインデックス番号を有するインデックスを前記パリティチェックビット

10

20

30

40

50

のインデックスとして確定すること、および、

前記位置インデックスの値の配列、並びに前記第2種類の情報ビットおよび前記第3種類の情報ビットの各々の数に従って、前記位置インデックスセット内の未確定インデックスから、前記第2種類の情報ビットのインデックスおよび前記第3種類の情報ビットのインデックスを順に確定することを含む、請求項5に記載の装置。

【請求項7】

記憶媒体と、

プロセッサとを備え、

前記記憶媒体は、プログラムを記憶し、

前記プロセッサは、プログラムを実行するように構成され、

前記プログラムは、実行されると、請求項1から3のいずれか一項に記載の方法を実行する、装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、通信分野に関し、具体的には、チャネル状態情報(CSI)を符号化するための方法および装置、記憶媒体およびプロセッサに関する。

【背景技術】

【0002】

5G NR(New Radio、新無線)において、チャネルの制御は、ポーラー符号(polar code)符号化方法を使用する。ポーラー符号の符号化は、 $x = u \times G$ で示される。式中、 u は、情報ビットおよびパリティチェックビットを表し、 x は、符号化後のビット列を表し、 G は、ポーラー符号の生成行列(Generator Matrix)を表す。生成行列 G の次元は、 $N \times N$ であり、 N は、2のべき乗である。ポーラー符号の場合、異なる入力ビットインデックス(bit index、 $0 \sim N - 1$)の信頼度(reliability)およびBER(Bit Error Ratio、ビット誤り率)が異なる。ポーラー符号の性能を向上させるために、一般的に、ポーラー符号の入力ビット列を信頼度が高いインデックス位置またはBERが小さいインデックス位置にマッピングする必要がある。

【発明の概要】

【発明が解決しようとする課題】

【0003】

5G NR(New Radio、新無線)において、一部のCSI(Channel State Information、チャネル状態情報)のリポート(Reporting)は、共同符号化(Joint Coding)メカニズムを使用する。すなわち、異なる内容の情報(例えば、CRI(CSI-RS Resource Index、CSIリソースインデックス)、RI(Rank Indicator、ランクインジケータ)、PMI(Precoding Matrix Indicator、プリコーディング行列インジケータ)およびCQI(Channel Quality Indicator、チャネル品質インジケータ))を共に符号化する。しかしながら、異なる状況においてCSI情報の長さが異なるため、ブラインド検出(blind detection)を減少(回避)するため、異なる状況において、CSI情報を同様の長さにパディング(padding)する。異なる状況におけるパディングビット(padding bits)の長さおよび各種の情報の内容を確定するために、またはCSIリポートの全体的な性能を向上させるために、CSIリポートにおける各種の情報の位置を合理的に配列する必要がある。関連技術において、CSIリポートにおける各種の情報の位置を合理的に配列する方法はまだ存在していない。

【0004】

上述した関連技術の課題に対し、現在では、有効な解決手段は存在していない。

発明の内容

本開示の実施形態は、チャネル状態情報(CSI)を符号化するための方法および装置、記憶媒体およびプロセッサを提供し、少なくともCSIリポートにおける各種の情報の位置を合理的に配列することができないという関連技術の課題を解決する。

10

20

30

40

50

【課題を解決するための手段】

【0005】

本開示の一実施形態は、C S Iを符号化するための方法を提供する。この方法は、位置インデックスセット内のインデックスに従って、C S Iと第4種類の情報ビットとを配列することを含み、C S Iは、第1種類の情報ビットと、第2種類の情報ビットと、第3種類の情報ビットとを含み、配列の方法は、第1種類の情報ビットを位置インデックスセット内の第1種類の位置インデックスに配置し、第1種類の情報ビットによって確定された第1種類の位置インデックスを除く位置インデックスセット内のインデックスから、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、または配列の方法は、第4種類の情報ビットを位置インデックスセット内の第4種類の位置インデックスに配置し、第4種類の情報ビットによって確定された第4種類の位置インデックスを除く位置インデックスセット内のインデックスから、第1種類の情報ビット、第2種類の情報ビットおよび第3種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、配列されたC S Iおよび第4種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得ることを含む。

10

【0006】

本開示の別の実施形態は、C S Iを符号化するための装置を提供する。この装置は、位置インデックスセット内のインデックスに従って、C S Iと第4種類の情報ビットとを配列するように構成された配列モジュールを含み、C S Iは、第1種類の情報ビット、第2種類の情報ビットおよび第3種類の情報ビットを含み、配列の方法は、第1種類の情報ビットを位置インデックスセット内の第1種類の位置インデックスに配置し、第1種類の情報ビットによって確定された第1種類の位置インデックスを除く位置インデックスセット内のインデックスから、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、または配列の方法は、第4種類の情報ビットを位置インデックスセット内の第4種類の位置インデックスに配置し、第4種類の情報ビットによって確定された第4種類の位置インデックスを除く位置インデックスセット内のインデックスから、第1種類の情報ビット、第2種類の情報ビットおよび第3種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、配列されたC S Iおよび第4種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得るように構成された符号化モジュールを含む。

20

30

【0007】

本開示の別の実施形態は、さらに記憶媒体を提供する。記憶媒体は、記憶されたプログラムを含み、このプログラムは、実行されると、上記のC S Iを符号化するための方法を実行する。

【0008】

本開示のさらに別の実施形態は、さらにプロセッサを提供する。プロセッサは、プログラムを実行するように構成される。このプログラムは、実行されると、上記のC S Iを符号化するための方法を実行する。

【0009】

40

本開示のさらに別の実施形態は、さらに通信装置を提供する。この通信装置は、C S Iおよび第4種類の情報ビットを記憶するように構成されたメモリと、C S Iおよび第4種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得るように構成されたポラー符号エンコーダとを含み、C S Iは、第1種類の情報ビットと、第2種類の情報ビットと、第3種類の情報ビットとを含み、C S Iと第4種類の情報ビットは、以下のように配列され、すなわち、第1種類の情報ビット、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットは、ポラー符号の位置インデックスの値の順序または位置インデックスの信頼度の順序に従って、順に配列される。

【0010】

50

本開示のさらに別の実施形態は、さらに通信装置を提供する。この通信装置は、C S I および第 4 種類の情報ビットに対してポーラー符号符号化を実行することによって、符号化後のビット列を得るように構成されたポーラー符号エンコーダと、ポーラー符号を復号するように構成されたポーラー符号デコーダとを含み、C S I および第 4 種類の情報ビットに対してポーラー符号符号化を実行することによって、符号化後のビット列を得るように構成されたポーラー符号エンコーダとを含み、C S I は、第 1 種類の情報ビットと、第 2 種類の情報ビットと、第 3 種類の情報ビットとを含み、C S I と第 4 種類の情報ビットは、以下のように配列され、すなわち、第 1 種類の情報ビット、第 2 種類の情報ビット、第 3 種類の情報ビットおよび第 4 種類の情報ビットは、ポーラー符号の位置インデックスの値の順序または位置インデックスの信頼度の順序に従って、順に配列される。

10

【 0 0 1 1 】

本開示によれば、C S I における第 1 種類の情報ビットを位置インデックスセット内の第 1 種類の位置インデックスに配置し、第 1 種類の情報ビットによって確定された第 1 種類の位置インデックスを除く位置インデックスセット内のインデックスから、第 2 種類の情報ビット、第 3 種類の情報ビットおよび第 4 種類の情報ビットの位置インデックスセットにおけるインデックスを確定するか、または、第 4 種類の情報ビットを位置インデックスセット内の第 4 種類の位置インデックスに配置し、第 4 種類の情報ビットによって確定された第 4 種類の位置インデックスを除く位置インデックスセット内のインデックスから、C S I に含まれた第 1 種類の情報ビット、第 2 種類の情報ビットおよび第 3 種類の情報ビットの位置インデックスセットにおけるインデックスを確定する。したがって、上記の方法は、C S I リポートにおいて共同符号化される各々の情報ビットのインデックスを確定することによって、C S I リポートの B L E R 性能を向上させ、C S I リポートにおける各々の情報の位置を合理的に配列することができないという関連技術の課題を解決する。

20

【 0 0 1 2 】

本開示の図面は、本開示のさらなる理解を提供するために使用され、本願の一部を構成する。本開示の例示的な実施形態およびその説明は、本開示を説明するために使用され、本開示を不当に限定するものではない。

【図面の簡単な説明】

【 0 0 1 3 】

【図 1】本開示の一実施形態に従って、チャネル状態情報 (C S I) を符号化するための方法を実行する装置のハードウェア構成を示すブロック図である。

30

【図 2】本開示の一実施形態に従って、C S I 符号化を示すフローチャートである。

【図 3 (a)】本開示の一実施形態に従って、インデックスと B E R との関係シミュレーションを示す概略図である。

【図 3 (b)】本開示の一実施形態に従って、性能シミュレーションを示す概略図である。

【図 4】本開示の一実施形態に従って、C S I を符号化するための装置の構成を示すブロック図である。

【図 5】本開示の一実施形態に従って、通信装置の構造を示すブロック図である。

【図 6】本開示の一実施形態に従って、他の通信装置の構造を示すブロック図である。

【発明を実施するための形態】

40

【 0 0 1 4 】

実施形態の説明

以下、図面を参照しながら、実施形態を併用して本開示を詳細に説明する。なお、本願における全ての実施形態および実施形態に記載の特徴は、矛盾しない限り、互いに組み合わせることができる。

【 0 0 1 5 】

なお、本開示の明細書、特許請求の範囲および添付の図面に記載の「第 1」、「第 2」などの用語は、類似の対象を区別することに使用され、特定の順番または順序を表すものではない。

【 0 0 1 6 】

50

実施形態 1

本開示の実施形態 1 によって提供された方法は、装置、コンピュータ端末または類似の演算装置に実行することができる。装置に実行する例として、図 1 は、本開示の一実施形態に従って、チャンネル状態情報 (CSI) を符号化するための方法を実行する装置のハードウェア構成を示すブロック図である。図 1 に示すように、装置 10 は、1 つ以上 (図示では 1 つのみ) のプロセッサ 102 (プロセッサ 102 は、マイクロプロセッサ MCU またはフィールドプログラマブルゲートアレイ FPGA などの処理装置を含むことができるがこれらに限定されない) と、データを記憶するためのメモリ 104 と、通信を行うための伝送装置 106 とを含むことができる。当業者であれば理解できるように、図 1 に示す構造は、例示のみであり、上述した電子装置の構造を限定するものではない。例えば、装置 10 は、図 1 に示されたものよりも多いまたは少ない構成要素を含んでもよく、図 1 に示されたものと異なる構成を含んでもよい。

10

【0017】

メモリ 104 は、アプリケーションのソフトウェアプログラムおよびモジュール、例えば、本開示の CSI を符号化するための方法に対応するプログラム指令 / モジュールを記憶するように構成されている。プロセッサ 102 は、メモリ 104 に記憶されたソフトウェアプログラムおよびモジュールを実行することによって、各種の機能アプリケーションおよびデータ処理を実行し、すなわち、上述した方法を実現する。メモリ 104 は、高速ランダムアクセスメモリを含んでもよく、不揮発性メモリ、例えば、1 つ以上の磁気記憶装置、フラッシュメモリ、または他の不揮発性ソリッドステートメモリを含んでもよい。いくつかの例において、メモリ 104 は、プロセッサ 102 に対してリモートに配置されたメモリをさらに含むことができる。これらのリモートメモリは、ネットワークを介して装置 10 に接続することができる。上述したネットワークの例は、インターネット、企業内部ネットワーク、ローカルエリアネットワーク、移動通信ネットワークおよびその組み合わせを含むがこれらに限定されない。

20

【0018】

伝送装置 106 は、ネットワークを介して、データを受信または送信するように構成されている。上述したネットワークの具体例として、装置 10 の通信プロバイダによって提供される無線ネットワークを含むことができる。一例において、伝送装置 106 は、ネットワークインターフェイスコントローラ (NIC) を含み、ネットワークインターフェイスコントローラは、基地局を介して、他のネットワーク装置に接続され、インターネットと通信することができる。一例において、伝送装置 106 は、無線でインターネットと通信するように構成された無線周波数 (RF) モジュールであってもよい。

30

【0019】

本実施形態は、上述した装置上で実行される CSI を符号化するための方法を提供する。図 2 は、本開示の一実施形態に従って、CSI を符号化するフローチャートを示す。図 2 に示すように、このフローは、以下のステップを含み、具体的には、

位置インデックスセット内のインデックスに従って、CSI と第 4 種類の情報ビットとを配列するステップ S202 を含み、CSI は、第 1 種類の情報ビットと、第 2 種類の情報ビットと、第 3 種類の情報ビットとを含み、配列の方法は、第 1 種類の情報ビットを位置インデックスセット内の第 1 種類の位置インデックスに配置し、第 1 種類の情報ビットによって確定された第 1 種類の位置インデックスを除く位置インデックスセット内のインデックスから、第 2 種類の情報ビット、第 3 種類の情報ビットおよび第 4 種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、または配列の方法は、第 4 種類の情報ビットを位置インデックスセット内の第 4 種類の位置インデックスに配置し、第 4 種類の情報ビットによって確定された第 4 種類の位置インデックスを除く位置インデックスセット内のインデックスから、第 1 種類の情報ビット、第 2 種類の情報ビットおよび第 3 種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、

40

配列された CSI および第 4 種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得るステップ S204 を含む。

50

【 0 0 2 0 】

上述したステップ S 2 0 2 およびステップ S 2 0 4 により、C S I における各種類の情報ビットを位置インデックスセットに配列することができ、具体的には、C S I における第 1 種類の情報ビットを位置インデックスセット内の第 1 種類の位置インデックスに配置し、第 1 種類の情報ビットによって確定された第 1 種類の位置インデックスを除く位置インデックスセット内のインデックスから、第 2 種類の情報ビット、第 3 種類の情報ビットおよび第 4 種類の情報ビットの位置インデックスセットにおけるインデックスを確定することができ、または、第 4 種類の情報ビットを位置インデックスセット内の第 4 種類の位置インデックスに配置し、第 4 種類の情報ビットによって確定された第 4 種類の位置インデックスを除く位置インデックスセット内のインデックスから、第 1 種類の情報ビット、第 2 種類の情報ビットおよび第 3 種類の情報ビットの位置インデックスセットにおけるインデックスを確定することができる。

10

【 0 0 2 1 】

なお、ポーラー符号の場合、異なる入力ビットインデックス (bit index、 $0 \sim N - 1$) の信頼度 (reliability) および B E R (Bit Error Ratio、ビット誤り率) が異なる。ポーラー符号の性能を向上させるために、一般的に、ポーラー符号の入力ビット列を信頼度が高いインデックス位置または B E R が小さいインデックス位置にマッピングする必要がある。C S I を符号化することは、C S I および C S I を符号化することによって得られたパリティチェックビットを信頼度が高いインデックス位置または B E R が小さいインデックス位置にマッピングすることである。この場合、信頼度は、密度進化またはガウス近似によって計算することができ、または予め定義されたシーケンスにおけるインデックスの位置から得ることができる。B E R は、コンピュータシミュレーションによって得ることができる。具体的には、図 3 (a) は、インデックスと B E R とのシミュレーション関係を示す。

20

【 0 0 2 2 】

異なる状況において C S I 情報の長さが異なるため、ブラインド検出 (blind detection) を減少 (回避) するため、異なる状況において、C S I 情報を同様の長さにパディング (padding) する。しかしながら、C S I リポートにおいて、P M I および C Q I の長さが R I に関連するため、R I (および C R I) (L T E において C R I および R I が共同符号化される) を特定の位置に配置すると、最初に R I を確定することができ、これによって、パディングビットの長さおよび他の情報の内容を確定することができる。一方、パリティチェックビットの長さが C S I の長さに関連するため、C S I リポートにおいて、パリティチェック情報を特定の位置に配置した後、R I を他の特定の位置に配置すると、ポーラー符号を復号した後、R I を容易に確定することができ、これによって、パディングビットの長さおよび他の情報の内容を確定することができる。さらに、パディングビットの長さおよび位置を確定した後、復号過程においてパディングビットを既知のビット (または、凍結ビット) として用いて、復号性能を向上させることができる。図 3 (b) は、異なる凍結ビットに関連する性能曲線である。

30

【 0 0 2 3 】

したがって、上述した方法は、共同符号化を用いて C S I リポートにおける各種情報ビットのインデックスを確定することができ、C S I リポートの B L E R 性能を向上させ、これによって、C S I リポートにおける各種情報の位置を合理的に配置できないという関連技術の課題を解決することができる。

40

【 0 0 2 4 】

本実施形態の具体的な実施例において、本実施形態に係る第 1 種類の情報ビットは、C R I および R I のうちの少なくとも 1 つを含む。

【 0 0 2 5 】

また、本実施形態に係る第 1 種類の情報ビットは、第 1 符号化方法に従って C R I を符号化することによって得られたビット列と、第 1 符号化方法に従って R I を符号化することによって得られたビット列と、第 1 符号化方法に従って C R I および R I を符号化する

50

ことによって得られたビット列とのうちの少なくとも1つを含むことができる。

【0026】

なお、C S I 情報において、C R I が R I のビット数に影響を与える可能性があり、R I が P M I のビット数に影響を与える可能性があり、R I および P M I が C Q I のビット数に影響を与える可能性があるため、C S I を符号化する前に、まず、第1符号化方法を用いて C R I および R I (すなわち、第1種類のビット情報) を符号化し、その後、符号化されたビット列および C S I における他の情報に対してポラー符号化を実行することによって、C R I および R I の性能を向上させることができる。

【0027】

例えば、C R I および R I が各々3ビットである場合、第1種類の情報ビットの長さは、6ビットである。第1符号化方法を用いて、6ビットの第1種類の情報ビットを7ビットまたは9ビットまたは12ビットに符号化する。

【0028】

例えば、第1符号化方法を用いて、Kビットの第1種類の情報ビットを長さが $\text{floor}(K/R)$ または $\text{ceil}(K/R)$ ビットに符号化する。Rは、符号化率を表し且つ $0 < R < 1$ であり、 $\text{floor}(\cdot)$ は、端数を最も近い整数に切り下げる演算子を表し、 $\text{ceil}(\cdot)$ は、端数を最も近い整数に切り上げる演算子を表す。

【0029】

第1符号化方法は、リードマラー符号化 (Reed-Muller encoding)、パリティチェック符号 (parity check codes)、巡回冗長検査符号化 (cyclic redundancy check encoding)、B C H 符号化 (BCH encoding)、ハミング符号化 (Hamming code encoding)、畳み込み符号化 (convolutional encoding)、生成行列符号化 (generator matrix encoding)、ターボ符号化 (Turbo encoding)、低密度パリティチェック符号化 (low density parity check encoding)、またはハッシュ符号化 (Hash encoding) であってもよい。

【0030】

本実施形態の好ましい実施例において、本実施形態に係る第2種類の情報ビットは、パディングビットである。第3種類の情報ビットは、プリコーディング行列インジケータ (P M I) およびチャネル品質インジケータ (C Q I) のうちの少なくとも1つを含む。第4種類の情報ビットは、パリティチェックビットである。

【0031】

上述した好ましい実施例における C S I の具体的な情報ビットに基づき、本実施形態に係る第4種類の情報ビットは、第2符号化方法に従って、第1種類の情報ビット、第2種類の情報ビットおよび第3種類の情報ビットのうちの少なくとも1つの情報ビットを符号化することによって得られる。

【0032】

なお、第1符号化方法または第2符号化方法は、リードマラー符号化、パリティチェック符号、巡回冗長検査符号化、B C H 符号化、ハミング符号化、畳み込み符号化、生成行列符号化、ターボ符号化、低密度パリティチェック符号化、およびハッシュ符号化のうちの少なくとも1つを含む。

【0033】

本実施形態において上述したステップ S 2 0 2 の配列の方法は、ポラー符号の位置インデックスの値の順序またはインデックスの信頼度の順序に従って、第1種類の情報ビット、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットを順に配列する。

【0034】

本実施形態において上述したステップ S 2 0 2 の配列方法において、第1種類の情報ビットのインデックスが最初に確定される場合、本実施形態に係る第1種類の位置インデックスは、最小のインデックス番号且つ第1種類の情報ビットと同じ数を有するインデックスである。

10

20

30

40

50

【 0 0 3 5 】

なお、図 3 (a) のコンピュータシミュレーション結果に基づき、番号が小さい位置インデックスを有するビットが小さい B E R を有するため、第 1 種類のビット情報 (C R I および R I) を番号が最も小さいインデックスに配置することによって、C S I リポートの性能を向上させることができる。

【 0 0 3 6 】

上述した第 1 種類の位置インデックスに基づき、本実施形態のステップ S 2 0 2 の位置インデックスセットから第 1 種類の情報ビットによって確定された第 1 種類の位置インデックスを除くインデックスから、第 2 種類の情報ビット、第 3 種類の情報ビットおよび第 4 種類の情報ビットの位置インデックスセットにおけるインデックスを確定することは、
以下のステップを含み具体的には、

10

ステップ S 2 0 2 - 1 : 位置インデックスセット内のインデックスのうち、第 4 種類の情報ビットと同じ数且つ最大のインデックス番号を有するインデックスを第 4 種類の情報ビットのインデックスとして確定すること、および、

ステップ S 2 0 2 - 2 : 位置インデックスの値の配列、並びに第 2 種類の情報ビットおよび第 3 種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第 2 種類の情報ビットのインデックスおよび第 3 種類の情報ビットのインデックスを順に確定し、または、位置インデックスセットの未確定インデックスから、第 3 種類の情報ビットのインデックスおよび第 2 種類の情報ビットのインデックスを順に確定すること、または、位置インデックスの信頼度の順序並びに第 2 種類の情報ビットおよび第 3 種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第 2 種類の情報ビットのインデックスおよび第 3 種類の情報ビットのインデックスを順に確定し、または、位置インデックスセット内の未確定インデックスから、第 3 種類の情報ビットのインデックスおよび第 2 種類の情報ビットのインデックスを順に確定することを含む。

20

【 0 0 3 7 】

上述した第 1 種類の位置インデックスに基づき、本実施形態のステップ S 2 0 2 の位置インデックスセットから第 1 種類の情報ビットによって確定された第 1 種類の位置インデックスを除くインデックスから、第 2 種類の情報ビット、第 3 種類の情報ビットおよび第 4 種類の情報ビットの位置インデックスセットにおけるインデックスを確定することは、
以下のステップを含み具体的には、

30

ステップ S 2 0 2 - 3 : 第 1 種類の情報ビットによって確定された第 1 種類の位置インデックスを除く位置インデックスセット内のインデックスのうち、第 2 種類の情報ビットと同じ数且つ最も低い信頼度を有するインデックスを第 2 種類の情報ビットのインデックスとして確定すること、および、

ステップ S 2 0 2 - 4 : 位置インデックスの値の配列、並びに第 3 種類の情報ビットおよび第 4 種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第 3 種類の情報ビットおよび第 4 種類の情報ビットを順に確定し、または、位置インデックスセット内の未確定インデックスから、第 4 種類の情報ビットおよび第 3 種類の情報ビットを確定すること、または位置インデックスの信頼度の順序並びに第 3 種類の情報ビットおよび第 4 種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第 3 種類の情報ビットのインデックスおよび第 4 種類の情報ビットのインデックスを順に確定し、または、位置インデックスセット内の未確定インデックスから、第 4 種類の情報ビットおよび第 3 種類の情報ビットのインデックスを順に確定することを含む。

40

【 0 0 3 8 】

本実施形態の別の好ましい実施例において、第 1 種類の情報ビットのインデックスが最初に確定される場合、第 1 種類の位置インデックスは、位置インデックスセット内のインデックスのうち、最も高い信頼度且つ第 1 種類の情報ビットと同じ数を有するインデックスである。

50

【 0 0 3 9 】

なお、ポーラー符号自体の属性によって、高い信頼度の位置インデックスが小さいBERを有するため、第1種類のビット情報(CRIおよびRI)を信頼度が最も高い位置インデックスに配置することによって、CSIレポート性能を向上させることができる。

【 0 0 4 0 】

上述した第1種類の位置インデックスに基づき、本実施形態のステップS202の位置インデックスセットから第1種類の情報ビットによって確定された第1種類の位置インデックスを除くインデックスから、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットの位置インデックスセットにおけるインデックスを確定することは、以下のステップを含み具体的には、

10

ステップS202-5：第1種類の情報ビットによって確定された第1種類の位置インデックスを除く位置インデックスセットのインデックスのうち、第4種類の情報ビットと同じ数且つ最大のインデックス番号を有するインデックスを第4種類の情報ビットのインデックスとして確定すること、および、

ステップS202-6：位置インデックスの値の配列、並びに第2種類の情報ビットおよび第3種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第2種類の情報ビットのインデックスおよび第3種類の情報ビットのインデックスを順に確定し、または、位置インデックスセットの未確定インデックスから、第3種類の情報ビットのインデックスおよび第2種類の情報ビットのインデックスを順に確定すること、または、

20

ステップS202-7：位置インデックスの信頼度の順序並びに第2種類の情報ビットおよび第3種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第2種類の情報ビットのインデックスおよび第3種類の情報ビットのインデックスを順に確定し、または、位置インデックスセット内の未確定インデックスから、第3種類の情報ビットのインデックスおよび第2種類の情報ビットのインデックスを順に確定することを含む。

【 0 0 4 1 】

上述した第1種類の位置インデックスに基づき、本実施形態のステップS202の位置インデックスセットから第1種類の情報ビットによって確定された第1種類の位置インデックスを除くインデックスから、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットの位置インデックスセットにおけるインデックスを確定することは、以下のステップを含み具体的には、

30

ステップS202-8：第1種類の情報ビットによって確定された第1種類の位置インデックスを除く位置インデックスセット内のインデックスのうち、第2種類の情報ビットと同じ数且つ最も低い信頼度を有するインデックスを第2種類の情報ビットのインデックスとして確定すること、および、

ステップS202-9：位置インデックスの値の配列、並びに第3種類の情報ビットおよび第4種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第3種類の情報ビットのインデックスおよび第4種類の情報ビットのインデックスを順に確定し、または、位置インデックスセット内の未確定インデックスから、第4種類の情報ビットのインデックスおよび第3種類の情報ビットのインデックスを確定すること、または、位置インデックスの信頼度の順序並びに第3種類の情報ビットおよび第4種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第3種類の情報ビットのインデックスおよび第4種類の情報ビットのインデックスを順に確定し、または、位置インデックスセット内の未確定インデックスから、第4種類の情報ビットのインデックスおよび第3種類の情報ビットのインデックスを順に確定することを含む。

40

【 0 0 4 2 】

本実施形態の別の好ましい実施例において、第4種類の情報ビットのインデックスが最初に確定される場合、第4種類の位置インデックスは、位置インデックスセット内のイン

50

デックスのうち、最大のインデックス番号且つ第 4 種類の情報ビットと同じ数を有するインデックスである。

【 0 0 4 3 】

上述した第 4 種類の位置インデックスに基づき、本実施形態のステップ S 2 0 2 の位置インデックスセットから第 4 種類の情報ビットによって確定された第 4 種類の位置インデックスを除くインデックスから、第 1 種類の情報ビット、第 2 種類の情報ビットおよび第 3 種類の情報ビットの位置インデックスセットにおけるインデックスを確定することは、以下のステップを含み具体的には、

ステップ S 2 0 2 - 1 0 : 第 4 種類の情報ビットによって確定された第 4 種類の位置インデックスを除く位置インデックスセット内のインデックスのうち、第 1 種類の情報ビットと同じ数且つ最大のインデックス番号を有するインデックスを第 1 種類の情報ビットのインデックスとして確定すること、および、

10

ステップ S 2 0 2 - 1 1 : 位置インデックスの値の配列、並びに第 2 種類の情報ビットおよび第 3 種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第 2 種類の情報ビットのインデックスおよび第 3 種類の情報ビットのインデックスを順に確定し、または、位置インデックスセットの未確定インデックスから、第 3 種類の情報ビットのインデックスおよび第 2 種類の情報ビットのインデックスを順に確定すること、または、位置インデックスの信頼度の順序並びに第 2 種類の情報ビットおよび第 3 種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第 2 種類の情報ビットのインデックスおよび第 3 種類の情報ビットのインデックスを順に確定し、または、位置インデックスセット内の未確定インデックスから、第 3 種類の情報ビットのインデックスおよび第 2 種類の情報ビットのインデックスを順に確定することを含む。

20

【 0 0 4 4 】

上述した第 4 種類の位置インデックスに基づき、本実施形態のステップ S 2 0 2 の位置インデックスセットから第 4 種類の情報ビットによって確定された第 4 種類の位置インデックスを除くインデックスから、第 1 種類の情報ビット、第 2 種類の情報ビットおよび第 3 種類の情報ビットの位置インデックスセットにおけるインデックスを確定することは、以下のステップを含み具体的には、

ステップ S 2 0 2 - 1 2 : 第 4 種類の情報ビットによって確定された第 4 種類の位置インデックスを除く位置インデックスセット内のインデックスのうち、第 1 種類の情報ビットと同じ数且つ最も高い信頼度を有するインデックスを第 1 種類の情報ビットのインデックスとして確定すること、および、

30

ステップ S 2 0 2 - 1 3 : 位置インデックスの値の配列、並びに第 2 種類の情報ビットおよび第 3 種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第 2 種類の情報ビットのインデックスおよび第 3 種類の情報ビットのインデックスを順に確定し、または、位置インデックスセット内の未確定インデックスから、第 3 種類の情報ビットのインデックスおよび第 2 種類の情報ビットのインデックスを順に確定すること、または、位置インデックスの信頼度の順序並びに第 2 種類の情報ビットおよび第 3 種類の情報ビットの各々の数に応じて、位置インデックスセット内の未確定インデックスから、第 2 種類の情報ビットのインデックスおよび第 3 種類の情報ビットのインデックスを順に確定し、または、位置インデックスセット内の未確定インデックスから、第 3 種類の情報ビットのインデックスおよび第 2 種類の情報ビットのインデックスを順に確定することを含む。

40

【 0 0 4 5 】

なお、第 1 種類の情報ビットにおける C R I と R I との位置関係として、C R I の位置は、R I の位置の前であり、または、R I の位置は、C R I の位置の前であり、または、第 1 符号化方法に従って C R I を符号化することによって得られたビット列の位置は、第 1 符号化方法に従って R I を符号化することによって得られたビット列の位置の前であり、または、第 1 符号化方法に従って C R I を符号化することによって得られたビット列の

50

位置は、第 1 符号化方法に従って R I を符号化することによって得られたビット列の位置の後ろにある。

【 0 0 4 6 】

C R I の値が R I のビット数に影響を与える可能性があるため、例えば、C R I の値に対応する C S I - R S のポート数が 2 である場合、R I のビット数は、1 であってもよい。したがって、C R I の位置を R I の位置の前に配置することができ、または第 1 符号化方法に従って C R I を符号化することによって得られたビット列を第 1 符号化方法に従って R I を符号化することによって得られたビット列の位置の前に配置することができる。

【 0 0 4 7 】

また、第 3 種類の情報ビットにおける P M I と C Q I との位置関係として、P M I の位置は、C Q I の位置の前であり、または、C Q I の位置は、P M I の位置の前にある。

【 0 0 4 8 】

P M I の値が C Q I のビット数に影響を与える可能性があるため、P M I の位置を C Q I の位置の前に配置することができる。

【 0 0 4 9 】

なお、C S I リポートが第 1 種類の情報ビットまたは第 2 種類の情報ビットまたは第 3 種類の情報ビットまたは第 4 種類の情報ビットを含まない場合、各種類の情報ビットを確定するときに、当該種類の情報ビットを確定するステップをスキップし、後続のステップを継続する。

【 0 0 5 0 】

以下、本実施形態の具体的な実施例を例示として、本開示を説明する。

C C S I リポートにおいて、P M I および C Q I の長さが R I に関連するため、R I (および C R I) (L T E において C R I および R I が共同符号化される) を特定の位置に配置すると、最初に R I を確定することができ、これによって、パディングビットの長さおよび他の情報の内容を確定することができる。

【 0 0 5 1 】

一方、第 4 種類の情報ビットすなわちパリティチェックビットの長さが C S I の長さに関連するため、C S I リポートにおいて、パリティチェック情報を特定の位置に配置した後、R I を他の特定の位置に配置すると、ポーラー符号を復号した後、R I を容易に確定することができ、これによって、パディングビットの長さおよび他の情報の内容を確定することができる。

【 0 0 5 2 】

従って、C R I、R I、P M I、C Q I、パリティチェックビットおよびパディングビットの各々の長さは、L __ C R I、L __ R I、L __ P M I、L __ C Q I、L __ A および L __ P a d であると仮定する。

【 0 0 5 3 】

図 3 (a) は、本開示の一実施形態に従って、インデックスと B E R との関係シミュレーションを示す概略図である。

【 0 0 5 4 】

好ましい実施例 1

図 3 (a) に示すように、インデックス番号が小さい位置に対応する B E R が小さいため、本実施例において、以下のように C S I を位置インデックスセットに配置する。すなわち、

(1) 第 1 種類の情報ビットを位置インデックスのうち、番号が最小である (L __ C R I + L __ R I) 個のインデックスに配置し、

(2) 第 4 種類の情報ビットを位置インデックスのうち、番号が最大である L __ A 個のインデックスに配置し、

(3 . 1) インデックスの値 (小から大または大から小の順) に従って、第 2 種類の情報ビットおよび第 3 種類の情報ビットを残りの位置に順に配置する。

【 0 0 5 5 】

10

20

30

40

50

この場合、C S Iリポートにおける各種情報の配列順序は、以下の通りである。

【 0 0 5 6 】

【 表 1 】

第1種類の情報ビット	第3種類の情報ビット	第2種類の情報ビット	第4種類の情報ビット
------------	------------	------------	------------

【 0 0 5 7 】

または、

【 0 0 5 8 】

【 表 2 】

第1種類の情報ビット	第2種類の情報ビット	第3種類の情報ビット	第4種類の情報ビット
------------	------------	------------	------------

【 0 0 5 9 】

上述した実施例によれば、ポーラー符号復号化時に最も早く第1種類の情報ビットを復号化することができ、これによって、第2種類の情報ビットと第3種類の情報ビットの長さおよび位置を推定することができる。また、第2種類の情報ビット、すなわち、パディングビットを既知のビット（または凍結ビット）として用いて、復号化性能を向上させることができる。詳細は、図3（b）および参考文献[1]（3GPP、RAN1#91会議、R1-1719520）を参照することができる。

【 0 0 6 0 】

具体的には、C S Iリポートに共同符号化を利用する場合、C R Iビットの長さ L_{CRI} 、R Iビットの長さ L_{RI} 、（C R I、R I、P M IおよびC Q Iを含む）C S Iの情報ビットの長さは、最小14であり、最大23であり、共同符号化される全てのC S Iビットを24ビットにパディングし、パリティチェックビットの長さは、11であり、位置インデックスセットは、1～35である。

【 0 0 6 1 】

（1）C R IおよびR Iを位置インデックスのうち、番号が最小である（ $L_{CRI} + L_{RI}$ ）個のインデックスに配置し、すなわち、C R IおよびR Iを位置インデックスにおいて番号が1～6であるインデックスに配置し、

（2）パリティチェックビットを位置インデックスのうち、番号が最大である L_A 個のインデックスに配置し、すなわち、パリティチェックビットを位置インデックスにおいて番号が25～35であるインデックスに配置し、

（3.1）インデックスの値（小から大または大から小の順）に従って、パディングビット、P M IおよびC Q Iを残りの位置に順に配置し、または、

（3.2）インデックスの信頼度（小から大または大から小の順）に従って、第2種類の情報ビット、第3種類の情報ビットを残りの位置に順に配置する。

【 0 0 6 2 】

好ましい実施例2

図3（a）に示すように、インデックス番号が小さい位置に対応するB E Rが小さいため、本実施例において、以下のようにC S Iを位置インデックスセットに配置する。すなわち、

（1）第1種類の情報ビットを位置インデックスのうち、番号が最小である（ $L_{CRI} + L_{RI}$ ）個のインデックスに配置し、

（2）第2種類の情報ビットを位置インデックスのうち、最も低い信頼度を有する L_{Pad} 個のインデックスに配置し、

（3.1）インデックスの値（小から大または大から小の順）に従って、第3種類の情報ビットおよび第4種類の情報ビットを残りの位置に順に配置し、または、

（3.2）インデックスの信頼度（小から大または大から小の順）に従って、第3種類の情報ビットおよび第4種類の情報ビットを残りの位置に順に配置する。

【 0 0 6 3 】

好ましい実施例 3

図 3 (a) に示すように、信頼度が高いインデックスに対応する B E R が小さいため、本実施例において、以下のように C S I を位置インデックスセットに配置する。すなわち、第 1 種類の情報ビットを位置インデックスのうち、信頼度が最も高い (L _ C R I + L _ R I) 個のインデックスに配置する。

【 0 0 6 4 】

具体的には、C S I リポートに共同符号化を利用する場合、C R I ビットの長さ L _ C R I = 3、R I ビットの長さ L _ R I = 3、(C R I、R I、P M I および C Q I を含む) C S I の情報ビットの長さは、最小 1 4 であり、最大 2 3 であり、共同符号化される全ての C S I ビットを 2 3 または 2 4 ビットにパディングし、パリティチェックビットの長さは、1 1 であり、位置インデックスセットは、1 ~ 3 4 または 1 ~ 3 5 である場合、コンピュータを用いて、異なる符号化率で計算された第 1 種類の情報ビット (すなわち、C R I および R I) のインデックス位置は、表 1 に示される。

表 1 異なる符号化率における第 1 種類の情報ビットの位置

【 0 0 6 5 】

【表 3】

符号化率 (R)	C S I ビット長 2 3	C S I ビット長 2 4
2 / 3	9, 13, 17, 31, 33, 34	9, 15, 16, 17, 31, 35
1 / 2	1, 3, 5, 9, 19, 34	1, 3, 10, 20, 27, 35
1 / 3	7, 8, 10, 12, 13, 34	7, 8, 9, 13, 14, 35
1 / 6	3, 4, 8, 9, 10, 14	1, 2, 3, 8, 9, 14
1 / 12	3, 4, 7, 8, 9, 14	1, 2, 3, 4, 8, 9

【 0 0 6 6 】

(2) 第 4 種類の情報ビットを残りの位置インデックスのうち、番号が最大である L _ A 個のインデックスに配置し、

(3 . 1) インデックスの値 (小から大または大から小の順) に従って、第 3 種類の情報ビットおよび第 4 種類の情報ビットを残りの位置に順に配置し、または、

(3 . 2) インデックスの信頼度 (小から大または大から小の順) に従って、第 3 種類の情報ビットおよび第 4 種類の情報ビットを残りの位置に順に配置する。

【 0 0 6 7 】

好ましい実施例 4

図 3 (a) に示すように、信頼度の高いインデックスに対応する B E R が小さいため、本実施例において、以下のように C S I を位置インデックスセットに配置する。すなわち、

(1) 第 1 種類の情報ビットを位置インデックスのうち、信頼度が最も高い (L _ C R I + L _ R I) 個のインデックスに配置し、

(2) 第 2 種類の情報ビットを残りの位置インデックスのうち、信頼度が最も低い L _ P a d 個のインデックスに配置し、

(3 . 1) インデックスの値 (小から大または大から小の順) に従って、第 3 種類の情報ビットおよび第 4 種類の情報ビットを残りの位置に順に配置し、または、

(3 . 2) インデックスの信頼度 (小から大または大から小の順) に従って、第 3 種類の情報ビットおよび第 4 種類の情報ビットを残りの位置に順に配置する。

【 0 0 6 8 】

好ましい実施例 5

パリティチェックビットの長さが C S I の長さに関連するため、C S I リポートにおい

て、パリティチェック情報を特定の位置に配置した後、R Iを他の特定の位置に配置すると、ポーラー符号を復号した後、R Iを容易に確定することができ、これによって、パディングビットの長さおよび他の情報の内容を確定することができる。したがって、本実施例において、以下のようにC S Iを位置インデックスセットに配置する。すなわち、

(1) 第 4 種類の情報ビットを位置インデックスのうち、番号が最大である L_A 個のインデックスに配置し、

(2) 第 1 種類の情報ビットを残りの位置インデックスのうち、信頼度が最も高い ($L_C R I + L_R I$) 個のインデックスに配置し、

(3 . 1) インデックスの値 (小から大または大から小の順) に従って、第 2 種類の情報ビットおよび第 3 種類の情報ビットを残りの位置に順に配置し、または、

(3 . 2) インデックスの信頼度 (小から大または大から小の順) に従って、第 2 種類の情報ビットおよび第 3 種類の情報ビットを残りの位置に順に配置する。

【 0 0 6 9 】

好ましい実施例 6

パリティチェックビットの長さがC S Iの長さに関連するため、C S Iレポートにおいて、パリティチェック情報を特定の位置に配置した後、R Iを他の特定の位置に配置すると、ポーラー符号を復号した後、R Iを容易に確定することができ、これによって、パディングビットの長さおよび他の情報の内容を確定することができる。したがって、本実施例において、以下のようにC S Iを位置インデックスセットに配置する。すなわち、

(1) 第 4 種類の情報ビットを位置インデックスのうち、番号が最大である L_A 個のインデックスに配置し、

(2) 第 1 種類の情報ビットを残りの位置インデックスのうち、番号が最大である ($L_C R I + L_R I$) 個のインデックスに配置し、

(3 . 1) インデックスの値 (小から大または大から小の順) に従って、第 2 種類の情報ビットおよび第 3 種類の情報ビットを残りの位置に順に配置し、または、

(3 . 2) インデックスの信頼度 (小から大または大から小の順) に従って、第 2 種類の情報ビットおよび第 3 種類の情報ビットを残りの位置に順に配置する。

【 0 0 7 0 】

上述した好ましい実施例 1 ~ 6 において、第 1 種類の情報ビットは、C R I および / または R I であってもよく、C R I および / または R I 情報を符号化した後のビットであってもよい。符号化方法は、リードマラー符号化、パリティチェック符号、巡回冗長検査符号化、B C H 符号化、ハミング符号符号化、畳み込み符号化、生成行列符号化、ターボ符号化、低密度パリティチェック符号化、またはハッシュ符号化であってもよい。

【 0 0 7 1 】

受信側は、ポーラー符号を復号化した後、C R I および R I の内容に基づき、パディングビットの長さおよび位置を取得し、C R I、R I およびパディングビットを既知のビットとして用いて、再びポーラー符号を復号化することによって、残りの情報の性能を向上させることができる。具体的には、性能曲線は、図 3 (b) に示される。

【 0 0 7 2 】

以上の実施例の説明により、当業者は、ソフトウェアおよび必要な汎用ハードウェアプラットフォームを用いて、上述した実施例に記載の方法を実現することができる。当然ながら、ハードウェアを用いて、上述した実施例に記載の方法を実現することができるが、多くの場合、前者の方がより好ましい。このような理解に基づき、本開示の技術的解決手段の本質的な部分または従来技術に貢献する部分は、ソフトウェア製品の形式で具現化することができ、当該コンピュータソフトウェア製品は、記憶媒体 (例えば、ROM / RAM、磁気ディスク、光ディスク) に記憶され、端末装置 (例えば、携帯電話、コンピュータ、サーバ、またはネットワーク装置) に、本開示の各実施例に記載の方法を実行させる複数の命令を含む。

【 0 0 7 3 】

実施形態 2

10

20

30

40

50

本実施形態は、さらにＣＳＩを符号化するための装置を提供する。この装置は、上述した実施形態および好ましい実施例を実現するために使用される。これらの実施形態および好ましい実施例は、既に上記で説明したため、さらなる説明を省略する。以下に使用されるように、「モジュール」という用語は、所定の機能を実現するソフトウェアおよび／またはハードウェアの組み合わせである。以下の実施形態に記載の装置は、好ましくはソフトウェアで実現されるが、ハードウェア、またはソフトウェアとハードウェアの組み合わせで実現されることも考えられる。

【００７４】

図４は、本開示の一実施形態に従って、ＣＳＩを符号化するための装置の構造を示すブロック図である。図４に示すように、この装置は、

10

位置インデックスセット内のインデックスに従って、ＣＳＩと第４種類の情報ビットとを配列するように構成された配列モジュール４２を含み、ＣＳＩは、第１種類の情報ビット、第２種類の情報ビットおよび第３種類の情報ビットを含み、配列の方法は、第１種類の情報ビットを位置インデックスセット内の第１種類の位置インデックスに配置し、第１種類の情報ビットによって確定された第１種類の位置インデックスを除く位置インデックスセット内のインデックスから、第２種類の情報ビット、第３種類の情報ビットおよび第４種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、または配列の方法は、第４種類の情報ビットを位置インデックスセット内の第４種類の位置インデックスに配置し、第４種類の情報ビットによって確定された第４種類の位置インデックスを除く位置インデックスセット内のインデックスから、第１種類の情報ビット、第２種類の

20

情報ビットおよび第３種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、配列されたＣＳＩおよび第４種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得るように構成された符号化モジュール４４を含む。

【００７５】

なお、上述した各モジュールは、ソフトウェアまたはハードウェアによって実現することができるが、後者の場合、以下の方式によって実現することができるが、これに限定されない。上述したモジュールは、いずれも同一のプロセッサ内に配置されてもよく、任意の組み合わせで異なるプロセッサに配置されてもよい。

【００７６】

30

本開示の実施形態は、さらにプログラムを記憶した記憶媒体を提供する。このプログラムは、実行されると、上述した方法のいずれかを実行する。

【００７７】

好ましくは、本実施形態において、上述した記憶媒体は、以下のステップを実行するためのプログラムコードを記憶するように構成されてもよい。

【００７８】

Ｓ１：位置インデックスセット内のインデックスに従って、ＣＳＩを配列するステップ、この場合、配列の方法は、ＣＳＩに含まれた第１種類の情報ビットを位置インデックスセット内の第１種類の位置インデックスに配置し、第１種類の情報ビットによって確定された第１種類の位置インデックスを除く位置インデックスセット内のインデックスから、第２種類の情報ビット、第３種類の情報ビットおよび第４種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、または配列の方法は、第４種類の情報ビットを位置インデックスセット内の第４種類の位置インデックスに配置し、第４種類の情報ビットによって確定された第４種類の位置インデックスを除く位置インデックスセット内のインデックスから、第１種類の情報ビット、第２種類の情報ビットおよび第３種類の情報ビットの位置インデックスセットにおけるインデックスを確定する。

40

【００７９】

Ｓ２：配列されたＣＳＩおよび第４種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得るステップ。

【００８０】

50

好ましくは、本実施形態において、上述した記憶媒体は、U S B、R O M（読み出し専用メモリ）、R A M（ランダムアクセスメモリ）、携帯ハードディスク、磁気ディスクまたは光ディスクなどのプログラムコードを記憶可能な媒体を含むがこれらに限定されない。

【0081】

本開示の実施形態は、プログラムを実行するためのプロセッサをさらに提供する。このプログラムは、実行されると、上述した方法のいずれかを実行する。

【0082】

好ましくは、本実施形態において、上述したプログラムは、以下のステップを実行するように構成される。

【0083】

S 1：位置インデックスセット内のインデックスに従って、C S Iを配列するステップ、
この場合、配列の方法は、C S Iに含まれた第1種類の情報ビットを位置インデックスセット内の第1種類の位置インデックスに配置し、第1種類の情報ビットによって確定された第1種類の位置インデックスを除く位置インデックスセット内のインデックスから、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットの位置インデックスセットにおけるインデックスを確定し、または配列の方法は、第4種類の情報ビットを位置インデックスセット内の第4種類の位置インデックスに配置し、第4種類の情報ビットによって確定された第4種類の位置インデックスを除く位置インデックスセット内のインデックスから、第1種類の情報ビット、第2種類の情報ビットおよび第3種類の情報ビットの位置インデックスセットにおけるインデックスを確定する。

【0084】

S 2：配列されたC S Iおよび第4種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得るステップ。

【0085】

なお、本実施形態の具体的な実施例は、上述した実施形態および好ましい実施例に記載の例を参照することができ、本実施形態において説明を省略する。

【0086】

好ましくは、本開示の実施形態は、さらに通信装置を提供する。この通信装置は、C S Iおよび第4種類の情報ビットを記憶するように構成されたメモリと、C S Iおよび第4種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得るように構成されたポラー符号エンコーダとを含む。

【0087】

C S Iは、第1種類の情報ビットと、第2種類の情報ビットと、第3種類の情報ビットとを含む。C S Iと第4種類の情報ビットは、以下のように配列され、すなわち、第1種類の情報ビット、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットは、ポラー符号の位置インデックスの値の順序または位置インデックスの信頼度の順序に従って、順に配列される。

【0088】

具体的には、図5に示すように、通信装置200は、エンコーダ206と、デコーダ212と、トランシーバ214とを含み、トランシーバ214は、通信チャネルを介して、ポラー符号符号化後の符号文を送信および/または受信する。エンコーダ206は、メモリ202と、ポラー符号エンコーダ204とを含む。メモリ202は、ポラー符号エンコーダ204によって符号化されたデータ（C S Iおよび第4種類の情報ビット）を記憶するように構成されている。ポラー符号エンコーダ204は、メモリ202に記憶されたC S Iおよび第4種類の情報ビットに対してポラー符号化を実行することによって、符号化後のビット列を取得し、別の装置に伝送するように構成されている。

【0089】

なお、本実施形態の具体的な例は、上述した実施形態および好ましい実施例に記載の例を参照することができ、本実施形態において説明を省略する。

【0090】

10

20

30

40

50

好ましくは、本開示の実施形態は、さらに通信装置を提供する。この通信装置は、C S Iおよび第4種類の情報ビットに対してポラー符号符号化を実行することによって、符号化後のビット列を得るように構成されたポラー符号エンコーダと、ポラー符号を復号するように構成されたポラー符号デコーダとを含む。

【0091】

C S Iは、第1種類の情報ビットと、第2種類の情報ビットと、第3種類の情報ビットとを含む。C S Iと第4種類の情報ビットは、以下のように配列され、すなわち、第1種類の情報ビット、第2種類の情報ビット、第3種類の情報ビットおよび第4種類の情報ビットは、ポラー符号の位置インデックスの値の順序または位置インデックスの信頼度の順序に従って、順に配列される。

【0092】

具体的には、図6に示すように、通信装置314は、トランシーバ302と、プロセッサ304と、メモリ306とを含む。トランシーバ302は、通信装置314からデータを受信することができ、通信装置314にデータを送信することができる。例えば、トランシーバ302は、通信装置314とC P Uとの間で情報ビットを受信することができ、および/または送信することができる。また、トランシーバ(エンコーダインターフェース)302は、通信装置314とネットワーク内の別の通信装置との間でポラー符号の符号文を出力することができ、および/または受信することができる。メモリ306は、受信した情報ビットおよび/または符号文を記憶するためのローカルキャッシュとして機能するデータ記憶308を含んでもよい。また、メモリ306は、ポラー符号符号化方法に従って符号化を実行するように構成されたポラー符号符号化モジュール310と、非一時的なコンピュータ可読記憶媒体(例えば、E P R O M、e e p m、フラッシュメモリ、ハードディスクなどの1つ以上の不揮発性メモリ素子)をさらに含むことができ、この非一時的なコンピュータ可読記憶媒体は、ポラー符号の符号文を復号するように構成されたポラー符号復号モジュール312とを記憶することができる。

【0093】

なお、本実施形態の具体的な例は、上述した実施形態および好ましい実施例に記載の例を参照することができ、本実施形態において説明を省略する。

【0094】

当然ながら、当業者であれば、上述した本開示の各モジュールまたは各ステップは、汎用の計算装置で実現することができる。これらのモジュールおよびステップは、単一の計算装置に集積されてもよく、複数の計算装置で構成されたネットワークに分布されてもよい。これらのモジュールおよびステップは、計算装置の実行可能なプログラムコードで実現することができる。必要に応じて、これらのモジュールおよびステップを記憶装置に記憶して計算装置で実行することができる。場合によって、これらのモジュールおよびステップは、図示したまたは説明したステップと異なる順序で実行することができる。または、これらのモジュールおよびステップは、各々の集積回路モジュールとして製造されてもよく、または複数のモジュールおよびステップは、単一の集積回路モジュールとして製造されてもよい。したがって、本開示は、いかなる特定のハードウェアおよびソフトウェアの組み合わせに限定されない。

【0095】

以上の説明は、本開示の好ましい実施形態に過ぎず、本開示を限定するものではない。当業者は、本開示に対して様々な変更および修正を行うことができる。本開示の原理内で行われた任意の修正、同等の置換または改良は、本開示の保護範囲に含まれるべきである。

【0096】

産業上の利用可能性

本開示は、通信分野に適用することによって、C S IリポートのB L E R性能を向上させることができ、C S Iリポートにおける各種の情報の位置を合理的に配置できないという関連技術の課題を解決する。

10

20

30

40

50

【図面】

【図 1】

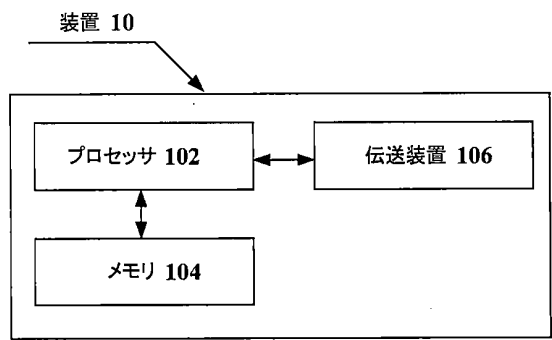


図 1

【図 2】

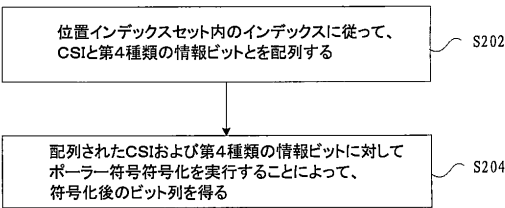


図 2

【図 3 (a)】

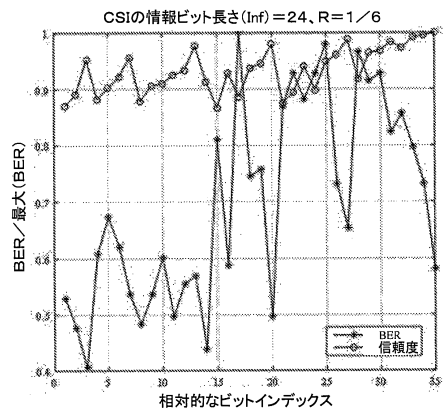


図 3(a)

【図 3 (b)】

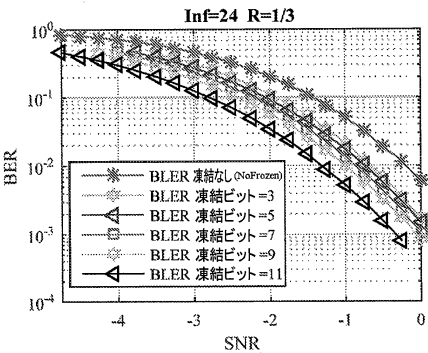


図 3(b)

10

20

30

40

50

【図 4】

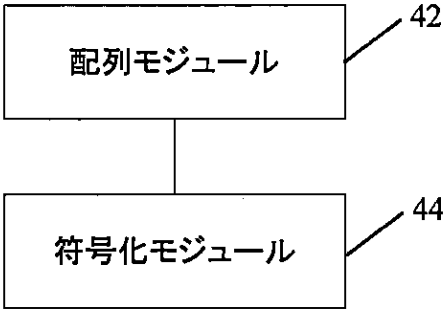


图 4

【図 5】

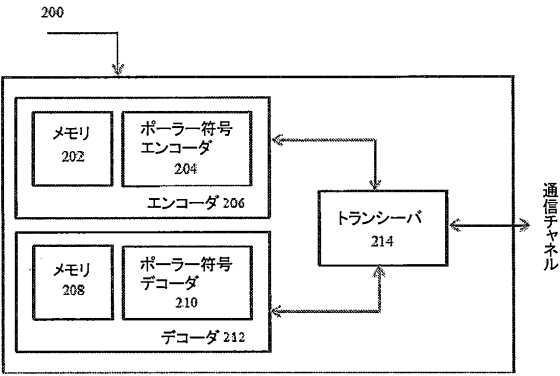


图 5

【図 6】

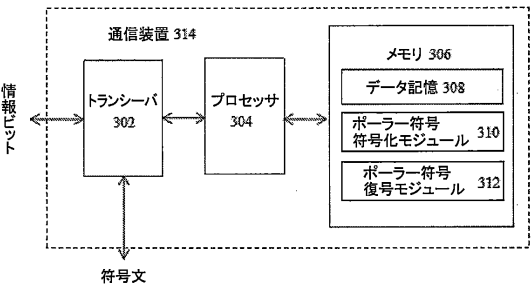


图 6

10

20

30

40

50

フロントページの続き

- 由中興通訊股 ぶん 有限公司転交
- (72)発明者 許 進
中華人民共和国広東省深 せん 市南山区高新技术産業園科技南路中興通訊大厦由中興通訊股 ぶん 有限公司転交
- (72)発明者 徐 俊
中華人民共和国広東省深 せん 市南山区高新技术産業園科技南路中興通訊大厦由中興通訊股 ぶん 有限公司転交
- (72)発明者 呉 昊
中華人民共和国広東省深 せん 市南山区高新技术産業園科技南路中興通訊大厦由中興通訊股 ぶん 有限公司転交
- 審査官 玉田 恭子
- (56)参考文献 特開 2 0 1 4 - 1 3 5 7 4 7 (J P , A)
米国特許出願公開第 2 0 1 1 / 0 3 1 7 5 8 1 (U S , A 1)
中国特許出願公開第 1 0 2 3 5 6 5 7 7 (C N , A)
ZTE, SANECHIPS, Joint coding scheme for UCI[online], 3GPP TSG RAN WG1 #90b R1-17 18413, Internet URL:http://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_90b/Docs/R1-1718413.zip, 2017年10月02日
NTT DOCOMO, Polar coding for CSI reporting[online], 3GPP TSG RAN WG1 #90b R1-17 18227, Internet URL:http://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_90b/Docs/R1-1718227.zip, 2017年10月03日
- (58)調査した分野 (Int.Cl., D B 名)
H 0 4 B 7 / 0 2 - 7 / 1 2
H 0 3 M 1 3 / 1 3
3 G P P T S G R A N W G 1 - 4
S A W G 1 - 4
C T W G 1、4