



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

196903

(11)

(B1)

(51) Int. Cl.³

H 02 P 9/06

H 02 J 3/18

(22) Přihlášeno 27 12 77

(21) PV 8829—77

(40) Zveřejněno 31 07 79

(45) Vydáno 30 10 81

[75]

Autor vynálezu

HRZÁN EMIL ing. CSc., PLZEŇ a KRŇOUL MILOSLAV, MĚSTO TOUŠKOV

(54) Zapojení pro vyhodnocení jalové a činné složky proudu alternátoru

Vynález se týká zapojení pro vyhodnocení jalové a činné složky proudu alternátoru, složeného z diskriminátoru tvořeného MOS spínači, tvarovacích obvodů realizovaných operačními zesilovači, odporů, diod a kondenzátoru.

Až dosud se pro tento účel používalo obvodů, které obsahovaly fázové diskriminátory s diodami nebo tranzistorovými spínači. U těchto fázových diskriminátorů se pro oddělení stejnosměrné složky klíčovacích impulsů používaly impulsní transformátory, což mělo za následek velké výrobní náklady a velké rozměry obvodů.

Uvedené nevýhody odstraňuje předmět vynálezu, jehož podstata spočívá v tom, že vstupní svorka a druhá výstupní svorka zapojení jsou připojeny na společný nulový potenciál spolu s neinvertujícím vstupem čtvrtého operačního zesilovače, jehož výstup je připojen jednak na první výstupní svorku a jednak na paralelní kombinaci zpětnovazebního odporu čtvrtého operačního zesilovače a zpětnovazebního kondenzátoru, připojenou na invertující vstup čtvrtého operačního zesilovače spolu s emitorem prvního MOS spínače. Kolektor prvního MOS je spojen se sériovým odporem prvního MOS spínače, připojeným na vstupní svorku proudu fáze „R“. Hradlo prvního MOS spínače je propojeno s výstupem prvního operačního zesilovače, který má na svém invertujícím vstupu připojen jednak první odpor prvního operačního zesilovače, připojený na vstupní svorku napětí U_{RS}

a jednak na katodu první diody prvního operačního zesilovače, anodu druhé diody prvního operačního zesilovače a druhý odpor prvního operačního zesilovače. Tento odpor je zapojený v sérii s třetím odporem prvního operačního zesilovače tak, že druhá strana třetího odporu prvního operačního zesilovače je připojena jednak na čtvrtý odpor prvního operačního zesilovače, připojený na vstupní svorku napětí U_{TR} a jednak na anodu první diody prvního operačního zesilovače, katodu druhé diody prvního operačního zesilovače a jednak na neinvertující vstup prvního operačního zesilovače. Společný bod druhého a třetího odporu prvního operačního zesilovače je připojen na společný nulový potenciál, stejně jako společný bod druhého a třetího odporu druhého operačního zesilovače, které jsou zapojeny spolu v sérii. Druhá strana druhého odporu druhého operačního zesilovače je připojena jednak na první odpor druhého operačního zesilovače, připojený na vstupní svorku napětí U_{TR} a jednak na invertující vstup druhého operačního zesilovače spolu s anodou druhé diody druhého operačního zesilovače a katodou první diody druhého operačního zesilovače. Anoda první diody druhého operačního zesilovače a katoda druhé diody druhého operačního zesilovače jsou připojeny na neinvertující vstup druhého operačního zesilovače, na kterém je připojen jednak čtvrtý

odpor druhého operačního zesilovače, připojený na vstupní svorku napětí U_{ST} a jednak třetí odpor druhého operačního zesilovače. Výstup z druhého operačního zesilovače je připojen na hradlo druhého MOS spínače, jehož kolektor je přes sériový odpor druhého MOS spínače připojen na vstupní svorku proudu fáze „S“. Jeho emitor je připojen na invertující vstup čtvrtého operačního zesilovače spolu s emitorem třetího MOS spínače. Kolektor třetího MOS spínače je připojen přes sériový odpor třetího MOS spínače na vstupní svorku proudu fáze „T“. Hradlo třetího MOS spínače je připojeno na výstup třetího operačního zesilovače. Na invertujícím vstupu třetího operačního zesilovače je připojen první odpor třetího operačního zesilovače, který je druhou stranou připojen na vstupní svorku napětí U_{ST} , katoda první diody třetího operačního zesilovače a anoda druhé diody třetího operačního zesilovače. Obě diody jsou propojené jednak s druhým odporem třetího operačního zesilovače, jehož druhá strana je propojena s třetím odporem třetího operačního zesilovače propojeným jednak přes čtvrtý odpor operačního zesilovače na vstupní svorku napětí U_{RS} a jednak na neinvertující vstup třetího operačního zesilovače. Na neinvertujícím vstupu třetího operačního zesilovače je připojena katoda druhé diody třetího operačního zesilovače a anoda první diody třetího operačního zesilovače. Společný bod druhého a třetího odporu třetího operačního zesilovače je propojen s bodem společného nulového potenciálu.

Příklad praktického provedení předmětu vynálezu je na obr. přiloženého výkresu.

Vstupní svorka 4 a druhá výstupní svorka 12 zapojení jsou připojeny na společný nulový potenciál spolu s neinvertujícím vstupem čtvrtého operačního zesilovače 17. Výstup čtvrtého operačního zesilovače 17 je připojen jednak na první výstupní svorku 11 a jednak na paralelní kombinaci odporu 16 zpětnovazebního čtvrtého operačního zesilovače 17 a zpětnovazebního kondenzátoru 15, připojenou na invertující vstup čtvrtého operačního zesilovače 17 spolu s emitorem prvního MOS spínače 14. Kolektor prvního MOS spínače 14 je spojen se sériovým odporem 13 prvního MOS spínače 14 připojeným na vstupní svorku 1 proudu fáze „R“. Hradlo prvního MOS spínače 14 je propojeno s výstupem prvního operačního zesilovače 28, který má na svém invertujícím vstupu připojen jednak první odpor prvního operačního zesilovače 28, připojený na vstupní svorku 5 napětí U_{RS} a jednak katodu první diody 26 prvního operačního zesilovače 28, anodu druhé diody 27 prvního operačního zesilovače 28 a druhý odpor 23 prvního operačního zesilovače 28. Druhý odpor 23 prvního operačního zesilovače 28 je zapojený v sérii s třetím odporem 24 prvního operačního zesilovače 28 tak, že druhá strana třetího odporu 24 prvního operačního zesilovače 28 je propojena jednak na čtvrtý odpor 25 prvního operačního zesilovače 28, připojený na vstupní svorku

6 napětí U_{TR} a jednak na anodu první diody 26 prvního operačního zesilovače 28, katodu druhé diody 27 prvního operačního zesilovače 28, katodu druhé diody 27 prvního operačního zesilovače 28 a jednak na neinvertující vstup prvního operačního zesilovače 28. Společný bod druhého a třetího odporu 23, 24 prvního operačního zesilovače 28 je připojen na společný nulový potenciál, stejně jako společný bod druhého a třetího odporu 30, 31 druhého operačního zesilovače 35 zapojených spolu v sérii. Druhá strana druhého odporu 30 druhého operačního zesilovače 35 je připojena jednak na první odpor 29 druhého operačního zesilovače 35, připojený na vstupní svorku 7 napětí U_{TR} a jednak na invertující vstup druhého operačního zesilovače 35 spolu s anodou druhé diody 34 druhého operačního zesilovače 35 a katodou první diody 33 druhého operačního zesilovače 35. Anoda první diody 33 druhého operačního zesilovače 35 a katoda druhé diody 34 druhého operačního zesilovače 35 jsou připojeny na neinvertující vstup druhého operačního zesilovače 35, na kterém je připojen jednak čtvrtý odpor 32 druhého operačního zesilovače 35, připojený na vstupní svorku 8 napětí U_{ST} a jednak třetí odpor 31 druhého operačního zesilovače 35. Výstup z druhého operačního zesilovače 35 je připojen na hradlo druhého MOS spínače 19. Jeho kolektor je přes sériový odpor 18 druhého MOS spínače 19 připojen na vstupní svorku 2 proudu fáze „S“. Emitor druhého MOS spínače 19 je připojen na invertující vstup čtvrtého operačního zesilovače 17 spolu s emitorem třetího MOS spínače 21, jehož kolektor je připojen přes sériový odpor 20 třetího MOS spínače 21 na vstupní svorku 3 proudu fáze „T“. Hradlo třetího MOS spínače 21 je připojeno na výstup třetího operačního zesilovače 42, který má na invertující vstup připojen první odpor 36 třetího operačního zesilovače 42 připojený druhou stranou na vstupní svorku 9 napětí U_{ST} katodu první diody 40 třetího operačního zesilovače 42 a anodu druhé diody 41 třetího operačního zesilovače 42, propojené jednak s druhým odporem 37 třetího operačního zesilovače 42, jehož druhá strana je propojena s třetím odporem 38 třetího operačního zesilovače 42 propojeným přes čtvrtý odpor 39 třetího operačního zesilovače 42 na vstupní svorku 10 napětí U_{RS} a jednak na neinvertující vstup třetího operačního zesilovače 42. Na neinvertujícím vstupu třetího operačního zesilovače 42 je připojena katoda druhé diody 41 třetího operačního zesilovače 42 a anoda první diody a třetího odporu 37 a 38 třetího operačního zesilovače 42 je propojen s bodem společného nulového potenciálu.

Z každé ze vstupních svorek fází „R“, „S“, „T“, 1, 2, 3 jsou přiváděna napětí úměrná fázovým proudům alternátoru přes jeden ze tří sériových kombinací odporů 13, 18, 20 a MOS spínačů 14, 19, 21 na invertující vstup čtvrtého operačního zesilovače 17. Čtvrtý operační zesi-

lovač 17 má neinvertující vstup propojen s bodem společného nulového potenciálu. Výstup čtvrtého operačního zesilovače 17 je vyveden na první výstupní svorku 11 a zároveň je pro čtvrtého operačního zesilovače 17 a zpětnovazební kombinaci zpětnovazebního odporu 16 pojen se svým invertujícím vstupem přes parazitního kondenzátoru 15. Hradla MOS spínačů 14, 19, 21 jsou propojena s výstupy tří operačních zesilovačů 28, 35, 42 bez zpětných vazeb, které mají na svých výstupech střídavá obdélníková napětí pro klíčování těchto hradel. Každý z těchto operačních zesilovačů 28, 35, 42 má na invertující a neinvertující vstup připojení paralelní kombinaci opačně polarizovaných diod 26, 27, 33, 34, 40, 41 a každý invertující i neinvertující vstup těchto tří operačních zesilovačů 28, 35, 42 je připojen přes odpor na společný nulový potenciál a přes další odpory

22, 25, 29, 32, 36, 39 na vstupní svorky 5, 6, 7, 8, 9, 10 napětí.

Jestliže jsou na tyto svorky přiváděna napětí úměrné fázovým napětím alternátoru mezi fázemi „S—T“, „T—R“, „R—S“ a na vstupní svorky 1, 2, 3 napětí úměrná proudům alternátoru, pak napětí na první výstupní svorce 11 vůči druhé výstupní svorce 12, která je bodem společného nulového potenciálu, má stejnosměrnou složkou úměrnou činné složce proudu alternátoru.

Chceme-li obvod realizovat jako čidlo jalového proudu, pak musíme spojit s bodem společného nulového potenciálu, tj. se vstupní svorkou 4 a výstupní svorkou 12 vstupní svorky 6, 8, 10 napětí a na vstupní svorku 5 napětí připojit napětí fází U_{ST} na vstupní svorku 7 napětí, připojit napětí fází U_{TR} a na vstupní svorku 9 napětí přivést napětí fází U_{RS} .

Předmět vynálezu

Zapojení pro vyhodnocení jalové a činné složky proudu alternátoru, složené s diskriminátorem tvořeného MOS spínači, tvarovacích obvodů realizovaných operačními zesilovači, odporů, diod a kondenzátoru, vyznačené tím, že vstupní svorka (4) a druhá výstupní svorka (12) zapojení jsou připojeny na společný nulový potenciál spolu s neinvertujícím vstupem čtvrtého operačního zesilovače (17), jehož výstup je připojen jednak na výstupní svorku (11) a jednak na paralelní kombinaci zpětnovazebního odporu (16) čtvrtého operačního zesilovače (17) a zpětnovazebního kondenzátoru (15), připojenou na invertující vstup čtvrtého operačního zesilovače (17) spolu s emitorem prvního MOS spínače (14), jehož kolektor je spojen se sériovým odporem (13) prvního MOS spínače (14), připojeným na vstupní svorku (1) proudu fáze „R“ a má hradlo propojeno s výstupem prvního operačního zesilovače (28), který má na svém invertujícím vstupu připojen jednak první odpor prvního operačního zesilovače (28), připojený na vstupní svorku (5) napětí U_{RS} a jednak na katodu první diody (26) prvního operačního zesilovače (28) anodu druhé diody (27) prvního operačního zesilovače (28) a druhý odpor (23) prvního operačního zesilovače (28) zapojený v sérii v třetím odporem (24) prvního operačního zesilovače (28) tak, že druhá strana třetího odporu (24) prvního operačního zesilovače (28) je připojena jednak na čtvrtý odpor (25) prvního operačního zesilovače (28), připojený na vstupní svorku (6) napětí U_{TR} a jednak na anodu první diody (26) prvního operačního zesilovače, katodu druhé diody (27) prvního operačního zesilovače (28) a jednak na neinvertující vstup operačního zesilovače (28), zatímco společný bod druhého a třetího odporu (23, 24) prvního operačního zesilovače (28) je připojen na společný nulový

potenciál, stejně jako společný bod druhého a třetího odporu (30, 31) druhého operačního zesilovače (35) zapojených spolu v sérii, zatímco druhá strana druhého odporu (30) druhého operačního zesilovače (35) je připojena jednak na první odpor (29) druhého operačního zesilovače (35), připojený na vstupní svorku (7) napětí U_{TR} a jednak na invertující vstup druhého operačního zesilovače (35) spolu s anodou druhé diody (34) druhého operačního zesilovače (35) a katodou první diody (33) druhého operačního zesilovače (35), zatímco anoda první diody (33) druhého operačního zesilovače (35) a katoda druhé diody (34) druhého operačního zesilovače (35) jsou připojeny na neinvertující vstup druhého operačního zesilovače (35), na kterém je připojen jednak čtvrtý odpor (32) druhého operačního zesilovače (35), připojený na vstupní svorku (8) napětí U_{ST} a jednak třetí odpor (31) druhého operačního zesilovače (35), přičemž výstup z druhého operačního zesilovače (35) je připojen na hradlo druhého MOS spínače (19), jehož kolektor je přes sériový odpor (18) druhého MOS spínače (19) připojen na vstupní svorku (2) proudu fáze „S“ a jeho emitor je připojen na invertující vstup čtvrtého operačního zesilovače (17) spolu s emitorem třetího MOS spínače (21), jehož kolektor je připojen přes sériový odpor (20) třetího MOS spínače (21) na vstupní svorku (3) proudu fáze „T“, zatímco hradlo třetího MOS spínače (21) je připojeno na výstup třetího operačního zesilovače (42), který má na invertující vstup připojen první odpor (36) třetího operačního zesilovače (42) připojený druhou stranou na vstupní svorku (9) napětí U_{ST} , katodu první diody (40) třetího operačního zesilovače (42) a anodu druhé diody (41) třetího operačního zesilovače (42) propojené jednak

s druhým odporem (37) třetího operačního zesilovače (42), jehož druhá strana je propojena s třetím odporem (38) třetího operačního zesilovače (42), přičemž tento odpor (38) je propojen přes čtvrtý odpor (39) třetího operačního zesilovače (42) na vstupní svorku (10) napětí U_{RS} a jednak na neinverující vstup třetího

operačního zesilovače (42), na kterém je připojena katoda druhé diody (41) třetího operačního zesilovače (42) a anoda první diody (40) třetího operačního zesilovače, přičemž společný bod druhého a třetího odporu (37 a 38) třetího operačního zesilovače (42) je propojen s bodem společného nulového potenciálu.

1 výkres

