



(12) 发明专利申请

(10) 申请公布号 CN 102084486 A

(43) 申请公布日 2011. 06. 01

(21) 申请号 200980125687. 9

代理人 王安武

(22) 申请日 2009. 06. 24

(51) Int. Cl.

(30) 优先权数据

H01L 29/786 (2006. 01)

2008-174469 2008. 07. 03 JP

(85) PCT申请进入国家阶段日

2010. 12. 31

(86) PCT申请的申请数据

PCT/JP2009/061507 2009. 06. 24

(87) PCT申请的公布数据

W02010/001783 JA 2010. 01. 07

(71) 申请人 索尼公司

地址 日本东京都

(72) 发明人 诸泽成浩 荒井俊明

(74) 专利代理机构 北京东方亿思知识产权代理

有限责任公司 11258

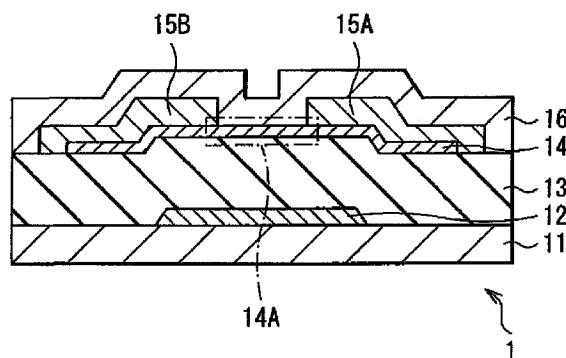
权利要求书 2 页 说明书 8 页 附图 11 页

(54) 发明名称

薄膜晶体管及显示装置

(57) 摘要

提供了一种能够抑制氧化物半导体衬底中产生泄漏电流的薄膜晶体管。薄膜晶体管 (1) 包括:布置在衬底 (11) 上的栅电极 (12);以及被配置为覆盖栅电极 (12) 及衬底 (11) 的栅极绝缘膜 (13)。氧化物半导体膜 (14) 形成在栅极绝缘膜 (13) 上与栅电极 (12) 对应的区域内。源电极 (15A) 与漏电极 (15B) 以彼此预定间隔设置在氧化物半导体膜 (14) 上。保护膜 (16) 形成在衬底 (11) 的整个表面上,以覆盖氧化物半导体膜 (14) 的沟道区域 (14A)、源电极 (15A) 以及漏电极 (15B)。保护膜 (16) 由氧化铝膜构成,并且该氧化铝膜通过原子层沉积法而形成。通过保护膜 (16) 抑制氢进入氧化物半导体膜 (14)。



1. 一种薄膜晶体管,包括:
栅电极;
氧化物半导体膜,在所述氧化物半导体膜中与所述栅电极对应地形成沟道区域;
形成在所述氧化物半导体膜上的源电极及漏电极所构成的一对电极;以及
被设置为面向所述氧化物半导体膜的所述沟道区域的一个或多个保护膜,其中
所述一个或多个保护膜中的至少一个保护膜包含氧化铝。
2. 根据权利要求1所述的薄膜晶体管,其中
所述保护膜由氧化铝膜构成。
3. 根据权利要求1所述的薄膜晶体管,其中
所述保护膜由所述氧化铝膜、以及氮化硅膜和氧化硅膜中的至少一者的堆叠膜构成。
4. 根据权利要求2或3所述的薄膜晶体管,其中
所述氧化铝膜的膜厚为50nm或更小。
5. 根据权利要求1所述的薄膜晶体管,其中
所述保护膜被形成覆盖所述氧化物半导体膜的所述沟道区域以及所述一对电极。
6. 根据权利要求1所述的薄膜晶体管,其中
所述保护膜包括:
被形成覆盖所述氧化物半导体膜的顶表面的第一保护膜;以及
被形成覆盖所述第一保护膜的顶表面以及所述氧化物半导体膜的侧表面的第二保护膜,
所述第一保护膜以及所述第二保护膜中的每一者均具有孔,
所述一对电极通过所述孔形成在所述氧化物半导体膜上,并且
所述第一保护膜以及所述第二保护膜中的一者或两者包含氧化铝。
7. 根据权利要求1所述的薄膜晶体管,其中
所述保护膜包括:
被形成在所述氧化物半导体膜的所述沟道区域上的第一保护膜;
被形成覆盖所述第一保护膜以及所述一对电极的第二保护膜,并且
所述第一保护膜以及所述第二保护膜中的一者或两者包含氧化铝。
8. 根据权利要求7所述的薄膜晶体管,其中
所述第二保护膜包含氧化铝。
9. 根据权利要求7所述的薄膜晶体管,其中
所述一对电极被形成在所述氧化物半导体膜上以覆盖所述第一保护膜的端部。
10. 根据权利要求7所述的薄膜晶体管,其中
所述一对电极被形成不与所述氧化物半导体膜上的所述第一保护膜重叠。
11. 一种制造薄膜晶体管的方法,包括以下步骤:
在衬底上形成栅电极;
形成包括与所述栅电极对应的沟道区域的氧化物半导体膜;
在所述氧化物半导体膜上形成源电极及漏电极所构成的一对电极;并且
形成一个或多个保护膜以面向所述氧化物半导体膜的所述沟道区域,其中
所述一个或多个保护膜中的至少一个保护膜由包含氧化铝的膜形成。

12. 根据权利要求 11 所述的制造薄膜晶体管的方法,其中通过原子层沉积法来形成所述包含氧化铝的膜。

13. 根据权利要求 11 所述的制造薄膜晶体管的方法,其中在形成所述包含氧化铝的膜之前,在所述氧化物半导体膜上执行臭氧处理、氧等离子体处理或二氧化氮等离子体处理。

14. 根据权利要求 11 所述的制造薄膜晶体管的方法,其中形成所述一个或多个保护膜步骤包括以下步骤:

在所述氧化物半导体膜的所述沟道区域上形成包括氧化硅膜的第一保护膜;

在形成了所述第一保护膜之后,在氧气氛中对所述氧化物半导体膜执行退火处理;并且

形成包含氧化铝的第二保护膜以覆盖所述第一保护膜以及所述一对电极。

15. 一种显示装置,包括显示器件以及用于驱动所述显示器件的薄膜晶体管,所述薄膜晶体管包括:

栅电极;

氧化物半导体膜,在所述氧化物半导体膜中与所述栅电极对应地形成沟道区域;

形成在所述氧化物半导体膜上的源电极及漏电极所构成的一对电极;以及

被设置为面向所述氧化物半导体膜的所述沟道区域的一个或多个保护膜,其中所述一个或多个保护膜中的至少一个保护膜包含氧化铝。

薄膜晶体管及显示装置

[0001] 技术领

[0002] 本发明涉及使用氧化物半导体膜的薄膜晶体管,并涉及使用薄膜晶体管的显示装置。

背景技术

[0003] 近年来,为了应用诸如薄膜晶体管(TFT:薄膜晶体管)、发光器件以及透明导电膜之类的电子器件,对使用氧化锌或氧化锌铟镓等的半导体薄膜层(以下称为氧化物半导体膜)的研究及开发已经越来越活跃。相较于使用通常用于液晶显示器等的无定形硅(α -Si)的情况,已知这种氧化物半导体膜具有较高电子迁移率以及极佳的电气特性。此外,还存在即使室温附近的低温下也可预期较高迁移率的优点,并且已经进行了积极地研发。

[0004] 作为上述使用氧化物半导体膜的薄膜晶体管,已经报道了一种底栅极型结构以及一种顶栅极型结构。底栅极型是其中栅电极以及栅绝缘膜依次在衬底上形成的结构,而氧化物半导体膜被形成使得覆盖栅绝缘膜的顶表面。

[0005] 引用文献明细

[0006] 非专利文献

[0007] 非专利文献1:Cetin Kilic 等人所著,“n-type doping of oxides by hydrogen”,刊于 APPLIED PHYSICS LETTERS,2002 年 7 月 1 日,第 81 卷,第 1 册,73-75 页。

发明内容

[0008] 以此方式,在上述氧化物半导体膜中,已经报道了因为氢气等的进入,形成电气浅杂质水平(level),并且导致电阻减小(参见非专利文献1)。因此,例如在为薄膜晶体管使用氧化锌的情况下,操作是常开型操作,其中即使并未实施栅极电压,也允许漏极电流流动(即,抑制型操作),并且存在阈值电压随着缺陷水平的上升而减小以及泄漏电流增大的问题。因此,氢气进入氧化物半导体膜会影响薄膜晶体管的电流传输特性。

[0009] 着眼于以上问题,本发明的目的在于提供一种能够抑制氧化物半导体膜中泄漏电流产生的薄膜晶体管,以及一种利用该薄膜晶体管的显示装置。

[0010] 本发明的薄膜晶体管包括:栅电极;氧化物半导体膜,在所述氧化物半导体膜中与所述栅电极对应地形成沟道区域;形成在所述氧化物半导体膜上的源电极及漏电极所构成的一对电极;以及被设置为面向所述氧化物半导体膜的所述沟道区域的一个或多个保护膜,并且所述一个或多个保护膜中的至少一个保护膜包含氧化铝。

[0011] 本发明的制造薄膜晶体管的方法包括以下步骤:在衬底上形成栅电极;形成包括与所述栅电极对应的沟道区域的氧化物半导体膜;在所述氧化物半导体膜上形成源电极及漏电极所构成的一对电极;并且形成一个或多个保护膜以面向所述氧化物半导体膜的所述沟道区域,并且所述一个或多个保护膜中的至少一个保护膜由包含氧化铝的膜形成。

[0012] 本发明的显示装置包括:显示器件;以及本发明的薄膜晶体管。

[0013] 在本发明的薄膜晶体管、制造薄膜晶体管的方法、以及显示装置中,通过设置包含氧化铝的保护膜以面向其中形成有沟道区域的氧化物半导体膜的沟道区域来抑制诸如氢之类的元素进入氧化物半导体膜。

[0014] 根据本发明的薄膜晶体管、制造薄膜晶体管的方法、以及显示装置,因为设置一个或多个保护膜以面向其中形成有沟道区域的氧化物半导体膜的沟道区域,并且其中至少一个保护膜包含氧化铝,故抑制了氢等进入氧化物半导体膜,并可抑制产生泄漏电流。此外,由此提高了亮度,并且可在显示装置中实现清晰的显示。

附图说明

[0015] 图 1 示出了根据本发明的第一实施例的薄膜晶体管的剖面结构。

[0016] 图 2 是用于说明制造图 1 所示的薄膜晶体管的方法的视图。

[0017] 图 3 示出了根据本发明的第二实施例的薄膜晶体管的剖面结构。

[0018] 图 4 是用于说明制造图 3 所示的薄膜晶体管的方法的视图。

[0019] 图 5 示出了根据本发明的第三实施例的薄膜晶体管的剖面结构。

[0020] 图 6 是用于说明制造图 5 所示的薄膜晶体管的方法的视图。

[0021] 图 7 示出了图 5 的薄膜晶体管的电流电压特性, (A) 示出了执行臭氧处理的情况, 而 (B) 示出了未执行臭氧处理的情况。

[0022] 图 8 示出了图 5 的薄膜晶体管的保护膜 16 的膜厚与关断泄漏电流 (off-leak current) 之间的关系。

[0023] 图 9 示出了图 5 的薄膜晶体管的电流电压特性, (A) 示出了在退火处理之前的电流电压特性, 而 (B) 示出了在退火处理之后的电流电压特性。

[0024] 图 10 示出了对比示例的薄膜晶体管的电流电压特性。

[0025] 图 11 示出了根据第三实施例的改变示例的薄膜晶体管的剖面结构。

[0026] 图 12 是用于说明制造图 11 所示的薄膜晶体管的方法的视图。

具体实施方式

[0027] 以下将参照附图来详细描述本发明的实施例。

[0028] 第一实施例

[0029] 图 1 示出了根据本发明的第一实施例的薄膜晶体管 1 的剖面结构。薄膜晶体管 1 例如具有底栅极型结构, 并且氧化物半导体被用于沟道区域 (活性层)。薄膜晶体管 1 包括位于由玻璃或塑料等制成的衬底 11 上的栅电极 12 以及被设置为覆盖栅电极 12 及衬底 11 的栅极绝缘膜 13。氧化物半导体膜 14 形成在栅极绝缘膜 13 上与栅电极 12 对应的区域内, 并且一对电极 (源电极 15A 及漏电极 15B) 在两者之间存在预定间隔的情况下被设置在氧化物半导体膜 14 上。保护膜 16 形成在衬底 11 的整个表面上, 由此覆盖氧化物半导体膜 14 的沟道区域 14A、源电极 15A 以及漏电极 15B。

[0030] 栅电极 12 用于通过施加至薄膜晶体管 1 的栅极电压来控制氧化物半导体膜 14 中的电子密度。栅电极 12 由钼 (Mo) 等构成。

[0031] 栅极绝缘膜 13 由氧化硅膜、氮化硅膜、氮氧化硅膜或氧化铝膜等构成。

[0032] 氧化物半导体膜 14 由氧化物半导体构成, 并且沟道区域 14A 通过施加电压而形成

在源电极 15A 与漏电极 15B 之间。这里,氧化物半导体是由诸如铟 (In)、镓 (Ga)、锌 (Zn) 以及锡 (Sn) 等元素形成的氧化物。氧化物半导体膜 14 例如具有大于等于 20nm 并且小于等于 100nm 的厚度。

[0033] 源电极 15A 及漏电极 15B 例如由铝或铬 (Cr) 的简单物质构成,或由钛 (Ti)/ 铝 (Al)/ 钛的堆叠结构构成。

[0034] 保护膜 16 抑制氢等进入薄膜晶体管 1 (特别是进入氧化物半导体膜 14 的沟道区域 14A) 的内部。保护膜 16 包括氧化铝膜 (Al_2O_3),并由单层膜、或两层或更多层的堆叠膜构成。双层膜的示例包括氧化铝膜及氮化硅膜的堆叠膜,或氧化铝膜及氧化硅膜的堆叠膜。三层膜的示例包括氧化铝膜、氮化硅膜以及氧化硅膜的堆叠膜。保护膜 16 例如具有大于等于 10nm 并且小于等于 100nm 的厚度,并优选地具有 50nm 或更小的厚度。

[0035] 例如可以下述方式来制造上述薄膜晶体管 1。

[0036] 首先,如图 2(A) 所示,在通过溅射法或蒸镀法于衬底 11 的整个表面上形成薄金属膜之后,例如通过使用光阻材料进行蚀刻来将该薄金属膜图案化,由此形成栅电极 12。

[0037] 下面,如图 2(B) 所示,例如通过等离子体 CVD (化学气相沉积) 法来形成栅极绝缘膜 13 以覆盖衬底 11 及栅电极 12。

[0038] 下面,如图 2C 所示,例如通过溅射法来形成具有上述厚度并且由上述材料制成的氧化物半导体膜 14。例如,在氧化锌铟镓 (IGZO) 被用作氧化物半导体的情况下,使用以氧化锌铟镓的陶瓷作为靶的 DC 溅射法,并且通过使用氩 (Ar) 及氧 (O_2) 的混合气体,通过等离子体放电来形成氧化物半导体膜 14。但是,在执行等离子体放电之前,排空真空容器,直至真空容器内的真空水平例如变为 1×10^{-4} Pa 或更低,然后可以引入氩及氧的混合气体。随后,例如通过使用光阻材料进行蚀刻来将形成的氧化物半导体膜 14 图案化。

[0039] 然后,如图 2(D) 所示,在例如通过溅射法将薄金属膜形成在氧化物半导体膜 14 上之后,例如通过使用光阻材料进行蚀刻,在该薄金属膜中在与氧化物半导体膜 14 的沟道区域 14A 对应的区域内形成孔 150。因此,分别形成源电极 15A 及漏电极 15B。

[0040] 然后,由上述材料等形成的保护膜 16 被形成覆盖所形成的氧化物半导体膜 14、所形成的源电极 15A 以及所形成的漏电极 15B。此外,在这里,将描述一层氧化铝膜被形成成为保护膜 16 的情况。例如将通过下述原子层沉积 (ALD: 原子层沉积) 法来形成该保护膜 16。换言之,其上形成有氧化物半导体膜 14、源电极 15A 以及漏电极 15B 的衬底 11 被布置在真空室内,作为材料气体的三甲基铝气体被引入,并且原子层的铝膜被形成在电极形成一侧。然后,其中臭氧气体或氧气被等离子体激发的氧自由基被引至形成衬底 11 的铝膜那一侧,由此将铝膜氧化。这里,因为上述铝膜具有原子层水平的膜厚,故上述铝膜易于被臭氧或氧自由基氧化。因此,氧化铝膜被形成在衬底 11 的整个表面上。以此方式,通过交替地重复铝膜的原子层形成处理以及氧化处理,能够形成具有预定膜厚的氧化铝膜。

[0041] 以此方式,通过原子层沉积法形成氧化铝膜作为保护膜 16,因为在氧化处理中不存在缺氧的问题,故易于实现作为化学当量比的理想成份。例如,铝及氧的成份比理想地为 2 : 3。此外,因为可在抑制氢气产生的状态下形成膜,故氧化物半导体膜 14 的电气特性并未劣化。因此,能够形成具有优良阻气特性的保护膜 16。如上所述,完成图 1 所示的薄膜晶体管 1。

[0042] 然后,将描述本实施例的薄膜晶体管 1 的功能及效果。

[0043] 在薄膜晶体管 1 中,当通过图中未示出的布线层将等于预定阈值电压或更大的栅极电压 V_g 施加在栅电极 12 与源电极 15A 之间时,沟道区域 14A 被形成在氧化物半导体膜 14 中,允许电流(漏极电流 I_d) 在源电极 15A 与漏电极 15B 之间流动,由此具有晶体管的功能。

[0044] 在诸如氢之类的元素进入薄膜晶体管 1 的内部的情况下,如上所述,在氧化物半导体膜 14 内形成电气浅杂质水平,并且产生电阻的降低。因此,例如在氧化锌被用作氧化物半导体膜 14 的情况下,即使在未施加栅极电压 V_g 时,也允许漏极电流 I_d 流动,并且泄漏电流增大。

[0045] 另一方面,在本实施例中,设置了由氧化铝膜形成的保护膜 16 以覆盖沟道区域 14A、源电极 15A 以及漏电极 15B,由此通过氧化铝膜的阻气特性抑制氢进入氧化物半导体膜 14。因此,可以抑制如上所述产生泄漏电流。此外,通过上述原子层沉积法而形成该氧化铝膜,可以实现更佳的阻气特性。因此,能够有效地抑制泄漏电流的产生。

[0046] 例如,上述薄膜晶体管 1 可被适当地用作诸如有机 EL 显示器及液晶显示器之类的显示装置中的驱动元件。在此显示装置中,因为可通过设置上述薄膜晶体管 1 来抑制泄漏电流,故能够实现高亮度清晰显示。此外,因为氧化铝膜的保护膜 16 可防止外部的氢等进入,故提高了可靠性。

[0047] 第二实施例

[0048] 图 3 示出了根据本发明的第二实施例的薄膜晶体管 2 的剖面结构。与上述第一实施例类似,薄膜晶体管 2 具有底栅极型结构,并且氧化物半导体被用作沟道区域(活性层)。以下,将使用相同的参考标号来表示与上述第一实施例相同的部件,并且将适当地省略对其的描述。

[0049] 在薄膜晶体管 2 中,栅电极 12、栅极绝缘膜 13 以及氧化物半导体膜 14 设置在衬底 11 上。在本实施例中,沟道保护膜 17(第一保护膜)形成在氧化物半导体膜 14 的顶表面上,而保护膜 18(第二保护膜)被形成覆盖该沟道保护膜 17 的顶表面以及氧化物半导体膜 14 的侧表面。孔 170A 及 170B 被设置在沟道保护膜 17 及保护膜 18 中,并且源电极 19A 及漏电极 19B 被分别嵌入这些孔内。

[0050] 沟道保护膜 17 被形成覆盖氧化物半导体膜 14 的顶表面。该沟道保护膜 17 用于防止氧化物半导体膜 14 的机械损坏,并用于抑制例如因制造处理中的热处理而导致在氧化物半导体膜 14 中吸收氧等。此外,沟道保护膜 17 用于保护氧化物半导体膜 14 避开制造处理中的阻蚀材料剥离液。上述沟道保护膜 17 由与上述第一实施例的保护膜 16 相同的材料构成。

[0051] 为了保护薄膜晶体管 2 的内部而设置保护膜 18,并且保护膜 18 由与上述第一实施例的保护膜 16 相同的材料构成。

[0052] 例如可通过下述方式来制造上述薄膜晶体管 2。

[0053] 首先,如图 4 的 (A) 所示,通过上述方法将氧化物半导体膜 14 形成在栅极绝缘膜 13 的整个表面上。

[0054] 接着,如图 4 的 (B) 所示,例如通过上述原子层沉积法将沟道保护膜 17 形成在氧化物半导体膜 14 的整个表面上。

[0055] 然后,如图 4 的 (C) 所示,通过使用光阻材料进行的蚀刻来将已经形成在整个表面

上的沟道保护膜 17 及氧化物半导体膜 14 图案化。随后,通过上述原子层沉积法形成保护膜 18 以覆盖图案化沟道保护膜的顶表面以及图案化氧化物半导体膜 14 的侧表面。

[0056] 然后,如图 4 的 (D) 所示,例如通过使用光阻材料进行的蚀刻,在所形成的沟道保护膜 17 以及所形成的保护膜 18 中形成穿透至氧化物半导体膜 14 的表面的孔 170A 及 170B。

[0057] 最终,例如通过溅射法来形成薄金属膜以填充这些孔 170A 及 170B。随后,例如通过使用光阻材料进行的蚀刻来将孔形成在与所形成的薄金属膜的沟道区域 14A 相对应的区域内。因此,分别形成了源电极 19A 及漏电极 19B。以此方式,完成了图 3 所示的薄膜晶体管 2。

[0058] 在上述第二实施例的薄膜晶体管 2 中,通过被形成覆盖氧化物半导体膜 14 的顶表面的沟道保护膜 17,能够防止沟道区域 14A 在氧化物半导体膜 14、源电极 19A 及漏电极 19B 被图案化并被形成时因蚀刻而受到损坏。此外,通过被设置为覆盖沟道保护膜 17 的顶表面以及氧化物半导体膜 14 的侧表面的保护膜 18,能够抑制氢进入氧化物半导体膜 14。因此,相较于第一实施例,能够有效地抑制漏电的产生。

[0059] 第三实施例

[0060] 图 5 示出了根据本发明的第三实施例的薄膜晶体管 3 的剖面结构。与上述第一实施例类似,薄膜晶体管 3 具有底栅极型结构,并且氧化物半导体被用于沟道区域(活性层)。以下,将使用相同的参考标号来表示与上述第一实施例相同的部件,并且将适当地省略对其的描述。

[0061] 在薄膜晶体管 3 中,栅电极 12、栅极绝缘膜 13 以及氧化物半导体膜 14 设置在衬底 11 上。沟道保护膜 20(第一保护膜)形成在氧化物半导体膜 14 上与沟道区域 14A 对应的区域内。在本实施例中,源电极 21A 及漏电极 21B 被设置在氧化物半导体膜 14 上以覆盖沟道保护膜 20 的端部。此外,形成了保护膜 22(第二保护膜)以覆盖沟道保护膜 20、源电极 21A 以及漏电极 21B。

[0062] 沟道保护膜 20 例如用于防止氧化物半导体膜 14 的机械损坏,并在制造处理中的热处理中抑制诸如氧之类的元素解吸附。此外,保护膜 20 用于在制造处理中保护氧化物半导体膜 14 避开阻蚀材料剥离液。在本实施例中,该沟道保护膜 20 由氧化硅膜构成。

[0063] 设置保护膜 22 用于保护薄膜晶体管 3 的内部,并且保护膜 22 由与上述第一实施例中的保护膜 16 相同的材料构成。

[0064] 例如可通过以下方式来制造上述薄膜晶体管 3。

[0065] 首先,如图 6 (A) 所示,在通过上述方法在栅极绝缘膜 13 的整个表面上形成了氧化物半导体膜 14 之后,例如通过等离子体 CVD 法形成通过上述材料构成的沟道保护膜 20。此外,在本实施例中,希望在后续步骤在氧气氛中进行退火处理。通常,公知通过将氧化物半导体膜布置在真空环境中,可使膜中及表面上存在的氧脱离。因为氧化硅膜具有氧扩散能力,故能够通过形成氧化硅膜的沟道保护膜 20 并在氧气氛中对氧化物半导体膜 14 执行退火处理,来向氧化物半导体膜 14 供应氧。因此,能够抑制在氧化物半导体膜 14 中形成晶格缺陷(lattice defect)。

[0066] 然后,如图 6 的 (B) 所示,通过使用光阻材料的蚀刻依次对形成在整个表面上的沟道保护膜 20 及氧化物半导体膜 14 进行图案化。

[0067] 然后,如图 6 的 (C) 所示,例如通过溅射法来形成薄金属膜以覆盖所形成的沟道保

护膜 20 以及所形成的氧化物半导体膜 14。随后,例如通过使用光阻材料进行的蚀刻在薄金属膜的与沟道区域 14A 对应的区域内形成。因此,分别形成了源电极 21A 及漏电极 21B。

[0068] 此外,如同在之前形成保护膜 22 的步骤中的处理,例如对氧化物半导体膜 14 执行臭氧处理、氧等离子体处理或二氧化氮等离子体处理。可在形成氧化物半导体膜 14 之后并在形成保护膜 22 之前的任意时刻进行上述处理。但是,希望在即将形成保护膜 22 之前执行上述处理。通过上述处理,能够抑制氧化物半导体膜 14 中晶格缺陷的产生。

[0069] 最终,例如通过上述原子层沉积法来形成保护膜 22 以覆盖所形成的沟道保护膜 20、所形成的源电极 21A 以及所形成的漏电极 21B。如上所述,完成图 5 所示的薄膜晶体管 3。

[0070] 在上述第三实施例的薄膜晶体管 3 中,通过形成在氧化物半导体膜 14 的沟道区域 14A 上的沟道保护膜 20,例如能够防止在形成源电极 19A 及漏电极 19B 时沟道区域 14A 因蚀刻而损坏。此外,通过被设置为覆盖沟道保护膜 20、源电极 21A 以及漏电极 21B 的保护膜 22,能够抑制氢进入氧化物半导体膜 14。因此,相较于第一实施例,能够有效地抑制泄漏电流的产生。

[0071] 此外,通过形成氧化硅膜制成的沟道保护膜 20,并在氧气氛中对沟道保护膜 20 执行退火处理,或在形成保护膜 22 之前在沟道保护膜 20 上执行臭氧处理等,能够抑制氧化物半导体膜 14 中晶格缺陷的产生。这里,在图 7 的 (A) 中示出了在形成保护膜 22 之前执行臭氧处理的情况下薄膜晶体管 3 的电流 (I_d) - 电压 (V_g) 特性。此外,在图 7 的 (B) 中示出了在未执行臭氧处理的情况下的电流 - 电压特性。

[0072] 如图 7 的 (A) 所示,通过执行臭氧处理可形成较低的关断泄漏电流,并且可形成具有足够高的接通 - 关断比率的电气特性。此外,如图 7 的 (B) 所示,在未执行臭氧处理的情况下,可以看到晶体管的阈值电压向减小方向偏移,并且电气特性较大程度地恶化。这被归咎于以下原因。通常,在氧化物半导体膜中,在真空中,膜中以及表面上的氧脱离,因此产生晶格缺陷。与氢气类似,上述晶格缺陷在氧化物半导体膜中形成浅杂质水平,并且泄漏电流增大。此外,晶格缺陷导致不能感生载流子,由此载流子的浓度降低。载流子浓度的降低使得氧化物半导体膜的导电性降低,并且影响薄膜晶体管的电子迁移率以及电流传输特性(例如,阈值特性及阈值电压)。因此,通过在形成保护膜 22 之前执行臭氧处理,可以向氧化物半导体膜 14 内供应足够量的氧,抑制晶格缺陷的产生,并能够获得其中关断泄漏电流较低的薄膜晶体管 3,由此接通 - 关断比率足够。此外,即使在替代执行臭氧处理而利用通过等离子体激发氧气及二氧化氮而形成的自由基来执行处理的情况下,也可获得上述相同的效果。

[0073] 此外,薄膜晶体管 3 的关断泄漏电流与作为保护膜 22 的氧化铝膜的膜厚度的关系如图 8 所示。但是,在形成保护膜 22 之前执行上述臭氧处理。图中,可以看到当保护膜 22 的膜厚增大至大于 50nm 时,即使在执行臭氧处理时,关断泄漏电流也会增大,并且不能获得足够的接通 - 关断比。由此,希望将用作保护膜 22 的氧化铝膜的膜厚设定为 50nm 或更小。

[0074] 此外,图 9 的 (A) 及图 9 的 (B) 中示出在氧化铝膜制成的保护膜 22 具有 10nm 的膜厚的情况下薄膜晶体管 3 的电流电压特性。图 9 的 (A) 示出了初始特性,而图 9 的 (B) 示出了在 300℃ 的温度下在氮气氛中在退火执行达一个小时之后的特性。此外,作为以上

的对比示例,图 10 的 (A) 中示出了在未形成保护膜 22 的情况下的初始特性,并且图 10 的 (B) 示出了在 300℃ 的温度下在氮气氛中在退火执行达一个小时之后的特性。

[0075] 如图 10 的 (A) 及图 10 的 (B) 所示,可以看到在未形成保护膜 22 的情况下,在退火之后,电流 - 电压特性变化很大,并且关断泄漏电流迅速增大。另一方面,如图 9 的 (A) 及图 9 的 (B) 所示,在本实施例的薄膜晶体管 3 (其中具有 10nm 膜厚的氧化铝膜被形成作为保护膜 22) 中,可以看到即使在于 300℃ 下进行退火之后,也很难看到特性的变化,并且特性较稳定。因此,可以看到即使在制造装置时需要进行加热处理时,也可以保持稳定的特性而不会使晶体管特性恶化。

[0076] (改变示例)

[0077] 下面,将描述上述第三实施例的改变示例。图 11 示出了根据改变示例的薄膜晶体管 4 的剖面结构。与上述第一实施例类似,薄膜晶体管 4 具有底栅极型结构,并且氧化物半导体被用作沟道区域 (活性层)。以下,将使用相同的参考标号来表示与上述第三实施例相同的部件,并且将适当地省略对其的描述。

[0078] 在本改变示例中,除了源电极 23A 及漏电极 23B 的结构之外,其结构与上述第三实施例相同。换言之,设置源电极 23A 及漏电极 23B,使其不与形成在氧化物半导体膜 14 上的沟道保护膜 20 彼此重叠。保护膜 24 被形成为覆盖氧化物半导体膜 14、沟道保护膜 20、源电极 23A 及漏电极 23B 的一部分。设置保护膜 24 以保护薄膜晶体管 4 的内部,其以与上述第一实施例的保护膜 16 相同的材料构成。

[0079] 例如可通过以下方式来制造薄膜晶体管 4。首先,如图 12 的 (A) 所示,与上述第三实施例的薄膜晶体管 3 类似,通过使用光阻材料的蚀刻,依次图案化并形成沟道保护膜 20 及氧化物半导体膜 14。然后,如图 12 的 (B) 所示,在氧化物半导体膜 14 上,源电极 23A 及漏电极 23B 被形成以不与形成的沟道保护膜 20 重叠。最终,通过上述原子层沉积法来形成保护膜 24。此外,与上述第三实施例类似,在本实施例中,希望在形成保护膜 24 之前执行臭氧处理。如上所述,完成图 11 所示的薄膜晶体管 4。

[0080] 如上所述,可以将源电极 23A 及漏电极 23B 形成为不与沟道保护膜 20 重叠。即使在上述结构的情况下,也能够获得与上述第一实施例及上述第三实施例相同的效果。此外,尽管存在未被沟道保护膜 20 以及源电极 23A 或漏电极 23B 两者覆盖的区域 (暴露区域),但因为在形成保护膜 24 时在减压环境中使该暴露区域内的氧分离,故在该暴露区域内阻抗变低。因此,能够减小寄生电容而不会因寄生阻抗减小薄膜晶体管 4 的电流。

[0081] 这里,可在上述第一实施例及上述第二实施例的薄膜晶体管的制造处理中执行在形成保护膜之前的臭氧处理等。此外,在上述第二实施例中,尽管已经作为示例描述了由氧化铝形成沟道保护膜 17 的情况,但并不限于此,可以类似于上述第三实施例以及上述改变示例,沟道保护膜 17 由氧化硅膜形成,并且可以在随后步骤中在氧气氛中执行退火处理。此外,在上述第三实施例以及上述改变示例中,尽管已经作为示例描述了由氧化硅膜构成沟道保护膜 20 的情况,但沟道保护膜 20 也可由氧化铝膜构成。

[0082] 以上,尽管已经参考实施例及改变示例描述了本发明,但本发明并不限于上述实施例,各种不同的改变示例均可行。例如,在上述实施例中,尽管作为示例已经描述了通过原子层沉积法来形成氧化铝膜的情况,但并不限于此,可通过诸如溅射法等其他膜形成方法来形成氧化铝膜。但是,如上所述,在使用原子层沉积法的情况下,因为可以理想成份比

率均匀地形成氧化铝膜,故可方便地保持阻气特性。

[0083] 此外,在上述实施例中,尽管已经描述了底栅极结构的示例作为薄膜晶体管,但并不限于此,也可应用顶栅极结构。

[0084] 本发明包含与于 2008 年 7 月 3 日向日本专利局递交的日本在先专利申请 JP2008-174469 中公开的主题相关的主题,这里通过引用引入其全部内容。

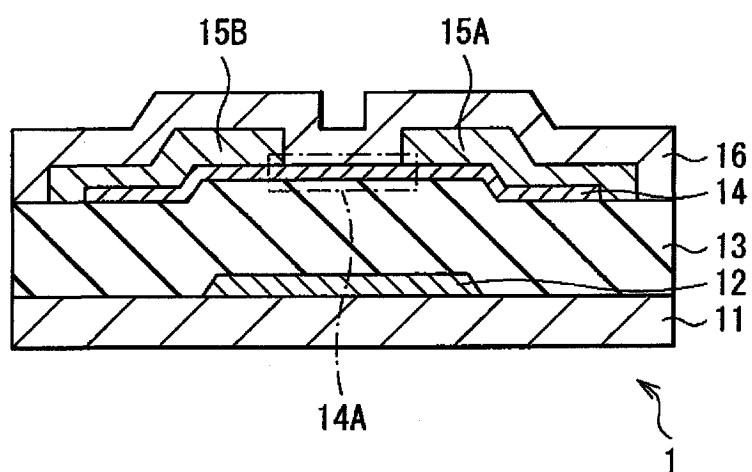


图 1

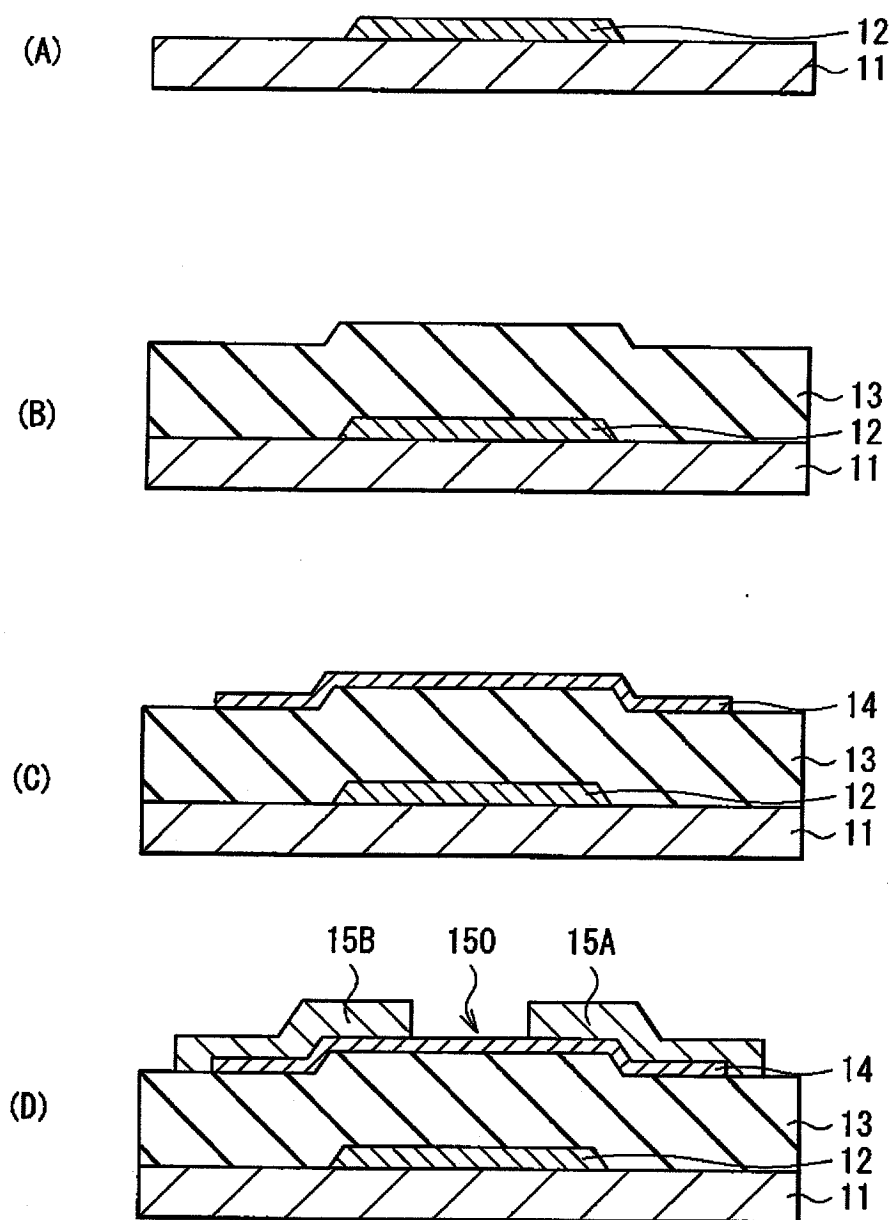


图 2

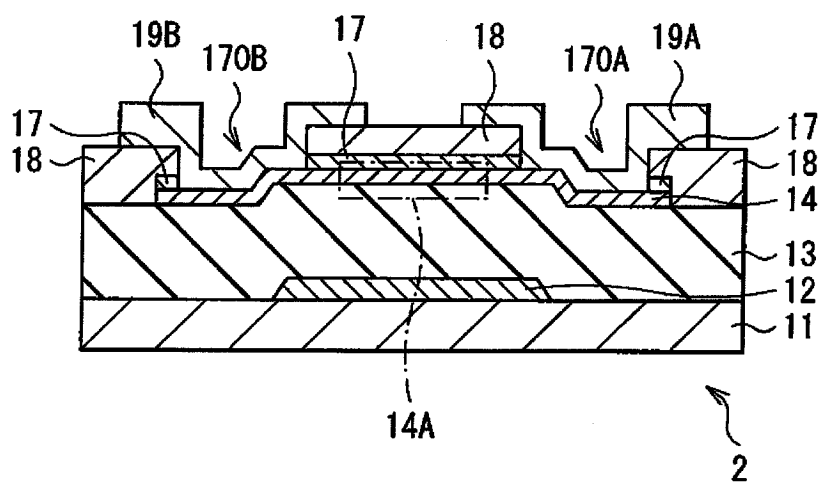


图 3

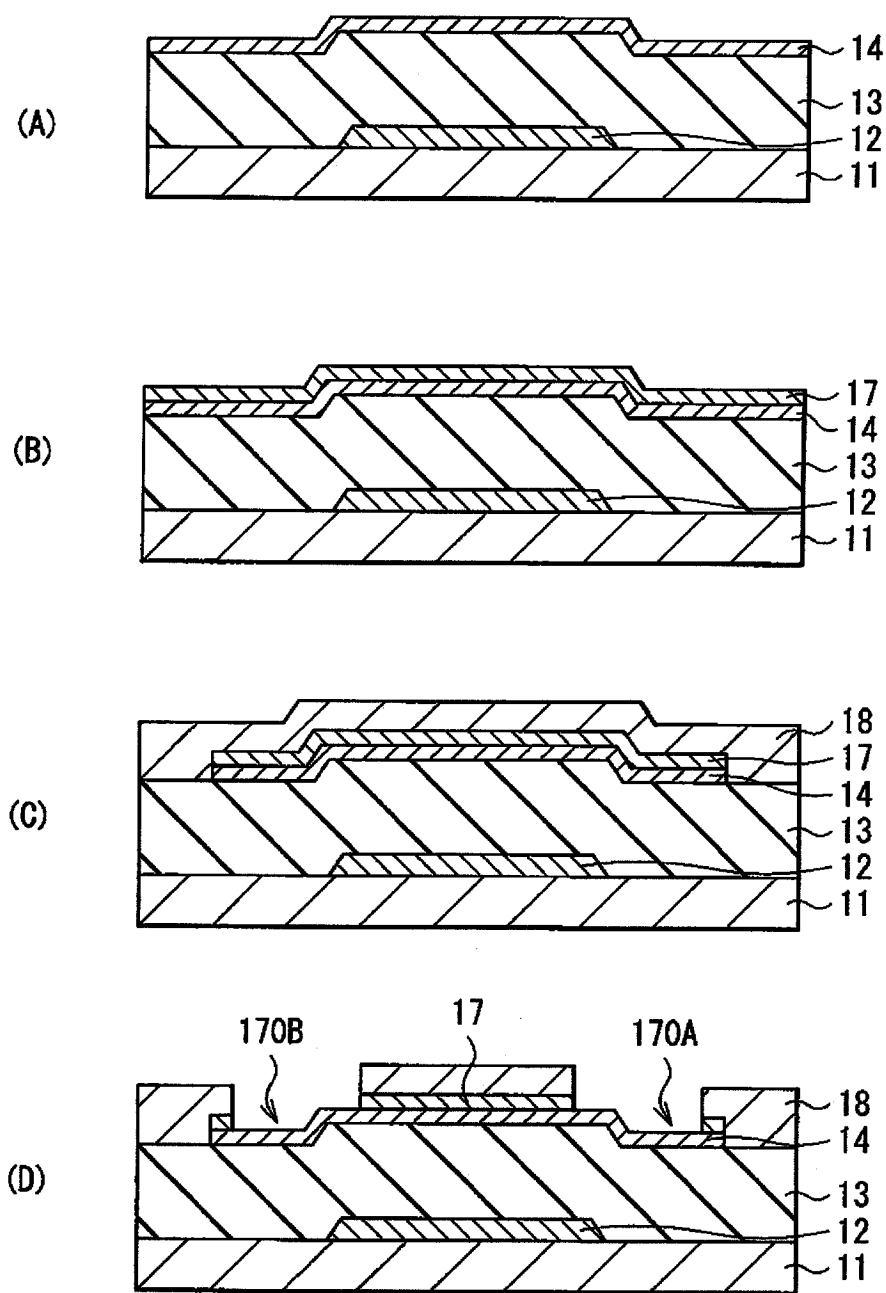


图 4

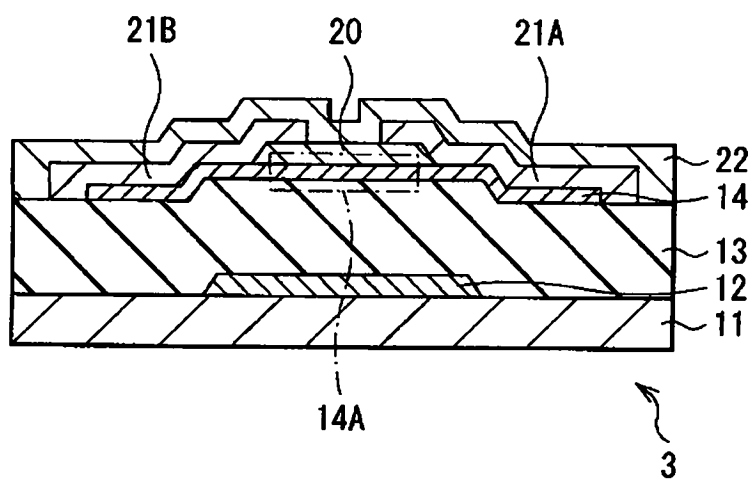


图 5

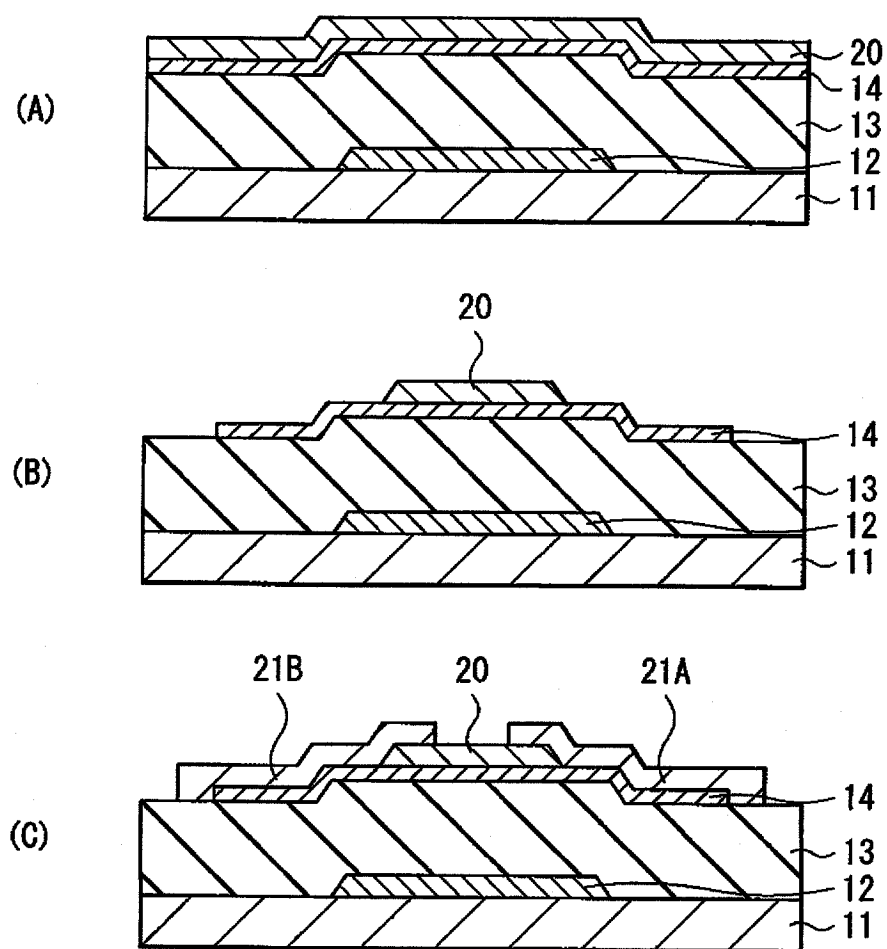


图 6

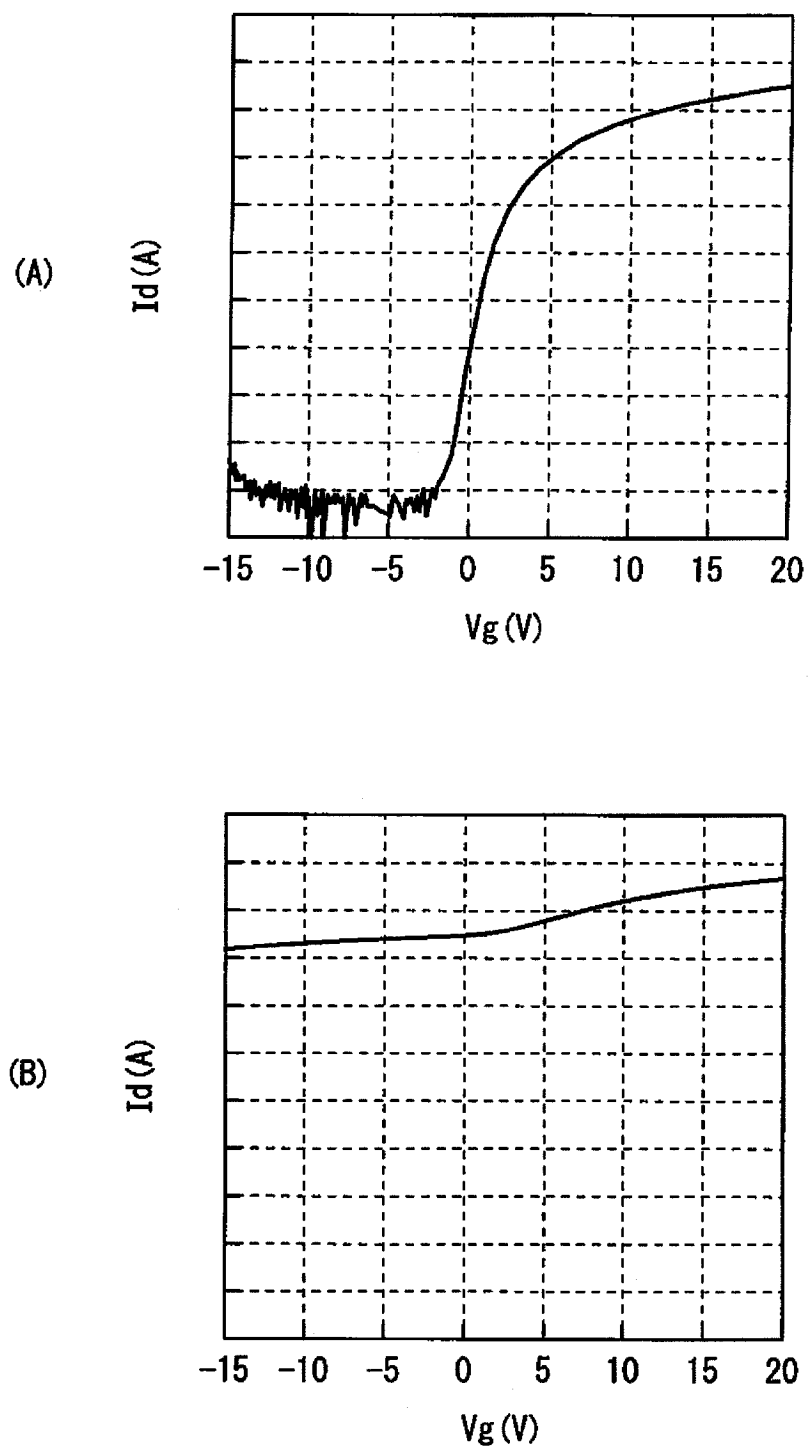


图 7

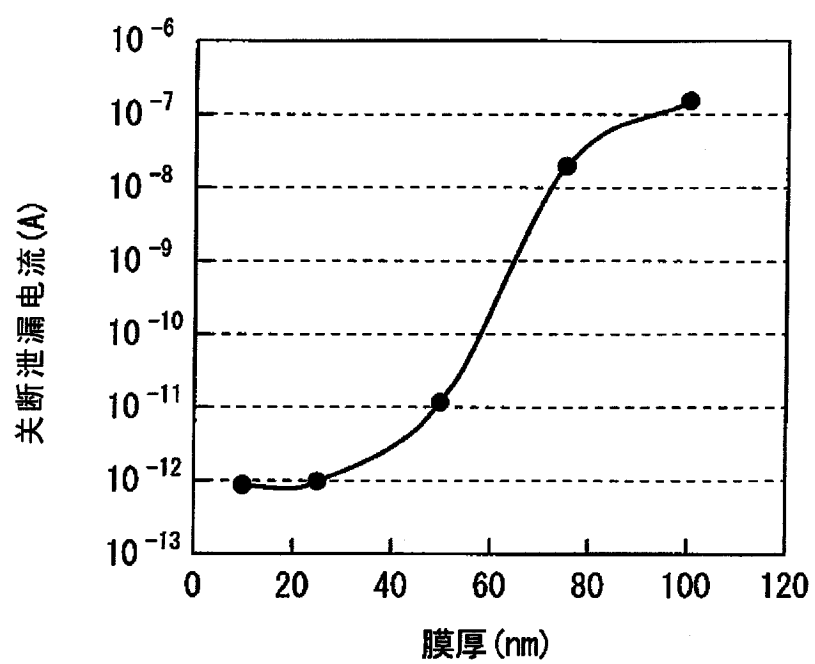


图 8

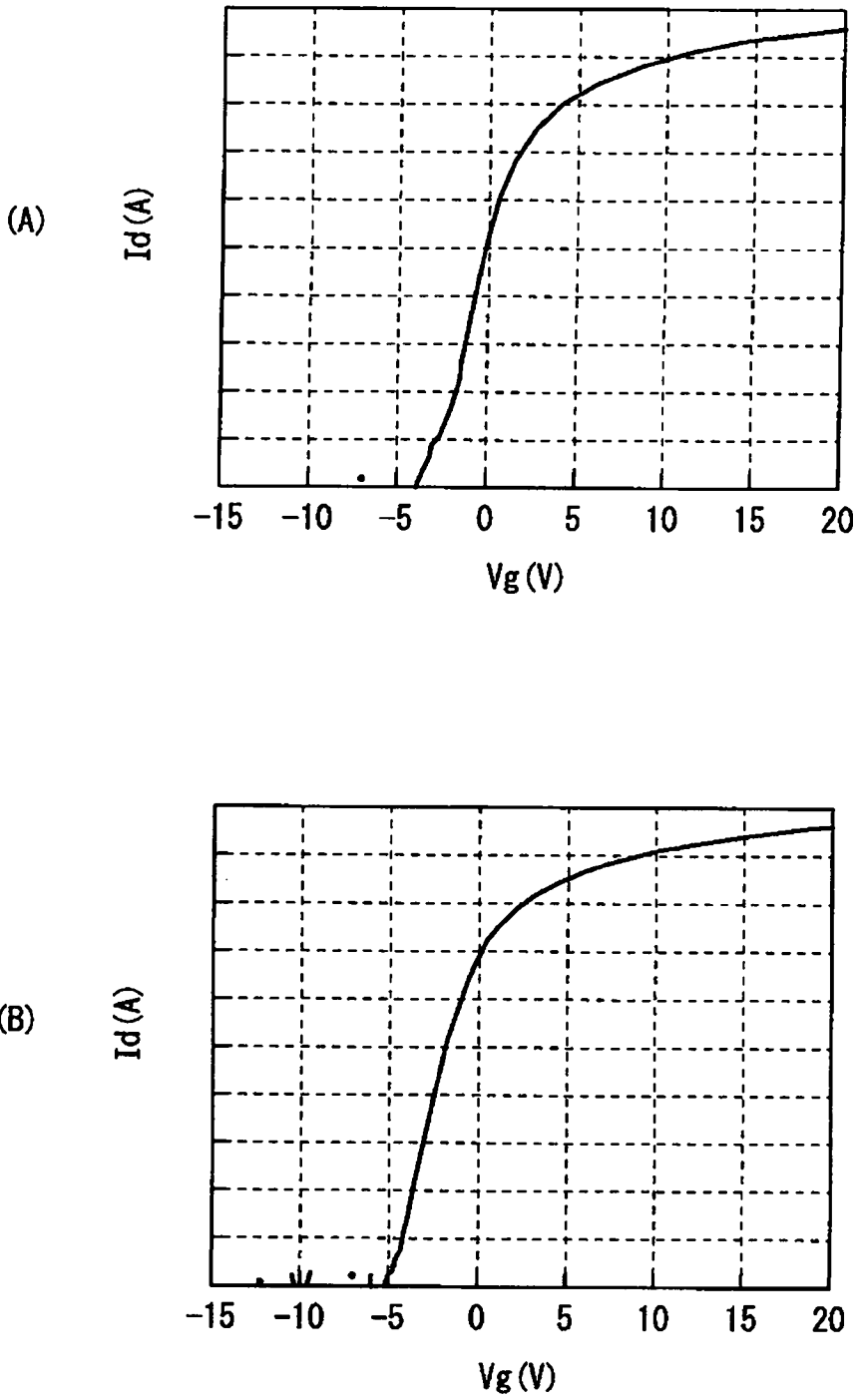


图 9

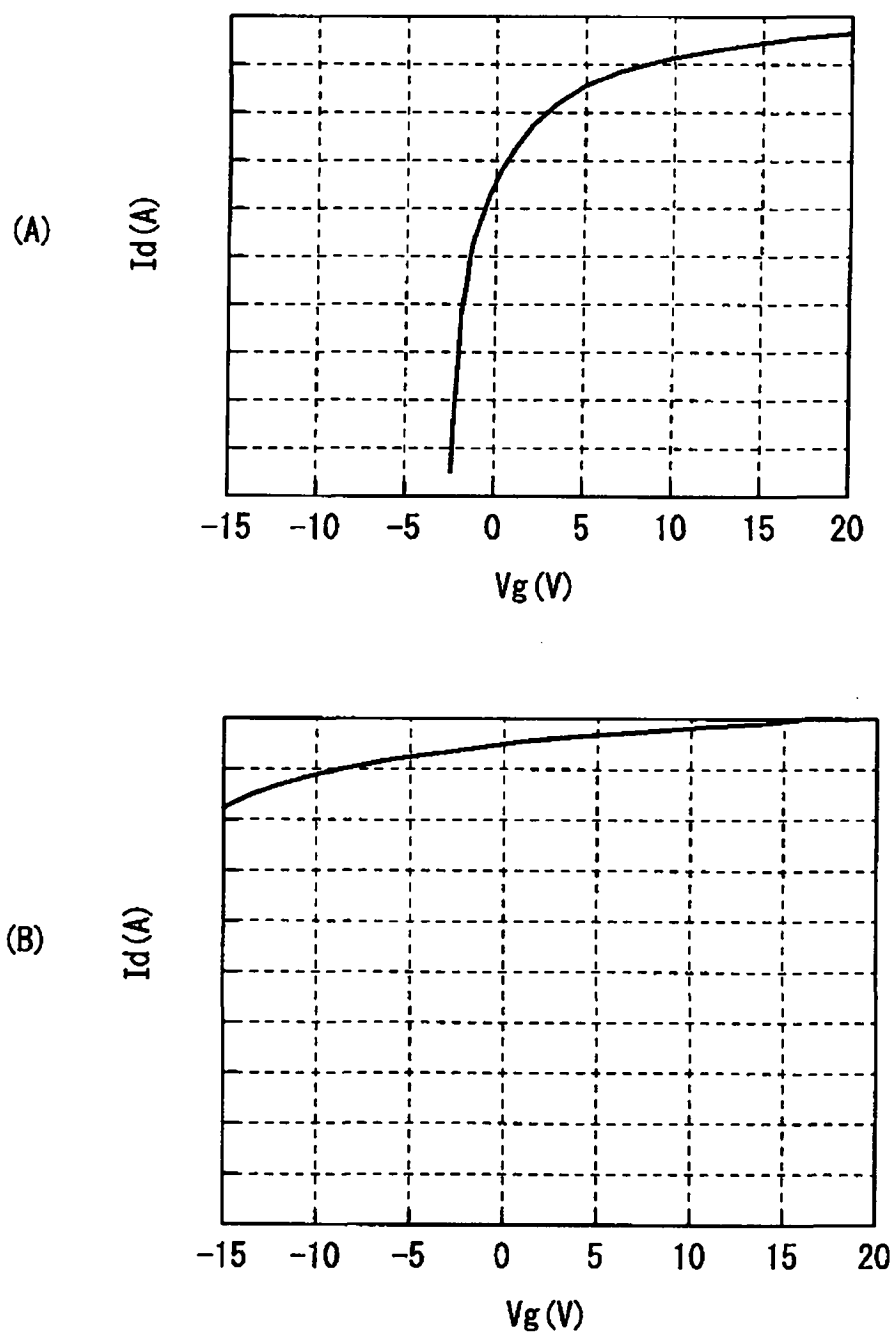


图 10

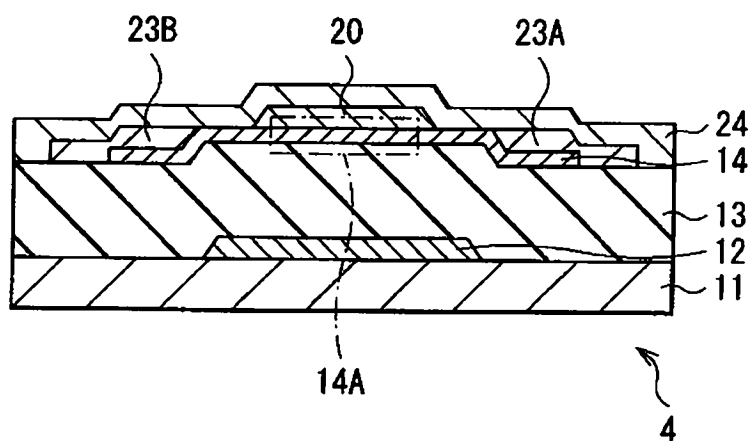


图 11

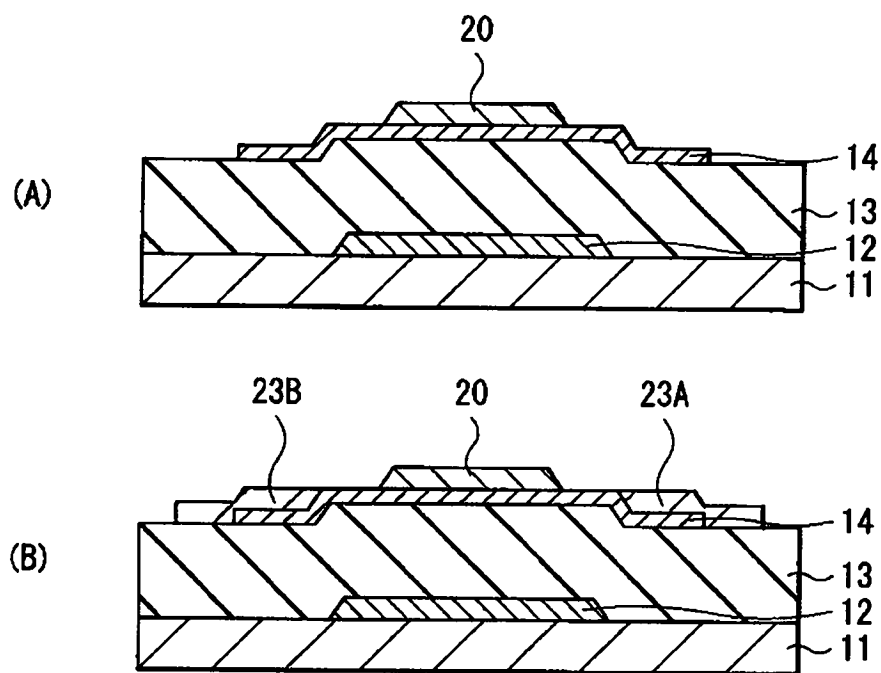


图 12