

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-10370

(P2010-10370A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 27/146 (2006.01)	H01L 27/14 A	4M118
H04N 5/335 (2006.01)	H04N 5/335 E	5C024

審査請求 未請求 請求項の数 8 O L (全 26 頁)

(21) 出願番号	特願2008-167619 (P2008-167619)	(71) 出願人	308014341
(22) 出願日	平成20年6月26日 (2008. 6. 26)		富士通マイクロエレクトロニクス株式会社
			東京都新宿区西新宿二丁目7番1号
		(74) 代理人	100091340
			弁理士 高橋 敬四郎
		(74) 代理人	100105887
			弁理士 来山 幹雄
		(72) 発明者	大川 成実
			神奈川県川崎市中原区上小田中4丁目1番
			1号 富士通株式会社内
		Fターム(参考)	4M118 AA10 AB01 BA14 CA04 CA20
			CA27 DD04 FA06 FA33 FA50
			GB03 GB07 GB11 GC08 GC14
			GD04 GD07

最終頁に続く

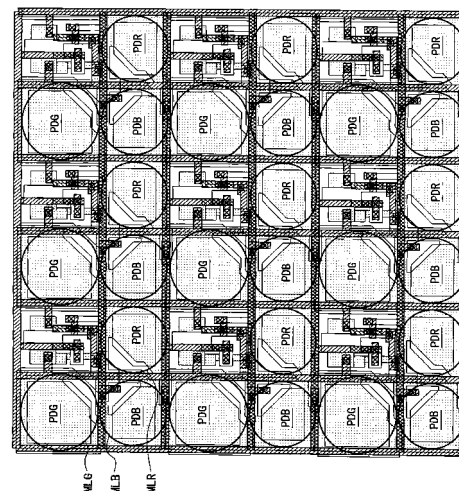
(54) 【発明の名称】 半導体装置及び携帯型電子機器

(57) 【要約】

【課題】光電変換素子と、光電変換素子で変換された信号電荷を検出する検出回路とが形成された画素ユニットが、複数並べられた固体撮像素子を含み、画素ユニット内で検出回路の形成領域を広くとることが容易な半導体装置を提供する。

【解決手段】半導体装置は、行列状に配置された複数の画素ユニットを有し、複数の画素ユニットの各々は、第1～第3の色の光がそれぞれ入射し受光した光を信号電荷に変換する第1～第3の光電変換素子と、第1～第3の光電変換素子の各々で変換された信号電荷を検出しこれら光電変換素子に共通に用いられる検出回路とを含み、第1の光電変換素子と検出回路とが並んだ行と第2及び第3の光電変換素子が並んだ行とが隣接して配置されているか、または、第1の光電変換素子と検出回路とが並んだ列と第2及び第3の光電変換素子が並んだ列とが隣接して配置されている。

【選択図】図2



【特許請求の範囲】**【請求項 1】**

行列状に配置された複数の画素ユニットを有し、該複数の画素ユニットの各々は、第 1 の色の光が入射し、受光した光を信号電荷に変換する第 1 の光電変換素子と、第 2 の色の光が入射し、受光した光を信号電荷に変換する第 2 の光電変換素子と、第 3 の色の光が入射し、受光した光を信号電荷に変換する第 3 の光電変換素子と、前記第 1 ~ 第 3 の光電変換素子の各々で変換された前記信号電荷を検出し、該第 1 ~ 第 3 の光電変換素子に共通に用いられる検出回路とを含み、

前記複数の画素ユニットは、前記第 1 の光電変換素子と前記検出回路とが並んだ行と、前記第 2 の光電変換素子と前記第 3 の光電変換素子とが並んだ行とが隣接して配置されている画素ユニット、または、前記第 1 の光電変換素子と前記検出回路とが並んだ列と、前記第 2 の光電変換素子と前記第 3 の光電変換素子とが並んだ列とが隣接して配置されている画素ユニットのいずれかである半導体装置。

10

【請求項 2】

前記第 1 の光電変換素子の面積が、前記第 2 の光電変換素子及び前記第 3 の光電変換素子それぞれの面積に比べて広い請求項 1 に記載の半導体装置。

【請求項 3】

さらに、前記第 1 の光電変換素子の上方に形成され、該第 1 の光電変換素子に光を入射させる第 1 のマイクロレンズを有し、該第 1 のマイクロレンズは、該第 1 の光電変換素子に隣接する前記検出回路と重なりを持つように形成されている請求項 1 または 2 に記載の半導体装置。

20

【請求項 4】

前記複数の画素ユニットは、前記第 1 の光電変換素子と前記検出回路とが行方向または列方向に交互に並んでいる請求項 1 ~ 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】

前記複数の画素ユニットは、前記第 1 の光電変換素子と前記検出回路とが行方向に交互に並んでいるとき、前記第 2 の光電変換素子と前記検出回路とが、列方向に交互に並んでいるか、または、前記第 1 の光電変換素子と前記検出回路とが列方向に交互に並んでいるとき、前記第 2 の光電変換素子と前記検出回路とが、行方向に交互に並んでいる請求項 4

30

【請求項 6】

第 1 の色の光が入射し、受光した光を信号電荷に変換する第 1 の光電変換素子と、第 2 の色の光が入射し、受光した光を信号電荷に変換する第 2 の光電変換素子と、第 3 の色の光が入射し、受光した光を信号電荷に変換する第 3 の光電変換素子と、前記第 1 ~ 第 3 の光電変換素子の各々で変換された前記信号電荷を検出し、該第 1 ~ 第 3 の光電変換素子に共通に用いられる検出回路とを含み、

前記第 1 の光電変換素子と前記検出回路とが、第 1 の方向に並んで配置され、

前記第 2 の光電変換素子と前記第 3 の光電変換素子とが、前記第 1 の光電変換素子と前記検出回路との並びに隣接して、前記第 1 の方向に並んで配置され、

40

前記第 2 の光電変換素子と前記検出回路とが、第 1 の方向と交差する第 2 の方向に並んで配置され、

前記第 1 の光電変換素子と前記第 3 の光電変換素子とが、前記第 2 の光電変換素子と前記検出回路との並びに隣接して、前記第 2 の方向に並んで配置された画素ユニットを有する半導体装置。

【請求項 7】

前記第 1 の色は緑、前記第 2 の色は赤及び青の一方、前記第 3 の色は赤及び青の他方である請求項 1 ~ 6 のいずれか 1 項に記載の半導体装置。

【請求項 8】

50

請求項 1 ~ 7 のいずれか 1 項に記載の半導体装置を搭載した携帯型電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置及び携帯型電子機器に関し、特に、固体撮像素子を含む半導体装置及び携帯型電子機器に関する。

【背景技術】

【0002】

金属酸化物半導体（MOS）型固体撮像素子の微細化が進んでおり、例えば、画素となるフォトダイオード間の平均ピッチが $1.4\ \mu\text{m}$ 以下となっている。フォトダイオードが微細化するとともに、フォトダイオードで変換された信号電荷量を検出する読出しトランジスタも微細化している。フォトダイオードの面積が減少すると、感度が低下する。また、読出しトランジスタが小さくなると、その特性がばらつく。

【0003】

限られた面積内に、効率的にフォトダイオード及び読出しトランジスタ等を配置する技術が望まれる。例えば、三角形の頂点上に 3 つのフォトダイオードを並べ、三角形の中心近傍に、これらフォトダイオードで変換された信号電荷が転送されるフローティングディフュージョンや読出しトランジスタ等を配置した画素ユニット構造が提案されている（特許文献 1）。

【0004】

【特許文献 1】特開 2006 - 165567 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明の一目的は、光電変換素子と、光電変換素子で変換された信号電荷を検出する検出回路とが形成された画素ユニットが、複数並べられた固体撮像素子を含み、画素ユニット内で検出回路の形成領域を広くとることが容易な半導体装置、及び、そのような半導体装置を搭載した携帯型電子機器を提供することである。

【課題を解決するための手段】

【0006】

本発明の一観点によれば、行列状に配置された複数の画素ユニットを有し、該複数の画素ユニットの各々は、第 1 の色の光が入射し、受光した光を信号電荷に変換する第 1 の光電変換素子と、第 2 の色の光が入射し、受光した光を信号電荷に変換する第 2 の光電変換素子と、第 3 の色の光が入射し、受光した光を信号電荷に変換する第 3 の光電変換素子と、前記第 1 ~ 第 3 の光電変換素子の各々で変換された前記信号電荷を検出し、該第 1 ~ 第 3 の光電変換素子に共通に用いられる検出回路とを含み、前記複数の画素ユニットは、前記第 1 の光電変換素子と前記検出回路とが並んだ行と、前記第 2 の光電変換素子と前記第 3 の光電変換素子とが並んだ行とが隣接して配置されている画素ユニット、または、前記第 1 の光電変換素子と前記検出回路とが並んだ列と、前記第 2 の光電変換素子と前記第 3 の光電変換素子とが並んだ列とが隣接して配置されている画素ユニットのいずれかである半導体装置が提供される。

【発明の効果】

【0007】

第 1 の光電変換素子と検出回路とを一方向に（例えば行方向に）並べて配置している。これにより、第 1 の光電変換素子の面積を広くするとき（例えば第 1 の光電変換素子の列方向の幅を長くして面積を大きくするとき）、同時に検出回路の形成領域の面積を広くすることが容易である。

【発明を実施するための最良の形態】

【0008】

まず、比較例の金属酸化物半導体（MOS）型固体撮像素子について説明する。比較例

10

20

30

40

50

のMOS型固体撮像素子は、行列状に配置された多数の画素ユニットを有する。

【0009】

図15(A)は、ある1つの画素ユニットPUを示す概略平面図である。画素ユニットPUは、例えば一辺 $2.8\mu\text{m}$ の正方形形状である。画素ユニットPU内に、2行2列に4つの画素領域が配置されている。

【0010】

この例では、左上及び右下の画素領域に、緑色画素用のフォトダイオード（以下、緑色フォトダイオードと呼ぶこととする）PDGが配置され、右上の画素領域に、赤色画素用のフォトダイオード（以下、赤色フォトダイオードと呼ぶこととする）PDRが配置され、左下の画素領域に、青色画素用のフォトダイオード（以下、青色フォトダイオードと呼ぶこととする）PDBが配置されている。画素ユニット内に、対角上に配置される2つの緑色画素と、それと交差する対角上に配置される赤色画素と青色画素を有するベイヤー配列が形成されている。行方向または列方向の、隣接する画素間の平均的なピッチは、例えば $1.4\mu\text{m}$ となる。

10

【0011】

フォトダイオードPDG、PDR、及びPDBは、どれも矩形の1つの角を切り欠いた平面形状であり、各フォトダイオードの面積は、切り欠いていない矩形の面積で見積もることができる。なお、以下、矩形には、必要に応じて正方形も含むこととし、矩形の面積を、隣り合う辺の長さの掛け算で表すこともある。比較例のフォトダイオードPDG、PDR、及びPDBの面積はすべて等しく、例えば $0.73\mu\text{m} \times 1.0\mu\text{m}$ である。広いフォトダイオードの面積は、良好な感度を得るために好ましい。

20

【0012】

左上の緑色フォトダイオードPDGと左下の青色フォトダイオードPDBのなす画素領域の列と、右上の赤色フォトダイオードPDRと右下の緑色フォトダイオードPDGのなす画素領域の列との間に、トランジスタ領域が配置されている。

【0013】

トランジスタ領域に、フローティングディフュージョンFD、リセットトランジスタRST、読出しトランジスタSF、及びセレクトトランジスタSLが配置されている。読出しトランジスタSFのゲート電極GSFの下に配置される矩形のチャネル部分の面積は、例えば $0.31\mu\text{m} \times 0.30\mu\text{m}$ である。

30

【0014】

また、フォトダイオードごとに、フォトダイオードで生成された信号電荷をフローティングディフュージョンFDに転送する転送ゲート電極TGが設けられている。

【0015】

図15(B)は、画素ユニットPUの回路図である。図15(B)を参照して、比較例の画素ユニットの動作について説明する。

【0016】

例として、赤色フォトダイオードPDRからの読出し動作を説明する。赤色フォトダイオードPDRの転送ゲート電極TGに転送電圧パルスが印加されると、赤色フォトダイオードPDRで生成された信号電荷がフローティングディフュージョンFDに転送される。

40

【0017】

フローティングディフュージョンFDは、ソースフォロワートランジスタである読出しトランジスタSFのゲート電極GSFに電氣的に接続されている。読出しトランジスタSFのソースが、セレクトトランジスタSLを介して、信号を外部に取り出すシグナル線SIGに接続されており、読出しトランジスタSFのドレインが、電源電圧VRに接続されている。

【0018】

フローティングディフュージョンFDに転送された電荷量に応じて、読出しトランジスタSFのゲートへの印加電圧が変化し、このゲート電圧に応じて、トランジスタSFを流れる電流が変化する。このようにして、赤色フォトダイオードPDRで変換された電荷量

50

が、トランジスタ S F を流れる電流として検出される。

【0019】

フローティングディフュージョン F D は、リセットトランジスタ R S T を介して電源電圧 V R に接続される。外部への信号読出し時は、リセットトランジスタ R S T はオフにされている。外部への信号読出しが完了したら、リセットトランジスタ R S T をオンにすることにより、フローティングディフュージョン F D に転送された電荷が、電源電圧 V R 側に流れ、リセットされる。

【0020】

残りの(2つの)緑色フォトダイオード P D G、及び青色フォトダイオード P D B についても、読出し動作は同様である。リセットトランジスタ R S T、読出しトランジスタ S F、及びセレクトトランジスタ S L が、画素ユニット内の4つのフォトダイオードに共用される。

10

【0021】

なお、この比較例では、画素ユニットをまたがって列方向に隣接する2つのフォトダイオードの転送ゲート電極 T G が、接続されている。つまり、異なる行の画素ユニットに共通の転送ゲート電極 T G を用いる構造となっている。このため、行を選択するためのセレクトトランジスタ S L を用いている。

【0022】

読出しトランジスタ S F の性能は、読出しトランジスタ S F のチャネル部分の面積が狭いほどばらつく。画素ユニットごとに読出しトランジスタ S F の性能がばらつく、フォトダイオードから読み出された電荷量が等しくても、画素ユニットごとに出力がばらつくこととなる。

20

【0023】

感度を良好とするための対策は、フォトダイオードの面積確保と、出力ばらつきを抑えるための読出しトランジスタ S F のチャネル部分の面積確保がある。

【0024】

次に、本発明の第1の実施例による M O S 型固体撮像素子について説明する。比較例と同様に、実施例の M O S 型固体撮像素子も、行列状に配置された多数の画素ユニットを有する。例えば、300万個程度の画素ユニットが配置される。

【0025】

30

図1は、第1の実施例のある1つの画素ユニット P U を示す概略平面図である。画素ユニット P U は、例えば一辺 $2.8\mu\text{m}$ の正方形形状である。画素ユニット P U 内が、行方向及び列方向についてそれぞれ2つの区画に分けられて、4つの区画が画定されている。

【0026】

この例では、行方向について、左側から $1.4\mu\text{m}$ 、右側から $1.4\mu\text{m}$ の位置に境界が画定され、列方向について、上側から $1.6\mu\text{m}$ 、下側から $1.2\mu\text{m}$ の位置に境界が画定されている。左上と右上の区画の面積は等しく、左下と右下の区画の面積は等しく、左上と右上の区画は、左下と右下の区画に比べて広い。

【0027】

画素ユニット P U 内に画定された4つの区画のうち3つの区画が、フォトダイオードの配置される画素領域として用いられる。この例では、相対的に広い左上の画素領域に、緑色フォトダイオード P D G が配置され、相対的に狭い右下及び左下の画素領域に、それぞれ、赤色フォトダイオード P D R 及び青色フォトダイオード P D B が配置されている。画素ユニット内に、緑色画素、赤色画素、及び青色画素が、1つずつ配置される構造となっている。4つの区画のうち、残りの1つの区画、すなわち相対的に広い右上の区画が、トランジスタ領域として用いられる。

40

【0028】

緑色フォトダイオード P D G とトランジスタ領域とが行方向に並び、また、青色フォトダイオード P D B と赤色フォトダイオード P D R とが、緑色フォトダイオード P D G 及びトランジスタ領域に隣接して、行方向に並んでいる。緑色フォトダイオード P D G と青色

50

フォトダイオード P D B とが列方向に並び、また、トランジスタ領域と赤色フォトダイオード P D R とが、緑色フォトダイオード P D G 及び青色フォトダイオード P D B に隣接して、列方向に並んでいる。

【 0 0 2 9 】

フォトダイオード P D G、P D R、及び P D B は、どれも矩形の 1 つの角を切り欠いた平面形状であり、各フォトダイオードの面積は、切り欠いていない矩形の面積で見積もることができる。緑色フォトダイオード P D G の面積は、例えば $1.2 \mu\text{m} \times 1.2 \mu\text{m}$ であり、赤色フォトダイオード P D R 及び青色フォトダイオード P D B の面積はそれぞれ、例えば $1.0 \mu\text{m} \times 0.8 \mu\text{m}$ である。

【 0 0 3 0 】

トランジスタ領域に、フローティングディフュージョン F D、リセットトランジスタ R S T、及び読出しトランジスタ S F が配置されている。フローティングディフュージョン F D、リセットトランジスタ R S T、及び読出しトランジスタ S F を含んで、画素ユニット P U 内の各フォトダイオードで変換された信号電荷を検出する検出回路が形成される。フローティングディフュージョン F D、リセットトランジスタ R S T、及び読出しトランジスタ S F は、3 つのフォトダイオード P D G、P D R、及び P D B に共用される。なお、比較例の画素ユニットと異なり、セレクトトランジスタ S L が省略されている。

【 0 0 3 1 】

読出しトランジスタ S F のチャネル部分の面積は、例えば $0.36 \mu\text{m}$ (ソースとドレインとを結ぶ方向の長さ L) $\times 0.49 \mu\text{m}$ (幅 W) である。本実施例の配置では、長さ L の方向が行方向に平行であり、幅 W の方向が列方向に平行である。

【 0 0 3 2 】

緑色フォトダイオード P D G、赤色フォトダイオード P D R、及び青色フォトダイオード P D B に対応して、それぞれ、フォトダイオードで変換された信号電荷をフローティングディフュージョン F D に転送する転送ゲート電極 T G G、T G R、及び T G B が設けられている。

【 0 0 3 3 】

比較例と対比させて説明すると、実施例の画素ユニットは、比較例で 2 行 2 列に配置された画素領域の 1 つを、フォトダイオードを配置する領域としては用いず、読出しトランジスタ S F 等を配置するための広いトランジスタ領域として確保し、狭い画素領域間にはトランジスタ領域を配置しないようにした構造であるといえる。

【 0 0 3 4 】

このため、実施例の画素ユニット構造では、読出しトランジスタ S F のチャネル部分の面積を広くしやすい。読出しトランジスタ S F のチャネル部分の面積は、比較例では例えば $0.31 \mu\text{m} \times 0.30 \mu\text{m}$ ($= 0.093 (\mu\text{m})^2$) であったのに対し、第 1 の実施例では例えば $0.36 \mu\text{m} \times 0.49 \mu\text{m}$ ($= 0.18 (\mu\text{m})^2$) であり、約 90 % の増加を図ることができる。読出しトランジスタ S F の性能のばらつき抑制が図られる。

【 0 0 3 5 】

ただし、比較例に対して、実施例では画素ユニット内の緑色フォトダイオード P D G が、2 つから 1 つに減っている。そこで、実施例では、相対的に広い区画に緑色フォトダイオード P D G を配置し、1 つとなった緑色フォトダイオード P D G の面積を広く取ることにより、緑色画素の感度低下を抑制し、十分な輝度情報の取得を図る。

【 0 0 3 6 】

緑色フォトダイオード P D G の面積は、比較例では例えば $0.73 \mu\text{m} \times 1.0 \mu\text{m} \times 2$ ($= 1.46 (\mu\text{m})^2$) であったのに対し、第 1 の実施例では例えば $1.2 \mu\text{m} \times 1.2 \mu\text{m}$ ($= 1.44 (\mu\text{m})^2$) であり、ほぼ同等に保つことができる。

【 0 0 3 7 】

なお、赤色フォトダイオード P D R 及び青色フォトダイオード P D B の面積は、それぞれ、比較例では例えば $0.73 \mu\text{m} \times 1.0 \mu\text{m}$ ($= 0.73 (\mu\text{m})^2$) であったのに対し、第 1 の実施例では例えば $1.0 \mu\text{m} \times 0.8 \mu\text{m}$ ($= 0.8 (\mu\text{m})^2$) であり、

10

20

30

40

50

約 10% の増加を図ることができる。

【0038】

このように、画素ユニット内を 2 行 2 列の 4 つの区画に分け、3 つの区画にそれぞれ緑色、赤色、及び青色フォトダイオードを配置し、残りの 1 区画にトランジスタ領域を配置することにより、例えば読出しトランジスタ S F のチャンネル部分を広く取ることが容易となる。

【0039】

また、特に緑色フォトダイオードを配置する区画を、赤色フォトダイオードを配置する区画及び青色フォトダイオードを配置する区画よりも広くして、緑色フォトダイオードの面積を、赤色フォトダイオードの面積及び青色フォトダイオードの面積よりも広くすることにより、緑色画素の感度低下が抑制され、輝度情報の良好な取得が図られる。

10

【0040】

緑色フォトダイオードとトランジスタ領域とを行方向に並べて配置している。これにより、緑色フォトダイオードの面積を広くするとき（例えば緑色フォトダイオードの列方向の幅を広くするとき）、同時にトランジスタ領域の面積を広くすることが容易である。

【0041】

図 2 は、第 1 の実施例の画素ユニットを正方行列状に 3 行 × 3 列並べた部分の配置例（画素ユニット内の区画単位で表す場合、区画を 6 行 6 列分並べた部分の配置例）である。

【0042】

緑色フォトダイオード P D G とトランジスタ領域とが交互に並んだ行と、赤色フォトダイオード P D R と青色フォトダイオード P D B とが交互に並んだ行が、列方向に交互に並んでいる。

20

【0043】

図 2 には、各フォトダイオード上方に配置されたマイクロレンズ M L G、M L R、M L B も示している。各マイクロレンズは、それに対応するフォトダイオードをほぼ含む大きさの円形状を有する。

【0044】

赤色フォトダイオード P D R 及び青色フォトダイオード P D B よりも、緑色フォトダイオード P D G の方が広いことで、赤色及び青色フォトダイオードのマイクロレンズ M L R、M L B の面積よりも、緑色フォトダイオードのマイクロレンズ M L G の面積の方が広い。

30

【0045】

マイクロレンズとそれに対応するフォトダイオードとの間に、当該フォトダイオードに対応する色のカラーフィルタが介在し、所望の色の光が、各フォトダイオードに入射する。

【0046】

図 3 は、第 1 の実施例のカラーフィルタの配置例を示す。緑色（G）フィルタ 1 色からなる行と、赤色（R）フィルタと青色（B）フィルタとが交互に並んだ行とが、列方向に交互に並んでいる。トランジスタ領域上には、緑色フィルタが配置されている。

【0047】

次に、図 4（A）～図 4（D）を参照し、第 1 の実施例の M O S 型固体撮像素子の製造手順に沿って、画素ユニット P U の配線の接続構造等についてさらに説明する。ある 1 つの画素ユニット P U について図示しつつ説明するが、他の画素ユニットについても同様である。例えば、90 nm ルールの半導体装置製造技術が用いられる。

40

【0048】

図 4（A）に示すように、p 型シリコン基板に活性領域 1 が画定されている。活性領域 1 にドットを付して示す（なお、電極下方はドット表示をしていない）。画素ユニット P U の右上に画定されたトランジスタ領域において、フローティングディフュージョン F D、リセットトランジスタ R S T、及び読出しトランジスタ S F とする活性領域の外側に、例えば酸化シリコン膜からなりシャロートレンチアイソレーション（S T I）による素子

50

分離領域 2 が形成されている。素子分離領域 2 を白地で示す。画素ユニット P U の左上、右下、及び左下に画定された画素領域では、全面が活性領域となっている。

【 0 0 4 9 】

p 型シリコン基板 1 に n 型拡散層を形成することにより、フォトダイオードが形成される。フォトダイオードが、受光した光を信号電荷に変換する。左上の画素領域に、緑色フォトダイオード P D G が形成され、右下の画素領域に、赤色フォトダイオード P D R が形成され、左下の画素領域に、青色フォトダイオード P D B が形成されている。

【 0 0 5 0 】

各フォトダイオードは、矩形の 1 つの角を切り欠いた平面形状である。3 つのフォトダイオード P D G、P D R、及び P D B に囲まれた画素ユニット P U の中央部分（以下、単に画素ユニットの中央部分と呼ぶ）に向いた角が、どのフォトダイオードについても切り欠かれている。

【 0 0 5 1 】

トランジスタ領域の読出しトランジスタ S F、リセットトランジスタ R S T、及びフローティングディフュージョン F D を取り囲み、さらに画素ユニットの中央部分に突き出した領域が、トランジスタのソース・ドレインを形成するための n 型不純物が注入された N S D 型注入領域 3 となっている。この例では、読出しトランジスタ S F 及びリセットトランジスタ R S T を、n 型 M O S トランジスタとしている。

【 0 0 5 2 】

トランジスタ領域の、画素ユニットの中央部分近傍に、フローティングディフュージョン F D が配置されている。転送ゲート電極 T G G、T G R、及び T G B が、それぞれ、対応するフォトダイオード P D G、P D R、及び P D B の切り欠かれた部分の斜めの辺近傍に重なりを持ち、また N S D 型注入領域 3 と重なりを持つように形成されている。

【 0 0 5 3 】

フローティングディフュージョン F D とする活性領域が、リセットトランジスタ R S T とする活性領域を介して、読出しトランジスタ S F とする活性領域につながっている。フローティングディフュージョン F D が、リセットトランジスタ R S T のソースに接続され、リセットトランジスタ R S T のドレインが、読出しトランジスタ S F のドレインに接続される構造となっている。

【 0 0 5 4 】

リセットトランジスタ R S T のチャネル部分上方、及び読出しトランジスタ S F のチャネル部分上方に、それぞれ、ゲート電極 G R S T 及び G S F が形成されている。転送ゲート電極 T G G、T G R、T G B、及び、ゲート電極 G R S T、G S F は、例えばポリシリコン層をパターンニングして形成される。

【 0 0 5 5 】

次に、図 4（B）に示すように、シリコン基板、及び、転送ゲート電極等とするポリシリコン層の上方に、例えば C u を用いた第 1 メタル層（シグナル線、電源電圧供給線等）、及び第 1 メタル層と下方部分とのコンタクトを形成する。

【 0 0 5 6 】

画素ユニット P U の列方向（図の縦方向）に沿った縁上方に、読出しトランジスタ S F からの出力信号を取り出すシグナル線 S I G が配置される。また、画素ユニット P U 内を行方向に関し区分する縁上方、すなわち、図において左上及び左下の画素領域と、右上のトランジスタ領域及び右下の画素領域とを区分する縁上方に、電源電圧の供給線 V R が配置される。電源電圧 V R が、読出しトランジスタ S F のドレインに接続され、シグナル線 S I G が、読出しトランジスタ S F のソースに接続される。

【 0 0 5 7 】

また、第 1 メタル層として、フローティングディフュージョン F D と読出しトランジスタ S F のゲート電極 G S F との接続線 F D S F が形成される。さらに、上方に形成される第 2 メタル層との接続に必要となる配線部分も形成される。

【 0 0 5 8 】

10

20

30

40

50

次に、図 4 (C) に示すように、シリコン基板、ポリシリコン層、及び第 1 メタル層の上方に、例えば Cu を用いた第 2 メタル層 (T G R 線、T G B 線等)、及び第 2 メタル層と下方部分とのコンタクトを形成する。

【 0 0 5 9 】

画素ユニット P U の行方向 (図の横方向) に沿った縁上方に、転送ゲート電極 T G R に転送電圧パルスを供給する T G R 線 (L T G R) が配置される。また、画素ユニット P U 内を列方向に関し区分する縁上方、すなわち、図において左上の画素領域及び右上のトランジスタ領域と、左下及び右下の画素領域とを区分する縁上方に、転送ゲート電極 T G B に転送電圧パルスを供給する T G B 線 (L T G B) が配置される。T G R 線が、第 1 メタル層による配線部分を介して転送ゲート電極 T G R に接続され、T G B 線が、第 1 メタル層による配線部分を介して転送ゲート電極 T G B に接続される。さらに、上方に形成される第 3 メタル層との接続に必要な配線部分も形成される。

10

【 0 0 6 0 】

次に、図 4 (D) に示すように、シリコン基板、ポリシリコン層、第 1 メタル層、及び第 2 メタル層の上方に、例えば Cu を用いた第 3 メタル層 (リセット線、T G G 線等)、及び第 3 メタル層と下方部分とのコンタクトを形成する。

【 0 0 6 1 】

画素ユニット P U の行方向 (図の横方向) に沿った縁上方に、従って、第 2 メタル層の T G R 線の上方に、リセットトランジスタ R S T のゲート電極 G R S T に制御電圧を供給するリセット線 L R S T が配置される。また、画素ユニット P U 内を列方向に関し区分する縁上方に、従って、第 2 メタル層の T G B 線の上方に、転送ゲート電極 T G G に転送電圧パルスを供給する T G G 線 (L T G G) が配置される。

20

【 0 0 6 2 】

リセット線 L R S T が、第 1 メタル層及び第 2 メタル層による配線部分を介してリセットトランジスタ R S T のゲート電極 G R S T に接続され、T G G 線が、第 1 メタル層及び第 2 メタル層による配線部分を介して転送ゲート電極 T G G に接続される。

【 0 0 6 3 】

さらに、カラーフィルタ、マイクロレンズ等が形成されて、第 1 の実施例の M O S 型固体撮像素子が作製される。なお、本実施例の M O S 型固体撮像素子の製造に、M O S 型固体撮像素子を製造する公知の技術を適宜用いることができる。

30

【 0 0 6 4 】

次に、図 5 (A) 及び図 5 (B) を参照して、第 1 の実施例の M O S 型固体撮像素子からの信号読出しシーケンスについて説明する。図 5 (A) は、本実施例の画素ユニット P U の回路図である。

【 0 0 6 5 】

本実施例の M O S 型固体撮像素子では、画素ユニットごとに出力信号を取り出すシグナル線が設けられており、画素ユニット 1 行分の信号を同時に読み出すことができる。図 5 (B) は、信号読出し行を選択し、選択行の画素ユニット内の 1 つ (例えば赤色画素) のフォトダイオードに対して読出しを行う動作を示すタイミングチャートである。

【 0 0 6 6 】

図 5 (B) に、電源電圧 V R、選択行のリセットトランジスタ R S T のゲート電圧 (選択行 R S T)、選択行の画素ユニット内で信号を読み出す色のフォトダイオードの転送ゲート電極への印加電圧 (選択行選択画素 T G)、選択行の画素ユニット内で信号を読み出さない色のフォトダイオードの転送ゲート電極への印加電圧 (選択行非選択画素 T G)、非選択行のリセットトランジスタ R S T のゲート電圧 (非選択行 R S T)、及び、非選択行の (すべての) フォトダイオードの転送ゲート電極への印加電圧 (非選択行 T G) の時間変化を示す。

40

【 0 0 6 7 】

電源電圧 V R は、正の高い電圧 V R 1 (例えば 2 . 8 V) と、正の低い電圧 V R 2 (例えば 1 . 8 V) とを取る。初期時刻 t 0 において、電源電圧は高い V R 1、選択行 R S T

50

はオン、非選択行 R S T もオンである。

【 0 0 6 8 】

電源電圧が、V R 1 から V R 2 に低下する。電源電圧が V R 2 に低下している期間中の時刻 t 1 に、非選択行 R S T をオフにする。これにより、非選択行の画素ユニットでは、フローティングディフュージョン F D に低い電圧 V R 2 が書き込まれた状態となる。

【 0 0 6 9 】

非選択行の画素ユニットにおいて、フローティングディフュージョン F D に低い電圧 V R 2 が書き込まれた状態では、読出しトランジスタ S F がオンとならないように、低い電圧 V R 2 が選ばれている。これにより、非選択行の画素ユニットからは信号が出力されない。

10

【 0 0 7 0 】

その後、電源電圧が、V R 2 から V R 1 に上昇する。電源電圧が高い V R 1 となっている期間中の時刻 t 2 に、選択行 R S T をオフにする。これにより、選択行の画素ユニットでは、フローティングディフュージョン F D に高い電圧 V R 1 が書き込まれた状態となる。

【 0 0 7 1 】

選択行の画素ユニットにおいて、フローティングディフュージョン F D に高い電圧 V R 1 が書き込まれた状態で、読出しトランジスタ S F がオンとなるように、高い電圧 V R 1 が選ばれている。これにより、選択行の画素ユニットから信号を出力させることができる。

20

【 0 0 7 2 】

次に、時刻 t 3 に、選択行の画素ユニットからの出力を、ノイズ分として検出する。次に、時刻 t 4 ~ t 5 の期間に選択行選択画素 T G をオンにし（例えば 2 . 8 V の転送電圧パルスを印加し）、読み出す色のフォトダイオードからフローティングディフュージョン F D に信号電荷を転送する。

【 0 0 7 3 】

次に、時刻 t 6 に、フローティングディフュージョン F D に信号電荷が転送された状態で、再び選択行の画素ユニットからの出力を検出し、先に検出したノイズ分との差分を取って、当該色の出力信号が得られる。

【 0 0 7 4 】

次に、時刻 t 7 に、選択行 R S T をオンにして、フローティングディフュージョン F D に転送された電荷をリセットする。なお、時刻 t 7 に、非選択行 R S T もオンに切り換えられる。

30

【 0 0 7 5 】

選択行の画素ユニット内で信号を読み出さない色のフォトダイオードの転送ゲート電極への印加電圧（選択行非選択画素 T G ）、及び、非選択行の画素ユニットにおけるフォトダイオードの転送ゲート電極への印加電圧（非選択 T G ）は、常にオフである。

【 0 0 7 6 】

このような読出し動作を、各行の各色のフォトダイオードについて実行することにより、実施例の M O S 型固体撮像素子からの画像信号読出しが行われる。行選択に、セレクトトランジスタを用いる必要がない。

40

【 0 0 7 7 】

なお、比較例の M O S 型固体撮像素子では、画素ユニット内に 4 つのフォトダイオードが配置されており、対応する 4 つの転送ゲート電極が必要であった。本実施例の M O S 型固体撮像素子では、画素ユニット内に配置されたフォトダイオード数が 3 つであり、転送ゲート電極も 3 つに減っている。このため、転送ゲート電極に係る配置の自由度が増す。

【 0 0 7 8 】

比較例の M O S 型固体撮像素子では、列方向に隣り合う画素ユニットで転送ゲート電極を共通としたため、セレクトトランジスタ S L を必要としたが、実施例の M O S 型固体撮像素子では、列方向に隣り合う画素ユニットで転送ゲート電極が独立しているので、セレ

50

クトランジスタSLが省略できる。セレクトランジスタSLを省略することにより、読出シトランジスタSF等の配置面積を広く取ることが容易になる。

【0079】

次に、第2の実施例によるMOS型固体撮像素子について説明する。特に、画素ユニット内の区画の大きさを列方向に変え、各色のフォトダイオードの大きさを変えた点が、第1の実施例と異なる。各色フォトダイオードの配置や、配線の接続構造等は、第1の実施例と同様である。

【0080】

図6は、第2の実施例のある1つの画素ユニットPUを示す概略平面図である。画素ユニットPUは、例えば、第1の実施例と同様に、一辺 $2.8\mu\text{m}$ の正方形形状であり、行方向について、左側から $1.4\mu\text{m}$ 、右側から $1.4\mu\text{m}$ の位置に境界が画定されている。ただし、列方向について、上側から $1.45\mu\text{m}$ 、下側から $1.35\mu\text{m}$ の位置に境界が画定されている。

10

【0081】

第1の実施例に比べて、上側の区画の面積、つまり緑色フォトダイオードPDGの画素領域及びトランジスタ領域の面積が狭く、下側の区画の面積、つまり赤色フォトダイオードPDRの画素領域及び青色フォトダイオードPDBの画素領域の面積が広い。

【0082】

緑色フォトダイオードPDGの面積は、例えば $1.2\mu\text{m} \times 1.1\mu\text{m}$ であり、赤色フォトダイオードPDR及び青色フォトダイオードPDBの面積はそれぞれ、例えば $1.0\mu\text{m} \times 0.9\mu\text{m}$ である。読出シトランジスタSFのチャンネル部分の面積は、例えば $0.36\mu\text{m}$ （ソース・ドレイン方向の長さL） $\times 0.39$ （幅W） μm である。

20

【0083】

緑色フォトダイオードPDGの面積は、比較例では例えば $0.73\mu\text{m} \times 1.0\mu\text{m} \times 2$ （ $= 1.46(\mu\text{m})^2$ ）であったのに対し、第2の実施例では例えば $1.2\mu\text{m} \times 1.1\mu\text{m}$ （ $= 1.32(\mu\text{m})^2$ ）であり、約10%減少している。

【0084】

赤色フォトダイオードPDR及び青色フォトダイオードPDBの面積は、それぞれ、比較例では例えば $0.73\mu\text{m} \times 1.0\mu\text{m}$ （ $= 0.73(\mu\text{m})^2$ ）であったのに対し、第2の実施例では例えば $1.0\mu\text{m} \times 0.9\mu\text{m}$ （ $= 0.9(\mu\text{m})^2$ ）であり、約20%の増加を図ることができる。

30

【0085】

読出シトランジスタSFのチャンネル部分の面積は、比較例では例えば $0.31\mu\text{m} \times 0.30\mu\text{m}$ （ $= 0.093(\mu\text{m})^2$ ）であったのに対し、第2の実施例では例えば $0.36\mu\text{m} \times 0.39\mu\text{m}$ （ $= 0.14(\mu\text{m})^2$ ）であり、約50%の増加を図ることができる。

【0086】

第2の実施例では、第1の実施例に比べて、緑色フォトダイオードの面積が減少している。この減少による感度低下を補うため、第2の実施例では以下に説明するように、緑色フォトダイオードに光を入射させるマイクロレンズを大きくする。

40

【0087】

図7は、第2の実施例の画素ユニットを正方行列状に3行 $\times$ 3列並べた部分の配置例（画素ユニット内の区画単位で表す場合、区画を6行6列分並べた部分の配置例）である。赤色フォトダイオードPDR及び青色フォトダイオードPDB上方には、第1の実施例と同様に、各フォトダイオードを含む大きさの円形のマイクロレンズMLR、MLBが配置されている。

【0088】

一方、緑色フォトダイオードPDG上方には、各フォトダイオードを含み、行方向に長い楕円形のマイクロレンズMLGが配置されている。緑色用マイクロレンズMLGは、緑色フォトダイオードに隣接するトランジスタ領域にはみ出すように大きく形成されており

50

、平面視上、例えば、読出しトランジスタ S F の活性領域と重なりを持つ。

【 0 0 8 9 】

このように、特に緑色フォトダイオードに対して、トランジスタ領域にはみ出す大きなマイクロレンズを用意することにより、集光領域が広がるので、緑色フォトダイオードの面積減少に起因する感度低下を抑制することができる。

【 0 0 9 0 】

なお、本実施例では、各色フォトダイオード及びトランジスタ領域の配置が一致した画素ユニットを正方向行列状に並べている。パターンが規則的になるので、例えば、配線設計が容易となる。

【 0 0 9 1 】

行方向に、緑色フォトダイオード P D G とトランジスタ領域とが交互に並ぶ。これにより、緑色フォトダイオードの両脇にトランジスタ領域が確保されるので、緑色フォトダイオードから両脇のトランジスタ領域側にはみ出して大きなマイクロレンズを形成することができる。

【 0 0 9 2 】

一方、列方向について見ると、赤色フォトダイオード P D R とトランジスタ領域とが交互に並ぶ。従って、緑色用マイクロレンズの配置されない隙間であれば、赤色用マイクロレンズを、トランジスタ領域にはみ出して列方向に長い楕円形に形成でき、青色用マイクロレンズより大きくすることも可能である。青に対して赤の感度を高くしたい場合には、このような配置も有効であろう。なお、赤に対して青の感度を高くしたい場合であれば、カラーフィルタの配置を換えて、赤と青の配置を入れ換えればよい。

【 0 0 9 3 】

図 8 (A) は、図 7 に示した概略平面図の破線矢印 A A で示す部分の行方向断面 (横断面) を示す。緑色フォトダイオード P D G と、その行方向両脇のトランジスタ領域を示す概略断面図である。

【 0 0 9 4 】

p 型シリコン基板 5 1 に、n 型拡散層 5 2 G が形成されることにより、フォトダイオード P D G が形成されている。フォトダイオード P D G と、トランジスタ領域中のトランジスタとは、例えば S T I による素子分離領域 5 3 で分離されている。トランジスタ領域中には、n 型領域 N S D が形成されている。シリコン基板 5 1 上方に、読出しトランジスタ S F のゲート電極 G S F が形成されており、ゲート電極 G S F として、例えばポリシリコンが用いられる。

【 0 0 9 5 】

層間絶縁膜 6 0、6 2、6 4、6 6、6 8、及び 7 0 が、シリコン基板 5 1 上方に積層されている。隣接する層間絶縁膜の間に、例えば C u 用バリア膜 6 1、6 3、6 5、6 7、及び 6 9 が形成されている。層間絶縁膜として、例えば酸化シリコンが用いられ、C u 用バリア膜として、例えば S i C または S i N が用いられる。

【 0 0 9 6 】

層間絶縁膜 6 2 内、6 4 内、及び 6 6 内に、それぞれ、第 1 メタル層 M 1 L、第 2 メタル層 M 2 L、及び第 3 メタル層 M 3 L が形成されている。第 1 ~ 第 3 メタル層 M 1 L ~ M 3 L として、例えば C u が用いられる。さらに上方の層間絶縁膜内に、例えば A l を用いた第 4 メタル層が形成される。なお、第 4 メタル層は、カラーピクセル領域以外の、ブラックピクセル及び周辺回路で使用される。

【 0 0 9 7 】

層間絶縁膜 7 0 の上に、例えば S i N を用いたカバー膜 7 1 が形成され、カバー膜 7 1 を覆って緑色カラーフィルタ 7 2 G が形成されている。さらに、緑色カラーフィルタ 7 2 G 上に、緑色フォトダイオード P D G 用のマイクロレンズ M L G が形成される。マイクロレンズ M L G は、トランジスタ領域にはみ出して大きく形成されている。

【 0 0 9 8 】

マイクロレンズ M L G で集光された光 8 0 が、フォトダイオード P D G に入射する。フ

10

20

30

40

50

フォトダイオードへの入射光の光路上には、第 1 ~ 第 3 メタル層 M 1 L ~ M 3 L が配置されない。また、フォトダイオードへの入射光路上では、不要な屈折率分布を生じさせないために、Cu 用バリア膜 6 1、6 3、6 5、6 7、及び 6 9 が除去されている。

【 0 0 9 9 】

図 8 (B) は、図 7 に示した概略平面図の破線矢印 B B で示す部分の列方向断面 (縦断面) を示す。緑色フォトダイオード P D G と、列方向に隣接する青色フォトダイオード P D B を示す概略断面図である。

【 0 1 0 0 】

p 型シリコン基板 5 1 に形成された n 型拡散層 5 2 G 及び 5 2 B により、それぞれ、フォトダイオード P D G 及び P D B が形成される。図 7 (B) では、シリコン基板 5 1 上のポリシリコン電極層として、フォトダイオード P D G 及び P D B の転送ゲート電極 T G G 及び T G B が示されている。その上の構造は、図 7 (A) について説明したものと同様である。

【 0 1 0 1 】

ただし、図 8 (B) に示す列方向断面では、カバー膜 7 1 上の、緑色フォトダイオード P D G 上方には緑色カラーフィルタ 7 2 G が形成され、青色フォトダイオード P D B 上方には青色カラーフィルタ 7 2 B が形成されている。また、緑色カラーフィルタ 7 2 G 上に、緑色フォトダイオード P D G 用のマイクロレンズ M L G が形成され、青色カラーフィルタ 7 2 B 上に、青色フォトダイオード P D B 用のマイクロレンズ M L B が形成されている。

【 0 1 0 2 】

次に、第 3 の実施例の M O S 型固体撮像素子について説明する。第 1 及び第 2 の実施例では、緑色フォトダイオードの配置される画素領域及びトランジスタ領域を、行方向に並べた。第 3 の実施例では、行方向と列方向を入れ換え、これらを列方向に並べる。画素ユニット内の各色フォトダイオード及びトランジスタの配置は、第 1 の実施例の配置を時計回りに 9 0 ° 回転させたものとなっている。

【 0 1 0 3 】

図 9 は、第 3 の実施例の画素ユニットを正方行列状に 3 行 × 3 列並べた部分の配置例 (画素ユニット内の区画単位で表す場合、区画を 6 行 6 列分並べた部分の配置例) である。

【 0 1 0 4 】

緑色フォトダイオード P D G とトランジスタ領域とが交互に並んだ列と、赤色フォトダイオード P D R と青色フォトダイオード P D B とが交互に並んだ列とが、行方向に交互に並んでいる。

【 0 1 0 5 】

なお、緑色フォトダイオード P D G 用のマイクロレンズとして、例えば第 2 の実施例で説明したような、隣接するトランジスタ領域にはみ出すように大きく形成した楕円形のものを用いてもよい。ただし、本実施例では、列方向に長い楕円形となる。

【 0 1 0 6 】

なお、図 1 0 に示すように、第 3 の実施例では、例えば、緑色フィルタ 1 色からなる列と、赤色フィルタと青色フィルタとが交互に並んだ列とが、行方向に交互に並んでいるカラーフィルタ配置を用いることができる。

【 0 1 0 7 】

次に、図 1 1 (A) ~ 図 1 1 (D) を参照し、第 3 の実施例の M O S 型固体撮像素子の製造手順に沿って、配線構造等についてさらに説明する。

【 0 1 0 8 】

図 1 1 (A) に示すように、第 3 の実施例では、画素ユニット P U 内の右上、左下、左上にそれぞれ緑色フォトダイオード P D G、赤色フォトダイオード P D R、及び青色フォトダイオード P D B が配置される。第 1 の実施例と同様に、緑色フォトダイオード P D G の面積は、例えば 1 . 2 μ m × 1 . 2 μ m であり、赤色フォトダイオード P D R 及び青色フォトダイオード P D B の面積はそれぞれ、例えば 0 . 8 μ m × 1 . 0 μ m である。

【 0 1 0 9 】

また、トランジスタ領域は、右下に配置される。第3の実施例では、読出しトランジスタSFのチャンネル部分の面積が、 $0.45\mu\text{m}$ （ソース・ドレイン方向の長さL） $\times 0.49\mu\text{m}$ （幅W）（ $= 0.18(\mu\text{m})^2$ ）であり、比較例のそれに対して約140%の増加が図られている。

【 0 1 1 0 】

なお、第1の実施例の読出しトランジスタSFのチャンネル部分の面積は、例えば $0.36\mu\text{m}$ （長さL） $\times 0.49\mu\text{m}$ （幅W）であった。第1の実施例に比べて、第3の実施例は、チャンネル部分の長さLが長くなっている。

【 0 1 1 1 】

例えば第3の実施例の図11（A）と、第1の実施例の図4（A）とを比較するとわかるように、第3の実施例では、読出しトランジスタSFのソースに接続し、ソースとドレインを結ぶ方向と交差する方向にソースから突き出したn型活性領域1aを形成している。

【 0 1 1 2 】

第1の実施例ではソース上にコンタクトを形成したのに対し、第3の実施例ではこの突き出した領域1a上にコンタクトを形成する。これにより、ゲート電極GSFを長さL方向に伸ばして、チャンネル部分を広くすることが容易になっている。

【 0 1 1 3 】

次に、図11（B）に示すように、第1メタル層として、転送ゲート電極TGGに転送電圧パルスを供給するTGG線（LTGG）、及び、転送ゲート電極TGRに転送電圧パルスを供給するTGR線（LTGR）が形成される。TGG線が、画素ユニットPUの行方向に沿った縁上方に配置され、TGR線が、画素ユニットPU内を列方向に関し区分する縁上方に配置される。

【 0 1 1 4 】

また、第1メタル層として、フローティングディフュージョンFDと読出しトランジスタSFのゲート電極GSFとの接続線FDSFが形成される。さらに、上方に形成される第2メタル層との接続に必要となる配線部分も形成される。

【 0 1 1 5 】

次に、図11（C）に示すように、第2メタル層として、転送ゲート電極TGBに転送電圧パルスを供給するTGB線（LTGB）、及び、リセットトランジスタRSTのゲート電極GRSTに制御電圧を供給するリセット線LRSTが形成される。TGB線が、画素ユニットPUの行方向に沿った縁上方に配置され、リセット線LRSTが、画素ユニットPU内を列方向に関し区分する縁上方に配置される。さらに、上方に形成される第3メタル層との接続に必要となる配線部分も形成される。

【 0 1 1 6 】

TGB線121及びRST線122は、それぞれ、第1メタル層による配線部分を介して、転送ゲート電極TGB及びリセットトランジスタRSTのゲート電極GRSTに接続される。

【 0 1 1 7 】

次に、図11（D）に示すように、第3メタル層として、電源電圧の供給線VR、及び、読出しトランジスタSFからの出力信号を取り出すシグナル線SIGが形成される。電源電圧供給線VRが、画素ユニットPUの列方向に沿った縁上方に配置され、シグナル線SIGが、画素ユニットPU内を行方向に関し区分する縁上方に配置される。

【 0 1 1 8 】

電源電圧供給線VR及びシグナル線SIGは、それぞれ、第1メタル層及び第2メタル層による配線部分を介して、読出しトランジスタSFのドレイン、及び、読出しトランジスタSFのソースに接続される。

【 0 1 1 9 】

次に、第4の実施例のMOS型固体撮像素子について説明する。第1～第3の実施例で

10

20

30

40

50

は、画素ユニットを矩形（正方形）としたが、画素ユニット形状は矩形（正方形）に限らない。

【 0 1 2 0 】

第 4 の実施例の画素ユニット形状は、第 1 の実施例の画素ユニットにおいて、緑色フォトダイオード P D G とトランジスタ領域とが並んだ行を、赤色フォトダイオード P D R と青色フォトダイオード P D B とが並んだ行に対して、行方向にずらしたクランク形状となっている。行方向にずらすピッチは、例えば、画素ユニット内の 1 区画の行方向長さの 1 / 2 である。

【 0 1 2 1 】

図 1 2 は、第 4 の実施例の画素ユニットを正方行列状に 3 行 × 3 列並べた部分の配置例（画素ユニット内の区画単位で考えれば、区画を 6 行 6 列分並べた部分の配置例）である。

10

【 0 1 2 2 】

このような形状の画素ユニットを採用した場合でも、第 1 の実施例と同様に（図 2 参照）、緑色フォトダイオード P D G とトランジスタ領域とが交互に並んだ行と、赤色フォトダイオード P D R と青色フォトダイオード P D B とが交互に並んだ行が、列方向に交互に並んでいる。

【 0 1 2 3 】

なお、カラーフィルタについても、第 1 の実施例と同様に（図 3 参照）、例えば、緑色フィルタ 1 色からなる行と、赤色フィルタと青色フィルタとが交互に並んだ行とが、列方向に交互に並んだ配置とすることができる。

20

【 0 1 2 4 】

次に、図 1 3（A）～図 1 3（C）を参照し、第 4 の実施例の M O S 型固体撮像素子の製造手順に沿って、配線構造等についてさらに説明する。

【 0 1 2 5 】

図 1 3（A）に示すように、第 1 メタル層を形成する。第 1 の実施例と同様に、シグナル線 S I G、電源電圧供給線 V R、及び、フローティングディフュージョン F D と読出しトランジスタ S F のゲート電極 G S F との接続線 F D S F が、第 1 メタル層として形成される。

【 0 1 2 6 】

30

第 1 の実施例と同様に、シグナル線 S I G 及び電源電圧供給線 V R は、列方向に伸びた配線とする。ただし、画素ユニット P U がクランク状となったことに伴い、画素ユニット P U の列方向に沿った縁及び画素ユニット P U 内を行方向に関して区分する縁が、クランク状に曲がっている。第 3 の実施例のシグナル線 S I G 及び電源電圧供給線 V R は、このような縁上方に配置され、ジグザグに配線される。

【 0 1 2 7 】

次に、図 1 3（B）及び図 1 3（C）にそれぞれ示すように、第 2 メタル層及び第 3 メタル層を形成する。第 4 の実施例では、T G B 線（L T G B）及び T G G 線（L T G G）が第 2 メタル層として形成され、リセット線 L R S T 及び T G R 線（L T G R）が第 3 メタル層として形成される。

40

【 0 1 2 8 】

行方向に沿った縁は、まっすぐのままである。画素ユニット P U の行方向に沿った縁上方に、T G B 線及びリセット線 L R S T が配置され、画素ユニット P U 内を列方向に関し区分する縁上方に、T G G 線及び T G R 線が配置される。

【 0 1 2 9 】

なお、第 3 の実施例のような配置に対して、緑色フォトダイオード P D G とトランジスタ領域とが並んだ列を、赤色フォトダイオード P D R と青色フォトダイオード P D B とが並んだ列に対して、列方向にずらすこともできる。

【 0 1 3 0 】

以上第 1 ～第 4 の実施例で説明した M O S 型固体撮像素子は、例えば携帯電話等の携帯

50

型電子機器に搭載することができる。

【0131】

図14は、上記実施例のMOS型固体撮像素子を搭載した携帯型電子機器の例を示すダイヤグラムである。携帯型電子機器90は、実施例のMOS型固体撮像素子91を備えるとともに、例えば、撮像素子91で撮影した画像を表示するディスプレイ92を備える。

【0132】

なお、以上第1～第4の実施例の赤(R)と青(B)の配置を相互に入れ換えることもできる。

【0133】

なお、第1～第4の実施例では、画素ユニット内に赤(R)、緑(G)、青(B)の3原色を配置する例を説明したが、緑を白に換えて、赤(R)、白(W)、青(B)の3色を配置する構造とすることもできる。この場合は、これら実施例で最も大きくした緑色用フォトダイオードの位置を、白色用フォトダイオードの位置とすることが好ましい。白色用のフォトダイオードに対しては、無色透明のカラーフィルタを用いることができる。

【0134】

なお、赤(R)、緑(G)、青(B)の3原色に換えて、シアン(Cy)、マゼンダ(Mg)、イエロー(Ye)の補色のカラーフィルタを用いた構造とすることもできる。この場合、どの色のフォトダイオードを最大としてもよい。

【0135】

なお、上記実施例においてp型、n型の導電型を入れ換えたMOS型固体撮像素子を作製することも可能である。

【0136】

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0137】

以上の第1～第4の実施例を含む実施形態に関し、さらに以下の付記を開示する。

(付記1)

行列状に配置された複数の画素ユニットを有し、該複数の画素ユニットの各々は、第1の色の光が入射し、受光した光を信号電荷に変換する第1の光電変換素子と、第2の色の光が入射し、受光した光を信号電荷に変換する第2の光電変換素子と、第3の色の光が入射し、受光した光を信号電荷に変換する第3の光電変換素子と、前記第1～第3の光電変換素子の各々で変換された前記信号電荷を検出し、該第1～第3の光電変換素子に共通に用いられる検出回路とを含み、

前記複数の画素ユニットは、前記第1の光電変換素子と前記検出回路とが並んだ行と、前記第2の光電変換素子と前記第3の光電変換素子とが並んだ行とが隣接して配置されている画素ユニット、または、前記第1の光電変換素子と前記検出回路とが並んだ列と、前記第2の光電変換素子と前記第3の光電変換素子とが並んだ列とが隣接して配置されている画素ユニットのいずれかである半導体装置。

(付記2)

前記第1の光電変換素子の面積が、前記第2の光電変換素子及び前記第3の光電変換素子それぞれの面積に比べて広い付記1に記載の半導体装置。

(付記3)

前記第1の光電変換素子と前記検出回路とが行方向に並んでいるとき、該第1の光電変換素子の列方向の幅が、前記第2の光電変換素子の列方向の幅、及び前記第3の光電変換素子の列方向の幅のそれぞれよりも広く、または、前記第1の光電変換素子と前記検出回路とが列方向に並んでいるとき、該第1の光電変換素子の行方向の幅が、前記第2の光電変換素子の行方向の幅及び前記第3の光電変換素子の行方向の幅のそれぞれよりも広い付記1または2に記載の半導体装置。

(付記4)

10

20

30

40

50

さらに、前記第 1 の光電変換素子の上方に形成され、該第 1 の光電変換素子に光を入射させる第 1 のマイクロレンズを有し、該第 1 のマイクロレンズは、該第 1 の光電変換素子に隣接する前記検出回路と重なりを持つように形成されている付記 1 ~ 3 のいずれか 1 つに記載の半導体装置。

(付記 5)

前記第 1 のマイクロレンズは、前記第 1 の光電変換素子と前記検出回路とが並ぶ方向に長い楕円形である付記 4 に記載の半導体装置。

(付記 6)

さらに、前記第 1 ~ 第 3 の光電変換素子それぞれの上方に形成され、該第 1 ~ 第 3 の光電変換素子それぞれに光を入射させる第 1 ~ 第 3 のマイクロレンズを有し、該第 1 のマイクロレンズの面積は、該第 2 のマイクロレンズの面積及び該第 3 のマイクロレンズの面積それぞれよりも広い付記 1 ~ 3 のいずれか 1 つに記載の半導体装置。

10

(付記 7)

前記複数の画素ユニットは、前記第 1 の光電変換素子と前記検出回路とが行方向または列方向に交互に並んでいる付記 1 ~ 6 のいずれか 1 つに記載の半導体装置。

(付記 8)

前記複数の画素ユニットは、前記第 1 の光電変換素子と前記検出回路とが行方向に交互に並んでいるとき、前記第 2 の光電変換素子と前記検出回路とが、列方向に交互に並んでいるか、または、前記第 1 の光電変換素子と前記検出回路とが列方向に交互に並んでいるとき、前記第 2 の光電変換素子と前記検出回路とが、行方向に交互に並んでいる付記 7 に記載の半導体装置。

20

(付記 9)

前記複数の画素ユニットは、前記第 1 の光電変換素子と前記検出回路とが行方向に交互に並ぶとともに、前記第 2 の光電変換素子と前記検出回路とが、列方向に交互に並んでいる画素ユニット、または、前記第 1 の光電変換素子と前記検出回路とが列方向に交互に並ぶとともに、前記第 2 の光電変換素子と前記検出回路とが、行方向に交互に並んでおり画素ユニットであり、

さらに、前記第 1、第 2 の光電変換素子それぞれの上方に形成され、該第 1、第 2 の光電変換素子それぞれに光を入射させる第 1、第 2 のマイクロレンズを有し、該第 1 のマイクロレンズは、該第 1 の光電変換素子に隣接する前記検出回路と重なりを持つように形成されており、該第 2 のマイクロレンズも、該第 2 の光電変換素子に隣接する前記検出回路と重なりを持つように形成されている付記 1 ~ 3 のいずれか 1 つに記載の半導体装置。

30

(付記 10)

前記検出回路は、

前記第 1 ~ 第 3 の光電変換素子の各々で変換された前記信号電荷が転送されるフローティングディフュージョンと、

ソース・ドレイン領域及びゲート電極を含む MOS トランジスタであり、該ゲート電極が前記フローティングディフュージョンと電気的に接続された読出しトランジスタと、

前記読出しトランジスタのソース・ドレイン領域に接続し、該読出しトランジスタのソースとドレインを結ぶ方向と交差する方向に突き出した活性領域と、

40

該活性領域上に形成されたコンタクト部材と

を含む付記 1 ~ 9 のいずれか 1 つに記載の半導体装置。

(付記 11)

前記検出回路は、セレクトトランジスタを含まないことを特徴とする付記 10 に記載の半導体装置。

(付記 12)

第 1 の色の光が入射し、受光した光を信号電荷に変換する第 1 の光電変換素子と、

第 2 の色の光が入射し、受光した光を信号電荷に変換する第 2 の光電変換素子と、

第 3 の色の光が入射し、受光した光を信号電荷に変換する第 3 の光電変換素子と、

前記第 1 ~ 第 3 の光電変換素子の各々で変換された前記信号電荷を検出し、該第 1 ~ 第

50

3の光電変換素子に共通に用いられる検出回路とを含み、

前記第1の光電変換素子と前記検出回路とが、第1の方向に並んで配置され、

前記第2の光電変換素子と前記第3の光電変換素子とが、前記第1の光電変換素子と前記検出回路との並びに隣接して、前記第1の方向に並んで配置され、

前記第2の光電変換素子と前記検出回路とが、第1の方向と交差する第2の方向に並んで配置され、

前記第1の光電変換素子と前記第3の光電変換素子とが、前記第2の光電変換素子と前記検出回路との並びに隣接して、前記第2の方向に並んで配置された画素ユニットを有する半導体装置。

10

(付記13)

前記第1の色は緑、前記第2の色は赤及び青の一方、前記第3の色は赤及び青の他方である付記1～12のいずれか1つに記載の半導体装置。

(付記14)

付記1～13のいずれか1つに記載の半導体装置を搭載した携帯型電子機器。

【図面の簡単な説明】

【0138】

【図1】図1は、第1の実施例のMOS型固体撮像素子の画素ユニットの概略平面図である。

【図2】図2は、第1の実施例の画素ユニットを正方行列状に並べた部分の概略平面図である。

20

【図3】図3は、第1の実施例のカラーフィルタ配置を示す概略平面図である。

【図4-1】図4(A)は、第1の実施例のMOS型固体撮像素子の製造手順を示す概略平面図である。

【図4-2】図4(B)は、図4(A)に引き続き、第1の実施例のMOS型固体撮像素子の製造手順を示す概略平面図である。

【図4-3】図4(C)は、図4(B)に引き続き、第1の実施例のMOS型固体撮像素子の製造手順を示す概略平面図である。

【図4-4】図4(D)は、図4(C)に引き続き、第1の実施例のMOS型固体撮像素子の製造手順を示す概略平面図である。

30

【図5】図5(A)及び図5(B)は、それぞれ、第1の実施例の画素ユニットの回路図及び信号読出し動作のタイミングチャートである。

【図6】図6は、第2の実施例のMOS型固体撮像素子の画素ユニットの概略平面図である。

【図7】図7は、第2の実施例の画素ユニットを正方行列状に並べた部分の概略平面図である。

【図8-1】図8(A)は、第2の実施例のMOS型固体撮像素子の行方向概略断面図である。

【図8-2】図8(B)は、第2の実施例のMOS型固体撮像素子の列方向概略断面図である。

40

【図9】図9は、第3の実施例の画素ユニットを正方行列状に並べた部分の概略平面図である。

【図10】図10は、第3の実施例のカラーフィルタ配置を示す概略平面図である。

【図11-1】図11(A)は、第3の実施例のMOS型固体撮像素子の製造手順を示す概略平面図である。

【図11-2】図11(B)は、図11(A)に引き続き、第3の実施例のMOS型固体撮像素子の製造手順を示す概略平面図である。

【図11-3】図11(C)は、図11(B)に引き続き、第3の実施例のMOS型固体撮像素子の製造手順を示す概略平面図である。

【図11-4】図11(D)は、図11(C)に引き続き、第3の実施例のMOS型固体

50

撮像素子の製造手順を示す概略平面図である。

【図 1 2】図 1 2 は、第 4 の実施例の画素ユニットを正方行列状に並べた部分の概略平面図である。

【図 1 3 - 1】図 1 3 (A) は、第 4 の実施例の M O S 型固体撮像素子の製造手順を示す概略平面図である。

【図 1 3 - 2】図 1 3 (B) は、図 1 3 (A) に引き続き、第 4 の実施例の M O S 型固体撮像素子の製造手順を示す概略平面図である。

【図 1 3 - 3】図 1 3 (C) は、図 1 3 (B) に引き続き、第 4 の実施例の M O S 型固体撮像素子の製造手順を示す概略平面図である。

【図 1 4】第 1 ~ 第 4 いずれかの実施例の M O S 型固体撮像素子を搭載した携帯型電子機器の例を示すダイアグラムである。

【図 1 5】図 1 5 (A) 及び図 1 5 (B) は、それぞれ、比較例の M O S 型固体撮像素子の画素ユニットの概略平面図及び回路図である。

【符号の説明】

【 0 1 3 9 】

P U 画素ユニット

P D G 緑色 (画素用) フォトダイオード

P D R 赤色 (画素用) フォトダイオード

P D B 青色 (画素用) フォトダイオード

T G G 緑色フォトダイオード用転送ゲート電極

T G R 赤色フォトダイオード用転送ゲート電極

T G B 青色フォトダイオード用転送ゲート電極

F D フローティングディフュージョン

R S T リセットトランジスタ

S F 読出しトランジスタ

G R S T リセットトランジスタのゲート電極

G S F 読出しトランジスタのゲート電極

V R 電源電圧供給線

S I G シグナル線

M L G 緑色フォトダイオード用マイクロレンズ

M L R 赤色フォトダイオード用マイクロレンズ

M L B 青色フォトダイオード用マイクロレンズ

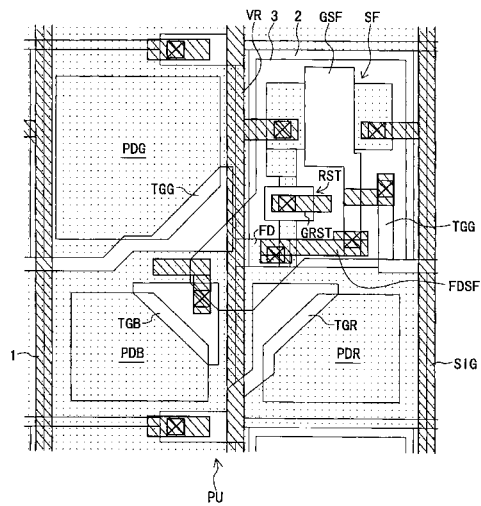
10

20

30

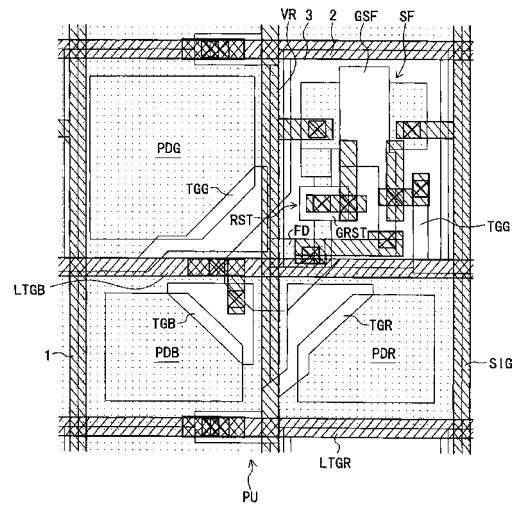
【 図 4 - 2 】

図4(B)



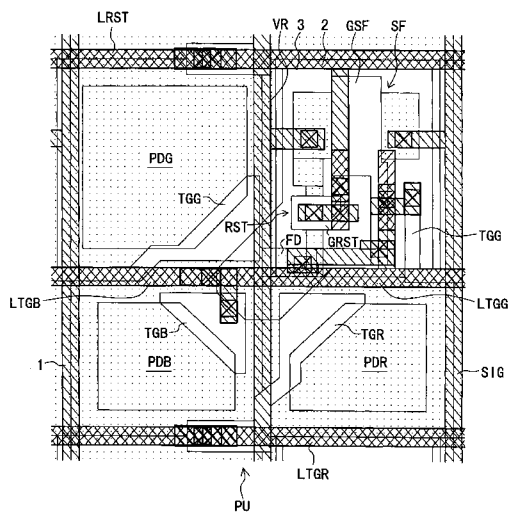
【 図 4 - 3 】

図4(C)



【 図 4 - 4 】

図4(D)



【 図 5 】

図5(B)

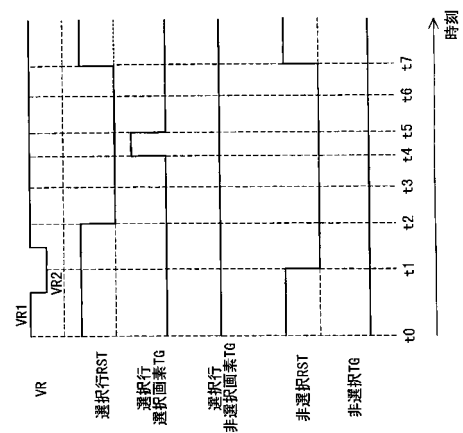
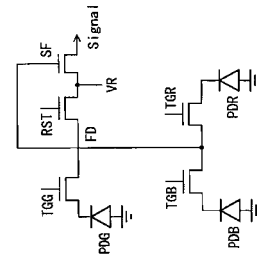
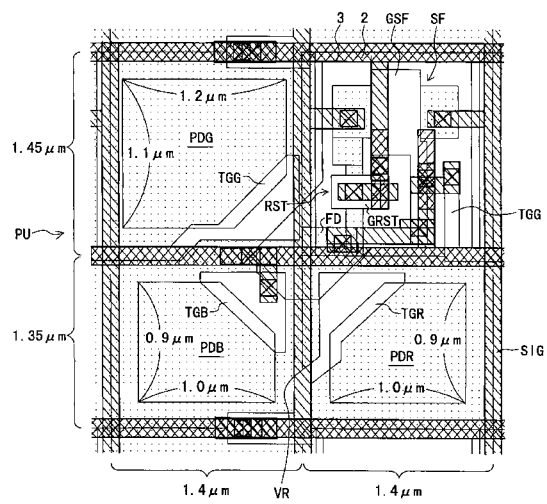


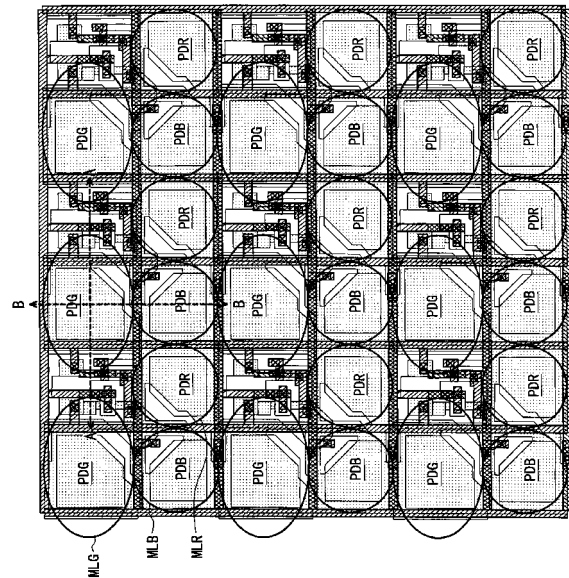
図5(A)



【 図 6 】



【圖 7】



【 図 8 - 1 】

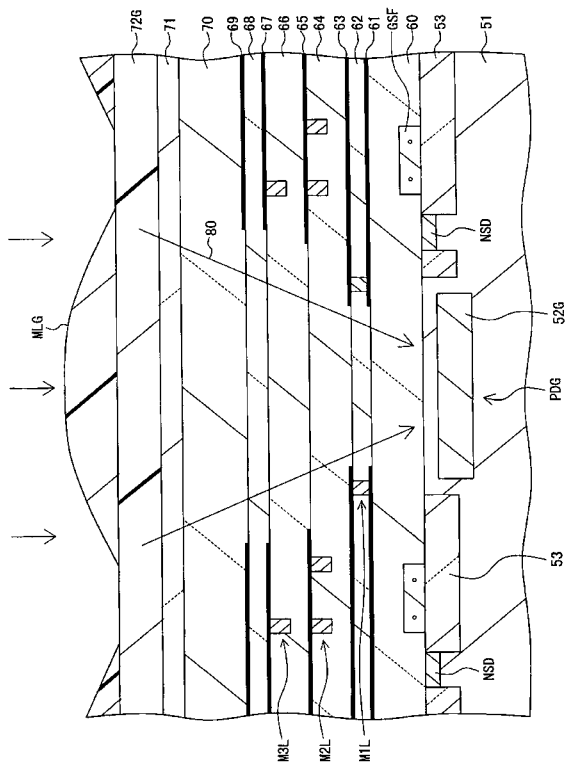
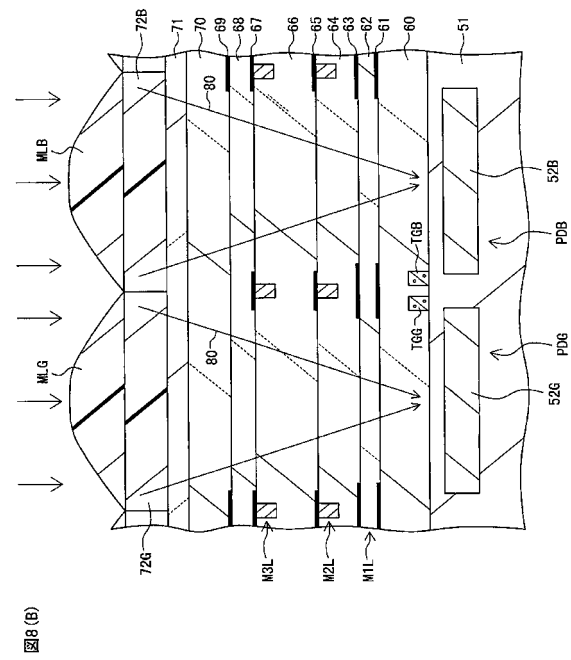


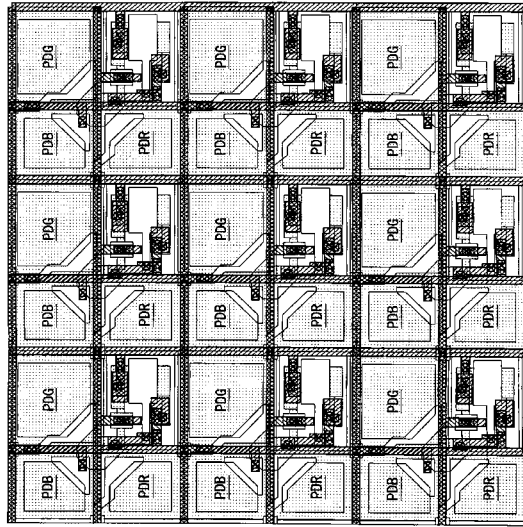
图 8(A)

【 図 8 - 2 】

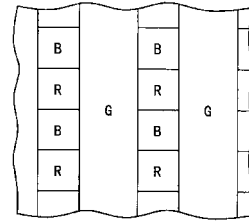


8(B)

【図 9】

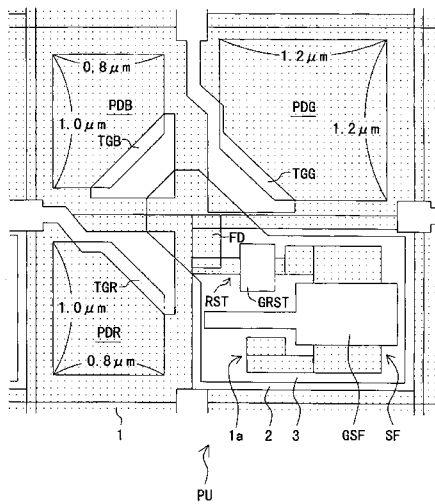


【図 10】



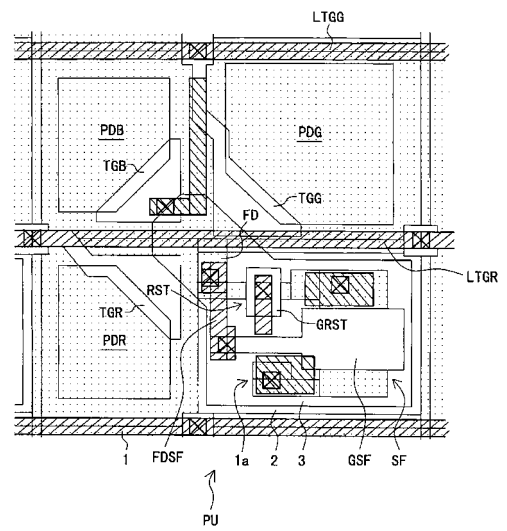
【図 11 - 1】

図11 (A)

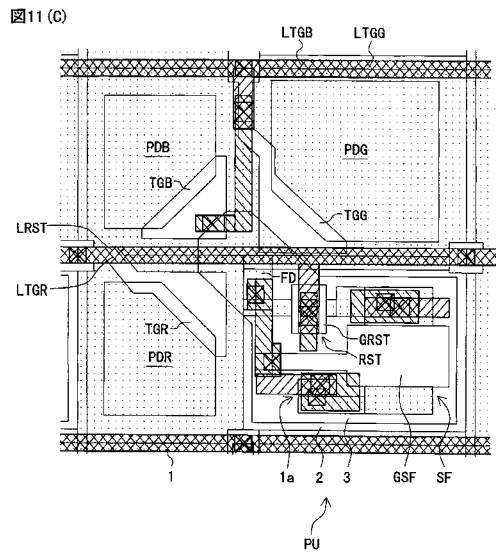


【図 11 - 2】

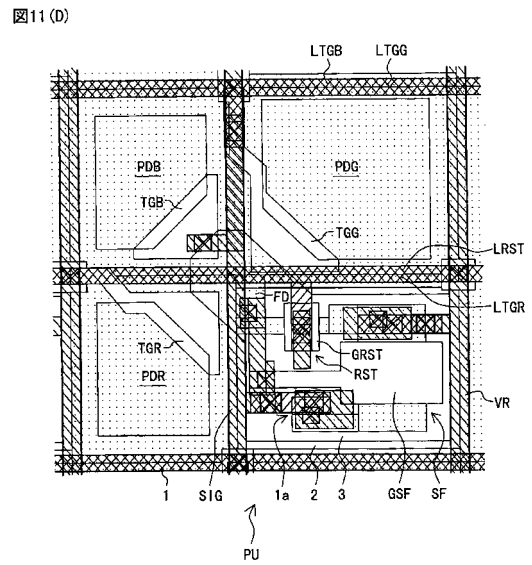
図11 (B)



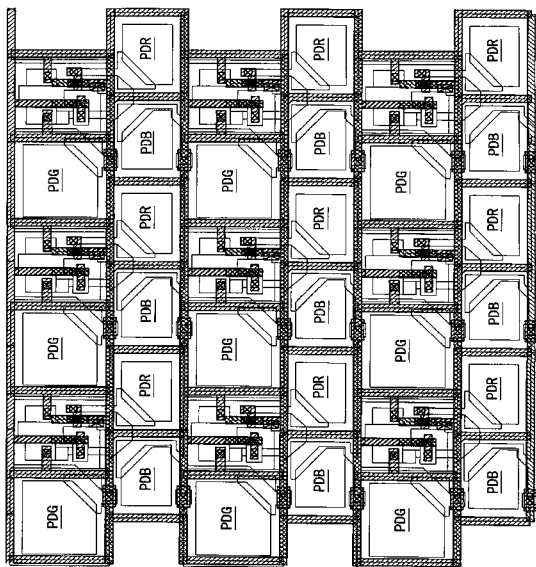
【図 11 - 3】



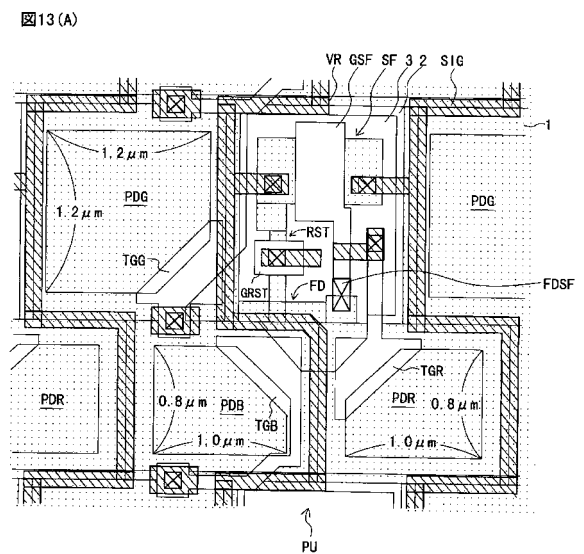
【図 11 - 4】



【図 12】

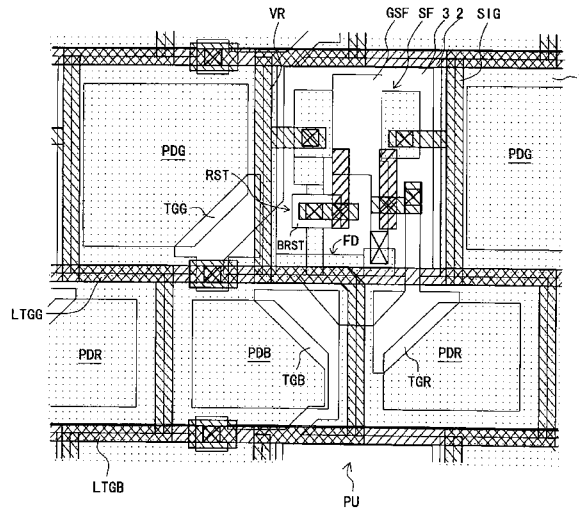


【図 13 - 1】



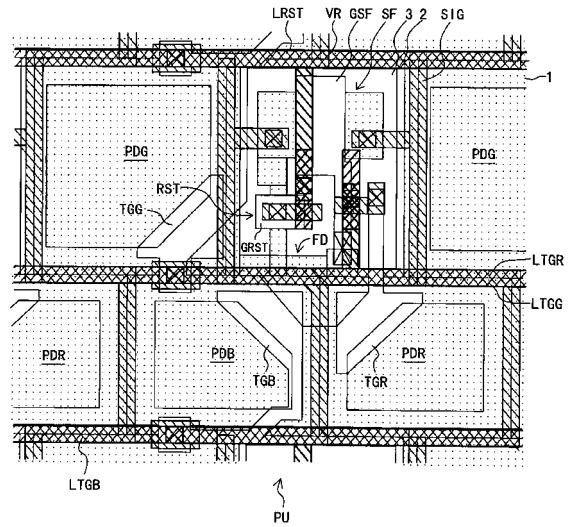
【 図 1 3 - 2 】

図13(B)

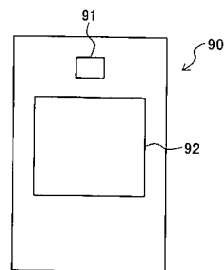


【 図 1 3 - 3 】

図13(C)



【 図 1 4 】



【 図 1 5 】

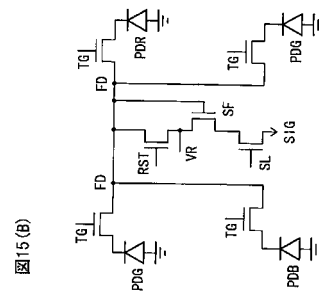
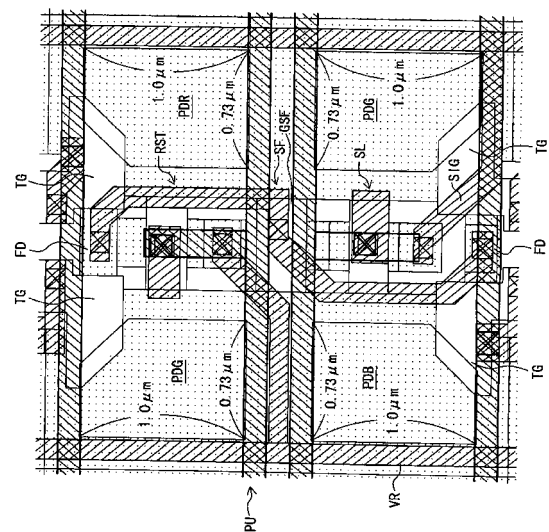


図15(A)



フロントページの続き

Fターム(参考) 5C024 AX01 CX37 CX41 CY47 DX01 EX43 EX52 GX03 GX16 GX18
GY31