

申請日期	90. 4. 11
案 號	90108625
類 別	G 3:36 20

A4
C4

521247

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 ~~新~~ 名稱	中 文	顯示裝置之驅動方法及驅動電路
	英 文	METHOD AND APPARATUS FOR DRIVING A DISPLAY DEVICE
二、發明人 ~~創作~~	姓 名	1. 筒井雄介 YUSUKE TSUTSUI 2. 北川誠 MAKOTO KITAGAWA 3. 小林貢 MITSUGU KOBAYASHI 4. 上原久夫 HISAO UEHARA 5. 藤岡誠 MAKOTO FUJIOKA 日本國
	國 籍 住、居所	1. 日本國岐阜縣羽島市福壽町平方 7-35 7-35 Hirakata Fukuju-cho, Hashima-shi, Gifu, Japan 2. 日本國岐阜縣安八郡墨俣町大字下宿 615-24 615-24 Shimojuku Sunomata-cho, Anpachi-gun, Gifu, Japan 3. 日本國愛知縣名古屋市綠區鳴丘 1 丁目 815 815 Naruoka-1chome, Midori-ku, Nagoya-shi, Aichi, Japan 4. 日本國岐阜縣大垣市万石 1 丁目 4 之 1 4-1 Mangoku-1chome, Ogaki-shi, Gifu, Japan 5. 日本國岐阜縣大垣市久徳町 387 387-102, Kyuutoku-cho, Oogaki-shi, Gifu, Japan
三、申請人	姓 名 (名稱)	三洋電機股份有限公司 SANYO ELECTRIC CO., LTD.
	國 籍 住、居所 (事務所) 代 表 人 姓 名	日本國 日本國大阪府守口市京阪本通 2 丁目 5 番 5 號 5-5, Keihan-Hondori, 2-Chome, Moriguchi-City, Osaka, 570-8677, Japan 桑野幸徳 YUKINORI KUWANO

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

日本 國(地區) 申請專利，申請日期： 案號： ☒有 ☐無主張優先權

2000 年 4 月 11 日 特願 2000-109958(主張優先權)

2001 年 3 月 29 日 特願 2001-096386(主張優先權)

2001 年 3 月 29 日 特願 2001-096471(主張優先權)

2001 年 3 月 29 日 特願 2001-096576(主張優先權)

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (1)

發明之領域

本發明係有關液晶顯示裝置等之平面顯示裝置之驅動方法及驅動電路，尤其有關其局部(partial)顯示者。

習知技術說明

以液晶顯示裝置及有機 EL 顯示裝置為代表的平面顯示裝置，由於其型薄量輕而且省電，適於行動電話等隨身機器的顯示裝置，故常被應用在隨身機器上。

此類顯示裝置，習知者有：藉排行成矩陣狀之複數畫素而顯示任意圖形(pattern)之矩陣型顯示裝置；顯示時脈等固定圖形的片段(segment)型顯示裝置；以及將矩陣型和片段型設在同一面板(panel)內的顯示裝置等。

隨身機器有進一步降低電力消耗之需求，因而顯示裝置方面也正被要求作更進一步的低消耗電力化。因此，傳統顯示裝置方面已有一種可局部顯示的顯示裝置，該等裝置於節省電力(power save)時只顯示畫面的最低限度之部分。此類局部顯示，可採取一種構成使之實現，例如：在液晶顯示裝置的顯示領域之一部分設置固定圖形之顯示領域，以顯示電池剩餘量、時刻等；而在其他領域則將複數之畫素排行成任意之圖形，僅於節省電力時驅動固定圖形之顯示領域，以顯示固定之圖形。

如上所述，若在同一面板上，分別設置可個別驅動之複數領域，並採用分別控制驅動之構成，即可依需要而只顯示一部分領域。但是，一方面又有一種需求，希望在節省電力時也能夠顯示在任何位置，或顯示任何圖形，但那

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

種分別控制預先被分割的顯示領域的顯示裝置不能因應這種需求。

再者，由於節省電力時的顯示內容和顯示位置的需求，因顯示裝置所搭配的機種而異，必須將顯示面板的構成和驅動電路分別加以專門性的開發。

如果是矩陣型顯示裝置，就能夠在任一位置作任意的顯示，但因為局部顯示中，即使只有一部分被顯示，其他領域也仍須照常驅動，所以這個方式對於局部顯示的電力節省效果不大。

發明概述

為解決上述課題，本發明之目的在提供一種顯示裝置，該裝置可在任意位置局部顯示任意之圖形，同時可視需要減低其電力消耗者。

本發明之另一目的，在提昇可在任意位置執行局部顯示之顯示裝置中其餘背景領域的顯示品質。

又，本發明之另一目的，在使顯示裝置從普通顯示模式轉換到局部顯示模式時畫面之切換能夠平順進列。

為達成上述目的，本發明具有下列特徵：

首先，本發明係一種顯示裝置之驅動方法，其係具有 n 列 m 行矩陣之複數畫素，根據局部顯示命令，在任意之 s 列 m 行之畫素所組成之局部顯示領域執行所希望之局部顯示，並於前述 n 列 m 行之其餘背景領域中顯示背景之顯示裝置的驅動方法，其特徵在於：在局部顯示模式下，在一畫面期間中，於前述 s 列 m 行之局部顯示領域之各

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(3)

畫素中，寫入前述局部顯示資料，且於前述背景領域中之 k 列 m 行之畫素中，寫入背景顯示資料。但 n 、 m 、 s 及 k 均為 1 以上之整數，且 $s < n$ 、 $k < n$ 。

本發明之另一特徵在於：上述驅動方法中，前述背景領域中之前述 k 列 m 行之畫素，其每一畫面之選擇列係被移位(shift)者。

本發明之另一特徵在於：上述驅動方法中，係在合計 $(n-s)/k$ 畫面期間，將前述背景顯示資料寫入前述背景領域之各畫素。

本發明之另一特徵在於：在合計 $(n-s)/k$ 畫面期間，將前述背景顯示資料寫入前述背景領域之各畫素，並在下一合計 $(n-s)/k$ 畫面期間，對於同一列之畫素，寫入極性相對於背景顯示資料之基準電位反轉後之背景顯示資料。

本發明之另一特徵在於：上述驅動方法中，係禁止對前述背景領域中在一畫面期間中被選擇之 k 列以外的列做列選擇動作。

本發明之驅動電路之特徵在於：其係由 n 列 m 行矩陣之複數畫素，以選擇每一列線(line)而接受來自行線(line)之供給的方式進行顯示，並且在局部顯示命令被發出後，在一畫面期間中，選擇前述 n 列 m 行矩陣中之 s 列 m 行之畫素，將預定之局部顯示資料依次寫入，且選擇前述 n 列 m 行之其餘背景領域中之 k 列 m 行之畫素，將背景顯示資料寫入之顯示裝置的驅動電路，包括：列時脈(clock)作成部，用以產生對應於各列的選擇期間之列時脈；列時

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

脈計數部，用以針對每一畫面計算列時脈；局部顯示列檢測部，用以檢測應寫入前述局部顯示資料之 s 列之到來定時(timing)；背景顯示列檢測部，用以檢測前述一畫面期間中應寫入背景顯示資料之 k 列之到來定時；以及驅動器控制信號產生部，用以在前述局部顯示列檢測部或前述背景顯示列檢測部之任一方檢測到顯示列之到來時，產生准許用以驅動前述 n 列 m 行矩陣之每一列之列驅動器的列驅動動作之驅動器控制信號。但， n 、 m 、 s 及 k 均為 1 以上之整數，且滿足 $s < n$ 、 $k < n$ 。

本發明之的另一特徵在於：復包括用以計算畫面數之畫面計數部，且前述背景顯示列檢測部，係根據前述畫面計數部之計數值，使前述背景顯示資料應寫入之列移位者。

本發明之另一特徵在於：上述驅動電路復包括極性反轉信號作成部，該極性反轉信號作成部係在每單位期間使顯示資料之相對於預定基準電壓之極性反轉，而在合計 $(n-s)/k$ 畫面期間所組成之一背景顯示期間，分別選擇前述背景領域之各畫素一次，且由前述極性反轉信號制作部檢出下一背景顯示期間之到來，而將前述背景顯示資料之極性予以反轉。

如果採用上述驅動方法及驅動電路，則於具備液晶顯示面板等之顯示面板上，即可不必變更面板本身之構成，而可在面板的任意位置執行局部顯示。並且，針對不執行局部顯示的背景領域，則可視需要只選擇一畫面期間中預

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

定的 k 列，藉以達到減少消耗電力之目的。又，於背景領域的 l 個畫面期間中未被選擇的上述 k 列以外之領域，則以預定的周期將背景資料寫入。背景顯示資料通常並無文字或記號之類的特別的資訊，資訊本身並無變化，所以也不需要經常寫入。而且，如果是此類資訊，即使對各畫素的寫入周期長到某種程度，其顯示的劣化也會較少。再者，若採用 OFF 顯示資料作為背景資料，顯示內容的劣化會變得非常之少。而且以每一預定周期寫入背景資料時，可藉例如在液晶顯示面板上進行有效的顯示資料的極性反轉，即可確實防止因直流成分之施加而劣化之液晶等顯示素子的劣化。

本發明之另一特徵在於：在上述顯示裝置之驅動方法中，在前述局部顯示命令被發出後，在一畫面期間選擇前述 n 列 m 行之全畫素，並使用頻率比通常顯示時之單位時脈所形成的畫素時脈低的畫素時脈作為單位時脈，在前述局部顯示領域的全畫素中寫入局部顯示資料，在前述背景顯示領域中的前述 k 列 m 行的畫素中寫入背景顯示資料。

本發明之另一特徵在於：上述顯示裝置之驅動方法中，係發出前述局部顯示命令，然後在檢測到對於前述背景領域中前述 k 列 m 行畫素以外之列之選擇期間到來時，將列選擇脈衝之轉送速度加大。

又，本發明顯示裝置之驅動電路之另一特徵在於：上述驅動電路中，復包括分頻電路，該分頻電路係於一畫面

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

期間中選擇前述 n 列 m 行之全畫素，並將通常顯示時之單位時脈加以分頻，而在前述局部顯示命令被發出時，以來自前述分頻電路之分頻畫素時脈作為單位時脈，在一畫面期間中進行對於前述 s 列 m 行的畫素之前述局部顯示資料的寫入控制，及對於前述 k 列 m 行的畫素之前述背景顯示資料的寫入控制。

又，本發明有關驅動電路之另一特徵在於：上述驅動電路中，具有列時脈控制部，該列時脈控制部係根據前述局部顯示列檢測部及前述背景顯示列檢測部之顯示列檢測信號，針對前述背景顯示領域中之前述 k 列 m 行畫素以外之列，檢測其選擇期間之到來，而將前述列時脈之頻率加以增大者。

如上所述，在背景領域之一畫面期間中，僅選擇一部分的線(line)，其他線則不予選擇。又，對於此不選擇之合計($n-s-k$)的線，本驅動電路會增大列脈衝的轉送速度，該列脈衝係依次轉送到各列，執行列之選擇者。轉送速度之增大，可藉例如增大列時脈之頻率而實現。由此，局部顯示模式時，一畫面期間中選擇的列數可減少，相對的可延長各列的選擇時間。因此能夠使該部分的動作時脈減低，而使局部顯示模式時的顯示裝置，尤其是其數位信號處理電路的消耗電力降低。

又，本發明之另一特徵在於：藉由模式切換定時控制部，發出由普通顯示模式轉換到局部顯示模式的命令時，該命令的下一畫面將前述 n 列 m 行矩陣的全畫素的顯示

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（ 7 ）

資料變更為背景顯示資料，然後從其次的畫面起，使前述驅動器控制信號產生部開始產生前述驅動器控制信號。

由於此種控制，是在局部顯示命令被發出後，先將背景顯示資料寫入 n 列 m 行矩陣之全畫素中，再轉換到局部顯示模式，所以就不會發生寫入的通常資料從背景領域內長期未被選擇的畫素中漸漸消失的現象。

如上所述，本發明可在任意之位置執行局部顯示，而不必變更液晶顯示面板等之顯示面板的構成。

又，若對背景領域加以控制，在一畫面期間中只選擇一部分的線，其他線則不予選擇，使該部分的動作時脈減低，即可使局部顯示模式時的顯示裝置，尤其可減低其數位信號處理電路的電力消耗。

再者，本發明中，對於背景領域，係在預定周期內將 OFF 顯示資料等之預定背景資料寫入全領域中。此類背景領域，即使不使用和通常顯示領域一樣的周期寫入資料，也不會顯出劣化，而且，在每一預定周期寫入背景顯示資料時，可藉由使顯示資料反轉而反轉驅動液晶的方法，確實防止液晶等之劣化。

若特別將 OFF 資料當作背景顯示資料而寫入，則在此背景領域可設定之周期較通常顯示時的資料寫入周期為長，即使在此情況下，背景顯示的經時變化非常小，可獲得幾乎不見品質低落的顯示品質。

又，背景顯示資料也可使其成為任意之彩色資料，由此可使裝置之使用者能夠依其喜好選擇背景之顏色。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(8)

本發明有關顯示裝置之驅動方法之另一特徵在於：其係具有 n 列 m 行矩陣之複數畫素，並根據局部顯示命令，在任意之 s 列 m 行矩陣之局部顯示領域執行局部顯示，在其餘領域則執行背景作為背景領域的背景顯示之顯示裝置的驅動方法，其係在局部顯示模式下，在一畫面期間中，在前述局部顯示領域之各畫素中，依次寫入預定之局部顯示資料，同時在前述背景領域之中，於前述局部顯示領域之最後一列之下一個第 $s+1$ 列領域之畫素及 k 列 m 行之畫素中，寫入背景顯示資料。但 n 、 m 、 s 及 k 全部為 1 以上之整數，且 $s < n$ 、 $k < n-s-1$ 。

本發明之顯示裝置之驅動電路之另一特徵在於：其係由 n 列 m 行矩陣之複數畫素，以選擇每一列線而接受來自行線之供給的方式進行顯示，並且在局部顯示命令被發出後，在一畫面期間中，選擇前述 n 列 m 行矩陣中之 s 列 m 行之畫素，將預定之局部顯示資料依次寫入，且選擇前述 n 列 m 行之其餘背景領域中之第 $s+1$ 列之畫素及 k 列 m 行之畫素，將背景顯示資料寫入之顯示裝置的驅動電路，包括：列時脈作成部，用以產生對應於各列的選擇期間之列時脈；列時脈計數部，用以針對每一畫面計算列時脈；局部顯示列檢測部，用以檢測應寫入前述局部顯示資料之 s 列之到來定時；背景顯示列檢測部，用以檢測前述一畫面期間中應寫入背景顯示資料之第 $s+1$ 列及 k 列之到來定時；以及驅動器控制信號產生部，用以在前述局部顯示列檢測部或前述背景顯示列檢測部之任一方檢測到顯

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明（ 9 ）

示列之到來時，產生准許用以驅動前述 n 列 m 行矩陣之每一列之列驅動器的列驅動動作之驅動器控制信號。

又，在本發明之前述驅動方法或驅動電路中，前述背景領域中之前述 k 列 m 行之畫素，其每一畫面之選擇列係被移位而後被選擇者。

本發明之另一特徵在於：前述驅動方法或驅動電路中，係在合計 $(n-s-1)/k$ 畫面期間將前述背景顯示資料寫入前述背景領域中之 $(n-s-1)$ 列 m 行矩陣之畫素。

本發明之另一特徵在於：前述驅動方法或驅動電路中，係在合計 $(n-s-1)/k$ 畫面期間，將前述背景顯示資料寫入前述背景領域中之 $(n-s-1)$ 列 m 行矩陣之畫素，而在下一個合計 $(n-s-1)/k$ 畫面期間，將極性相對於背景顯示資料的基準電位反轉後的背景顯示資料寫入同一列之畫素。

本發明之另一特徵在於：前述驅動方法或驅動電路中，係在前述局部顯示命令被發出時，在一畫面期間選擇前述 n 列 m 行之全畫素，並使用頻率比通常顯示時之單位時脈所形成的畫素時脈低的畫素時脈作為單位時脈，在前述局部顯示領域的全畫素中寫入局部顯示資料，在前述背景顯示領域中的前述第 $s+1$ 列領域的畫素及前述 k 列 m 行的畫素中寫入背景顯示資料。

本發明之另一特徵在於：前述驅動方法或驅動電路中，前述局部顯示命令被發出後，係在下一畫面將背景顯示資料寫入前述 n 列 m 行矩陣之全畫素之後，再將預定的局部顯示資料依次寫入前述 s 列 m 行之局部顯示領域

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (10)

的各畫素中，並且將背景顯示資料依次寫入前述背景領域之全畫素。然後，從其次的畫面起，將局部顯示資料依次寫入前述 s 列 m 行之畫素，且將背景顯示資料寫入前述第 $s+1$ 列之畫素及前述 k 列 m 行之畫素。

若採用上述之驅動方法和驅動電路，即可在具備液晶顯示面板等顯示面板的顯示裝置中，不需要變更面板本身的構成，而可在面板之任意位置執行局部顯示。而在不執行局部顯示的背景領域，對於局部顯示領域最後一系列之後的背景領域的前頭列，則和局部顯示領域一樣，在每一畫面寫入背景顯示資料。另一方面，背景領域的剩餘畫素，在一畫面期間中，只在 k 列 m 行矩陣的畫素中寫入背景顯示資料。

如此，由於其係在每一個畫面選擇位於局部顯示領域境界的背景領域的前頭列，所以即使在剩餘領域只是分別在數個畫面中選擇一次，仍可防止局部顯示領域的顯示內容在此等背景領域洩漏而引起交調失真(cross talk)等現象。另一方面，背景領域的前述前頭列之外的領域，可在一畫面期間中只選擇預定之 k 列，以求視需要而減低消耗電力，或可設置一個畫面期間中不作選擇的列，藉以延長對選擇列的驅動時間。

又，背景顯示資料，通常並無如文字、記號等的特別資訊，資訊本身並無變化，所以不需要經常寫入。而且，如果是此類資料，即使對各畫素的寫入周期被延長到某種程度，顯示品質也很少劣化。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (11)

如上所述，本發明能夠在任意的位置執行局部顯示，而且還可在剩餘的背景領域以高品質執行背景的顯示。而且，由於在背景領域中，一畫面期間中和前述局部顯示領域被一起選擇的領域作為背景領域的前頭列和剩餘領域內的一部分 k 列 m 行領域，在局部顯示模式中使一畫面期間中所選擇的列數少於通常顯示模式，可使消耗電力也得以減低。

本發明之顯示裝置之驅動方法之另一特徵在於：其係具有 n 列 m 行矩陣之複數畫素，根據局部顯示命令，在任意之 s 列 m 行之畫素所組成之局部顯示領域執行所希望之局部顯示，在前述 n 列 m 行之其餘背景領域則顯示背景之顯示裝置的驅動方法，其係在檢測到前述局部顯示命令後，在從通常顯示模式轉換到局部顯示模式之過渡第一畫面期間中，將預定之局部顯示資料依次寫入前述 s 列 m 行之局部顯示領域之各畫素中，並且將背景顯示資料依次寫入前述背景顯示領域之各畫素中。並且，在接著前述過渡第一畫面之過渡第二畫面以後之各畫面期間中，將前述局部顯示資料寫入前述 s 列 m 行之局部顯示領域之各畫素中，而且，將背景顯示資料寫入前述背景領域中之 k 列 m 行之畫素中。但 n 、 m 、 s 及 k 均為 1 以上之整數，且滿足 $s < n$ 、 $k < n - s$ 。

本發明之顯示裝置之驅動電路之另一特徵在於：其係由 n 列 m 行矩陣之複數畫素，以選擇每一列線而接受來自行線之供給的方式進行顯示，並且在局部顯示模式下，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

在一畫面期間中，選擇前述 n 列 m 行矩陣中之 s 列 m 行之畫素，將預定之局部顯示資料依次寫入，且選擇前述 n 列 m 行之其餘背景領域中之 k 列 m 行之畫素，將背景顯示資料寫入之顯示裝置的驅動電路，包括：列時脈作成部，用以產生對應於各列的選擇期間之列時脈；列時脈計數部，用以針對每一畫面計算列時脈；局部顯示列檢測部，用以檢測應寫入前述局部顯示資料之 s 列之到來定時；背景顯示列檢測部，用以檢測前述一畫面期間中應寫入背景顯示資料之 k 列之到來定時；資料輸出控制部，其係在從通常顯示模式轉換到局部顯示模式之過渡第一畫面，在前述局部顯示列檢測部檢測到顯示列之到來期間，准許局部顯示資料之輸出，並在前述背景領域檢測部檢測到前述背景領域之前頭列之到來乃至最後一列之到來的期間，將輸出顯示資料設定成預定的背景顯示資料；以及驅動器控制信號產生部，其係在轉換到局部顯示模式之過渡第二畫面之後，在前述局部顯示列檢測部或前述背景顯示列檢測部之任一方檢測到顯示列之到來時，產生准許列驅動器的列驅動動作之驅動器控制信號。

本發明之另一特徵在於：前述顯示裝置之驅動方法或驅動電路中，前述過渡第二畫面以後，係在合計 $(n-s)/K$ 畫面期間將前述背景顯示資料寫入前述背景領域之全畫素中。

又，本發明之另一特徵在於：前述顯示裝置之驅動方法或實行該方法之驅動電路中，係在前述過渡第二畫面以

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (13)

後，禁止對前述背景領域中在一畫面期間中被選擇之 k 列以外的列做列選擇動作。

如以上所述，在轉換時之第一畫面，執行局部顯示並針對背景領域的全畫素執行背景顯示，藉此，使局部顯示領域從通常顯示直接切換到局部顯示，而在背景領域，則從通常顯示直接切換到背景顯示。因此，可使畫面從通常顯示平順切換到局部顯示。轉換至第二畫面之後，背景領域會在一畫面期間中每次選擇其中一部分之 k 列 m 行矩陣領域，可據以減低動作時脈和消耗電力，但在此背景領域，只在複數畫面中選擇一次。因此，若不先把通常顯示資料消去一次，則背景領域的通常顯示就會漸漸消失而變成背景顯示，這不是我們需要的。而在本發明中則先在全畫面執行背景顯示而不必消去通常顯示資料，並針對過渡第一畫面分別將有效資料即局部或背景顯示資料寫入，故可防止前述背景領域的通常顯示時的顯示漸漸消失而變成背景顯示狀態之現象。

綜上所述，本發明可在任意位置執行局部顯示，又能從通常顯示平順轉換到局部顯示。而且，在轉換到局部顯示模式的第二畫面以後，其背景領域不會有之前的通常顯示畫面殘留，可執行高品質的背景顯示。再者，因為本發明係選擇前述局部顯示領域和背景領域中之一部分 k 列 m 行矩陣領域作為一畫面期間中被選擇的領域，所以在局部顯示模式中 1 個畫面期間中被選擇的列數比通常顯示模式時為少，亦即能夠減低消耗電力。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (14)

圖式簡單說明

第 1 圖為本發明實施例中顯示裝置之構成圖。

第 2 圖(a),2(b)及 2(c)為本發明實施例中顯示裝置之顯示種類之概念說明圖。

第 3 圖(a),3(b),3(c)及 3(d)為本發明實施例中顯示模式切換動作和該顯示狀態之說明圖。

第 4 圖為本發明實施例中驅動電路之定時控制器 (timing controller)之構成圖。

第 5 圖為本發明實施例中 LCD panel 之垂直驅動器之構成圖。

第 6 圖為第 4 圖之分頻電路 11 之構成圖。

第 7 圖為第 4 圖之 1H 幅控制電路 19 之構成圖。

第 8 圖為第 4 圖之 MASK 生成電路 48 之構成圖。

第 9 圖為本發明實施例中表示通常顯示動作之時序圖 (timing chart)。

第 10 圖為本發明實施例中表示白光柵(raster)顯示動作之時序圖 (timing chart)。

第 11 圖為本發明實施例中表示執行驅動方法 1 及方法 4 時之局部顯示動作之時序圖。

第 12 圖為本發明實施例中表示執行驅動方法 1 時之局部顯示動作之時序圖。

第 13 圖為本發明實施例中表示執行驅動方法 2 時之局部顯示動作之時序圖。

第 14 圖為本發明實施例中表示執行驅動方法 2 及方

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

法 4 時之局部顯示動作之時序圖。

第 15 圖為本發明實施例中表示執行驅動方法 3 時之局部顯示動作之時序圖。

第 16 圖為本發明實施例中所使用之預先充電(pre-charge)波形圖。

第 17 圖為本發明實施例中所使用之預先充電驅動程式 230 之構成圖。

第 18 圖為本發明實施例中表示執行驅動方法 3 及方法 4 時之局部顯示動作之時序圖。

第 19 圖為本發明實施例中表示驅動電路之定時控制器之構成圖。

第 20 圖為本發明之第 19 圖所示背景領域檢測電路 60 之動作說明圖。

第 21 圖為本發明實施例中顯示裝置之局部顯示模式中選擇背景領域方法之概念說明圖。

第 22 圖為執行第 21 圖所示之方法而在 MASK 生成電路 48 及背景領域檢測電路 60 中設定之 ? 值及其電路輸出之圖。

第 23 圖(a)至(c)為執行第 21 圖所示之方法而在 MASK 生成電路 48 及背景領域檢測電路 60 中輸出之波形圖。

第 24 圖為假設採用第 21 圖所示之方法時，表示其動作例之時序圖。

第 25 圖(a)至(d)為本發明實施例中顯示裝置轉換到局部顯示時執行局部及背景顯示之程序例說明圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

第 26 圖為本發明實施例中顯示裝置轉換到局部顯示時執行局部及背景顯示之定時控制器之構成例之圖。

元件符號說明

11	分頻電路	12	H 計數器
13 至 18,35,36,49	解碼器	19	1H 幅控制電路
20 至 26,37,38,39 至 41,51 至 53	正反器		
27 至 33,42 至 44,46,54	”及”閘		
34	V 計數器	45	EXOR 閘
47	畫面計數器	48	MASK 生成電路
55 至 57	”或”閘	60	背景領域檢測電路
61	正反器	62 至 64	”及”閘
100	驅動電路	100	閉鎖電路
101	數位/類比轉換電路	104	放大器
106	介面電路	111 至 112	正反器
113,115,193,195	”及”閘	114,194	反相器
116,196	”或”閘	191,192	解碼器
200	面板	202	局部顯示領域
204	背景顯示領域	210	垂直驅動器
220	水平驅動器	230	預先充電器
251 至 255	移位暫存器	261 至 265,271 至 275	”及”閘
300	電源電路	400	定時控制器
483	加法電路	481,482	比較器
484,485	”或”閘	486	反相器

較佳實施例說明

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (17)

以下參照圖示說明本發明之較佳實施例(以下簡稱實施例)。

[基本構成]

第 1 圖表示本發明顯示裝置之概略構成。此顯示裝置為一種例如搭配在行動電話上的 LCD 等平面顯示裝置，其構成包括：液晶顯示(LCD)面板(panel) 200，該面板係於一對基板中間封入液晶而形成者；驅動此液晶顯示面板 200 之電路 100；及電源電路 300，該電源電路 300 係提供必要之電源電壓(例如 VDD1,VDD2,VDD3)予驅動電路 100 及液晶顯示面板 200 者。

液晶顯示面板 200 為一主動矩陣(active matrix)型液晶顯示面板，其中，設有薄膜電晶體作為各畫素的開關，此薄膜電晶體之開關係由在列方向延伸的閘極線(gate line)所控制，透過此薄膜電晶體，該液晶顯示面板得以藉在行方向延伸之資料線(data line)提供顯示資料給各畫素。又，面板顯示部之周邊則形成：依次控制閘極線的垂直方向驅動器(垂直驅動器) 210；定時提供顯示資料給資料線的水平方向驅動器(水平驅動器) 220。但此驅動器(垂直驅動器) 210 及驅動器(水平驅動器) 220 並不限於在面板 200 上形成，也有可能在 IC 化的驅動電路 100 之一部分或獨立之電路上形成。

驅動電路 100 中設有：閉鎖電路 101，用以鎖住被提供之 RGB 數位資料；數位/類比(D/A)轉換電路 102，用以將閉鎖資料轉換成類比資料；放大器(amplifier) 104，用

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (18)

以將該被轉換之類比資料放大並已知作為 R,G,B 類比資料而供應給液晶顯示面板 200 之水平驅動器 220。驅動電路 100 中，另外設有 CPU 介面(I/F)電路 106，該電路係自未圖示之 CPU 接受命令，並根據此命令輸出控制信號者；及定時控制器 (T/C) 400。介面電路 106 係自未圖示之 CPU 接受命令並加以解析，然後輸出與此命令相對應之控制信號。從 CPU 送出之命令，包括節省電力控制命令、顯示面板之顯示位置調整命令、對比調整命令等。

T/C 400 為一電路，該電路係根據點時脈(DOTCLK)、水平周期信號(Hsyno)、垂直周期信號(Vsyno)等之定時信號，產生液晶顯示面板 200 之垂直驅動器 210 或水平驅動器 220 之動作及顯示所需要之定時信號及控制信號。如後述，本實施例中，該電路可於任意之位置執行局部顯示，且可視需要而減低其消耗電力。

茲舉具有 n 列 m 行矩陣畫素之液晶顯示面板 200 為例加以說明。在本實施例之通常顯示模式下，於一畫面期間中驅動全畫素的方式，係依次選擇各列，同時將預定顯示資料提供給 m 行的資料線，在各列的相對應畫素中寫入顯示資料，並推廣至全 n 列，如第 2 圖(a)所示，藉以執行全畫面顯示。

例如，若根據 CPU 的節省電力命令而轉換到局部顯示模式，則如第 2 圖(b)所示，全 n 列中只有任意之 s 列 m 行變成局部顯示領域 202 而執行局部顯示，其他領域則變成背景顯示領域(背景領域) 204，而執行背景顯示(OFF

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (19)

顯示)。若夾持液晶層而設之共同電極和畫素電極之間的電壓為 OV(OFF 時)，則於顯示白色之標準白色模式 LCD(normally white mode LCD)時，前述背景領域 204 會顯示相當於 OFF 顯示的白色(執行白光域(raster)顯示)。

在本實施例中，背景領域 204 在局部顯示期間中，並非一直 OFF,如第 2 圖(c)所示，係在每一預定期間，依序選擇每一列，把白色顯示資料寫入相對應的畫素中。白色顯示，在標準白色模式時，原理上是不外加電壓而實現的，但實際上是在共同電極和顯示白色的各畫素電極之間外加了幾個伏特的電壓。因此，在實際裝置中是把相當於 OFF 顯示的電壓作為白色顯示資料，而經由畫素電晶體寫入背景領域 204 的各畫素電極。

若以畫面為 100 列 X100 行($n, m=100$)之矩陣 LCD，局部顯示領域 202 為 25($s=25$)X100 之畫素領域，背景領域 204 為 75X100 時為例來說明，則在某 1 個畫面期間中，對於背景領域 204 之中的預定 k 列和局部顯示領域 202 作同樣的選擇，就在此處把背景顯示資料(背景領域為白色顯示資料)寫入。在下一個畫面期間中，則選擇背景領域 204 之中的其他 k 列，在該處把白色顯示資料寫入。

在前述例中，背景領域為 75 列，若設定為 $k=1$ 時，該背景領域 204 中之與 75 畫面($(n-s)/k$ 畫面)相對應一次之 204w 會被依次選擇，然後寫入白色顯示資料。因此，背景領域 204 之各列，會維持被寫入的白色顯示狀態，直到 75 個畫面後再度被選擇為止。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (20)

又，背景領域 204 係在複數畫面($((n-s)/k$ 畫面)期間，把白色資料寫入全畫面，若著眼於其中之某列 204w，則在該任意畫面($((n-s)/k$ 畫面)期間的下一個複數畫面($((n-s)/k$ 畫面)期間，以將極性和先前該任意畫面($((n-s)/k$ 畫面)期間相反的白色顯示資料寫入同一列的方式執行反轉驅動。

第 3 圖(a)-(d)表示本實施例顯示裝置中從通常顯示模式轉換到局部顯示模式時的動作。假設第 1 圖之介面電路 106 判斷為通常顯示模式時，如第 3 圖(a)所示，液晶顯示面板 200 會使用全畫面來執行通常顯示(S1)。局部顯示控制命令從 CPU 被送達後，介面電路 106 就會加以解析而發出局部顯示控制信號，切換到局部顯示模式(S2)。或者，若設有開關時，也可由機器使用者來切換，藉此產生同等的局部顯示控制信號，再轉換到局部顯示模式。

俟裝置被切換到局部顯示模式後，雖可直接執行如上述之局部及背景顯示，但本實施例中，從通常顯示轉換到局部顯示之際，係先使全畫面執行 OFF 顯示一次。具體言之，轉換時的一個畫面係先進行照常選擇各畫素並寫入白色顯示資料之白光域顯示 (S3，第 3 圖(b))。

本發明之所以要做這種控制，是為了切換到局部顯示時，防止背景領域的通常顯示時的顯示漸漸變化到 OFF 顯示狀態去。亦即，從通常顯示切換到局部顯示時，背景領域 204 的畫素中，已有先前通常畫面的畫素顯示資料被寫入了。可是背景領域 204 並不會如上所述在每一畫面被選擇。因此，即使設置在各畫素的畫素電晶體被 OFF 控

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明（²¹）

制直到下次閘極線被選擇，由於電晶體的 OFF 洩漏電流 (leak current)，畫素顯示資料將漸漸漏至汲線 (drain line)，而成為接近夾著液晶層而對峙的共同電極的電位。也就是說，在背景領域 204 中，當從通常顯示畫面開始切換時，必須花數秒鐘漸漸變化到 OFF 顯示 (白光域) 狀態。此類緩慢的顯示變化，通常不受裝置使用者的歡迎。因此，在切換到局部顯示之前，先把白色顯示資料寫進去，讓它顯示白光域狀態，到了局部顯示時，所有的畫素就會從 OFF 狀態的白色顯示狀態開始變化，就可以免除局部顯示時背景領域 204 的顯示劣化現象了。再者，以下之說明中，除非特別提及否則液晶顯示面板 200 皆指標準白色型，亦即期白色顯示實質上為 OFF 顯示者。

一旦全畫面進行白光域顯示後，液晶顯示面板 200 將執行如第 3 圖 (c) 所示的局部顯示 (S4)。本實施例中，液晶顯示面板 200 中的局部顯示，係由第 1 圖之 T/C 400 根據局部控制信號，產生如後述之控制信號及定時信號來實現者，所以液晶顯示面板 200 中即使沒有因應局部顯示的特別構成，仍可獲得實現。

在局部顯示模式下的局部顯示領域，和通常顯示一樣，是在一個畫面中選擇各列而寫入顯示資料。關於本實施例之背景領域 204 的驅動方法 1 至 4，將參照第 3 圖 (c) 說明如下。至於各驅動方法之更具體的驅動波形之例，則參照第 9 圖至第 15 圖及第 18 圖，說明於後。

又，從局部顯示模式回復到通常顯示模式，可藉下列

五、發明說明（22）

方法達成：由 CPU 送來通常顯示控制命令，第 1 圖之介面電路 106 對此加以解析，依其結果，執行通常顯示控制信號之產生或局部顯示控制信號之停止輸出等（第 3 圖，S5）。

（驅動方法 1）

在方法 1 中，局部顯示領域 202 在一畫面期間中依次選擇全 s 列（開極線）而寫入預定的顯示資料，在背景領域 204 則於同一畫面期間中只選擇領域 204 的 k 列而寫入白色顯示資料。也就是說，本驅動方法 1 中，採用所謂的點順序驅動方法，在一畫面期間中，將局部顯示領域 202 的全 s 列和背景領域 204 的 k 列之合計 $s+k$ 列加以依次選擇，再針對被選擇的列，以預定的定時把顯示資料送進 m 行的資料線中，藉此把相對應的顯示資料依次寫入相對應的畫素中。

而當局部顯示領域 202 為 25 列，背景領域 204 為 75 列， $k=1$ 時，一畫面期間中，有 26 列（25 列+1 列）被依次作點順序驅動，背景領域 204 的其他線（line）204t，則根據第 1 圖之 T/C 400 所作成之信號中的垂直 MASK 信號（VMASK），被禁止選擇。該 VMASK 係控制信號，如後述。

在下一個畫面中，局部顯示領域 202 再度選擇全 s 列而寫入顯示資料（但顯示資料之極性因線反轉及一畫面之反轉，故每一線、每一畫面均起變化）。而在背景領域 204 中則選擇與前一畫面寫入白色顯示資料的 k 線不同的 k 線，寫入白色顯示資料。因此，若全 100 列中局部顯示領

五、發明說明 (23)

域 202 的列數 s 為 25，背景領域 204 中每 1 畫面之選擇列數 k 為 1，則如上述，局部顯示領域 202 的各畫面均有顯示資料被寫入全領域 202，而在背景領域 204 則經過 75 個畫面在所有的領域寫入白色顯示資料。

又，若 $k=1$ ，在背景領域 204 的下一畫面選擇與前一畫面所選擇之 1 條線相鄰接的 1 條線時，則在該鄰接的線中寫入逆極性的白色顯示資料，藉以執行線反轉驅動。

再者，在複數 $((n-s)/k)$ 畫面期間 (1 個背景顯示期間，在上例為 75 畫面) 中，把白色顯示資料寫入背景領域 204 的全畫素之後，在下一個 $(n-s)/k$ 畫面期間中，針對同一列寫入逆極性的白色顯示資料。

又，在背景領域中，每一線和每一背景畫面均以使極性反轉的方式執行白色顯示，故可防止直流電壓成分一直施加在背景領域的液晶上，避免了液晶的劣化。

在驅動方法 1 中，執行局部顯示模式時，係重複上述程序而執行局部顯示和背景顯示。

此外，以上在驅動方法 1 中所說明的是針對各畫素執行點順序驅動的情況，但此方法也可適用於針對各畫素執行線順序驅動的情況。線順序驅動時，無論在某一局部顯示領域或背景領域之任一方，當對應的列 (開極線) 被選擇時，並不是對資料線依次送出顯示資料，而是把應寫入的顯示資料同時送到全資料線中去。

(驅動方法 2)

在 1 個畫面期間中，局部顯示領域 202 之全 s 列和背

五、發明說明 (24)

景領域 204 的 k 列被選擇而寫入顯示資料，這一點和上述方法 1 是共通的，但在方法 2 中，是把局部顯示領域 202 之全 s 列的畫素依次作點順序驅動(或線順序驅動)並寫入顯示資料後，先提供白色顯示資料給全資料線(m 行)，然後選擇背景領域 204 的 k 列。說得更具體一點，針對局部顯示領域 202 驅動完畢後，在下一個水平掃描時間(1H:1 開極線選擇期間)，先把白色顯示資料寫進所有的 m 條資料線，然後選擇背景領域 204 的 k 列開極線。由此，被選擇的開極線的畫素電晶體會 ON，以取出資料線上所提供的白色顯示資料，與其相對應的畫素則顯示白色。

在此背景領域 204 被選擇而被寫入的列，和上述方法一樣，每一畫面會起變化，且若前一畫面和下一畫面的背景領域 204 的選擇列相鄰接時，則使該鄰接列中白色顯示資料之電壓互相呈逆極性。

背景領域 204 方面，是在複數畫面的全領域寫入白色顯示資料，每一個背景畫面在同一列寫入的白色顯示資料之電壓極性會被反轉，這一點和上述方法 1 是一樣的。

在上述方法 1 中，針對局部顯示領域 202 的列選擇完畢後，水平驅動器 220 會停止動作，直到同一畫面期間中背景領域 204 的列被選擇的時間來到，選擇相對應的列之後，再度停止動作。相對地，在本驅動方法 2 中，針對局部顯示領域 202 的列選擇完畢後，若只在下一個 H 期間使水平驅動器 220 動作而把白色顯示資料寫入各資料線，則可使水平驅動器 220 在剩餘的背景領域 204 的選擇期間

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (25)

停止動作。而且，這種控制，和上述方法 1 一樣，可藉 T/C 400 中最小限度的構成變更和追加而輕易實現。

(驅動方法 3)

在驅動方法 3 之中，利用預先充電控制信號把白色顯示資料寫入背景領域 204 的 k 列中。主動矩陣型的 LCD，通常是在一個 H 期間中，選擇相對應的閘極線而使畫素電晶體呈 ON 狀態，此時把外加到資料線的顯示資料經由畫素電晶體寫入各畫素，藉此執行每一畫素的顯示。但是，在線反轉驅動方式時，尤其因為每 1H 就有外加到資料線的顯示資料極性被反轉，所以 1H 的切換之後，最好能夠迅速而確實地使資料線的電壓變成下一步應顯示的顯示資料電壓。因此，本方法中採取預先充電的方式，俾在各資料線中寫入和下個 1H 應寫入的顯示資料電壓相近的電壓。尤其，在薄膜電晶體的主動層採用多晶矽的 p-SiTFTLCD 中，為了達到減輕 TFT 動作負載之目的，如第 3 圖所示，將專用預先充電器 230 和其他驅動器 210、220 一起形成於 LCD 面板 200 中，藉以執行預先充電驅動。

本實施例驅動方法 3 中，也把這種為預先充電而準備的充電控制信號及預先充電資料利用到背景領域 204 的背景顯示中。亦即，在某一畫面期間中，背景領域 204 應選擇之列的選擇時機到來時，如後述，在該 1H 開始之前使第 1 圖之 T/C 400 產生預先充電控制信號(PCG)，並根據此控制信號將相當於白色顯示資料的預先充電資料寫入各資料線中。又，在局部顯示領域 202 中，藉由預先充電控

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (26)

制信號從各資料線選擇任意之列之前，會把該列應顯示的相當於局部顯示資料的位準之預定的預先充電資料提供到各資料線上。而且，此預定的預先充電資料也可以是和局部顯示資料的位準無關，而設定在一定的位準。

至於在背景領域 204 中在每一畫面變更選擇之列(閘極線)、在每一線使白色顯示資料的極性反轉、在每一背景畫面使白色顯示資料的極性反轉等做法，和上述方法 1 及方法 2 是相同的。

如此，若利用預先充電控制信號將白色顯示資料寫入背景領域 204 之 k 列，則不必於背景顯示期間中控制水平驅動器 220，就能夠對電力節省有所貢獻了。

(驅動方法 4)

本實施例中之驅動方法 4，對於一畫面期間中背景領域 204 所選擇之 k 列，係以上述方法 1 至 3 中之任一種來執行，相當於未選擇的(n-s-k)列之選擇期間的期間，則提高控制 1H 期間長度的脈衝(例如列時脈)頻率，在列驅動器(垂直驅動器 210)內把各列選擇脈衝加以高速轉送。

若一畫面期間中顯示之列數為 s 列+k 列時，執行此項驅動，比起通常動作(n 列驅動)之時，可使用較慢的頻率來驅動各列，因此也可減低數位處理系統電路之消耗電力(其消耗電力係依動作頻率而定者)。

又，對於一畫面期間中背景領域 204 所未選擇之列，在與未選擇之列相當之期間，並非使垂直驅動器 210 停止，而是在垂直驅動器 210 內輸出用以選擇各列的選擇脈衝

五、發明說明（27）

時，不將之輸出至該列而高速轉送。因此，當下一次針對目的列輸出選擇脈衝藉以驅動該列時，不需要再作特別的送出脈衝的動作，可立即針對必要的列（閘極線）輸出選擇脈衝。

如此，局部顯示模式時，垂直驅動器會把選擇列所需之選擇脈衝的轉送頻率之一部分加以放大，藉以使整體顯示裝置之動作頻率降低。因此，不必變更 LCD 面板 200 之內建驅動器等之設計，即可達到因驅動頻率之降低而減少消耗電力之目的，也可在電力節省模式中執行局部顯示了。

（驅動電路）

其次，將說明實現上述的驅動之本實施例中驅動電路之構成例。第 4 圖為第 1 圖之驅動電路 100 中之 T/C 400 之構成，第 5 圖表示本實施例中 LCD 面板 200 內建之驅動器 210 之構成。

T/C 400 中，提供點時脈(DOTCLK)、水平周期信號(Hsyno)、垂直周期信號(Vsyno)及局部顯示控制信號(PARTIAL)等，藉以作成水平時脈(CKH)、水平起動脈衝(STH)、預先充電控制信號(PCG)、閘極線選擇控制信號(ENB)、垂直時脈(CKV)、垂直起動脈衝(STV)、極性反轉控制信號(FRP)等，並供應給 LCD 面板 200 的垂直驅動器 210 和水平驅動器 220。

H 計數器 12 係以分頻電路 11 所供應之點時脈(DOTCLK)作為時脈而計數。而此 H 計數器 12，係利用經”

五、發明說明 (28)

及”閘(AND gate) 31 輸入之 1H 期間輸出一次的水平周期信號(Hsync)和後述的 1H 幅控制電路 19 所發出的 H 重設信號(Hreset)使計數值重設，所以每一 1H 期間會計算點時脈(DOTCLK)。

上述分頻電路 11 的構成，如第 6 圖所示，包括：兩段之正反器(Flip-Flop,F/F) 111、112、”及”閘 113、115、換流器(inverter)114 及”或”閘(OR gate) 116，該”或”閘 116 係選擇點時脈和分頻時脈而輸出者。而如上述驅動方法 4，假設針對背景領域 204 之一畫面期間只選擇 k 列時，該分頻電路 11 即針對通常之點時脈(DOTCLK)加以分頻，並提供分頻時脈給 H 計數器 12、後述之 V 計數器 34 及畫面計數器 47，藉此使局部顯示模式之電路動作速度減低，進而減低消耗電力。

H 計數器 12 之點時脈計數值經解碼器(decoder) 13 解碼而得之脈衝信號係經由正反器 20 及”及”閘 27，而作為水平時脈(CKH)輸出，供應到 LCD 面板 200 的水平驅動器 220。

解碼器 14 根據 H 計數器 12 的點時脈計數值產生用以決定各水平掃描期間之起動定時(timing)的脈衝，並經由正反器 21 及”及”閘 28 而輸出水平起始脈衝(STH)。

解碼器 15 根據 H 計數器 12 的點時脈計數值求出 1H 期間即將開始之前的定時(timing)作成脈衝信號。此脈衝信號係經由正反器 22 及”及”閘 29，在 1H 即將開始之前，為使資料線之電壓接近下一個 1H 期間的顯示資料電壓而

五、發明說明 (29)

輸出預先充電控制信號(PCG)者。

解碼器 16 根據 H 計數器 12 的點時脈計數值求出用以控制各閘極線的選擇許可期間的定時，此定時經由正反器 23 及”及”閘 30 而作為閘極線選擇控制信號(ENB)輸出。此控制信號(ENB)係在 1H 即將開始之前針對資料線執行上述預先充電期間中，禁止選擇閘極線、禁止畫素電晶體 ON 及禁止預先充電控制資料被寫入各畫素者。此閘極線選擇控制信號(ENB)係供應到 LCD 面板 200 的垂直驅動器 210。

第 5 圖所示之垂直驅動器 210，與面板之閘極線數(n)相對應，以後述之垂直時脈(非反轉 CKV、反轉 CKV)作為時脈，並具有下列各項，即：依次使垂直起始脈衝(STV)移位之複數段移位暫存器 251、252...、執行第 y 個與第 y+1 個移位暫存器之邏輯積之輸出之”及”閘 261、262...、針對閘極線之各最終輸出閘(gate)271、272...，等，而上述閘極線選擇控制信號(ENB)則被供應到閘極線之各最終輸出閘 271、272... 一方之輸入端。而且，由於此控制信號(ENB)在 1H 期間即將開始前的預先充電期間會降至 L 位準(L 位準)，所以閘選擇信號向閘極線之輸出在控制信號(ENB)為 L 位準之期間，是被禁止的。

用以針對 H 計數器 12 之點時脈計數值加以解碼之解碼器 17 的輸出，係經由正反器 24 而供應到”及”閘 44 之一方之輸入端。此”及”閘 44 之一方之輸入端，輸入有經由分頻電路 11 而供給進入之點時脈(DOTCLK)。由於通

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（30）

常顯示狀態中的分頻電路 11 並不執行分頻，所以此閘 44 的”AND”輸出和點時脈是大致相等的。以閘 44 的”及”輸出作為時脈供應給正反器 41，即可從該正反器 41 之 Q 端子獲得位準隨每 1H 變化之信號，此信號被當作垂直時脈(CKV)而輸出至 LCD 面板 200 的垂直驅動器 210。

解碼器 18 係根據 H 計數器 12 之點時脈計數值產生脈衝信號，而此脈衝信號則作為一輸入信號，經由正反器 25 供應至”及”閘 43，該”及”閘 43 係供應時脈至正反器 40，藉以輸出反轉控制信號(FRP)者，該控制信號(FRP)係用以在每 1H 使顯示資料反轉者。

1H 幅控制電路 19，在與各閘極線的 1 選擇期間相對應之 1H 期間，會發出一 H 重設信號(Hreset)，與後述之”及”閘 32 及 V 計數器 34 一起作為列時脈作成部之一部分。又如上述驅動方法 4 中所說明，1H 幅控制電路 19 係在 T/C 400 內，使 H 重設信號(Hreset)(此 H 重設信號為 1H 時間、1V(1 畫面)時間之基準)的輸出定時加速，並針對背景領域中未被選擇之列，縮短其資料處理期間者。藉此，可使第 5 圖之垂直驅動器中之閘選擇脈衝之轉送速度加速。

此 1H 幅控制電路 19 之構成，如第 7 圖所示，例如具有：當 H 計數值為高速重設值「10」時，輸出 H 之解碼器 191；當 H 計數值為通常重設值「120」時，輸出 H 之解碼器 192；取得此等解碼器 191、解碼器 192 的輸出及後述之 VMASK 信號(VMASK)之反轉、非反轉信號

五、發明說明 (31)

的"AND"輸出之"及"閘 193、195；以及取得 2 個"及"閘的"OR"輸出之"或"閘 196。由於是背景領域 204，當後述的 VMASK 信號為 L 位準時，該期間中未作選擇的期間，由反相器(inverter) 194 供應反轉 MASK 信號到"及"閘 193，准許解碼器 191 經由"及"閘 193 的輸出。由此，可將通常計數值為 m 時(例如 m=120、但此處 m 包括回掃期間)被輸出之 H 重設脈衝(Hreset)，在 H 計數器數到 10 時輸出。

V 計數器 34 把"及"閘 32 之輸出當作時脈來接受，並可藉"及"閘 33 之輸出而重設。"及"閘 32 輸入有 1H 幅控制電路 19 的 H 重設脈衝(Hreset)和經由分頻電路 11 供應的點時脈(DOTCLK)輸，此 V 計數器 34 計算每 1H 成為 H 一次的脈衝，在每 1V 期間按照垂直周期信號(Vsyno)而重設計數值。

解碼器 35 根據 V 計數器 34 的計數值，每 1 垂直掃描時間(1V)一次，經由正反器 37 輸出其表示 1V 期間起始之垂直起始脈衝(STV)。

解碼器 36 根據 V 計數器 34 的計數值，當該計數值成為與 LCD 面板 200 之線數(閘極線數 n)相對應之數值時，即經由正反器 38 輸出 V 重設脈衝(Vreset)。此 V 重設信號(Vreset)係被供應至正反器 40 的重設端子，藉以重設反轉脈衝(FRP)者，而該反轉脈衝係用以反轉每 1H 及每 1 畫面之顯示資料之極性者。此 V 重設信號也被供應至正反器 41 的重設端子，藉以重設上述之 V 時脈(CKV)。

五、發明說明 (32)

並且，該 V 重設脈衝被供應至用以取得其與點時脈 (DOTCLK) 之邏輯積的 "及" 閘 42，正反器 39 則於時脈端子接受該 "及" 閘 42 之輸出而動作，藉此，可於正反器 39 獲得每 1 畫面均加以反轉之 Q 輸出。

EXOR 閘 45，取得上述正反器 39 及 40 之輸出的排他性邏輯和，將此作為極性反轉脈衝 (FRP) 而輸出至 LCD 面板 200 的水平驅動器 220。

而且，在本實施例中，如第 4 圖之下方所示，具有：畫面計數器 47；根據畫面計數值產生、輸出 MASK 信號 (VMASK) 之 MASK 生成電路 48 及正反器 50；以及用以對畫面計數值進行解碼及使畫面計數器重設之即使解碼器 49 及正反器 51。

畫面計數器 47，係針對 "及" 閘 46 之輸出加以計數，該 "及" 閘 46 係用以取得 V 重設 (Vreset)、H 重設 (Hreset) 及點時脈之 "AND" 結果。由於可自 "及" 閘 46 獲得 1V 期間一次之輸出，即 1 畫面期間成為 H 位準一次之輸出，畫面計數器 47 計算此 "AND" 輸出，藉以計算畫面數目，再將其結果輸出至 MASK 生成電路 48 和解碼器 49。

MASK 生成電路 48 之構成，如第 8 圖所示，具有：比較器 482 (comparator)，該比較器 482 係相當於檢測局部顯示列之到來之局部顯示列檢測部者；比較器 481，該比較器 481 係相當於檢測背景顯示中寫入 0FF 顯示資料之列之到來之背景顯示列檢測部者；以及加法電路 483，MASK 生成電路 48 並具有 "或" 閘 484、485 及反相器

五、發明說明 (33)

486(inverter)。加法電路 483 係在畫面(F)計數值上加上可任意設定之設定值(例如「25」)然後輸出至比較器 481。

比較器 481 比較來自 V 計數器 34 的 V 計數值與 F 計數值+設定值「25」,當 V 計數值達到 F 計數值+設定值「25」時,就會輸出 H 位準,其他數值時,則輸出 L 位準。而且,如果 V 計數值小於該任意設定的值,即小於對應於作為標的之局部顯示位置之設定值時,例如,小於「25」,則比較器 482 會輸出 H 位準,若大於「25」,則會輸出 L 位準。

因此,“或”閘 484 只有在 V 計數值為 0 至 24 的期間以及 F 計數值+25 的期間輸出 H 位準,而“或”閘 485 則只有在後述的背景顯示起始信號(SPART)為 H 位準(局部顯示模式)時,才將上述閘 484 的輸出當作 VMASK 信號而經由正反器 50 輸出。

並且,通常顯示時,由於起始信號(SPART)會維持 L 位準,所以經常會有 H 經由反相器 486 輸入到“或”閘 485 中,故 VMASK 信號(VMASK)會維持在 H 位準。

VMASK 信號(VMASK)係被提供於“及”閘 27 至 30 之一方的輸入端,當 VMASK 信號(VMASK)為 L 位準時,會禁止 H 時脈(CKH)、H 起始脈衝(STH)、預先充電控制信號(PCG)及致能信號(ENB)的輸出。而且,VMASK 信號(VMASK)係被供應到 1H 幅控制電路 19,而 1H 幅控制電路 19,如上述,只有在 VMASK 信號為 L 位準時,在 1H 期間的計數值變成 10 的時點,才會輸出 H 重設脈衝

五、發明說明 (34)

(Hreset)。並且，當此 VMASK 信號(VMASK)為 L 位準時，正反器 40 的輸出會被固定，結果是把此期間的極性反轉信號(FRP)的位準給固定了。

解碼器 49 係根據背景領域 204 之線數(n-s)，和局部顯示時 1 畫面期間中所選擇之背景領域 204 的線數 k 而設定 $[(n-s)/k]$ 。例如，此處係以 $n=100$ 、 $s=25$ 、 $k=1$ 而設定為「75」。F 計數值為 75，亦即局部顯示時的第 75 個畫面輸出脈衝。此脈衝係作為 F 重設脈衝(Freset)而經由正反器 51 供應到畫面計數器 47，而畫面計數器 47 在局部顯示模式時，每逢 $[(n-s)/k]$ 畫面(75 畫面)即重設其計數值。

第 1 圖之介面電路 106 在局部顯示模式時會輸出局部顯示控制信號(PARTIAL)，正反器 52 在 D 端子接受該信號後，把"及"閘 46 的輸出當作時脈而動作，該"及"閘 46 係用以取得 V 重設(Vreset)、H 重設(Hreset)及點時脈之"AND"結果。由於"及"閘 46 供應 1V 期間內上升一次的脈衝信號，正反器 52 就在收到局部顯示控制信號後，在下一個 1V 期間取入此信號而從 Q 端子輸出。

從正反器 52 的 Q 輸出，係供應到"及"閘 54 之一方的輸入端和正反器 53 的 D 端子。而且，正反器 53 和上述正反器 52 一樣，接受"及"閘 46 的輸出作為其時脈，正反器 53 的 Q 端子並在局部顯示命令被發出而經過 1V 期間成為 H 位準時輸出局部顯示起始信號(SPART)，該起始信號(SPART)被供應到上述 MASK 生成電路 48 及分頻電路 11。並且正反器 53 的反轉 Q 輸出被供應到"及"閘

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (35)

54 之其他輸入端。因此，”及”開 54 會發出閃光信號 (FLASH)，該信號只在局部顯示控制信號 (PARTIAL) 變成 H 位準的下一個 1V 期間維持 H 位準，其他時間則維持 L 位準。

上述閃光信號 (FLASH) 係被供應到 ”或”開 55、56、57 之一方的輸入端，當閃光信號 (FLASH) 變成 H 時，各 ”或”開 55 至 57 的 R,G,B 數位輸出就會全部變成 H 位準。

此 R.G.B 數位輸出之全 H 位準，意味著白色顯示，此 R.G.B 數位輸出被輸出至第 1 圖之鎖定電路 (latch circuit) 101 等的數位處理電路，經由 D/A 轉換電路 102、放大器 104，成為白色顯示用的 R.G.B 類比顯示信號而供應到 LCD 面板 200 的水平驅動器 220。

由於上述之構成，當局部顯示控制信號變成 H 時，如第 3 圖所示，首先，在下一畫面，全部畫面變成白色顯示 (白光域顯示)，命令經過一個畫面後，正反器 53 就會輸出局部顯示起始信號 (SPART)，開始局部顯示動作。

(顯示裝置之動作)

其次，再參照第 9 至 11 圖，來說明上述構成所實現之顯示裝置之動作時序。其中，第 9 圖為通常顯示時，第 10 圖為全畫面白色顯示時，第 11 圖為上述驅動方法 1 及方法 4 被採用之局部顯示時之時序圖。

· 通常顯示

通常顯示時，局部顯示控制信號 (PARTIAL) 會維持 L 位準，故 VMASK 會維持 H 位準。因此，偶數畫面、奇

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（36）

數畫面皆因 1H 幅控制電路 19 依資料線數 m 輸出 H 重設脈衝(Hreset)，因此 1H 期間維持一定，V 時脈(CKV)也維持一定。而且，H 時脈(CKV)、H 起始脈衝(STH)、預先充電控制信號(PCG)、致能信號(ENB)等均可輸出，不受禁止。

因此，當 V 起始脈衝(STV)被輸出時，第 5 圖所示 LCD 面板 200 的垂直驅動器 210 會根據每 1H 之時脈(CKV)依次產生用以選擇各閘極線之信號，致能信號(ENB)則分別在相對應的閘極線之 H 位準期間，依次輸出閘選擇信號。而且，當 H 起始脈衝(STV)被輸出時，LCD 面板 200 的水平驅動器會根據 H 時脈把垂直驅動器所選擇而應寫入閘極線各畫素之顯示資料依次輸出到相對應的資料線中。

如此，垂直驅動器 210 依次選擇閘極線，水平驅動器 220 則將顯示資料依次輸出到相對應的資料線中，使連接到該閘極線的畫素電晶體 ON，再經由資料線和畫素電晶體將顯示資料寫入各畫素中。並在各畫面重複上述動作，執行任意的顯示。

又，當極性反轉控制信號(FRP)執行每 1H，即每一線之反轉時，顯示資料的極性也被反轉控制而施加到各畫素中。又因為此一反轉控制信號(FRP)在偶數畫面和奇數畫面中也會反轉，所以每一畫面的同一列均會被供應極性經過反轉的顯示資料。

· 白光域顯示

如上述，當第 1 圖之介面電路 106 等供應到 T/C 400

五、發明說明 (37)

的局部顯示控制信號(PARTIAL)由 L 位準(通常顯示)變為 H 位準(局部顯示)時，”及”閘 54 就會輸出閃光信號(FLASH)，該信號係只使下一個 1V 期間成為 H 位準者。因此，如第 10 圖所示，R.G.B 顯示資料就會在 1V(1 畫面)期間內全部變成白色資料。在此白光域顯示之際，其他定時信號和第 9 圖所說明的通常顯示時一樣，故垂直驅動器 210, 和通常顯示時一樣，當 V 起始脈衝(STV)被選擇時，會依次選擇閘極線，當水平驅動器 220 輸出 H 起始脈衝(STY)時，會依次在各資料線中輸出白色資料。所以一畫面期間中，全畫面會變成白色顯示。

· 局部顯示(驅動方法 1 及驅動方法 4)

第 11 圖表示第 4 圖所示構成之驅動方法在局部顯示時之動作，上述驅動方法 1 和驅動方法 4 之兩者均被執行。即，除預定位置之局部顯示、剩餘背景領域之白色顯示之外，還希望降低 1 個畫面期間中的動作速度，藉以減低驅動電路之消耗電力。藉由利用第 4 圖之 1H 幅控制電路 19 之垂直驅動器的高速轉送控制，以及將分頻電路 11 之分頻信號當作點時脈(DOTCLK)，即可使 1 個畫面期間中的動作速度減低。

當局部顯示控制信號(PARTIAL)變為 H 位準時，如上述，最初之整個畫面會顯示白色，到下一個畫面時，局部顯示起始信號(SPART)會從 L 位準變為 H 位準。因此，在第 6 圖所示構成之分頻電路 11 中，將禁止從”及”閘 115 輸出點時脈(DOTCLK)。此處，係經由”及”閘 113 及”或”

五、發明說明 (38)

開 116 輸出經正反器 111 及 112 四分頻的點時脈(以下簡稱分頻點時脈)。依此四分頻的點時脈而動作的電路，其動作速度變成 4 分之 1，如第 11 圖所示，其控制信號(CKH、CKV、ENB、STH,FRP 等)也會變成 1/4 的頻率。

而且，MASK 生成電路 48 經由”或”閘 485 選擇比較器 482 及比較器 481 之比較輸出，如第 8 圖所示，若把針對比較器 482 及加法電路 483 的設定值設定成局部顯示位置為 1 至 25 線時，就會輸出在 V 計數值為 0 至 24 的期間、在畫面計數值+25 的期間成為 H 位準的 VMASK。並在執行局部顯示的 1 至 25 線的期間，將根據 VMASK 而作成的致能信號(ENB)供給至從閘極線的第 1 列依次作選擇的垂直驅動器 210。因此，此期間(局部顯示期間)就會容許輸出 H 位準的致能信號(ENB)到垂直驅動器 210，並准許輸出選擇脈衝到各線(列)。因而，除了根據上述四分頻點時脈所產生之通常時間的 1/4 頻率之 V 時脈(CKV)而動作之外，垂直驅動器 210 和通常顯示時一樣，在致能信號(ENB)為 H 位準之期間中，會輸出選擇脈衝到各閘極線。又，除了 H 時脈(CKH)及 V 時脈(CKV)等的頻率為通常之 1/4 頻率之外，水平驅動器 220 和通常顯示時一樣，在 1H 期間內，會依次將應寫入的顯示資料輸出至與被所選擇之閘極線相對應之資料線。

MASK 生成電路 48，當 V 計數值達到局部顯示領域之外，會把 VMASK 信號變成 L。因此，此 VMASK 信號為 L 之期間，將禁止垂直驅動器 210 選擇閘極線，極性

五、發明說明 (39)

反轉信號(FRP)之反轉動作會維持在之前的狀態。

而且，當 VMASK 信號變成 L 位準時，如第 7 圖所示，當 H 計數值達到 10，1H 幅控制電路 19 就會輸出 H 重設脈衝(Hreset)，而該 H 重設脈衝原係 H 計數值達到 120 時才會被輸出者。因此，H 重設脈衝的輸出周期變快，H 計數器 12 之計數處理變快，與 H 計數值相應產生之正反器 41 的 V 時脈(CKV)周期，如第 11 圖所示，會變短。在此，如第 5 圖所示，由於在 LCD 面板 200 的垂直驅動器 210 內的移位暫存器 251...把此一 V 時脈(CKV)當作移位時脈而動作，所以當 V 時脈(CKV)加快，在此期間，垂直驅動器 210 內的移位暫存器的轉送速度也會加快。

在背景顯示期間，若 MASK 生成電路 48 的比較器 481 在背景領域檢測到應選擇的線(line)，如第 11 圖所示，只在該線的選擇期間，把 MASK 信號變成 H 位準。藉此，垂直驅動器 210 在 VMASK 信號的 H 位準期間中，和局部顯示期間一樣，會輸出選擇信號到相對應的閘極線。而水平驅動器 220 則於 H 起始脈衝(STH)被輸出後，把被供應的白色顯示資料根據被極性反轉控制信號(FRP)所決定的極性依次寫入資料線。因此，背景領域 204 的預定列在一個畫面期間中，和局部顯示領域一樣，被選擇且寫入白色顯示資料。

第 11 圖之中，繼上段偶數畫面之後出現的下段奇數畫面，其局部顯示期間內的動作，除極性反轉控制信號(FRP)與偶數畫面相反，而在各畫素中寫入與偶數畫面相

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(40)

反極性的顯示資料之外，是一樣的。在背景顯示期間中，奇數畫面由暫時變成 L 位準的 VMASK 信號再度變回 H 位準的時序慢了 1H 期間。這是因為第 8 圖的 MASK 生成電路 48 的 F 計數值比前一個畫面(偶數畫面)多 1 之故，它選擇了前一個畫面所選擇的下一列。而且因為此時水平驅動器 220 上的極性反轉控制信號(FRP)的位準和偶數畫面時是相反的，所以在各資料線上輸出的是和前一畫面極性相反的白色顯示資料，然後寫入與被選擇的閘極線相對應的畫素中。

重複上述動作之後，如第 3 圖(c)所示，局部顯示領域 202 的每一畫面被寫入顯示資料，而且在相當於未選擇的線(閘極線)的期間(204t)，由背景領域 204 的垂直驅動器 210 執行高速轉送，只選擇預定的線並寫入白色顯示資料。若背景領域 204 之設定如第 8 圖所示者，則會在 75 個畫面的全領域中寫入白色顯示資料。在下 75 個畫面中，因為極性反轉控制信號(FRP)的位準和前 75 個畫面變成相反，所以在同一閘極線中會寫入和前 75 個畫面極性相反的白色顯示資料。

· 局部顯示(驅動方法 1)

接下來參照第 12 圖，說明只用驅動方法 1 的具體的動作時序。在驅動方法 1 之中，垂直驅動器 210 不執行如上述之高速轉送。若以第 4 圖之構成來說明，則分頻電路 11 不執行分頻，且在背景顯示期間中，1H 幅控制電路 19 不使 H 重設脈衝的輸出周期加快。在時序圖中，與第 11

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (41)

圖不同之處，在於 V 時脈(CKV)的周期，不論 VMASK 信號的位準為何，均為一定，其他方面則與第 11 圖說明過的局部顯示動作和背景顯示動作是一樣的。此種驅動方法 1 雖如上述第 11 圖，其局部顯示模式之驅動頻率不變，故數位電路系的消耗電力也不變，但可藉 MASK 生成電路 48 之設定(比較器 481、482 及加法電路 483)，在任意之位置執行局部顯示，並且在背景領域方面，可在一個畫面期間中，選擇任意數目的列，寫入白色顯示資料。

· 局部顯示(驅動方法 2)

接下來參照第 13 圖，說明只用驅動方法 2 的具體的動作時序。和第 12 圖的驅動方法相同，垂直驅動器 210 不作高速轉送及驅動頻率的減低。與上述第 12 圖所示的驅動方法 1 不同之處，在於第 13 圖在背景顯示期間開始之後，在最初的 1H 期間輸出 H 起始脈衝(STH)，H 驅動器 220 則根據該 H 起始脈衝將白色顯示資料寫入資料線。因此，VMASK 信號在背景顯示期間中變為 H 位準，垂直驅動器 210 選擇對應的閘極線時，則立刻將已經寫入各資料線之白色顯示資料寫入相對應的畫素。

· 局部顯示(驅動方法 2 及 4)

接下來參照第 14 圖，說明使用組合驅動方法 2 與驅動方法 4 而成的驅動方法的具體的動作時序。與上述第 13 圖所示驅動方法不同之處，和第 11 圖、第 12 圖之差別相同，首先在於，局部顯示模式時利用第 4 圖之分頻電路 11 等使各電路之動作頻率降低，第 14 圖中，CKY、ENB、FRP、

五、發明說明 (42)

VMASK、顯示資料等的周期比通常顯示動作的周期為長。而且，在背景顯示期間中最初的 1H 把白色顯示資料寫入資料線之後，以及在背景領域的一個畫面中應選擇的閘極線被選擇完成之後，利用第 4 圖之 1H 幅控制電路 19，使 H 重設脈衝(Breset)的輸出定時加速，最後提高 LCD 面板 200 的垂直驅動器 210 中成為移位暫存器的資料轉送時脈之 V 時脈(CKV)的頻率。因此，如第 14 圖所示，當 VMASK 信號為 L 位準期間，垂直驅動器中執行著閘選擇脈衝的高速轉送。

· 局部顯示(驅動方法 3)

第 15 圖表示驅動方法 3 的具體的動作時序。本方法中，和上述第 12 圖所示的驅動方法 1 一樣，垂直驅動器 210 未執行高速轉送及驅動頻率的減低。在上述第 12 圖之方法係在背景顯示期間中，當 VMASK 信號(VMASK)變成 H 位準時，水平驅動器 220 會根據 H 起始脈衝(STH)而把白色顯示資料寫入資料線，但在第 15 圖之方法中，與通常顯示相同，在 H 起始脈衝之前產生預先充電控制信號(PCG)，藉預先充電電路將白色顯示資料寫入資料線。

在此參照第 16 圖及第 17 圖說明預先充電波形及可內建於 LCD 面板 200 的預先充電驅動器 230 之構成。預先充電驅動器 230 係由按照預先充電控制信號(PCG)和其反轉信號而開關之 TFT 構成的開關 SW1、SW2...SWm 所組成。而當預先充電控制信號(PCG)被輸出而使各開關

五、發明說明（43）

SW1...ON 時，經由相對應開關 SW 連接到預先充電資料線的第 1 個到第 M 個的資料線，分別施加有預先充電資料(PCD)。此預先充電資料(PCD)係如第 16 圖所示，其極性和預先充電控制信號(PCG)輸出後馬上開始之 1H 期間中施加於資料線的 R.G.B 顯示資料的極性是一致的。而其電壓位準則於其通常顯示時，設定在 R.G.B 顯示資料的中間電壓位準。

在背景顯示期間中，白色顯示資料係向著資料線輸出，只要是白色顯示，R.G.B 顯示資料的中間電壓位準也會變得和白色顯示資料一樣。因此，背景顯示期間中，若使此預先充電驅動器 230 的開關 SW1 至 SWm 轉到 ON，即使不啟動水平驅動器 220，也可把預先充電資料當作白色顯示資料而供應到被選擇的各資料線。因此，能夠減少水平驅動器 220 的負荷，減低其消耗電力。

・局部顯示(驅動方法 3 及 4)

第 18 圖表示組合驅動方法 3 和方法 4 時的具體的動作時序。和上述第 15 圖不同之處，在於其局部顯示模式中各定時信號的頻率低，以及背景顯示期間 VMASK 信號為 L 位準的期間，提高了 V 時脈(CKV)的頻率，把垂直驅動器的閘門選擇信號高速轉送出去。此種驅動方法，因局部顯示模式之驅動頻率減低而使消耗電力和水平驅動器之處理負荷也得以同時減少了。

[背景顯示顏色]

上述基本構成中之說明，係假定其轉換到局部顯示模

五、發明說明（44）

式後再在背景領域顯示白色資料(OFF 顯示)之情況而言。但是，背景顯示資料其實不限於 OFF 顯示資料，也可採用其他背景顯示資料，再將該資料所顯示之顏色顯示到背景領域中。以下說明背景顯示顏色之顯示方法。所採用之顯示顏色為，例如，彩色顯示裝置中的紅(R)或綠(G)或藍(B)之任一種。

第 19 圖表示定時控制器 400 於局部顯示中以 OFF 顯示以外之預定顏色顯示於背景領域之構成例。第 20 圖表示該第 19 圖之背景領域檢測電路 60 之動作概念說明圖。第 19 圖中，與上述第 4 圖相同部分附上相同之編號，略去說明。其與第 4 圖不同之處在於：第 19 圖之定時控制器 400 係除了第 4 圖之構成之外，尚具備背景領域檢測電路 60、正反器 61、”及”閘 61、62、63 之構成，而該等構成係用以檢測局部顯示時之背景領域，並於該背景顯示期間中，准許預定顏色的數位信號之輸出者。

背景領域檢測電路 60 中，由 V 計數器 34 來供應 V 計數值(列計數值)，並經由未圖示之 CPU 透過第 1 圖之 CPU 介面部 106 供應局部顯示領域之境界位置資訊(PTAIS)和表示該局部顯示領域在此境界之上方或下方(例如若在上為 H，在下為 L)之位置資訊(PTAF)，根據此資訊輸出下述背景領域檢測信號(PTWH)。例如，若位置資訊 PTAF 為「H」，即意味著局部顯示領域居於比境界位置更高之位置。因而，背景領域檢測電路 60 會在 V 計數值表示比上述 PTAIS 所示局部顯示領域之境界位置高之列之期間，

五、發明說明 (45)

輸出「L」之 PTWH 信號，而當 V 計數值表示比境界位置低之列之期間，則輸出「H」之 PTWH 信號。又若位置資訊 PTAF 為「H」，則當 V 計數值表示比境界位置 (PTAIS) 高之列之期間，輸出「H」之 PTWH 信號，而當 V 計數值表示比境界位置低之列之期間，則輸出「L」之 PTWH 信號。

如上所述，第 19 圖之背景領域檢測電路 60 只在背景顯示期間輸出變成「H」之背景領域檢測信號 (PTWH)。

例如第 20 圖所示，假設背景領域為第 25 列至第 100 列，則背景領域檢測電路 60 會輸出一種 PTWH 信號，該信號係在 V 計數值達到 25 之前維持「L」位準，然後於 25 至 100 之選擇期間成為「H」者。而上述 PTWH 信號，經由正反器 61，將被供應到設於 R.G.B 數位輸出線上的「及」閘 62、63 及 64 之一方之輸入端。

在「及」閘 62、63 及 64 之另一方之輸入端，則供應例如由操作者或由 CPU 所設定之背景顏色信號 (R_PAB、G_PAB、B_PAB)。因此，若背景顯示期間內的檢測信號 PTWH 變成「H」，則此時被供應到「及」閘 62、63 及 64 的背景顏色顯示信號會經由「或」閘 55、56 及 57 而作為背景顯示資料輸出。

此處，在 R.G.B 輸入數位資料為例如 6 位元時，相對於「白」係以 R.G.B 資料的全部位元皆以「H:1」表示，例如單色的「藍」，係 R 及 G 資料的全部位元以「L:0」來表示、B 則以「H:1」來表示。因此，若上述背景顏色被設定為單色的「藍」，本實施例中之 R_PAB 及 G_PAB

五、發明說明（46）

之全部位元將呈「L」，B_PAB之全部位元將呈「H」，再將此資料作為局部顯示模式中背景領域之顯示資料而供應到顯示面板上，並顯示單色的「藍」在背景領域中。

並且，即使採用上述預定背景顯示顏色時，如於第3圖中所說明，轉換到局部顯示模式後的第一個畫面，最好是先在全畫面執行白色顯示(OFF顯示)，然後從下一個畫面起執行局部顯示和任意顏色之背景顯示。而且，轉換到局部顯示模式後的第一個畫面，不限於上述之全畫面白色，也可將全畫面做成預定的背景顏色。例如，該顯示顏色，也可為與設定成為如上述之局部顯示動作時之背景顏色之顏色相同之顏色。如此，若將轉換畫面的全畫面顯示顏色做成和局部顯示動作的背景顏色相同，即可避免轉換到局部顯示模式時顯示顏色的急劇變化，而且還可利用簡單的電路構成把轉換第一個畫面的全畫面顯示顏色做成OFF顯示以外的顏色。

再者，若採用一種構成，即轉換到局部顯示模式後，由CPU於背景期間提供預定顏色的背景顯示資料之構成，即可避免變更上述基本電路構成，如於第4圖所說明者，而顯示白色以外之預定背景顏色。

另外，更可如後述，轉換到第一個畫面時，不執行全畫面白色顯示等之背景顯示，而執行局部顯示和背景全領域的顯示。

在此，關於上述背景顏色之顯示，也可設定ON顯示色(例如標準白時為黑)或其他任意之中間色。由於各畫素

五、發明說明（47）

上所設 TFT 的 OFF 洩漏電流，背景領域的畫素選擇間隔拉長之後，多少會發生褪色，即色彩有發生變化的可能性。但是，本發明之背景領域，並非以顯示特別資訊為目的，在此類領域的少許色彩變化，從顯示品質而論，有時也在容許範圍內的。因此，在這種情況下，若採用一種構成能使背景領域顯示任何色彩，則可讓使用者選擇所希望的背景顏色。

另一方面，若 TFT 的 OFF 洩漏電流夠小，則即使設定成預定 ON 顯示色或中間色，仍可保持色彩長期不變地顯示於該背景領域。而且，R.G.B 之中任一單色背景顯示，可藉如下之方法來表現，亦即 R.G.B 之任一色使用與白色顯示同樣之 OFF 顯示資料，剩餘 2 色使用 ON 顯示資料，或任一色使用 ON 顯示資料，其他 2 色使用 OFF 顯示資料。亦即，若 R.G.B 中任一色作單色背景顯示時，至少有一色相當於「OFF 顯示」，則比起所希望的顏色，不易受到上述各畫素 TFT OFF 洩漏電流所導致之褪色之影響，局部顯示模式中的背景顯示色的變化也小。

[背景領域之前頭列]

接下來，將參照第 21 圖說明提升局部顯示模式中背景顯示品質的驅動方法。此方法，如上述，係於轉換到局部顯示模式之第一個畫面時執行全畫面 OFF 顯示等之背景顯示，然後再轉換到局部顯示模式。而從上述過渡第一畫面之第二畫面起，針對任意之 s 列 m 行矩陣局部顯示領域 202，寫入局部顯示資料，而對上述局部顯示領域之

五、發明說明 (48)

最後一列繼之而起的背景領域之前頭列 204h(第 $s+1$ 列)，和 k 列 m 行矩陣領域 204w，則分別寫入背景顯示資料。亦即，背景領域 204 之中，針對背景領域之前頭列 204h，每一畫面均予寫入，而對 k 列 m 行矩陣領域 204w 則和上述之說明相同，每一畫面加以移位寫入，除 n 列 m 行矩陣中的局部顯示領域 202 和第 $S+1$ 列領域 204h 之外的各畫素，則於每 $(n-s-1)/k$ 個畫面寫入背景顯示資料一次。

其次，針對此種背景領域前頭列 204h 之每一畫面寫入背景顯示資料之具體動作加以說明。再者，以下之說明，係以在作為前頭列之第 $s+1$ 列領域 204h 寫入 OFF 資料作為背景顯示資料，在該領域 204h 之外的其他背景領域 204 則以 R.G.B 之單色等任意色之顯示作為背景顯示資料為例說明任意顏色之顯示者。此時，可將上述第 19 圖所示定時控制器 400 中之 MASK 生成電路 48 及背景領域檢測電路 60 之設定加以變更。

也就是說，上述電路 48 及電路 60 之構成，係與上述第 20 圖相同，如第 22 圖所示，其第 1 比較器 481 及第 2 比較器 482 及第 3 比較器 60 中設定之值已被變更(參照第 20 圖)，形成如第 23 圖所示之波形(a)VMASK,(b)PTWH。

具體地說，例如假定局部顯示領域 202 為 n 列 m 行矩陣之第 1 列至第 25 列，則分別設定「25+1」於第 1 比較器及第 2 比較器。因此，首先，當 V 計數值達到「25+1」以上時，第 2 比較器的輸出會由「L」變為「H」。而第 1 比較器只在畫面計數器 47 所供應的 F 計數值變「25+1」

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (49)

時，才會輸出「H」，除此之外則輸出「L」。因此，在 SPART 信號為 H 之局部顯示模式時，從”及”開 485 輸出的 VMASK 信號，如第 23 圖(a)所示，在一個畫面期間中，在從第 1 列到第 25+1 列的期間和在第(F 計數值+25+1)列之期間，變成「H」位準，而在信號成為「H」位準之期間，和通常顯示模式一樣，會針對面板寫入畫素選擇及顯示資料。又，在第 23 圖之例中，顯示資料係於背景領域時間之第 25+1 列到來時，已從局部顯示模式切換為背景顯示資料了。因此，才会在第「25+1」列之定時，准許把顯示資料寫入各畫素，繼局部顯示領域之最後一列之選擇和寫入之後，針對下一列再執行背景顯示資料之選擇和寫入。

至於背景領域檢測電路 60(第 3 比較器)方面，係將「25+1」作為境界位置的前頭值來設定，將「100」設定為完成值。因此，若局部顯示領域在背景境界位置之前(PTAF=1)，如第 23 圖所示，會輸出一種背景檢測信號(PTWH)，該信號係於 V 計數值達到「25+1」以上時，變成「H」位準，當 V 計數值達到 100 以上則變成「L」位準者。此(PTWH)信號，如第 19 圖所示，係控制背景色資料(R_PAR、G_PAR、B_PAR)之對各 R.G.B 資料線之輸出者，如第 23 圖(b)所示，背景期間之中，除相當於局部顯示領域和其境界前頭列領域 204h 之期間外，會變成「H」位準，並准許背景資料之輸出。

因此，在背景領域 204 中之 k 列 m 行矩陣領域 204w 之選擇期間中，係將操作員或 CPU 所指定之任意背景色

五、發明說明（50）

資料寫入此領域 204w 並顯示。當然，也可針對 k 列 m 行矩陣領域 204w 寫入 OFF 顯示資料，此時，只要針對第 8 圖所示的 MASK 生成電路 48 之比較器之比較值，將局部顯示列數 s 設定為「s+1」即可。

第 24 圖表示將驅動方法 4 更進一步用於上述之控制時，其時序圖之例。除針對背景前頭列 204h 之控制之外，其動作大致和上述第 14 圖相同。如於第 24 圖中已對驅動方法 4 及第 14 圖所作說明，背景領域中，其相當於一個畫面期間中未被選擇之列（此處為「n-s-1」列）之選擇期間中，提高了控制 1H 期間之長度的列時脈頻率。藉提高此種列時脈等之頻率，可將第 5 圖之垂直驅動器 210 中各列之選擇脈衝予以高速轉送。因此，比起通常動作（n 列驅動）時，可用更慢的頻率來驅動各列（s 列+1 列+k 列），並可減低數位處理系統電路之電力消耗，該電路之電力消耗係依動作頻率而定者。當然，針對一個畫面期間未被選擇之背景領域時間，也可採用不執行時脈之高速轉送之其他驅動方法 1、2 及 3。

在此，寫入前頭列領域 204h 之背景顯示資料，除 OFF 顯示資料（標準白時之白色顯示）之外，可採用如上述彩色顯示中之 R.G.B 之任一方，或任意之顏色。不過，此背景顯示資料，可使用與寫入其餘背景領域 204 者相同之資料，藉以防止只有前頭列領域 204h 顯目之問題。

又若於 n 列 m 行畫面內設定複數之局部顯示領域 202 時，則宜針對局部顯示領域 202 之最後一列之下一列，將

五、發明說明（ 51 ）

每一畫面之背景顯示資料寫入。又例如，若局部顯示領域 202 位於 n 列 m 行矩陣之中央或後方（在第 21 圖為畫面下方）可針對局部顯示領域 202 之前頭列之前一列，也寫入每一畫面之背景顯示資料，如此，即可防止該局部顯示領域 202 之前頭列之顯示資料對位於局部顯示領域 202 之前一列之背景領域 204 發生不良之影響，並可進一步提升背景領域之顯示品質。如上所述，針對鄰接局部顯示領域 202 之列，可寫入每一畫面背景顯示資料，藉以提升背景領域 204 之品質。

[轉換到局部顯示模式之第一畫面之顯示]

以下說明當裝置切換到局部顯示模式之第一畫面時，不執行全畫面背景顯示而執行局部及背景顯示之動作和驅動電路之例。

在上述第 3 圖所示動作中，係於發出局部顯示之命令後，進入第一畫面即執行全畫面背景顯示，而從下面的第二畫面起轉換到局部顯示。相對於此，進入第一畫面後，在局部顯示領域執行局部顯示，而在背景領域的全領域中進行背景顯示，藉此可使其順利轉換到局部顯示，而不致於在轉換的一瞬間令全畫面消失了。

第 25 圖表示此種模式之轉換動作。若第 1 圖之正反器電路 106 判斷為通常顯示模式時，如第 3 圖(a)所示，LCD 面板 200 會使用全畫面來作通常顯示(S1)。從 CPU 等送來局部顯示控制命令後，第 1 圖之正反器電路 106 會加以解析並產生局部顯示控制信號，再切換到局部顯示

五、發明說明 (52)

模式(S2)。

裝置切換到局部顯示模式後，如第 25 圖(b)所示，在局部顯示領域 202 寫入局部顯示資料，並針對背景領域 204 之全領域，寫入 OFF 顯示資料和設定任意顏色資料等之背景顯示資料(S3)。

在轉換時的一個畫面中如此執行局部顯示和針對背景領域 204 之全領域執行背景顯示，可於轉換後馬上就在局部顯示領域 202 中達到所希望的顯示，而不必如上述，先使全畫面變成背景顯示。而且這意味著把局部顯示資料或背景顯示資料，即有效之資料寫入全畫素中，故切換到局部顯示後，在複數畫面只被選擇一次的背景領域，可防止通常顯示時之顯示漸漸變化到背景顯示狀態的現象。

如第 25 圖(c)所示，進入第二畫面以後，可採取前面已說明之各種局部顯示動作。

即，如第 25 圖(c)所示，在一畫面期間中，選擇 s 列 m 行矩陣所組成之局部顯示領域 202 和背景領域 204 中之 k 列 m 行矩陣領域 204w，分別執行局部顯示及背景顯示(S4)。

再者，有關局部顯示模式中背景領域 204 之驅動方法，可選擇如上述之方法 1 至 4 之任一種或加以組合，如第 25 圖(d)之步驟 S4 所示之例，關於背景領域之 k 列 m 行領域 204w 以外之非選擇列，可採取驅動器執行高速轉送等之驅動方法。又如參照第 21 圖而說明者，鄰接局部顯示領域最後一列之最前頭領域 204h，也可採取一種方法，即和局部顯示領域一樣選擇每個畫面，在該處寫入背

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (53)

景顯示資料之方法。

第 26 圖表示執行如上述之轉換動作之定時控制器 400 之一例。此定時控制器 400 中與上述第 19 圖所示構成相同部分，將附上同一編號而略去說明。其與第 19 圖不同之處，在於數位顯示資料之輸出控制部分之構成。具體言之，第 26 圖之定時控制器 400 具有用以取得從背景領域檢測電路 60 經由正反器 61 而輸出之背景檢測信號 (PTWH) 與閃光信號 (FLASH) 之邏輯積之 ”及” 閘 65。 ”或” 閘 55、56、57 則分別具有 3 個輸入端，對第 1 個輸入端供應相對應之 R.G.B 數位信號 (PTWH)，對第 2 個輸入端供應背景檢測信號 (PTWH)，對剩下的第 3 個輸入端則供應上述 ”及” 閘 65 所輸出之信號。

在上述構成中，當 CPU 等經由 CPU 介面電路所供應之局部顯示控制信號 (PARTIAL) 變成 H 位準時，經由正反器 52 及正反器 53 及 ”及” 閘 54 而輸出之閃光信號 (FLASH)，在下一畫面期間中將變成 H 位準，其他時間則變成 L 位準。並且，背景檢測信號 (PTWH) 在背景領域期間中會變成 H 位準。因此， ”及” 閘 65 將於局部顯示控制信號變成 H 位準之下一畫面之背景領域中輸出 H 位準，所有針對 R.G.B 數位資料之各位元而設之 ”或” 閘 55、56、及 57 之輸出全部變成 H 位準。R.G.B 數位輸出 R_OUT、G_OUT、B_OUT 之全位元為 H 位準，在此處意味著白色顯示 (OFF 顯示) 資料，由於此一構成，當局部顯示控制信號變成 H 位準之下一畫面之背景期間中，將有 OFF 顯示

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (54)

資料被寫入到背景領域中。

而且，閃光信號(FLASH)係在局部顯示控制信號變成 H 位準後，經過一個畫面期間，從第二畫面起再度變成 L 位準。因此，轉換到局部顯示模式後，從第二畫面起，各背景顯示期間中，係以白色顯示資料(OFF 顯示資料)作為顯示資料而被供應到資料線。

又，轉換到局部顯示模式之第一畫面及第二畫面中顯示於背景領域之資料，當然並不限於以上述構成實現之 OFF 顯示資料，也可採用如上述 R.G.B 中之任一彩色資料或任意之中間色資料。

再者，轉換到局部顯示模式之第二畫面以後之局部顯示，可採取上述驅動方法 1 至 4 之任一方法或其組合來執行。或者，如上述，可採取如下之方法，即：於局部顯示領域之最後一列繼起之背景領域前頭列(或局部顯示領域之境界鄰接列)，選擇每一畫面而寫入背景資料之方法。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要（發明之名稱：顯示裝置之驅動方法及驅動電路）

一種顯示裝置之驅動方法及驅動電路，其中，在驅動具有 n 列 m 行矩陣畫素之液晶顯示裝置時，若有局部 (partial) 顯示命令被發出，則於一畫面 (1 frame) 期間中，依次選擇 n 列 m 行矩陣中可設定的 n 列 m 行局部顯示領域 202 之各列而寫入預定之局部顯示資料，而於該局部顯示領域 202 以外的背景領域 204 則寫入 OFF 顯示 (白色顯示) 資料等之預定背景資料。該背景領域 204 於一畫面期間中，僅選擇 k 列 m 行，或更進一步選擇該局部顯示領域之最後一列之後的背景領域的前頭列第 $s+1$ 列之畫素，將該背景資料寫入。 k 列 m 行在各畫面中依次被移位 (shift) 處理，背景領域 204 的全領域則在 $(n-s)/k$ 畫面或 $(n-s-1)/k$

英文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

四、中文發明摘要（發明之名稱：

）

之一背景顯示期間，被選擇一次。背景顯示資料之寫入，係於每列及每一前述一背景顯示期間，相對於基準電壓反轉其極性，使背景領域的畫素得以確實以背景顯示資料加以反轉驅動。

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

英文發明摘要（發明之名稱：

）

六、申請專利範圍

1. 一種顯示裝置之驅動方法，其係具有 n 列 m 行矩陣之複數畫素，根據局部顯示命令，在任意之 s 列 m 行之畫素所組成之局部顯示領域執行所希望之局部顯示，並於前述 n 列 m 行之其餘背景領域中顯示背景之顯示裝置的驅動方法，

其係在局部顯示模式下，

在一畫面期間中，

於前述 s 列 m 行之局部顯示領域之各畫素中，寫入前述局部顯示資料，

且於前述背景領域中之 k 列 m 行之畫素中，寫入背景顯示資料(但 n 、 m 、 s 及 k 均為 1 以上之整數，且 $s < n$ 、 $k < n$)。

2. 如申請專利範圍第 1 項之顯示裝置之驅動方法，其中，
前述背景領域中之前述 k 列 m 行之畫素，其每一畫面之選擇列係被移位(shift)者。
3. 如申請專利範圍第 2 項之顯示裝置之驅動方法，其中，
係在合計 $(n-s)/k$ 畫面期間，將前述背景顯示資料寫入前述背景領域之各畫素。
4. 如申請專利範圍第 2 項之顯示裝置之驅動方法，其中，
係在合計 $(n-s)/k$ 畫面期間，將前述背景顯示資料寫入前述背景領域之各畫素，並在下一合計 $(n-s)/k$ 畫面期間，對於同一列之畫素，寫入極性相對於背景顯示資料之基準電位反轉後之背景顯示資料。
5. 如申請專利範圍第 1 項之顯示裝置之驅動方法，其中，

六、申請專利範圍

係禁止對前述背景領域中在一畫面期間中被選擇之 k 列以外的列做列選擇動作。

6. 如申請專利範圍第 1 項之顯示裝置之驅動方法，其中，
係在前述局部顯示命令被發出後，

在一畫面期間選擇前述 n 列 m 行之全畫素，並使用頻率比通常顯示時之單位時脈所形成的畫素時脈低的畫素時脈作為單位時脈，

在前述局部顯示領域的全畫素中寫入局部顯示資料，在前述背景顯示領域中的前述 k 列 m 行的畫素中寫入背景顯示資料。

7. 如申請專利範圍第 6 項之顯示裝置之驅動方法，其中，
係發出前述局部顯示命令，

然後在檢測到對於前述背景領域中前述 k 列 m 行畫素以外之列之選擇期間到來時，將列選擇脈衝之轉送速度加大。

8. 如申請專利範圍第 1 項之顯示裝置之驅動方法，其中，

前述局部顯示命令被發出後，係將背景顯示資料寫入前述 n 列 m 行矩陣之全畫素之後，再將局部顯示資料依次寫入前述 s 列 m 行之畫素中，並且將背景顯示資料寫入前述 k 列 m 行之畫素中。

9. 如申請專利範圍第 1 項之顯示裝置之驅動方法，其中，

前述背景顯示資料係 OFF 顯示資料或任意之背景色資料。

10. 如申請專利範圍第 1 項之顯示裝置之驅動方法，其中，

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

該顯示裝置係液晶顯示裝置。

11. 一種顯示裝置之驅動方法，其係

具有 n 列 m 行矩陣之複數畫素，

並根據局部顯示命令，在任意之 s 列 m 行矩陣之局部顯示領域執行局部顯示，在其餘領域則執行背景作為背景領域的背景顯示之顯示裝置的驅動方法，

其係在局部顯示模式下，

在一畫面期間中，

在前述局部顯示領域之各畫素中，依次寫入預定之局部顯示資料，

同時在前述背景領域之中，於前述局部顯示領域之最後一列之下一個第 $s+1$ 列領域之畫素及 k 列 m 行之畫素中，寫入背景顯示資料(但， n 、 m 、 s 及 k 全部為 1 以上之整數，且 $s < n$ 、 $k < n-s-1$)。

12. 如申請專利範圍第 11 項之顯示裝置之驅動方法，其中，

前述背景領域中之前述 k 列 m 行之畫素，其每一畫面之選擇列係被移位者。

13. 如申請專利範圍第 12 項之顯示裝置之驅動方法，其中，

係在合計 $(n-s-1)/k$ 畫面期間，將前述背景顯示資料寫入前述背景領域中之 $(n-s-1)$ 列 m 行矩陣之畫素中。

14. 如申請專利範圍第 12 項之顯示裝置之驅動方法，其

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

中，

係在合計 $(n-s-1)/k$ 畫面期間，將前述背景顯示資料寫入前述背景領域中之 $(n-s-1)$ 列 m 行矩陣之畫素中，

並在下一合計 $(n-s-1)/k$ 畫面期間，對於同一列之畫素，寫入極性相對於背景顯示資料之基準電位反轉後之背景顯示資料。

- 15.如申請專利範圍第 11 項之顯示裝置之驅動方法，其中，

係在前述局部顯示命令被發出時，

在一畫面期間選擇前述 n 列 m 行之全畫素，並使用頻率比通常顯示時之單位時脈所形成的畫素時脈低的畫素時脈作為單位時脈，

在前述局部顯示領域的全畫素中寫入局部顯示資料，在前述背景顯示領域中的前述第 $s+1$ 列領域的畫素及前述 k 列 m 行的畫素中寫入背景顯示資料。

- 16.如申請專利範圍第 11 項之顯示裝置之驅動方法，其中，

前述局部顯示命令被發出後，係將背景顯示資料寫入前述 n 列 m 行矩陣之全畫素之後，再將局部顯示資料依次寫入前述 s 列 m 行之畫素中，並且將背景顯示資料寫入前述第 $s+1$ 列之畫素及前述 k 列 m 行之畫素中。

- 17.如申請專利範圍第 11 項之顯示裝置之驅動方法，其

六、申請專利範圍

中，

係在前述局部顯示命令被發出後，在其次的第一畫面期間中，

將預定之局部顯示資料依次寫入前述 s 列 m 行之局部顯示領域之各畫素中，

且將背景顯示資料依次寫入前述背景領域之全畫素中，

並在接著前述第 1 個畫面之第二畫面以後的各畫面期間中，

將前述局部顯示資料寫入前述 s 列 m 行之局部顯示領域之各畫素中，

而且，將背景顯示資料寫入前述背景領域中之第 $s+1$ 列領域之畫素及前述 k 列 m 行之畫素中。

18. 如申請專利範圍第 1 項之顯示裝置之驅動方法，其中，

前述背景顯示資料係 OFF 顯示資料或任意之背景色資料。

19. 如申請專利範圍第 1 項之顯示裝置之驅動方法，其中，

該顯示裝置係液晶顯示裝置。

20. 一種顯示裝置之驅動方法，其係具有 n 列 m 行矩陣之複數畫素，根據局部顯示命令，在任意之 s 列 m 行之畫素所組成之局部顯示領域執行所希望之局部顯示，在前述 n 列 m 行之其餘背景領域則顯示背景之顯示裝置的驅動方法，

其係在檢測到前述局部顯示命令後，在從通常顯

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

示模式轉換到局部顯示模式之過渡第一畫面期間中，

將預定之局部顯示資料依次寫入前述 s 列 m 行之局部顯示領域之各畫素中，並且將背景顯示資料依次寫入前述背景顯示領域之各畫素中，

並在接著前述過渡第一畫面之過渡第二畫面以後之各畫面期間中，

將前述局部顯示資料寫入前述 s 列 m 行之局部顯示領域之各畫素中，而且，將背景顯示資料寫入前述背景領域中之 k 列 m 行之畫素中(但， n 、 m 、 s 及 k 均為 1 以上之整數，並滿足 $s < n$ 、 $k < n-s$)。

21.如申請專利範圍第 20 項之顯示裝置之驅動方法，其中，

前述背景領域中被選擇之前述 k 列 m 行之畫素，其每一畫面之選擇列係被移位者。

22.如申請專利範圍第 21 項之顯示裝置之驅動方法，其中，

前述過渡第二畫面以後，係在合計 $(n-s)/K$ 畫面期間將前述背景顯示資料寫入前述背景領域之全畫素中。

23.如申請專利範圍第 21 項之顯示裝置之驅動方法，其中，

前述過渡第二畫面以後，禁止對前述背景領域中在一畫面期間中被選擇之 k 列以外的列做列選擇動作。

六、申請專利範圍

24.如申請專利範圍第 20 項之顯示裝置之驅動方法，其中，

係在前述過渡第二畫面以後之各畫面期間中，

在一畫面期間選擇前述 n 列 m 行之全畫素，並使用頻率比通常顯示時之單位時脈所形成的畫素時脈低的畫素時脈作為單位時脈，

在前述局部顯示領域的全畫素中寫入局部顯示資料，在前述背景顯示領域中的前述 k 列 m 行的畫素中寫入背景顯示資料。

25.如申請專利範圍第 20 項之顯示裝置之驅動方法，其中，

前述背景顯示資料係 OFF 顯示資料或任意之背景色資料。

26.如申請專利範圍第 20 項之顯示裝置之驅動方法，其中，

該顯示裝置係液晶顯示裝置。

27.一種顯示裝置之驅動電路，其係由 n 列 m 行矩陣之複數畫素，以選擇每一列線而接受來自行線之供給的方式進行顯示，並且在局部顯示命令被發出後，在一畫面期間中，選擇前述 n 列 m 行矩陣中之 s 列 m 行之畫素，將預定之局部顯示資料依次寫入，且選擇前述 n 列 m 行之其餘背景領域中之 k 列 m 行之畫素，將背景顯示資料寫入之顯示裝置的驅動電路，包括：

列時脈作成部，用以產生對應於各列的選擇期間

六、申請專利範圍

之列時脈；

列時脈計數部，用以針對每一畫面計算列時脈；

局部顯示列檢測部，用以檢測應寫入前述局部顯示資料之 s 列之到來定時；

背景顯示列檢測部，用以檢測前述一畫面期間中應寫入背景顯示資料之 k 列之到來定時；以及

驅動器控制信號產生部，用以在前述局部顯示列檢測部或前述背景顯示列檢測部之任一方檢測到顯示列之到來時，產生准許用以驅動前述 n 列 m 行矩陣之每一列之列驅動器的列驅動動作之驅動器控制信號（但， n 、 m 、 s 及 k 均為 1 以上之整數，且滿足 $s < n$ 、 $k < n$ ）。

28. 如申請專利範圍第 27 項之顯示裝置之驅動電路，其中，

復包括用以計算畫面數之畫面計數部，

且前述背景顯示列檢測部，係根據前述畫面計數部之計數值，使前述背景顯示資料應寫入之列移位者。

29. 如申請專利範圍第 27 項之顯示裝置之驅動電路，其中，

復包括極性反轉信號作成部，該極性反轉信號作成部係在每單位期間使顯示資料之相對於預定基準電壓之極性反轉，

而在合計 $(n-s)/k$ 畫面期間所組成之一背景顯示期間，分別選擇前述背景領域之各畫素一次，

且由前述極性反轉信號制作部檢出下一背景顯示

（請先閱讀背面之注意事項再填寫本頁）

裝
訂
線

六、申請專利範圍

期間之到來，而將前述背景顯示資料之極性予以反轉。

30.如申請專利範圍第 27 項之顯示裝置之驅動電路，其中，

復包括分頻電路，該分頻電路係於一畫面期間中選擇前述 n 列 m 行之全畫素，並將通常顯示時之單位時脈加以分頻，

而在前述局部顯示命令被發出時，以來自前述分頻電路之分頻畫素時脈作為單位時脈，在一畫面期間中進行對於前述 s 列 m 行的畫素之前述局部顯示資料的寫入控制，及對於前述 k 列 m 行的畫素之前述背景顯示資料的寫入控制。

31.如申請專利範圍第 30 項之顯示裝置之驅動電路，其中，

具有列時脈控制部，該列時脈控制部係根據前述局部顯示列檢測部及前述背景顯示列檢測部之顯示列檢測信號，針對前述背景顯示領域中之前述 k 列 m 行畫素以外之列，檢測其選擇期間之到來，而將前述列時脈之頻率加以增大者。

32.如申請專利範圍第 27 項之顯示裝置之驅動電路，其中，

復包括模式切換定時控制部，該模式切換定時控制部係於從普通顯示模式轉換到局部顯示模式的命令被發出時，在該命令的下一畫面將前述 n 列 m 行矩陣的全畫素的顯示資料變更為背景顯示資料，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

然後從其次的畫面起，使前述驅動器控制信號產生部開始產生前述驅動器控制信號。

33.如申請專利範圍第 27 項之顯示裝置之驅動電路，其中，

前述背景顯示資料係 OFF 顯示或任意之背景色資料。

34.如申請專利範圍第 27 項之顯示裝置之驅動電路，其中，

該顯示裝置係液晶顯示裝置。

35.一種顯示裝置之驅動電路，其係由 n 列 m 行矩陣之複數畫素，以選擇每一列線而接受來自行線之供給的方式進行顯示，並且在局部顯示命令被發出後，在一畫面期間中，選擇前述 n 列 m 行矩陣中之 s 列 m 行之畫素，將預定之局部顯示資料依次寫入，且選擇前述 n 列 m 行之其餘背景領域中之第 $s+1$ 列之畫素及 k 列 m 行之畫素，將背景顯示資料寫入之顯示裝置的驅動電路，包括：

列時脈作成部，用以產生對應於各列的選擇期間之列時脈；

列時脈計數部，用以針對每一畫面計算列時脈；

局部顯示列檢測部，用以檢測應寫入前述局部顯示資料之 s 列之到來定時；

背景顯示列檢測部，用以檢測前述一畫面期間中應寫入背景顯示資料之第 $s+1$ 列及 k 列之到來定時；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

以及

驅動器控制信號產生部，用以在前述局部顯示列檢測部或前述背景顯示列檢測部之任一方檢測到顯示列之到來時，產生准許用以驅動前述 n 列 m 行矩陣之每一列之列驅動器的列驅動動作之驅動器控制信號（但， n 、 m 、 s 及 k 均為 1 以上之整數，且滿足 $s < n$ 、 $k < n - s - 1$ ）。

36. 如申請專利範圍第 35 項之顯示裝置之驅動電路，其中，

復包括用以計算畫面數之畫面計數部，

且前述背景顯示列檢測部，係根據前述畫面計數部之計數值，使前述背景顯示資料應寫入之列移位者。

37. 如申請專利範圍第 35 項之顯示裝置之驅動電路，其中，

復包括極性反轉信號作成部，該極性反轉信號作成部係在每單位期間使顯示資料之相對於預定基準電壓之極性反轉，

而在合計 $(n - s - 1) / k$ 畫面期間所組成之一背景顯示期間，分別選擇前述背景領域中之除前述第 $s + 1$ 列外的各畫素一次，

且由前述極性反轉信號制作部檢出下一背景顯示期間之到來，而將前述背景顯示資料之極性予以反轉。

38. 如申請專利範圍第 35 項之顯示裝置之驅動電路，其中，

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

六、申請專利範圍

復包括分頻電路，該分頻電路係於一畫面期間中選擇前述 n 列 m 行之全畫素，並將通常顯示時之單位時脈加以分頻，

而在前述局部顯示命令被發出時，以來自前述分頻電路之分頻畫素時脈作為單位時脈，在一畫面期間中進行對於前述 s 列 m 行的畫素之前述局部顯示資料的寫入控制，及對於前述第 $s+1$ 列領域的畫素及前述 k 列 m 行的畫素之前述背景顯示資料的寫入控制。

39.如申請專利範圍第 38 項之顯示裝置之驅動電路，其中，

具有列時脈控制部，該列時脈控制部係根據前述局部顯示列檢測部及前述背景顯示列檢測部之顯示列檢測信號，針對前述背景顯示領域中之前述第 $s+1$ 列領域的畫素及前述 k 列 m 行的畫素以外之列，檢測其選擇期間之到來，而將前述列時脈之頻率加以增大者。

40.如申請專利範圍第 35 項之顯示裝置之驅動電路，其中，

前述背景顯示資料係 OFF 顯示資料或任意之背景色資料。

41.如申請專利範圍第 35 項之顯示裝置之驅動電路，其中，

該顯示裝置係液晶顯示裝置。

42.一種顯示裝置之驅動電路，其係由 n 列 m 行矩陣之複數畫素，以選擇每一列線而接受來自行線之供給的方

六、申請專利範圍

式進行顯示，並且在局部顯示模式下，在一畫面期間中，選擇前述 n 列 m 行矩陣中之 s 列 m 行之畫素，將預定之局部顯示資料依次寫入，且選擇前述 n 列 m 行之其餘背景領域中之 k 列 m 行之畫素，將背景顯示資料寫入之顯示裝置的驅動電路，包括：

列時脈作成部，用以產生對應於各列的選擇期間之列時脈；

列時脈計數部，用以針對每一畫面計算列時脈；

局部顯示列檢測部，用以檢測應寫入前述局部顯示資料之 s 列之到來定時；

背景顯示列檢測部，用以檢測前述一畫面期間中應寫入背景顯示資料之 k 列之到來定時；

資料輸出控制部，其係在從通常顯示模式轉換到局部顯示模式之過渡第一畫面，在前述局部顯示列檢測部檢測到顯示列之到來期間，准許局部顯示資料之輸出，並在前述背景領域檢測部檢測到前述背景領域之前頭列之到來乃至最後一列之到來的期間，將輸出顯示資料設定成預定的背景顯示資料；以及

驅動器控制信號產生部，其係在轉換到局部顯示模式之過渡第二畫面之後，在前述局部顯示列檢測部或前述背景顯示列檢測部之任一方檢測到顯示列之到來時，產生准許列驅動器的列驅動動作之驅動器控制信號(但， n 、 m 、 s 及 k 全部為 1 以上之整數，且滿足 $s < n$ 、 $k < n - s$)。

六、申請專利範圍

43.如申請專利範圍第 42 項之顯示裝置之驅動電路，其中，

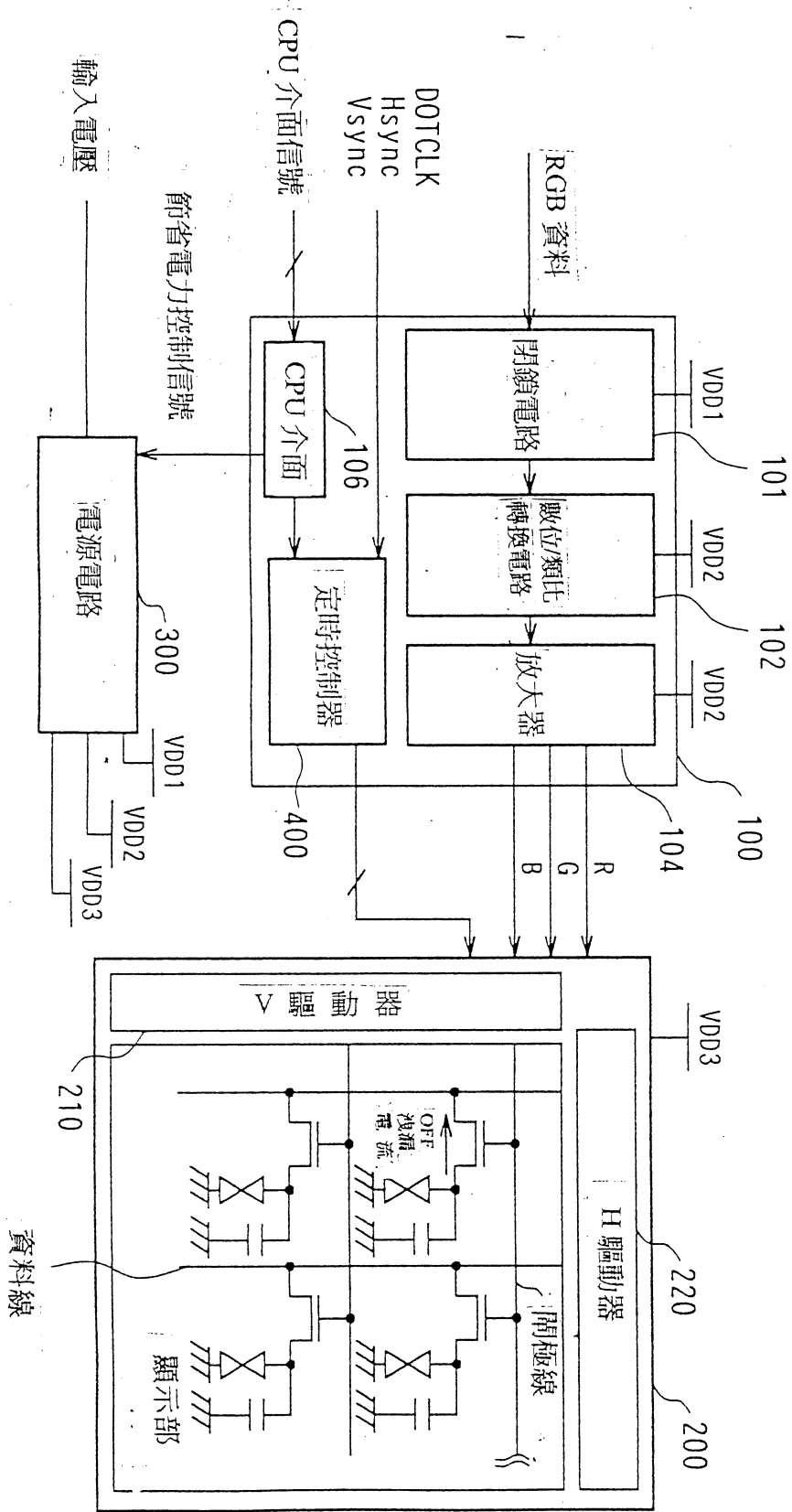
前述背景顯示資料係 OFF 顯示資料或任意之背景色資料。

44.如申請專利範圍第 42 項之顯示裝置之驅動電路，其中，

該顯示裝置係液晶顯示裝置。

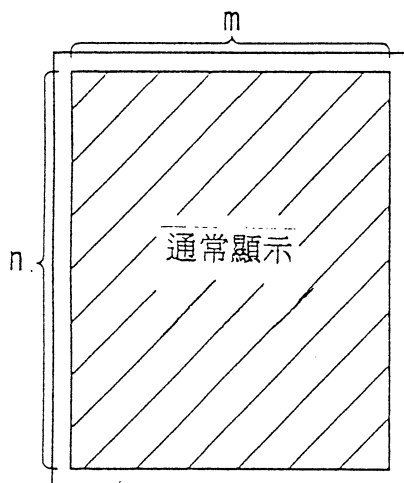
(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

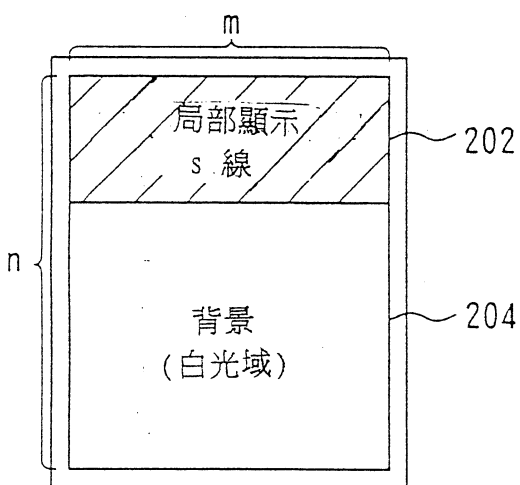


第 1 圖

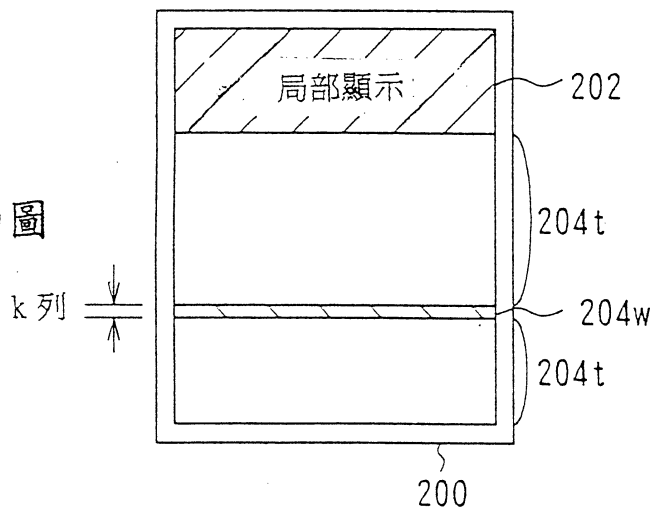
第 2(a)圖

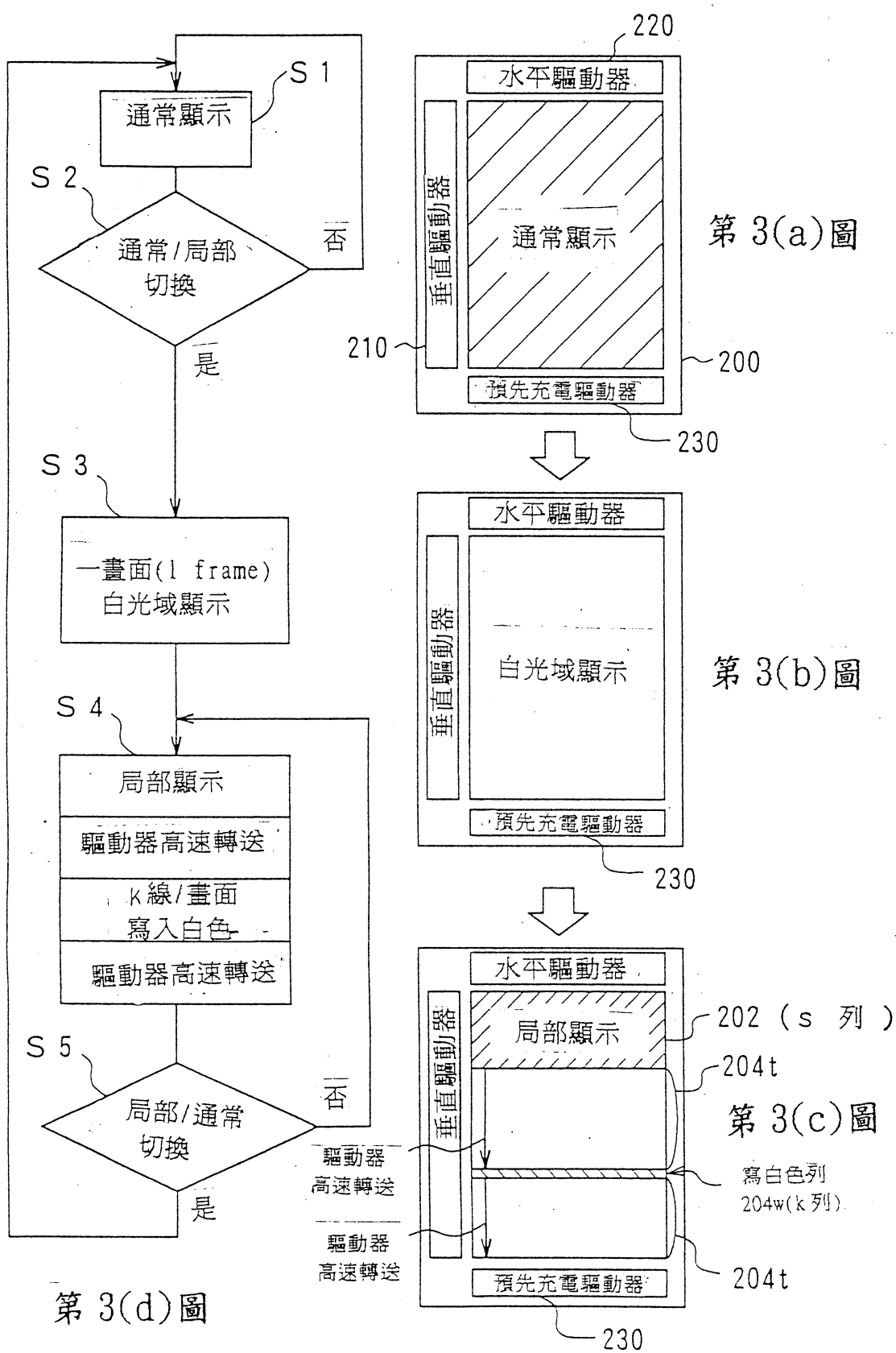


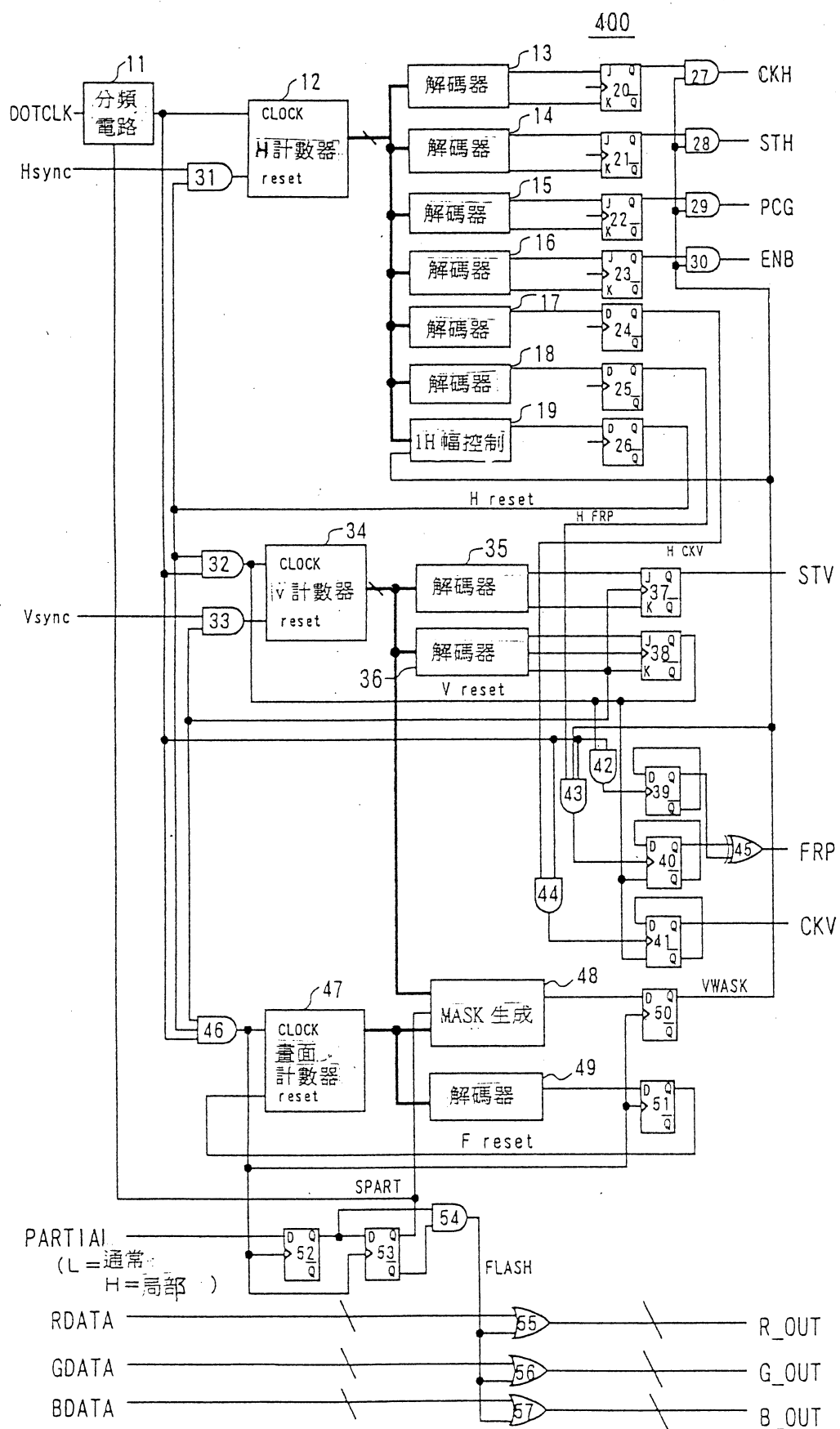
第 2(b)圖



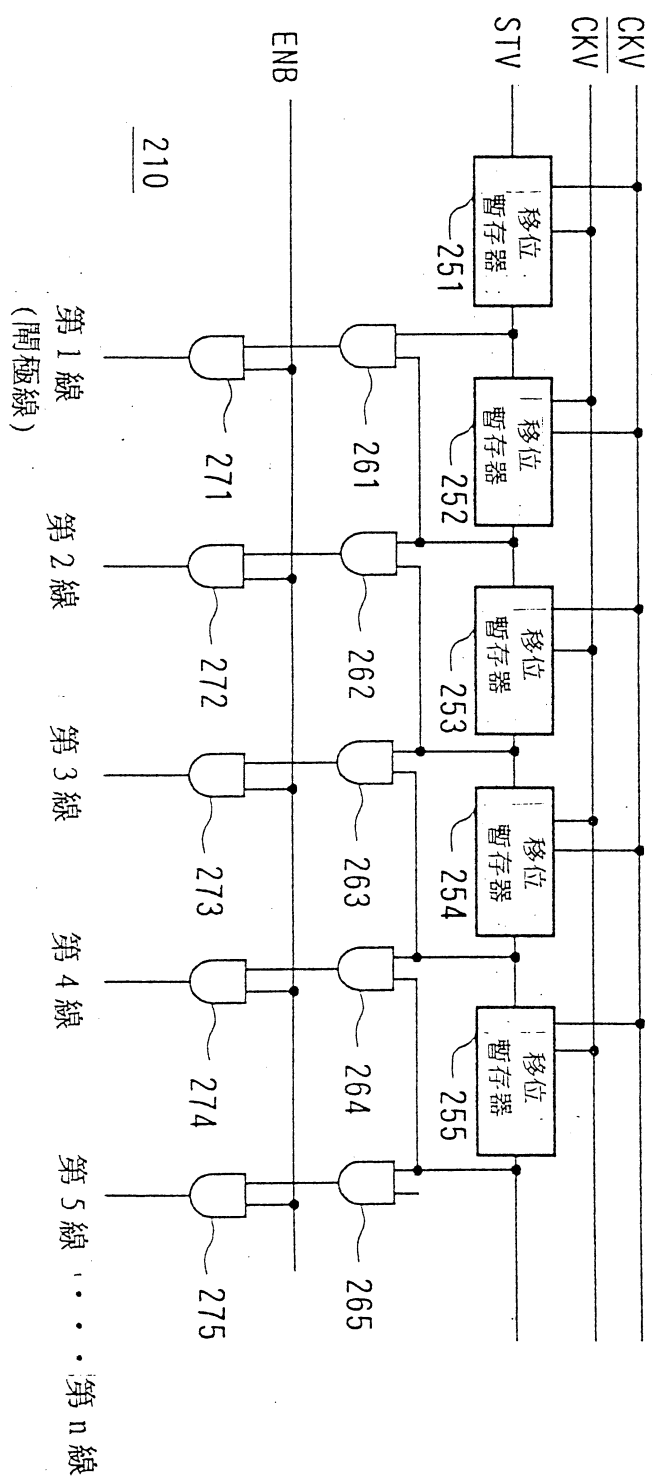
第 2(c)圖





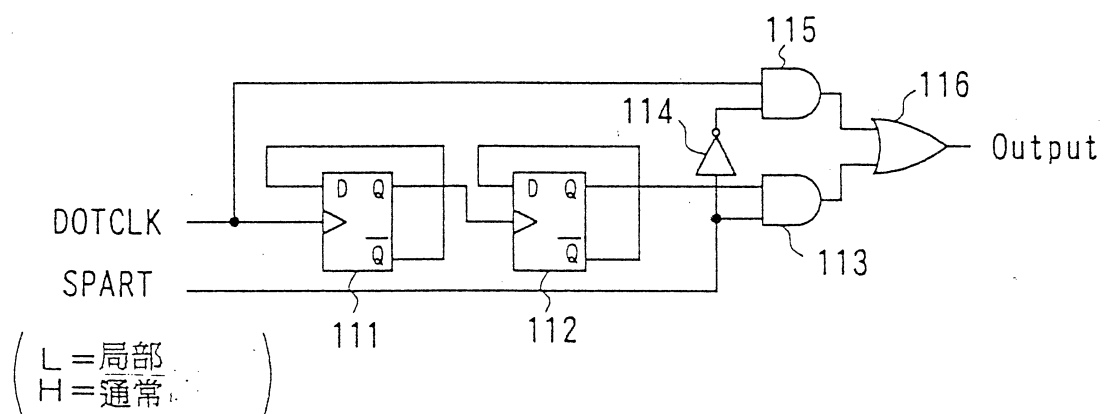


第 4 圖



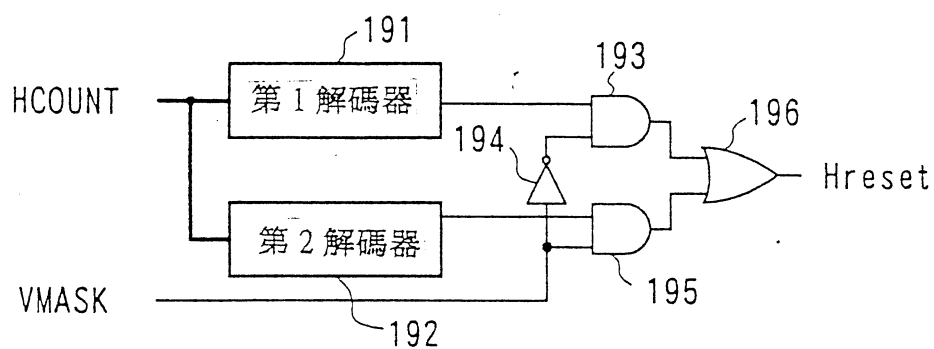
第5圖

11: 分頻電路(四分頻電路)



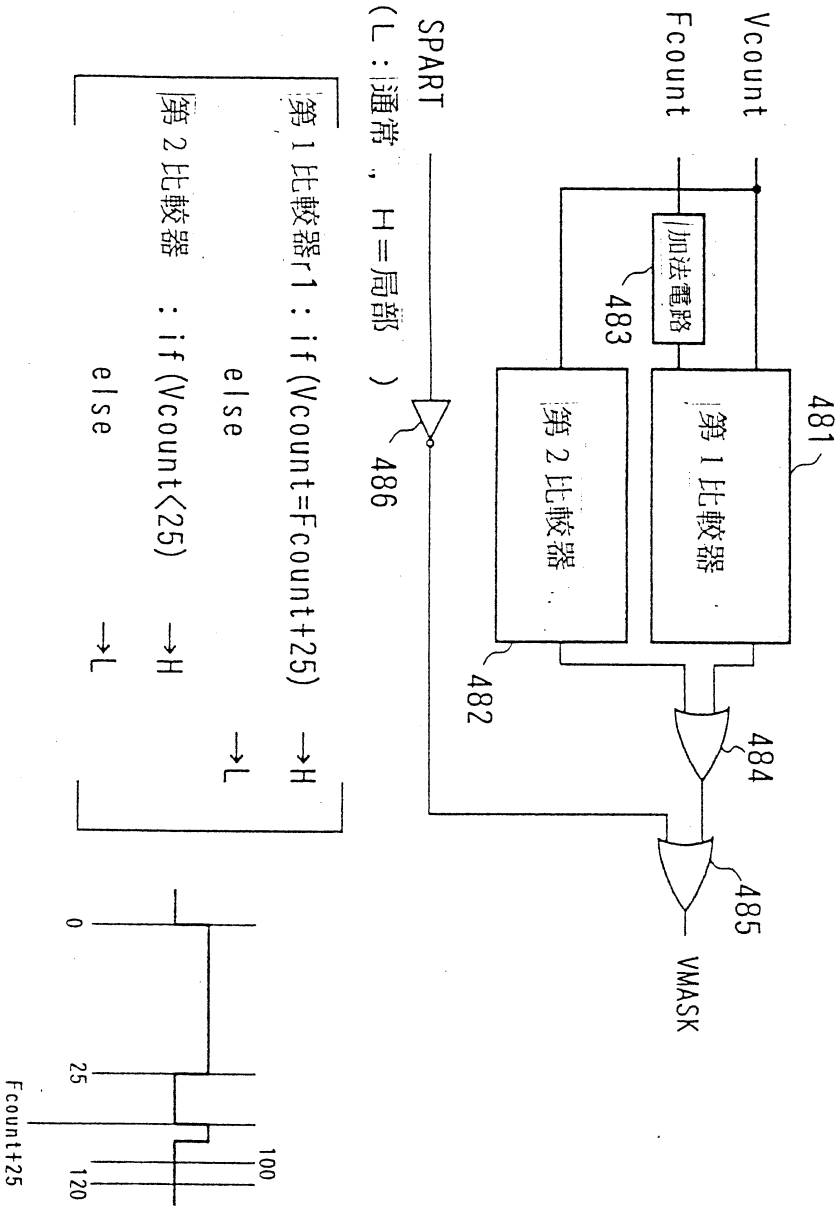
第 6 圖

19: 1 H 幅控制電路



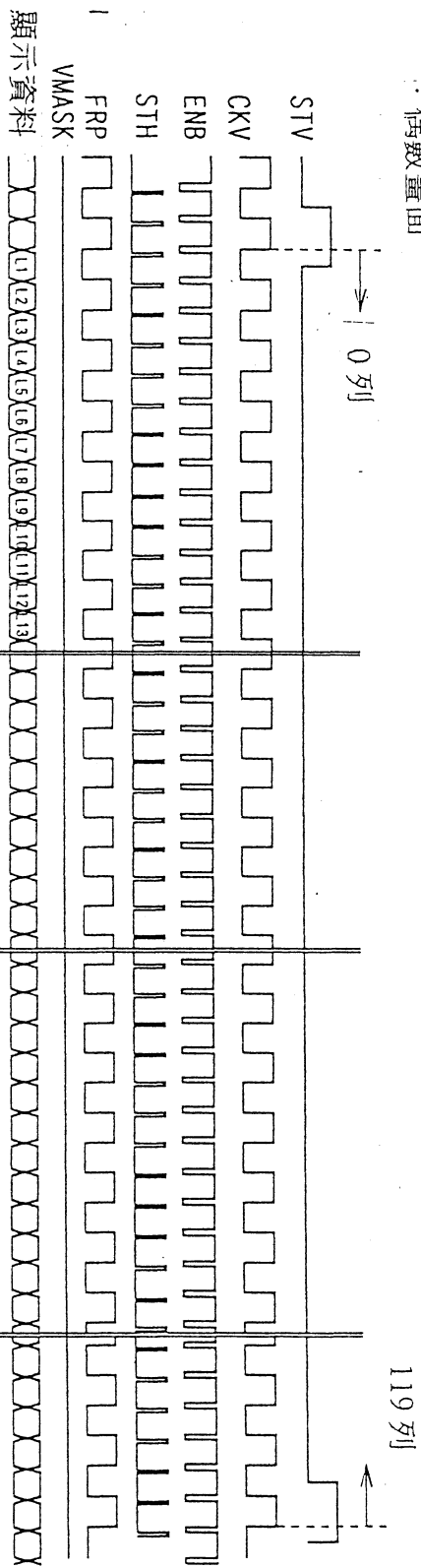
第 1 解碼器: if (COUNT=10)	→H
else	→L
第 2 解碼器: if (COUNT=120)	→H
else	→L

第 7 圖

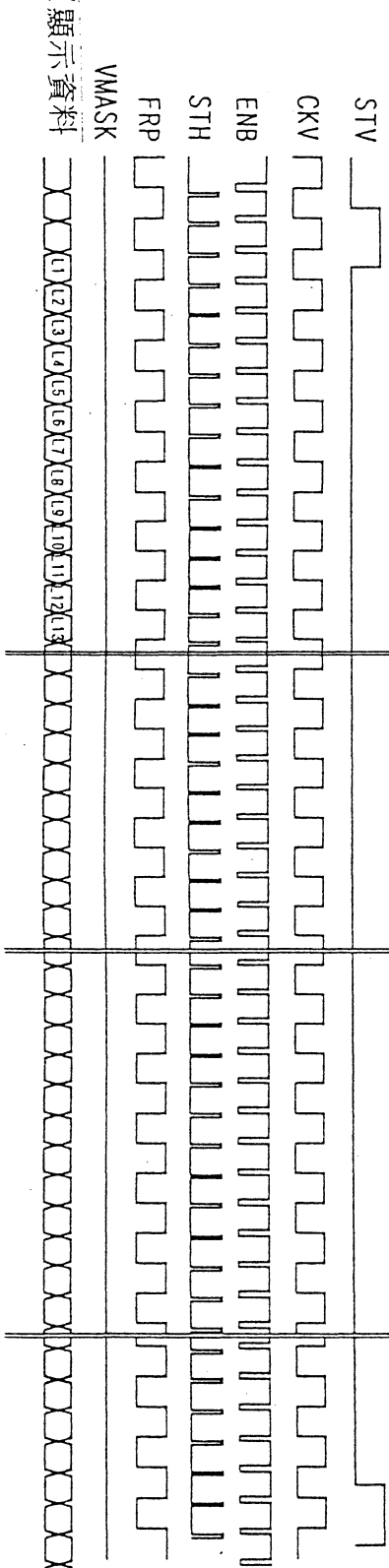


第 8 圖

偶數畫面

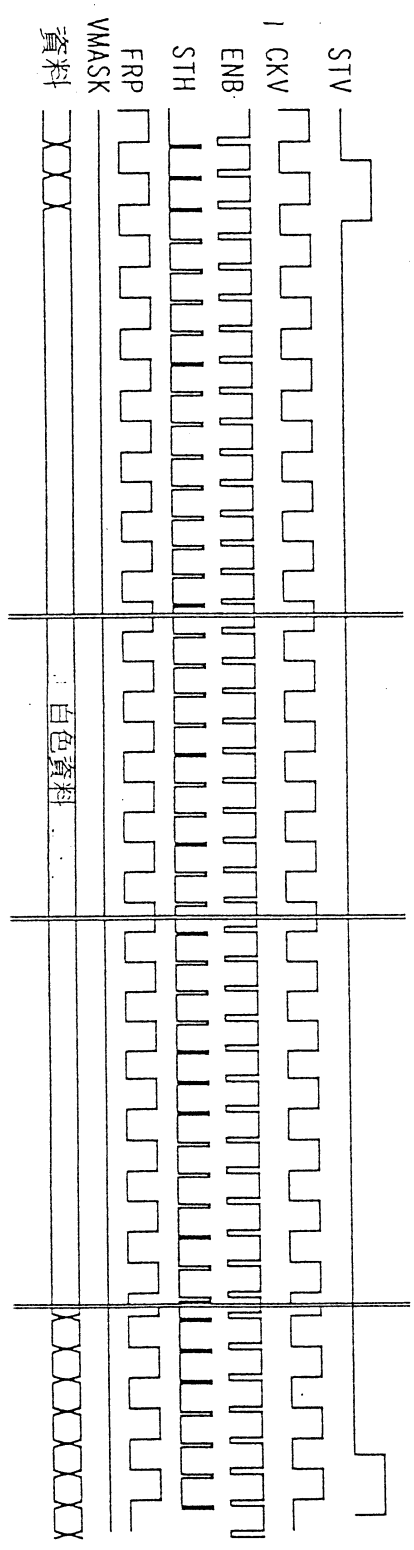


奇數畫面



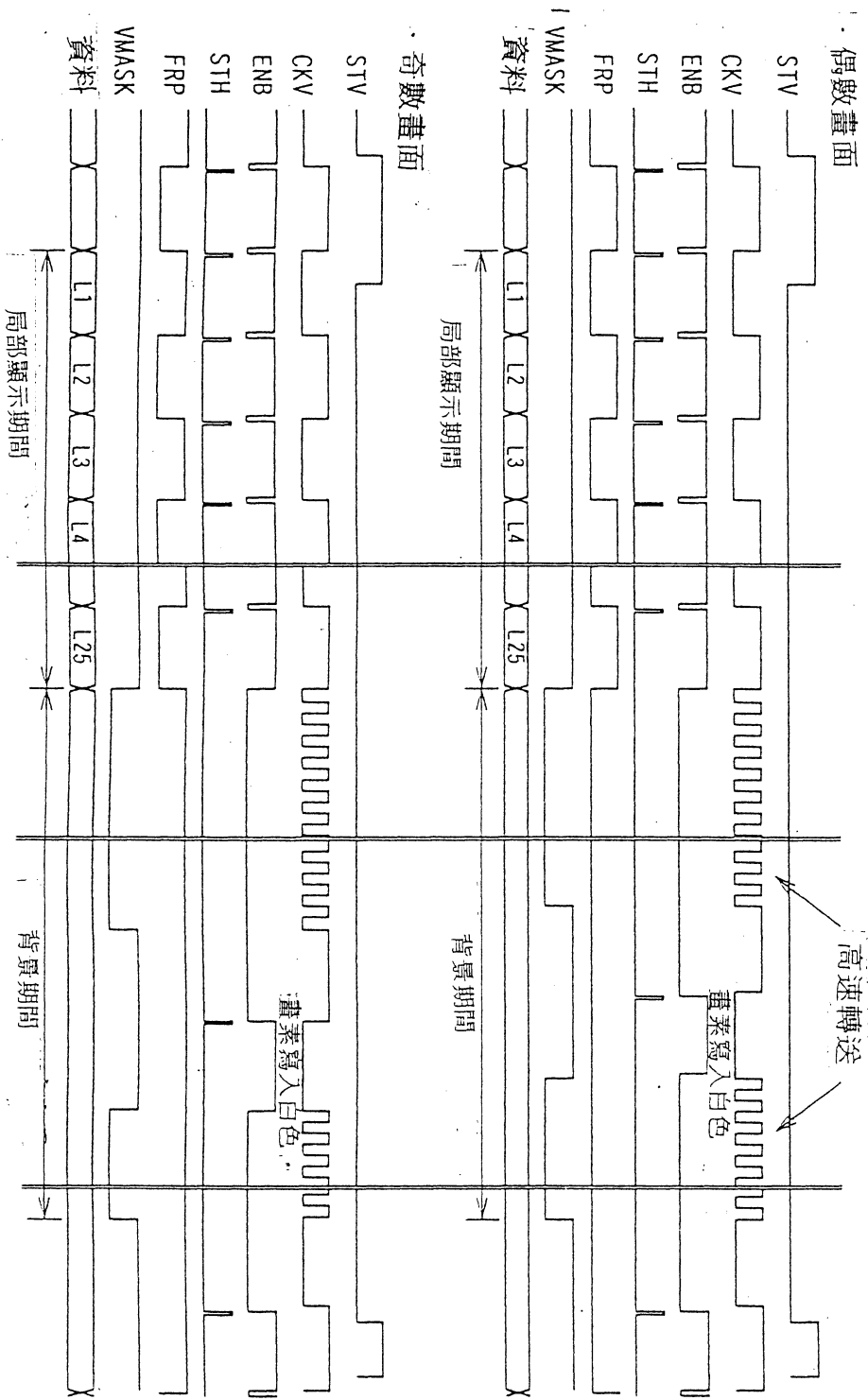
通常顯示時之時序圖

第 9 圖



白光域顯示時之時序圖

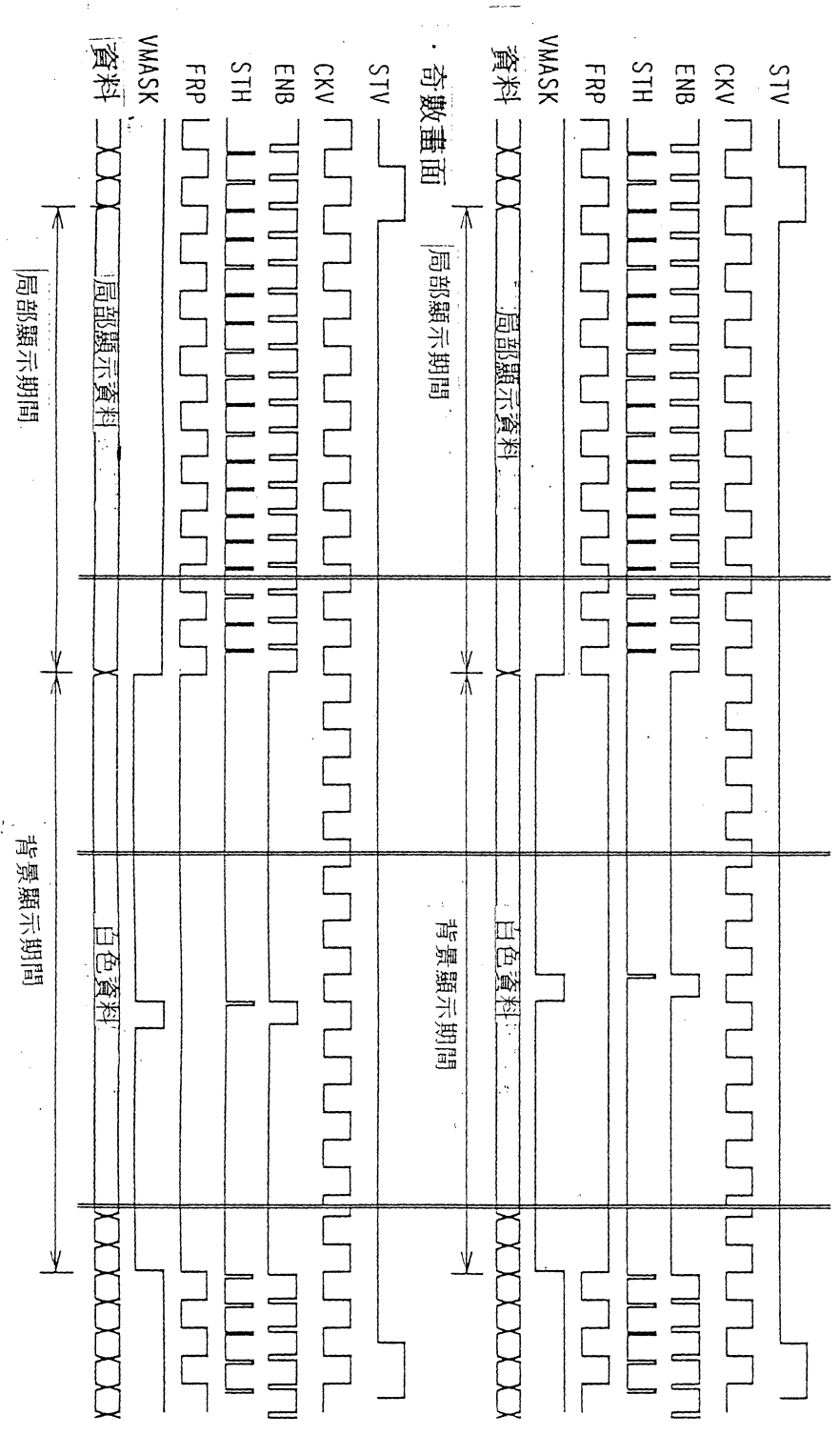
第 10 圖



局部顯示時之時序圖 (驅動方法 1 及 4)

第 11 圖

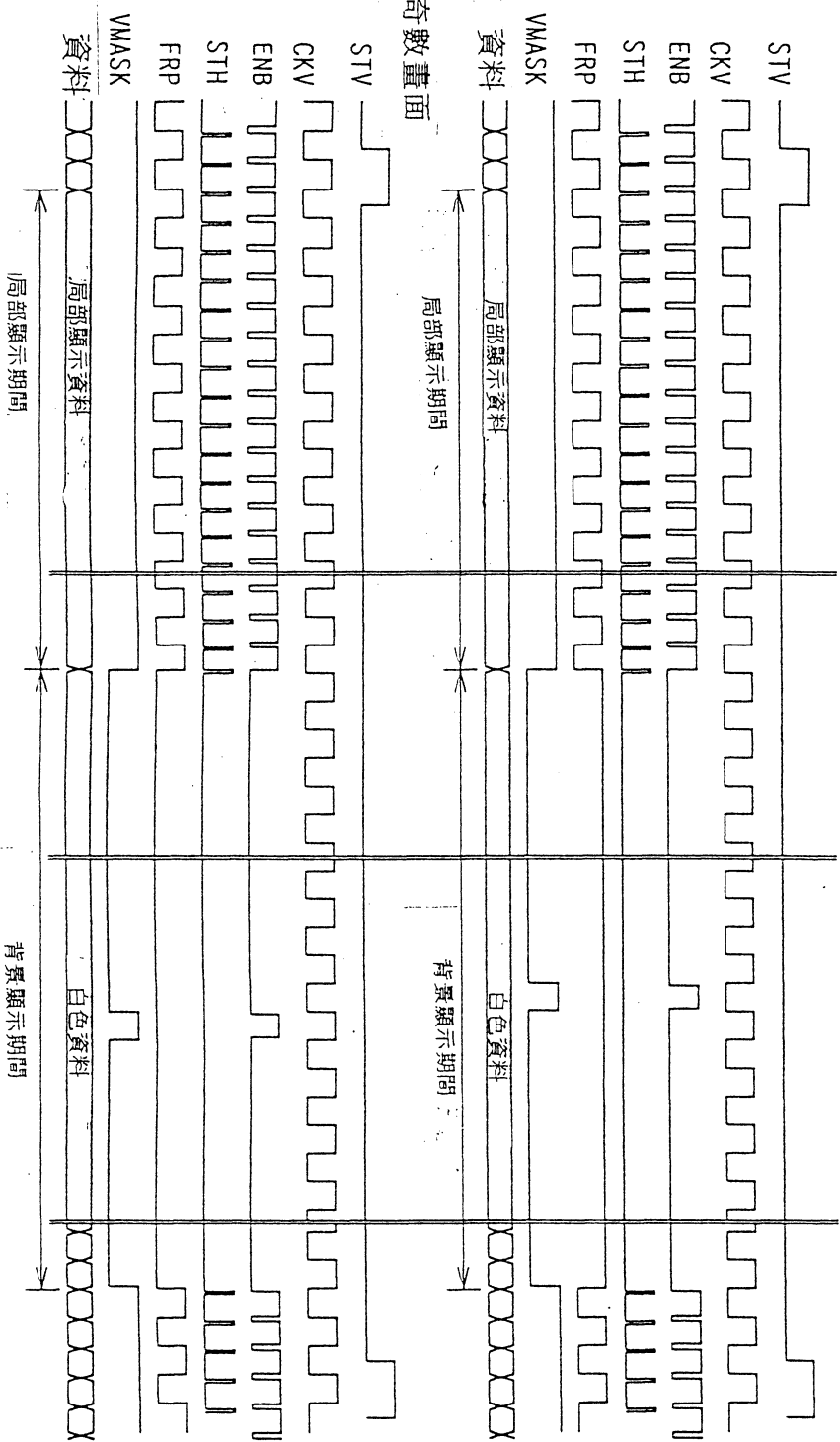
偶數畫面



局部顯示時之時序圖(驅動方法1)

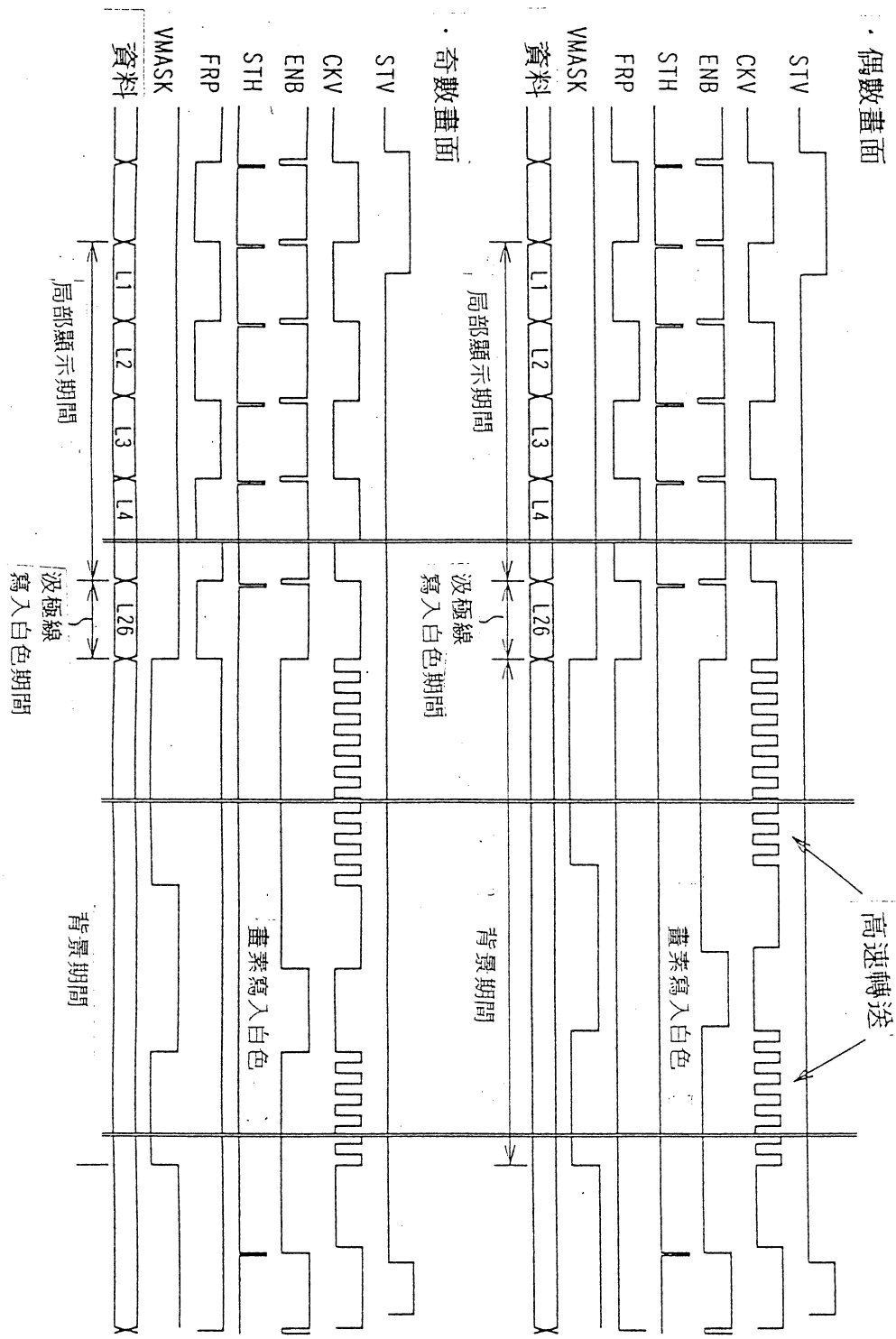
第 12 圖

偶數畫面



局部顯示時之時序圖(驅動方法2)

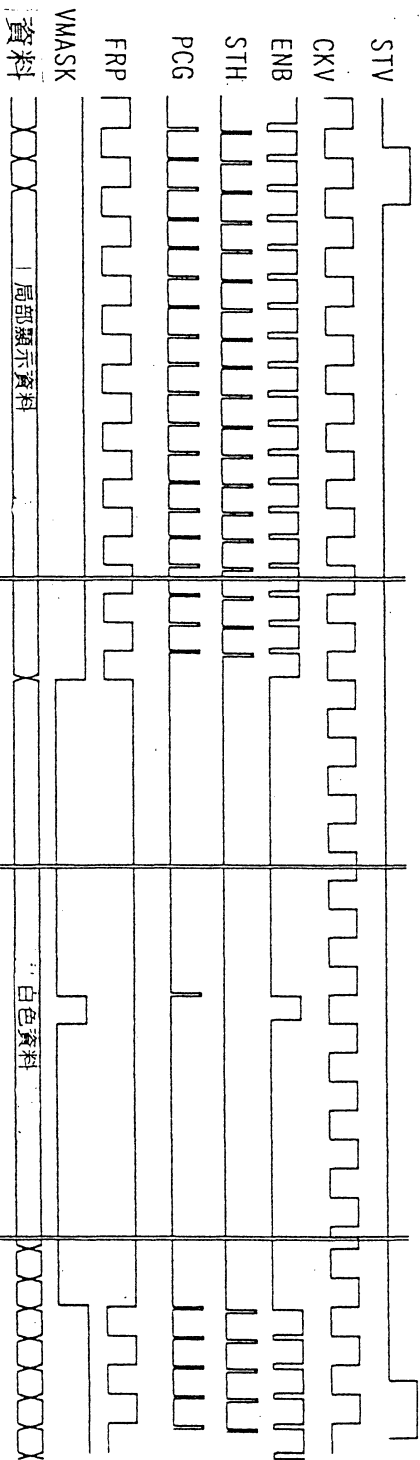
第 13 圖



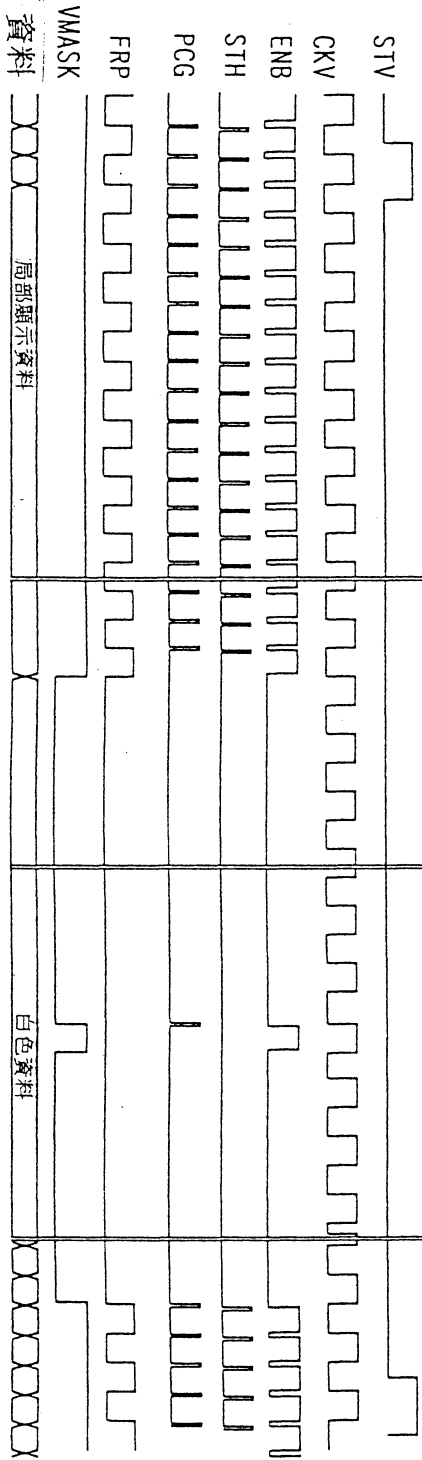
局部顯示時之時序圖(驅動方法 2 及 4)

第 14 圖

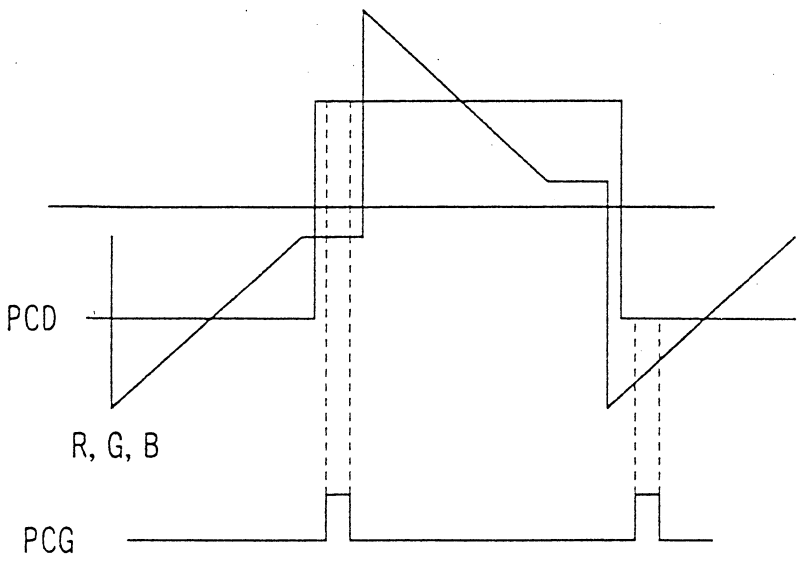
· 偶數畫面



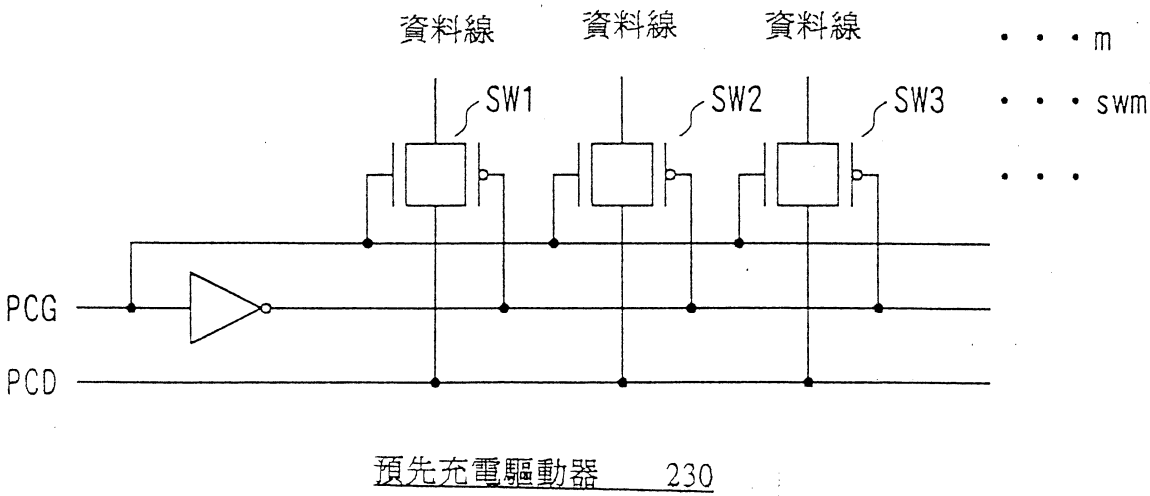
· 奇數畫面



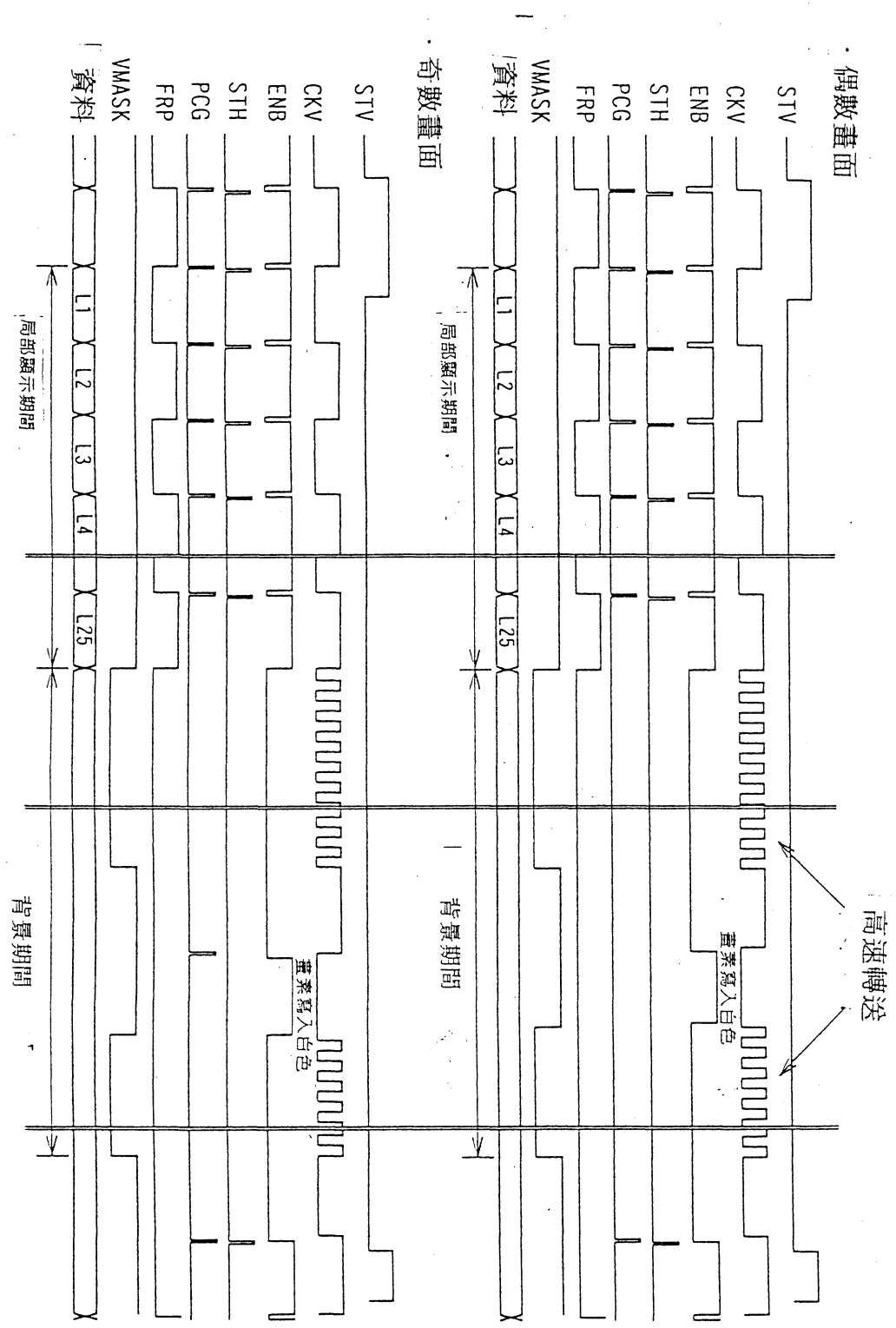
局部顯示時之時序圖(驅動方法3)



第 16 圖

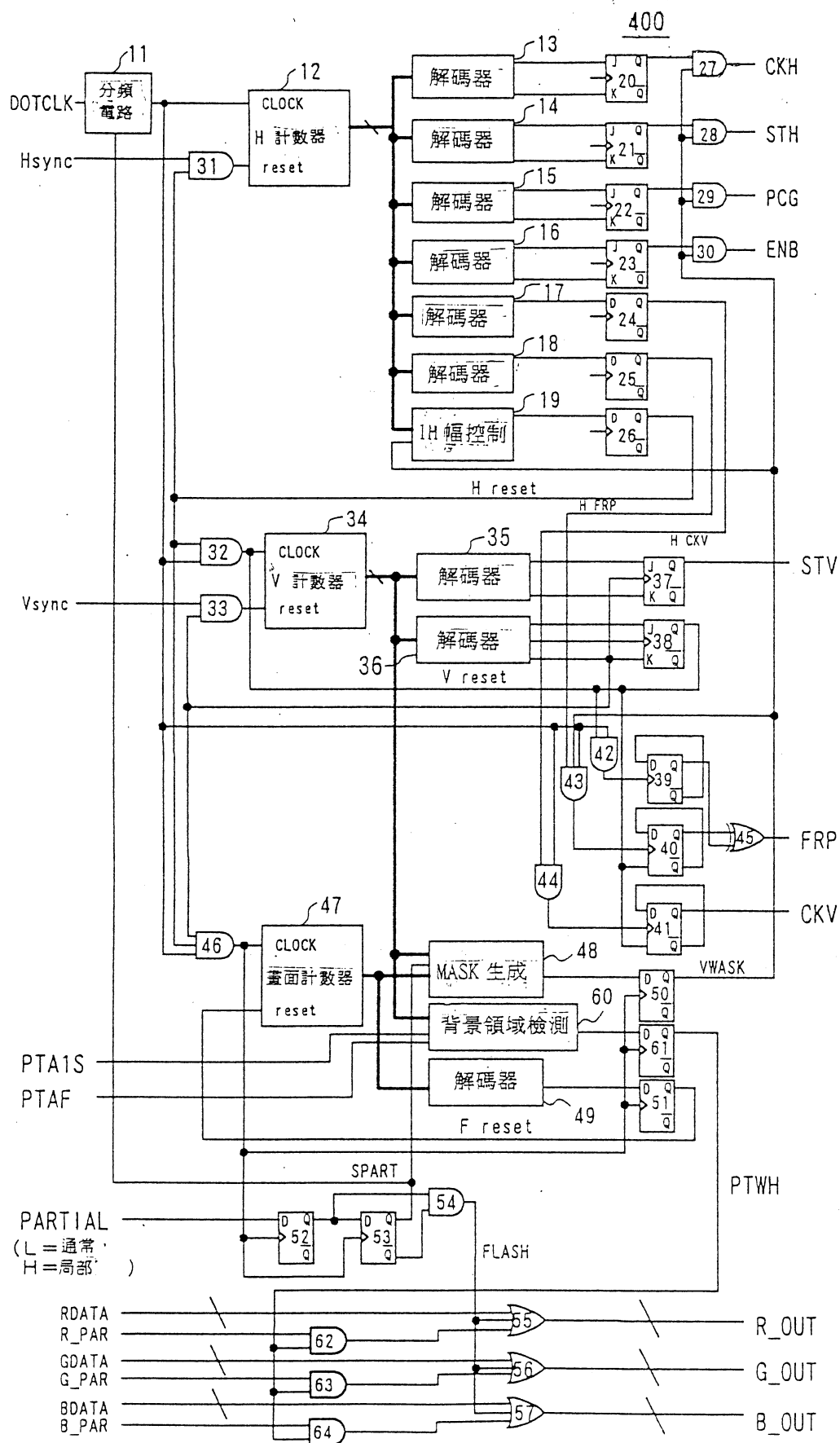


第 17 圖

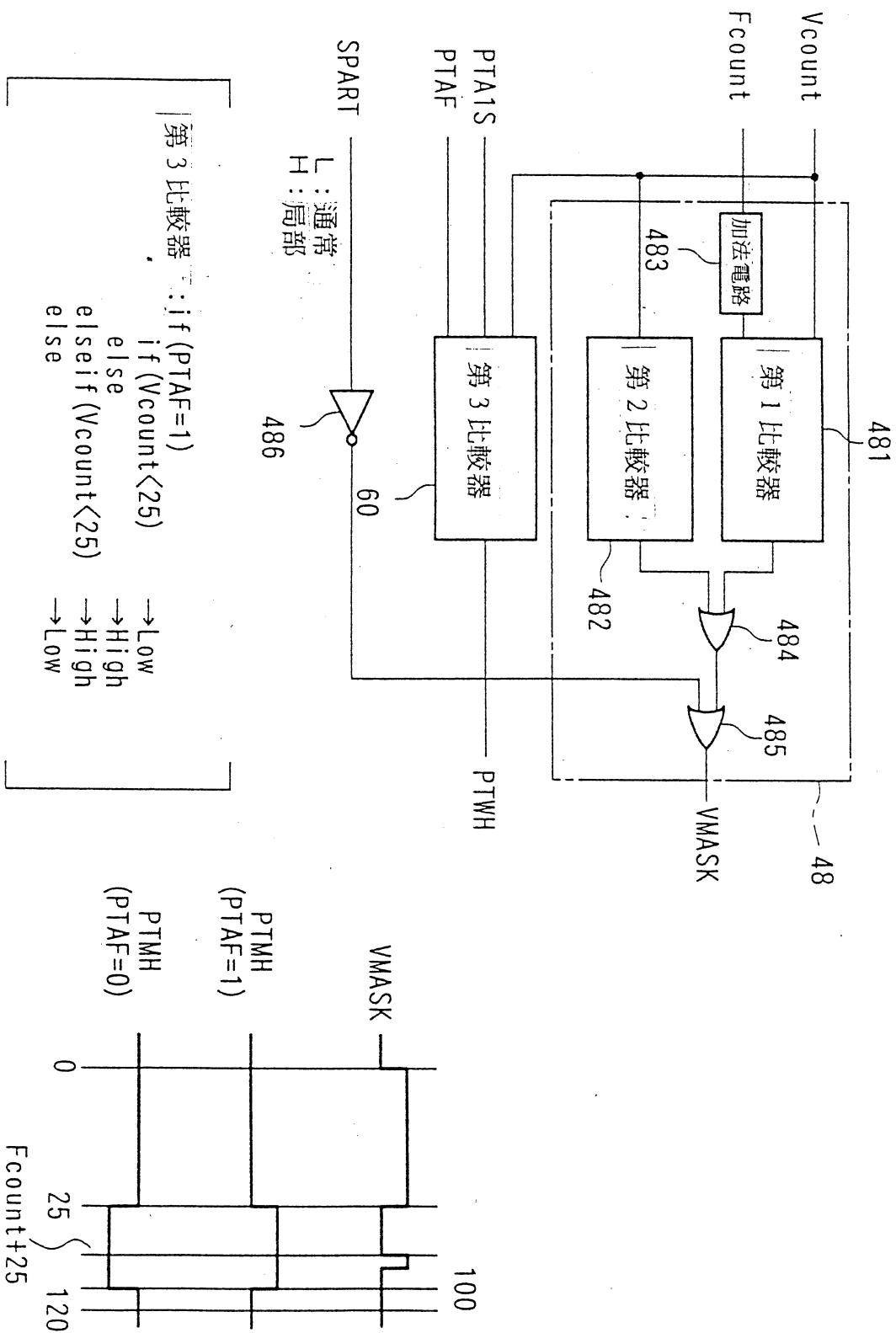


局部顯示時之時序圖(驅動方法3及4)

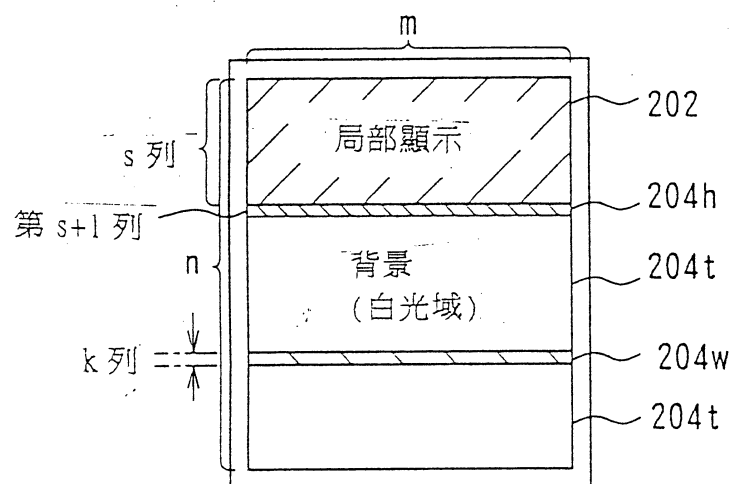
第 18 圖



第 19 圖



第 20 圖



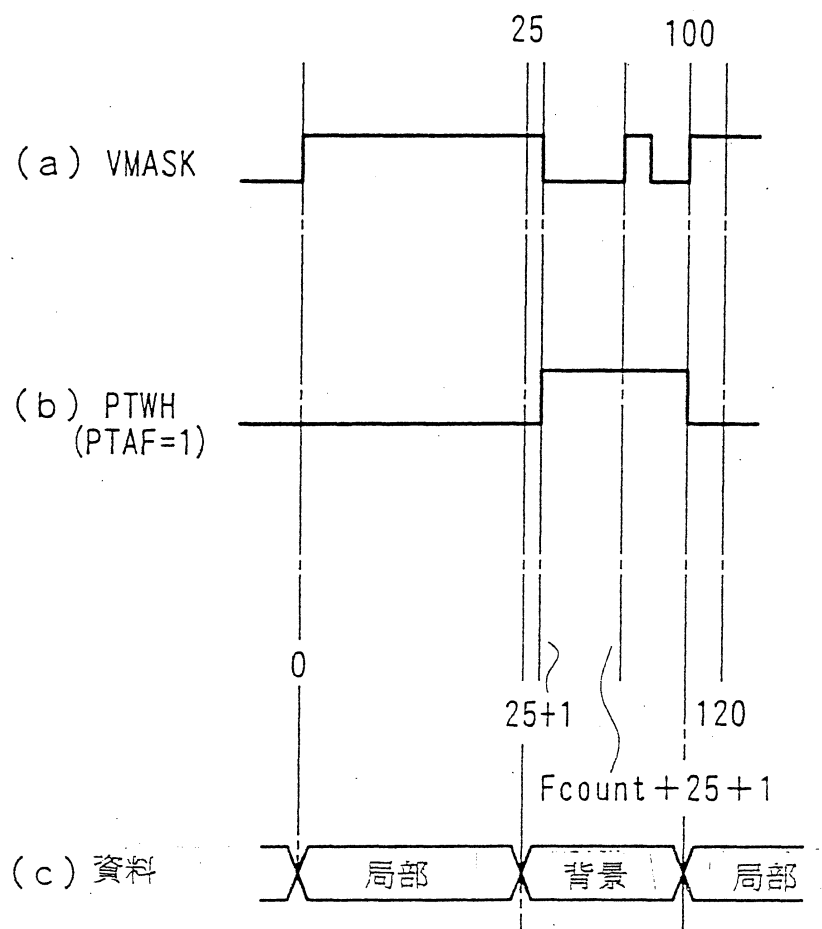
第 21 圖

第 1 比較器: if (Vcount=fcount+25+1) →High
else →Low

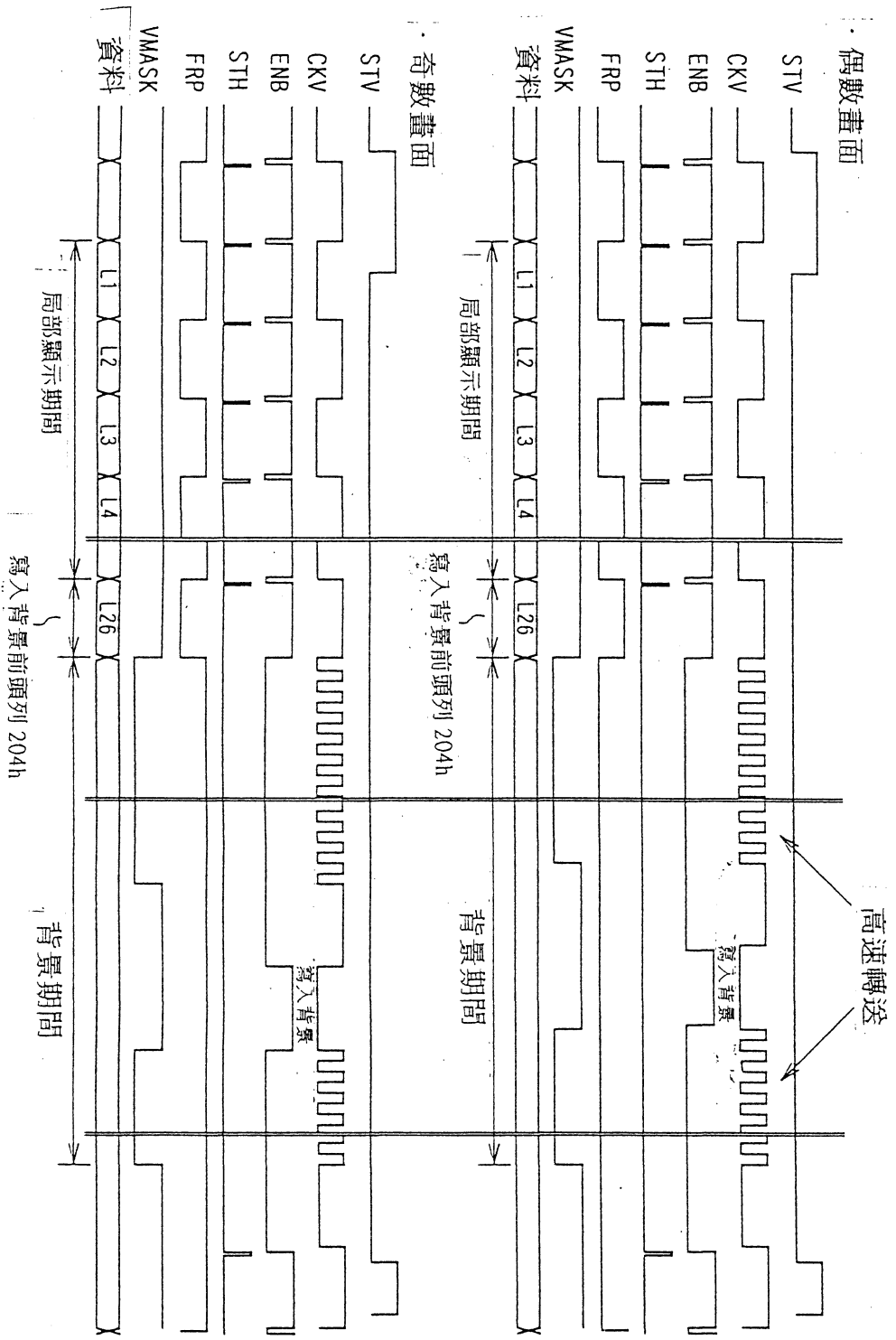
第 2 比較器: if (Vcount<25+1) →High
else →Low

第 3 比較器: if (PTAF=1)
if (Vcount<25+1) →Low
else →High
elseif (Vcount<25) →High
else →Low

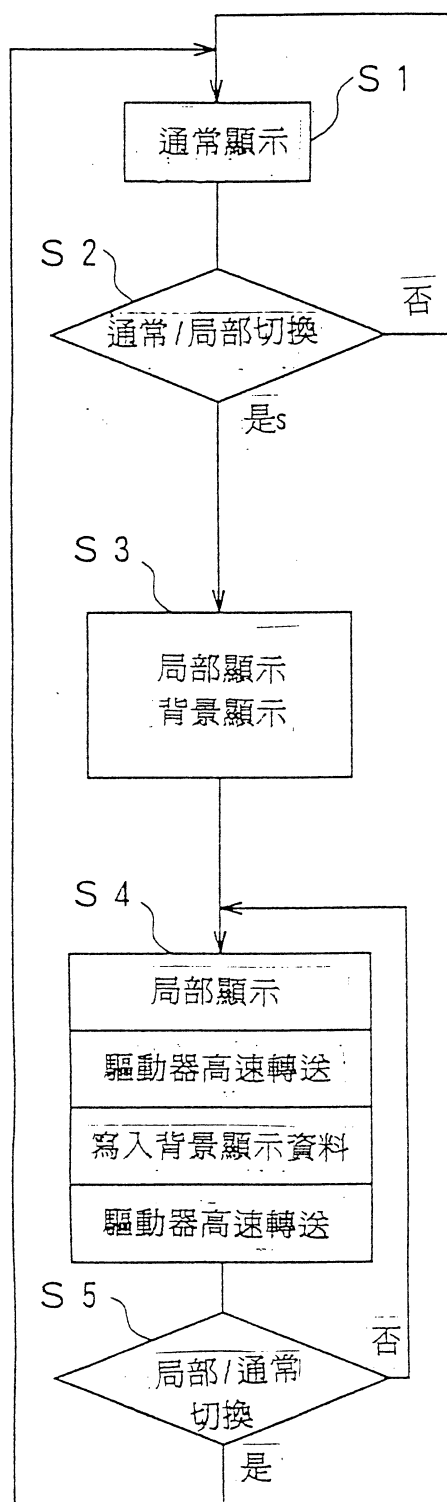
第 22 圖



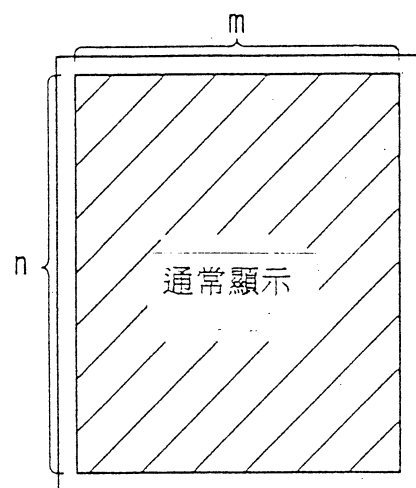
第 23 圖



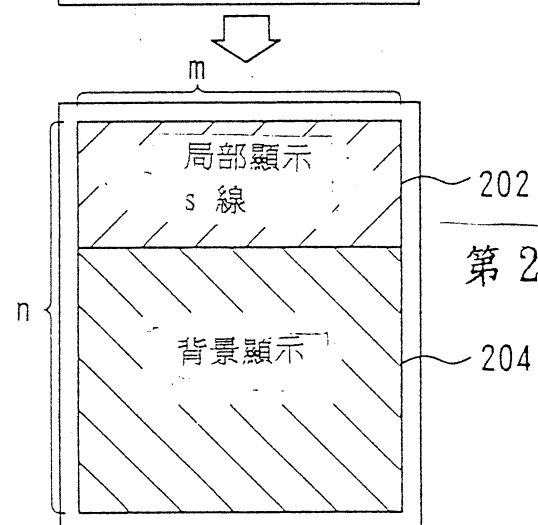
第 24 圖



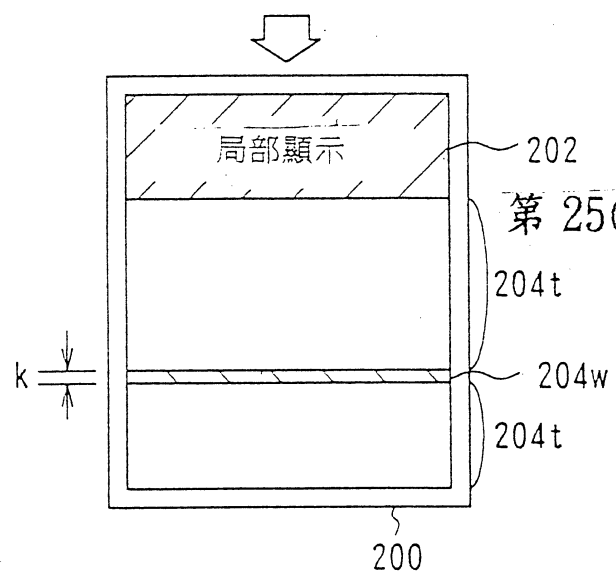
第 25(d)圖



第 25(a)圖



第 25(b)圖



第 25(c)圖

